

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-234032

(P2004-234032A)

(43) 公開日 平成16年8月19日(2004.8.19)

(51) Int. Cl.⁷

G02F 1/1343

G02F 1/1337

F I

G02F 1/1343

G02F 1/1337

テーマコード (参考)

2H090

2H092

審査請求 有 請求項の数 4 O L (全 33 頁)

(21) 出願番号 特願2004-146685 (P2004-146685)
 (22) 出願日 平成16年5月17日 (2004.5.17)
 (62) 分割の表示 特願2000-190957 (P2000-190957)
 の分割
 原出願日 平成12年6月26日 (2000.6.26)
 (31) 優先権主張番号 特願平11-234584
 (32) 優先日 平成11年8月20日 (1999.8.20)
 (33) 優先権主張国 日本国 (JP)
 (31) 優先権主張番号 特願平11-234585
 (32) 優先日 平成11年8月20日 (1999.8.20)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿 2 丁目 4 番 1 号
 (74) 代理人 100095728
 弁理士 上柳 雅普
 (74) 代理人 100107076
 弁理士 藤綱 英吉
 (74) 代理人 100107261
 弁理士 須澤 修
 (72) 発明者 村出 正夫
 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内
 Fターム(参考) 2H090 HA03 HB08Y KA05 LA01 LA04
 LA16 MA06 MA11 MB01

最終頁に続く

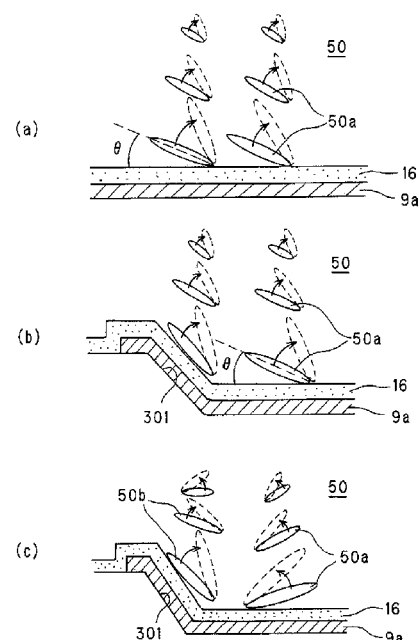
(54) 【発明の名称】 電気光学装置及びプロジェクタ

(57) 【要約】

【課題】 液晶の性質に応じて段差により生じる液晶の配向不良を防止する。

【解決手段】 隣接した前記画素電極 (9 a) 間に対応する部位は、液晶側表面に盛上り部 (301) を備え、盛上り部側面のテーパの傾き方向と液晶 50 のプレチルト角の傾き方向とを合わせる。

【選択図】 図 7



【特許請求の範囲】

【請求項 1】

複数の画素電極を有する第 1 基板と、前記画素電極に対向配置された対向電極を有する第 2 基板と、前記第 1 基板と前記第 2 基板で挟持された液晶とを有する電気光学装置において、

隣接した前記画素電極間に対応する部位は、前記液晶側表面に盛上り部を備え、

前記盛上り部側面のテーパの傾き方向と前記液晶のプレチルト角の傾き方向とを合わせることの特徴とする電気光学装置。

【請求項 2】

前記盛上り部は、前記液晶を互いに異なる極性で駆動するための互いに隣接した画素電極間に対応する部位に設けられることを特徴とする請求項 1 に記載の電気光学装置。 10

【請求項 3】

前記液晶は、T N (Twisted Nematic) 液晶であることを特徴とする請求項 1 または 2 に記載の電気光学装置。

【請求項 4】

請求項 1 乃至 3 のいずれか 1 つの電気光学装置からなるライトバルブと、投射光学系を備えたことを特徴とするプロジェクタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶装置等の電気光学装置の技術分野に属し、特に列方向又は行方向に相隣接する画素電極に印加される電圧の極性が逆となるように画素行毎又は画素列毎に電位極性を周期的に反転させる反転駆動方式を採用する薄膜トランジスタ (Thin Film Transistor: 以下適宜、T F T と称す) によるアクティブマトリクス駆動型の液晶装置等の電気光学装置の技術分野に属する。 20

【背景技術】

【0002】

一般に液晶装置等の電気光学装置は、一对の基板間に液晶等の電気光学物質が挟持されており、この電気光学物質の配向状態は、電気光学物質の性質及び基板の電気光学物質側の面上に形成された配向膜により規定されている。従って配向膜の表面に段差があると (即ち、配向膜下にある画素電極の表面或いは画素電極の下地となる層間絶縁膜の表面に段差があると)、この段差の度合いに応じて電気光学物質には配向不良 (ディスクリネーション) が生じる。このように配向不良が生じると、この部分では、電気光学物質を良好に駆動することが困難となり、電気光学装置の光抜け等によりコントラスト比が低下してしまう。しかるに、T F T アクティブマトリクス駆動型の電気光学装置の場合には、T F T アレイ基板上に、走査線、データ線、容量線等の各種配線や画素電極をスイッチング制御するための T F T などが各所に形成されているため、何らかの平坦化処理を施さなければ、これらの配線や素子の存在に応じて配向膜の表面には必然的に段差が生じてしまう。 30

【発明の開示】

【発明が解決しようとする課題】

【0003】

この段差は、液晶の性質に応じて段差により生じる液晶の配向不良の起因となる。 40

【0004】

本発明は上述した問題点を解決することを課題とする。

【課題を解決するための手段】

【0005】

本発明の電気光学装置は上記課題を解決するために、複数の画素電極を有する第 1 基板と、前記画素電極に対向配置された対向電極を有する第 2 基板と、前記第 1 基板と前記第 2 基板で挟持された液晶とを有する電気光学装置において、隣接した前記画素電極間に対応する部位は、前記液晶側表面に盛上り部を備え、前記盛上り部側面のテーパの傾き方向 50

と前記液晶のプレチルト角の傾き方向とを合わせることとを特徴とする。

【0006】

この態様によれば、液晶の層厚が側面に沿って徐々に小さくなっても、液晶の層厚が一定に近い良好な液晶配向状態を得ることができる。即ち、横電界に起因した液晶配向不良を低減するために層厚が局所的に薄くされた液晶部分で段差により生じる液晶配向不良を極力抑えることができる。

【0007】

また、本発明の電気光学装置は、前記盛上り部は、前記液晶を互いに異なる極性で駆動するための互いに隣接した画素電極間に対応する部位に設けられるとよい。

また、本発明の電気光学装置は、前記液晶は、TN (Twisted Nematic) 液晶であるとよい。 10

【0008】

この態様によれば、TN液晶は、電圧無印加状態では各液晶分子が基本的に基板面にほぼ平行な状態で第1基板から第2基板に向けて徐々に捻じれるように配向するため、このように下地面の境界にテーパが付けられていれば、画素電極端におけるTN液晶の層厚が側面に沿って徐々に小さくなっても、画素電極略中心におけるTN液晶の層厚が一定している場合に近い良好な液晶配向状態が得られる。

【0009】

また、この態様では、TN液晶の第1基板上におけるプレチルト角の傾き方向と盛上り部の傾斜面の傾き方向とが合わせられているので、TN液晶は、電圧無印加状態では各液晶分子が基本的に基板面にほぼ平行な状態であって基板面に対して例えば数度程度のプレチルト角だけ傾いた状態となるように配向する。 20

ここで、このようにテーパの傾き方向と、プレチルト角の傾き方向とが合わせられていれば、このテーパに沿って画素電極端におけるTN液晶の層厚が側面に沿って徐々に小さくなっても、画素電極のほぼ中心における液晶の層厚が一定している場合に非常に近い良好な液晶配向状態が得られる。尚、ここに“傾き方向が合わせられている”とは、TN液晶の層厚が一定している場合に非常に近い良好な液晶配向状態が得られる程度に、これら両者の傾きが一致していることをいい、その許容範囲は、実験的、経験的及び理論的に適宜定められる。

【0010】

そして、本発明のこのような作用及び他の利得は後述する実施形態から明らかにされる。 30

【発明を実施するための最良の形態】

【0011】

以下、本発明の実施形態を図面に基づいて説明する。以下の各実施形態は、本発明の電気光学装置を液晶装置に適用したものである。

【0012】

(第1実施形態)

本発明の第1実施形態における電気光学装置の構成について、図1から図8を参照して説明する。図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、データ線、走査線、画素電極等が形成されたTFTEレイ基板の相隣接する複数の画素群の平面図であり、図3は、図2のA-A'断面図であり、図4は、図2のB-B'断面図であり、図5は、図2のC-C'断面図である。また図6は、1H反転駆動方式における各電極における電位極性と横電界が生じる領域とを示す画素電極の図式的平面図であり、図7は、TN液晶を用いた場合の液晶分子の配向の様子を示す図式的断面図であり、図8は、VA液晶を用いた場合の液晶分子の配向の様子を示す図式的断面図である。尚、図3から図5においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。 40

【0013】

図1において、第1実施形態における電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素は、画素電極9aと当該画素電極9aを制御するためのTFT30がマトリクス状に複数形成されており、画像信号が供給されるデータ線6aが当該TFT30のソースに電氣的に接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。また、TFT30のゲートに走査線3aが電氣的に接続されており、所定のタイミングで、走査線3aにパルスの走査信号G1、G2、…、Gmを、この順に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電氣的に接続されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。画素電極9aを介して電気光学物質の一例として液晶に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板（後述する）に形成された対向電極（後述する）との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、印加された電圧に応じて液晶部分の入射光の透過光量が減少され、ノーマリーブラックモードであれば、印加された電圧に応じて液晶部分の入射光の透過光量が増加され、全体として電気光学装置からは画像信号に応じたコントラストを持つ光が出射する。ここで、保持された画像信号がリークするのを防ぐために、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容量70を付加する。

10

20

【0014】

第1実施形態では、前述した従来の各種の反転駆動方式のうち、1H反転駆動方式を用いて駆動が行われる（図6参照）。これにより、直流電圧印加による液晶の劣化を避けつつ、フレーム或いはフィールド周期で発生するフリッカや特に縦クロストークの低減された画像表示を行える。

【0015】

図2において、電気光学装置のTFTアレイ基板10上には、マトリクス状に複数の透明な画素電極9a（点線部9a'により輪郭が示されている）が設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a、走査線3a及び容量線3bが設けられている。データ線6aは、コンタクトホール5を介して例えばポリシリコン膜からなる半導体層1aのうち後述のソース領域に電気接続されている。画素電極9aは、コンタクトホール8を介して半導体層1aのうち後述のドレイン領域に電気接続されている。また、半導体層1aのうち図中右下がりの斜線領域で示したチャンネル領域1a'に対向するように走査線3aが配置されており、走査線3aはゲート電極として機能する。このように、走査線3aとデータ線6aとの交差する個所には夫々、チャンネル領域1a'に走査線3aがゲート電極として対向配置された画素スイッチング用TFT30が設けられている。

30

【0016】

容量線3bは、走査線3aに沿ってほぼ直線状に伸びる本線部と、データ線6aと交差する箇所からデータ線6aに沿って図中上方に突出した突出部とを有する。

【0017】

第1実施形態では特に、TFTアレイ基板10上において各データ線6aや各TFT30を含む各データ線6aに沿った領域（図中太線でその輪郭が示された領域）に溝201が設けられ、ストライプ状の溝を形成している。これにより、データ線6aに対する平坦化処理が施されている。

40

【0018】

次に図3の断面図に示すように、電気光学装置は、透明なTFTアレイ基板10と、これに対向配置される透明な対向基板20とを備えている。TFTアレイ基板10は、例えば石英基板、ガラス基板、シリコン基板からなり、対向基板20は、例えばガラス基板や石英基板からなる。TFTアレイ基板10には、画素電極9aが設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。画素

50

電極 9 a は例えば、ITO (Indium Tin Oxide) 膜などの透明導電性薄膜からなる。また配向膜 1 6 は例えば、ポリイミド薄膜などの有機薄膜からなる。

【0019】

他方、対向基板 2 0 には、その全面に渡って対向電極 2 1 が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜 2 2 が設けられている。対向電極 2 1 は例えば、ITO 膜などの透明導電性薄膜からなる。また配向膜 2 2 は、ポリイミド薄膜などの有機薄膜からなる。

【0020】

TFT アレイ基板 1 0 には、各画素電極 9 a に隣接する位置に、各画素電極 9 a をスイッチング制御する画素スイッチング用 TFT 3 0 が設けられている。

10

【0021】

対向基板 2 0 には、更に図 3 に示すように、各画素の非開口領域に、一般にブラックマスク或いはブラックマトリクスと称される遮光膜 2 3 が設けられている。このため、対向基板 2 0 の側から入射光が画素スイッチング用 TFT 3 0 の半導体層 1 a のチャンネル領域 1 a' や低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c に侵入することはない。更に、遮光膜 2 3 は、コントラスト比の向上、カラーフィルタを形成した場合における色材の混色防止などの機能を有する。尚、本実施形態では、A1 等からなる遮光性のデータ線 6 a で、各画素の非開口領域のうちデータ線 6 a に沿った部分を遮光することにより、各画素の開口領域のうちデータ線 6 a に沿った輪郭部分を規定してもよいし、このデータ線 6 a に沿った非開口領域についても冗長的に又は単独で対向基板 2 0 に設けられた遮光膜 2 3 で遮光するように構成してもよい。

20

【0022】

このように構成され、画素電極 9 a と対向電極 2 1 とが対面するように配置された TFT アレイ基板 1 0 と対向基板 2 0 との間には、後述のシール材により囲まれた空間に電気光学物質の一例である液晶が封入され、液晶層 5 0 が形成される。液晶層 5 0 は、画素電極 9 a からの電界が印加されていない状態で配向膜 1 6 及び 2 2 により所定の配向状態をとる。液晶層 5 0 は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、TFT アレイ基板 1 0 及び対向基板 2 0 をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのガラスファイバー或いはガラスビーズ等のギャップ材が混入されている。

30

【0023】

更に、TFT アレイ基板 1 0 と複数の画素スイッチング用 TFT 3 0 との間には、下地絶縁膜 1 2 が設けられている。下地絶縁膜 1 2 は、TFT アレイ基板 1 0 の全面に形成されることにより、TFT アレイ基板 1 0 の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用 TFT 3 0 の特性の劣化を防止する機能を有する。下地絶縁膜 1 2 は、例えば、NSG (ノンドープトシリケートガラス)、PSG (リンシリケートガラス)、BSG (ボロンシリケートガラス)、BPSG (ボロンリンシリケートガラス) などの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。

【0024】

第 1 実施形態では、半導体層 1 a を高濃度ドレイン領域 1 e から延設して第 1 蓄積容量電極 1 f とし、これに対向する容量線 3 b の一部を第 2 蓄積容量電極とし、ゲート絶縁膜を含んだ絶縁薄膜 2 を走査線 3 a に対向する位置から延設してこれらの電極間に挟持された誘電体膜とすることにより、蓄積容量 7 0 が構成されている。

40

【0025】

図 3 において、画素スイッチング用 TFT 3 0 は、LDD (Lightly Doped Drain) 構造を有しており、走査線 3 a、当該走査線 3 a からの電界によりチャンネルが形成される半導体層 1 a のチャンネル領域 1 a'、走査線 3 a と半導体層 1 a とを絶縁するゲート絶縁膜を含む絶縁薄膜 2、データ線 6 a、半導体層 1 a の低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c、半導体層 1 a の高濃度ソース領域 1 d 並びに高濃度ドレイン領域 1 e を備えている。高濃度ドレイン領域 1 e には、複数の画素電極 9 a のうちの対応する一つがコ

50

ンタクトホール 8 を介して接続されている。また、走査線 3 a 及び容量線 3 b の上には、高濃度ソース領域 1 d へ通じるコンタクトホール 5 及び高濃度ドレイン領域 1 e へ通じるコンタクトホール 8 が各々形成された第 1 層間絶縁膜 4 が形成されている。更に、データ線 6 a 及び第 1 層間絶縁膜 4 の上には、高濃度ドレイン領域 1 e へのコンタクトホール 8 が形成された第 2 層間絶縁膜 7 が形成されている。前述の画素電極 9 a は、このように構成された第 2 層間絶縁膜 7 の上面に設けられている。

【0026】

図 4 に示すように、図 2 で左右に相隣接する画素電極 9 a の間隙に位置する各画素の非開口領域には、データ線 6 a が設けられており、データ線 6 a により各画素の開口領域の輪郭のうちデータ線 6 a に沿った部分が規定されており、且つデータ線 6 a により当該非開口領域における光抜けが防止されている。また、データ線 6 a の下には、容量線 3 b の本線部からデータ線 6 a の下に沿って突出した部分を利用して、蓄積容量 7 0 が形成されており、非開口領域の有効利用が図られている。

10

【0027】

図 3 及び図 4 に示すように第 1 実施形態では特に、TFT アレイ基板 1 0 上において各データ線 6 a や各 TFT 3 0 を含む各データ線 6 a に沿った領域に、溝 2 0 1 が複数設けられている。これにより、データ線 6 a に対する平坦化処理が施されている。

【0028】

図 5 に示すように、図 2 で上下に相隣接する画素電極 9 a の間隙に位置する各画素の非開口領域には、走査線 3 a 及び容量線 3 b が設けられており、対向基板 2 0 に設けられた遮光膜 2 3 により各画素の開口領域の輪郭のうち走査線 3 a に沿った部分が規定されており、且つ遮光膜 2 3 により当該非開口領域における光抜けが防止されている。

20

【0029】

図 3 及び図 5 に示すように第 1 実施形態では特に、TFT アレイ基板 1 0 上においてデータ線と交差する領域及びその付近を除いた走査線 3 a に沿った領域に、溝 2 0 1 は設けられていない。また、図に示すように容量線 3 b に沿った領域に溝 2 0 1 を設けないようにしても良い。尚、容量線 3 b 領域においては、積層が厚くなる場合は、光透過領域に沿って、少なくとも一部に溝 2 0 1 を設けるようにすると良い。これにより段差による光抜けを防止することが出来る。以上、少なくとも走査線 3 a に対する平坦化処理は施されておらず、画素電極 9 a の下地面（第 1 実施形態では、第 2 層間絶縁膜 7 の表面からなる）は、この走査線 3 a 等が配置された画素電極 9 a の間隙において土手状に盛り上がっており、盛上り部 3 0 1 が形成されている。そして、画素電極 9 a の縁は、この盛上り部 3 0 1 上に形成されている。

30

【0030】

ここで図 6 を参照して、第 1 実施形態で採用する 1 H 反転駆動方式における、相隣接する画素電極 9 a の電位極性と横電界の発生領域との関係について説明する。

【0031】

即ち、図 6 (a) に示すように、 n (但し、 n は自然数) 番目のフィールド或いはフレームの画像信号を表示する期間中には、画素電極 9 a 毎に $+$ 又は $-$ で示す液晶駆動電位の極性は反転されず、行毎に同一極性で画素電極 9 a が駆動される。その後図 6 (b) に示すように、 $n+1$ 番目のフィールド或いは 1 フレームの画像信号を表示するに際し、各画素電極 9 a における液晶駆動電位の電位極性は反転され、この $n+1$ 番目のフィールド或いは 1 フレームの画像信号を表示する期間中には、画素電極 9 a 毎に $+$ 又は $-$ で示す液晶駆動電位の極性は反転されず、行毎に同一極性で画素電極 9 a が駆動される。そして、図 6 (a) 及び図 6 (b) に示した状態が、1 フィールド又は 1 フレームの周期で繰り返されて、1 H 反転駆動方式による駆動が行われる。この結果、直流電圧印加による液晶の劣化を避けつつ、クロストークやフリッカの低減された画像表示を行える。尚、1 H 反転駆動方式によれば、1 S 反転駆動方式と比べて、縦方向のクロストークが殆ど無い点で有利である。

40

【0032】

50

図 6 (a) 及び図 6 (b) から分かるように、1 H 反転駆動方式では、横電界の発生領域 C 1 は常時、縦方向 (Y 方向) に相隣接する画素電極 9 a 間の間隙付近となる。

【0033】

そこで図 3 及び図 5 に示すように第 1 実施形態では、走査線 3 a に沿った領域に盛上り部 3 0 1 を形成し、この盛上り部 3 0 1 上に配置された画素電極 9 a の縁付近における縦電界を強めるようにする。より具体的には、図 5 に示すように、盛上り部 3 0 1 上に配置された画素電極 9 a の縁付近と対向電極 2 1 との距離 d_1 を盛上り部 3 0 1 の段差 (高さ) の分だけ狭める。これに対し図 4 に示すように、データ線 6 a に対しては、平坦化処理が施されており、画素電極 9 a の縁付近と対向電極 2 1 との間の距離 d_2 は、画素電極の大部分を占める中央領域における画素電極 9 a と対向電極 2 1 との間の距離 D とがほぼ同じになるように溝 2 0 1 を形成する。ここで、平坦化した部分における画素電極 9 a の縁付近と対向電極 2 1 との距離 d_2 は、画素電極の略中心上における液晶層 5 0 のセルギャップ D との間に $D - d_2 \leq \pm 300 \text{ nm}$ の関係が成り立つようにする。すなわち、横電界が発生しない領域において、液晶のセルギャップ D との間に 300 nm 以上の段差が生じると光抜けが発生する可能性があるためである。

10

【0034】

従って、図 6 に示した横電界の発生領域 C 1 において、画素電極 9 a と対向電極 2 1 との間における縦電界を強めることができるのである。そして、図 5 において、距離 d_1 が狭まっても、相隣接する画素電極 9 a 間の間隙 W_1 は一定であるため、間隙 W_1 が狭まる程に強まる横電界の大きさを一定にできる。このため、図 6 に示した横電界の発生領域 C 1 において局所的に、横電界よりも縦電界を強めることができ、この結果として縦電界をより支配的にすることにより、横電界の発生領域 C 1 における液晶の配向不良を防止できるのである。

20

【0035】

尚、図 4 に示すように、データ線 6 a に対しては、平坦化処理が施されているので、この部分においてデータ線 6 a 等による段差に起因した液晶の配向不良の発生を低減可能である。ここでは平坦化処理が施されているため、画素電極 9 a と対向電極 2 1 との間の距離 d_2 が短くなることにより縦電界が強められることはないが、この部分では、図 6 に示したように相隣接する画素電極 9 a 間に横電界は発生しない。従って、この部分では、横電界に対する対策を講ずることなく、平坦化処理により液晶の配向状態を極めて良好にできるのである。

30

【0036】

以上の結果、第 1 実施形態によれば、1 H 反転駆動方式において発生する横電界の特性に着目して、横電界の発生領域 C 1 では、盛上り部 3 0 1 に画素電極 9 a の縁を配置することで、縦電界を強めることにより横電界による悪影響を低減すると同時に、横電界の発生しない領域では、平坦化を行うことで、画素電極 9 a 表面の段差による悪影響を低減することにより、液晶の配向不良と段差による液晶の配向不良を総合的に低減することにより、液晶の配向不良個所を隠すための遮光膜 2 3 も小さくて済む。従って、光抜け等の画質不良を起こさずに各画素の開口率を高めることができ、最終的にコントラスト比が高く且つ明るく高品位の画像表示が可能となる。

40

【0037】

因みに本願発明者の研究によれば、液晶層 5 0 の層厚は、耐光性をある程度のレベルに維持し、液晶 5 0 の注入プロセスを困難にせず、動作中における電界印加により液晶分子が良好に動くようにするために、ある程度の層厚 (例えば、現行の技術によれば $3 \mu\text{m}$ 程度) が必要である。他方、相隣接する画素電極 9 a 間の間隙 W_1 (図 5 参照) を、この部分における画素電極 9 a と対向電極 2 1 との間の距離 d_1 より短く (即ち、 $W_1 < d_1$ に) してしまうと、横電界による悪影響が顕在化し始めることが判明している。従って微細ピッチな画素の高開口率化を図るために、単純に液晶層 5 0 の層厚 D (図 4 及び図 5 参照) を全体に薄くしたのでは、液晶の層厚制御の困難化、耐光性の低下、注入プロセスの困難化、液晶分子の動作不良等が発生してしまう。逆に微細ピッチな画素の高開口率化を図

50

るために、液晶層50を薄くすること無く単純に相隣接する画素電極9a間の間隙W1を狭めたのでは、縦電界と比べて横電界が大きくなるため、当該横電界による液晶の配向不良が顕在化してしまう。このような液晶装置における特質を勘案すれば、上述した第1実施形態のように、横電界が生じる領域においてのみ液晶層50の層厚d1を（例えば1.5μm程度にまで）狭めると共に画素電極9aの大部分を占めるその他の領域においては液晶層50の層厚Dを狭めないことにより、液晶層50の光透過領域における層厚Dを十分に（例えば3μm程度に）確保可能とし且つ横電界を相対的に強めないようにしつつ相隣接する画素電極9a間の間隙W1を狭められる構成は、微細ピッチな画素の高開口率化及び表示画像の高精細化を図る上で非常に有効である。

【0038】

第1実施形態では特に、図5において好ましくは、 $0.5D < W1$ なる関係を満足するように画素電極9aを平面配置する。これは、液晶の層厚Dが画素電極9a間の間隔W1の2倍以上に制御しないと、横電界による液晶の配向不良が顕在化するからである。更に、 $d1 + 300\text{nm}$ （ナノメートル） $\leq D$ なる関係を満足するように盛上り部301を形成する。即ち、盛上り部301を段差が300nm以上となるまで盛り上げれば、横電界による悪影響が実用上表面化しない程度にまで、この領域における縦電界を横電界に対して大きくできる。

また微細ピッチな画素の高開口率化及び表示画像の高精細化を図るためには、間隙W1や間隙W2をなるべく小さくするのが有効であるが、横電界の悪影響を顕在化させないためには、むやみにこの間隙W1を小さくすることはできない。ここで、 $W1 \sim d1$ となるまで間隙W1を小さく設定すれば、画質を落とさず微細ピッチな画素の高開口率化を図るためには最も効果的である。

【0039】

更に第1実施形態では、盛上り部301における長手状に伸びる上面の幅方向の縁に、画素電極9aの縁が位置するように構成するのが好ましい。このように構成すれば、当該画素電極9a内の周辺部と対向電極21との間の距離d1を盛上り部301の高さを最大限に利用して短くすることができる。同時に、盛上り部301における上面の幅を最大限に生かして横電界が生じる相隣接する画素電極9a間の間隔W1を狭めることができる。これらにより、盛上り部301の形状を極めて効率的に利用して、横電界の発生領域C1において横電界に対して縦電界を強めることが可能となる。

【0040】

尚、以上説明した盛上り部301は、走査線3aやTF T30を形成する導電膜や層間絶縁膜を利用して形成しているが、積層プロセス中にTF Tアレ基板10と画素電極9aとの間に盛上り部形成用の膜を局所的に追加形成したり、TF Tアレ基板10上の表面をエッチング処理等により土手状に形成したり、TF Tアレ基板10の表面と画素電極9aとの間に介在する層間絶縁膜等の表面をエッチング処理等により土手状に形成したりすることにより形成される。また盛上り部301のその長手軸に垂直に切った断面形状としては、例えば台形、三角形、半円形、半楕円形、頂上付近が平坦とされた半円形又は半楕円形、若しくは側辺の傾斜が頂上に向かうに連れて徐々に増す2次曲線や3次曲線状の略台形、略三角形など各種の形状が考えられる。更に、図5に示した走査線3aや容量線3bの本線部に対して、部分的にのみ平坦化処理を施すことも可能である。例えば、これらの配線をTF Tアレ基板10や層間絶縁膜に形成された溝内に部分的に埋め込んで所望の領域に所望の高さの盛上り部を形成するようにしてもよい。従って実践的には、液晶の性質に応じて段差により生じる液晶の配向不良が小さくて済むような断面形状を適宜採用するのが望ましい。

【0041】

ここで図7(b)に示すように、第1実施形態では好ましくは、液晶層50はTN（Twisted Nematic）液晶から構成されており、盛上り部301の側面にはテーパが付けられている。しかも、係るTN液晶のTF Tアレ基板10上におけるプレティルト角θの傾き方向とテーパの傾き方向とを合せるようにすると良い。

10

20

30

40

50

【0042】

即ち、図7(a)に示すように、TN液晶の液晶分子50aは、電圧無印加状態では各液晶分子50aが基本的に基板面にほぼ平行な状態となるように、且つTFTアレ基板10から対向基板20に向けて徐々に捻じれるように配向すると共に電圧印加状態では、矢印で夫々示したように各液晶分子50aが基板面から垂直に立ち上がるように配向する。このため、図7(b)に示すように、盛上り部301の側面にテーパが付けられており、しかもTN液晶のプレティルト角 θ の傾き方向とテーパの傾き方向とが合わせられていれば、盛上り部301と対向基板20との間においては、液晶の層厚 d_1 が側面に沿って徐々に小さくなくても、液晶の層厚 D が一定している場合に近い良好な液晶配向状態が得られる。

10

即ち、横電界に起因した液晶配向不良を低減する盛上り部301の存在により生じる段差に起因した液晶配向不良を極力抑えることができる。仮に、図7(c)に示すようにTN液晶のプレティルト角 θ の傾き方向とテーパの傾き方向とが合わせられていなければ、盛上り部301と対向基板20との間においては、他の液晶分子50aとは反対方向に立ち上がる液晶分子50bが盛上り部301の付近に発生し、これにより配向状態が不連続な液晶配向不良が生じてしまうのである。したがって、このような領域は対向基板20やTFTアレ基板10に遮光膜を形成して隠すようにすると良い。

【0043】

或いは図8(b)に示すように、第1実施形態では、液晶層50'は、VA(Vertically Aligned)液晶からなり、テーパがほとんど付けられていない盛上り部301'を設けるようにしてもよい。

20

【0044】

即ち、図8(a)に示すように、VA液晶は、電圧無印加状態では各液晶分子50a'が基本的に基板面にほぼ垂直な状態となるように配向するため、平面的に見て盛上り部301'の側面にテーパが存在する領域では、液晶配向が乱れざるを得ないが、このように盛上り部301'の側面にテーパがほとんど付けられていなければ、係る側面で配向が乱れる液晶部分を極力小さくできる。従って、盛上り部301'の頂上付近におけるほぼ平坦な個所にある画素電極9aの部分と、盛上り部301'の下に有るほぼ平坦な個所にある画素電極9aの部分との両者で、図8(a)における液晶の層厚 D が一定している場合に近い良好な液晶配向状態が図8(b)のように得られる。

30

【0045】

以上説明した第1実施形態では、溝201を掘って、データ線6a等を埋め込むことにより平坦化処理を行ったが、データ線6aの上方に位置する層間絶縁膜7や12の上面の段差をCMP(Chemical Mechanical Polishing)処理等により平らに削ることにより、或いは有機SOGを用いて平らに形成することにより、当該平坦化処理を行ってもよい。

【0046】

この平坦化処理の後に、データ線6a方向や走査線3a方向に部分的に盛上り部を形成してもよい。方法としては、盛上り部を形成する領域を省いた層間絶縁膜に対してエッチングすることにより、容易に形成することができる。これにより、横電界が発生する領域に容易に盛上り部を設けることができる。

40

【0047】

更に以上説明した第1実施形態では、画素スイッチング用TFT30は、好ましくは図3に示したようにLDD構造を持つが、低濃度ソース領域1b及び低濃度ドレイン領域1cに不純物の打ち込みを行わないオフセット構造を持ってよいし、走査線3aの一部からなるゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルフアライン型のTFTであってもよい。また第1実施形態では、画素スイッチング用TFT30のゲート電極を高濃度ソース領域1d及び高濃度ドレイン領域1e間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。このようにデュアルゲート或いはトリプルゲート以上でTFTを構成すれば、チャンネルとソース及びドレイン領域との接合部のリーク電流を防

50

止でき、オフ時の電流を低減することができる。

【0048】

(第1実施形態の製造プロセス)

次に、以上のような構成を持つ第1実施形態における電気光学装置を構成するTFTアレイ基板側の製造プロセスについて、図9を参照して説明する。尚、図9は各工程におけるTFTアレイ基板側の各層を、図4及び図5と同様に図2のB-B'断面及び図2のC-C'断面に対応させて示す工程図である。

【0049】

先ず図9の工程(a)に示すように、先ず石英基板、ハードガラス基板、シリコン基板等のTFTアレイ基板10を用意し、データ線6aを形成すべき領域に溝201を形成する。 10

【0050】

次に図9の工程(b)に示すように、薄膜形成技術を用いて、TFTアレイ基板10上に、走査線3a及び容量線3bを形成する。これと平行して、図3に示した如きTFT30及び蓄積容量70を形成する。

【0051】

より具体的には、溝201が形成されたTFTアレイ基板10上に、例えば、常圧又は減圧CVD法等によりTEOS(テトラ・エチル・オルソ・シリケート)ガス、TEB(テトラ・エチル・ボートレート)ガス、TMOP(テトラ・メチル・オキシ・フォスレート)ガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなり、膜厚が約500~2000nmの下地絶縁膜12を形成する。次に、下地絶縁膜12の上に、減圧CVD等によりアモルファスシリコン膜を形成し熱処理を施すことにより、ポリシリコン膜を固相成長させる。或いは、アモルファスシリコン膜を経ないで、減圧CVD法等によりポリシリコン膜を直接形成する。次に、このポリシリコン膜に対し、フォトリソグラフィ工程、エッチング工程等を施すことにより、図2に示した如き第1蓄積容量電極1fを含む所定パターンを有する半導体層1aを形成する。次に、熱酸化すること等により、図3に示したTFT30のゲート絶縁膜と共に蓄積容量形成用の誘電体膜を含む絶縁薄膜2を形成する。この結果、半導体層1aの厚さは、約30~150nmの厚さ、好ましくは約35~50nmの厚さとなり、絶縁薄膜2の厚さは、約20~150nmの厚さ、好ましくは約30~100nmの厚さとなる。次に、減圧CVD法等によりポリシリコン膜を約100~500nmの厚さに堆積し、更にP(リン)を打ち込んだり、熱拡散して、このポリシリコン膜を導電化した後、フォトリソグラフィ工程、エッチング工程等により、図2に示した如き所定パターンの走査線3a及び容量線3bを形成する。尚、走査線3a及び容量線3bは、高融点金属や金属シリサイド等の金属合金膜で形成しても良いし、ポリシリコン膜等と組み合わせた多層配線としても良い。次に、低濃度及び高濃度の2段階で不純物をドーピングすることにより、低濃度ソース領域1b及び低濃度ドレイン領域1c、高濃度ソース領域1d及び高濃度ドレイン領域1eを含む、LDD構造の画素スイッチング用TFT30を形成する。 30

【0052】

尚、図9の工程(b)と並行して、TFTから構成されるデータ線駆動回路、走査線駆動回路等の周辺回路を構成するTFTをTFTアレイ基板10上の周辺部に形成してもよい。 40

【0053】

次に図9の工程(c)に示すように、走査線3a、容量線3b、絶縁薄膜2及び下地絶縁膜12からなる積層体を覆うように、例えば、常圧又は減圧CVD法やTEOSガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる層間絶縁膜4を形成する。層間絶縁膜4は、例えば1000~2000nm程度の膜厚とされる。尚、この熱焼成と並行して或いは相前後して、半導体層1aを活性化するために約1000℃の熱処理を行ってもよい。そして、図3に示したデータ線6aと半導体層1aの高濃度ソース領域1dを電気接続するためのコンタク 50

トホール 5 を第 1 層間絶縁膜 4 及び絶縁薄膜 2 に開孔し、また、走査線 3 a や容量線 3 b を基板周辺領域において図示しない配線と接続するためのコンタクトホールも、コンタクトホール 5 と同一の工程により開孔することができる。続いて、第 1 層間絶縁膜 4 の上に、スパッタリング工程等により、Al 等の低抵抗金属膜や金属シリサイド膜を約 100 ～ 500 nm の厚さに堆積した後、フォトリソグラフィ工程及びエッチング工程等により、データ線 6 a を形成する。

【0054】

次に図 9 の工程 (d) に示すように、データ線 6 a 上に第 2 層間絶縁膜 7 が形成される。また、図 3 に示したように、画素電極 9 a と高濃度ドレイン領域 1 e とを電気接続するためのコンタクトホール 8 を、反応性イオンエッチング、反応性イオンビームエッチング等のドライエッチング或いはウェットエッチングにより形成する。続いて、第 2 層間絶縁膜 7 の上に、スパッタリング工程等により、ITO 膜等の透明導電性薄膜を、約 50 ～ 200 nm の厚さに堆積し、更にフォトリソグラフィ工程及びエッチング工程等により、画素電極 9 a を形成する。尚、当該電気光学装置を反射型として用いる場合には、Al 等の反射率の高い不透明な材料から画素電極 9 a を形成してもよい。

【0055】

以上のように第 1 実施形態の製造方法によれば、TFT アレイ基板 10 に溝 201 を掘ってデータ線 6 a を形成して、データ線 6 a に対する平坦化処理を施すと共に、走査線 3 a 及び容量線 3 b の一部に対しては平坦化処理を施さないので、横電界の発生しない領域では段差による液晶配向不良を低減し、横電界の発生する領域では盛上り部 301 により横電界による液晶配向不良を低減する第 1 実施形態の液晶装置を比較的容易に製造できる。

【0056】

(第 2 実施形態)

本発明の第 2 実施形態における電気光学装置の構成について、図 10 から図 14 を参照して説明する。図 10 は、データ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図であり、図 11 は、図 10 の A-A' 断面図であり、図 12 は、図 10 の B-B' 断面図であり、図 13 は、図 10 の C-C' 断面図である。また図 14 は、1S 反転駆動方式における各電極における電位極性と横電界が生じる領域とを示す画素電極の図式的平面図である。尚、図 11 から図 13 においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめている。また、図 10 から図 14 に示した第 2 実施形態において図 2 から図 6 に示した第 1 実施形態と同様の構成要素については、同様の参照符号を付し、その説明は省略する。

【0057】

第 2 実施形態における回路構成については、図 1 に示した第 1 実施形態の場合と同様である。

【0058】

図 10 に示すように、第 2 実施形態では、第 1 実施形態で溝 201 がデータ線 6 a に沿った領域に掘られていたのに対し、走査線 3 a 及び容量線 3 b に沿った領域 (図中、太線で囲まれた領域) に溝 202 が掘られている。そして第 2 実施形態では、図 11 及び図 12 に示すように、データ線 6 a に沿ってデータ線 6 a 及びこれに沿った蓄積容量 70 部分 (即ち、容量線 3 b のうち平面的に見て本線部からデータ線 6 a に沿って突出した部分並びにこれに対向する絶縁薄膜 2 及び蓄積容量電極 1 f 部分) から盛上り部 302 が形成されており、図 12 及び図 13 に示すように、走査線 3 a 及び容量線 3 b に対して平坦化処理が施されている。更に、図 14 に示すように第 2 実施形態では、1S 反転駆動方式により駆動される。第 2 実施形態におけるその他の構成及び動作については、第 1 実施形態の場合と同様である。

【0059】

即ち第 2 実施形態では、図 14 (a) に示すように、n (但し、n は自然数) 番目のフィールド或いはフレームの画像信号を表示する期間中には、画素電極 9 a 毎に + 又は - で

示す液晶駆動電位の極性は反転されず、列毎に同一極性で画素電極 9 a が駆動される。その後図 1 4 (b) に示すように、 $n+1$ 番目のフィールド或いは 1 フレームの画像信号を表示するに際し、各画素電極 9 a における液晶駆動電位の極性は反転され、この $n+1$ 番目のフィールド或いは 1 フレームの画像信号を表示する期間中には、画素電極 9 a 毎に $+$ 又は $-$ で示す液晶駆動電位の極性は反転されず、列毎に同一極性で画素電極 9 a が駆動される。そして、図 1 4 (a) 及び図 1 4 (b) に示した状態が、1 フィールド又は 1 フレームの周期で繰り返されて、本実施形態における 1 S 反転駆動方式による駆動が行われる。この結果、本実施形態によれば、直流電圧印加による液晶の劣化を避けつつ、クロストークやフリッカの低減された画像表示を行える。

【0060】

10

図 1 4 (a) 及び図 1 4 (b) から分かるように、1 S 反転駆動方式では、横電界の発生領域 C 2 は常時、横方向 (X 方向) に相隣接する画素電極 9 a 間の間隙付近となる。

【0061】

そこで図 1 1 及び図 1 2 に示すように第 2 実施形態では、盛上り部 3 0 2 を形成し、この盛上り部 3 0 2 上に配置された画素電極 9 a の縁付近における縦電界を強めるようにする。より具体的には、図 1 2 に示すように、盛上り部 3 0 2 上に配置された画素電極 9 a の縁付近と対向電極 2 1 との距離 d_2 を盛上り部 3 0 2 の段差 (高さ) の分だけ狭める。これに対し図 1 3 に示すように、走査線 3 a 及び容量線 3 b の本線部に対しては、平坦化処理が施されており、画素電極 9 a の縁付近と対向電極 2 1 との間の距離 d_1 は、画素電極 9 a の大部分を占める中央領域と対向電極 2 1 との間の距離 D とほぼ同じとなる。

20

【0062】

従って、図 1 4 に示した横電界の発生領域 C 2 において、画素電極 9 a と対向電極 2 1 との間における縦電界を強めることができるのである。そして、図 1 2 において、距離 d_2 が狭まっても、相隣接する画素電極 9 a 間の間隙 W_2 は一定であるため、間隙 W_2 が狭まる程に強まる横電界の大きさを一定にできる。このため、図 1 4 に示した横電界の発生領域 C 2 において局所的に、横電界に対する縦電界を強めることができ、この結果として縦電界をより支配的にすることにより、横電界の発生領域 C 2 における横電界による液晶の配向不良を防止できるのである。

【0063】

尚、図 1 3 に示すように、走査線 3 a 及び容量線 3 b の本線部に対しては、平坦化処理が施されているので、この部分において走査線 3 a 及び容量線 3 b による段差に起因した液晶の配向不良の発生を低減可能である。ここでは平坦化処理が施されているため、画素電極 9 a と対向電極 2 1 との間の距離 d_1 が短くなることにより縦電界が強められることはないが、この部分では、図 1 4 に示したように相隣接する画素電極 9 a 間に横電界は発生しない。従って、この部分では、横電界に対する対策を講ずることなく、平坦化処理により液晶の配向状態を極めて良好にできるのである。また第 2 実施形態では、走査線 3 a 及び容量線 3 b に対向する液晶層 5 0 の部分では、段差による配向不良が殆ど生じないため、この部分を隠す遮光膜 2 3 の幅は、第 1 実施形態の場合よりも細くてよい。

30

【0064】

以上の結果、第 2 実施形態によれば、1 S 反転駆動方式において発生する横電界の特性に着目して、横電界の発生領域 C 2 では、盛上り部 3 0 2 に画素電極 9 a の縁を配置することで、縦電界を強めることにより横電界による悪影響を低減すると同時に、横電界の発生しない領域では、平坦化を行うことで、画素電極 9 a 表面の段差による悪影響を低減できる。

40

【0065】

(第 3 実施形態)

本発明の第 3 実施形態における電気光学装置の構成について、図 1 5 から図 2 2 を参照して説明する。図 1 5 は、データ線、走査線、画素電極等が形成された T F T アレイ基板の相隣接する複数の画素群の平面図であり、図 1 6 は、図 1 5 の A-A' 断面図であり、図 1 7 は、図 1 5 の B-B' 断面図であり、図 1 8 は、図 1 5 の C-C' 断面図である。

50

図 19 及び図 20 は、盛上り部の各種の断面形状を示す断面図である。また、図 21 は、TN 液晶を用いた場合の液晶分子の配向の様子を示す図式的断面図であり、図 22 は、VA 液晶を用いた場合の液晶分子の配向の様子を示す図式的断面図である。尚、図 16 から図 18 並びに図 19 及び図 20 においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。第 1 実施形態と同様の構成要素については、同様の参照符号を付し、その説明は省略する。

【0066】

第 3 実施形態では特に、TF T アレイ基板上において、データ線 6 a、走査線 3 a、容量線 3 b 及び TF T 3 0 が形成された画素電極 9 a の間隙部分には、溝が形成されており、この溝にデータ線 6 a、走査線 3 a、容量線 3 b 及び TF T 3 0 が埋め込まれている。即ち TF T アレイ基板側における平坦化が行われている。そして、このように平坦化処理が施された TF T アレイ基板に対向する対向基板側には、走査線 3 a 及び容量線 3 b に沿った領域（図中太線でその輪郭が示された領域）に複数の盛上り部 3 0 3 が設けられ、ストライプ状の盛上り部を形成している。

【0067】

次に図 16 の断面図に示すように、電気光学装置は、透明な TF T アレイ基板 1 0 と、これに対向配置される透明な対向基板 2 0 とを備えている。TF T アレイ基板 1 0 は、例えば石英基板、ガラス基板、シリコン基板からなり、対向基板 2 0 は、例えばガラス基板や石英基板からなる。TF T アレイ基板 1 0 には、画素電極 9 a が設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜 1 6 が設けられている。画素電極 9 a は例えば、ITO（Indium Tin Oxide）膜などの透明導電性薄膜からなる。また配向膜 1 6 は例えば、ポリイミド薄膜などの有機薄膜からなる。

【0068】

他方、対向基板 2 0 には、その全面に渡って対向電極 2 1 が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜 2 2 が設けられている。対向電極 2 1 は例えば、ITO 膜などの透明導電性薄膜からなる。また配向膜 2 2 は、ポリイミド薄膜などの有機薄膜からなる。

【0069】

TF T アレイ基板 1 0 には、各画素電極 9 a に隣接する位置に、各画素電極 9 a をスイッチング制御する画素スイッチング用 TF T 3 0 が設けられている。

【0070】

第 3 実施形態では特に、対向基板 2 0 には図 16 に示すように、対向基板 2 0 と対向電極 2 1 との間において、各画素の非開口領域に、遮光膜 2 3 からなる盛上り部 3 0 3 が設けられている。ここで盛上り部 3 0 3 による横電界を低減する作用及び効果について後で詳述するが、この盛上り部 3 0 3 は遮光膜 2 3 から構成されているため、所謂ブラックマスク或いはブラックマトリクスとしても機能し、対向基板 2 0 の側から入射光が画素スイッチング用 TF T 3 0 の半導体層 1 a のチャンネル領域 1 a' や低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c に侵入することはない。更に、遮光膜 2 3 からなる盛上り部 3 0 3 は、コントラスト比の向上、カラーフィルタを形成した場合における色材の混色防止などの機能を有する。尚、第 3 実施例では、A1 等からなる遮光性のデータ線 6 a で、各画素の非開口領域のうちデータ線 6 a に沿った部分を遮光することにより、各画素の開口領域のうちデータ線 6 a に沿った輪郭部分を規定してもよいし、このデータ線 6 a に沿った非開口領域についても冗長的に又は単独で対向基板 2 0 に設けられた遮光膜 2 3 からなる盛上り部 3 0 3 で遮光するように構成してもよい。

【0071】

このように構成され、画素電極 9 a と対向電極 2 1 とが対面するように配置された TF T アレイ基板 1 0 と対向基板 2 0 との間には、後述のシール材により囲まれた空間に電気光学物質の一例である液晶が封入され、液晶層 5 0 が形成される。液晶層 5 0 は、画素電極 9 a からの電界が印加されていない状態で配向膜 1 6 及び 2 2 により所定の配向状態をとる。液晶層 5 0 は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる

。シール材は、T F Tアレイ基板 1 0 及び対向基板 2 0 をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのグラスファイバー或いはガラスビーズ等のギャップ材が混入されている。

【0072】

更に、T F Tアレイ基板 1 0 と複数の画素スイッチング用 T F T 3 0 との間には、下地絶縁膜 1 2 が設けられている。下地絶縁膜 1 2 は、T F Tアレイ基板 1 0 の全面に形成されることにより、T F Tアレイ基板 1 0 の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用 T F T 3 0 の特性の変化を防止する機能を有する。下地絶縁膜 1 2 は、例えば、N S G（ノンドープトシリケートガラス）、P S G（リンシリケートガラス）、B S G（ボロンシリケートガラス）、B P S G（ボロンリンシリケートガラス）などの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。

【0073】

第 3 実施形態では、半導体層 1 a を高濃度ドレイン領域 1 e から延設して第 1 蓄積容量電極 1 f とし、これに対向する容量線 3 b の一部を第 2 蓄積容量電極とし、ゲート絶縁膜を含んだ絶縁薄膜 2 を走査線 3 a に対向する位置から延設してこれらの電極間に挟持された誘電体膜とすることにより、蓄積容量 7 0 が構成されている。

【0074】

図 1 6 において、画素スイッチング用 T F T 3 0 は、L D D 構造を有しており、走査線 3 a、当該走査線 3 a からの電界によりチャンネルが形成される半導体層 1 a のチャンネル領域 1 a'、走査線 3 a と半導体層 1 a とを絶縁するゲート絶縁膜を含む絶縁薄膜 2、データ線 6 a、半導体層 1 a の低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c、半導体層 1 a の高濃度ソース領域 1 d 並びに高濃度ドレイン領域 1 e を備えている。高濃度ドレイン領域 1 e には、複数の画素電極 9 a のうちの対応する一つがコンタクトホール 8 を介して接続されている。また、走査線 3 a 及び容量線 3 b の上には、高濃度ソース領域 1 d へ通じるコンタクトホール 5 及び高濃度ドレイン領域 1 e へ通じるコンタクトホール 8 が各々形成された第 1 層間絶縁膜 4 が形成されている。更に、データ線 6 a 及び第 1 層間絶縁膜 4 の上には、高濃度ドレイン領域 1 e へのコンタクトホール 8 が形成された第 2 層間絶縁膜 7 が形成されている。前述の画素電極 9 a は、このように構成された第 2 層間絶縁膜 7 の上面に設けられている。

【0075】

図 1 6 から図 1 8 に示すように、T F Tアレイ基板 1 0 上において、各データ線 6 a、各走査線 3 a、各容量線 3 b 及び各 T F T 3 0 が形成される領域には、溝 2 0 1 が設けられており、これにより、T F Tアレイ基板 1 0 上における平坦化処理が施されている。

【0076】

図 1 5 乃至図 1 7 に示すように、左右に相隣接する画素電極 9 a の間隙に位置する各画素の非開口領域には、データ線 6 a が設けられている。データ線 6 a により各画素の開口領域の輪郭のうちデータ線 6 a に沿った部分が規定されており、且つデータ線 6 a により当該非開口領域における光抜けが防止されている。また、データ線 6 a の下には、容量線 3 b の本線部からデータ線 6 a の下に沿って突出した部分を利用して、蓄積容量 7 0 が形成されており、非開口領域の有効利用が図られている。

【0077】

図 1 6 及び図 1 8 に示すように、図 1 5 で上下に相隣接する画素電極 9 a の間隙に位置する各画素の非開口領域には、走査線 3 a 及び容量線 3 b の本線部が設けられている。

【0078】

第 3 実施形態では特に、図 1 5 に示すように、左右に相隣接する画素電極 9 a の間隙に対向する対向基板 2 0 における対向電極 2 1 の下地面には、盛上り部は設けられておらず、図 1 7 に示すように対向電極 2 1 は平坦に形成されている。

これに対し、図 1 5 に示すように、上下に相隣接する画素電極 9 a の間隙に対向する対向基板 2 0 における対向電極 2 1 の下地面は、図 1 8 に示すように土手状に盛り上がっている。即ち、遮光膜 2 3 からなる盛上り部 3 0 3 が形成されており、対向電極 2 1 は、画素

電極 9 a 側に向かって突出して形成されている。尚、盛上り部 3 0 3 により各画素の開口領域の輪郭のうち走査線 3 a に沿った部分が規定されており、且つ遮光膜 2 3 からなる盛上り部 3 0 1 により当該非開口領域における光抜けが防止されている。

【0079】

図 1 6 及び図 1 8 に示すように第 3 実施形態では、走査線 3 a に沿った領域に盛上り部 3 0 3 を形成し、この盛上り部 3 0 3 上に配置された対向電極 2 1 の突出部付近における縦電界を強めるようにする。より具体的には、図 1 8 に示すように、盛上り部 3 0 3 上に配置された対向電極 2 1 と画素電極 9 a との距離 d_1 を盛上り部 3 0 3 の段差（高さ）の分だけ狭める。これに対し図 1 7 に示すように、データ線 6 a に対向する領域には盛上り部 3 0 3 が形成されておらず、画素電極 9 a の縁付近と対向電極 2 1 との間の距離 d_2 は、画素電極の大部分を占める中央領域における画素電極 9 a と対向電極 2 1 との間の距離 D とがほぼ同じとなる。

10

【0080】

従って、図 6 に示した横電界の発生領域 C 1 において、画素電極 9 a と対向電極 2 1 との間における縦電界を強めることができるのである。そして、図 1 8 において、距離 d_1 が狭まっても、相隣接する画素電極 9 a 間の間隙 W_1 は一定であるため、間隙 W_1 が狭まる程に強まる横電界の大きさを一定にできる。このため、図 6 に示した横電界の発生領域 C 1 において局所的に、横電界に対する縦電界を強めることができ、この結果として縦電界をより支配的にすることにより、横電界の発生領域 C 1 における横電界による液晶の配向不良を防止できるのである。

20

【0081】

尚、図 1 7 に示すように、データ線 6 a に対向する領域には盛上り部 3 0 3 が形成されておらず対向電極 2 1 は平坦であるので、この部分において盛上り部 3 0 3 の存在による段差に起因した液晶の配向不良の発生を低減可能である。ここでは平坦なため、画素電極 9 a と対向電極 2 1 との間の距離 d_2 が短くなることにより縦電界が強められることはないが、この部分では、図 6 に示したように相隣接する画素電極 9 a 間に横電界は発生しない。従って、この部分では、横電界に対する対策を講ずることなく、平坦化处理により液晶の配向状態を極めて良好にできるのである。

【0082】

以上の結果、第 3 実施形態によれば、1 H 反転駆動方式において発生する横電界の特性に着目して、横電界の発生領域 C 1 では、盛上り部 3 0 3 で対向電極 2 1 を突出させることで、縦電界を強めることにより横電界による悪影響を低減すると同時に、横電界の発生しない領域では、対向電極 2 1 を平坦にすることで、対向電極 2 1 表面の段差による悪影響を低減する。このように横電界による液晶の配向不良と段差による液晶の配向不良を総合的に低減することにより、液晶の配向不良個所を隠すための遮光膜 2 3 からなる盛上り部 3 0 3 の幅も小さくて済む（但し、盛上り部 3 0 3 における段差に起因した液晶の配向不良個所を覆い隠すためには、盛上り部 3 0 3 の幅よりも若干広めの幅を持つ遮光膜 2 3 を一体的に又は別体から形成するのが望ましい）。従って、光抜け等の画質不良を起こさずに各画素の開口率を高めることができ、最終的にコントラスト比が高く且つ明るく高品位の画像表示が可能となる。

30

40

【0083】

因みに本願発明者の研究によれば、液晶層 5 0 の層厚 D は、耐光性をある程度のレベルに維持し、液晶 5 0 の注入プロセスを困難にせず、動作中における電界印加により液晶分子が良好に動くようにするために、ある程度の層厚（例えば、現行の技術によれば $3\ \mu\text{m}$ 程度）が必要である。他方、相隣接する画素電極 9 a 間の間隙 W_1 （図 1 8 参照）を、この部分における画素電極 9 a と対向電極 2 1 との間の距離 d_1 より短く（即ち、 $W_1 < d_1$ に）してしまうと、横電界による悪影響が顕在化し始めることが判明している。従って微細ピッチな画素の高開口率化を図るために、単純に液晶層 5 0 の層厚 D （図 1 7 及び図 1 8 参照）を全体に薄くしたのでは、液晶層厚制御の均一化が困難になり、耐光性が低下し、注入プロセスが困難になり、液晶分子の動作不良等が発生してしまう。逆に微細ピッ

50

ちな画素の高開口率化を図るために、液晶層50を薄くすること無く単純に相隣接する画素電極9a間の間隙W1を狭めたのでは、縦電界と比べて横電界が大きくなるため、当該横電界による悪影響（即ち液晶の配向不良）が顕在化してしまう。このような液晶装置における特質を勘案すれば、上述した本実施形態のように、横電界が生じる領域においてのみ液晶層50の層厚d1を（例えば1.5μm程度にまで）狭めると共に、画素電極9aの大部分を占めるその他の領域においては液晶層50の層厚Dを狭めないことにより横電界を相対的に強めないようにする。これにより相隣接する画素電極9a間の間隙W1を狭められるため、微細ピッチな画素の高開口率化及び表示画像の高精細化を図る上で非常に有効である。

【0084】

第3実施形態では特に、図18において好ましくは、 $0.5D < W1$ なる関係を満足するように画素電極9aを平面配置し、更に、 $d1 + 300\text{nm}$ （ナノメータ） $\leq D$ なる関係を満足するように盛上り部303を形成する。即ち、画素電極9a間を余り近づけないようにし且つ盛上り部303を段差が300nm以上となるまで盛り上げれば、横電界による悪影響が実用上表面化しない程度にまで、この領域における縦電界を横電界に対して大きくできる。また微細ピッチな画素の高開口率化及び表示画像の高精細化を図るためには、間隙W1や間隙W2をなるべく小さくするのが有効であるが、横電界の悪影響を顕在化させないためには、むやみにこの間隙W1を小さくすることはできない。ここで、 $W1 \leq d1$ となるまで間隙W1を小さく設定すれば、画質を落とさず微細ピッチな画素の高開口率化を図るためには最も効果的である。

【0085】

尚、以上説明した盛上り部303は、遮光膜23を利用して形成しているが、積層プロセス中に対向基板20と対向電極21との間に有機膜やレジストなどの土手形成用の膜を局所的に追加形成することにより形成してもよい。また盛上り部303のその長手軸に垂直に切った断面形状としては、例えば台形、三角形、半円形、半楕円形、頂上付近が平坦とされた半円形又は半楕円形、若しくは側辺の傾斜が頂上に向かうに連れて徐々に増す2次曲線や3次曲線状の略台形、略三角形など各種の形状が考えられる。従って実践的には、液晶の性質に応じて段差により生じる液晶の配向不良が小さくて済むような断面形状を適宜採用するのが望ましい。更に、盛上り部303を形成することにより、段差による液晶配向不良が発生するため、盛上り部303よりも若干幅広の遮光膜23を盛上り部303と対向基板20との間に配置したり、盛上り部303と画素電極との間に配置することが望ましい。

【0086】

例えば、長手方向に垂直な平面で切った断面形状が三角形である盛上り部303を、図19（a）に示すように、遮光膜23から形成してもよいし、図19（b）に示すように、盛上り部303より若干幅広の遮光膜23上にレジストや有機膜からなる盛上り部形成用膜313から形成してもよいし、図19（c）に示すように、対向基板20上にレジストや有機膜からなる盛上り部形成用膜313を形成してその上を遮光膜23で若干広めに覆うようにしてもよいし、図19（d）に示すように、対向基板20上にレジストや有機膜からなる盛上り部形成用膜313を形成してその上に遮光膜を形成しないようにしてもよい（但し、この場合には、TFTアレイ基板側に、この部分を覆う遮光膜を形成する）。

【0087】

更に、盛上り部303における長手方向に垂直な平面で切った断面形状を、図20（a）に示すように矩形としてもよいし、図20（b）に示すように半円形としてもよいし、図20（c）に示すように台形としてもよいし、図20（d）に示すように略台形としてもよい。図20に示したこれらの積層構造は、図19（a）と同様に対向基板20上に設けた遮光膜23から盛上り部303を形成するようにしたが、これらは図19（a）～図19（d）に示したいずれの積層構造であってもよい。更に、対向基板20上には、カラーフィルタ、保護膜、絶縁膜等が形成されてもよい。実際の積層構造としては、更に

各種のバリエーションが考えられる。

【0088】

ここで図21(b)に示すように、第3実施形態では好ましくは、液晶層50はTN液晶から構成されており、盛上り部303の側面にはテーパが付けられている。しかも、係るTN液晶の対向基板20上におけるプレティルト角 θ の傾き方向とテーパの傾き方向とが合わせられている。

【0089】

即ち、図21(a)に示すように、TN液晶の液晶分子50aは、電圧無印加状態では各液晶分子50aが基本的に基板面にほぼ平行な状態でTFTアレ基板10から対向基板20に向けて徐々に捻じれるように配向すると共に電圧印加状態では、矢印で夫々示したように各液晶分子50aが基板面から垂直に立ち上がるように配向する。このため、図21(b)に示すように、盛上り部303の側面にテーパが付けられており、しかもTN液晶のプレティルト角 θ の傾き方向とテーパの傾き方向とが合わせられていれば、盛上り部303とTFTアレ基板10との間においては、液晶の層厚 d_1 が側面に沿って徐々に小さくなくても、液晶の層厚 D が一定している場合に近い良好な液晶配向状態が得られる。即ち、横電界に起因した液晶配向不良を低減する盛上り部303の存在により生じる段差に起因した液晶配向不良を極力抑えることができる。仮に、図21(c)に示すようにTN液晶のプレティルト角 θ の傾き方向とテーパの傾き方向とが合わせられていなければ、盛上り部303とTFTアレ基板10との間においては、他の液晶分子50aとは反対方向に立ち上がる液晶分子50bが盛上り部303の付近に発生し、これにより配向状態が不連続な液晶配向不良が生じてしまうのである。このような場合は対向基板20あるいはTFTアレ基板10の少なくとも一方に遮光膜を形成して光抜けを抑制するようにすると良い。

【0090】

或いは図22(b)に示すように、第3実施形態では、液晶層50'は、VA液晶からなり、テーパがほとんど付けられていない盛上り部303'を設けるようにしてもよい。

【0091】

即ち、図22(a)に示すように、VA液晶は、電圧無印加状態では各液晶分子50a'が基本的に基板面にほぼ垂直な状態となるように配向するため、平面的に見て盛上り部303'の側面にテーパが存在する領域では、液晶配向が乱れざるを得ないが、このように盛上り部303'の側面にテーパがほとんど付けられていなければ、係る側面で配向が乱れる液晶部分を極力小さくできる。従って、盛上り部303'の頂上付近におけるほぼ平坦な個所にある画素電極9aの部分と、盛上り部303'の下に有るほぼ平坦な個所にある画素電極9aの部分との両者で、図22(a)における液晶の層厚 D が一定している場合に近い良好な液晶配向状態が図22(b)のように得られる。

【0092】

以上説明した第1実施形態から第3実施形態では、TFTアレ基板10上に溝201を掘って、走査線3a等を埋め込むことにより平坦化処理を行ったが、走査線3aの上方に位置する層間絶縁膜7や12の上面の段差をCMP (Chemical Mechanical Polishing) 処理等により平らに削ることにより、或いは有機SOGを用いて平らに形成することにより、当該平坦化処理を行ってもよい。

【0093】

この平坦化処理の後に、データ線6a方向や走査線3a方向に部分的に盛上り部を形成してもよい。方法としては、盛上り部を形成する領域を省いた層間絶縁膜に対してエッチングすることにより、容易に形成することができる。これにより、横電界が発生する領域に容易に盛上り部を設けることができる。このように、横電界が発生する領域に対して、TFTアレ基板10と対向基板20の両方の基板に盛上り部を形成してもよいということとは言うまでもない。

【0094】

(第3実施形態の製造プロセス)

10

20

30

40

50

次に、以上のような構成を持つ第3実施形態における電気光学装置を構成する対向基板側の製造プロセスについて、図23を参照して説明する。尚、図23は各工程における対向基板側の各層を、図18と同様に図15のC-C'断面に対応させて示す工程図である。

【0095】

先ず図23の工程(a)に示すように、先ず対向基板20として、所定形状のガラス基板、石英基板を用意する。

【0096】

次に図23の工程(b)に示すように、有機膜、金属膜等の遮光膜23'を300nm程度の膜厚に形成する。

【0097】

次に図23の工程(c)に示すように、フォトリソグラフィ処理及びエッチング処理を用いたパターンニングにより、TFTアレイ基板上で横電界が発生する領域に、帯状の遮光膜23を盛上り部形成用の膜として形成することにより、盛上り部303を形成する。

【0098】

次に図23の工程(d)に示すように、盛上り部303上に、ITO(Indium Tin Oxide)膜などの透明導電性薄膜から対向電極を形成し、更に、その上に、ポリイミド薄膜などの有機薄膜から配向膜22を形成し、所定のラビング方向にラビングする。

【0099】

尚、工程(b)及び工程(c)に代えて、印刷技術により、遮光膜からなる盛上り部303を形成してもよい。

【0100】

以上のように第3実施形態の製造方法によれば、横電界の発生する領域では盛上り部303により横電界による液晶配向不良を低減する液晶装置を比較的容易に製造できる。

【0101】

次に、上述した第3実施形態における対向基板20上に形成される盛上り部303と遮光膜との平面レイアウトの具体例について、図24及び図25を参照して説明する。尚、これらの具体例は夫々、TFTアレイ基板10側で、データ線6aに沿うY方向に伸びる画素電極間9aの間隙をデータ線6a等により遮光し、対向基板20側の遮光膜により走査線3aに沿うX方向に伸びる画素電極9aの間隙を覆うものである。

【0102】

図24(a)に示すように、盛上り部303a及び遮光膜23aは共に、複数の画素電極9aに跨ってX方向にストライプ状に伸びるように形成されてもよい。図24(b)に示すように、盛上り部303aは、複数の画素電極9aに跨ってX方向にストライプ状に伸びるように形成されると共に遮光膜23bは、画素電極9a毎に島状に形成されてもよい。図25(a)に示すように、盛上り部303bは、画素電極9a毎に島状に形成されると共に遮光膜23aは、複数の画素電極9aに跨ってX方向にストライプ状に伸び形成されてもよい。或いは、図25(b)に示すように、盛上り部303b及び遮光膜23bは共に、画素電極9a毎に島状に形成されてもよい。図24及び図25に示した何れの場合にも、盛上り部303a又は303bにより、横電界が発生する領域における縦電界を強めることができる。同時に盛上り部303a又は303bの存在による液晶配向不良を、遮光膜23a又は23bにより隠すことができる。

【0103】

このように、横電界が発生する領域において、対向基板上の遮光膜及び盛上り部の配置を工夫することで、画素ピッチが微細化しても高開口率な液晶装置を実現できる。

【0104】

(第4実施形態)

本発明の第4実施形態における電気光学装置の構成について、図26から図29を参照して説明する。図26は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図27は、図26のA-A'断面図であり、

10

20

30

40

50

図 28 は、図 26 の B-B' 断面図であり、図 29 は、図 26 の C-C' 断面図である。尚、図 27 から図 29 においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。また、図 26 から図 29 に示した第 4 実施形態において図 15 から図 18 に示した第 3 実施形態と同様の構成要素については、同様の参照符号を付し、その説明は省略する。

【0105】

図 14 から図 16 に示すように、第 4 実施形態では、第 3 実施形態で盛上り部 303 が走査線 3a に沿って形成されていたのに対し、対向基板 20 上におけるデータ線 6a に沿った領域（図 14 中、太線で囲まれた領域）に盛上り部 304 が形成されている。この場合、データ線 6a が遮光膜として機能するので、盛上り部 304 は、遮光膜から形成されてもよいし、透明な材料膜から形成されてもよい。図 27 及び図 29 に示すように、走査線 3a 及び容量線 3b の本線部に対向する個所では、対向基板 20 は平坦に形成されている。また、対向基板 20 上における、走査線 3a 及び容量線 3b の本線部に対向する個所には、これらに沿って遮光膜 23 が形成されており、この遮光膜 23 により各画素の開口領域のうち少なくとも走査線 3a に沿った部分が規定されている。尚、このような遮光膜 23 を対向基板 20 上におけるデータ線 6a に沿った領域に形成してもよい。そして、図 14 に示すように第 4 実施形態では、1S 反転駆動方式により駆動される。第 4 実施形態におけるその他の構成及び動作については、第 3 実施形態の場合と同様である。

10

【0106】

即ち第 4 実施形態では、図 14 (a) に示すように、 n （但し、 n は自然数）番目のフィールド或いはフレームの画像信号を表示する期間中には、画素電極 9a 毎に＋又は－で示す液晶駆動電位の極性は反転されず、列毎に同一極性で画素電極 9a が駆動される。その後図 14 (b) に示すように、 $n+1$ 番目のフィールド或いは 1 フレームの画像信号を表示するに際し、各画素電極 9a における液晶駆動電位の極性は反転され、この $n+1$ 番目のフィールド或いは 1 フレームの画像信号を表示する期間中には、画素電極 9a 毎に＋又は－で示す液晶駆動電位の極性は反転されず、列毎に同一極性で画素電極 9a が駆動される。そして、図 14 (a) 及び図 14 (b) に示した状態が、1 フィールド又は 1 フレームの周期で繰り返されて、第 4 実施形態における 1S 反転駆動方式による駆動が行われる。この結果、第 4 実施形態によれば、直流電圧印加による液晶の劣化を避けつつ、クロストークやフリッカの低減された画像表示を行える。

20

30

【0107】

図 14 (a) 及び図 14 (b) から分かるように、1S 反転駆動方式では、横電界の発生領域 C2 は常時、横方向（X 方向）に相隣接する画素電極 9a 間の間隙付近となる。

【0108】

そこで図 27 及び図 28 に示すように第 4 実施形態では、盛上り部 304 を形成し、この盛上り部 304 上に配置された対向電極 21 を突出させて縦電界を強めるようにする。より具体的には、図 28 に示すように、盛上り部 304 上に配置された対向電極 21 と画素電極 9a との距離 d_2 を盛上り部 304 の段差（高さ）の分だけ狭める。これに対し図 29 に示すように、走査線 3a 及び容量線 3b に対向する個所では対向基板 20 は平坦なので、対向電極 21 と画素電極 9a との間の距離 d_1 は、画素電極の大部分を占める中央領域における画素電極 9a と対向電極 21 との間の距離 D とほぼ同じとなる。

40

【0109】

従って、図 14 に示した横電界の発生領域 C2 において、画素電極 9a と対向電極 21 との間における縦電界を強めることができるのである。そして、図 28 において、距離 d_2 が狭まっても、相隣接する画素電極 9a 間の間隙 W_2 は一定であるため、間隙 W_2 が狭まる程に強まる横電界の大きさも一定である。このため、図 14 に示した横電界の発生領域 C2 において局所的に、横電界に対する縦電界を強めることができ、この結果として縦電界をより支配的にすることにより、横電界の発生領域 C2 における横電界による液晶の配向不良を防止できるのである。

【0110】

50

尚、図 29 に示すように、走査線 3 a 及び容量線 3 b の本線部に対向する個所では、対向基板 21 は平坦なので、この部分において盛上り部 304 の存在による段差に起因した液晶の配向不良の発生を低減可能である。ここでは平坦なため、画素電極 9 a と対向電極 21 との間の距離 d1 が短くなることにより縦電界が強められることはないが、この部分では、図 14 に示したように相隣接する画素電極 9 a 間に横電界は発生しない。従って、この部分では、横電界に対する対策を講ずることなく、平坦化処理により液晶の配向状態を極めて良好にできるのである。また第 4 実施形態では、このように走査線 3 a 及び容量線 3 b の本線部に対向する液晶層 50 の部分では、段差による配向不良が殆ど生じないため、この部分を隠す遮光膜の幅は、第 3 実施形態の場合よりも細くてよい。

【0111】

10

以上の結果、第 4 実施形態によれば、1S 反転駆動方式において発生する横電界の特性に着目して、横電界の発生領域 C2 では、盛上り部 304 に画素電極 9 a の端に配置することで、縦電界を強めることにより横電界による悪影響を低減すると同時に、横電界の発生しない領域では、平坦化を行うことで、画素電極 9 a 表面の段差による悪影響を低減できる。

【0112】

更に上述した第 3 実施形態及び第 4 実施形態において、上述の如く対向基板 20 側に盛上り部 303 や 304 を形成するのに加えて、TFT アレイ基板 10 上における画素電極 9 a の下地面が、走査線 3 a 及び容量線 3 b の本線部に対向する領域で、或いはデータ線 6 a に対向する領域で、土手状に盛り上がっているように構成してもよい。この様に構成しても横電界が発生する領域において各画素電極 9 a と対向電極 21 との間の距離が短くなるので、上述と同様の効果が得られる。更にまた、データ線 6 a、走査線 3 a、容量線 3 b 及び TFT 30 に対して、部分的にのみ平坦化処理を施すことも可能である。例えば、これらの配線や TFT を TFT アレイ基板 10 や層間絶縁膜に形成された溝内に部分的に埋め込んで所望の領域に所望の高さの盛上り部を形成するようにしてもよい。

20

【0113】

(第 5 実施形態)

本発明の第 5 実施形態における電気光学装置の構成について、図 30 を参照して説明する。図 30 は、走査線及び容量線が延びる部位の断面図である。第 1 実施形態と同様の構成要素については、同様の参照符号を付し、その説明は省略する。

30

【0114】

図 30 に示すように、第 5 実施形態では、第 1 実施形態で走査線 3 a と容量線 3 b は同層に隣接して形成されたのに対し、容量線 3 b は、走査線 3 a の領域上に第 1 層間絶縁膜 4 を介して配置されている。容量線 3 b には絶縁薄膜 61 を介して第 1 蓄積容量電極 62 が配置され蓄積容量 70 が形成される。容量線 3 b は高融点金属の遮光性材料でなり、走査線 3 b を遮光する。

【0115】

そして、容量線 3 b 上に盛上り部 305 が形成し、この盛上り部 305 上に配置された画素電極 9 a の縁付近における縦電界を強めるようにしている。

【0116】

40

なお、容量線 3 b は、走査線 3 a の領域下に層間絶縁膜を介して配置してもよい。

【0117】

(第 6 実施形態)

本発明の第 6 実施形態における電気光学装置の構成について、図 31 を参照して説明する。図 31 は、走査線及び容量線が延びる部位の断面図である。第 1 実施形態と同様の構成要素については、同様の参照符号を付し、その説明は省略する。

【0118】

図 31 に示すように、第 6 実施形態では、液晶の層厚 D を薄くするために、TFT アレイ基板 10 に形成した盛上り部 306 と、対向基板 20 に設けた盛上り部 307 で形成される。盛上り部 306、307 の構成は、第 1 実施形態の盛上り部 301 と第 3 実施形態

50

の盛上り部 303 と同様である。そして、対向する盛上り部 306、307 で、盛上り部 306 上に配置された画素電極 9a の縁付近における縦電界を強めるようにしている。

【0119】

なお、第 6 実施形態では、各盛上り部 306、307 は対向するように配置したが、それぞれ異なる領域で形成してもよい。

【0120】

尚、以上述べた本発明における 1H 反転駆動方式では駆動電位の極性を、一行毎に反転させてもよいし、相隣接する 2 行毎に或いは複数行毎に反転させてもよい。同様に本発明における 1S 反転駆動方式では駆動電位の極性を、一列毎に反転させてもよいし、相隣接する 2 列毎に或いは複数列毎に反転させてもよい。

10

【0121】

(電気光学装置の全体構成)

以上のように構成された各実施形態における電気光学装置の全体構成を図 32 及び図 33 を参照して説明する。尚、図 32 は、TF T アレイ基板 10 をその上に形成された各構成要素と共に対向基板 20 の側から見た平面図であり、図 33 は、図 32 の H-H' 断面図である。

【0122】

図 32 において、TF T アレイ基板 10 の上には、シール材 52 がその縁に沿って設けられており、その内側に並行して、例えば遮光膜 23 と同じ或いは異なる材料から成る画像表示領域の周辺を規定する額縁 53 が設けられている。シール材 52 の外側の領域には、データ線 6a に画像信号を所定タイミングで供給することによりデータ線 6a を駆動するデータ線駆動回路 101 及び外部回路接続端子 102 が TF T アレイ基板 10 の一辺に沿って設けられており、走査線 3a に走査信号を所定タイミングで供給することにより走査線 3a を駆動する走査線駆動回路 104 が、この一辺に隣接する 2 辺に沿って設けられている。走査線 3a に供給される走査信号遅延が問題にならないのならば、走査線駆動回路 104 は片側だけでも良いことは言うまでもない。また、データ線駆動回路 101 を画像表示領域の辺に沿って両側に配列してもよい。例えば奇数列のデータ線は画像表示領域の一方の辺に沿って配設されたデータ線駆動回路から画像信号を供給し、偶数列のデータ線は前記画像表示領域の反対側の辺に沿って配設されたデータ線駆動回路から画像信号を供給するようにしてもよい。この様にデータ線 6a を櫛歯状に駆動するようにすれば、データ線駆動回路 101 の占有面積を拡張することができるため、複雑な回路を構成することが可能となる。更に TF T アレイ基板 10 の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路 104 間をつなぐための複数の配線 105 が設けられている。また、対向基板 20 のコーナー部の少なくとも 1 箇所においては、TF T アレイ基板 10 と対向基板 20 との間で電氣的に導通をとるための導通材 106 が設けられている。そして、図 33 に示すように、図 32 に示したシール材 52 とほぼ同じ輪郭を持つ対向基板 20 が当該シール材 52 により TF T アレイ基板 10 に固着されている。

20

30

【0123】

尚、TF T アレイ基板 10 上には、これらのデータ線駆動回路 101、走査線駆動回路 104 等に加えて、複数のデータ線 6a に画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線 6a に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

40

【0124】

以上説明した各実施形態では、データ線駆動回路 101 及び走査線駆動回路 104 を TF T アレイ基板 10 の上に設ける代わりに、例えば TAB (Tape Automated bonding) 基板上に実装された駆動用 LSI に、TF T アレイ基板 10 の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしてもよい。また、対向基板 20 の投射光が入射する側及び TF T アレイ基板 10 の出射光が出射する側には各々、例えば、TN モード、VA モード、PDL C (Polymer Dispersed Liquid Crystal) モード等の動

50

作モードや、ノーマリーホワイトモード／ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0125】

以上説明した各実施形態における電気光学装置は、プロジェクタに適用されるため、3枚の電気光学装置がRGB用のライトバルブとして各々用いられ、各ライトバルブには各々RGB色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、各実施形態では、対向基板20に、カラーフィルタは設けられていない。しかしながら、遮光膜23の形成されていない画素電極9aに対向する所定領域にRGBのカラーフィルタをその保護膜と共に、対向基板20上に形成してもよい。このようにすれば、プロジェクタ以外の直視型や反射型のカラー電気光学装置に各実施形態における電気光学装置を適用できる。 10

【0126】

更に、以上の各実施形態において、TFTアレイ基板10上において画素スイッチング用TFT30に対向する位置（即ち、画素スイッチング用TFT30の下側）にも、例えば高融点金属からなる遮光膜を設けてもよい。このように画素スイッチング用TFT30の下側にも遮光膜を設ければ、TFTアレイ基板10の側からの裏面反射（戻り光）や複数のライトバルブをプリズム等を介して組み合わせる一つの光学系を構成する場合に、他の電気光学装置からプリズム等を突き抜けて来る投射光が当該電気光学装置の画素スイッチング用TFT30に入射するのを未然に防ぐことができる。また、対向基板20上に1画素1個対応するようにマイクロレンズを形成してもよい。あるいは、TFTアレイ基板10上のRGBに対向する画素電極9a下にカラーレジスト等でカラーフィルタ層を形成することも可能である。このようにすれば、入射光の集光効率を向上することで、明るい電気光学装置が実現できる。更にまた、対向基板20上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー電気光学装置が実現できる。 20

【0127】

（電子機器の構成）

上述の実施形態の電気光学装置を用いて構成される電子機器は、図34に示す表示情報出力源1000、表示情報処理回路1002、表示駆動回路1004、液晶装置などの電気光学装置100、クロック発生回路1008及び電源回路1010を含んで構成される。表示情報出力源1000は、ROM、RAMなどのメモリ、テレビ信号を同調して出力する同調回路などを含んで構成され、クロック発生回路1008からのクロックに基づいて、ビデオ信号などの表示情報を出力する。表示情報処理回路1002は、クロック発生回路1008からのクロックに基づいて表示情報を処理して出力する。この表示情報処理回路1002は、例えば増幅・極性反転回路、シリアル-パラレル変換回路、ローテーション回路、ガンマ補正回路あるいはクランプ回路等を含むことができる。表示駆動回路1004は、走査線駆動回路及びデータ線駆動回路を含んで構成され、液晶装置100を表示駆動する。電源回路1010は、上述の各回路に電力を供給する。 30

【0128】

このような構成の電子機器として、図35に示す投射型表示装置、図36に示すマルチメディア対応のパーソナルコンピュータ（PC）及びエンジニアリング・ワークステーション（EWS）などを挙げることができる。 40

【0129】

図35は、投射型表示装置の要部を示す概略構成図である。図中、1102は光源、1108はダイクロイックミラー、1106は反射ミラー、1122は入射レンズ、1123はリレーレンズ、1124は出射レンズ、100R、100G、100はライトバルブ、1112はダイクロイックプリズム、1114は投射レンズを示す。光源1102はメタルハライド等のランプとランプの光を反射するリフレクタとからなる。青色光・緑色光反射のダイクロイックミラー1108は、光源1102からの光束のうちの赤色光を透過 50

させるとともに、青色光と緑色光とを反射する。透過した赤色光は反射ミラー 1 1 0 6 で反射されて、赤色光用ライトバルブ 1 0 0 R に入射される。一方、ダイクロイックミラー 1 1 0 8 で反射された色光のうち緑色光は緑色光反射のダイクロイックミラー 1 1 0 8 によって反射され、緑色光用ライトバルブ 1 0 0 G に入射される。一方、青色光は第 2 のダイクロイックミラー 1 1 0 8 も透過する。青色光に対しては、長い光路による光損失を防ぐため、入射レンズ 1 1 2 2、リレーレンズ 1 1 2 3、出射レンズ 1 1 2 4 を含むリレーレンズ系からなる導光手段 1 1 2 1 が設けられ、これを介して青色光が青色光用ライトバルブ 1 0 0 B に入射される。各光変調装置により変調された 3 つの色光はダイクロイックプリズム 1 1 1 2 に入射する。このプリズムは 4 つの直角プリズムが貼り合わされ、その内面に赤光を反射する誘電体多層膜と青光を反射する誘電体多層膜とが十字状に形成されている。これらの誘電体多層膜によって 3 つの色光が合成されて、カラー画像を表す光が形成される。合成された光は、投射光学系である投射レンズ 1 1 1 4 によってスクリーン 1 1 2 0 上に投射され、画像が拡大されて表示される。

【0 1 3 0】

図 3 6 に示すパーソナルコンピュータ 1 2 0 0 は、キーボード 1 2 0 2 を備えた本体部 1 2 0 4 と、液晶表示画面を形成する電気光学装置 1 0 0 とを有する。

【0 1 3 1】

本発明は、上述した各実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置の製造方法或いは電気光学装置もまた本発明の技術的範囲に含まれるものである。

【図面の簡単な説明】

【0 1 3 2】

【図 1】第 1 実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路である。

【図 2】第 1 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された T F T アレイ基板の相隣接する複数の画素群の平面図である。

【図 3】図 2 の A - A ' 断面図である。

【図 4】図 2 の B - B ' 断面図である。

【図 5】図 2 の C - C ' 断面図である。

【図 6】第 1 実施形態及び第 3 実施形態で用いられる 1 H 反転駆動方式における各電極における電位極性と横電界が生じる領域とを示す画素電極の図式的平面図である。

【図 7】第 1 実施形態で T N 液晶を用いた場合の液晶分子の配向の様子を示す図式的断面図である。

【図 8】第 1 実施形態で、V A 液晶を用いた場合の液晶分子の配向の様子を示す図式的断面図である。

【図 9】第 1 実施形態の電気光学装置の製造プロセスを順を追って示す工程図である。

【図 1 0】本発明の第 2 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された T F T アレイ基板の相隣接する複数の画素群の平面図である。

【図 1 1】図 1 0 の A - A ' 断面図である。

【図 1 2】図 1 0 の B - B ' 断面図である。

【図 1 3】図 1 0 の C - C ' 断面図である。

【図 1 4】第 2 実施形態及び第 4 実施形態で用いられる 1 S 反転駆動方式における各電極における電位極性と横電界が生じる領域とを示す画素電極の図式的平面図である。

【図 1 5】第 3 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された T F T アレイ基板の相隣接する複数の画素群の平面図である。

【図 1 6】図 1 5 の A - A ' 断面図である。

【図 1 7】図 1 5 の B - B ' 断面図である。

【図 1 8】図 1 5 の C - C ' 断面図である。

【図 1 9】第 3 実施形態における盛上り部の各種の断面形状を示す断面図である。

【図 2 0】第 3 実施形態における盛上り部の各種の断面形状を示す断面図である。

【図 2 1】第 3 実施形態で T N 液晶を用いた場合の液晶分子の配向の様子を示す図式的断面図である。

【図 2 2】第 3 実施形態で V A 液晶を用いた場合の液晶分子の配向の様子を示す図式的断面図である。

【図 2 3】第 3 実施形態の電気光学装置の製造プロセスを順を追って示す工程図である。

【図 2 4】第 3 実施形態における対向基板上に形成される盛上り部と遮光膜との平面レイアウトの各種具体例を示す一の平面図である。

【図 2 5】第 3 実施形態における対向基板上に形成される盛上り部と遮光膜との平面レイアウトの各種具体例を示す他の平面図である。

【図 2 6】図 2 6 は、本発明の第 4 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された T F T アレイ基板の相隣接する複数の画素群の平面図である。

【図 2 7】図 2 6 の A - A ' 断面図である。

【図 2 8】図 2 6 の B - B ' 断面図である。

【図 2 9】図 2 6 の C - C ' 断面図である。

【図 3 0】第 5 実施形態における走査線及び容量線が延びる部位の断面図である。

【図 3 1】第 6 実施形態における走査線及び容量線が延びる部位の断面図である。

【図 3 2】各実施形態の電気光学装置における T F T アレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。

【図 3 3】図 3 0 の H - H ' 断面図である。

【図 3 4】本実施形態を用いた電子機器の実施例である。

【図 3 5】本実施形態を用いた応用例としての投射型表示装置の実施例である。

【図 3 6】本実施形態を用いた応用例としてのパーソナルコンピュータの実施例である。

【符号の説明】

【0 1 3 3】

1 a …半導体層

1 a ' …チャネル領域

1 b …低濃度ソース領域

1 c …低濃度ドレイン領域

1 d …高濃度ソース領域

1 e …高濃度ドレイン領域

1 f …第 1 蓄積容量電極

2 …絶縁薄膜

3 a …走査線

3 b …容量線

4 …第 1 層間絶縁膜

5 …コンタクトホール

6 a …データ線

7 …第 2 層間絶縁膜

8 …コンタクトホール

9 a …画素電極

1 0 …T F T アレイ基板

1 2 …下地絶縁膜

1 6 …配向膜

2 0 …対向基板

2 1 …対向電極

2 2 …配向膜

2 3 …遮光膜

3 0 …T F T

5 0 …液晶層

10

20

30

40

50

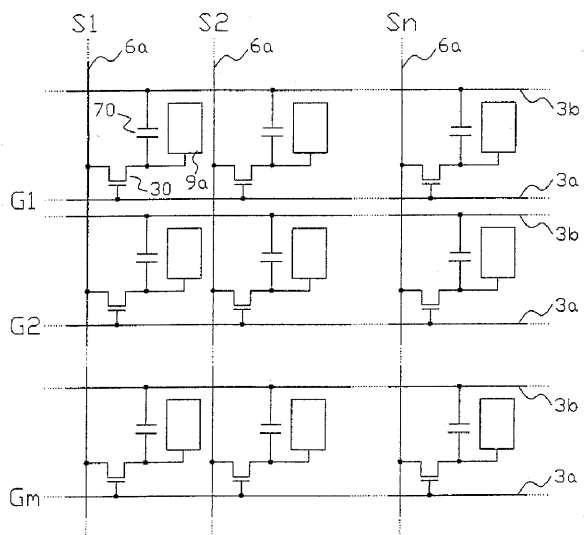
50a…液晶分子

70…蓄積容量

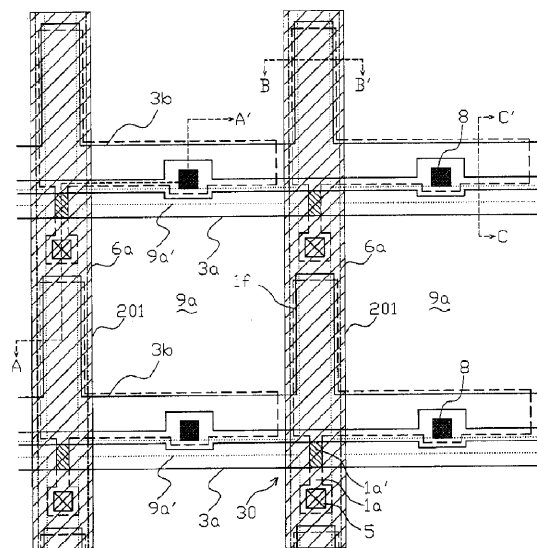
201、202…溝

301、302、303、304、305、306、307…盛上り部

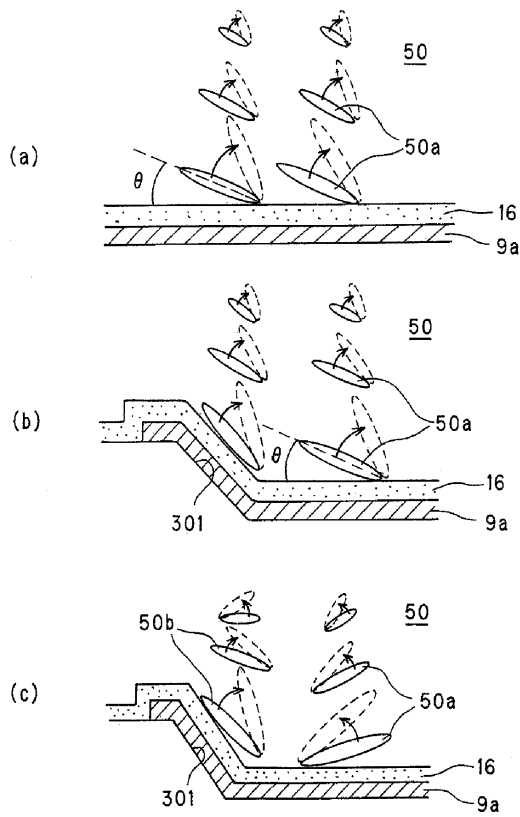
【図1】



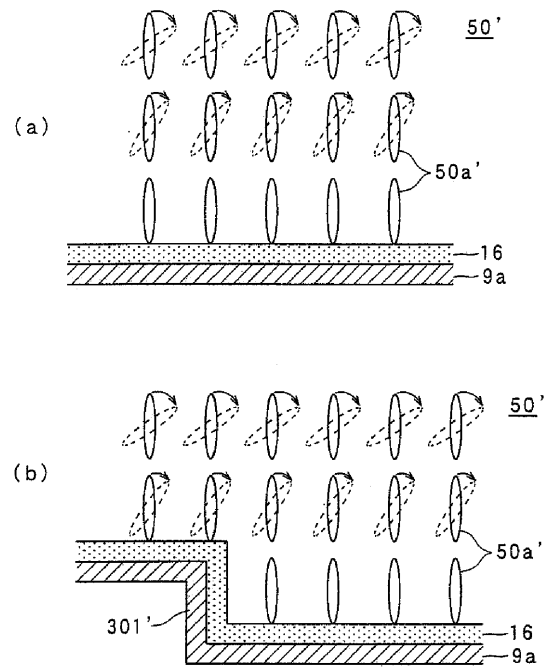
【図2】



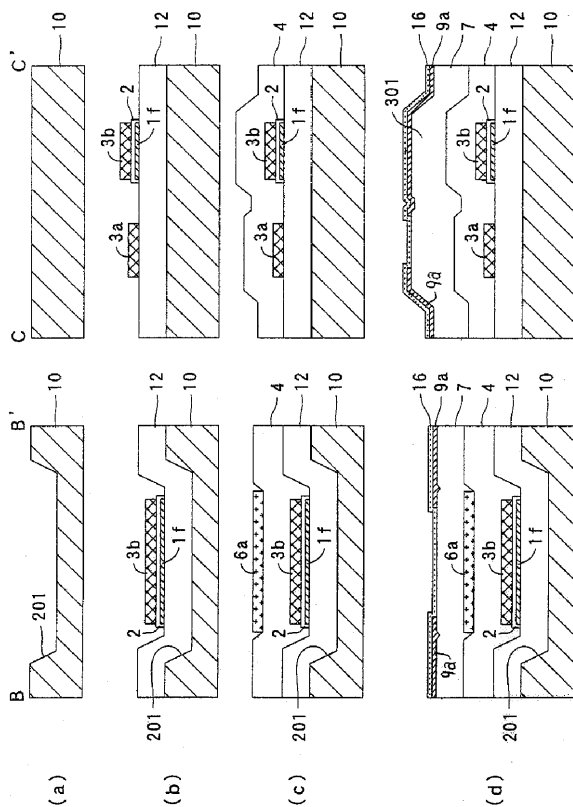
【図 7】



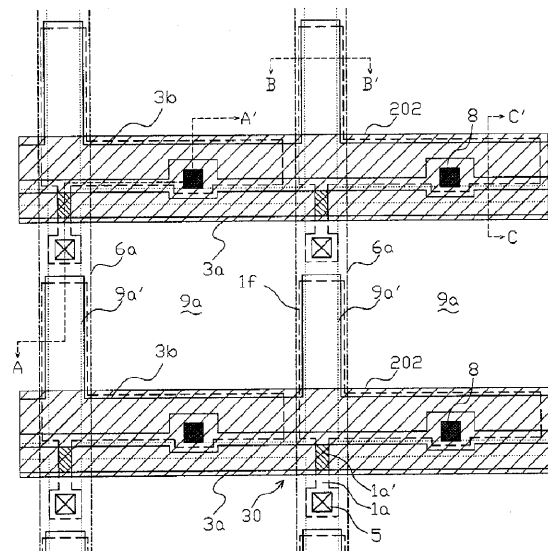
【図 8】



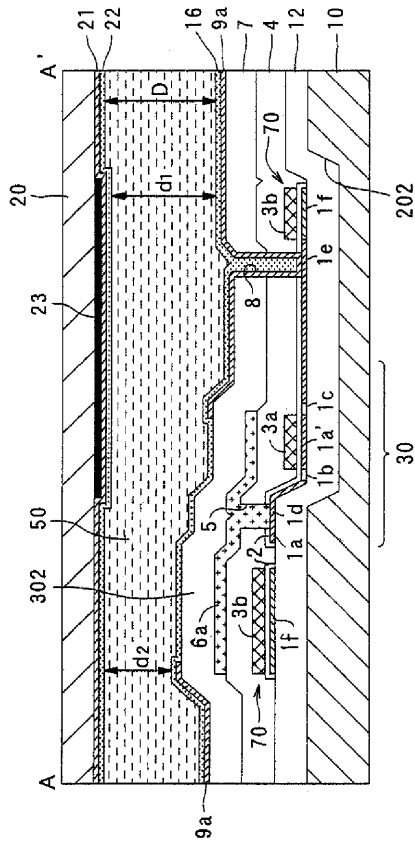
【図 9】



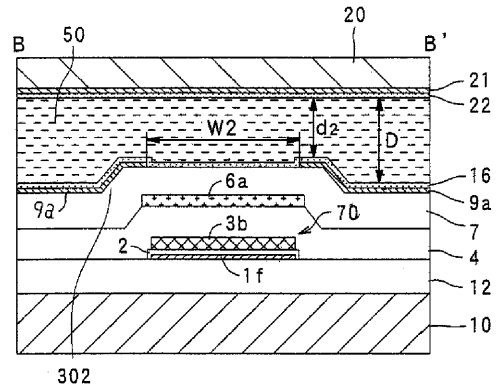
【図 10】



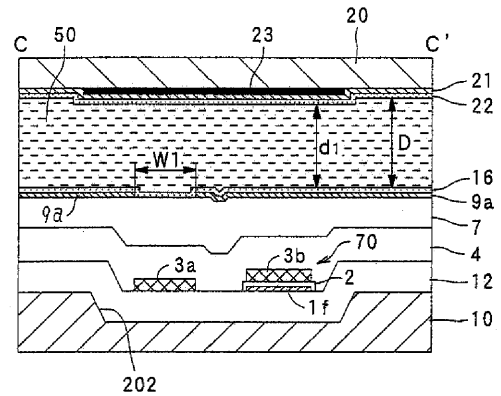
【 図 1 1 】



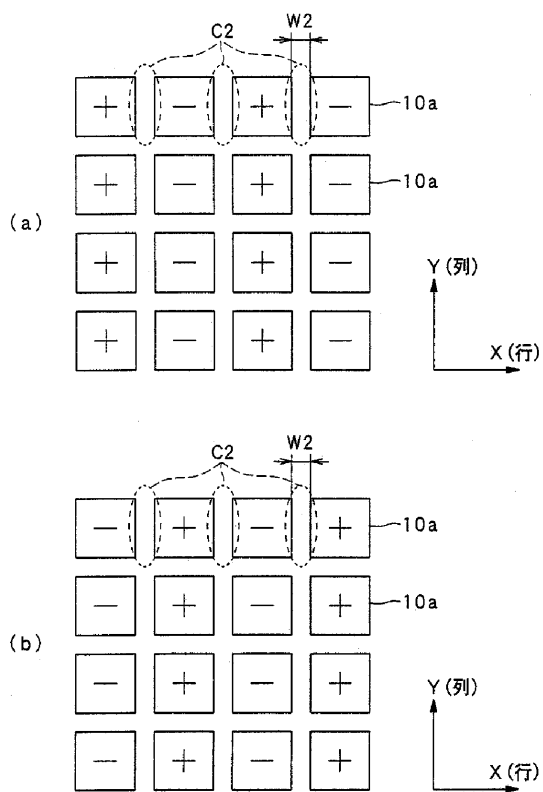
【 図 1 2 】



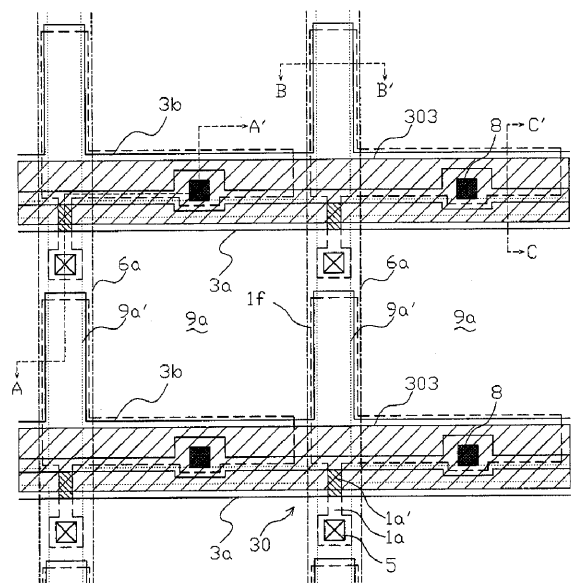
【 図 1 3 】



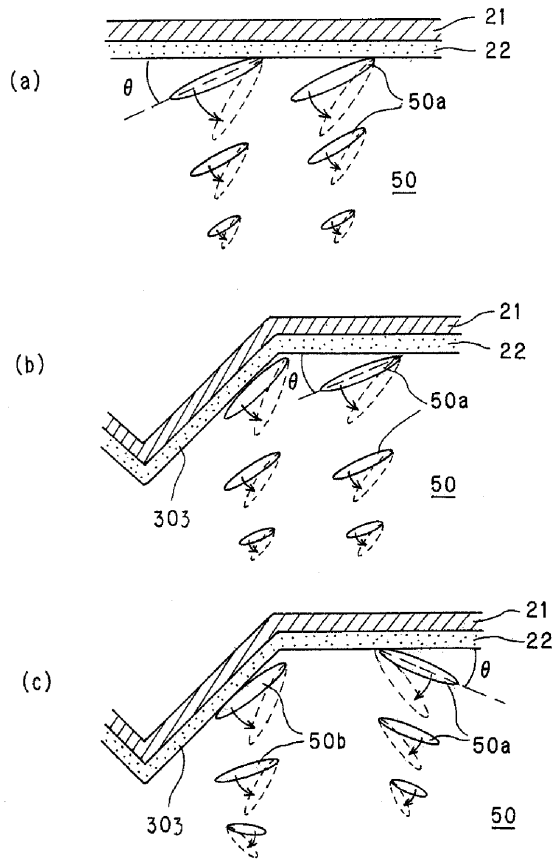
【图 14】



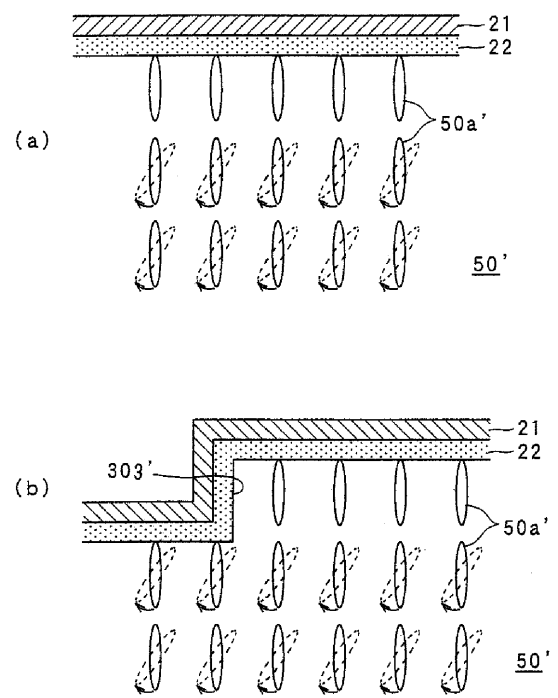
【 図 1 5 】



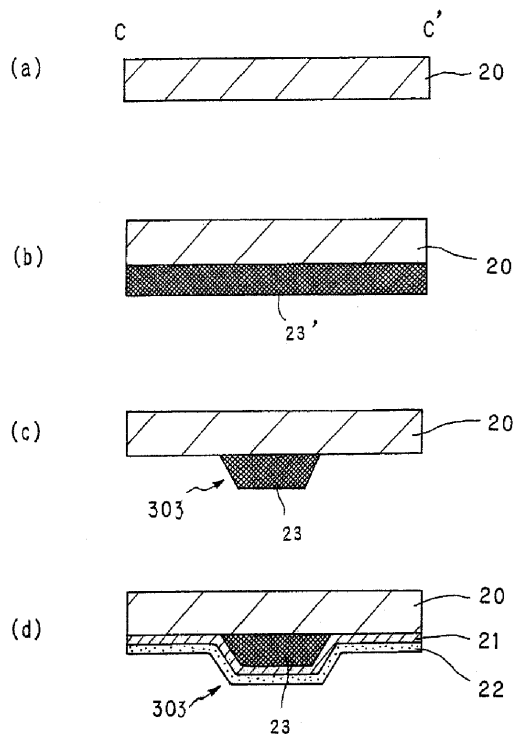
【図 2 1】



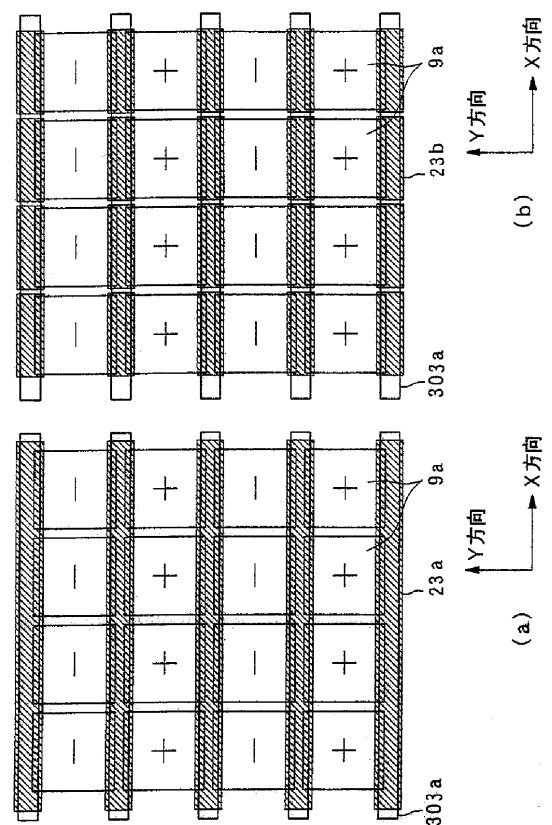
【図 2 2】



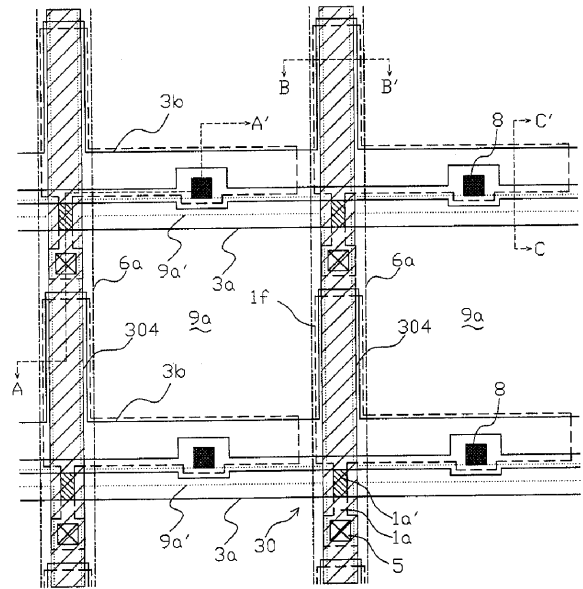
【図 2 3】



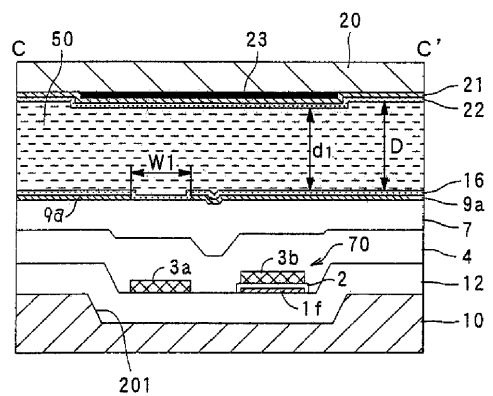
【図 2 4】



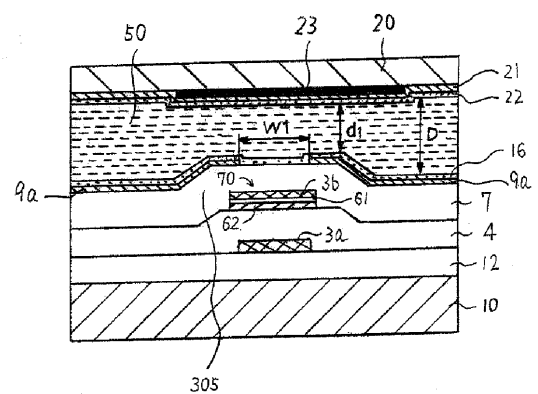
【 図 2 6 】



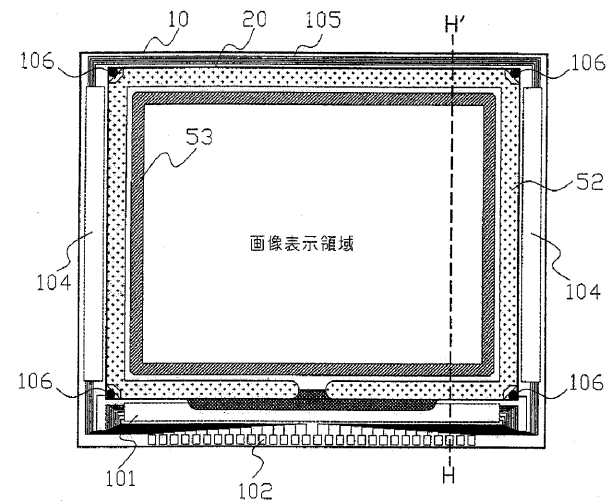
【图 29】



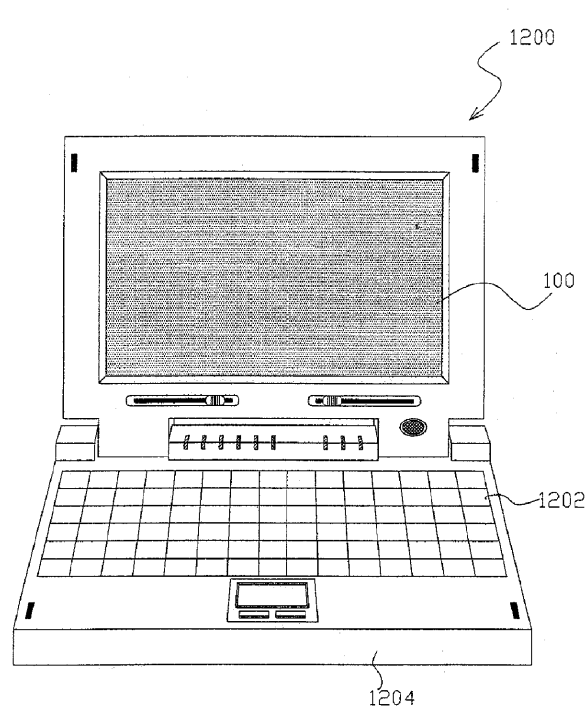
【図 30】



【 図 3 2 】



【图 3 6】



フロントページの続き

Fターム(参考) 2H092 GA13 JA24 JA28 JA34 JA37 JA41 JB05 JB51 JB56 JB58
JB61 KB24 KB25 NA01 NA04 PA01 PA02 PA04 QA07 QA10
QA11 RA05