

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5271426号  
(P5271426)

(45) 発行日 平成25年8月21日(2013.8.21)

(24) 登録日 平成25年5月17日(2013.5.17)

(51) Int.Cl.

F I

H O 1 L 21/314 (2006.01)

H O 1 L 21/314 A

H O 1 L 21/3205 (2006.01)

H O 1 L 21/88 M

H O 1 L 21/768 (2006.01)

H O 1 L 21/90 J

H O 1 L 23/532 (2006.01)

H O 1 L 21/285 S

H O 1 L 23/522 (2006.01)

H O 1 L 21/28 3 O 1 R

請求項の数 24 (全 33 頁) 最終頁に続く

(21) 出願番号 特願2011-554343 (P2011-554343)  
 (86) (22) 出願日 平成22年1月22日(2010.1.22)  
 (65) 公表番号 特表2012-516065 (P2012-516065A)  
 (43) 公表日 平成24年7月12日(2012.7.12)  
 (86) 国際出願番号 PCT/JP2010/000347  
 (87) 国際公開番号 W02010/084759  
 (87) 国際公開日 平成22年7月29日(2010.7.29)  
 審査請求日 平成24年10月12日(2012.10.12)  
 (31) 優先権主張番号 61/205,752  
 (32) 優先日 平成21年1月22日(2009.1.22)  
 (33) 優先権主張国 米国(US)  
 (31) 優先権主張番号 61/207,971  
 (32) 優先日 平成21年2月17日(2009.2.17)  
 (33) 優先権主張国 米国(US)

早期審査対象出願

(73) 特許権者 000219967  
 東京エレクトロン株式会社  
 東京都港区赤坂五丁目3番1号  
 (74) 代理人 100088155  
 弁理士 長谷川 芳樹  
 (74) 代理人 100113435  
 弁理士 黒木 義樹  
 (74) 代理人 100122507  
 弁理士 柏岡 潤二  
 (72) 発明者 堀込 正弘  
 山梨県韮崎市穂坂町三ツ沢650 東京エ  
 レクトロン技術研究所株式会社内  
 (72) 発明者 黒鳥 託也  
 山梨県韮崎市穂坂町三ツ沢650 東京エ  
 レクトロン技術研究所株式会社内  
 最終頁に続く

(54) 【発明の名称】 フッ化炭素膜の表面処理

(57) 【特許請求の範囲】

【請求項1】

絶縁性層をアニーリングする工程であって、前記絶縁性層はフッ化炭素(CF<sub>x</sub>)膜を含んでいる、該工程と、

金属元素を含んだ障壁層を前記絶縁性層上に形成する工程であって、前記障壁層は、前記アニーリングする工程の後に高温スパッタリングプロセスによって形成される、該工程と、  
 を含み、

前記アニーリングする工程は、前記絶縁性層の表面を不活性ガスに露出させながら所定の条件下において行われ、

前記高温スパッタリングプロセスの間、基板温度が70 ~ 200 に保持され、

前記高温スパッタリングプロセスは、前記絶縁性層の表面上にカーボンリッチな表面を形成しつつ、前記絶縁性層の表面上からフッ素を除去する効果を有している、  
 半導体デバイスの製造方法。

【請求項2】

前記アニーリングする工程は、結合の弱いフッ素濃度を削減するために前記絶縁性層の前記表面から水分を除去する工程を更に含んでいる請求項1に記載の方法。

【請求項3】

前記所定の条件は、3 ~ 5 分間の期間に亘って180 ~ 220 の温度を付加することを含んでいる請求項1に記載の方法。

## 【請求項 4】

前記不活性ガスはアルゴン（Ar）ガスを含んでいる請求項 1 に記載の方法。

## 【請求項 5】

前記高温スパッタリングプロセスは、  
金属フッ化物溶液を形成する工程と、  
前記絶縁性層の前記表面から前記金属フッ化物溶液を蒸発させる工程と、  
を更に含んでいる請求項 1 に記載の方法。

## 【請求項 6】

絶縁性層をアニーリングする工程であって、前記絶縁性層はフッ化炭素（CF<sub>x</sub>）膜を含んでいる、該工程と、

10

金属元素を含んだ障壁層を前記絶縁性層上に形成する工程であって、前記障壁層は、前記アニーリングする工程の後に高温スパッタリングプロセスによって形成される、該工程と、

を含み、

前記アニーリングする工程は、前記絶縁性層の表面を不活性ガスに露出させながら所定の条件下において行われ、

前記金属元素は、チタン（Ti）、タンタル（Ta）、ルテニウム（Ru）、マンガン（Mn）又はコバルト（Co）を含んでおり、

前記障壁層は、流量 70 sccm のアルゴン（Ar）雰囲気内において、基板温度が 200 、出力レベルが 300 W、及び処理時間が 50 秒間の条件下において形成される、  
半導体デバイスの製造方法。

20

## 【請求項 7】

前記障壁層は多層構造を有している請求項 1 又は 6 に記載の方法。

## 【請求項 8】

前記形成する工程の後にポストアニーリング処理を行う工程を更に含み、前記ポストアニーリング処理は、50 ～ 200 の温度において 180 秒を超えない期間に亘って行われる請求項 1 又は 6 に記載の方法。

## 【請求項 9】

前記絶縁性層は、ラジアルラインスロットアンテナ（RLSA）マイクロ波プラズマ処理デバイスを用いて、所定の設定条件下において形成される請求項 1 又は 6 に記載の方法

30

## 【請求項 10】

前記所定の設定条件は、25 mTorr ～ 30 mTorr の圧力と、1500 W ～ 2000 W のマイクロ波出力とを含んでいる請求項 9 に記載の方法。

## 【請求項 11】

炭素対フッ素の組成比（C/F）が 1 を超えるカーボンリッチな表面を形成するように、絶縁性層上に前処理プロセスを行う工程を含み、前記絶縁性層は、前記前処理プロセスが行われる前に任意の炭素対フッ素（CF<sub>x</sub>）組成比を有したフッ化炭素を含んでおり、

前記前処理プロセスを行う工程は、前記絶縁性層の表面をプラズマに露出させることにより、前記絶縁性層にプラズマ処理を行う工程を含み、前記プラズマは、水素原子又は炭素原子を含んだガスを所定の条件下において励起することによって生成される、  
半導体デバイスの製造方法。

40

## 【請求項 12】

前記プラズマ処理を行う工程は、前記絶縁性層の前記表面上の炭素濃度を増加させつつ、前記絶縁性層の前記表面上のフッ素濃度を低減させる効果を有している請求項 11 に記載の方法。

## 【請求項 13】

前記水素原子を含んだガスは、水素ガス（H<sub>2</sub>）、メタンガス（CH<sub>4</sub>）又はシランガス（SiH<sub>4</sub>）を含み、前記フッ素濃度は、前記絶縁性層の前記表面から脱着されたフッ化水素（HF）を形成することにより低減される請求項 12 に記載の方法。

50

## 【請求項 1 4】

前記炭素原子を含んだガスは、一酸化炭素ガス（C O）又はメタンガス（C H 4）を含み、前記フッ素濃度は、前記絶縁性層の前記表面からフッ素（F）を脱着させるC F結合を形成することにより低減される請求項 1 2 に記載の方法。

## 【請求項 1 5】

前記プラズマは、ラジアルラインスロットアンテナ（R L S A）マイクロ波プラズマ処理デバイスを用いて生成される請求項 1 1 に記載の方法。

## 【請求項 1 6】

絶縁性層の表面を不活性ガス雰囲気に露出しつつ、所定の条件下において前記絶縁性層をアニーリングする工程と、

前記アニーリングする工程の後に高温スパッタリングプロセスを行う工程であって、前記絶縁性層と障壁層との界面に金属 - C 結合を形成するために金属元素を含む該障壁層を形成し、基板温度は、前記高温スパッタリングプロセスの間、7 0 ~ 2 0 0 の温度で保持される、該工程と、

を含み、

前記アニーリングする工程は、前記絶縁性層の前記表面から水分を除去する工程を更に含み、

前記絶縁性層は、フッ化炭素（C F x）膜を含んでおり、

前記障壁層は、流量 7 0 s c c m のアルゴン（A r）雰囲気内において、前記基板温度が 2 0 0 、出力レベルが 3 0 0 W、及び処理時間が 5 0 秒間の条件下において形成される、

半導体デバイスの製造方法。

## 【請求項 1 7】

前記所定の条件は、3 ~ 5 分間の期間に亘って 1 8 0 ~ 2 2 0 の温度を付加することを含んでいる請求項 1 6 に記載の方法。

## 【請求項 1 8】

前記不活性ガス雰囲気はアルゴン（A r）ガスを含んでいる請求項 1 6 に記載の方法。

## 【請求項 1 9】

前記金属元素は、チタン（T i）、タンタル（T a）、ルテニウム（R u）、マンガン（M n）又はコバルト（C o）を含んでいる請求項 1 6 に記載の方法。

## 【請求項 2 0】

絶縁性層の表面を不活性ガス雰囲気に露出しつつ、所定の条件下において前記絶縁性層をアニーリングする工程と、

前記アニーリングする工程の後に高温スパッタリングプロセスを行う工程であって、前記絶縁性層と障壁層との界面に金属 - C 結合を形成するために金属元素を含む該障壁層を形成し、基板温度は、前記高温スパッタリングプロセスの間、7 0 ~ 2 0 0 の温度で保持される、該工程と、

を含み、

前記アニーリングする工程は、前記絶縁性層の前記表面から水分を除去する工程を更に含み、

前記絶縁性層は、フッ化炭素（C F x）膜を含んでおり、

前記高温スパッタリングプロセスは、前記絶縁性層の表面上にカーボンリッチな表面を形成しつつ、前記絶縁性層の表面からフッ素を除去する効果を有している、

半導体デバイスの製造方法。

## 【請求項 2 1】

前記高温スパッタリングプロセスは、

前記高温スパッタリングプロセスの初期段階において、金属フッ化物溶液を形成する工程と、

前記初期段階後、前記絶縁性層の前記表面から前記金属フッ化物溶液を蒸発させる工程と、

10

20

30

40

50

を更に含んでいる請求項 20 に記載の方法。

【請求項 22】

前記障壁層を形成した後にポストアニーリング処理を行う工程を更に含み、前記ポストアニーリング処理は、50 ～ 200 の温度において 180 秒を超えない期間に亘って行われる請求項 16 又は 20 に記載の方法。

【請求項 23】

絶縁性層の表面を不活性ガス雰囲気に出し、所定の条件下において前記絶縁性層をアニーリングする工程と、

前記アニーリングする工程の後に高温スパッタリングプロセスを行う工程であって、前記絶縁性層と障壁層との界面に金属 - C 結合を形成するために金属元素を含む該障壁層を形成し、基板温度は、前記高温スパッタリングプロセスの間、70 ～ 200 の温度で保持される、該工程と、

を含み、

前記アニーリングする工程は、前記絶縁性層の前記表面から水分を除去する工程を更に含み、

前記絶縁性層は、フッ化炭素 (CF<sub>x</sub>) 膜を含んでおり、

前記絶縁性層は、ラジアルラインスロットアンテナ (RLSA) マイクロ波プラズマ処理デバイスを用いて、所定の設定条件下において形成される、  
半導体デバイスの製造方法。

【請求項 24】

前記所定の設定条件は、25 mTorr ～ 30 mTorr の圧力と、1500 W ～ 2000 W のマイクロ波出力とを含んでいる請求項 23 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本出願は、米国仮出願シリアル番号第 61 / 205 , 752 号 (出願日: 2009 年 1 月 22 日、名称: 「Surface Treatment for a Fluorocarbon Film」) 及び米国仮出願シリアル番号第 61 / 207 , 971 号 (出願日: 2009 年 2 月 17 日、名称: 「Metal Formation of CF<sub>x</sub> Film」) からの優先権を主張し、両出願の内容は全て、援用により本明細書中に組み込まれる。

【0002】

本発明は、半導体デバイス及びその製造方法に関する。より詳細には、本発明は、フッ化炭素 (CF<sub>x</sub>) によって構成された層間絶縁性層と金属で構成された障壁層との間の接着性を向上させる表面処理方法及び障壁層形成方法に関する。

【背景技術】

【0003】

近年、半導体デバイスの高速稼働及び小型化を達成するために、多層配線構造が用いられている。しかしながら、これらの構造には、前記配線層の全配線抵抗及び寄生容量の増加に起因した配線遅延という問題がある。

【0004】

銅 (Cu) などの低抵抗配線材料を相互接続体として用いた場合、配線抵抗が低下する。一方、低誘電率又は低 k 材料を用いれば、寄生容量を低下させることができる。特に、フッ素が付加された炭素 (フッ化炭素: CF<sub>x</sub>) を絶縁性層として用いた場合、寄生容量の低下及び半導体デバイスの動作速度向上を達成することができる。

【0005】

絶縁性層内への銅 (Cu) の拡散を回避するために、相互接続体と絶縁性層との間に障壁層が設けられる。半導体デバイスの障壁層は、チタン (Ti)、タンタル (Ta)、タングステン (W)、ルテニウム (Ru) 又はリン (P) から構成される。

【0006】

絶縁性層の材料としてフッ化炭素 ( $CF_x$ ) を用いた場合、 $CF_x$  層に含まれているフッ素が、 $CF_x$  層と障壁層との界面におけるフッ素化反応の原因となる。その結果、 $CF_x$  層と障壁層との間の接着性が低下し、結果として、絶縁性層と相互接続体との間の接着性が低下する。

【0007】

一方、フッ化炭素 ( $CF_x$ ) 材料は、主に金属元素で構成される障壁層との十分な接着性を有する必要がある。半導体デバイス製造においては、後続プロセス、例えば、化学的及び機械的研磨 (CMP) プロセッサワイヤ接合プロセスが用いられるため、さらなる応力が基板に付加される。そのため、障壁層と  $CF_x$  絶縁性層との間の接着が弱いと、障壁層が絶縁性層から剥離する場合がある。

10

【0008】

本発明は、上述した問題に鑑みて提案される。本発明により、絶縁性層と障壁層との界面におけるフッ素化反応を抑制するための表面処理方法が提供される。更に、本発明により、絶縁 (insulating) 層と障壁層との間のフッ素化反応を抑制しつつ、絶縁 (insulating) 層と障壁層との間の接着性を増加させるための障壁層形成方法が提供される。

【発明の概要】

【0009】

本発明の一側面によると、半導体デバイスを製造する方法が提供される。前記方法は、フッ化炭素 ( $CF_x$ ) 膜を含んだ絶縁性層をアニーリングする工程と、金属元素を含んだ障壁層を前記絶縁性層上に形成する工程とを含んでいる。前記障壁層は、前記アニーリング工程の後、高温スパッタリングプロセスによって形成される。

20

【0010】

本発明の第2の側面によると、半導体デバイスを製造する方法が提供される。前記方法は、炭素対フッ素の組成比 ( $C/F$ ) が1を超えるカーボンリッチな表面を形成するように、絶縁性層上に前処理プロセスを行う工程を含んでいる。前記絶縁性層は、前記前処理プロセスを実施する前には、任意の炭素対フッ素組成比を有したフッ化炭素 ( $CF_x$ ) を含んでいる。

【0011】

本発明の第3の側面によると、半導体デバイスを製造する方法が提供される。前記方法は、絶縁性層の表面を不活性ガス雰囲気に出し、所定の条件下において前記絶縁性層をアニーリングする工程と、前記アニーリング工程後に高温スパッタリングプロセスを行う工程であって、前記絶縁性層と前記障壁層との界面において金属-C結合が形成されるように、金属元素を含んだ障壁層を形成する工程とを含み、前記高温スパッタリングプロセスの間、基板温度は約70 ~ 200 において維持される。前記アニーリング工程は、前記絶縁性層の前記表面から水分を除去する工程を更に含んでいる。

30

【図面の簡単な説明】

【0012】

【図1】図1は、水素プラズマを用いた  $CF_x$  前処理プロセスの一実施形態の模式図である。

40

【図2】図2は、水素プラズマを用いた  $CF_x$  前処理プロセスの別の実施形態の模式図である。

【図3】図3は、スパッタリングデバイスの一実施形態の模式図である。

【図4】図4は実験サンプルの平面図であり、接着剤をその表面に塗布した後の様子と、そのプリスター及びテープ試験結果を示している。

【図5】図5は、図4に示す実験サンプルの前半部分の断面図及び表面図である。

【図6】図6は、図4に示す実験サンプルの後半部分の断面図及び表面図である。

【図7】図7は、デュアルダマシン型銅相互接続構造の実施形態の製造プロセスの模式図である。

【図8】図8は、多層構造の  $CF_x$  絶縁性層の断面図である。

50

【図 9】図 9 は、フッ化物の蒸気圧曲線を温度の関数として示している。

【図 10】図 10 は、多様な実験サンプルのターゲット構造と、障壁層の厚さの測定の際に用いられる前記サンプルの X R F 強度とを示している。

【図 11】図 11 は、実験サンプルのスパッタリング時間の関数としての X R F 強度を示している。

【図 12】図 12 は、実験サンプル及びそのプロセスフローの一例の断面図及び表面図を示している。

【図 13】図 13 は、別の実験サンプルの一例の断面図及び表面図であり、そのプロセスフロー、プリスター試験結果、及びテープ試験結果を示している。

【図 14】図 14 は、別の実験サンプルの一例の断面図及び表面図であり、そのプロセスフロー、プリスター試験結果、及びテープ試験結果を示している。

【図 15】図 15 は、実験サンプルの別の実施形態の一例のターゲット構造及びプロセスフローであり、そのプリスター結果及びテープ試験結果を示している。

【図 16】図 16 は、図 15 中に示す実験サンプルの断面図及び表面図を示している。

【図 17】図 17 は、実験サンプルの別の実施形態のターゲット構造及びプロセスフローであり、接着剤テープ適用後の平面図と、プリスター試験結果と、テープ試験結果とを示している。

【図 18】図 18 は、図 17 に示す実験サンプルの断面図及び表面図を示している。

【図 19】図 19 は、実験サンプルの実施形態及びそのプロセスフローの断面図及び表面図を示している。

【図 20】図 20 は、実験サンプルの別の実施形態及びそのプロセスフローの断面図及び表面図を示している。

【図 21】図 21 は、実験サンプルの更に別の実施形態及びそのプロセスフローの断面図及び表面図を示している。

【発明を実施するための形態】

【0013】

以下、本発明の実施形態について、添付図面を参照しながら説明する。図面中、本発明の好ましい代表的な実施形態が図示される。以下の説明は、本開示の範囲、適用性又は構成を限定することを意図しておらず、好ましい代表的な実施形態についての以下の記載により、本開示の好ましい代表的な実施形態の実施を可能にする記載が当業者に提供される。本発明は、添付の特許請求の範囲に記載のような本発明の意図及び範囲から逸脱することなく、異なる形式においても実現可能である点に留意されたい。

【0014】

本開示は、主に、半導体デバイス及びその製造プロセスに関する。より詳細には、本開示は、絶縁性層と障壁金属層との間の接着性を向上させる、新規な表面処理プロセス及び障壁金属層形成プロセスに関する。

【0015】

本発明の実施形態は、絶縁性層からの障壁層の剥離を回避し、且つ、相互接続体からの銅 (Cu) が絶縁性層内に浸透するのを回避するプロセスに関する。これは、以下の 2 つの別個の方法を通じて、達成される。すなわち、1) 前記絶縁性層の表面に前処理プロセスを適用した後、前記障壁層を形成する方法、及び、2) 高温スパッタリングプロセスを用いて前記障壁層を形成する方法の 2 つである。

【0016】

前記前処理プロセスをフッ化炭素 (CF<sub>x</sub>) 絶縁性層の表面に適用することにより、前記絶縁性層の表面上のフッ素濃度が低下する。その結果、カーボンリッチな表面 (carbon-rich surface) が前記 CF<sub>x</sub> 絶縁性層の表面上に形成され、これにより、前記絶縁性層の表面上に前記障壁層が形成される際の金属 - C 結合生成が支援される。

【0017】

主に金属元素によって構成されている前記障壁層の形成において用いられる高温は、前記

10

20

30

40

50

CF<sub>x</sub>層と前記障壁層との界面におけるフッ素化反応をもたらす。これにより、高い蒸気圧を有するフッ化物が、前記CF<sub>x</sub>絶縁性層の表面から蒸発し、炭素(C)濃度が上昇する。その結果、前記絶縁性層のカーボンリッチな表面が形成され、これにより、前記障壁層と前記絶縁性層との界面における金属-C結合形成が支援される。

【0018】

本発明に係る半導体デバイスの製造プロセスは、以下の工程を含んでいる：(1)CF<sub>x</sub>絶縁性層を形成する工程、(2)前処理プロセスを行って、前記CF<sub>x</sub>層の表面上のフッ素濃度を低下させる工程、(3)基板をプレアニーリングする工程、(4)金属元素を含んだ前記障壁層を高温スパッタリング法を用いて形成する工程、(5)前記基板をポストアニーリングする工程、(6)銅(Cu)シード層を形成する工程、及び(7)電解めっき法を用いて銅(Cu)相互接続を形成する工程。

10

【0019】

本発明の一実施形態によると、前記CF<sub>x</sub>層の表面上のフッ素濃度を低下させる工程は、前記絶縁性層の表面をアルゴン(Ar)などの不活性ガス雰囲気中に曝しながら、所定の条件下において前記絶縁性層をアニーリングすることによって実行される。

【0020】

別の実施形態によれば、前記CF<sub>x</sub>層の表面上のフッ素濃度を低下させる工程は、前記絶縁性層の表面を、水素(H<sub>2</sub>)などの反応性ガス雰囲気中に曝しながら、所定の条件下において前記絶縁性層をアニーリングすることによって行われる。

【0021】

20

更に別の実施形態によれば、前記CF<sub>x</sub>層の表面上のフッ素濃度を低下させる工程は、前記絶縁性層にプラズマ処理を適用することによって行われる。この実施形態において、前記絶縁性層は前記プラズマに曝され、前記プラズマは、所定の条件下において水素(H<sub>2</sub>)原子又は炭素(C)原子を含んだガスを励起することによって生成される。

【0022】

更に別の実施形態によれば、前記CF<sub>x</sub>層の表面上のフッ素濃度を低下させる工程は、金属元素の水酸化物を含んだ溶液中に前記絶縁性層を浸漬させた後、前記絶縁性層を純水で洗浄し、最後に前記絶縁性層を乾燥させることによって行われる。

【0023】

更に別の実施形態によれば、前記絶縁性層を乾燥させる工程は、従来のドライヤを用いて行われるか、又は、前記絶縁性層を室温において空気乾燥することにより行われる。

30

【0024】

更に別の実施形態によれば、金属元素を含んだ前記障壁層を高温スパッタリング法を用いて形成する工程は、スパッタリングプロセス全体にわたって、前記基板温度を約70～約200の温度で維持することによって行われる。

【0025】

本発明による半導体デバイスの製造に用いられるプロセスについて、下記の独立した各セクションにおいて詳述する：前記フッ化炭素絶縁性層の形成、前記CF<sub>x</sub>層の表面上のフッ素濃度を低下させるための前記絶縁性層の表面処理、前記基板のプレアニーリング、前記障壁層の形成、前記基板のポストアニーリング、前記銅(Cu)シード層の形成、及び前記銅(Cu)相互接続層の形成。最初に、フッ化炭素(CF<sub>x</sub>)絶縁性層を形成するプロセスについて説明する。

40

【0026】

(フッ化炭素(CF<sub>x</sub>)絶縁性層を形成するプロセス)

本発明に関連する絶縁性層は、炭素とフッ素との比が任意であるフッ化炭素(CF<sub>x</sub>：k～2.2)を用いて形成される。フッ化炭素(CF<sub>x</sub>)絶縁性層が、基板表面上に設けられる。この基板表面上には、トランジスタなどの何らかの微細構造が形成されている。前記フッ化炭素(CF<sub>x</sub>)絶縁性層は、多孔質材料などの他の低k材料絶縁性層と比較して、より高密度である。そのため、前記フッ化炭素(CF<sub>x</sub>)層は、より高い機械的強度を有している。十分な相互接続を得るための前記絶縁性層の所望の厚さは、例えば、約10

50

0 ~ 120 nmである。この実施形態において、約115 nmの厚みを、前記フッ化炭素(CF<sub>x</sub>)絶縁性層の形成の際の目標とする。前記CF<sub>x</sub>絶縁性層の形成は、ラジアルラインスロットアンテナ(RLSA)マイクロ波プラズマ処理デバイスを用いて、所定の設定条件で行われる。例えば、厚さ約115 nmのフッ化炭素絶縁性(CF<sub>x</sub>)層を形成する際には、流量約100 sccmのアルゴン(Ar)ガスをプラズマ励起ガスとして用いる。前記形成ガスとしては、流量約200 sccmのC<sub>5</sub>F<sub>8</sub>ガスを用いる。前記RLSAマイクロ波プラズマ処理デバイスの内部を調節し、圧力約25 mTorrにおいて維持し、入力電力を約1500 Wとする。前記CF<sub>x</sub>層は比較的低温において形成され、損傷を受けやすいため、前記ウエハ温度は、好ましくは300 ~ 400 の温度に維持される。この実施形態においては、ウエハ状態温度は約350 に設定される。更に、処理時間を150秒に設定し、RLSAマイクロ波プラズマ処理デバイスには、バイアスを付加しない。

10

#### 【0027】

(前記CF<sub>x</sub>層のフッ素濃度を低下させるための前処理プロセス)

半導体デバイス製造において用いられる従来のプロセスにおいて、障壁層をCF<sub>x</sub>絶縁性層上に形成する際、前処理プロセスは何も用いられない。そのため、CF<sub>x</sub>絶縁性層中に含まれるフッ素が障壁層内に拡散し、その結果、障壁層と絶縁性層との界面におけるフッ素化反応に起因して、障壁層が腐食する。そのため、相互接続体からの銅(Cu)が絶縁性層内に拡散し、その結果、障壁層が絶縁性層(CF<sub>x</sub>)から剥離する。CF<sub>x</sub>絶縁性層表面上のフッ素濃度を低下させることにより、絶縁性層からのフッ素と障壁層からの金属元素との間の反応であるフッ素化反応を抑制することができる。このような低下に起因して、前記CF<sub>x</sub>絶縁性層表面上の炭素(C)濃度が上昇し、その結果、障壁層と絶縁性層との界面において、金属元素と炭素原子との間の結合(金属元素の炭化物)の比が上昇する。そのため、腐食に起因する障壁層の剥離を回避しつつ、CF<sub>x</sub>層と障壁層との接着性が向上する。更に、前記金属元素の炭化物を障壁層と絶縁性層との界面に形成することにより、CF<sub>x</sub>絶縁性層中への銅(Cu)の拡散を回避することができる。

20

#### 【0028】

本発明によると、上記した機構を用いてフッ化炭素(CF<sub>x</sub>)絶縁性層の表面上のフッ素濃度を低下させる方法がいくつか存在する。これらの方法は、以下のようなものである：

1) 水素(H<sub>2</sub>)アニーリング、2) 水素(H<sub>2</sub>)プラズマ処理、3) 金属元素の水酸化物中への浸漬後の水洗浄、及び4) 一酸化炭素(CO)プラズマ処理。以下、上述したプロセスの各々について説明する。

30

#### 【0029】

1) 水素(H<sub>2</sub>)によるアニーリング：

この実施形態において、CF<sub>x</sub>層の表面上のフッ素濃度を低下させる工程は、絶縁性層表面を水素(H<sub>2</sub>)などの反応性ガス雰囲気に出させつつ、所定の条件下において絶縁性層をアニーリングすることにより行われる。この実施形態において、前記絶縁性層をアニーリングする工程は、約100 以上の温度において、前記水素(H<sub>2</sub>)ガスを前記処理デバイス内に導入することにより行われる。水素(H<sub>2</sub>)は、前記CF<sub>x</sub>層の表面上のフッ素(F)と反応し、フッ化水素(HF)となる。その後、フッ化水素(HF)は前記CF<sub>x</sub>層の表面から脱着し、その結果、カーボンリッチな表面が生成される。

40

#### 【0030】

2) 水素(H<sub>2</sub>)によるプラズマ処理：

水素(H<sub>2</sub>)プラズマ処理プロセスは、CF<sub>x</sub>絶縁性層表面上のフッ素濃度を低下させるための別の方法である。図1に、水素プラズマを用いたCF<sub>x</sub>前処理プロセスの実施形態が示されている。このプロセスでは、先ず初めに、CF<sub>x</sub>絶縁性層20を基板10上に形成する。CF<sub>x</sub>層20は、段落[0026]において説明したプロセスと同じプロセスにより、RLSAマイクロ波プラズマ処理デバイスを用いて形成することができる。次の工程において、水素(H<sub>2</sub>)ガスを処理デバイス内に導入し、従来の方法及びデバイスを用いて水素(H<sub>2</sub>)原子を励起することにより、水素プラズマを発生させる。このようにし

50



て、基板 10 上に形成されたフッ化炭素 ( $CF_x$ ) 絶縁性層 20 を水素プラズマに露出させることにより、 $CF_x$  前処理プロセスが行われる。図 1 (b) に示すように、 $CF_x$  表面層内に含まれるフッ素 (F) が、水素プラズマと反応することにより、前記表面から隔離される。いくつかの実施形態において、水素 ( $H_2$ ) ガスに加えて、水素原子を含んだ他のガスを用いてもよい。水素原子を含んだ他のガスの例としては、シランガス ( $SiH_4$ ) 又はメタンガス ( $CH_4$ ) が挙げられる。その後、前記  $CF_x$  層の表面上に炭素が豊富な表面が形成される (図 1 (c))。

#### 【0031】

図 1 (d) は、水素プラズマを用いて  $CF_x$  前処理プロセスを行った後の、前記半導体デバイスの製造プロセスの最終工程を示す。最終工程において、絶縁性層 20 のカーボンリッチな表面上に障壁層 30 を形成する。この障壁層 30 は、実質的に、チタン (Ti) などの金属元素からなる。このカーボンリッチな表面により、金属元素 300 の炭化物が生成し、障壁層 30 と絶縁性層 20 との間の接合の増強が支援される。この実施形態において、金属元素 300 の炭化物は、チタン炭化物 (TiC) によって構成される。加えて、障壁層 30 は、スパッタリング法又は化学的蒸気 (CVD) 方法などの従来の方法を用いて形成される。いくつかの実施形態において、他の金属元素を用いて障壁層 30 を形成してもよい。他の金属元素の例としては、タンタル (Ta)、ルテニウム (Ru)、又は tungsten (W) が挙げられる。

#### 【0032】

図 2 には、水素プラズマを用いた  $CF_x$  前処理プロセスの別の実施形態が示されている。この実施形態においては、単一のダマシン型相互接続構造が用いられる。 $CF_x$  絶縁性層 20 を基板 10 上に形成した後、エッチングプロセスにより開口部 21 を  $CF_x$  絶縁性層 30 内に形成する。次の工程において、水素 ( $H_2$ ) ガスを処理デバイス内に導入し、励起水素プラズマを用いて  $CF_x$  前処理プロセスを行うことにより、絶縁性層 20 を水素プラズマの露出させる。この実施形態において、前記水素ガスと共に、アルゴンガス (Ar) などの不活性ガスを前記処理デバイス内に付加する。最終工程において、障壁層 30 は、開口部 21 の内側と、 $CF_x$  層の表面 20 上とに形成される。障壁層 30 は多層構造であり、第 1 の層 30a が  $CF_x$  層上に形成され、第 2 の層 30b が第 1 の層上に形成される。多層構造 30 の形成に用いられる金属元素の例としては、チタン / チタン窒化物 (Ti / TiN)、チタン / タンタル - 窒化物 (Ti / TaN)、及びタンタル / タンタル - 窒化物 (Ta / TaN) が挙げられる。水素プラズマ処理を用いた第 1 の実施形態と同様に、金属元素 300 の炭化物は、水素プラズマを用いた  $CF_x$  前処理プロセス実行後に得られるカーボンリッチな表面の存在に起因して、 $CF_x$  絶縁性層 20 と障壁層 30 との界面に形成される。

#### 【0033】

3) 金属元素の水酸化物中への浸漬後における水を用いた洗浄：  
この実施形態において、 $CF_x$  絶縁性層は、単純に、金属元素の水酸化物を含んだ溶液中に浸漬される。金属元素の例としては、カルシウム (Ca)、ストロンチウム (Sr)、バリウム (Ba)、ナトリウム (Na)、カリウム (K)、又はマグネシウム (Mg) が挙げられる。金属元素の水酸化物、例えばカルシウムの水酸化物 ( $Ca(OH)_2$ ) 中に前記絶縁性層を浸漬させた後、 $CF_x$  絶縁性層を純水によって洗浄し、従来の方法によって乾燥させる。一実施形態において、前記乾燥工程は、従来の乾燥器を用いて行われ得る。別の実施形態において、前記乾燥工程は、前記絶縁性層を室温において空気乾燥することによって行われ得る。

#### 【0034】

4) 一酸化炭素 (CO) によるプラズマ処理  
この方法において、前記  $CF_x$  前処理プロセスは、一酸化炭素 (CO) プラズマを用いて行われる。一酸化炭素 (CO) プラズマ中に含まれる炭素 (C) により、 $CF_x$  表面層内に含まれるフッ素 (F) との CF 結合が形成される。このような CF 結合の形成に起因して、フッ素 (F) が前記  $CF_x$  表面層から脱着する。そのため、このプラズマ処理におい

10

20

30

40

50

て、一酸化炭素（ $\text{CO}$ ）ガスに加えて、メタンガス（ $\text{CH}_4$ ）などの他の炭素原子含有ガスを用いてよい。

【0035】

プラズマ処理（#2及び#4）に基づいた方法によれば、ガス含有水素（ $\text{H}_2$ ）原子又は炭素（ $\text{C}$ ）原子の励起によって得られたプラズマに前記 $\text{CF}_x$ 表面層を露出させることにより、 $\text{CF}_x$ 表面層内に含まれるフッ素（ $\text{F}$ ）を前記表面から隔離させることができる。そのため、水素（ $\text{H}_2$ ）ガス又は一酸化炭素（ $\text{CO}$ ）ガスの他にも、任意のガス含有水素原子又は炭素原子をプラズマ処理デバイスに付加することができる。これらのガスの例としては、シランガス（ $\text{SiH}_4$ ）、メタンガス（ $\text{CH}_4$ ）などが挙げられる。

【0036】

R L S Aマイクロ波プラズマ処理デバイスは、所定の条件下において水素（ $\text{H}_2$ ）プラズマ又は一酸化炭素（ $\text{CO}$ ）プラズマを生成する際に用いられる。例えば、R L S Aマイクロ波プラズマ処理デバイス内の圧力は、 $100 \sim 2000 \text{ mTorr}$ に調節することが好ましい。この実施形態において、以下の条件は、水素（ $\text{H}_2$ ）プラズマ及び一酸化炭素（ $\text{CO}$ ）プラズマ双方を生成するための所定の条件として用いられる。第1に、R L S Aマイクロ波プラズマ処理デバイス内部の圧力を約 $1200 \text{ mTorr}$ に設定し、第2に、少なくとも約 $500 \text{ W}$ のマイクロ波出力をR L S Aマイクロ波プラズマ処理デバイスに付加し、第3に、処理時間を約5秒に設定する。

【0037】

上述したように、上記した方法すべてにおいて用いられる機構は、フッ素濃度を低下させることにより、 $\text{CF}_x$ 絶縁性層からのフッ素（ $\text{F}$ ）と障壁層からの金属元素との間のフッ素化反応を抑制するためのものである。フッ素化反応を抑制することにより、前記 $\text{CF}_x$ 層の表面上のフッ素濃度を低下させ、これにより、前記 $\text{CF}_x$ 層の表面上にカーボンリッチな表面を得る。その結果、カーボンリッチな表面上に障壁層が形成される際、障壁層と絶縁性層との界面において、金属元素と炭素原子との結合（金属元素の炭化物）の割合が増加する。

【0038】

5) アルゴン（ $\text{Ar}$ ）アニーリング処理：

別の実施形態において、 $\text{CF}_x$ 絶縁性層表面上のフッ素濃度を低下させるために、異なる機構が用いられ得る。この別の実施形態においては、アルゴン（ $\text{Ar}$ ）アニーリング処理を用いて、フッ化炭素（ $\text{CF}_x$ ）絶縁性層の表面上の水分を除去する。 $\text{CF}_x$ 層の表面上に水分があると、フッ素との結合が弱くなる。フッ素原子との結合が弱い場合、例えば、四フッ化チタン（ $\text{TiF}_4$ ）などの四フッ化金属元素が、障壁層と $\text{CF}_x$ 絶縁性層との界面に発生する。四フッ化チタン（ $\text{TiF}_4$ ）は蒸気圧が高いため、 $\text{CF}_x$ 絶縁性層と金属元素との接着性が低下する。そのため、アルゴン（ $\text{Ar}$ ）アニーリング処理により水分を除去することで、結合の弱いフッ素をフッ化炭素（ $\text{CF}_x$ ）絶縁性層表面から低減し易くし、これにより、この上にカーボンリッチな表面を形成する。この別の実施形態においては、前記アニーリング工程を不活性ガス雰囲気中において所定の条件下において行うことが好ましい。不活性ガス雰囲気の例としては、ヘリウム（ $\text{He}$ ）、ネオン（ $\text{Ne}$ ）、アルゴン（ $\text{Ar}$ ）、クリプトン（ $\text{Kr}$ ）、キセノン（ $\text{Xe}$ ）などが挙げられる。この実施形態においては、 $\text{CF}_x$ 絶縁性層のアニーリングにおける経済効率の観点から、アルゴン（ $\text{Ar}$ ）ガスをアニーリングガスとして用いる。

【0039】

本発明のアルゴン（ $\text{Ar}$ ）アニーリング処理を行う際には、スパッタリングデバイスが用いられる。しかしながら、スパッタリングデバイスとは別個のアニーリングデバイスを用いてもよい。上述したように、アルゴン（ $\text{Ar}$ ）アニーリング処理を行う際には、所定の条件が用いられる。例えば、スパッタリングデバイス内部の圧力を $100 \text{ mTorr} \sim 1 \text{ Torr}$ に調節することが好ましい。この実施形態においては、スパッタリングデバイス内部の圧力を約 $10 \text{ mTorr}$ に設定し、状態温度を約 $200$ に設定する。また、処理時間を約5分（ $300$ 秒）に設定する。

## 【 0 0 4 0 】

図 3 には、スパッタリングデバイス 1 0 0 の実施形態の模式図が示されている。この図に示すように、スパッタリングデバイスの中央上に、真空移送チャンバ 1 0 2 が設けられている。その周囲の領域において、アニーリングチャンバ 1 0 4、障壁層スパッタリングチャンバ 1 0 6 及び銅スパッタリングチャンバ 1 0 8 が、真空移送チャンバ 1 0 2 を包囲している。スパッタリングデバイス 1 0 0 の下側には、少なくとも 1 つのロードロックチャンバ 1 1 0 が真空移送チャンバ 1 0 2 に接続され、移送チャンバ 1 1 2 がロードロックチャンバ 1 1 0 に接続され、これにより、ウエハがカセット（図示せず）からロードロックチャンバ 1 1 0 へと移送される。

## 【 0 0 4 1 】

## 実験サンプル

障壁特性と、事前処理されたフッ化炭素（ $CF_x$ ）絶縁性層上の障壁層の接着とを評価するために、いくつかの実験サンプルを製造した。その後、これらの実験サンプルそれぞれに対し、プリスター試験及びテープ試験を行った。図 4 は、前記実験サンプルそれぞれにおける  $CF_x$  絶縁性層の表面処理において用いられる構造及びプロセスを示す。加えて、この図中に、セロハンテープをサンプル表面上に接着した後の実験サンプルの平面図と、プリスター試験及びテープ試験の結果とを示す。この評価において用いられる構造は、バルクケイ素（ $Si$ ）基板上に形成されたフッ化炭素（ $CF_x$ ）絶縁性層を含んでいる。フッ化炭素（ $CF_x$ ）絶縁性層は、厚さ約 1 1 5 nm であり、段落 [ 0 0 2 6 ] において説明したプロセスを用いて、 $RLSA$  プラズマ処理デバイス内に形成される。前記実験サンプルそれぞれにおける  $CF_x$  絶縁性層の表面上に  $CF_x$  前処理プロセスを行った後、主にチタン（ $Ti$ ）によって構成され且つ厚さ約 3 nm である障壁層を、スパッタリングデバイス 1 0 0 を用いて  $CF_x$  絶縁性層上に形成する。スパッタリングデバイス 1 0 0 中においては、チタン（ $Ti$ ）をスパッタリング標的として用いる。最終工程において、スパッタリングデバイス 1 0 0 を用いて、厚さ約 1 5 0 nm の銅（ $Cu$ ）相互接続層を障壁層上に形成する。前記実験サンプルの障壁層は、従来のスパッタリング法又は化学的蒸気（ $CVD$ ）方法又は電解めっき法を用いて形成され得る。前記障壁層の形成前に、必要ならばアニーリング工程を行って水分又は有機物質を除去してもよい。このアニーリングは、スパッタリング又は  $CVD$  デバイスのチャンバを形成する障壁層において、約 1 0 0 ～ 約 2 0 0 の温度で行われる。

## 【 0 0 4 2 】

この評価のために、9 個の異なる実験サンプルを製造した。各実験サンプルに対して、表面のフッ素濃度を低下させつつ前記表面上の相対的炭素濃度を増加させるために、 $CF_x$  絶縁性層表面に別個の  $CF_x$  前処理プロセスが実行される。図 4 に示すように、処理の行において、各実験サンプル中の  $CF_x$  絶縁性層表面に対して行われた表面処理プロセスが要約されている。

## 【 0 0 4 3 】

（実験サンプル 1）： $CF_x$  絶縁性層表面上への前処理プロセスは行っていない。図 4 に示すように、「 $w_o$ 」の記号によって示されるこのサンプルは、プリスター試験及びテープ試験双方において合格したことが分かった。この実施形態において、炭素 / フッ素 / 酸素の比は、 $C : F : O = 47 : 53 : 0$  である。

## 【 0 0 4 4 】

（実験サンプル 2）：この実験サンプルのフッ化炭素（ $CF_x$ ）絶縁性層を、一酸化炭素（ $CO$ ）アニーリングプロセスによって処理した。この実施形態において、一酸化炭素（ $CO$ ）ガスを処理デバイス内に導入し、約 2 0 0 の温度で約 6 0 秒間に亘って、アニーリングを行った。上記の場合と同様に、このサンプル（# 2）は、プリスター試験及びテープ試験に合格した。

## 【 0 0 4 5 】

（実験サンプル 3）：フッ化炭素（ $CF_x$ ）絶縁性層表面上に、一酸化炭素（ $CO$ ）プラズマ処理を行った。 $RLSA$  マイクロ波プラズマ処理デバイスを用いて、一酸化炭素（ $C$

10

20

30

40

50

Ｏ）プラズマ処理を行った。この実施形態において、約 3 kW のマイクロ波出力が R L S A マイクロ波プラズマ処理デバイスに適用され、処理時間は、約 10 秒に設定された。段落

【 0 0 4 6 】

において説明したように、R L S A マイクロ波プラズマ処理デバイス内部の圧力は、約 1 2 0 0 m T o r r に設定した。上記の場合と同様に、実験サンプル # 3 は、プリスター試験及びテープ試験双方に合格した。この実施形態において、炭素 / フッ素 / 酸素の比は、C : F : O = 4 8 : 4 6 : 6 である。

【 0 0 4 7 】

( 実験サンプル 4 ) : この実験サンプルにおいては、絶縁性層表面をジシラン (  $\text{Si}_2\text{H}_6$  ) ガスに露出させつつ、絶縁性層をアニーリングすることにより、C F x 層の表面上のフッ素濃度を低下させる工程を行った。この実施形態において、ジシラン (  $\text{Si}_2\text{H}_6$  ) ガスを処理デバイス内に導入し、アニーリング工程を約 2 0 0 の温度において約 6 0 秒に亘って行った。この実験サンプルは、プリスター試験及びテープ試験双方に合格した。

【 0 0 4 8 】

( 実験サンプル 5 ) : C F x 絶縁性層表面に対し、アルゴン ( A r ) アニーリング処理を用いた事前処理を行った。上述したように、アルゴン ( A r ) アニーリング処理は、スパッタリングデバイス 1 0 0 内において行われる。ここで、アニーリング工程及びスパッタリング工程は、同一処理デバイス内において行ってもよい。また、この実施形態において、スパッタリングデバイスとは別のアニーリングデバイスを用いることもできる。スパッタリングデバイス内部の圧力は約 1 0 m T o r r に設定され、基板温度は約 2 0 0 の温度に維持される。この実験サンプルの処理時間は、約 6 0 秒とした。上記の場合と同様に、実験サンプル # 5 は、プリスター試験及びテープ試験双方に合格した。

【 0 0 4 9 】

( 実験サンプル 6 ) : C F x 絶縁性層表面に対し、水素 (  $\text{H}_2$  ) アニーリングプロセスによる事前処理を行った。この実験サンプルのアニーリング工程は、約 3 0 0 の温度において約 9 0 0 秒間に亘って行われる。実験サンプル # 6 は、プリスター試験及びテープ試験双方に合格した。この実施形態において、炭素 / フッ素 / 酸素の比は、C : F : O = 5 0 : 5 0 : 0 である。

【 0 0 5 0 】

( 実験サンプル 7 ) : フッ化炭素 ( C F x ) 絶縁性層表面上に、水素 (  $\text{H}_2$  ) プラズマ処理を行った。実験サンプル # 3 の場合と同様に、R L S A マイクロ波プラズマ処理デバイスを用いて、水素 (  $\text{H}_2$  ) プラズマ処理を行った。この実施形態において、少なくとも約 5 0 0 W のマイクロ波出力が用いられ、処理時間は約 5 秒に設定される。上述したように、R L S A マイクロ波プラズマ処理デバイス内部の圧力を約 1 2 0 0 m T o r r に設定した。図 4 に示すように、この実験サンプル ( # 7 ) の場合、若干の剥離が認められた。この場合、さらなる調査を行ったところ、この剥離の原因は何らかの環境条件であり、そのため、このサンプルは、上記の場合と同様に、プリスター試験及びテープ試験に合格したことが分かった。この実施形態において、炭素 / フッ素 / 酸素の比は、C : F : O = 5 5 : 4 5 : 0 である。

【 0 0 5 1 】

( 実験サンプル 8 ) : 先ず、C F x 絶縁性層が、カルシウム水酸化物 (  $\text{Ca}(\text{OH})_2$  ) 溶液中に浸される。前記浸漬工程後、C F x 絶縁性層を純水によって洗浄し、室温において空気乾燥させる。実験サンプル # 8 は、プリスター試験及びテープ試験双方に合格した。金属元素の水酸化物を用いた洗浄処理では、炭素 / フッ素 / 酸素間の比についてのデータは得られなかった。

【 0 0 5 2 】

( 実験サンプル 9 ) : C F x 絶縁性層を、フロロボンダー処理により事前処理した。図 4 に示すように、この実験サンプルの場合、プリスター試験は合格したが、テープ試験においては不合格となり、障壁層と C F x 絶縁性層との間の接着接合は低かった。

## 【0053】

図4に示す上記実験結果によれば、フロロボンダー処理を行ったものを除く全ての実験サンプルにおいて、障壁層とCFx絶縁性層との間の高接着接合が観察された。しかし、フッ化炭素処理を行った実験サンプル#9においては、低接着接合に起因する障壁層の剥離の可能性がある。

## 【0054】

図5～図6に、走査型電子顕微鏡(SEM)画像を用いた実験サンプル#1～#9それぞれの断面図及び上面図が示されている。SEM画像は、全実験サンプルを約360の温度で約1時間に亘ってアニーリングした後に得た。図5及び図6に示すように、実験サンプル#1は、CFx絶縁性層上に前処理プロセスが適用されていない状態では、CFx層からの障壁層の剥離は示さない。しかし、このサンプルは、障壁特性についていくつかの問題を示した。すなわち、断面図に示すように、CFx絶縁性層とケイ素(Si)基板との界面に存在する高輝度粒子に起因して、銅相互接続体からの銅(Cu)が障壁層及びCFx絶縁性層をそれぞれ通過することが分かる。そのため、ケイ素(Si)基板と銅(Cu)が結合し、SiCuが発生する。実験サンプル#1の上面図については、凹凸部分がより多数見られたことから、構造の下層中へと銅(Cu)が浸透していることが分かる。

## 【0055】

高輝度粒子は、実験サンプル#6の場合を除いて、ほとんど全ての実験サンプル中に見られた。実験サンプル#6の場合、CFx絶縁性層表面上に水素(H<sub>2</sub>)アニーリング処理が適用されている。更に、銅(Cu)表面上の凹みも見られなかった。更に、フロロボンダー処理が施された実験サンプル#9の断面図及び表面図から、ケイ素(Si)基板とCFx絶縁性層との界面における高輝度粒子の存在と、銅(Cu)表面上の凹みの存在とについても、好適と思われる結果が得られた。しかし、実験サンプル#9の場合、プリスター試験及びテープ試験において、CFx/金属界面の接着性が悪かった。

## 【0056】

フッ素低減処理が施された全ての実験サンプルについて、ケイ素(Si)基板層内への銅(Cu)の拡散について、十分な障壁特性が見られた点に留意されたい。この結果は、Si/CFx界面における高輝度粒子の存在及び銅(Cu)表面上の凹みの存在があるのにも拘らず得られている。

## 【0057】

(基板のブレアニーリング)

以下、本発明による半導体デバイス製造プロセスにおいて用いられる第3の工程について説明する。フッ化炭素(CFx)絶縁性層に対して前処理プロセスを行った後、スパッタリングデバイス100を用いて、基板上に事前加熱工程を行う。この熱処理は、障壁層蒸着チャンバ106内において、約50～約200の基板温度範囲において行われ得る。処理時間は、180秒以下に設定され得る。

## 【0058】

(主に金属元素によって構成される障壁層を形成するプロセス)

従来の障壁層形成プロセスにおいては、CFx絶縁性層と、主にチタン(Ti)などの金属元素で構成された障壁層との間の接着性が悪いという問題があった。このような接着性を改善するために、2重の(又は複数の)障壁層構造が提案されている。この構造では、チタン窒化物(TiN)によって構成された第1の層が絶縁性層上に形成され、チタン(Ti)によって形成された第2の層が、銅相互接続に対向する第1の層上に形成される。しかし、障壁層中にチタン窒化物(TiN)を用いた場合、電気抵抗が高くなるため、信号遅延が増加する。

## 【0059】

本発明による主に金属元素によって構成される障壁層は、高温スパッタリング法を用いて形成される。このプロセスにおいて、スパッタリングプロセス全体において、基板温度を比較的高温に保持する。好適な実施形態において基板温度を約70～約200の温度において加熱及び保持する。基板を上記した温度範囲まで加熱し、スパッタリングプロセ

ス全体において基板温度を同一レベルに保持することにより、例えばフッ化炭素（ $CF_x$ ）絶縁性層表面からの高い蒸気圧に基づいて、フッ素原子を $TiF_4$ として除去する。

【0060】

好適な温度範囲の下限を70 にしている理由としては、フッ化炭素（ $CF_x$ ）絶縁性層の表面上の水分がこの温度において真空中で蒸発し始めるからである。一方、温度範囲の上限を200 にしている理由としては、基板温度が200 を超えると、下側の導電層の銅（ $Cu$ ）が凝集し始めるからである。その主因としては、銅（ $Cu$ ）がビアホールの底部に露出されると、基板温度による影響を直接受ける点がある。そのため、基板温度がこの上限範囲を超えると、導電層からの銅（ $Cu$ ）が凝集し始める。凝集した銅は、性質が不均一であるため、半導体デバイスにおける使用は困難となる。

10

【0061】

図7に、デュアルダマシン型銅相互接続構造の実施形態の製造プロセスの模式図が示されている。このデュアルダマシン技術は、以下の工程を含んでいる：

- 1) 絶縁性層を形成する工程
- 2) ビア/相互接続パターンを形成する工程
- 3) ビア/相互接続溝のエッチング工程
- 4) 障壁金属/シード銅層を形成する工程
- 5) 電解めっき法によって銅（ $Cu$ ）を埋設する工程
- 6)  $Cu$ /障壁金属層の化学機械研磨（CMP）を行う工程

なお、説明を簡潔にするために、前処理プロセス並びにプレアニーリング工程及びポストアニーリング工程は省略している。

20

【0062】

デュアルダマシン技術を用いた製造プロセスの前半部分を図8に示す。多層構造80を備えた $CF_x$ 絶縁性層の断面図を図8(a)中に示す。図8(a)中に示すように、この多層構造は、フッ化炭素絶縁性層82と、キャップ層84（ハードマスク層又はエッチング停止層とも呼ばれる）と、障壁層86と、銅（ $Cu$ ）配線層88とを含んでいる。この実施形態において、キャップ層84は、アモルファス炭素又は炭化ケイ素窒化物（ $SiCN$ ）を含み得る。また、障壁層86は、チタン（ $Ti$ ）から形成される。なお、下側の多層構造からの銅（ $Cu$ ）配線層86は、 $CF_x$ 絶縁性層82形成時において露出しない。しかしながら、障壁金属/シード銅層を形成する際、ビア/相互接続溝のエッチング後、銅（ $Cu$ ）配線層86が雰囲気中に露出され、基板温度による影響を直接受ける（図8(b)を参照されたい）。

30

【0063】

高温スパッタリングプロセス中のフッ素濃度を低下させるための機構は、以下のようなものである。スパッタリングプロセスの初期段階において、四フッ化チタン（ $TiF_4$ ）などの金属フッ化物の溶液が、 $CF_x$ 絶縁性層表面上に形成される。基板温度を同一の所望のレベルにおいて保持することにより、四フッ化チタン（ $TiF_4$ ）の高レベルの蒸気圧に起因して蒸発する。その結果、 $CF_x$ 絶縁性層表面上のフッ素濃度が低下する一方、炭素濃度は増加し、これにより、カーボンリッチな表面が $CF_x$ 層表面上に形成される。

【0064】

カーボンリッチな表面は、フッ化炭素（ $CF_x$ ）絶縁性層とチタン（ $Ti$ ）障壁層との界面において、複数の金属炭素結合、例えば $Ti-C$ 結合を効果的に生成する。チタン（ $Ti$ ）障壁層は $Ti-C$ 結合の形成後に形成されるため、障壁層が安定化し、これにより、 $CF_x$ 層と障壁層との間の接着性が確保される。そのため、電気抵抗が高いチタン窒化物（ $TiN$ ）層をチタン（ $Ti$ ）障壁層と $CF_x$ 絶縁性層との間に挿入する必要がなくなり、これにより、その接着性が確保される。そのため、本発明の高温スパッタリングプロセスにより、従来の障壁層形成プロセスと比較して電気抵抗が低くかつ損失の少ない障壁層が得られる。

40

【0065】

$CF_x$ 絶縁性層表面上に残留フッ素（ $F$ ）がまだ残っている場合、金属炭素結合が形成さ

50

れる可能性は低くなる。その理由としては、金属フッ素結合は、金属炭素結合と比較して共有結合エネルギー結合が低い点が挙げられる。そのため、フッ化炭素（ $CF_x$ ）絶縁性層と障壁金属層との界面に金属フッ素結合が形成される。

#### 【0066】

主に金属元素によって形成される障壁層は、スパッタリングデバイス100を所定の設定条件で用いることにより形成される。障壁層は、障壁層スパッタリングチャンバ106内で、約200の基板温度において形成され得る。厚さ18nmのチタン（Ti）障壁層を形成するには、処理時間を50秒に設定すればよい。その際、障壁層スパッタリングチャンバ106内で、約300Wの入力電力において、流量約70sccmのアルゴン（Ar）ガスも用いられる。

10

#### 【0067】

この実施形態において、主に金属元素によって構成される障壁層は、チタン（Ti）から形成される。その主因を挙げると、第1に、チタン（Ti）は、四フッ化チタン溶液を形成するためのフッ素原子と組み合わせられた場合、高い蒸気圧を生じる材料であり、第2に、チタン（Ti）は、銅（Cu）に対して障壁性能を有する点がある。他の実施形態において、高温スパッタリングプロセスを用いて障壁層を形成する際、他の金属元素を用いてもよい。上記した性質を有する他の金属元素としては、タンタル（Ta）、ルテニウム（Ru）、マンガン（Mn）又はコバルト（Co）が挙げられる。図9は、フッ化物（F）の蒸気圧曲線を温度の関数として示す。この図に示すように、タンタル（Ta）及びルテニウム（Ru）はどちらも、高い蒸気圧を有する。図9中のタンタルフッ化物（ $TaF_5$ ）の曲線及びルテニウムフッ化物（ $RuF_5$ ）の曲線を参照されたい。一方、タングステン（W）は高蒸気圧の材料であり、図9中の $WF_6$ 曲線を有する、しかしながら、タングステン（W）は、銅（Cu）に対する障壁性能が良くないため、本発明の金属障壁層の候補としては選択されない。

20

#### 【0068】

この実施形態において、主に金属元素によって構成される障壁層は、単一の層構造を有する。そのため、銅（Cu）相互接続体を、チタン（Ti）などの障壁層上に直接配置することが可能になる。他の実施形態において、多層構造の障壁層を形成してもよい。多層構造の障壁層は、主に第1の金属元素（例えばチタン（Ti））によって構成された第1の層と、前記第1の金属元素以外の金属元素によって主に形成された第2の層とを含み得る。チタン（Ti）以外の金属元素の例としては、タンタル（Ta）、ルテニウム（Ru）、コバルト（Co）、ニッケル（Ni）及びマンガン（Mn）が挙げられる。別の実施形態において、前記多層構造の第2の層が、前記第1の金属元素の窒化物（例えば、チタン窒化物（ $TiN$ ））又は前記第1の金属元素以外の金属元素の窒化物（例えば、タンタル窒化物（ $TaN$ ））などから形成され得る。

30

#### 【0069】

以下において更に説明するように、本発明により、銅相互接続体の直接下側に配置された第1の層（例えば、チタン（Ti）層）上に第2の層である多層構造を形成する機会が得られる。このようにして、障壁層を多層構造と共に形成することにより、プロセス選択における自由度が増加する。これが可能となるのは、従来のプロセスにおける制約に縛られること無く、チタン（Ti）障壁層上に任意の層を形成できるためである。

40

#### 【0070】

図10に、多様なスパッタリング温度及びスパッタリング時間における、チタン（Ti）障壁層の厚さの測定において用いられる実験サンプルのターゲット構造を示す。蛍光X線（XRF）分析を用いて、主にチタン（Ti）によって構成される障壁層の厚さを測定する。各実験サンプルの障壁層の厚さを示すXRF強度曲線も図10中に示す。図10中に示すように、同スパッタリング温度において形成された同一構造を有する実験サンプルの場合、スパッタリング期間が長くなるほど、チタン（Ti）障壁層の厚さが増加する。しかし、同スパッタリング期間内において多様なスパッタリング温度において形成された同一構造の実験サンプルの場合、ターゲット構造に応じて2つの異なる傾向が観察され

50

た。チタン (Ti) 障壁層をケイ素 (Si) 基板上に直接形成した場合、障壁層の厚さは、スパッタリング温度の関数として変化しない。XRF 分析の結果、実験サンプル # 1 及び # 3 について、ほとんど同じ厚さの値 (3 nm 及び 2.7 nm) が見られた (XRF 厚さの行中の表中の第 1 の列及び第 3 の列を参照されたい)。

#### 【0071】

チタン (Ti) 障壁層をフッ化炭素 (CF<sub>x</sub>) 障壁層上に形成した場合、障壁層の厚さは、スパッタリング温度の関数として変化しない。例えば、実験サンプル # 4 及び # 6 の XRF 厚さは、それぞれ、2.8 nm 及び 1.1 nm である。厚さ値の差が 1.7 nm となっているが、これは、四フッ化チタン (TiF<sub>4</sub>) 溶液がまず形成された後、高温スパッタリングプロセス時において四フッ化チタン (TiF<sub>4</sub>) 溶液が蒸発したことに起因している可能性があることが分かった。この実施形態においては、スパッタリング時間を 9 秒に設定した。実験サンプル # 5 及び # 7 の XRF 厚さは、それぞれ、6.0 nm 及び 4.8 nm と測定された。この場合も同様に、厚さ値の差が 1.2 nm あるが、これは、四フッ化チタン (TiF<sub>4</sub>) 溶液の蒸着に起因し得る。この実施形態において、スパッタリング時間は 18 秒に設定した。実験サンプル # 8 の XRF 厚さを約 17.7 nm において測定した。この実施形態において、スパッタリング温度を 200 とし、スパッタリング時間を 50 秒とした。なお、全測定における XRF 分析は、基板を約 350 の温度において 12 時間にわたってアニーリングした後に行った。

#### 【0072】

これらの結果によれば、より高いスパッタリング温度 (例えば 200) において形成されたチタン (Ti) 障壁層の厚さは、室温において形成されたチタン (Ti) 障壁層の厚さよりも約 1.2 ~ 1.7 nm だけ薄かった。図 11 は、実験サンプル # 4 ~ # 8 の XRF 強度を、両方のスパッタリング温度 (200 及び室温 (R.T.)) におけるスパッタリング時間の関数として示している。

#### 【0073】

四フッ化チタン (TiF<sub>4</sub>) 溶液を形成した後、前記四フッ化チタン (TiF<sub>4</sub>) 溶液を蒸発させることにより、早期段階においてフッ化炭素 (CF<sub>x</sub>) 絶縁性層の表面からフッ素 (F) を除去するために、チタン (Ti) が消費される。そのため、障壁層の厚さの値を従来のプロセスによって得られる障壁層の厚さ値と比較して約 1.2 ~ 1.7 nm だけ高い値に設定することにより、障壁層の厚さの目標値を得ることができる。

#### 【0074】

(基板のポストアニーリング)

高温スパッタリングプロセスを用いて前記障壁層を形成した後、同一のスパッタリングデバイス 100 を用いて、基板に対してポストアニーリング工程を行う。この熱処理は、約 50 ~ 約 200 の基板温度において、障壁層蒸着チャンバ 106 内において行うことができる。処理時間は、180 秒以下に設定することができる。

#### 【0075】

(銅 (Cu) シード層の形成プロセス)

以下、本発明による半導体デバイスの製造において用いられるプロセスの第 5 の工程について説明する。主に金属元素によって構成される障壁層を形成した後、同一のスパッタリングデバイス 100 を用いて、前記障壁層上に銅 (Cu) シード層を形成する。前記銅 (Cu) シード層は、障壁層蒸着チャンバ 106 とは別のスパッタリングチャンバ 108 内において、室温において形成され得る。この実施形態において、前記銅 (Cu) シード層は、物理的气相成長法 (PVD) プロセスにより形成される。銅相互接続部をビアホール又は相互接続溝内に埋設するための十分な空間があれば、任意の厚さのシード層を用いることができる。銅 (Cu) シード層の所望の厚さは、約 5 nm である。

#### 【0076】

(銅相互接続部を形成するプロセス)

製造プロセスの最終工程において、厚さ約 4 ~ 5 nm の銅 (Cu) シード層を形成した後、従来の電解めっきプロセスを用いて、厚さ約 120 ~ 130 nm の銅相互接続を形成す

10

20

30

40

50



る。

#### 【 0 0 7 7 】

##### 実験サンプル

事前処理されたフッ化炭素 ( C F x ) 絶縁性層上に高温スパッタリングプロセスによって形成された障壁層の障壁性能及び接着性を評価するために、上記した製造プロセスを用いて、いくつかの実験サンプルを製造した。実験サンプルの評価目的のために、厚さ約 1 5 0 n m の銅層を、銅スパッタリングチャンバ 1 0 8 内において、障壁層上に以下の条件に基づいて形成した。すなわち、アルゴン ( A r ) ガスの流量を 1 0 0 s c c m とし、入力電力を 5 0 0 W とし、処理時間を 1 0 0 秒とした。以下において、これらの評価結果について詳述する。

10

#### 【 0 0 7 8 】

( 実験サンプル 1 0 ) : この実験サンプルを本発明のプロセスに基づいて製造し、障壁特性と、 C F x 絶縁性層に対する障壁層の接着性を評価した。この実験サンプルにおいて、 C F x 絶縁性層表面に対し、アルゴンアニーリング処理を行った。本発明のプロセスによる半導体製造プロセスにおける工程 ( 2 ) の前処理プロセスとして、このアルゴン ( A r ) アニーリング処理を用いた。

#### 【 0 0 7 9 】

図 1 2 には、アルゴンアニーリング処理後の、実験サンプルの製造プロセスの模式図が示されている。図 1 2 には、透過電子顕微鏡法 ( T E M ) 画像を用いた実験サンプルの断面図及び平面図も図示されている。この図中に示すように、約 2 0 0 の温度におけるプレアニーリング処理が、 C F x 絶縁性層表面上に適用されている。その後、厚さ約 3 n m のチタン ( T i ) 障壁層を高温スパッタリングプロセスを用いて形成した。このチタン ( T i ) 障壁層は、スパッタリングデバイス 1 0 0 から、障壁層スパッタリングチャンバ 1 0 6 内において基板温度約 2 0 0 において形成した。その後、ポストアニーリング工程を、チタン ( T i ) 障壁層を含む基板上に 2 0 0 において実行した。また、プレアニーリング工程及びポストアニーリング工程も、障壁層蒸着チャンバ 1 0 6 内において行った。最終工程において、銅スパッタリングチャンバ 1 0 8 において、厚さ 1 5 0 n m の銅 ( C u ) 層を従来のスパッタリングプロセスを用いて室温において形成した。銅の酸化を回避するために、厚さ 2 0 n m のさらなるチタン ( T i ) 層を銅層上に形成した。その後、温度約 3 5 0 において 1 2 時間にわたって評価前アニーリングを行った後、実験サンプルを評価した。この評価前アニーリングは、スパッタリングデバイスのアニーリングチャンバ 1 0 4 内において行った。

20

30

#### 【 0 0 8 0 】

図 1 2 中に示すように、チタン障壁層の C F x 絶縁性層に対する接着性を評価するために、テープ試験を行った。その結果、このサンプル中の前記障壁層の層間剥離又は剥離は見られなかった。更に、この実験サンプルの断面図及び平面図は、チタン ( T i ) 層の障壁性能について、極めて好ましかった。前記断面図の拡大部分中に示すように、 C F x 層とケイ素 ( S i ) 基板との界面において、高輝度粒子は見られなかった。すなわち、相互接続体からの銅は、フッ化炭素 ( C F x ) 絶縁性層内に浸透していなかった。これは、実験サンプルの平面図中、実験サンプル表面上の凹凸が観察されないことから確認できる。この実験サンプルは、優れた障壁性能と、チタン ( T i ) 障壁層及び C F x 絶縁性層間の強力な接着結合とを示した。これは、前記フッ化炭素 ( C F x ) 絶縁性層表面に前処理プロセスのみを行い、障壁層を従来のスパッタリングプロセスから室温で形成した実験サンプルから得られた従来の結果と対照的である。図 5 ~ 図 6 ( 特に、実験サンプル # 5 ) を参照されたい。

40

#### 【 0 0 8 1 】

( 実験サンプル 1 1 ~ 1 2 ) : 以下において、厚さ値がおおよそ 1 8 n m という高い値であるチタン ( T i ) 障壁層を形成した場合の、実験サンプルの障壁性能が評価される。図 1 3 は、ターゲット構造と、実験サンプル 1 1 の製造に用いられるプロセスフローとを示している。この図に示すように、 C F x 絶縁性層表面上のフッ素濃度を低下させるために、

50

CFx絶縁性層表面上に水素(H<sub>2</sub>)アニーリング処理を行う。その後、水素(H<sub>2</sub>)雰囲気下におけるプレアニーリング処理を180秒間行う。前記プレアニーリング工程後、チタン(Ti)障壁層を、基板温度約200において高温スパッタリングプロセスを用いて形成する。前記高温スパッタリングプロセスのスパッタリング時間を50秒に設定したところ、厚さ18nmのチタン障壁層が形成された。ポストアニーリング処理において、水素(H<sub>2</sub>)を200において180秒間前記基板に付加した後、銅(Cu)層形成工程において、厚さ150nmの銅(Cu)層を室温において形成した。その後、この実験サンプル(#11)に対して、プリスター試験及びテープ試験を行った。セロハンテープを表面に貼付した後の構造の平面図も図13中に示す。ウエハ全体を評価した後、貼付されたテープ上に変色は認められなかった。また、この実験サンプルは、プリスター試験及びテープ試験双方に合格した。更に、図13は、実験サンプル11の断面図及び上面図を示す。図示のように、チタン(Ti)障壁層の厚さ値が高いことに起因する銅(Cu)拡散は認められなかった。

#### 【0082】

実験サンプル12の製造に用いられるターゲット構造及びプロセスフローを図14中に示す。図14中に示すプロセスフローを用いて、2つの実験サンプルを形成した。すなわち、第1のサンプルにおいては、フッ素濃度低減のために、CFx絶縁性層表面上に(H<sub>2</sub>)アニーリング処理を行ったが、第2のサンプルにおいては、CFx絶縁性層上に水素(H<sub>2</sub>)アニーリングは行わなかった。加えて、これらの実験サンプル双方に対して、プレアニーリング工程は行わなかった。厚さ18nmのチタン(Ti)障壁層を基板温度約200において形成した後、ソフトエッチング処理及びアルゴン冷却処理を基板上にそれぞれ行った。ソフトエッチング処理とは、400kHzのRFを基板に付加してアルゴン(Ar)イオンを引き寄せることにより、チタン(Ti)障壁層表面上の酸化物膜を除去するプロセスである。このようなソフトエッチングプロセスを、アルゴン雰囲気内において温度200で360秒間行った。このプロセスは、温度200度において行われるため、ポストアニーリング及び酸化物膜除去処理として構成され得る。更に、アルゴン(Ar)冷却処理とは、20~30の温度において保持された冷却プレート上に基板を600秒間配置することにより、基板を冷却するプロセスである。このようなアルゴン(Ar)冷却処理を、銅(Cu)層を室温において蒸着させるために行った。特に明記されていない実験例においては、このプロセスは行っていない点に留意されたい。最終工程において、厚さ150nmの銅(Cu)層を室温においてチタン(Ti)障壁層上に形成した。これらの実験サンプル双方に対して、プリスター試験及びテープ試験を行った。セロハンテープを表面に貼付した後の両者の構造の平面図も図14中に示す。水素(H<sub>2</sub>)アニーリング処理を施した第1の実験サンプルについては、前記貼付されたテープ周囲において、銅(Cu)表面の若干の変色が認められた。図14に示すように、実験サンプル#11の場合と同様に、実験サンプル12双方は、プリスター試験及びテープ試験に合格した。図14はまた、双方の実験サンプルの断面図及び上面図を示す。上記の場合(サンプル#11)と同様に、チタン(Ti)障壁層の厚さに起因する銅(Cu)拡散は認められなかった。基板を350において12時間アニーリングした後、プリスター試験、テープ試験及びSEM画像取得を行った。チタン障壁層の厚さ値が高い(例えば18nm)場合のチタン障壁層の障壁性能を確認するために、実験サンプル11~12を製造した。しかし、相互接続幅の短縮を回避するために、金属障壁層の厚さは薄くせざるをえなかった。例えば、幅20nmのビアホールを通じて所望の銅相互接続体を形成するには、障壁層を厚さ約3nmに形成する必要がある。このようにして、14nm幅の所望の銅(Cu)相互接続体が設けられる。

#### 【0083】

(実験サンプル13~15): 図15は、実験サンプル13~15の製造において用いられるターゲット構造及びプロセスフローを示す。この図に示すように、3つの実験サンプル全てにおけるCFx絶縁性層表面上のフッ素濃度を低減するために、水素(H<sub>2</sub>)アニーリング処理をCFx絶縁性層表面上に行った。この水素(H<sub>2</sub>)アニーリング処理は、

温度約 300 °C において 900 秒間行った。その後、水素 (H<sub>2</sub>) 雰囲気下においてプレアニーリング処理を温度約 200 °C において 180 秒間行った。前記プレアニーリング工程後、高温スパッタリングプロセスを用いて、チタン (Ti) 障壁層を基板温度約 200 °C において行った。実験サンプル 13 ~ 15 のスパッタリング時間は、それぞれ 9 秒間、17 秒間及び 25 秒間とした。上記したスパッタリング時間により、厚さ 1 nm、4 nm 及び 7 nm のチタン障壁層がそれぞれ形成された。200 °C において 180 秒間行われる水素 (H<sub>2</sub>) アニーリングであるポストアニーリング処理を基板に行った後、銅 (Cu) 層形成工程において、厚さ 150 nm の銅 (Cu) 層を室温において形成した。

#### 【0084】

基板を温度約 350 °C において 12 時間アニーリングした後、実験サンプル 13 ~ 15 に対してプリスター試験及びテープ試験を行った。3つの構造上にセロハンテープを貼付した後の構造平面図も図 15 中に示す。この図に示すように、厚さ 7 nm のチタン (Ti) 障壁層を備えた実験サンプル # 15 のみが、プリスター試験及びテープ試験に合格した。その他 2つのサンプルについては、厚さ 4 nm のチタン (Ti) 障壁層を備えた実験サンプル # 14 がプリスター試験のみに合格し、厚さ 1 nm のチタン (Ti) 障壁層を備えた実験サンプル # 13 がテープ試験のみに合格した。

#### 【0085】

図 16 には、実験サンプル 13 ~ 15 の断面図及び上面図が SEM 画像で示されている。基板を温度約 350 °C において 12 時間に亘ってアニーリングした後、SEM 画像を取得した。この図中に示すように、3つのサンプル (# 13 ~ # 15) 全てにおいて、CFx 絶縁性層とケイ素 (Si) 基板との界面上に高輝度粒子が見られた。しかしながら、より肉厚の障壁層を備えた実験サンプルにおいては、銅 (Cu) の浸透がより少量であることが認められた。また、障壁層厚さがより肉厚である (7 nm) 実験サンプル # 15 の場合においては、銅表面上の凹みもより少量であることが認められた。

#### 【0086】

以下において、障壁性能及び障壁層への接着について、フッ化炭素 (CFx) 絶縁性層の性質を調査した。この目的のため、一連の 3つの実験サンプルを製造した。各組において、異なるフッ化炭素 (CFx 及び CFx2) の絶縁性層を有する 2つの実験サンプルを形成した。CFx 絶縁性層及び CFx2 絶縁性層を RLSA デバイスを用いて 2つの異なる設定条件下において形成した。表 I 中に、CFx 層及び CFx2 層についての設定条件の概要を示す。

#### 【表 1】

表 I: CFx 及び CFx2 絶縁層の形成に用いられる設定条件

	CFx	CFx2
マイクロ波出力 (W)	3000	1500
圧力 (mTorr)	56	28
CF <sub>4</sub> 流量 (sccm)	250	130
アルゴン (Ar) 流量 (sccm)	200	120

#### 【0087】

CFx2 層はフッ化炭素 (CF<sub>2</sub>) 絶縁性層であり、CFx 層の場合よりも脱ガス量を低くした条件下において形成した。表 I 中に示すように、CFx2 層の形成に用いられた設定条件 (例えば、マイクロ波出力、圧力、及びガス流量) は、従来の CFx 層形成において用いられた量の約半分である。しかし、CFx2 層を形成するための処理時間は、CFx 層の場合よりも約 3 倍長い (40 秒 ~ 120 秒)。CFx 層の場合と同様に、CFx2 絶縁性層の形成時のウエハ状態温度を約 350 °C とした。そのため、この長期間において、脱フッ素処理について同じ作用が達成され得る。現在の CFx 層が形成される方向は、CFx2 形成において用いられた方向の近隣である。

#### 【0088】

図 17 には、各一連の実験サンプルの製造において用いられるターゲット構造及びフロープロセスが示されている。水素 (H<sub>2</sub>) アニーリング処理、プレアニーリング処理及びボ

ストアニーリング処理を各一連の実験サンプルにおいて用いた。フッ素濃度低減のための水素アニーリングを、温度200℃において900秒間行った。チタン(Ti)障壁層の形成を、高温スパッタリングプロセスを用いて基板温度200℃において行った。第1の一連の実験サンプルにおいては、ポストアニーリング処理の処理時間を360秒間とし、第2の一連の実験サンプル及び第3の一連の実験サンプルにおいては、この処理時間を180秒間とした。第1の一連の実験サンプルの場合においては、その他の事後処理は基板に対して行わなかった。しかし、第2の実験サンプル及び第3の実験サンプルの基板については、酸素(O<sub>2</sub>)アニーリングを300秒間及びアルゴン(Ar)アニーリングを600秒間それぞれ行った。

#### 【0089】

基板を温度約350℃において12時間アニーリングした後、各組中の実験サンプルに対して、プリスター試験及びテープ試験を行った。各組の実験サンプル表面上にセロハンテープを貼付した後の平面図も図17中に示す。CFx2絶縁性層を備えたサンプルは全て、プリスター試験及びテープ試験に合格した。このことから、CFx2絶縁性層をCFx絶縁性層と比較すると、CFx2絶縁性層は障壁層剥離に対してより高い抵抗を有していることが分かる。

#### 【0090】

図18には、各組の実験サンプルの断面図及び上面図がSEM画像として示されている。基板を温度約350℃において12時間アニーリングした後、SEM画像を取得した。この図に示すように、CFx2絶縁性層とケイ素(Si)基板との界面においては、CFx絶縁性層とケイ素(Si)基板との界面に比べて、より少量の高輝度粒子が認められた。更に、CFx2絶縁性層を備えた実験サンプルの場合、銅(Cu)表面上の凹みもより少量であった。

#### 【0091】

以下、各製造工程(例えば、プレアニーリング工程、ポストアニーリング工程、障壁層形成工程)の効果を、障壁性能と障壁層及びCFx絶縁性層間の接着性に対する温度の関数として示す点について、詳細に説明する。この目的のため、異なる基板温度及びプロセス工程において形成されたチタン窒化物(TiN)障壁層を備えた多様な実験サンプルを評価した。

#### 【0092】

図19は、実験サンプル製造において用いられるターゲット構造及びプロセスフローを示している。実験サンプル製造において用いられるプロセスを以下に示す：1)CFx2絶縁性層をケイ素(Si)基板上に形成する。2)温度約200℃においてプレアニーリング処理を行う。3)従来のスパッタリング法を用いて、室温においてチタン窒化物(TiN)層を形成する。4)従来のスパッタリング法を用いて、室温で銅(Cu)層を形成する。5)銅(Cu)酸化を回避するためのチタンキャップ層を形成する。チタン窒化物(TiN)障壁層は、チタン(Ti)障壁層と比較して窒素(N)原子の存在に起因して比較的少量のチタンを含んでいたため、障壁特性が低かった点に留意されたい。以下において更に説明するように、チタン窒化物(TiN)層などの障壁層を形成した後にポストアニーリング工程を付加することで、CFx絶縁性層上(CFx絶縁性層表面近隣を含む)のフッ素(F)濃度のさらなる低減が支援され、その結果、チタン窒化物(TiN)層の障壁特性が向上する。

#### 【0093】

評価前アニーリングを、温度約350℃において12時間に亘って行った後、実験サンプルに対してテープ試験及びSEM分析を行った。また、接着剤セロハンテープの貼付後の実験サンプルの平面図と、実験サンプル上の断面図及び上面図とを図19中に示す。これらの結果によれば、このサンプル中、障壁層の剥離は認められなかった。しかし、CFx2絶縁性層とケイ素(Si)基板との界面において、銅(Cu)の浸透は認められなかった。障壁層が剥離しなかったことが、この実験サンプルにおいて銅(Cu)浸透が多く生じたことと直接関連していると考えられる。

10

20

30

40

50

## 【 0 0 9 4 】

次の工程において、別個の製造プロセスによって2つの実験サンプルを形成した。第1の実験サンプルの製造において用いられるプロセスを以下に示す：1) CF×2絶縁性層をケイ素(Si)基板上に形成する。2) 高温スパッタリングプロセスを用いて、基板温度約100においてチタン窒化物(TiN)層を形成する。3) 従来のスパッタリング法を用いて、室温で銅(Cu)層を形成する。4) チタンキャップ層を形成する。

## 【 0 0 9 5 】

第2の実験サンプルの製造において用いられるプロセスを以下に示す：1) CF×2絶縁性層をケイ素(Si)基板上に形成する。2) 2) 温度約200においてプレアニーリング処理を行う。3) 高温スパッタリングプロセスを用いて、基板温度約200でチタン窒化物(TiN)層を形成する。4) 従来のスパッタリング法を用いて、室温で銅(Cu)層を形成する。5) 銅(Cu)酸化を回避するために、チタンキャップ層を形成する。このプロセスが第1の実験サンプルのプロセスと異なる点は、プレアニーリング工程を行った後、障壁層を形成し、より高い温度(200)において障壁層を形成したことである。上記実験サンプル双方において、チタン窒化物(TiN)障壁層形成後、ポストアニーリング処理は行わなかった。

10

## 【 0 0 9 6 】

双方の実験サンプルを製造する際に用いられたターゲット構造及びプロセスを図20中に示す。評価前アニーリングを温度約350において12時間行った。その後、双方の実験サンプルに対して、テープ試験及びSEM分析を行った。また、接着剤セロハンテープ貼付後の実験サンプルの平面図と、双方の実験サンプルの断面図及び上面図とを図20中に示す。障壁層を100において形成した第1の実験サンプルの場合、障壁層剥離及び銅の浸透の双方が認められたことが分かった。障壁層形成温度がより高い(200)第2の実験サンプルの場合、剥離は認められなかった。しかし、CF×2絶縁性層とケイ素(Si)基板との界面において、少量の銅(Cu)の浸透が認められた。

20

## 【 0 0 9 7 】

図21には、別の実験サンプルを製造する際に用いられたターゲット構造及びプロセスフローが示されている。この実験サンプルの製造において用いられるプロセスを以下に示す：1) CF×2絶縁性層をケイ素(Si)基板上に形成する。2) プレアニーリング処理を温度約200において行う。3) 高温スパッタリングプロセスを用いて、基板温度約200でチタン窒化物(TiN)層を形成する。4) ポストアニーリング処理を温度約200で行う。5) 従来のスパッタリング法を用いて、室温で銅(Cu)層を形成する。6) 銅(Cu)酸化を回避するために、チタンキャップ層を形成する。記載を簡潔にするため、段落

30

## 【 0 0 9 8 】

において説明したような第2の実験サンプルの製造において用いられるターゲット構造及びプロセスをこの図中にも示す。このプロセスが第2の実験サンプルのプロセスと異なる点は、高温スパッタリングプロセスによって障壁層を形成した後、ポストアニーリング工程を行ったことである。

## 【 0 0 9 9 】

上記の場合と同様に、評価前アニーリングを、温度約350において12時間行った。その後、実験サンプルに対して、テープ試験及びSEM分析を行った。接着剤セロハンテープ貼付後の実験サンプルの平面図と、実験サンプルの断面図及び上面図とを図21中にも示す。記載を簡潔にするため、第2の実験サンプルからの結果もこの図中に示す。この図に示すように、さらなるポストアニーリング工程を施した実験サンプルの場合、CF×2絶縁性層とケイ素(Si)基板との界面において、銅(Cu)の浸透は認められなかった。これは、ポストアニーリング工程によってCF×2絶縁性層内のフッ素(F)濃度が更に低減したことに主に起因する。このようにして、チタン窒化物(TiN)層の障壁特性が向上し、これにより、ケイ素(Si)基板とCF×2絶縁性層との間の銅の浸透は認められなかった。また、このサンプル中、障壁層の剥離も認められなかった。

40

50

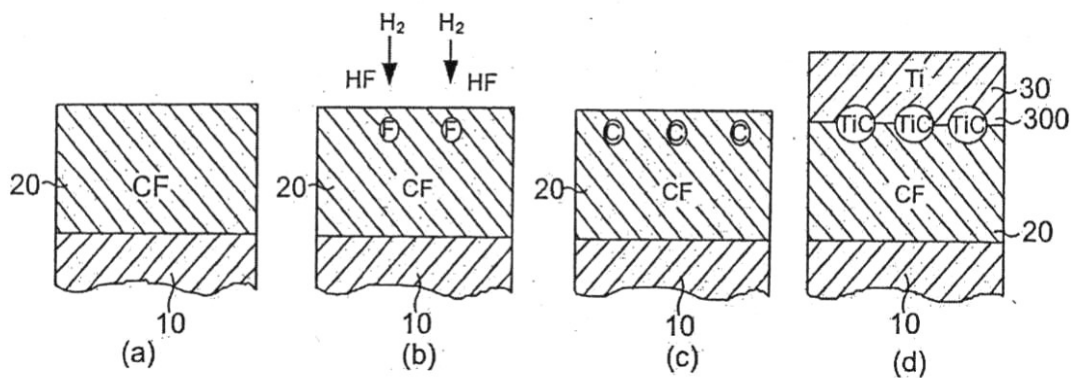
## 【 0 1 0 0 】

結論として、製造プロセス全体において（すなわち、CF<sub>x</sub>形成プロセス、前処理表面プロセス、プレアニーリングプロセス、障壁層形成プロセス、及びポストアニーリングプロセス）において、本発明に係る基板温度は、約 200 の温度に調整及び維持される。換言すれば、製造プロセス全体において、CF<sub>x</sub>絶縁性層のフッ素低減を行う。

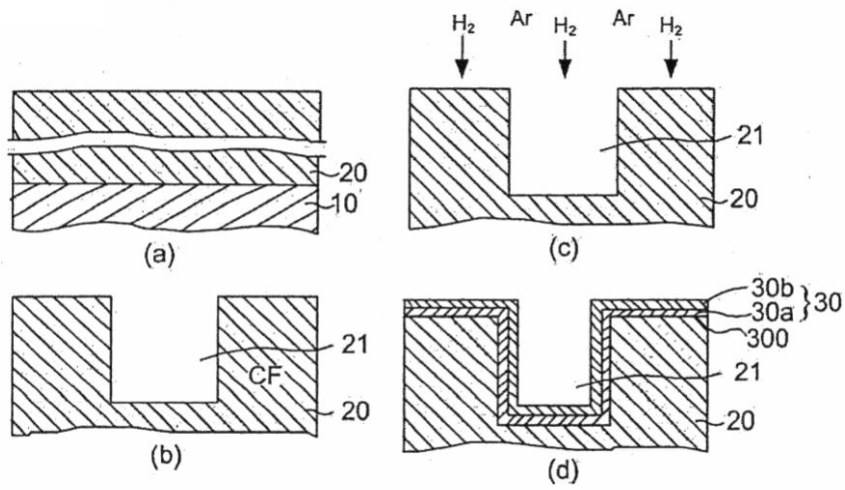
## 【 0 1 0 1 】

本開示の原理について、特定の装置及び方法と関連して説明してきたが、本記載はひとえに例示目的のためのものであり、本発明の範囲を限定するものではないことが明確に理解されるべきである。

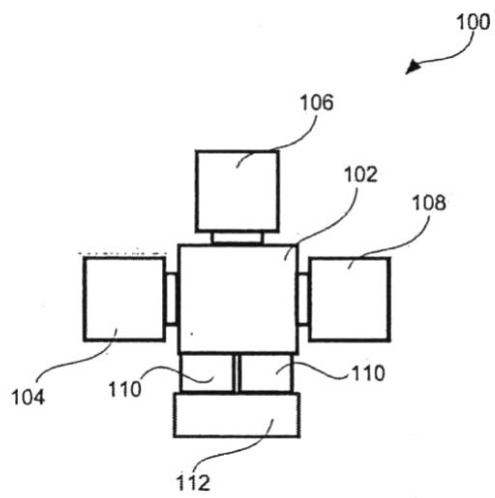
【 図 1 】



【図2】












【図3】




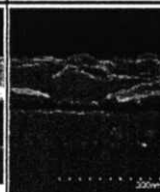
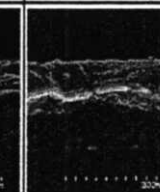
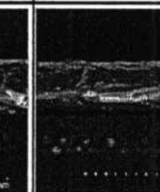
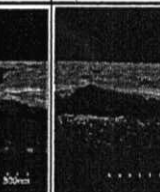
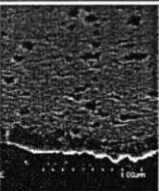
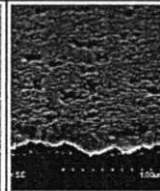
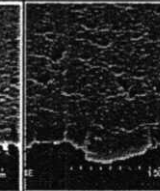
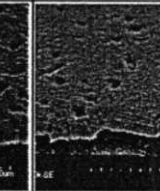
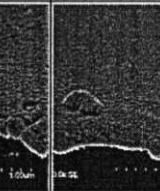
【図4】

## ブリストー、テープ試験、360C、1時間後

構造									
	Cu150nm								
	Ti3nm								
	CFx115nm								
処理	Si sub								
	wo	CO ANL 60s	CO プラズマ 3kW10s	Si2H6 ANL 60s	Ar ANL 60s	H2 ANL 900s	H2 プラズマ 5s	Ca (OH)2	フルオロ ボンダー 処理
	写真 テープ 試験後								
									
ブリストー	OK	OK	OK	OK	OK	OK	OK	OK	OK
テープ試験	OK	OK	OK	OK	OK	OK	OK	OK	NG

【図5】

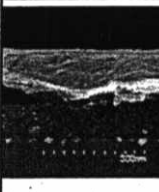
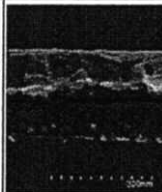
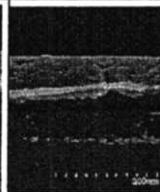
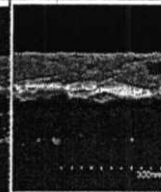
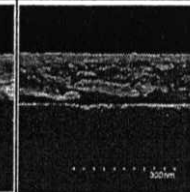
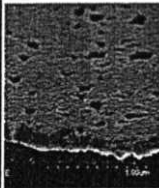
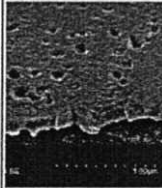
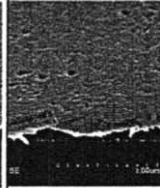
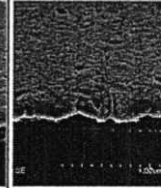
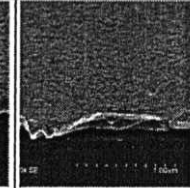
## SEM 360C、1時間後(1)

構造					
	Cu150nm				
	Ti3nm				
	CFx115nm				
処理	Si sub				
	wo	CO ANL60sec	CO プラズマ 3kW10sec	Si2H6 ANL 60s	H2 ANL 900s
	断面 ×150				
	表面 ×50K				
断面 ×150					
表面 ×50K					

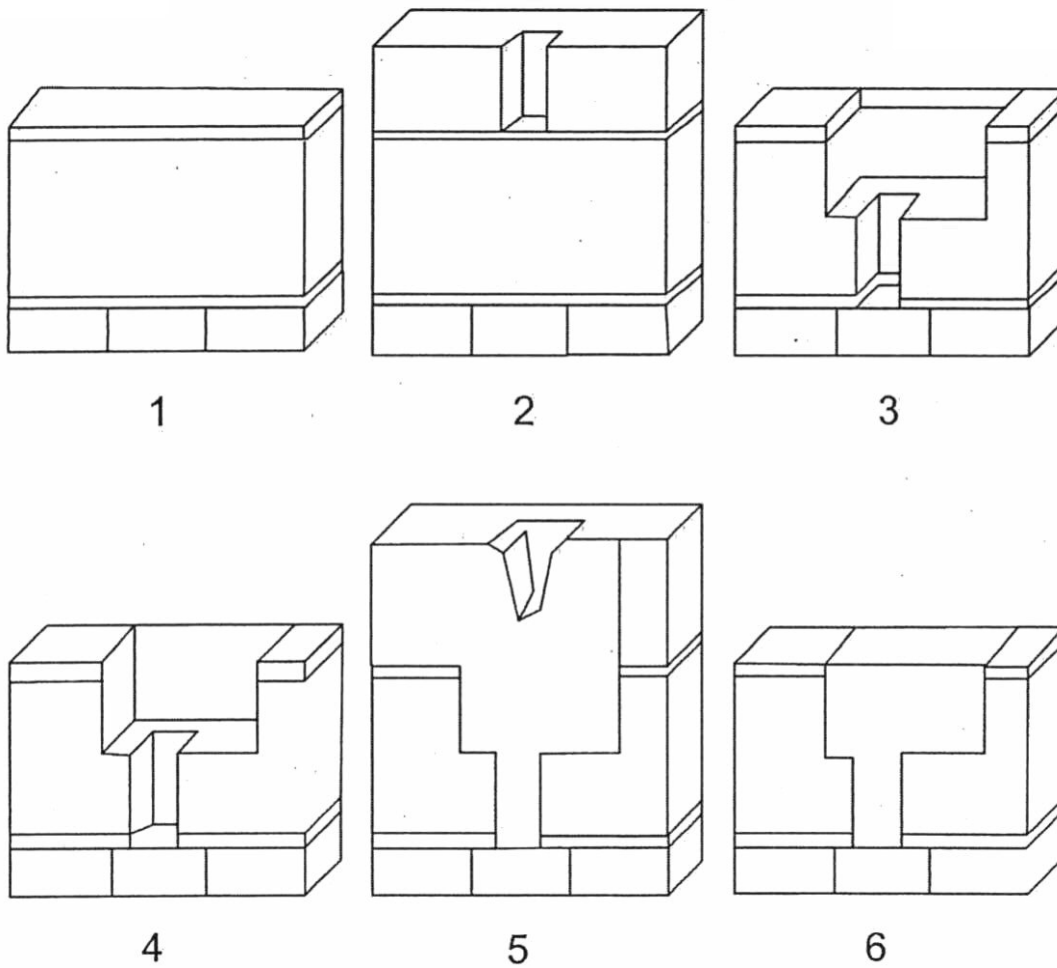


【図6】

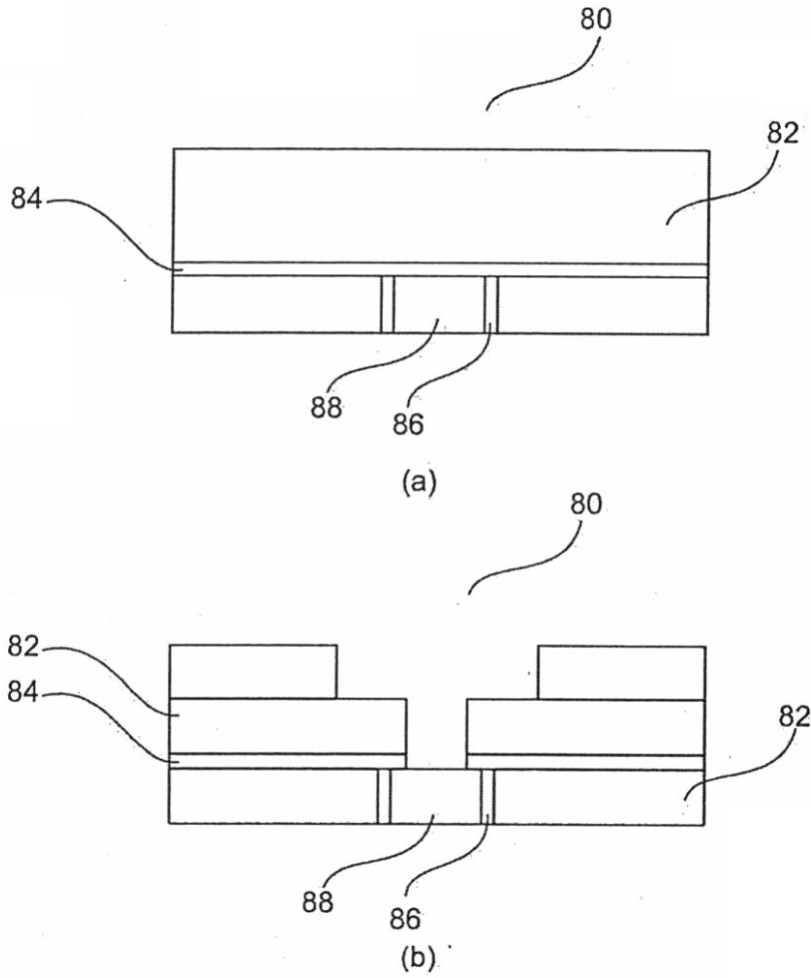
## SEM 360C、1時間後(2)

構造	<table><tr><td>Cu150nm</td></tr><tr><td>Ti3nm</td></tr><tr><td>CFx115nm</td></tr><tr><td>Si sub</td></tr></table>					Cu150nm	Ti3nm	CFx115nm	Si sub
	Cu150nm								
	Ti3nm								
	CFx115nm								
Si sub									
処理	wo	Ar ANL 60s	H2 プラズマ5s	Ca (OH)2 10s	フルオロボ ンダー処理				
断面 ×150									
表面 ×50K									

【図7】

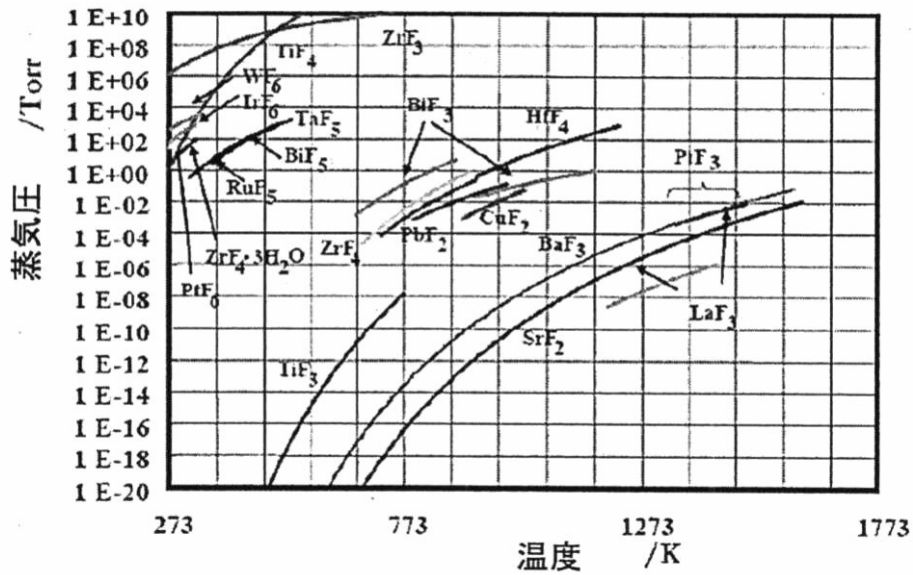


【図 8】



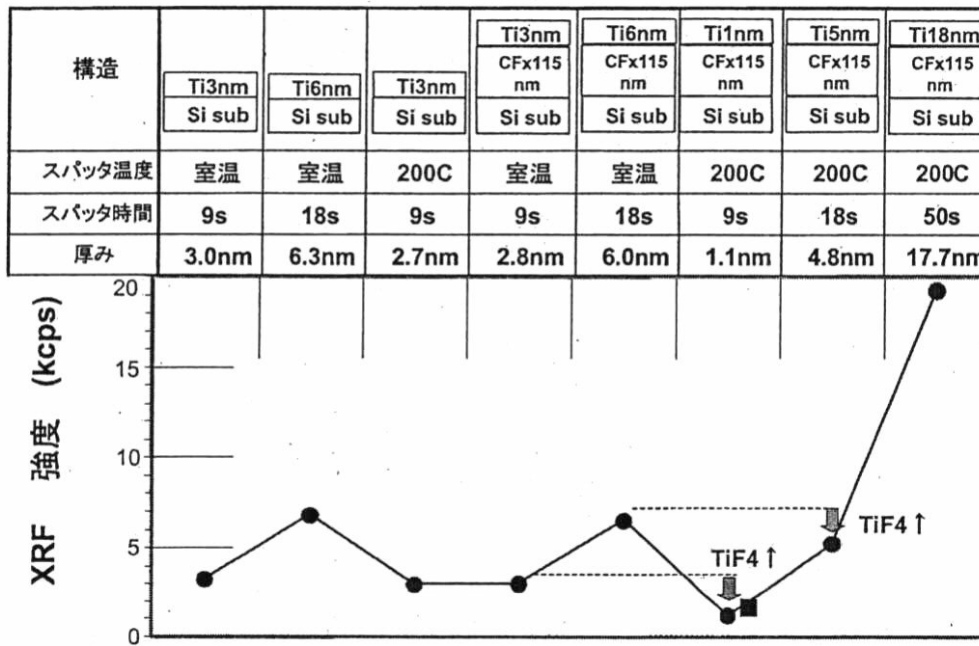
【図 9】

## フッ化物の蒸気圧曲線



【図10】

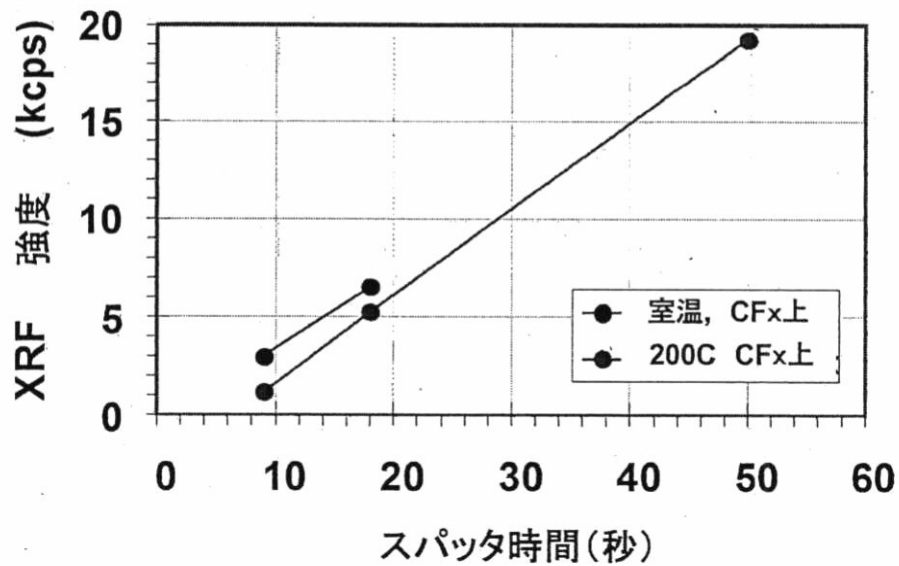
## スパッタに対するXRF強度



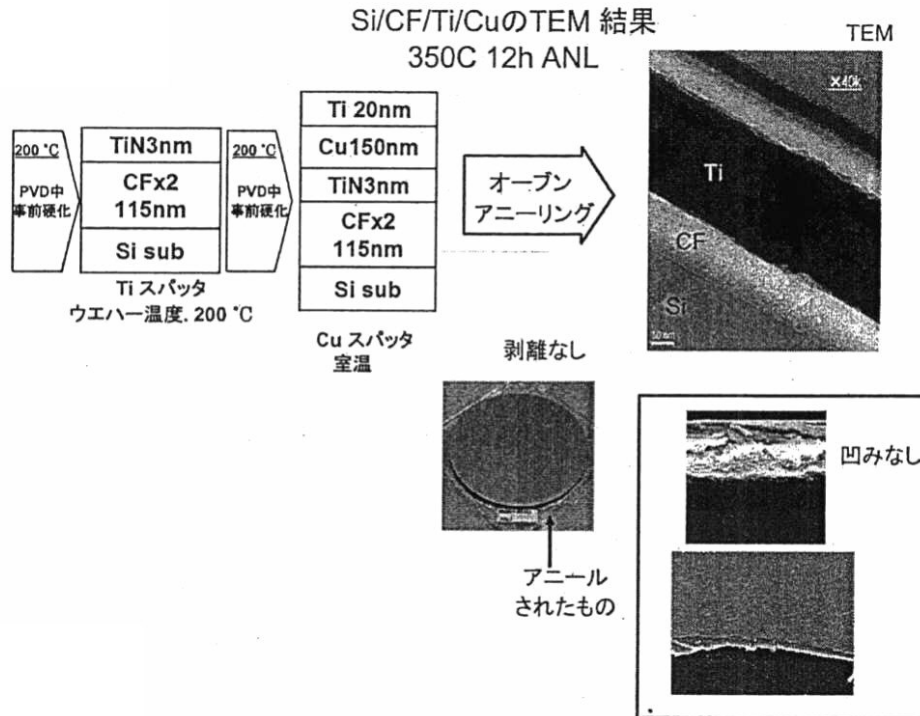
【図11】

## スパッタに対するXRF強度

スパッタ温度依存性



【図 1 2】



【図 1 3】

ブリスター、テープ試験及びSEM 350°C、12時間後

構造及び プロセスフロー	Ti 200C, 50s			Cu 室温
	H2 ANL 300C, 900s	事前加熱 180s	事後加熱 180 s	
	CF2 Si sub	Ti18nm CF2 Si sub	Cu150nm Ti18nm CF2 Si sub	
H2 ANL	有			
事後加熱	180s			
Ar 冷却	wo			
写真				
ブリスター	OK			
テープ試験	OK			
SEM (断面 ×150k / 表面 ×50k)				

【図 14】

## ブリスター、テープ試験及びSEM 350℃、12時間後

構造及び プロセスフロー	H2 ANL 300C,900s	Ti 室温,50s	ソフトエッチング: Ar 200℃ ANL 360 s	冷却 600s	Cu150nm Ti18nm CF2 Si sub	Cu 室温
	CF2 Si sub	Ti18nm CF2 Si sub				
H2 ANL	wo			有		
写真						
ブリスター	OK			OK		
テープ試験	OK			OK		
SEM (断面 ×150k / 表面 ×50k)				 ESCA (2/11-12)		

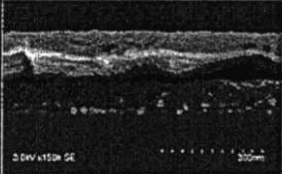
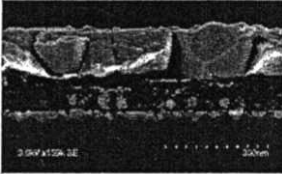
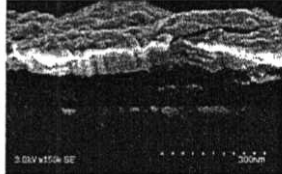
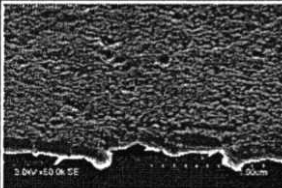
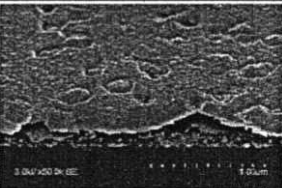
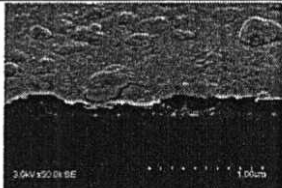
【図 15】

## ブリスター、テープ試験、350℃、12時間後

層	CFx		Ti			Cu
プロセス	CFx	H2 アニール	事前加熱	Ti200C,Xs	事後加熱	Cu 室温,94s
プロセス フロー		STG.温度 300C,900s ec	200C,180 sec	TiXnm	200C,180s ec	Cu150nm
	CFx Si sub			CFx Si sub		TiXnm CFx Si sub
Ti 時間	9 sec(1nm)		17sec(4nm)		25sec(7nm)	
アニーリン グ後の写真						
ブリスター	少量		OK		OK	
テープ試験	OK		NG		OK	


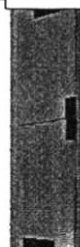




【図 16】

## SEM 350°C、12時間後

層	CFx		Ti			Cu
プロセス	CFx	H2 アニーリング	事前加熱	Ti200C,Xs	事後加熱	Cu 室温,94s
プロセス フロー		STG.温度 300C,900s ec	200C,180 sec		200C,180s ec	Cu150nm
	CFx			TiXnm		TiXnm
	Si sub			CFx		CFx
Ti 時間	9 sec(1nm)		17sec(4nm)		25sec(7nm)	
断面 (×150k)						
表面 (×50k)						

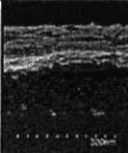
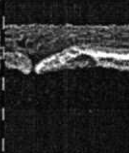
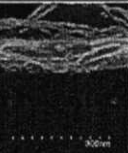
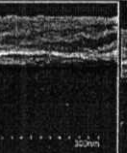

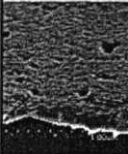
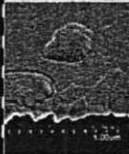
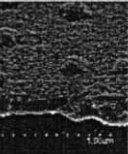
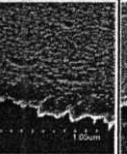

【図 17】

## ブリスター、テープ試験、350°C、12時間後

構造	H2 ANL 900sec		事前加熱 180sec		事後加熱 XX sec		Cu150nm	Ti PVD 温度: 200°C
	CF115	Si sub	CF115	Si sub	CF115	Si sub	Ti3nm	
CFx 膜	CFx	CFx2	CFx	CFx2	CFx	CFx2	CFx	CFx2
Ti 事後加熱時間	360sec		180sec					
Ti 事後処理	TEM		MEP2 O2 ANL300sec		MEP2Ar ANL600sec			
写真								
ブリスター	OK	OK	OK	OK	OK	OK	OK	OK
テープ試験	NG	OK	NG	OK	NG	OK	OK	OK

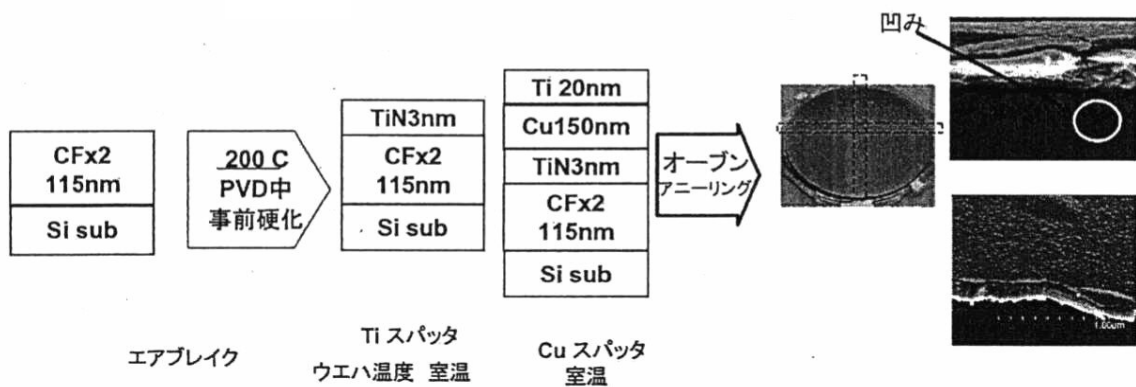
【図 18】

## SEM. 350°C、12時間後

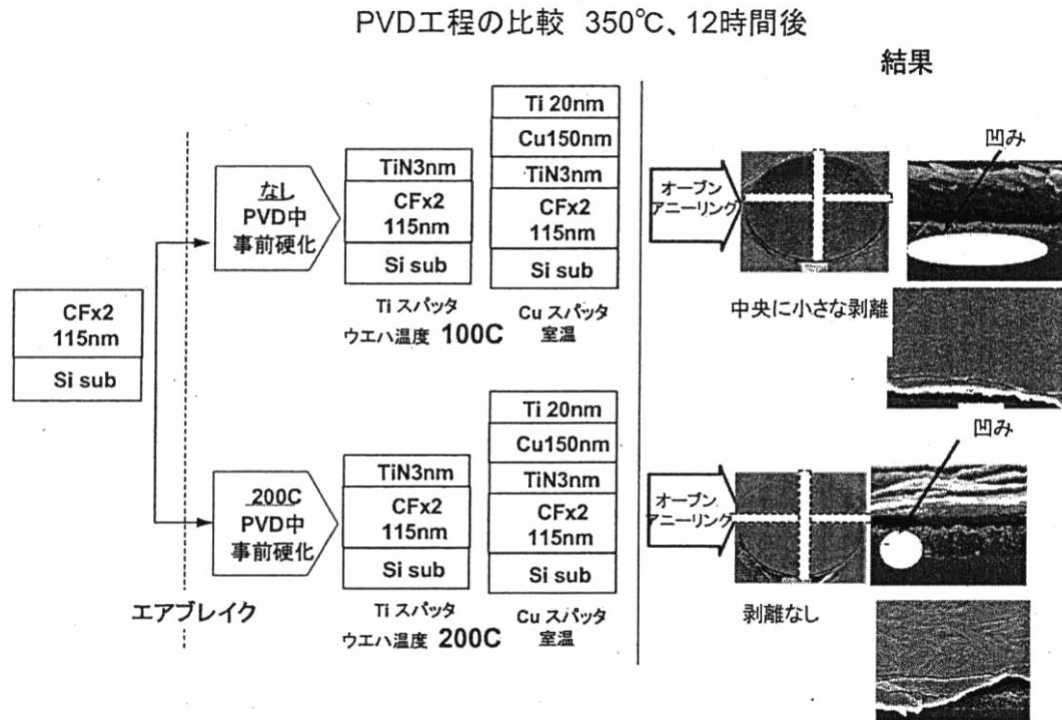
構造	H2 ANL 事前加熱 900sec 180sec		Ti3nm CF115 Si sub	事後加熱 XX sec	Cu150nm Ti3nm CF115 Si sub		Ti PVD 温度: 200°C
	CF115 Si sub	CF115 Si sub			CF115 Si sub	CF115 Si sub	
CFx 膜	CFx	CFx2	CFx	CFx2	CFx	CFx2	
Ti 事後加熱時間	360sec		180sec				
Ti 事後処理	TEM		MEP O2 ANL300sec		MEPAr ANL600sec		
断面 (×150k)							
表面 (×50k)							

【図 19】

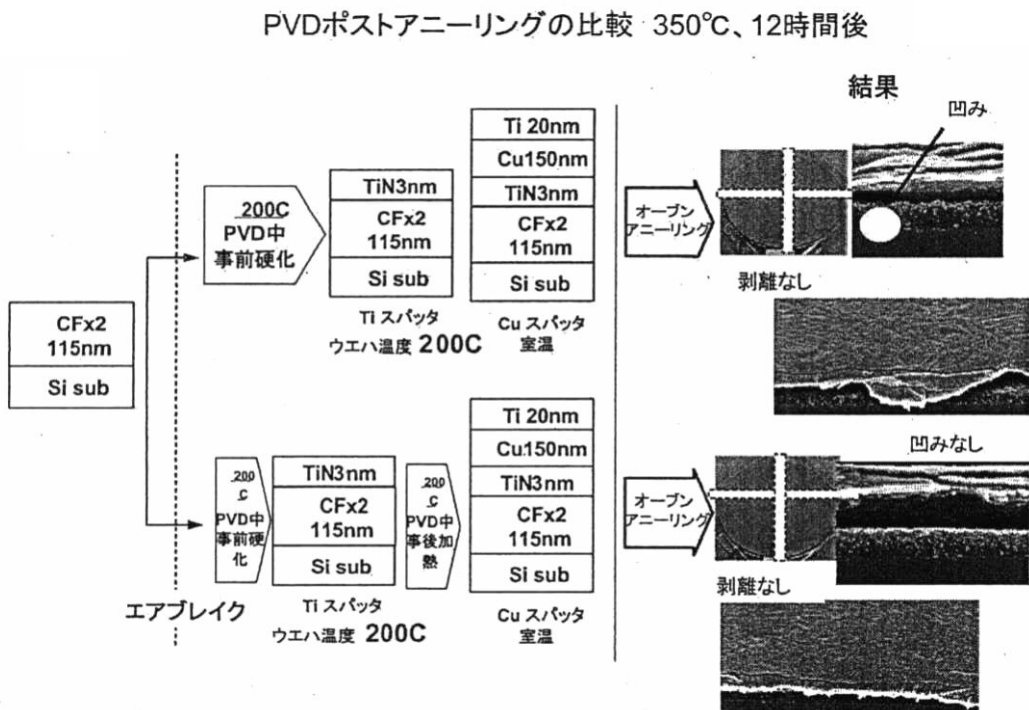
## アニーリング工程の比較 350°C、12時間後



【図 20】



【図 21】





---

 フロントページの続き

(51)Int.Cl.		F I
H 0 1 L 21/285 (2006.01)		H 0 1 L 21/285 3 0 1
H 0 1 L 21/28 (2006.01)		H 0 1 L 21/28 A

(72)発明者 小林 保男  
 山梨県韮崎市穂坂町三ツ沢 6 5 0 東京エレクトロン技術研究所株式会社内

(72)発明者 松岡 孝明  
 東京都港区赤坂五丁目 3 番 1 号 赤坂 B i z タワー 東京エレクトロン技術研究所株式会社内

(72)発明者 野沢 俊久  
 兵庫県尼崎市扶桑町 1 - 8 東京エレクトロン技術研究所株式会社内

審査官 今井 淳一

(56)参考文献 特開平 1 1 - 2 9 7 6 8 6 ( J P , A )  
 特開 2 0 0 1 - 2 8 4 3 5 8 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L	2 1 / 3 1 4
H 0 1 L	2 1 / 2 8
H 0 1 L	2 1 / 2 8 5
H 0 1 L	2 1 / 3 2 0 5
H 0 1 L	2 1 / 7 6 8
H 0 1 L	2 3 / 5 2 2
H 0 1 L	2 3 / 5 3 2