



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 720710

В П Т Б

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 02.03.77 (21) 2456786/18-21

(51) М. Кл.²

с присоединением заявки № -

Н 03 К 5/153

(23) Приоритет -

Опубликовано 05.03.80. Бюллетень № 9

(53) УДК 621.373
(088.8)

Дата опубликования описания 10.03.80

(72) Автор
изобретения

В. Н. Семенычев

(71) Заявитель

(54) ФОРМИРОВАТЕЛЬ ИМПУЛЬСОВ

1

Изобретение относится к вычислительной технике и может быть использовано для формирования прямоугольных импульсов в устройствах автоматики и телемеханики.

Известен формирователь импульсов, содержащий n -потенциальных инверторов, соединенных между собой последовательно, параллельно одному из которых подключен времязадающий конденсатор, два логических элемента И-НЕ транзисторно-транзисторной логики, каждый из которых содержит два выхода, эмиттерный и коллекторный, и один вход, причем, логические элементы И-НЕ соединены таким образом, что представляют собой четырех-входовый логический элемент неравнозначности [1].

Недостаток этого устройства - разброс "неравенство" длительности импульсов, формируемых по переднему и заднему фронту входных импульсов вследствие различия постоянных времени заряда и разряда конденсатора, подключенного па-

2

раллельно одному из потенциальных инверторов.

Наиболее близким техническим решением к данному изобретению является формирователь импульсов, содержащий элемент равнозначности и два триггера, выход второго триггера соединен с одним из входов элемента равнозначности [2].

Недостаток известного формирователя - невозможность получения стабильных по длительности импульсов, сформированных по переднему и заднему фронту входного импульса.

Цель изобретения - повышение стабильности длительности формируемых импульсов.

Поставленная цель достигается тем, что в формирователь импульсов, содержащий элемент неравнозначности и триггер, выход которого соединен с одним из входов элемента неравнозначности, введен ждущий мультивибратор, вход которого соединен с выходом элемента неравно-

значности, а выход подключен к счетному входу триггера.

На фиг. 1 представлена схема формирователя импульсов; на фиг. 2 — диаграммы напряжений в различных точках схемы.

Формирователь импульсов содержит элемент неравнозначности 1, ждущий мультивибратор 2, триггер 3 со счетным входом. Первый вход элемента неравнозначности 1, выполненного на потенциальных логических элементах И-НЕ 4-7, соединен со входным зажимом 8. Выход элемента неравнозначности 1, т. е. выход логического элемента И-НЕ 7, соединен со входом ждущего мультивибратора 2, выполненного на потенциальных логических элементах И-НЕ 9-11, конденсаторе 12, диоде 13. Счетный вход триггера 3 соединен с выходом ждущего мультивибратора 2, т. е. с выходом логического элемента И-НЕ 10, и с выходным зажимом 14 формирователя импульсов. Прямой выход триггера 3 соединен со вторым входом элемента неравнозначности 1.

Формирователь импульсов работает следующим образом.

В исходном состоянии после подачи напряжения питания, если на первый вход элемента неравнозначности 1 со входного зажима 8 поступает высокий уровень логической "1" (фиг. 2а), а с прямого выхода триггера 3 на второй вход элемента неравнозначности 1 поступает низкий уровень логического "0" (фиг. 2б), то на выходе логического элемента И-НЕ 7 установится высокий уровень логической "1" (фиг. 2в — интервал времен $t_0 - t_1$). На выходе ждущего мультивибратора 2, т. е. на выходе логического элемента И-НЕ 10, при этом установится уровень логической "1" (фиг. 2 г), на выходе логического элемента И-НЕ 9 — уровень логического "0". Указанное состояние может поддерживаться на протяжении длительного времени, и все элементы при этом сохраняют свое состояние.

При изменении входного сигнала от высокого уровня к низкому на выходе элемента неравнозначности 1 устанавливается уровень логического "0" (фиг. 2в, момент времени t_1).

Появление логического "0" на выходе элемента неравнозначности 1 приводит к запуску ждущего мультивибратора 2, на выходе которого, т. е. на выходе логического элемента И-НЕ 10, формируется

импульс логического "0" заданной длительности (фиг. 2г, интервал времени $t_1 - t_2$).

В момент изменения выходного сигнала ждущего мультивибратора 2 (фиг. 2г, момент времени t_2) опрокидывается триггер 3, на прямом выходе которого при этом устанавливается логическая "1" (фиг. 2б, момент времени t_2).

Этим заканчивается формирование выходного импульса по переднему фронту входного импульса низкого уровня и установка формирователя импульсов для формирования выходного импульса по заднему фронту входного импульса, при этом на выходе элемента неравнозначности 1 устанавливается уровень логической "1" и завершаются переходные процессы в ждущем мультивибраторе 2.

Уровень логической "1" на выходе логического элемента неравнозначности 1 сохраняется до момента изменения входного сигнала до высокого уровня логической "1" (фиг. 2а, момент времени t_3).

При изменении уровня входного сигнала с низкого на высокий на выходе логического элемента неравнозначности 1 устанавливается уровень логического "0" (фиг. 2в, момент времени t_3), которым вновь запускается ждущий мультивибратор 2, на выходе которого формируется импульс логического "0" заданной длительности (фиг. 2г — интервал времени $t_3 - t_4$).

Задним фронтом импульса низкого уровня с выхода ждущего мультивибратора 2 вновь опрокидывается триггер 3, на прямом выходе которого устанавливается уровень логического "0" (фиг. 2б, момент времени t_4), а формирователь импульсов устанавливается в исходное состояние для формирования выходного импульса по переднему фронту входного импульса.

Если при включении напряжения питания на прямом выходе триггера 3 установится уровень логической "1", то формирование выходных импульсов начинается с заднего фронта входных импульсов.

Таким образом, по переднему и заднему фронту входных импульсов на выходе формирователя импульсов, на выходном зажиме 14, формируются импульсы логического "0", а на выходе логического элемента 9 И-НЕ — импульсы логической "1". Длительность выходных импульсов можно изменить с помощью конденсатора 12. В случае получения импуль-

сов минимальной длительности конденсатор 12 отсутствует, а диод 13 закорочен.

В связи с тем, что выходные импульсы формируются только ждущим мультивибратором, исключается неравенство длительностей импульсов, формируемых по переднему и заднему фронту входных импульсов, и сохраняется возможность широкого диапазона регулирования их длительности.

Формирователь импульсов легко реализуется в виде единой интегральной схемы или на дискретных логических элементах.

Формула изобретения

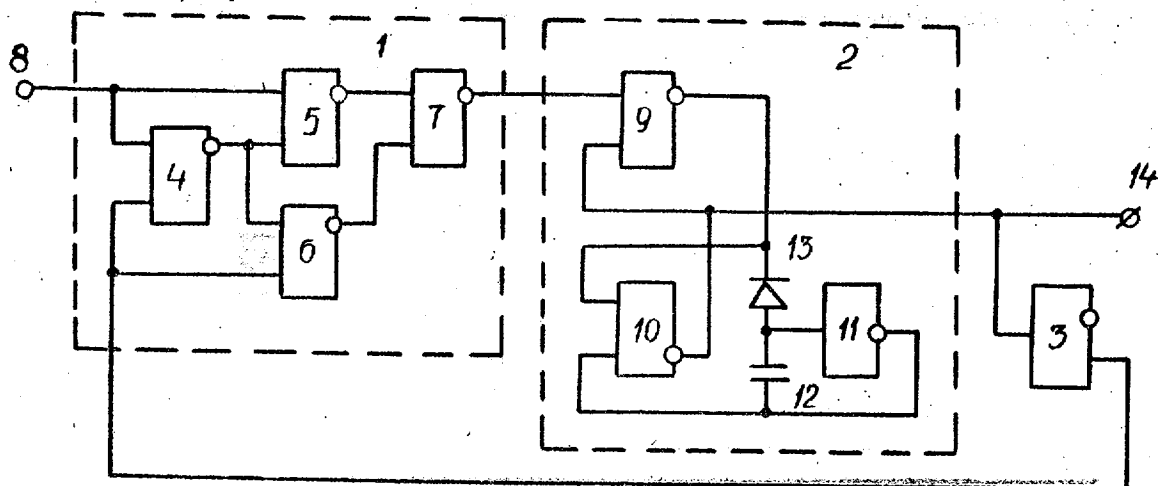
Формирователь импульсов, содержащий элемент неравнозначности и триггер,

выход которого соединен с одним из входов элемента неравнозначности, отличающийся тем, что, с целью повышения стабильности длительности формируемых импульсов, в него введен ждущий мультивибратор, вход которого соединен с выходом элемента неравнозначности, а выход подключен к счетному входу триггера.

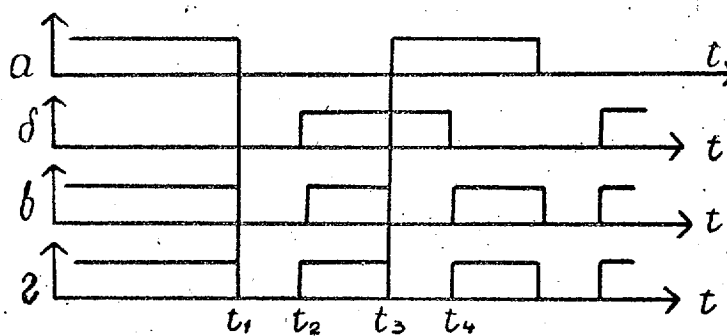
Источники информации,
принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 399054, кл. Н 03 К 3/64, 01.10.71.

2. Авторское свидетельство СССР № 465727, кл. Н 03 К 5/153, 1972.



Фиг. 1



Фиг. 2

Составитель М. Леонова

Редактор А. Мотыль Техред О. Андрейко Корректор Т. Скворцова

Заказ 345/19

Тираж 995

Подписное

ЦНИИПИ Государственного комитета СССР
по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филнап ППП "Патент", г. Ужгород, ул. Проектная, 4