公告本

申請日期	90 年 3 月 20 日
案號	90106465
類別	H01L 27/14

（以上各欄由本局填註）

A4
C4

569440

發明 ~~新型~~ 專利說明書

一、發明 ~~新型~~ 名稱	中文	電荷量檢出電路及使用其之二次元畫像感測器
	英文	CHARGE AMOUNT DETECTION CIRCUIT AND TWO-DIMENSIONAL IMAGE SENSOR USING SAME
二、發明 ~~創作~~ 人	姓名	(1) 高橋昌之 (2) 岡田久夫
	國籍	(1) 日本　(2) 日本
	住、居所	(1) 日本國奈良縣天理市田井庄町六八九－四〇一 (2) 日本國奈良縣生駒郡安堵町大字椚木台二丁目一一三
三、申請人	姓名（名稱）	(1) 夏普股份有限公司 シャープ株式会社
	國籍	(1) 日本
	住、居所（事務所）	(1) 日本國大阪府大阪市阿倍野區長池町二二番二二號
	代表人姓名	(1) 町田勝彥

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

裝 訂 線

（由本局填寫）

承辦人代碼：	A6 B6
大　　類：	
ＩＰＣ分類：	

本案已向：

國（地區）　申請專利，申請日期：　　案號：　　，□有　□無主張優先權

日本	2000 年 3 月 30 日	2000-95508	☑有主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

經濟部智慧財產局員工消費合作社印製

五、發明說明（1）

【發明領域】

本發明係關於使用於X線感測器等畫像感測器等之電荷量檢出電路及使用其次二次元畫像感測器。

【發明之背景】

茲將一般性2元次元行列構造之畫像感測器之概略構成，使用第13圖及說明本發明所用之圖之第1圖至第9圖說明如下。此畫像感測器係例如將檢出X線作爲使其發揮作用，就可使用X線診斷裝置等。

第1圖所示畫像感測器48，係在玻璃基板50上係由光電變換層54及偏壓電極52形成所構成。光電變換層54係例如由非晶質硒（以下記爲a－Se）之薄膜等所形成，偏壓電極52係通過X線之金屬膜，例如由金等導體膜形成。玻璃基板50之光電變換層54側之面，形成有配置於行列上之畫素電極56、儲存電容17（畫素電容）17及開關元件18、掃描線（行）10及資料線（列）12。並且，掃描線10及資料線12係分別連接於掃描驅動器（閘驅動器）14及讀取電路16。

像這樣，畫像感測器48係具有將光電變換層54積蓄電容17作爲主體之X線等光子變換爲電荷儲存之光電變換部，與從其光電變換部讀取電荷訊號之讀取電路（電荷量檢出電路）16之構成。

畫素電極56係經由開關元件18連接於資料線12，開關元件18之開關動作係從掃描驅動器14經由掃描

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 2 ）

線１０所供給之電壓進行。因此，作爲開關元件１８一般所使用之薄膜電晶體（以外記爲ＴＦＴ）時，ＴＦＴ之源極係在畫素電極５６，汲極係連接在資料線１２，閘係連接在掃描線１０。按，於以下作爲開關元件１８使用ＴＦＴ者加以說明。

第２圖係於第１圖之Ａ－Ａ線箭頭符號剖面圖。經由絕緣膜５８與畫素電極５６對向之位置設有補助電極６０，與畫素電極５６之間構成儲存電容１７。此補助電極６０係所有畫素２２配線成變成共通之基準電位（Vref）。又，偏壓電極５２係對於畫素電極５６可施加高電壓，例如可施加數千伏特。

在如上述之畫像感測器４８，若Ｘ線光子６８爲從偏壓電極５２側射入時，透過偏壓電極５２之Ｘ線光子６８係於光電變換層５４發生電子與正孔之成對。於此，在偏壓電極５２施加正之電壓時正孔爲施加負之電壓時，電子爲向畫素電極５６側移動而達到對應於位於光子６８之射入位置之畫素電極５６。達到畫素電極５６之正孔，或電子係由儲存電容１７所保持。於儲存電容１７所保持之正或負之電荷（以下稱爲訊號電荷），係若由ＴＦＴ所成之開關元件１８變成ＯＮ時就流出於資料線１２，由連接於資料線１２之讀取電路１６讀取其電荷量（訊號電荷量）。

若掃描驅動器１４對於既定之一條掃描線１０輸出高之電壓時，連接於掃描線１０之所有ＦＴＦ就變成ＮＯ狀

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 3 ）

態，保持於各儲存電容１７之訊號電荷爲將分別流出於所對應之資料線１２。因掃描驅動器１４依序輸出高之電壓，就可讀取所有畫素電極５６之資料，進行一片畫像資料。

使用關於上述畫像感測器４８之讀取電路１６說明如下。第３圖係表示使用於電荷量之讀取量之電荷檢出放大器（Charge Sensitive Amplifier，以下稱爲ＣＳＡ）２０之基本構造之電路圖。演算放大器２０ａ之反相輸入與輸出係經由回饋電容２０ｂ互相連接，以構成回饋電容。又，與回饋電容２０ｂ並聯連接有重置開關２０ｃ，將放電儲存於回饋電容２０ｂ之電荷就可重置。資料線１２係連接於演算放大器２０ａ之反相輸入，非反相輸入係連接於屬於基準電位之ＧＮＤ。

第４圖係由ＦＴＦ所成之開關元件１８，與包括儲存電容１７之畫素２２每一個之讀取之等值電路圖，第５圖係表示於第４圖之讀取動作之時間及ＣＳＡ２０之輸出電位之圖表。於第４圖，畫素２２係連接於屬於第ｉ行之掃描線１０之掃描線１０ｉ及第ｊ列之資料線１２ｊ之畫素。按，Ｃｄｌ係表示資料線１２ｊ之電容。於第５圖，Ｇ（ｉ）係表示輸出於掃描線１０ｉ之電壓，又，Ｒｓｔ係表示輸出於重置開關２０ｃ之重置訊號。

讀取動作係首先重置開關２０ｃＯＮ時而開始（Ａ期間）。藉此，在其以前之動作係放電儲存於回饋電容２０ｂ之電荷而重置，ＣＳＡ２０之輸出電位係變成

（請先閱讀背面之注意事項再填寫本頁）

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明（4）

ＧＮＤ亦即變成０。接著，Ｒｓｔ變成低之後（Ｄ期間）、在Ｇ（ｉ）輸出高電壓而ＴＦＴ之開關元件１８就變成ＯＮ，儲存於儲存電容１７之訊號電荷（－Ｑ）將流出於資料線１２ｊ。演算放大器２０ａ，係流出於資料線１２ｊ流出之電荷（－Ｑ）動作成集聚於所有回饋電容２０ｂ之輸入側之電極，其結果，在回饋電容２０ｂ之輸出側之電極，係以等量出現逆極性之電荷（＋Ｑ）。結果，在ＣＳＡ２０之輸出將出現屬於對應於訊號電荷之電荷Ｑ以回饋電容２０ｂ之電容值所除之電位（Ｂ期間）。藉讀取此電位就可將訊號電荷量作爲電位檢出。其後，在此行之Ｇ（ｉ）輸出低電位之後暫時（Ｃ期間），爲了下一行之讀取動作所需之Ｒｓｔ就再次重置，隨其ＣＳＡ２０之輸出電位將返回到ＧＮＤ。

茲就相關所謂雙重取樣（Correlated Double Sampling：以下稱爲ＣＤＳ）之電位讀取方法簡單地說明如下。倘若第４圖所示讀取電路系爲完全時，在Ｃ期間被讀取之電位係應該相當於訊號電荷量。然而，實際上，於重置後之Ｄ期間，ＣＳＡ２０之輸出電位不會完全變成ＧＮＤ，而存在有偏壓。作爲偏壓之原因，則具有演算放大器２０ａ本身所具之閃爍雜訊或偏壓，重置開關２０ｃ或ＴＦＴ（開關元件１８）之開閉所發生之場貫通（field through）現象。所謂場貫通現象係本質上附隨於ＭＯＳ開關之現象，在ＯＮ時，閘．源極間電容與閘．汲極間電容所拘束之頻道電荷爲因降低閘電壓就解除其拘束，而流出於汲極與源

（請先閱讀背面之注意事項再填寫本頁）

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ 5 ）

極之電路側之現象。

上述ＣＤＳ，係由第５圖之ｓｍｐ１與ｓｍｐ２所示時間將ＣＳＡ２０之電位分別讀取，藉求取ｓｍｐ２所讀取之電位與於ｓｍｐ１所讀取電位之差，就可正確地求取在ｓｍｐ１與ｓａｐ２間期間之ＣＳＡ２０之電位變動量。藉進行ＣＤＳ，在Ｄ期間存在之偏壓去除，亦即，於Ｄ期間之偏壓爲０之理想電路系，在Ｃ期間只有一次讀取電位時可視爲等值處理。按，ＣＤＳ因與本發明不具直接關係，所以，於以下爲了使說明簡單，於ＣＤＳ可視爲等值處理之理想電路系，將讀取只有在Ｃ期間進行一次之情形加以說明。

於第１３圖，係表示訊號電荷爲直到作爲數位資料輸出爲止之１輸入對應之讀取電路（稱爲單位讀取電路）之電路構成圖。ＣＳＡ之輸出係視其需要在電壓放大電路（主放大器）（ＭＡ）所放大，被取樣保持電路（Ｓ／Ｈ）所取樣保持。被保持之資料電壓係經由多工器被變換爲輸入於ＡＤ（類比數位）變換器（ＡＤＣ）之數位值，由資料閂鎖電路（ＤＬ）所保持。按，多工器係爲了對於一個ＡＤＣ分配複數之輸入端子所使用，並非電路之本質者。因此，例如，各輸入端子係對應於１對１構成ＡＤＣ時就變成不需要。

ＭＡ係若ＣＳＡ之輸出電壓爲小時，爲了其以後之電路動作放大達到所需充分大之電壓範圍所用者。

屬於Ｘ線攝影裝置之一般用途之靜止畫像攝影（攝影

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 6 ）

模態）時，所照射Ｘ線之線量爲充分地大。因此，其資料之訊號電荷量也大，因在ＣＳＡ出現充分大的電壓，所以，ＭＡ不一定需要。但是，爲了得到動畫像所需之攝影（透視模態）時，從秒單位到分單位之期間，必須持續照射Ｘ線，爲了抑制Ｘ線之總照射量使用較攝影模態弱２位數之Ｘ線。因此，在透視模態之訊號電荷量係較攝影模態極小，而需要ＭＡ。按，於第１３圖係將ＭＡ以一方塊表示，但是依放大率有時也使用２段以上之構成。

於第６圖，表示典型ＭＡ之構成例。該圖係使用運用放大器之反相放大電路者，依電阻Ｒｂ與Ｒａ之比（Ｒｂ／Ｒａ）決定放大率。

第７圖，係表示對於ａ－Ｓｅ光電變換層之Ｘ線量（Ｘ線強度）訊號電荷量之例。按，縱軸之絕對值係依光電變換層之膜厚、所施加之偏壓電壓、畫素尺寸而改變。直線Ａ係訊號電荷量，直線Ｂ係量子雜訊。此例時，０．１μＲ之Ｘ線量其訊號電荷量係只發生８０００ｅ－ｒｍｓ左右，但是總量爲３０μＲ時曉得會發生１，０００，０００ｅ－ｒｍｓ左右之訊號電荷量。按，１Ｒ（倫琴Ｒｏｎｔｅｇｅｎ），係對於１ｃｍ３之空氣產生單位電荷所需之Ｘ線放射線量，相當於２．５８×１０－４Ｃ／Ｋｇ。又，ｅ－ｒｍｓ係以ｒｍｓ（root means squar平方二次方平均，根平均二次方）所表示之電子數，換言之，所產生（檢出）電子數之期待值。於此，０．１μＲ若想到透視模態之最低線量，３０μＲ係於攝

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（7）

影模態之最低線量時，在透視模態所發生之訊號電荷量，曉得對於攝影模態之其約略１／１００左右之大小。將此換算爲出現於ＣＳＡ２０輸出之電壓時，若將回饋電容２０ｂ成爲１０ｐＦ時，分別將變成０．１２８ｍＶ、１６ｍＶ。此時，將ＭＡ之倍率藉設定爲１００倍左右，就可將取樣保持電路Ｓ／Ｈ以後之動作電壓範圍變成與攝影模態約略相同。

然而，所發生之量子雜訊，係對於訊號電荷量以１／２之傾斜增加，線量變成愈強雜訊就變成愈小。一般，在攝影模態係使用透視模態之３００倍左右之線量，此時，攝影模態之量子雜訊係表示對於透視模態之量子雜訊相對性地成１／１７變小。相反地，曉得於透視模態之雜訊，係對於攝影模態需要遠爲嚴格之對策。

茲就由讀取電路１６所發生之雜訊說明如下。

構成ＣＳＡ（電荷檢出放大器）２０之演算放大器２０ａ，係其本身會發生雜訊。其主要原因係構成演算放大器２０ａ之元件所發生之熱雜訊，成爲伸高到高頻率之白色雜訊而出現於電路。雜訊功率因成正比於電路之頻率頻帶之平方根，所以藉截斷不需要之高頻帶頻率成分就可減低輸出雜訊。例如，從ＣＳＡ到取樣保持電路之電路系之頻率頻帶爲１０ＭＨｚ時與１００ｋＨｚ比較時，若其他條件爲相同時，雜訊功率係前者將變成後者之１０倍大。因此，電路系之頻率頻帶爲不需要地擴大，換言之，對於電路動作不需要之高頻帶頻率成分爲截斷較宜。

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 8 ）

爲了截斷不需要之高頻帶頻率成分時，只有使用低通濾波器（ＬＰＦ）即可。作爲設ＬＰＦ之位置，係雜訊理論上，儘量設於電路上游時效果就大。因此，如第８圖所示單位讀取電路，可考慮設於ＣＳＡ與ＭＡ之間。

茲於第９圖表示屬於最單純之ＬＰＦ之一次ＬＰＦ構造。像這樣，一次ＬＰＦ係由電阻Ｒ與電容所構成，需要於ＰＬＦ之面積將直接變成ＬＳＩ面積之增大分量。然而，感測器之畫素節距，係醫療用Ｘ線裝置時，爲從１５０μｍ到１００μｍ左右，資料線或掃描線之數目爲多到從１０００條到３０００條。於第１３圖或第１８圖所示之單位讀取電路，因必須依各資料線設置，所以，容許於各單位讀取電路之空間寬度也受限於此大小以下。在受限制之此空間欲設ＬＰＦ並非易事，又即使可設，因其增大分量晶片大小之增大爲不可避免之事，所以，其分量將導致製造成本之增加。

【發明概要】

本發明之目的，係提供一種因設ＬＰＦ儘量將晶片大小之增大壓縮，且藉其也可儘量抑制晶片成本增大之電荷量檢出電路及使用其之二次元畫像感測器。

爲了達成上述目的，本發明之電荷量檢出電路，係在電荷檢出放大器之後段裝設低通濾波器，再在其後段裝設電壓放大電路之電荷量檢出電路，其特徵爲構成低通濾波器電路元件之一部，爲兼用爲構成電壓放大電路元件之一

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 9 ）

部。

因上述構成，構成低通濾波器電路元件之一部，爲兼用爲構成電壓放大電路元件之一部。因此，只有其被兼用之元件分量，可縮小晶片大小。所以，因設低通濾波器電路就可儘量壓縮晶片大小之增大，並且，藉此也可儘量抑制晶片大小之增大。

又，本發明之二次元畫像感測器，其特徵爲：具有上述電荷量檢出電路。

本發明之再另外目的、特徵、及優異之點，係由以下之說明就可充分清楚。又，本發明之益處，係參照以下之附圖就可明白。

【實施例之說明】

茲就本發明一實施例依據第１圖至第１２圖說明如下。

關於本發明之電荷量檢出電路，係作爲第１圖所示讀取電路（電荷量讀取電路）１６，使用於畫像感測器４８所使用者。關於本實施形態之畫像感測器４８或讀取電路１６等之構成，係已如使用第１圖至第９圖所說明。所以，省略其說明。

首先，說明本發明之概念構成如下。亦即，於本發明之讀取電路１６，係將構成ＬＰＦ（低通濾波器）之元件，可與構成電壓放大電路（ＭＡ）之元件共用。藉此，就可減少構成ＬＰＦ之元件。

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（10）

於第１０（ａ）圖，表示其一個概念圖。於該圖，由電阻Ｒａ與電容Ｃａ，構成ＬＰＦ。又，在該圖所示演算放大器ＯＡ及電容Ｃａ、Ｃｂ構成ＭＡ。Ｃａ與Ｃｂ係決定ＭＡ之放大率。亦即，Ｃａ係構成ＬＰＦ之電容同時也是構成ＭＡ之電容。ＬＰＦ之時間常數係Ｒａ．Ｃａ，ＭＡ之放大率將成爲Ｃａ／Ｃｂ。藉共用Ｃａ，裝設ＬＰＦ導致之電路增加將只變成Ｒａ。於此，演算放大器ＯＡ之非反相輸入端子係由假想短路之概念位於ＧＮＤ位準。因此，屬於反相輸入端子之電壓之第１０（ａ）之ｂ點之電壓也變成ＧＮＤ，作爲演算放大器ＯＡ之動作，Ｒａ與Ｃａ之連接部電壓之第１０（ａ）圖ａ點之電壓爲被放大－Ｃａ／Ｃｂ倍而輸出。亦即，若將第１０（ａ）圖之電路以方塊圖表示時就表示如第１０（ｂ）圖。但是，於本構成之電路，Ｃａ爲由構成ＬＰＦ之電容，與構成ＭＡ之電容所共用，所以，嚴格地等值電路係表示如第１０（ｃ）圖。於第１０（ａ）圖構成之電路，Ｒａ與Ｃａ，係串聯地連接於輸入與ＧＮＤ之間，Ｒａ與Ｃａ係構成與第９圖等值之ＬＰＦ。

茲將更具體之構成說明如下。亦即，於第１１圖表示一構成例。於該圖，由電阻Ｒ１與電容Ｃ１、Ｃ２構成ＬＰＦ。又，由該圖所示演算放大器ＯＡ及電容Ｃ１、Ｃ２、Ｃ３構成ＭＡ。如該圖所示，於此構成例，成爲可切換爲Ｃ３插入於電路狀態與不插入之狀態。切換係以開關ＳＷ２之控制訊號ＣＴ２進行。亦即，開關之控制係從

（請先閱讀背面之注意事項再填寫本頁）

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ 11）

控制電路之控制訊號輸入進行，例如，於該圖，若ＣＴ２爲高時開關ＳＷ２係位於ａ側，若爲低時則連接於ｂ側，控制成是否將Ｃ３插入於電路。更具體地，例如，透視模態（動畫攝影）時將ＣＴ２成爲高，攝影模態（靜止畫攝影）時將ＣＴ２成爲低等方法控制即可。Ｃ２係與Ｃ１值爲相同電容，經常插入於電路。開關ＳＷ１係對於Ｃ１被充電而放電電荷使電路成爲起始狀態所用之開關，使電路動作時係在ＯＦＦ狀態使用。本開關係與本發明無直接關係所以以後之說明將省略。

ＣＴ２爲低時，因ＳＷ２爲連接於ｂ側所以ＬＰＦ之時間常數將變成Ｃ２．Ｒ１，ＭＡ之放大率將變成Ｃ２／Ｃ１。假如設定爲Ｃ２＝Ｃ１時，此時之放大率將變成１。

ＣＴ２爲高時，因ＳＷ２爲連接於ａ側，Ｃ３係與Ｃ２並聯連接。所以ＬＰＦ之時間常數將變成Ｃ２＋Ｃ３・Ｒ１，放大率將變成（Ｃ２＋Ｃ３）／Ｃ１。

像這樣，訊號位準小需要以ＭＡ之放大時，因ＬＰＦ之時間常數將變大，所以，減低輸出雜訊同時，將可得到所需之電壓放大。將倍率成爲１使用時爲上述之攝影模態之情形。如上述，攝影模態時之訊號電荷量因透視模態時具數十倍以上，所以即使ＬＰＦ效果小卻依條件也可得到充分之Ｓ／Ｎ（訊號對雜訊比）。爲了即使於透視模態也可檢出訊號，演算放大器ＯＡ原本需要充分小之內在雜訊之特性，只要使用這種低雜訊之演算放大器，即使無

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 12）

ＬＰＦ或效果小也會變成較訊號電荷量充分小之雜訊量所致。又，ＬＰＦ之時間常數較所需爲大時，Ｓ／Ｎ反而會惡化係如上述。

茲於第１２圖表示另外構成例。於該圖，由電阻Ｒ１與電容Ｃ２、Ｃ３、Ｃ４構成ＬＰＦ。又，該圖所示演算放大器ＯＡ及電容Ｃ１、Ｃ２、Ｃ３、Ｃ４構成ＭＡ。如該圖所示，於此構成係構成爲可將ＭＡ之放大率切換爲多段。若ＳＷ２與ＳＷ３皆連接於ａ側時，ＭＡ之放大率將變成（Ｃ２＋Ｃ３＋Ｃ４）／Ｃ１。又，其時ＬＰＦ之時間常數將變成（Ｃ２＋Ｃ３＋Ｃ４）Ｒ１。按，只有ＳＷ２爲ａ側時放大率係（Ｃ２＋Ｃ３）／Ｃ１而時間常數爲變成（Ｃ２＋Ｃ３）Ｒ１，只有ＳＷ３爲ａ側時放大率係（Ｃ２＋Ｃ４）／Ｃ１而時間常數爲變成（Ｃ２＋Ｃ４）Ｒ１。又，ＳＷ２、ＳＷ３皆爲ｂ側時，放大率爲Ｃ２／Ｃ１而時間常數將變成Ｃ２．Ｒ１。

像這樣，此例係放大率爲可在Ｃ２／Ｃ１、（Ｃ２＋Ｃ３）／Ｃ１、（Ｃ２＋Ｃ４）／Ｃ１、（Ｃ２＋Ｃ３＋Ｃ４）／Ｃ１之間切換，因應放大率，時間常數爲分別可切換爲如下Ｃ２．Ｒ１、（Ｃ２＋Ｃ３）／Ｒ１、（Ｃ２＋Ｃ４）／Ｒ１、（Ｃ２＋Ｃ３＋Ｃ４）／Ｒ１。需要提高放大率時爲訊號電荷量爲小時，該時ＬＰＦ之時間常數爲變大。藉此，訊號量愈小時可將雜訊量變小。按，與第１１圖之構成同樣如攝影模態時欲將放大率成爲１時，只要設定爲Ｃ２＝Ｃ１即可。

（請先閱讀背面之注意事項再填寫本頁）

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ 13）

按，於本發明，電荷量檢出電路係在電荷檢出放大器後段裝設低通濾波器，並且，在其後段裝設電壓放大電路之電路，構成低通濾波器電路之元件也可兼用爲構成電壓放大電路元件一部之構成。

又，電荷量檢出電路，係於上述構成，低通濾波器電路係一次之濾波器電路，也可以將其兼用之元件爲電容之構成。

又，電荷量檢出電路，係於上述構成，低通濾波器電路係一次之濾波器電路，其所兼用之元件也可爲電阻之構成。

又，電荷量檢出電路，係於上述構成，電壓放大電路之倍率爲可從外部之控制訊號控制，並且，對應於其放大率也可構成爲低通濾波器電路之時間常數也會發生變化。

又，電荷量檢出電路，係於上述構成，構成在電荷檢出放大器與其後段之電壓放大電路之演算放大器之反相輸入端子之間成串聯構成電阻（第１２圖之Ｒ１）與電容（第１２圖之Ｃ２），在該反相輸入端子再連接有１個以上之電容（Ｃ３、Ｃ４），該電容之另方電極也可經由開關與Ｃ２並聯連接於電路之構成。

又，電荷量檢出電路，也可於上述構成，Ｃ３、Ｃ１爲被設定爲同值之構成。

本發明之一次性效果，係在訊號讀出ＬＳＩ成爲可容易構成ＬＰＦ，藉此，可容易製造低雜訊之訊號讀出ＬＳＩ。又，二次性係因設ＬＰＦ來抑制晶片大小之增大

（請先閱讀背面之注意事項再填寫本頁）

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ 14）

，可壓縮成本之增高。

於本發明，如動畫攝影時資料之訊號電荷量小，必須增大放大率時，就增大ＬＰＦ之時間常數使雜訊量變小，另者，如靜止畫攝影時資料之訊號電荷量充分地大，放大率也可以小時，因使ＬＰＦ之時間常數變小，可將Ｓ／Ｎ維持爲最佳值。所以，不管攝影狀況可進行雜訊爲少Ｓ／Ｎ良好之高品質之訊號電荷檢出。

又，若ＬＰＦ之時間常數大時，依在取樣保持電路將ＭＡ之輸出取樣之時間，則也會發生電壓不能充分地達到穩常狀態之情形。若取充分長到取樣爲止之時間時雖然會達成穩常狀態，但是具有讀取資料所花之時間會發生其分量會變長之缺點。又，若時間變長時，因洩漏電流等引起之訊號電壓之喪失率也會增加，從其點也會降低Ｓ／Ｎ。本發明因不會將ＬＰＦ之時間常數不必要地變大，所以從其點也具有效果。

又，本發明之電荷量檢出電路，除了上述構成之外，也可構成爲隨著上述電壓放大電路之放大率之增大，而上述低通濾波器電路之時間常數也增大。

一般地，低通濾波器電路，係減低雜訊量之效果雖然並非直接性地大，但是具有欲檢出之電壓發生誤差之副作用。尤其，在電阻與電容所成之一次濾波器電路，對於脈衝輸入存在有履歷特性，依各脈衝微妙地變化時間常數。其變化之大小係尤其依存於電容構造，不能一概而言，但是時間常數愈變大變化也變大。於此舉一例說明時，由雙

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（15）

聚矽構造之電容與C－MOS構造之電阻時，對於8μs之中心值正負1%左右，或觀測其以上之變動係常見之事。於電荷量檢出電路之此變動因對於訊號電壓之衰減率發生影響，所以對於欲檢出之電壓發生誤差，亦即發生雜訊。亦即，低通濾波器電路，係其時間常數愈大，從頻率頻帶之觀點雖然會減低雜訊，但是因上述機構所發生之雜訊係相反地具有增加雜訊之副作用。

攝影動畫之透視模態時，屬於訊號量與雜訊之比之S／N原本就小，所以，依低通濾波器電路之雜訊減低效果之S／N上升之效果爲壓倒性地大。但是，如攝影靜止畫之攝影模態，原本之S／N爲與透視模態做比較遠爲大時，依時間常數之大小，與其由低通濾波器電路之S／N之上升不如由上述機構所發生之雜訊之S／N劣化者有時變大之情形發生。因此，於透視模態係將低通濾波器電路之時間常數充分變大，攝影模態時不必要使時間常數變大之巧思。

依據上述本發明之構成，隨著上述電壓放大電路之放大率之增大，上述低通濾波器電路之時間常數也會增大。因此，如動畫攝影時，必須將訊號電荷量爲小放大率變大時，增大低通濾波器電路之時間常數變小使雜訊量變小，另者，如靜止畫攝影時，資料之訊號電荷量充分地大，也可以將電壓放大電路之放大率變小時，藉使低通濾波器電路之時間常數變小，就可將S／N維持在最佳值。所以，依上述構成效果之外，不管攝影狀況，就可進行雜訊變少

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（16）

而Ｓ／Ｎ良好之高品質之訊號電荷檢出。

本發明之電荷量檢出電路，係可再具有：將如上述所檢出之訊號電荷取樣及保持所用之取樣保持電路（Ｓ／Ｈ）、或將所保持之訊號電荷變換爲類比數位（ＡＤ）所用之類比數位變換器（ＡＤＣ）、對於分配１個類比數位變換器分配複數輸入所用之多工器、保持被變換爲數位值之訊號電荷所用之資料閂鎖電路（ＤＬ）等。

於發明之詳細說明項所說明之具體實施態樣或實施例，係畢竟爲使本發明之技術內容明白者，並不能那樣地只限定於具體例而狹義地被解釋，在本發明之精神與下面所記載之申請專利範圍內，可進行種種變更實施者。

圖式之簡單說明

第１圖係表示關於具有本發明之電荷量檢出電路之Ｘ線感測器構造之斜視圖。

第２圖係表示Ｘ線感測器構造於第１圖之Ａ－Ａ線箭頭符號剖面圖。

第３圖係表示電荷檢出電放大器之基本電路構成之電路圖。

第４圖係表示對應於１資料線之畫素及電荷檢出放大器之等值電路構成之電路圖。

第５圖係表示訊號電荷之讀取動作之說明圖。

第６圖係表示使用演算放大器之典型電壓放大電路構成之電路圖。

（請先閱讀背面之注意事項再填寫本頁）

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ 17）

第７圖係表示ａ－Ｓｅ光電變換層之變換特性一例之圖表。

第８圖係表示裝設ＬＰＦ之１輸入對應之單位讀取電路之電路構成之方塊圖。

第９圖係表示一次低通濾波器電路構成之電路圖。

第１０（ａ）圖係表示一次低通濾波器電路及電壓放大電路構成之電路圖。

第１０（ｂ）圖係將第１０（ａ）圖之構成以方塊圖地表示之電路圖。

第１０（ｃ）圖係將第１０（ａ）圖構成之嚴格等值電路以方塊圖地表示之電路圖。

第１１圖係表示一次低通濾波器電路及電壓放大電路構成之電路圖。

第１２圖係表示一次低通濾波器電路及電壓放大電路構成之電路圖。

第１３圖係表示以往１輸入對應之單位讀取電路之電路構成之方塊圖。

【符號之說明】

１０：掃描線，１０ｊ：掃描線，１２：資料線，１２ｊ：資料線，１４：掃描驅動器，１６：讀取電路，１７：儲存電容，１８：開關元件，２０：電荷檢出放大器，２０ａ：演算放大器，２０ｂ：重置開關，２２：畫素，４８：畫像感測器，５０：玻璃基板，５２：偏壓電

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 18）

極，５４：光電變換層，５６：畫素電極，５８：絕緣膜，６０：補助電極，６８：Ｘ線光子，ＡＤＣ：ＡＤ變換器，Ｃｄ１：電容，ＣＳＡ：電荷檢出放大器，ＣＴ２：控制訊號，ＤＬ：資料閂鎖電路，Ｇ（ｉ）：電壓，ＬＰＦ：低通濾波器電路，ＭＡ：電壓放大電路，ＯＡ：演算放大器，Ｒｓｔ：重置訊號，Ｓ／Ｈ：取樣保持電路，ＳＷ１，ＳＷ２，ＳＷ３：開關。

（請先閱讀背面之注意事項再填寫本頁）

訂

線

經濟部智慧財產局員工消費合作社印製

A5
B5

四、中文發明摘要（發明之名稱：電荷量檢出電路及使用其之二次元畫像感測器）

電荷量檢出電路係在構成低通濾波器電路元件之一部，兼用構成電壓放大電路元件一部分。藉此在電荷檢出放大器之後段裝設低通濾波器電路，並且，在其後段設有電壓放大電路之電荷量檢出電路，藉設兼用構成電壓放大電路元件一部之低通濾波器電路，以儘量壓縮晶片尺寸之增大，且藉此也可儘量抑制晶片之增大。

英文發明摘要（發明之名稱：CHARGE AMOUNT DETECTION CIRCUIT AND TWO-DIMENSIONAL IMAGE SENSOR USING SAME）

In a charge amount detection circuit, one part of circuit elements constituting a low pass filter circuit and one part of circuit elements constituting a voltage amplifier circuit are commonly use. A charge sensitive amplifier is followed by the low pass filter circuit and the voltage amplifier circuit, respectively, in this order. Since the low pass filter circuit is provided so as to share one part of circuit elements of the voltage amplifier circuit, it is possible to suppress the enlargement of the chip size due to the provision of LPF as much as possible so as to suppress the rise of the chip cost as much as possible.

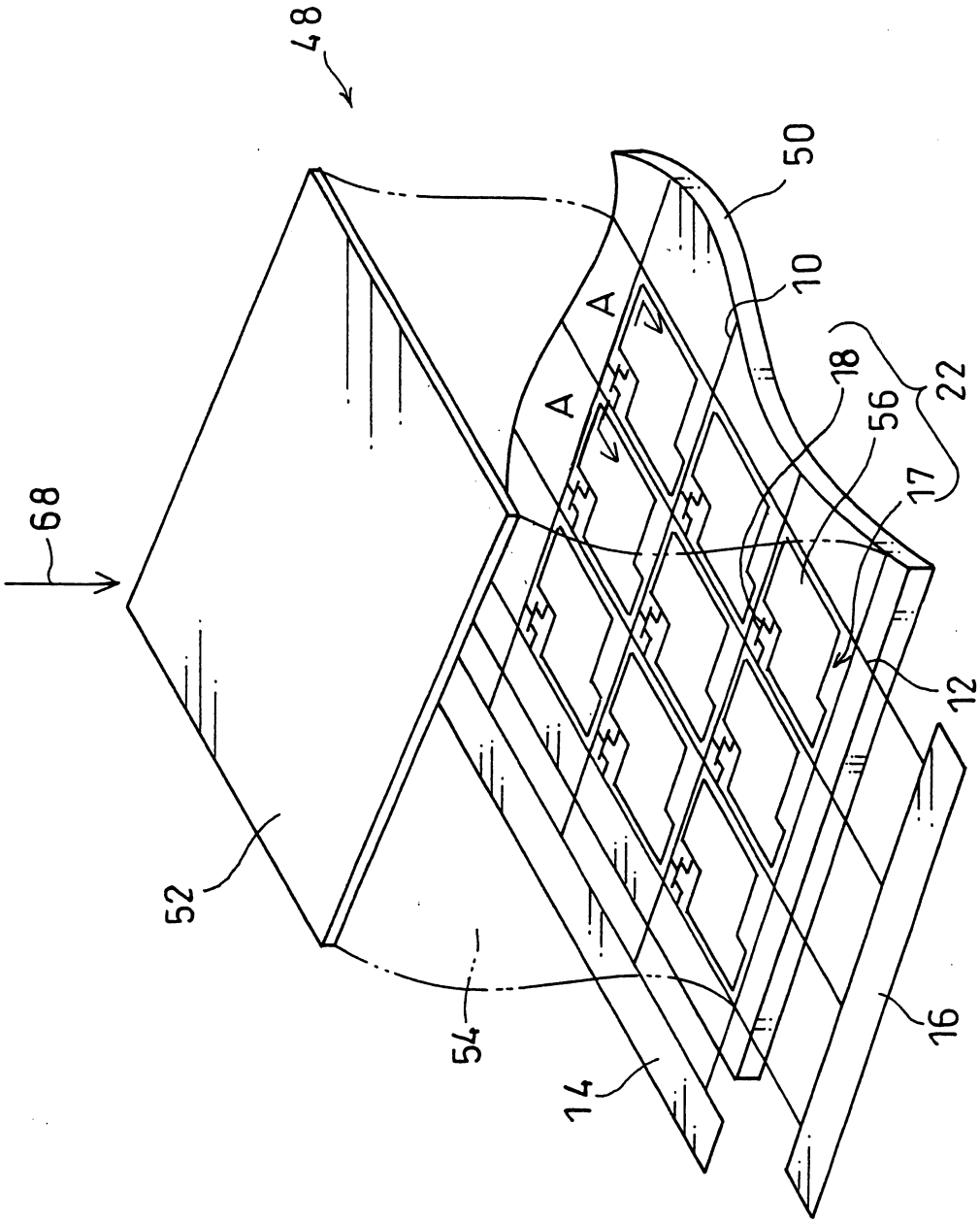
（請先閱讀背面之注意事項再填寫本頁各欄）

訂

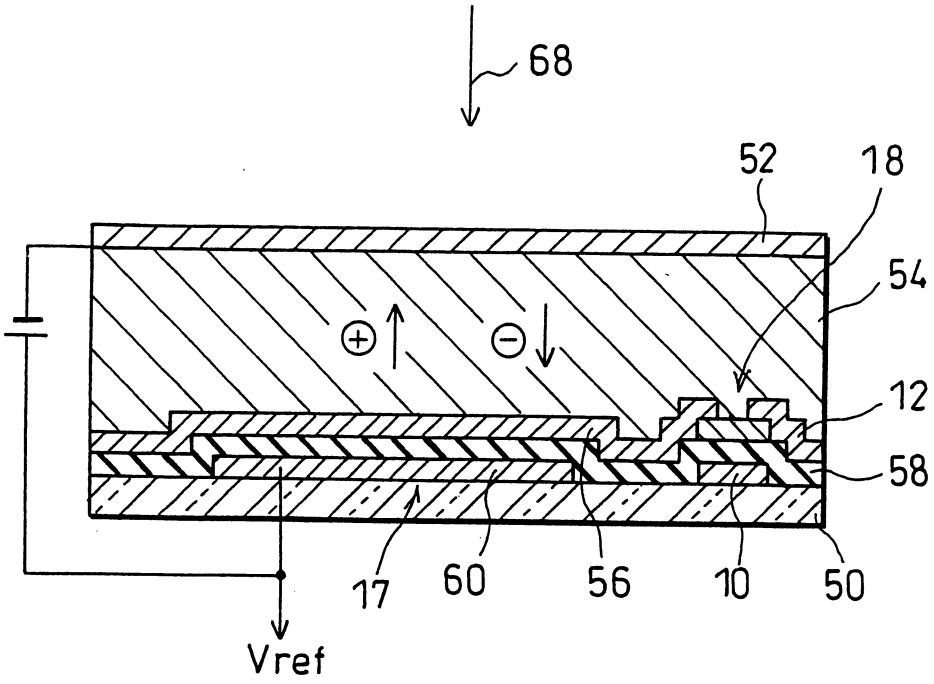
線

經濟部智慧財產局員工消費合作社印製

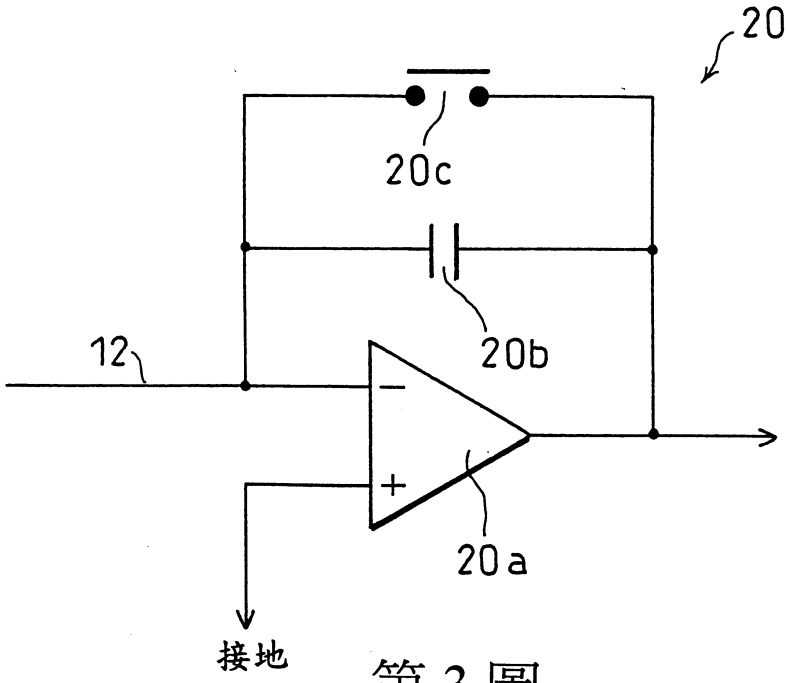
740248



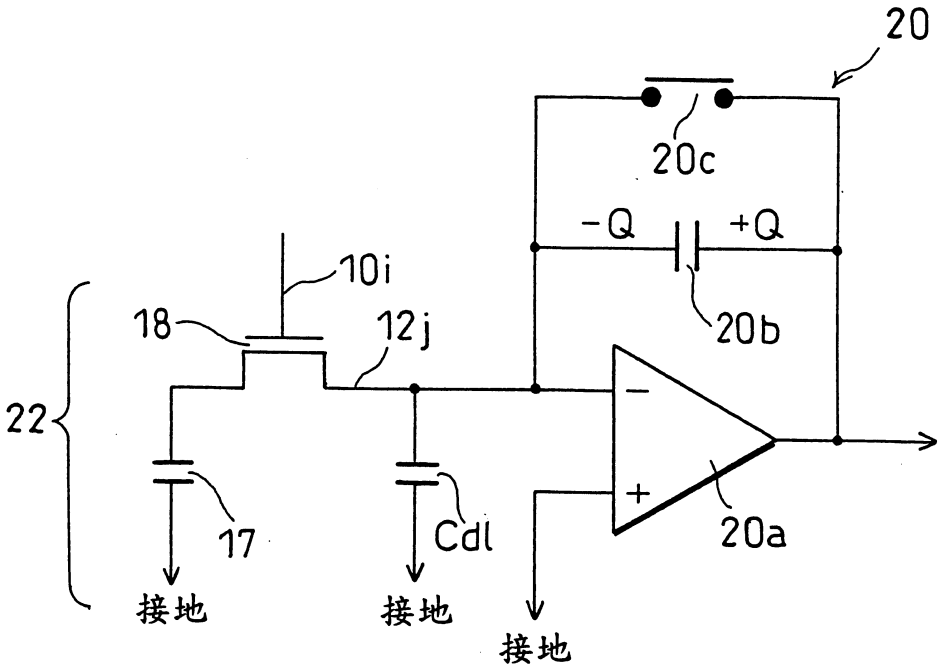
第 1 圖



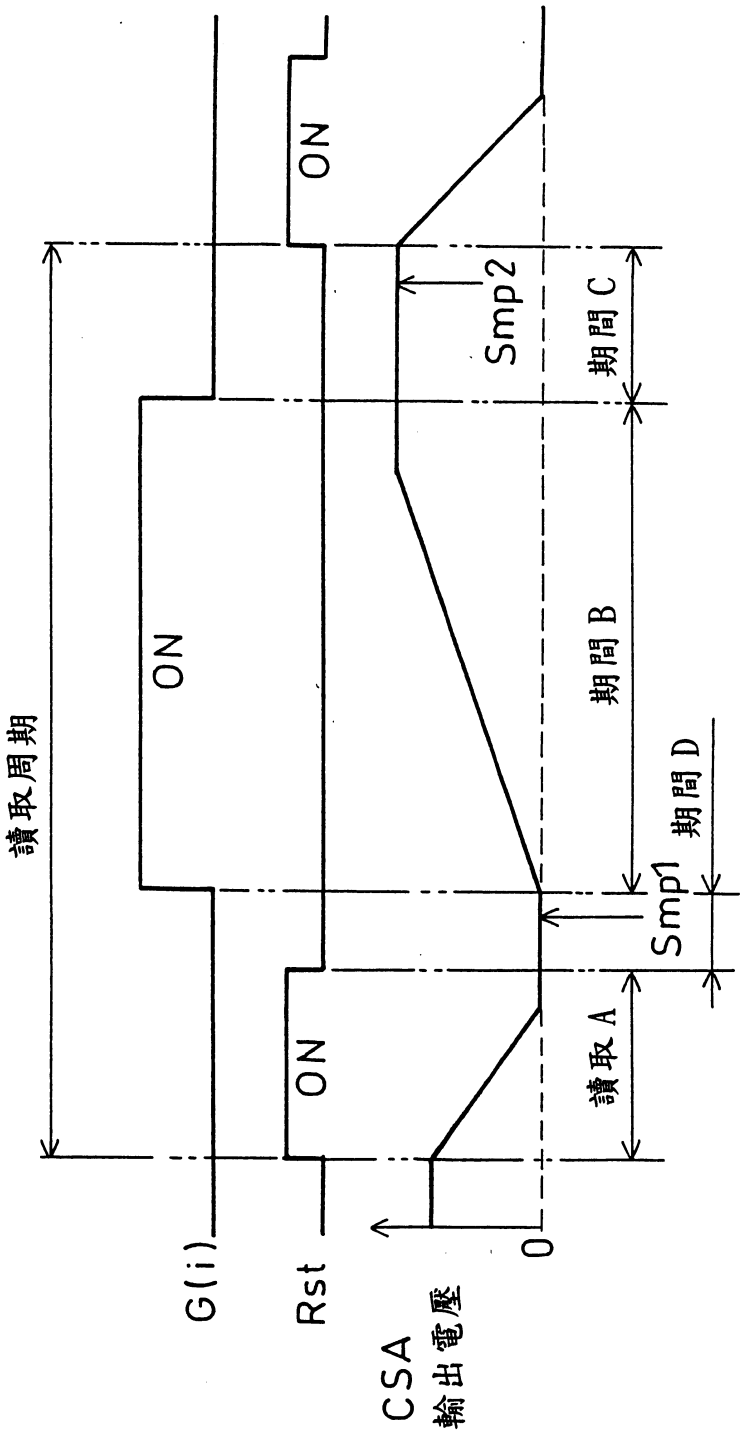
第 2 圖



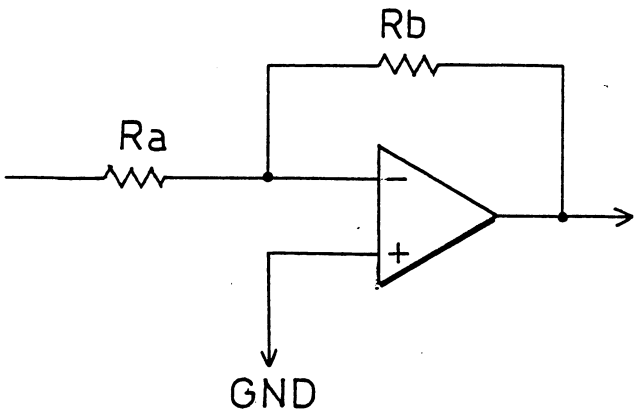
第 3 圖



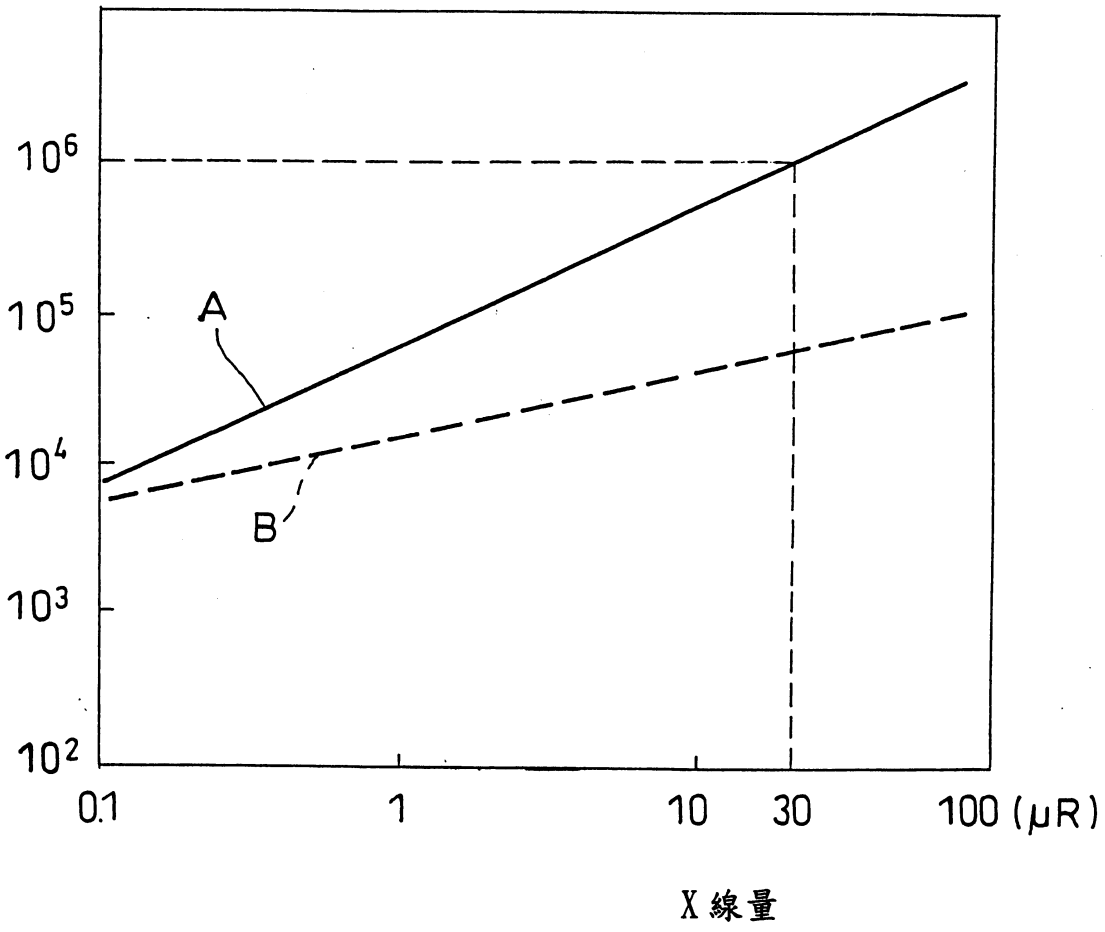
第 4 圖



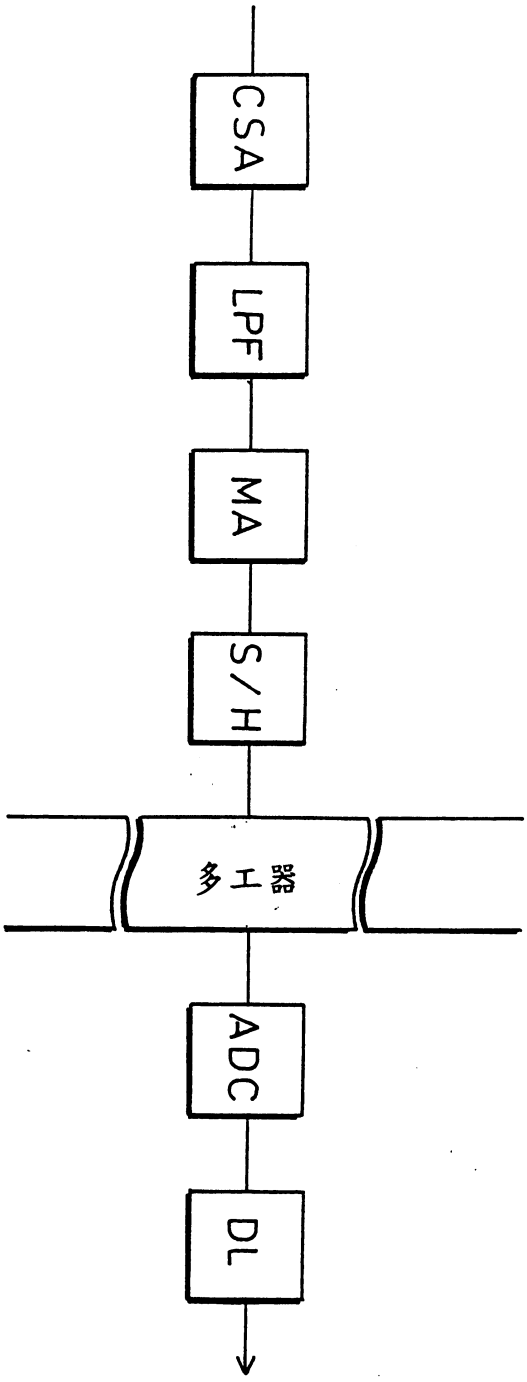
第 5 圖



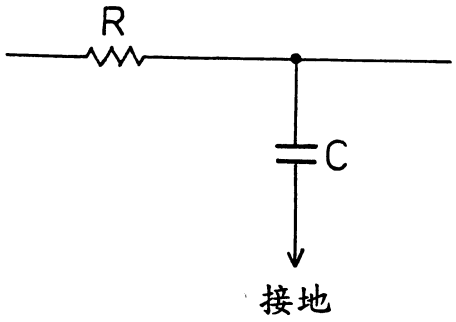
第 6 圖



第7圖

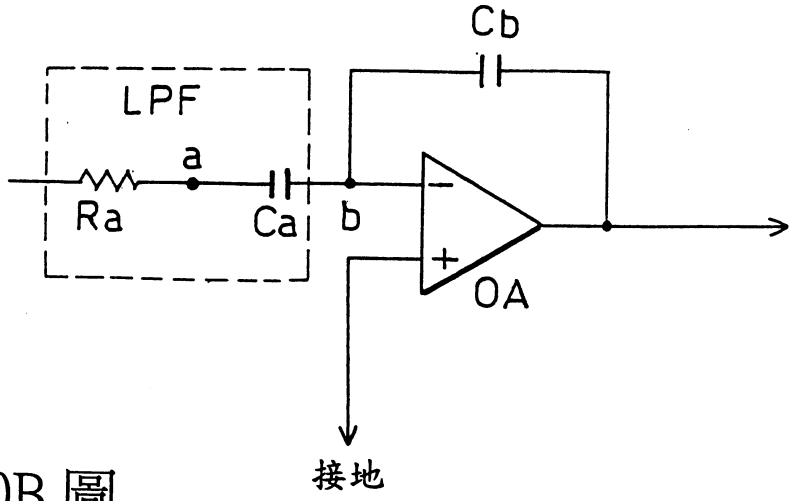


第 8 圖

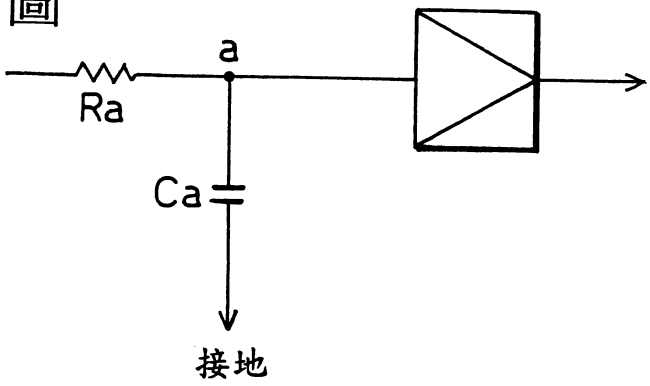


第 9 圖

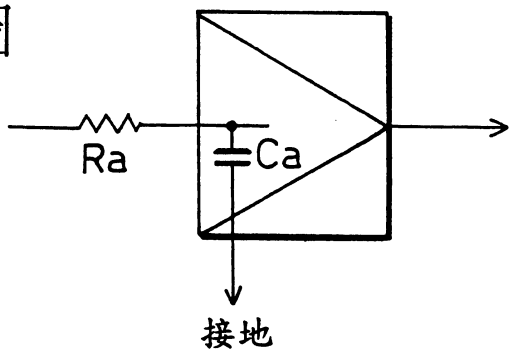
第 10A 圖

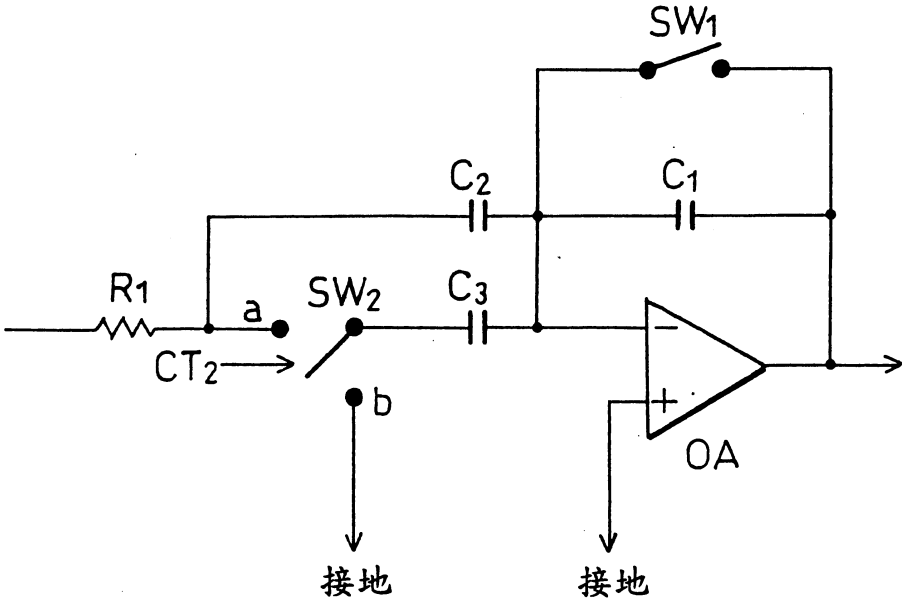


第 10B 圖

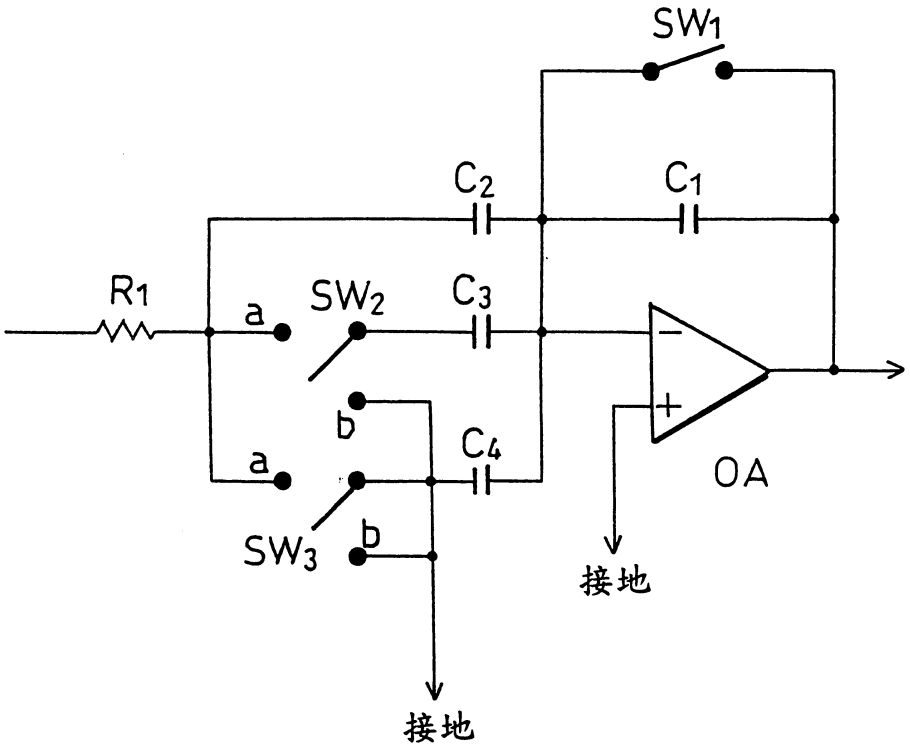


第 10C 圖

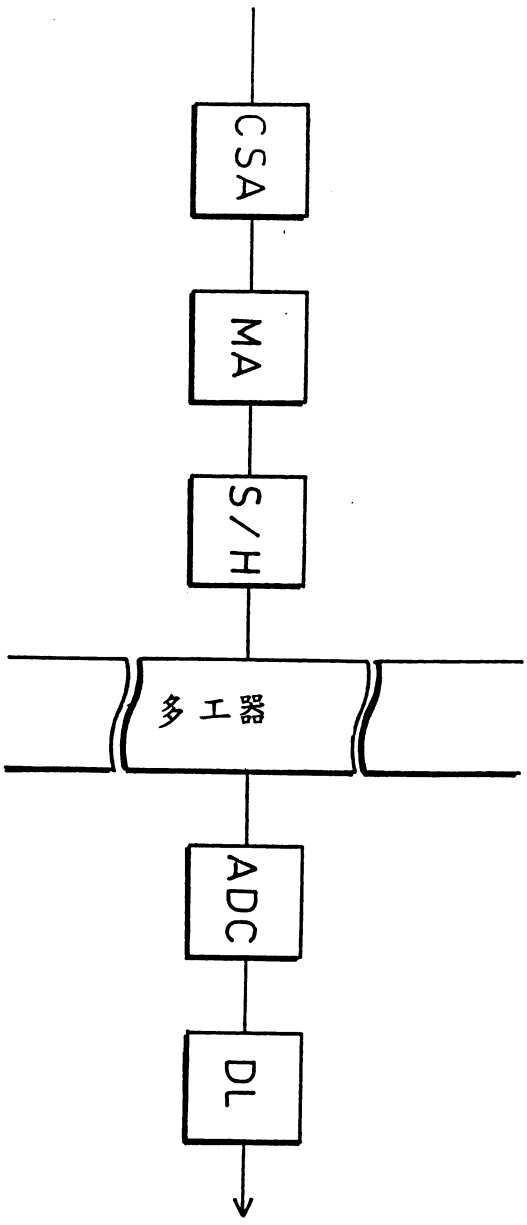




第 11 圖



第 12 圖



第 13 圖

A8
B8
C8
D8

六、申請專利範圍

附件 1a

第 90106465 號專利申請案

中文申請專利範圍修正本

民國 91 年 7 月　日修正

1．一種電荷量檢出電路，其係包括：

設於後段之上述電荷檢出放大器之低通濾波器電路，與

設於上述低通濾波器電路後段之電壓放大電路，

構成上述低通濾波器電路之元件一部爲由構成上述電壓放大電路之元件一部兼用；

隨著上述電壓放大電路放大率之增大，上述低通濾波器電路之時間常數也會增大；

構成上述電壓放大電路元件之一部，並且，設複數個而互相並聯地連接有也兼用爲上述低通濾波器電路一部元件之電容，

又，包括將上述電容之至少一個，切換爲插入於電荷量檢出電路之狀態與不插入狀態之切換開關。

2．如申請專利範圍第 1 項之電荷量檢出電路，其中構成上述電壓放大電路元件之一部，並且兼用上述低通濾波器電路一部之元件爲電容。

3．如申請專利範圍第 2 項之電荷量檢出電路，其中上述電壓放大電路，係包括演算放大器，與作爲連接於上述演算放大器之反相輸入端子之上述兼用元件之電容，

上述低通濾波器電路，係包括有電阻，與和作爲上述電阻成串聯連接之上述兼用元件之電容。

（請先閱讀背面之注意事項再填寫本頁）

裝　訂　線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

4．如申請專利範圍第1項之電荷量檢出電路，其中由上述切換開開將連接於上述切換開關之電容不插入於電荷量檢出電路時，

上述電壓放大電路之放大率爲1。

5．如申請專利範圍第1項或第4項之電荷量檢出電路，其中係構成上述電壓放大電路元件一部，並且，也兼用上述低通濾波器電路一部元件之電容，爲設有複數個，互相並聯地連接，

又，將至少上述電容之一個，設有複數個切換爲插入於電荷量檢出電路之狀態與不插入狀態之切換開關，

上述各個切換開關，爲分別切換爲互相不同之複數個上述電容之插入狀態。

6．如申請專利範圍第1項至第4項之任一項之電荷量檢出電路，其中上述電壓放大電路係包括演算放大器，與設於上述演算放大器之反相輸入端子與輸出端子間之回饋電容。

7．如申請專利範圍第1項至第4項之任一項之電荷量檢出電路，其中包括上述將儲存於上述回饋電容之電容加以放電重置之重置開關。

8．如申請專利範圍第1項至第4項之任一項之電荷量檢出電路，其中包括保持從上述電壓放大電路所輸出之訊號電荷所用之取樣保持電路，與

將由上述取樣保持電路所保持之訊號電荷變換爲類比數位所用之類比數位變換器，與

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

對於上述類比數位變換器之1個分配複數輸入所用之多工器，與

保持被變換爲數位值之上述訊號電荷所用之資料閂鎖電路。

9．一種二次元畫像感測器，其係包括：

電荷檢出放大器，與

設於上述電荷檢出放大器後段之低通濾波器電路，與

設於上述低通濾波器電路後段之電壓放大電路，

構成上述低通濾波器電路元件之一部包括兼用構成上述電壓放大電路元件一部之電荷量檢出電路；

隨著上述電壓放大電路放大率之增大，上述低通濾波器電路之時間常數也會增大；

構成上述電壓放大電路元件之一部，並且，設複數個而互相並聯地連接有也兼用爲上述低通濾波器電路一部元件之電容，

又，包括將上述電容之至少一個，切換爲插入於電荷量檢出電路之狀態與不插入狀態之切換開關。

10．如申請專利範圍第9項之二次元畫像感測器，其中包括光子變化成電荷而儲存之光電變換部，

上述電荷量檢出電路係讀取從上述光電變換部之電荷。

11．如申請專利範圍第10項之二次元畫像感測器，其中上述光電變換部，係包括保持從光子所變換之電荷之畫素電極。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

１２．如申請專利範圍第１１項之二次元畫像感測器，其中包括將由上述畫素電極所保持之電荷，傳輸到上述電荷量檢出電路之資料線，與將上述畫素電極連接於上述資料線之開關元件，

上述畫素電極係將所保持之電荷，因上述開關元件爲變成ＯＮ而流出於上述資料線。

１３．如申請專利範圍第１２項之二次元畫像感測器，其中包括供給使上述開關元件動作所用之電壓之掃描線。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製