

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 7 部門第 2 区分
【発行日】令和 7 年 5 月 27 日(2025.5.27)

【国際公開番号】WO2024/057850
【出願番号】特願 2024-546808(P2024-546808)

【国際特許分類】

H 0 1 L 23/36(2006.01)

H 0 5 K 7/20(2006.01)

【F I】

H 0 1 L 23/36 Z

H 0 5 K 7/20 D

10

【手続補正書】

【提出日】令和 7 年 2 月 14 日(2025.2.14)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

20

【特許請求の範囲】

【請求項 1】

支持体と、

前記支持体の厚さ方向の第 1 側に配置された半導体素子と、

前記支持体の一部および前記半導体素子を覆う封止体と、を備え、

前記支持体は、前記厚さ方向の第 2 側を向き且つ前記封止体から露出する第 1 面を有し

、
前記第 1 面は、互いに重なり合ったドット状の複数の凹部によって構成された凹凸領域を有する、半導体装置。

【請求項 2】

30

前記複数の凹部は、複数の配置線に沿って配置されている、請求項 1 に記載の半導体装置。

【請求項 3】

前記複数の配置線は、互いの曲率半径が異なる複数の曲線を含む、請求項 2 に記載の半導体装置。

【請求項 4】

前記複数の配置線は、同心状に配置されている、請求項 3 に記載の半導体装置。

【請求項 5】

前記複数の配置線は、円または楕円である、請求項 4 に記載の半導体装置。

【請求項 6】

40

前記複数の配置線は、直線の前記配置線を含む、請求項 2 ないし 5 のいずれかに記載の半導体装置。

【請求項 7】

前記第 1 面は、前記厚さ方向と直交する第 1 方向を長手方向とする形状であり、

前記複数の配置線は、前記厚さ方向および前記第 1 方向と交差する第 2 方向に沿った直線の前記配置線を含む、請求項 6 に記載の半導体装置。

【請求項 8】

前記第 1 面の全面に、前記凹凸領域が設けられている、請求項 1 ないし 5 のいずれかに記載の半導体装置。

【請求項 9】

50

前記凹凸領域は、平均線が前記厚さ方向の前記第 1 側に凹んだ形状または前記第 2 側に膨出した形状である、請求項 1 ないし 5 のいずれかに記載の半導体装置。

【請求項 1 0】

前記支持体は、前記第 1 面を構成する第 1 金属層を含む、請求項 1 ないし 5 のいずれかに記載の半導体装置。

【請求項 1 1】

前記第 1 金属層は、Cu を主成分とする、請求項 1 0 に記載の半導体装置。

【請求項 1 2】

前記支持体は、前記第 1 金属層に対して前記厚さ方向の前記第 1 側に配置された絶縁層を含む、請求項 1 1 に記載の半導体装置。

10

【請求項 1 3】

前記支持体は、前記絶縁層に対して前記厚さ方向の前記第 1 側に配置された第 2 金属層を含む、請求項 1 2 に記載の半導体装置。

【請求項 1 4】

前記半導体素子は、前記第 2 金属層に搭載されている、請求項 1 3 に記載の半導体装置

。

【請求項 1 5】

複数の前記半導体素子を備え、

前記第 2 金属層は、前記厚さ方向と交差する方向に離隔した第 1 領域および第 2 領域を含み、

20

前記複数の半導体素子は、前記第 1 領域に搭載された第 1 半導体素子と、前記第 2 領域に搭載された第 2 半導体素子と、を含む、請求項 1 4 に記載の半導体装置。

【請求項 1 6】

前記第 1 半導体素子および前記第 2 半導体素子は、スイッチング素子である、請求項 1 5 に記載の半導体装置。

【請求項 1 7】

前記第 1 半導体素子が構成する上アーム回路と、前記第 2 半導体素子が構成する下アーム回路と、を含むハーフブリッジ回路を有する、請求項 1 6 に記載の半導体装置。

【請求項 1 8】

支持体と、

30

前記支持体の厚さ方向の第 1 側に配置された半導体素子と、

前記支持体の一部および前記半導体素子を覆う封止体と、を備え、

前記支持体が、前記厚さ方向の第 2 側を向き且つ前記封止体から露出する第 1 面を有する、半導体装置の製造方法であって、

前記第 1 面にパルスレーザを照射することにより、互いに重なり合ったドット状の複数の凹部によって構成された凹凸領域を形成する構成を備える、半導体装置の製造方法。

40

50