



(12)发明专利

(10)授权公告号 CN 107393463 B

(45)授权公告日 2020.01.14

(21)申请号 201710224074.7

(22)申请日 2012.09.29

(65)同一申请的已公布的文献号
申请公布号 CN 107393463 A

(43)申请公布日 2017.11.24

(30)优先权数据
2011-228886 2011.10.18 JP

(62)分案原申请数据
201210375917.0 2012.09.29

(73)专利权人 精工爱普生株式会社
地址 日本东京都

(72)发明人 太田人嗣 石黑英人

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 舒艳君 李洋

(51)Int.Cl.
G09G 3/3208(2016.01)

审查员 潘佳丽

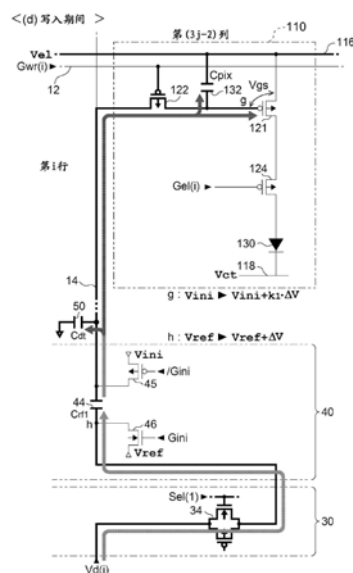
权利要求书2页 说明书17页 附图25页

(54)发明名称

电光学装置以及电子设备

(57)摘要

本发明涉及电光学装置以及电子设备。与数据线对应地设置第1保持电容。像素电路包括：第1晶体管，其供给与栅极-源极间的电压对应的电流；发光元件，其根据由第1晶体管供给的电流而发光；和第2晶体管，其在数据线与栅极节点之间导通或者截止。在第1期间中，使第2晶体管导通来向数据线供给初始电位，在第2期间中，使第2晶体管导通来向第1保持电容的另一端供给与灰度等级对应的电位的数据信号。在第2期间之后，使第2晶体管截止。



1. 一种电光学装置,其特征在于,具有:
第1电容,具备第1电极和第2电极;
控制电路,向所述第1电容的所述第1电极供给数据信号;
第1布线,与所述第1电容的所述第2电极电连接;
第2布线,被供给固定电位;
第2电容,其中,第3电极与所述第1布线电连接,第4电极与所述第2布线电连接;以及
像素电路,与所述第1布线电连接并具备保持与所述数据信号对应的第1电位的像素电容,

所述第1电位是与所述数据信号、所述第1电容以及所述第2电容对应的电位,

所述第2布线在所述电光学装置的各列中分别沿着所述第1布线设置,所述像素电路与所述第1布线和所述第2布线分别电连接。

2. 根据权利要求1所述的电光学装置,其特征在于,

所述像素电路具有:

发光元件;

第1晶体管,在与所述发光元件电连接时,控制向所述发光元件供给的电流;以及

第2晶体管,被连接在所述第1布线与所述第1晶体管的栅极之间,进行导通或者截止;

所述像素电容与所述第1晶体管的栅极电连接,

所述像素电路具有第3晶体管,该第3晶体管被连接在所述第1晶体管与所述发光元件之间,进行导通或者截止。

3. 根据权利要求2所述的电光学装置,其特征在于,

所述像素电路具有第4晶体管,该第4晶体管被连接在所述第2布线与所述发光元件之间,进行导通或者截止。

4. 一种电光学装置,其特征在于,具有:

第1电容,具备第1电极和第2电极;

控制电路,供给数据信号;

第1布线,与所述第1电容的所述第2电极电连接;

第2布线,被供给固定电位;

第2电容,其中,第3电极与所述第1布线电连接,第4电极与所述第2布线电连接;

像素电路,与所述第1布线电连接并具备保持与所述数据信号对应的第1电位的像素电容;

第3电容,保持根据所述数据信号被供给的第2电位;以及

开关,被连接在所述第1电容的所述第1电极与第3电容之间,

所述第1电位是与所述第2电位、所述第1电容、所述第2电容以及所述第3电容对应的电位,

所述第2布线在所述电光学装置的各列中分别沿着所述第1布线设置,所述像素电路与所述第1布线和所述第2布线分别电连接。

5. 根据权利要求4所述的电光学装置,其特征在于,

所述像素电路具有:

发光元件;

第1晶体管,在与所述发光元件电连接时,控制向所述发光元件供给的电流;以及
第2晶体管,被连接在所述第1布线与所述第1晶体管的栅极之间,进行导通或者截止,
所述像素电容与所述第1晶体管的栅极电连接,

所述像素电路具有第3晶体管,该第3晶体管被连接在所述第1晶体管与所述发光元件
之间,进行导通或者截止。

6. 根据权利要求5所述的电光学装置,其特征在于,

所述像素电路具有第4晶体管,该第4晶体管被连接在所述第2布线与所述发光元件之
间,进行导通或者截止。

7. 一种电子设备,其特征在于,

具备权利要求1至6中的任意一项所记载的电光学装置。

电光学装置以及电子设备

[0001] 本申请是申请号为201210375917.0、申请日为2012年9月29日、申请人为精工爱普生株式会社、发明名称为“电光学装置、电光学装置的驱动方法以及电子设备”的发明专利申请的分案申请。

技术领域

[0002] 本发明涉及例如在像素电路微细化时有效的电光学装置、电光学装置的驱动方法以及电子设备。

背景技术

[0003] 近年来,提出了各种使用有机发光二极管(Organic Light Emitting Diode,以下称为“OLED”)元件等发光元件的电光学装置。在该电光学装置中一般构成为,对应于扫描线和数据线的交叉,包括上述发光元件、晶体管等的像素电路与应该显示的图像的像素对应地设置。在这样的构成中,若与像素的灰度等级对应的电位的数据信号被施加给该晶体管的栅极,则该晶体管向发光元件供给与栅极—源极间的电压对应的电流。由此,该发光元件以与灰度等级对应的亮度发光(例如参照专利文献1)。

[0004] 另外,电光学装置大多被强烈要求显示尺寸的小型化、显示的高精细化。由于为了兼顾显示尺寸的小型化与显示的高精细化,需要对像素电路进行微细化,所以还提出了一种例如在硅集成电路上设置电光学装置的技术(例如参照专利文献2)。

[0005] 专利文献1:日本特开2007—316462号公报

[0006] 专利文献2:日本特开2009—288435号公报

[0007] 然而,在对像素电路进行微细化时,需要以微小区域来控制电流向发光元件的供给。虽然对发光元件供给的电流由晶体管的栅极—源极间的电压控制,但在微小区域中,相对于栅极—源极间的电压的微小变化,对发光元件供给的电流会大幅变化。

[0008] 另一方面,输出数据信号的电路为了以短时间对数据线进行充电而提高其驱动能力。这样,在具有较高的驱动能力的电路中,难以以非常高的精度输出数据信号。

发明内容

[0009] 本发明是鉴于上述的情况而完成的,其目的之一在于,提供一种不需要高精度的数据信号就能够精确地控制对发光元件供给的电流的电光学装置、电光学装置的驱动方法以及电子设备。

[0010] 为了实现上述目的,本发明所涉及的电光学装置的特征在于,具有:多条扫描线;多条数据线;第1保持电容,其一端与上述数据线连接;第2保持电容,其分别对上述多条数据线各自的电位进行保持;像素电路,其与多条扫描线和多条数据线的交叉对应设置;以及驱动电路,其驱动所述像素电路;上述像素电路包括:第1晶体管,其供给与栅极—源极间的电压对应的电流;发光元件,其以与由上述晶体管供给的电流对应的亮度发光;和第2晶体管,其在上述数据线与上述第1晶体管的栅极之间导通或者截止;上述驱动电路在第1期间

使上述第2晶体管导通,并且在向上述数据线供给初始电位,紧接着上述第1期间的第2期间,以使上述第2晶体管导通的状态向上述第1保持电容的另一端供给与灰度等级对应的电位的数据信号,在上述第2期间之后,使上述第2晶体管截止。根据本发明,在第1期间,第1晶体管的栅极与数据线一起被第2保持电容保持为初始电位。在第2期间,当以使第2晶体管导通的状态向第1保持电容的另一端供给与灰度等级对应的电位的数据信号时,数据线以及第1晶体管的栅极的电位移位如下的量、即以第1保持电容以及第2保持电容的电容比对该第1保持电容的另一端的电位变动进行分压的量。因此,根据本发明,由于第1晶体管的栅极的电位范围相对于数据信号的电位范围缩小,所以即使在电流变化相对于第1晶体管的栅极-源极间的电压变化较大的情况下,也能够正确地控制电流。

[0011] 在本发明中,优选上述驱动电路在上述第1期间之前,以使上述第2晶体管截止的状态开始向上述数据线供给上述初始电位。根据该构成,首先在数据线以单体被复位为初始电位之后,在第1期间中,第2晶体管导通,第1晶体管的栅极也被初始化。

[0012] 在该构成中,优选上述像素电路具有在上述第1晶体管与上述发光元件之间导通或者截止的第3晶体管,上述驱动电路紧接着上述第2期间的第3期间使上述第3晶体管导通。根据该方式,在数据信号的移位电位被写入到第1晶体管的栅极之后,向发光元件供给电流。

[0013] 另外,在上述方式中,上述驱动电路可以在上述第1期间之前使上述第3晶体管截止。由此,能够在第1晶体管的栅极成为初始电位的第1期间、和从该初始电位移位的第2期间不向发光元件供给电流。

[0014] 上述像素电路也可以包括对上述第1晶体管的栅极-源极间的电压进行保持的第3保持电容。该第3保持电容可以是该第1晶体管的寄生电容,也可以是另外设置的电容元件。

[0015] 此外,本发明除了电光学装置以外,还能够构成为电光学装置的驱动方法、具有该电光学装置的电子设备。作为电子设备,典型地能够列举头戴式显示器(HMD)、电子取景器等的显示装置。

附图说明

[0016] 图1是表示本发明的第1实施方式所涉及的电光学装置的构成的立体图。

[0017] 图2是表示该电光学装置的构成的图。

[0018] 图3是表示该电光学装置中的像素电路的图。

[0019] 图4是表示该电光学装置的动作的时间图。

[0020] 图5是该电光学装置的动作说明图。

[0021] 图6是该电光学装置的动作说明图。

[0022] 图7是该电光学装置的动作说明图。

[0023] 图8是该电光学装置的动作说明图。

[0024] 图9是该电光学装置的动作说明图。

[0025] 图10是表示该电光学装置中的数据信号的振幅压缩的图。

[0026] 图11是表示第2实施方式所涉及的电光学装置的构成的图。

[0027] 图12是表示该电光学装置中的像素电路的图。

- [0028] 图13是表示该电光学装置的动作的时间图。
- [0029] 图14是该电光学装置的动作说明图。
- [0030] 图15是该电光学装置的动作说明图。
- [0031] 图16是该电光学装置的动作说明图。
- [0032] 图17是该电光学装置的动作说明图。
- [0033] 图18是表示该电光学装置中的晶体管的特性的图。
- [0034] 图19是表示第3实施方式所涉及的电光学装置的构成的图。
- [0035] 图20是表示该电光学装置的动作的时间图。
- [0036] 图21是该电光学装置的动作说明图。
- [0037] 图22是该电光学装置的动作说明图。
- [0038] 图23是该电光学装置的动作说明图。
- [0039] 图24是该电光学装置的动作说明图。
- [0040] 图25是表示使用了实施方式等所涉及的电光学装置的HMD的立体图。
- [0041] 图26是表示HMD的光学构成的图。

具体实施方式

[0042] 以下,参照附图,对用于实施本发明的方式进行说明。

[0043] <第1实施方式>

[0044] 图1是表示本发明的实施方式的电光学装置10的构成的立体图。

[0045] 电光学装置10例如是在头戴式显示器中显示图像的微型显示器。关于电光学装置10的详细内容将在后面叙述,是在例如硅基板上形成有多个像素电路、驱动该像素电路的驱动电路等的有机EL装置,在像素电路使用了作为发光元件的一个例子的OLED。

[0046] 电光学装置10被收容于在显示部开口的框状的壳体72,并且与FPC(Flexible Printed Circuits:挠性电路板)基板74的一端连接。在FPC基板74上通过COF(Chip On Film:覆晶薄膜)技术安装有半导体晶片的控制电路5,并且设置有多个端子76,与省略图示的上级电路连接。从该上级电路经由多个端子76与同步信号同步地供给图像数据。同步信号包括垂直同步信号、水平同步信号、点时钟信号。另外,图像数据例如以8位来规定应该显示的图像的像素的灰度等级。

[0047] 控制电路5是兼具电光学装置10的电源电路与数据信号输出电路的功能的电路。即,控制电路5除了向电光学装置10供给根据同步信号生成的各种控制信号、各种电位之外,还将数字的图像数据变换为模拟的数据信号并向电光学装置10供给。

[0048] 图2是表示第1实施方式所涉及的电光学装置10的构成的图。如该图所示,电光学装置10大致被分为扫描线驱动电路20、多路分配器(demultiplexer)30、电平移位电路40、和显示部100。

[0049] 其中,在显示部100中以矩阵状排列有与应该显示的图像的像素对应的像素电路110。详细而言,在显示部100中,m行的扫描线12在图中沿横方向延伸设置,另外,按每3列分组的(3n)列的数据线14在图中沿纵向延伸、并且与各扫描线12相互保持电绝缘地设置。而且,与m行的扫描线12和(3n)列的数据线14的交叉部对应地设置有像素电路110。因此,在本实施方式中,像素电路110以纵m行×横(3n)列被排列成矩阵状。

[0050] 此处, m 、 n 都是自然数。为了区别扫描线12以及像素电路110的矩阵中的行(row), 有时在图中从上到下按顺序称为1、2、3、 \cdots 、 $(m-1)$ 、 m 行。同样, 为了区别数据线14以及像素电路110的矩阵的列(Column), 有时在图中从左到右按顺序称为1、2、3、 \cdots 、 $(3n-1)$ 、 $(3n)$ 列。另外, 为了通常化说明数据线14的组, 若使用1以上 n 以下的整数 j , 则从左数第 $(3j-2)$ 列、第 $(3j-1)$ 列以及第 $(3j)$ 列的数据线14属于第 j 个组。

[0051] 其中, 同一行的扫描线12和属于同一组的3列数据线14的交叉所对应的3个像素电路110分别对应于R(红)、G(绿)、B(蓝)的像素, 这3个像素表现应该显示的彩色图像的1点。即, 在本实施方式中, 成为通过与RGB对应的OLED的发光而利用加色混色来表现1点的彩色的构成。

[0052] 通过控制电路5向电光学装置10供给如下那样的控制信号。详细而言, 向电光学装置10供给如下的信号: 用于控制扫描线驱动电路20的控制信号 C_{tr} ; 用于控制多路分配器30的选择的控制信号 $Se1(1)$ 、 $Se1(2)$ 、 $Se1(3)$; 与这些信号处于逻辑反转的关系的控制信号/ $Se1(1)$ 、/ $Se1(2)$ 、/ $Se1(3)$; 用于控制电平移位电路40的负逻辑的控制信号/ G_{ini} 。其中, 实际上在控制信号 C_{tr} 中包括脉冲信号、时钟信号、使能信号等多个信号。

[0053] 另外, 在电光学装置10中根据多路分配器30的选择时机, 通过控制电路5与第1、第2、 \cdots 、第 n 组对应地供给数据信号 $V_d(1)$ 、 $V_d(2)$ 、 \cdots 、 $V_d(n)$ 。其中, 将数据信号 $V_d(1) \sim V_d(n)$ 能取得的电位的最高值设为 V_{max} , 将最低值设为 V_{min} 。

[0054] 扫描线驱动电路20是根据控制信号 C_{tr} 生成用于在整个帧的期间逐行按顺序对扫描线12进行扫描的扫描信号的电路。此处, 将对第1、第2、第3、 \cdots 、第 $(m-1)$ 、第 m 行的扫描线12供给的扫描信号分别标记为 $G_{wr}(1)$ 、 $G_{wr}(2)$ 、 $G_{wr}(3)$ 、 \cdots 、 $G_{wr}(m-1)$ 、 $G_{wr}(m)$ 。

[0055] 需要说明的是, 除了扫描信号 $G_{wr}(1) \sim G_{wr}(m)$ 之外, 扫描线驱动电路20还按每行生成与该扫描信号同步的各种控制信号并向显示部100供给, 但在图2中省略了图示。另外, 帧的期间是指电光学装置10显示1个镜头(片段)的图像所需的期间, 例如若同步信号所包括的垂直同步信号的频率为120Hz, 则是其1个周期的8.3毫秒的期间。

[0056] 多路分配器30是按列设置的传输门34的集合体, 按顺序向构成各组的3列供给数据信号。

[0057] 此处, 与属于第 j 组的 $(3j-2)$ 、 $(3j-1)$ 、 $(3j)$ 列对应的传输门34的输入端相互共同连接, 分别向该共同端子供给数据信号 $V_d(j)$ 。

[0058] 当控制信号 $Se1(1)$ 是H电平时(控制信号/ $Se1(1)$ 是L电平时), 第 j 组中设置在作为左端列的 $(3j-2)$ 列的传输门34导通(on)。同样, 当控制信号 $Se1(2)$ 是H电平时(控制信号/ $Se1(2)$ 是L电平时), 第 j 组中设置在作为中央列的 $(3j-1)$ 列的传输门34导通, 当控制信号 $Se1(3)$ 是H电平时(控制信号/ $Se1(3)$ 是L电平时), 第 j 组中设置在作为右端列的 $(3j)$ 列的传输门34导通。

[0059] 电平移位电路40按每列分别具有保持电容44、P沟道MOS型的晶体管45、与N沟道MOS型的晶体管46的组, 是对从各列的传输门34的输出端输出的数据信号的电位进行移位的电路。此处, 保持电容44的一端与对应的列的数据线14和晶体管45的漏极节点连接, 另一方面, 保持电容44的另一端与传输门34的输出端和晶体管46的漏极节点连接。因此, 保持电容44作为一端与数据线14连接的第1保持电容发挥作用。另外, 虽然在图2中省略, 但将保持电容44的电容设为 C_{rf1} 。

[0060] 初始电位Vini遍及各列被公共对各列的晶体管45的源极节点供给,控制信号/Gini遍及各列被公共对栅极节点供给。另外,电位Vref遍及各列被公共对各列的晶体管46的源极节点供给,由NOT电路18将控制信号/Gini逻辑反转后的信号遍及各列被公共对栅极节点供给。

[0061] 因此,在本实施方式中,各列的晶体管45、46构成为在控制信号/Gini是L电平时一齐导通,在控制信号/Gini是H电平时一齐截止。

[0062] 按每条数据线14设置保持电容50。详细而言,保持电容50的一端与数据线14连接,另一端遍及各列接地为公共的例如电位Vss。因此,保持电容50作为对数据线14的电位进行保持的第2保持电容发挥作用。

[0063] 此外,关于保持电容50,图2中被设置在显示部100的外侧,但这只是等效电路,当然也可以设置在显示部100的内侧,或者从内侧遍及外侧设置。另外,虽然在图2中省略,但将保持电容50的电容设为Cdt。电位Vss相当于作为逻辑信号的扫描信号、控制信号的L电平。

[0064] 在本实施方式中,为了方便起见而分为扫描线驱动电路20、多路分配器30以及电平移位电路40,但能够将这些统一概括为驱动像素电路110的驱动电路。

[0065] 参照图3,对像素电路110进行说明。如果从电气方面来看,由于各像素电路110是相同的构成,所以这里以第i行的位于第j组中的左端列的第(3j-2)列的i行(3j-2)列的像素电路110为例来进行说明。

[0066] 其中,i是一般性表示像素电路110排列的行的情况下的符号,是1以上m以下的整数。

[0067] 如图3所示,像素电路110包括P沟道MOS型的晶体管121、122、124、OLED130、和保持电容132。

[0068] 对该像素电路110供给扫描信号Gwr(i)、和控制信号Gel(i)。此处,扫描信号Gwr(i)、控制信号Gel(i)是分别与第i行对应而通过扫描线驱动电路20供给的信号。因此,如果是第i行,则还对关注的(3j-2)列以外的其他列的像素电路共同供给扫描信号Gwr(i)、和控制信号Gel(i)。

[0069] i行(3j-2)列的像素电路110中的晶体管122的栅极节点与第i行的扫描线12连接,漏极或者源极节点的一方与第(3j-2)列的数据线14连接,另一方分别与晶体管121的栅极节点、和保持电容132的一端连接。此处,关于晶体管121的栅极节点,为了与其他的节点区别而标记为g。

[0070] 晶体管121的源极节点与供电线116连接,漏极节点与晶体管124的源极节点连接。此处,对供电线116供给在像素电路110中成为电源的高位侧的电位Vel。

[0071] 晶体管124的栅极节点被供给与第i行对应的控制信号Gel(i),漏极节点与OLED130的阳极连接。

[0072] 此处,晶体管121相当于第1晶体管,晶体管122相当于第2晶体管,晶体管124相当于第3晶体管。

[0073] 保持电容132的另一端与供电线116连接。因此,保持电容132作为对晶体管121的源极-漏极间的电压进行保持的第3保持电容发挥作用。此处,在将保持电容132的电容标记为Cpix时,保持电容50的电容Cdt、保持电容44的电容Crfl、和保持电容132的电容Cpix被

设定为 $C_{dt} > C_{rf1} > C_{pix}$ 。

[0074] 即,设定为 C_{dt} 比 C_{rf1} 大, C_{pix} 与 C_{dt} 以及 C_{rf1} 相比十分小。

[0075] 此外,作为保持电容132,也可以使用寄生于晶体管121的栅极节点g的电容,还可以使用在硅基板中通过以相互不同的导电层夹持绝缘层而形成的电容。

[0076] 在本实施方式中,由于电光学装置10形成于硅基板,所以晶体管121、122、124的基板电位为电位 V_{el} 。

[0077] OLED130的阳极是按每个像素电路110独立设置的像素电极。与此相对,OLED130的阴极是遍及全部像素电路110共用的共用电极118,被保持为在像素电路110中成为电源的低位侧的电位 V_{ct} 。

[0078] OLED130是在上述硅基板中通过阳极和具有透光性的阴极来夹持白色有机EL层而形成的元件。而且,在OLED130的出射侧(阴极侧)重叠与RGB的任意一个对应的彩色滤光片。

[0079] 在这样的OLED130中,若电流从阳极流向阴极,则从阳极注入的空穴与从阴极注入的电子在有机EL层中再结合而生成激子,产生白色光。此时产生的白色光透过与硅基板(阳极)相反侧的阴极,经过由彩色滤光片实现的着色而在观察者侧被视觉确认。

[0080] <第1实施方式的动作>

[0081] 参照图4,对电光学装置10的动作进行说明。图4是用于说明电光学装置10中的各部的动作的时间图。其中,为了便于说明,在该图中,表示电压振幅的纵刻度未必一致(在以下的图13、图20中也同样)。

[0082] 如该图所示,扫描信号 $G_{wr}(1) \sim G_{wr}(m)$ 依次被切换为L电平,在1帧的期间中按每1个水平扫描期间(H)依次扫描第1~第m行的扫描线12。

[0083] 1个水平扫描期间(H)中的动作遍及各行的像素电路110是共同的。鉴于此,以下在水平扫描第i行的扫描期间,特别关注i行(3j-2)列的像素电路110来说明动作。

[0084] 在本实施方式中,第i行的扫描期间大致区分为图4中用(b)所示的初始化期间与用(d)所示的写入期间。而且,(d)的写入期间之后,间隔一段时间成为用(a)所示的发光期间,在经过1帧的期间后,再次到达第i行的扫描期间。因此,如果以时间的顺序来说,成为(发光期间)→初始化期间→写入期间→(发光期间)这一周期的反复。

[0085] 其中,在图4中,与第i行的前1行的第(i-1)行对应的扫描信号 $G_{wr}(i-1)$ 、和控制信号 $Ge1(i-1)$ 的各个成为分别时间上比与第i行对应的扫描信号 $G_{wr}(i)$ 、控制信号 $Ge1(i)$ 领先1个水平扫描期间(H)的波形。

[0086] <发光期间>

[0087] 为了便于说明,从成为初始化期间的前提的发光期间开始进行说明。如图4所示,在第i行的发光期间,扫描信号 $G_{wr}(i)$ 是H电平,控制信号 $Ge1(i)$ 是L电平。

[0088] 因此,如图5所示,在i行(3j-2)列的像素电路110中,晶体管124导通,而晶体管122截止。因此,晶体管121向OLED130供给与由保持电容132保持的电压、即栅极-源极间的电压 V_{gs} 对应的电流 I_{ds} 。如后所述,由于发光期间的栅极节点g的电位是根据保持电容44、50的电容比来对与灰度等级对应的电位的数据信号进行电平移位后的值,所以电压 V_{gs} 成为与灰度对应的电压。因此,由于晶体管121供给与灰度等级对应的电流,所以OLED130与该电流对应的亮度发光。

[0089] 其中,由于第i行的发光期间是第i行以外被水平扫描的期间,所以数据线14的电

位适当地变动。但是,在第*i*行的像素电路110中,因为晶体管122截止,所以此处不考虑数据线14的电位变动。

[0090] 另外,在图5中,利用粗线表示了动作说明中重要的路径(以下的图6~图9、图14~图17、图21~图24中也相同)。

[0091] <初始化期间>

[0092] 接下来,若到达第*i*行的扫描期间,首先开始(b)的初始化期间。在初始化期间,与发光期间相比,控制信号*Ge1*(*i*)成为H电平。

[0093] 因此,如图6所示,在*i*行(3*j*-2)列的像素电路110中,晶体管124截止。由此,由于对OLED130供给的电流的路径被切断,所以OLED130成为截止(非发光)状态。

[0094] 另一方面,由于在初始化期间控制信号/*Gini*成为L电平,所以如图6所示,在电平移位电路40中,晶体管45、46分别导通。因此,作为保持电容44的一端的数据线14被初始化为电位*Vini*,作为保持电容44的另一端的节点*h*被初始化为电位*Vref*。

[0095] 在初始化期间,继续在控制信号/*Gini*为L电平的状态下,扫描信号*Gwr*(*i*)成为L电平(第1期间)。因此,如图7所示,由于在*i*行(3*j*-2)列的像素电路110中晶体管122导通,所以栅极节点*g*成为与数据线14电连接的状态。因此,由于栅极节点*g*也成为电位*Vini*,所以保持电容132的保持电压从在发光期间保持的电压被初始化为(*Vel*-*Vini*)。

[0096] <写入期间>

[0097] 在初始化期间之后,作为第2期间到达(d)的写入期间。在写入期间中,由于在扫描信号*Gwr*(*i*)为L电平的状态下,扫描信号/*Gini*成为H电平,所以在电平移位电路40中,晶体管45、46分别截止。

[0098] 因此,如图8所示,虽然从第(3*j*-2)列的数据线14到*i*行(3*j*-2)列的像素电路110中的栅极节点*g*为止的路径成为浮置状态,但由于保持电容50的另一端被接地为电位*Vss*,保持电容132的另一端与供电线116连接,所以直到因传输门34的导通而供给数据信号为止,都被维持为电位*Vini*。

[0099] 控制电路5在第*i*行的写入期间输出如下那样的数据信号。即,如果以第*j*组来说,则控制电路5按顺序将数据信号*Vd*(*j*)切换为与第*i*行的属于该组的左端列的(3*j*-2)列、中央列的(3*j*-1)列、右端列的(3*j*)列的像素的灰度等级对应的电位。控制电路5对向其他组输出的数据信号也同样按顺序切换电位。

[0100] 另一方面,控制电路5配合数据信号的电位的切换,按顺序排他地使控制信号*Se1*(1)、*Se1*(2)、*Se1*(3)成为H电平。需要说明的是,虽然在图4中省略,但控制电路5还输出与控制信号*Se1*(1)、*Se1*(2)、*Se1*(3)处于逻辑反转的关系的控制信号/*Se1*(1)、/*Se1*(2)、/*Se1*(3)。由此,通过多路分配器30,在各组中传输门34分别以左端列、中央列、右端列的顺序导通。

[0101] 此处,当属于第*j*组的左端列的传输门34基于控制信号*Se1*(1)、/*Se1*(1)导通时,如图9所示,作为保持电容44的另一端的节点*h*从初始化后的电位*Vref*变化为数据信号*Vd*(*j*)的电位、即与*i*行(3*j*-2)列的像素的灰度等级对应的电位。将此时的节点*h*的电位变化量表示为 ΔV ,将变化后的电位表示为(*Vref*+ ΔV)。

[0102] 另一方面,由于栅极节点*g*处于经由数据线14与保持电容44的一端电连接的状态,所以成为从电位*Vini*向节点*h*的变化方向移位了对节点*h*的电位变化量 ΔV 乘以电容比*k1*而

得到的值的值。

[0103] 其中,电容比 k_1 是 $C_{rfl}/(C_{dt}+C_{rfl})$ 。严格来说,还必须考虑保持电容132的电容 C_{pix} ,但由于设定为电容 C_{pix} 与电容 C_{rfl} 、 C_{dt} 相比较十分小,所以将其忽略。

[0104] 图10是表示写入期间中的数据信号的电位与栅极节点g的电位的关系的图。如上所述,从控制电路5供给的数据信号根据像素的灰度等级可取最小值 V_{min} 至最大值 V_{max} 的电位范围。在本实施方式中,该数据信号并未被直接写入到栅极节点g,而如图所示那样进行电平移位,再写入到栅极节点g。

[0105] 此时,栅极节点g的电位范围 ΔV_{gate} 被压缩为数据信号的电位范围 $\Delta V_{data}(=V_{max}-V_{min})$ 乘以电容比 k_1 而得到的值。例如,当以 $C_{rfl}:C_{dt}=1:9$ 的方式设定了保持电容44、50的电容时,能够将栅极节点g的电位范围 ΔV_{gate} 压缩为数据信号的电位范围 ΔV_{data} 的 $1/10$ 。

[0106] 另外,关于使栅极节点g的电位范围 ΔV_{gate} 相对于数据信号的电位范围 ΔV_{data} 向哪个方向移位多少,能够由电位 V_{ini} 、 V_{ref} 决定。这是因为,数据信号的电位范围 ΔV_{data} 以电位 V_{ref} 为基准被按电容比 k_1 压缩,并且以电位 V_{ini} 为基准移位该压缩范围后的范围成为栅极节点g的电位范围 ΔV_{gate} 。

[0107] 这样,在第i行的写入期间,向第i行的像素电路110的栅极节点g写入根据保持电容44、50的电容比对与灰度等级对应的电位的数据信号进行电平移位后的电位。

[0108] 不久,扫描信号 $G_{wr}(i)$ 成为H电平,晶体管122截止。由此,写入期间结束,栅极节点g的电位确定为移位后的值。

[0109] <发光期间>

[0110] 在第i行的写入期间结束之后,间隔一段时间到达作为第3期间的发光期间。在该发光期间中,由于如上所述,控制信号 $Ge_1(i)$ 成为L电平,所以在i行 $(3j-2)$ 列的像素电路110中,晶体管124导通。因此,如前面的图5所示,由于与栅极—源极间的电压 V_{gs} 对应的电流 I_{ds} 通过晶体管121被供给OLED130,所以该OLED130与该电流对应的亮度发光。

[0111] 在第i行的扫描期间,也在所关注的第 $(3j-2)$ 列的像素电路110以外的第i行的像素电路110中时间上并行地执行这样的动作。并且,实际上这样的第i行的动作在1帧的期间中按第1、第2、第3、…、第 $(m-1)$ 、第m行的顺序执行,并且按每帧重复。

[0112] 此外,在图4中分别表示了i行 $(3j-2)$ 列的像素电路110中的栅极节点g因控制信号 $Se_1(1)$ 成为H电平而从电位 V_{ini} 进行电平移位的点、以及与i行 $(3j-2)$ 列同列的前1行的 $(i-1)$ 行 $(3j-2)$ 列的栅极节点从电位 V_{ini} 进行电平移位的点。

[0113] 根据本实施方式,由于栅极节点g中的电位范围 ΔV_{gate} 相对于数据信号的电位范围 ΔV_{data} 缩小,所以即使不以较高的精度刻画数据信号,也能够向晶体管121的栅极—源极间施加反映了灰度等级的电压。因此,即使在微小的像素电路110中流过OLED130的微小电流相对于晶体管121的栅极—源极间的电压 V_{gs} 的变化相对大幅变化的情况下,也能够精确地控制对OLED130供给的电流。

[0114] 另外,如图3中用虚线所示那样,实际上在数据线14与像素电路110中的栅极节点g之间寄生了电容 C_{prs} 。因此,若数据线14的电位变动幅度较大,则会经由该电容 C_{prs} 向栅极节点g传播,产生所谓的串扰、不均等而使显示品位降低。该电容 C_{prs} 的影响在对像素电路110进行微细化时显著出现。

[0115] 与此相对,在本实施方式中,由于数据线14的电位变化范围相对于数据信号的电位范围 ΔV_{data} 也被缩小,所以能够抑制电容 C_{prs} 带来的影响。

[0116] <第2实施方式>

[0117] 在第1实施方式中,若晶体管121的阈值电压按每个像素电路110有偏差,则产生损害显示画面的一致性那样的显示不均。鉴于此,接下来对补偿了晶体管121中的阈值电压的偏差的第2实施方式进行说明。其中,以下为了避免说明的重复,以与第1实施方式不同的部分为中心进行说明。

[0118] 图11是表示第2实施方式所涉及的电光学装置10的构成的图。

[0119] 该图所示的第2实施方式与第1实施方式(参照图2)的不同点在于,第1:设置了供电线16,第2:电平移位电路40的一部分不同,以及第3:像素电路110的构成以及动作不同。

[0120] 首先,关于第1不同点,在显示部100的各列中沿数据线14分别设置有供电线16。对各供电线16共同供给电位 V_{orst} 。另外,各列的保持电容50的另一端分别与对应的列的供电线16连接。

[0121] 关于第2不同点,将第1实施方式中的晶体管46(参照图2)替换为图11中的晶体管43。从控制电路5遍及各列向该晶体管43的栅极共同供给控制信号 G_{ref} 。

[0122] 参照图12,对第3不同点进行说明。图12是表示第2实施方式所涉及的电光学装置10的像素电路110的构成的图。该图所示的像素电路110与图4所示的电路构成的不同点为追加了P沟道MOS型的晶体管123、125。

[0123] 其中,对晶体管123的栅极节点供给与第 i 行对应的控制信号 $G_{cmp}(i)$,其源极节点与晶体管121的漏极节点连接。另外,晶体管123的漏极节点与晶体管121的栅极节点 g 连接。

[0124] 另一方面,对晶体管125的栅极节点供给与第 i 行对应的控制信号 $G_{orst}(i)$,其源极节点与OLED130的阳极连接。另外,晶体管125的漏极节点与对应的列的供电线16连接。

[0125] 此外,关于晶体管123、125的基板电位,也与晶体管121、122、14相同地设为电位 V_{el} 。

[0126] <第2实施方式的动作>

[0127] 参照图13,对第2实施方式所涉及的电光学装置10的动作进行说明。图13是用于说明第2实施方式中的动作的时间图。

[0128] 如该图所示,下述方面与第1实施方式相同:扫描信号 $G_{wr}(1) \sim G_{wr}(m)$ 依次被切换为L电平,在1帧的期间中按每1个水平扫描期间(H)依次扫描第1~第 m 行的扫描线12。但是,在第2实施方式中,第 i 行的扫描期间与第1实施方式相比,在用(b)所示的初始化期间与用(d)所示的写入期间之间插入了用(c)所示的补偿期间。因此,在第2实施方式中,如果以时间的顺序来说,成为(发光期间)→初始化期间→补偿期间→写入期间→(发光期间)这一周期的反复。

[0129] <发光期间>

[0130] 在第2实施方式中,如图13所示,在第 i 行的发光期间中,扫描信号 $G_{wr}(i)$ 是H电平。另外,作为逻辑信号的控制信号 $G_{el}(i)$ 、 $G_{cmp}(i)$ 、 $G_{orst}(i)$ 中的控制信号 $G_{el}(i)$ 是L电平,控制信号 $G_{cmp}(i)$ 、 $G_{orst}(i)$ 是H电平。

[0131] 因此,如图14所示,在 i 行($3j-2$)列的像素电路110中,晶体管124导通,而晶体管122、123、125截止。因此,晶体管121向OLED130供给与栅极-源极间的电压 V_{gs} 对应的电流

Ids。

[0132] 如后所述,在第2实施方式中,发光期间的电压 V_{gs} 是根据数据信号的电位从晶体管121的阈值电压进行电平移位后的值。因此,在补偿了晶体管121的阈值电压的状态下向OLED130供给与灰度等级对应的电流。

[0133] <初始化期间>

[0134] 到达第*i*行的扫描期间,首先开始(a)的初始化期间。在初始化期间,与发光期间相比,控制信号 $Ge1(i)$ 变化为H电平,控制信号 $Gorst(i)$ 变化为L电平。

[0135] 因此,如图15所示,在*i*行($3j-2$)列的像素电路110中,晶体管124截止,而晶体管125导通。由此,对OLED130供给的电流的路径被切断,并且OLED130的阳极被复位为电位 $Vorst$ 。

[0136] 如上所述,由于OLED130是利用阳极与阴极来夹持有机EL层的构成,所以如图中用虚线所示,实际上在阳极-阴极之间并联寄生了电容 $Coled$ 。当在发光期间电流流过OLED130时,该OLED130的阳极-阴极间的两端电压由该电容 $Coled$ 保持,但该保持电压因晶体管125的导通而被复位。因此,在第2实施方式中,当在之后的发光期间中电流再次流过OLED130时,难以受到由该电容 $Coled$ 保持的电压的影响。

[0137] 详细而言,例如当从高亮度的显示状态转变为低亮度的显示状态时,若是未复位的构成,则由于保持亮度较高(大电流流过)时的高电压,所以接下来即使想要流出小电流,也会流动过度的电流,不能够成为低亮度的显示状态。与此相对,在第2实施方式中,由于因晶体管125的导通而使OLED130的阳极的电位被复位,所以可提高低亮度侧的再现性。

[0138] 其中,在第2实施方式中,电位 $Vorst$ 被设定为该电位 $Vorst$ 与共用电极118的电位 Vct 之差低于OLED130的发光阈值电压。因此,在初始化期间(接下来进行说明的补偿期间以及写入期间),OLED130是截止(非发光)状态。

[0139] 另一方面,在初始化期间,由于控制信号/ $Gini$ 成为L电平,控制信号 $Gref$ 成为H电平,所以如图15所示,在电平移位电路40中,晶体管45、43分别导通。因此,作为保持电容44的一端的数据线14被初始化为电位 $Vini$,作为保持电容44的另一端的节点h被初始化为电位 $Vref$ 。

[0140] 在第2实施方式中,电位 $Vini$ 被设定为 $(V_{el}-Vini)$ 比晶体管121的阈值电压 $|V_{th}|$ 大。其中,由于晶体管121是P沟道型,所以以源极节点的电位为基准的阈值电压 V_{th} 为负。鉴于此,为了防止在高低关系的说明中产生混乱,用绝对值的 $|V_{th}|$ 来表示阈值电压,以大小关系规定阈值电压。

[0141] 另外,在第2实施方式中,电位 $Vref$ 被设定为相对于数据信号 $Vd(1) \sim Vd(n)$ 能取得的电位,比在之后的写入期间节点h的电位上升变化那样的值、例如最低值 $Vmin$ 低。

[0142] <补偿期间>

[0143] 在第*i*行的扫描期间,接下来成为(c)的补偿期间。在补偿期间中,与初始化期间相比,扫描信号 $Gwr(i)$ 以及控制信号 $Gcmp(i)$ 成为L电平。另一方面,在补偿期间,以控制信号 $Gref$ 被维持为H电平的状态,控制信号/ $Gini$ 成为H电平。

[0144] 因此,如图16所示,在电平移位电路40中,通过在晶体管43导通的状态下晶体管45截止,使得节点h被固定为电位 $Vref$ 。另一方面,由于在*i*行($3j-2$)列的像素电路110中通过晶体管122导通而使栅极节点g与数据线14电连接,所以在补偿期间的开始之初栅极节点g

成为电位 V_{ini} 。

[0145] 由于在补偿期间,晶体管123导通,所以晶体管121成为二极管连接。因此,在晶体管121中流过漏极电流,对栅极节点g以及数据线14进行充电。详细而言,电流以供电线116→晶体管121→晶体管123→晶体管第122→ $(3j-2)$ 列的数据线14这一路径流动。因此,因晶体管121的导通而处于相互连接状态的数据线14以及栅极节点g从电位 V_{ini} 开始上升。

[0146] 但是,由于在上述路径中流动的电流随着栅极节点g接近于电位 $(V_{el}-|V_{th}|)$ 而变得难以流动,所以在到补偿期间的结束之前,数据线14以及栅极节点g以电位 $(V_{el}-|V_{th}|)$ 饱和。因此,在到补偿期间的结束之前,保持电容132保持晶体管121的阈值电压 $|V_{th}|$ 。

[0147] <写入期间>

[0148] 若补偿期间结束,则由于控制信号 $G_{cmp}(i)$ 成为H电平,所以晶体管121的二极管连接被解除,另一方面,由于控制信号 G_{ref} 成为L电平,所以晶体管43截止。因此,虽然从第 $(3j-2)$ 列的数据线14到i行 $(3j-2)$ 列的像素电路110中的栅极节点g为止的路径成为浮置状态,但该路径中的电位被保持电容50、132维持为 $(V_{el}-|V_{th}|)$ 。

[0149] 在第i行的写入期间中,如果以第j组来说,则控制电路5按顺序将数据信号 $V_d(j)$ 切换为与i行 $(3j-2)$ 列、i行 $(3j-1)$ 列、i行 $(3j)$ 列的像素的灰度等级对应的电位。另一方面,控制电路5配合数据信号的电位的切换,依次排他地使控制信号 $Se1(1)$ 、 $Se1(2)$ 、 $Se1(3)$ 成为H电平。虽然在图13中省略,但控制电路5还输出与控制信号 $Se1(1)$ 、 $Se1(2)$ 、 $Se1(3)$ 处于逻辑反转的关系的控制信号 $/Se1(1)$ 、 $/Se1(2)$ 、 $/Se1(3)$ 。由此,通过多路分配器30,在各组中传输门34分别以左端列、中央列、右端列的顺序导通。

[0150] 此处,当左端列的传输门34基于控制信号 $Se1(1)$ 、 $/Se1(1)$ 而导通时,如图17所示,作为保持电容44的另一端的节点h从补偿期间的电位 V_{ref} 变化为数据信号 $V_d(j)$ 的电位、即与i行 $(3j-2)$ 列的像素的灰度等级对应的电位 $(V_{ref}+\Delta V)$ 。

[0151] 另一方面,由于栅极节点g经由数据线14与保持电容44的一端连接,所以成为从补偿期间的电位 $(V_{el}-|V_{th}|)$ 向上升的方向移位了对节点h的电位变化量 ΔV 乘以电容比 $k1$ 而得到的值的值。

[0152] 因此,栅极节点g的电位成为从补偿期间的电位 $(V_{el}-|V_{th}|)$ 向上升方向移位了对节点h的电位变化量 ΔV 乘以电容比 $k1$ 而得到的值的值 $(V_{el}-|V_{th}|+k1 \cdot \Delta V)$ 。此时,若用绝对值表现晶体管121的电压 V_{gs} ,则成为从阈值电压 $|V_{th}|$ 减去栅极节点g的电位上升的移位量而得到的值 $(|V_{th}|-k1 \cdot \Delta V)$ 。

[0153] <发光期间>

[0154] 在第2实施方式中,在第i行的写入期间结束之后,间隔1个水平扫描期间的时间到达发光期间。在该发光期间,如上所述,由于控制信号 $G_{el}(i)$ 成为L电平,所以在i行 $(3j-2)$ 列的像素电路110中,晶体管124导通。由于栅极-源极间的电压 V_{gs} 是 $(|V_{th}|-k1 \cdot \Delta V)$,所以如前面的图14所示,在补偿了晶体管121的阈值电压的状态下对OLED130供给与灰度等级对应的电流。

[0155] 在第i行的扫描期间,也在第 $(3j-2)$ 列的像素电路110以外的第i行的其他像素电路110中时间上并行地执行这样的动作。并且,实际上在1帧的期间中以第1、第2、第3、…、第 $(m-1)$ 、第m行的顺序执行这样的第i行的动作,并且按每个帧重复。

[0156] 根据第2实施方式,由于与第1实施方式相同,栅极节点g的电位范围 ΔV_{gate} 相对

于数据信号的电位范围 ΔV_{data} 被缩小,所以即使不以高精度刻画数据信号,也能够向晶体管121的栅极—源极间施加反映了灰度等级的电压。因此,即使在微小的像素电路110中流过OLED130的微小电流相对于晶体管121的栅极—源极间的电压 V_{gs} 相对大幅变化的情况下,也能够精确地控制对OLED130供给的电流。

[0157] 而且,根据第2实施方式,由于能够确保比扫描期间长的期间,例如第2实施方式中的2个水平扫描期间,作为使晶体管125导通的期间、即OLED130的复位期间,所以能够对在发光期间被OLED130的寄生电容保持的电压充分初始化。

[0158] 另外,根据第2实施方式,通过晶体管121对OLED130供给的电流 I_{ds} 可抵消阈值电压的影响。因此,根据第2实施方式,由于即使晶体管121的阈值电压按每个像素电路110有偏差,该偏差也会被补偿,向OLED130供给与灰度等级对应的电流,所以可抑制损害显示画面的一致性那样的显示不均的产生,结果能够进行高品位的显示。

[0159] 参照图18,对该抵消进行说明。如该图所示,晶体管121为了对向OLED130供给的微小电流进行控制而在弱反转区域(亚阈值区域)动作。

[0160] 图中,A表示阈值电压 $|V_{th}|$ 较大的晶体管,B表示阈值电压 $|V_{th}|$ 较小的晶体管。其中,在图18中,栅极—源极间的电压 V_{gs} 是实线所表示的特性与电位 V_{el} 之差。另外,在图18中,以从源极朝向漏极的方向为正(上)的对数表示了纵刻度的电流。

[0161] 在补偿期间,栅极节点g从电位 V_{ini} 变为电位 $(V_{el} - |V_{th}|)$ 。因此,阈值电压 $|V_{th}|$ 较大的晶体管A的动作点从S向Aa移动,而阈值电压 $|V_{th}|$ 较小的晶体管B的动作点从S向Ba移动。

[0162] 接下来,在向2个晶体管所属的像素电路110输入的数据信号的电位相同的情况下,即在指定了相同的灰度等级的情况下,在写入期间来自动作点Aa、Ba的电位移位量都是相同的 $k_1 \cdot \Delta V$ 。因此,晶体管A的动作点从Aa向Ab移动,晶体管B的动作点从Ba向Bb移动,对于电位移位后的动作点处的电流而言,晶体管A、B都几乎以相同的 I_{ds} 一致。

[0163] <第3实施方式>

[0164] 在第2实施方式中,构成为通过多路分配器30直接向各列的保持电容44的另一端、即节点h供给数据信号。因此,在各行的扫描期间,由于从控制电路5供给数据信号的期间等于写入期间,所以时间上的制约较大。

[0165] 鉴于此,接下来对能够缓和这样的时间上制约的第3实施方式进行说明。其中,以下为了避免说明的重复,以与第2实施方式不同的部分为中心进行说明。

[0166] 图19是表示第3实施方式所涉及的电光学装置10的构成的图。

[0167] 该图所示的第3实施方式与图11所示的第2实施方式的不同点主要在于:在电平移位电路40的各列设置了保持电容41以及传输门42。

[0168] 详细而言,在各列中,传输门42电夹设在传输门34的输出端与保持电容44的另一端之间。即,传输门42的输入端与传输门34的输出端连接,传输门42的输出端与保持电容44的另一端连接。

[0169] 其中,在从控制电路5供给的控制信号 G_{cp1} 是H电平时(控制信号 G_{cp1} 是L电平时),各列的传输门42一齐导通。

[0170] 另外,在各列中,保持电容41的一端与传输门34的输出端(传输门42的输入端)连接,保持电容41的另一端共同接地为固定电位、例如电位 V_{ss} 。虽然在图19中省略,但将保持

电容41的电容设为Crf2。

[0171] <第3实施方式的动作>

[0172] 参照图20,对第3实施方式所涉及的电光学装置10的动作进行说明。图20是用于说明第3实施方式中的动作的时间图。

[0173] 如该图所示,扫描信号Gwr(1)~Gwr(m)依次被切换为L电平,在1帧的期间中,按每1个水平扫描期间(H)依次扫描第1~第m行的扫描线12这一点与第2实施方式相同。另外,在第3实施方式中,第i行的扫描期间成为(b)所示的初始化期间、(c)所示的补偿期间、和(d)所示的写入期间的顺序这一点也与第2实施方式相同。此外,在第3实施方式中,(d)的写入期间是从控制信号Gcpl从L变为H电平时(控制信号/Gcpl成为L电平时)到扫描信号从L变为H电平时为止的期间。

[0174] 在第3实施方式中,也与第2实施方式相同,如果以时间的顺序来说,成为(发光期间)→初始化期间→补偿期间→写入期间→(发光期间)这一周期的反复。但是,在第3实施方式中,与第2实施方式相比,并不是数据信号的供给期间等于写入期间,而是数据信号的供给比写入期间领先这一点不同。详细而言,在第3实施方式中,能够遍及(a)的初始化期间与(b)的补偿期间来供给数据信号,这一点与第2实施方式不同。

[0175] <发光期间>

[0176] 在第3实施方式中,如图20所示,在第i行的发光期间中扫描信号Gwr(i)是H电平,另外,控制信号Gel(i)是L电平,控制信号Gcmp(i)、Gorst(i)是H电平。

[0177] 因此,如图21所示,在i行(3j-2)列的像素电路110中,由于晶体管124导通,而晶体管122、123、125截止,所以该像素电路110中的动作基本与第2实施方式相同。即,晶体管121向OLED130供给与栅极-源极间的电压Vgs对应的电流Ids。

[0178] <初始化期间>

[0179] 到达第i行的扫描期间,首先开始(b)的初始化期间。

[0180] 在第3实施方式中,在初始化期间,与发光期间相比,控制信号Gel(i)变化为H电平,控制信号Gorst(i)变化为L电平。

[0181] 因此,如图22所示,在i行(3j-2)列的像素电路110中,晶体管124截止,晶体管125导通。由此,由于向OLED130供给的电流的路径被切断,并且因晶体管124的导通而使OLED130的阳极被复位为电位Vorst,所以该像素电路110中的动作基本与第2实施方式相同。

[0182] 另一方面,在第3实施方式中,在初始化期间,控制信号/Gini成为L电平,控制信号Gref成为H电平,并且控制信号Gcpl成为L电平。因此,如图22所示,在电平移位电路40中,晶体管45、43分别导通,并且传输门42截止。因此,作为保持电容44的一端的数据线14被初始化为电位Vini,作为保持电容44的另一端的节点h被初始化为电位Vref。

[0183] 在第3实施方式中,与第2实施方式相同,电位Vref被设定为相对于数据信号Vd(1)~Vd(n)能取得的电位,在之后的写入期间节点h的电位上升变化那样的值。

[0184] 如上所述,在第3实施方式中,控制电路5遍及初始化期间以及补偿期间来供给数据信号。即,如果以第j组来说,控制电路5按顺序将数据信号Vd(j)切换为与i行(3j-2)列、i行(3j-1)列、i行(3j)列的像素的灰度等级对应的电位,另一方面,配合数据信号的电位的切换而依次排他地使控制信号Sel(1)、Sel(2)、Sel(3)成为H电平。由此,通过多路分配器

30,在各组中传输门34分别以左端列、中央列、右端列的顺序导通。

[0185] 此处,在初始化期间,当属于第j组的左端列的传输门34基于控制信号Se1(1)而导通时,如图22所示,由于数据信号Vd(j)被供给保持电容41的一端,所以该数据信号被保持电容41保持。

[0186] <补偿期间>

[0187] 在第i行的扫描期间,接下来成为(c)的补偿期间。在第3实施方式中,在补偿期间,与初始化期间相比,扫描信号Gwr(i)变化为L电平,控制信号Gcmp(i)变化为L电平。

[0188] 因此,如图23所示,在i行(3j-2)列的像素电路110中,晶体管122导通,栅极节点g与数据线14电连接,另一方面,因晶体管123的导通,晶体管121成为二极管连接。

[0189] 因此,由于电流以供电线116→晶体管121→晶体管123→晶体管122→第(3j-2)列的数据线14这一路径流动,所以栅极节点g从电位Vini开始上升,不久以 $(V_{el}-|V_{th}|)$ 饱和。因此,在第3实施方式中,在补偿期间的结束之前,保持电容132也对晶体管121的阈值电压 $|V_{th}|$ 进行保持。

[0190] 在第3实施方式中,由于在补偿期间,以控制信号Gref维持H电平的状态控制信号/Gini成为H电平,所以在电平移位电路40中,节点h被固定为电位Vref。

[0191] 另外,当在补偿期间,属于第j组的左端列的传输门34基于控制信号Se1(1)而导通时,如图23所示,数据信号Vd(j)被保持电容41保持。

[0192] 此外,当在初始化期间,属于第j组的左端列的传输门34已经基于控制信号Se1(1)而导通时,在补偿期间,该传输门34不导通,但保持电容41保持数据信号Vd(j)这一点没有改变。

[0193] 另外,若补偿期间结束,则由于控制信号Gcmp(i)成为H电平,所以晶体管121的二极管连接被解除。

[0194] 在第3实施方式中,由于在补偿期间结束之后到下一个写入期间开始为止的期间,控制信号Gref成为L电平,所以晶体管43截止。因此,虽然从第(3j-2)列的数据线14到i行(3j-2)列的像素电路110中的栅极节点g为止的路径成为浮置状态,但该路径的电位被保持电容50、132维持为 $(V_{el}-|V_{th}|)$ 。

[0195] <写入期间>

[0196] 在第3实施方式中,在写入期间,控制信号Gcpl成为H电平(控制信号/Gcpl成为L电平)。因此,如图24所示,由于在电平移位电路40中,传输门42导通,所以保持电容41所保持的数据信号被供给作为保持电容44的另一端的节点h。因此,节点h从补偿期间的电位Vref变化为电位 $(V_{ref}+\Delta V)$ 。

[0197] 另一方面,由于栅极节点g经由数据线14与保持电容44的一端连接,所以成为从补偿期间的电位 $(V_{el}-|V_{th}|)$ 向上升的方向移位了对节点h的电位变化量 ΔV 乘以电容比k2而得到的值的值。即,栅极节点g的电位成为从补偿期间的电位 $(V_{el}-|V_{th}|)$ 向上升方向移位了对节点h的电位变化量 ΔV 乘以电容比k2而得到的值的值 $(V_{el}-|V_{th}|+k_2 \cdot \Delta V)$ 。

[0198] 其中,电容比k2是Cdt、Crf1、Crf2的电容比。如上所述,忽略了保持电容132的电容Cpix。

[0199] 另外,在第3实施方式中,电位Vref被设定为相对于例如数据信号Vd(1)~Vd(n)能取得的电位,比在之后的写入期间节点h的电位上升变化那样的值、例如最低值Vmin低。

[0200] 另外,此时若将晶体管121的电压 V_{gs} 用绝对值表现,则成为从阈值电压 $|V_{th}|$ 减去了栅极节点g的电位上升的移位量而得到的值($|V_{th}| - k_2 \cdot \Delta V$)。

[0201] <发光期间>

[0202] 在第3实施方式中,在第i行的写入期间结束之后,间隔1个水平扫描期间的时间到达发光期间。在该发光期间,由于如上所述,控制信号 $Ge1(i)$ 成为L电平,所以在i行(3j-2)列的像素电路110中,晶体管124导通。

[0203] 栅极-源极间的电压 V_{gs} 是($|V_{th}| - k_2 \cdot \Delta V$),是根据数据信号的电位从晶体管121的阈值电压电平移位后的值。因此,如前面的图21所示,在补偿了晶体管121的阈值电压的状态下,向OLED130供给与灰度等级对应的电流。

[0204] 在第i行的扫描期间,也在第(3j-2)列的像素电路110以外的第i行的其他像素电路110中时间上并行地执行这样的动作。并且,实际上在1帧的期间按第1、第2、第3、…、第(m-1)、第m行的顺序执行这样的第i行的动作,并且按每个帧重复。

[0205] 根据第3实施方式,与第1实施方式、第2实施方式相同,即使在微小的像素电路110中流过OLED130的微小电流相对于晶体管121的栅极-源极间的电压 V_{gs} 相对大幅变化的情况下,也能够精确地控制对OLED130供给的电流。

[0206] 根据第3实施方式,除了与第2实施方式相同,能够在发光期间对由OLED130的寄生电容保持的电压充分进行初始化之外,即使晶体管121的阈值电压按每个像素电路110有偏差,也能抑制损害显示画面的一致性那样的显示不均的产生,结果能够进行高品位的显示。

[0207] 根据第3实施方式,使保持电容41对从控制电路5经由多路分配器30供给的数据信号进行保持的动作从初始化期间执行到补偿期间。因此,对在1个水平扫描期间应该执行的动作,能够缓和时间上的制约。

[0208] 例如,由于在补偿期间,随着栅极-源极间电压 V_{gs} 接近阈值电压,流经晶体管121的电流降低,所以将栅极节点g收敛为电位($V_{e1} - |V_{th}|$)为止需要时间,但在第3实施方式中,与第2实施方式相比,如图20所示,能够较长地确保补偿期间。因此,根据第3实施方式,与第2实施方式相比,能够精确地补偿晶体管121的阈值电压的偏差。

[0209] 另外,也能够使数据信号的供给动作低速化。

[0210] <应用/变形例>

[0211] 本发明并不限定为上述的实施方式、应用例等实施方式等,例如能够进行如下所述的各种变形。另外,对于如下所述的变形的方式,也能够适当地组合任意选择一个或者多个。

[0212] <控制电路>

[0213] 在实施方式中,供给数据信号的控制电路5与电光学装置10分开设置,但控制电路5也可以与扫描线驱动电路20、多路分配器30、电平移位电路40一起集成于硅基板。

[0214] <基板>

[0215] 在实施方式中,成为在硅基板上集成电光学装置10的构成,但也可以成为在其他的半导体基板上集成的构成。另外,也可以应用多晶硅工艺来在玻璃基板等上形成。总之,对像素电路110微细化,在晶体管121中漏极电流相对于栅极电压 V_{gs} 的变化以指数函数的方式大幅变化构成是有效的。

[0216] <多路分配器>

[0217] 在实施方式等中,采用了使数据线14按每3列为一组,并在各组中按顺序选择数据线14来供给数据信号的构成,但构成组的数据线数目也可以是“2”,还可以是“4”以上。

[0218] 另外,也可以是不分组、即不使用多路分配器30而按线顺序一齐向各列的数据线14供给数据信号的构成。此处,在第1实施方式中,当成为不使用多路分配器30而按线顺序一齐向各列的数据线14供给数据信号的构成时,作为保持电容44的另一端的节点h与数据信号输出电路(控制电路5)中的输出端连接。当数据信号输出电路的输出电阻较低时,由于在不输出数据信号的期间,节点h变为接地电平,所以能够将此用为初始电位。

[0219] <晶体管的沟道型>

[0220] 在上述的实施方式等中,将像素电路110中的晶体管121~125统一为P沟道型,但也可以统一为N沟道型。另外,也可以将P沟道型以及N沟道型适当地组合。

[0221] <其他>

[0222] 在实施方式等中,作为电光学元件,例示了作为发光元件的OLED,但例如只要是无机发光二极管、LED(Light Emitting Diode:发光二极管)等以与电流对应的亮度发光的元件即可。

[0223] <电子设备>

[0224] 接下来,对应用了实施方式等或应用例所涉及的电光学装置10的电子设备进行说明。电光学装置10适合像素为小尺寸、高精细的显示的用途。鉴于此,作为电子设备,以头戴式显示器为例进行说明。

[0225] 图25是表示头戴式显示器的外观的图,图26是表示其光学构成的图。

[0226] 首先,如图25所示,头戴式显示器300在外观上与一般的眼镜相同,具有眼镜腿310、鼻架320、镜片301L、301R。另外,如图26所示,头戴式显示器300在鼻架320附近的透镜301L、301R的里侧(图中下侧)设置有左眼用的电光学装置10L与右眼用的电光学装置10R。

[0227] 在图26中以成为左侧的方式配置了电光学装置10L的图像显示面。由此,电光学装置10L的显示图像经由光学透镜302L在图中向9点钟的方向射出。半透半反镜303L使电光学装置10L的显示图像向6点钟方向反射,另一方面,使从12点钟方向入射的光透过。

[0228] 以成为与电光学装置10L相反的右侧的方式配置了电光学装置10R的图像显示面。由此,电光学装置10R的显示图像经由光学透镜302R在图中向3点钟的方向射出。半透半反镜303R使电光学装置10R的显示图像向6点钟方向反射,另一方面,使从12点钟方向入射的光透过。

[0229] 在该构成中,头戴式显示器300的佩戴者能够以与外面的样子重叠的透过(see-through)状态观察电光学装置10L、10R的显示图像。

[0230] 另外,在该头戴式显示器300中,若使电光学装置10L显示伴有视差的两眼图像中的左眼用图像,使电光学装置10R显示右眼用图像,则能够使佩戴者感觉所显示的图像宛如具有纵深感和立体感(3D显示)。

[0231] 此外,除了头戴式显示器300之外,电光学装置10也能够应用于摄像机、透镜更换式的数码相机等中的电子式取景器。

[0232] 符号说明:10…电光学装置,12…扫描线,14…数据线,20…扫描线驱动电路,30…多路分配器,40…电平移位电路,41、44、50…保持电容,100…显示部,110…像素电路,116…供电线,118…共用电极,121~125…晶体管,130…OLED,132…保持电容,300…头戴

式显示器。

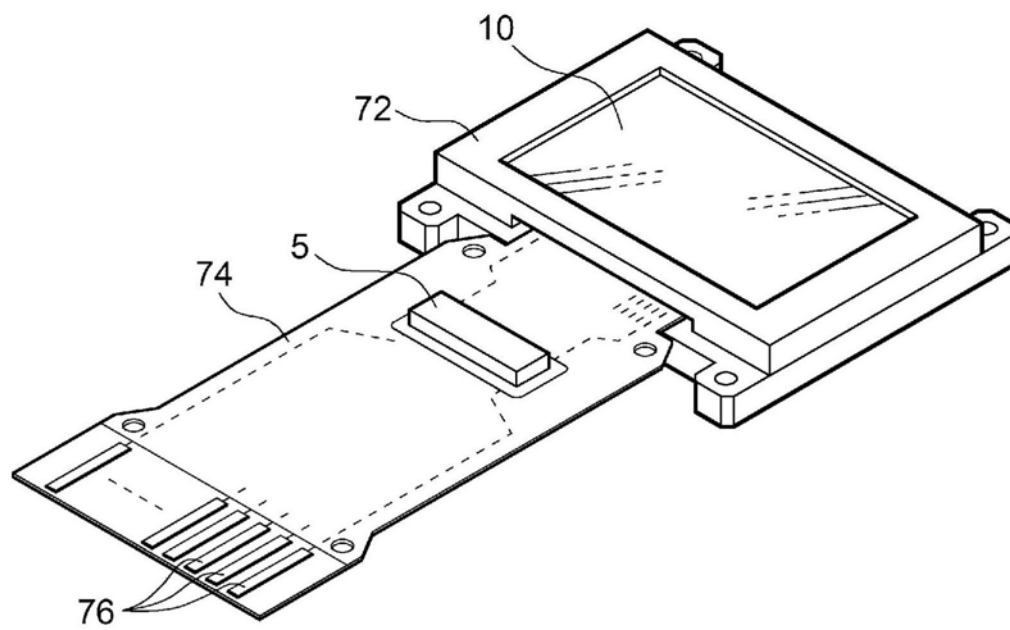


图1

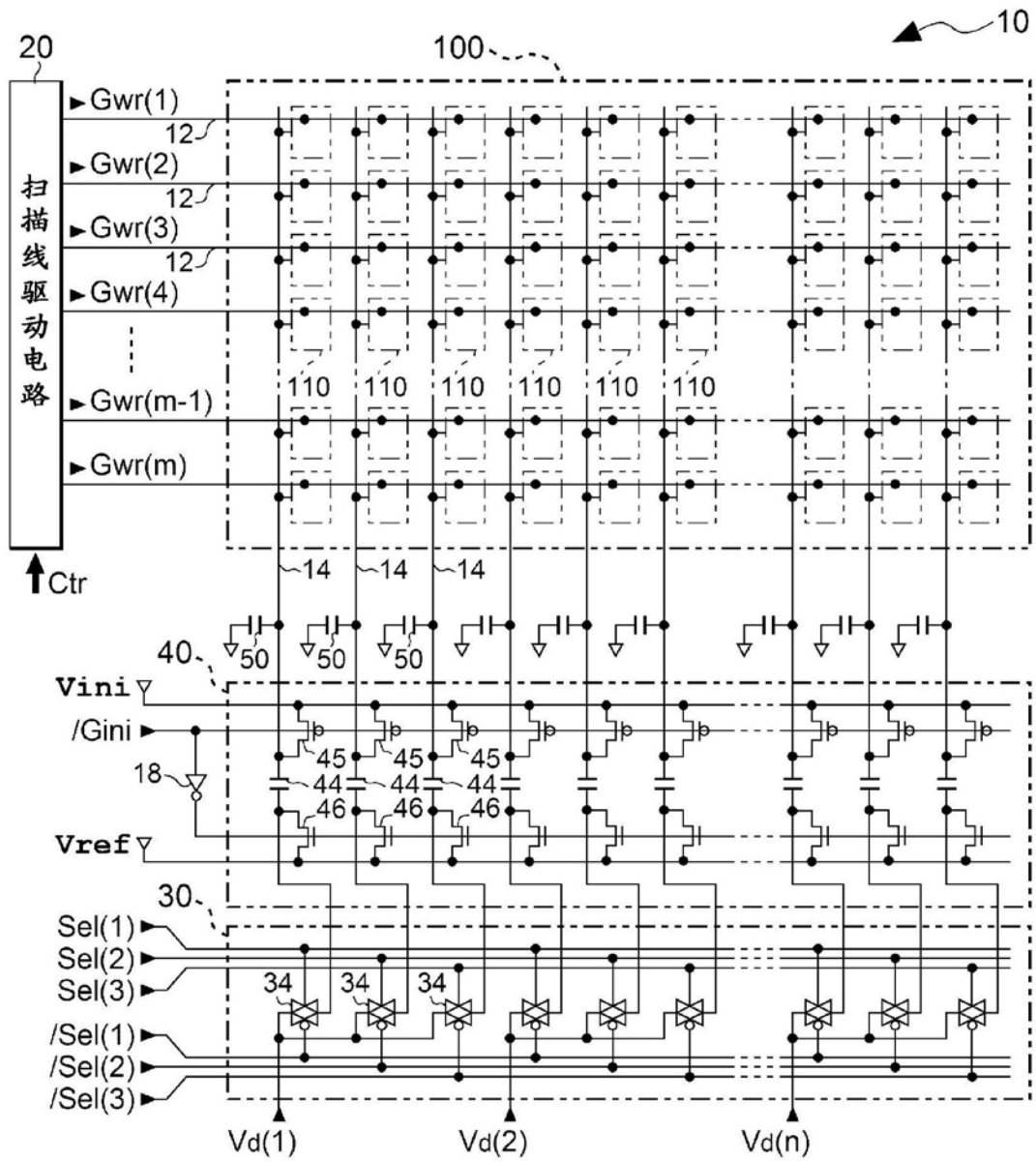


图2

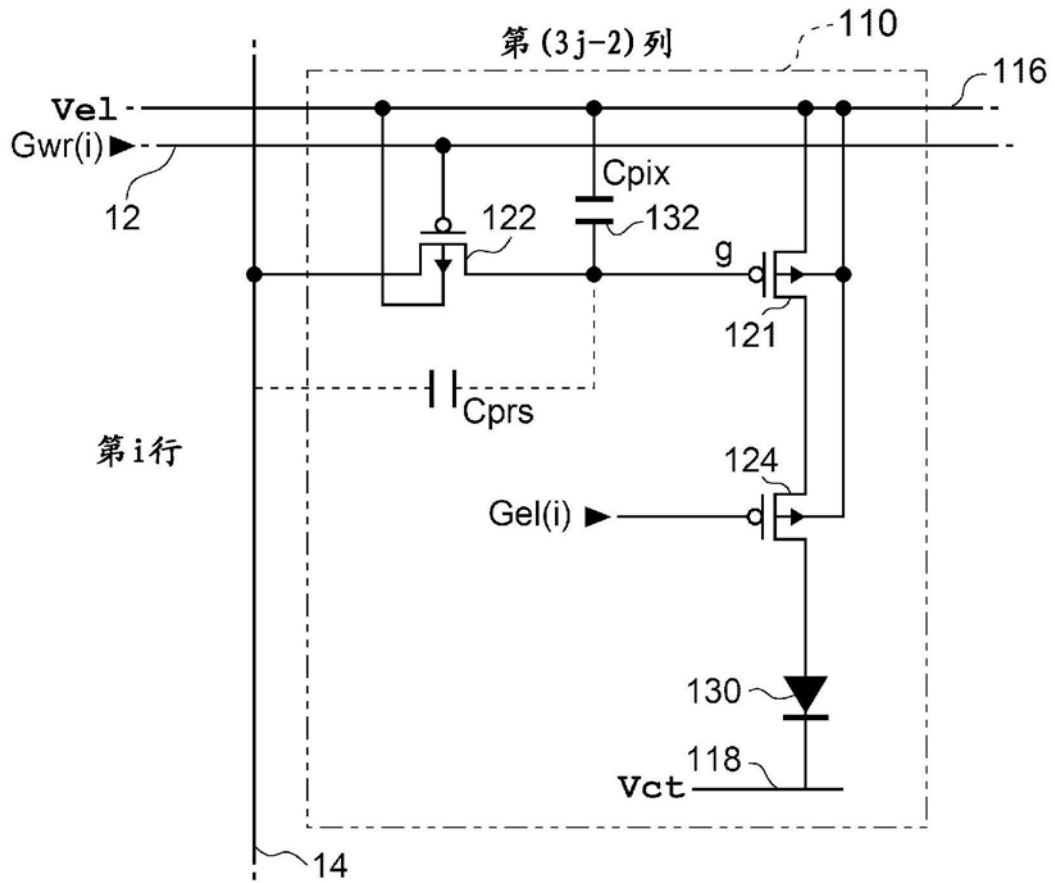


图3

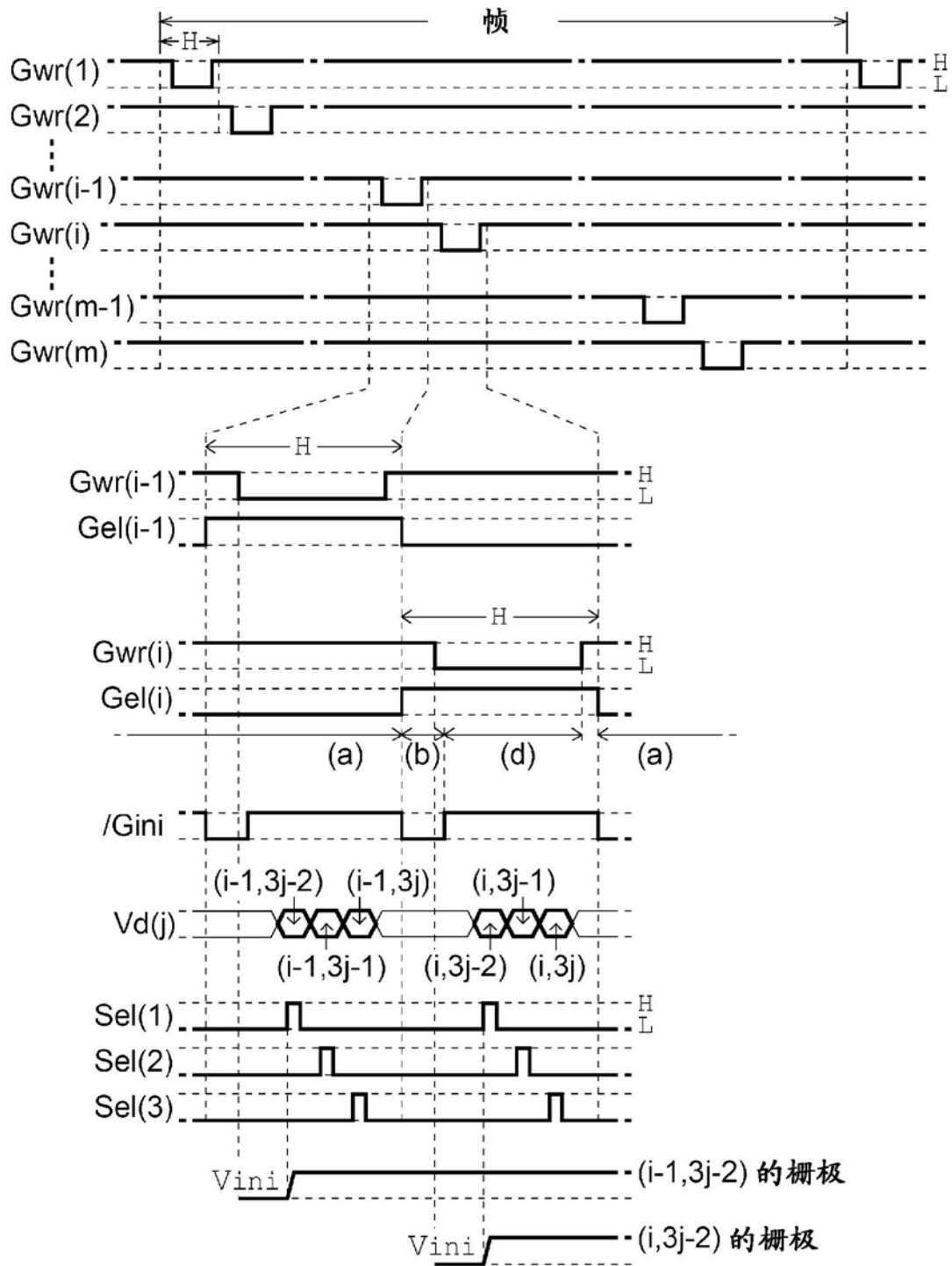


图4

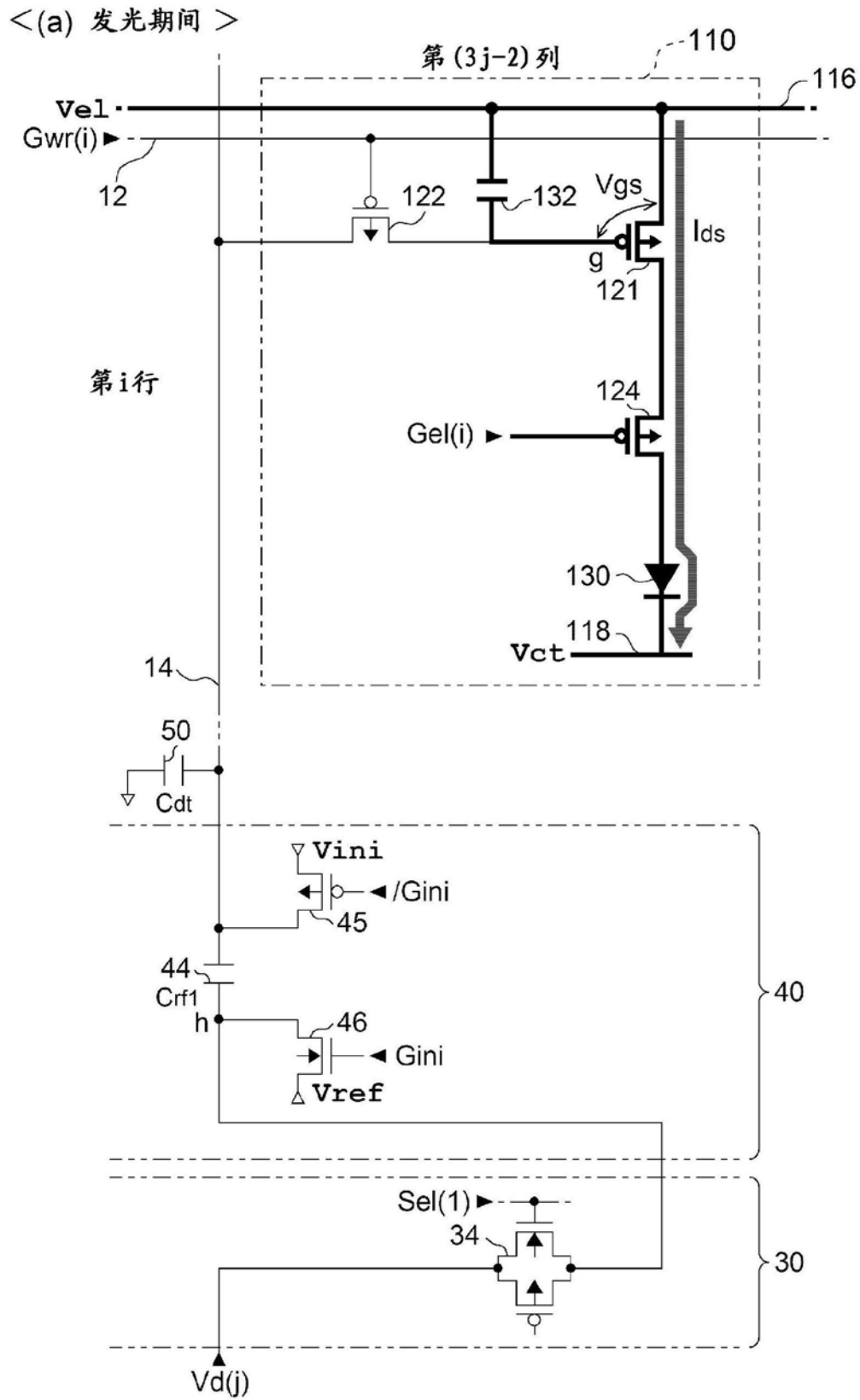


图5

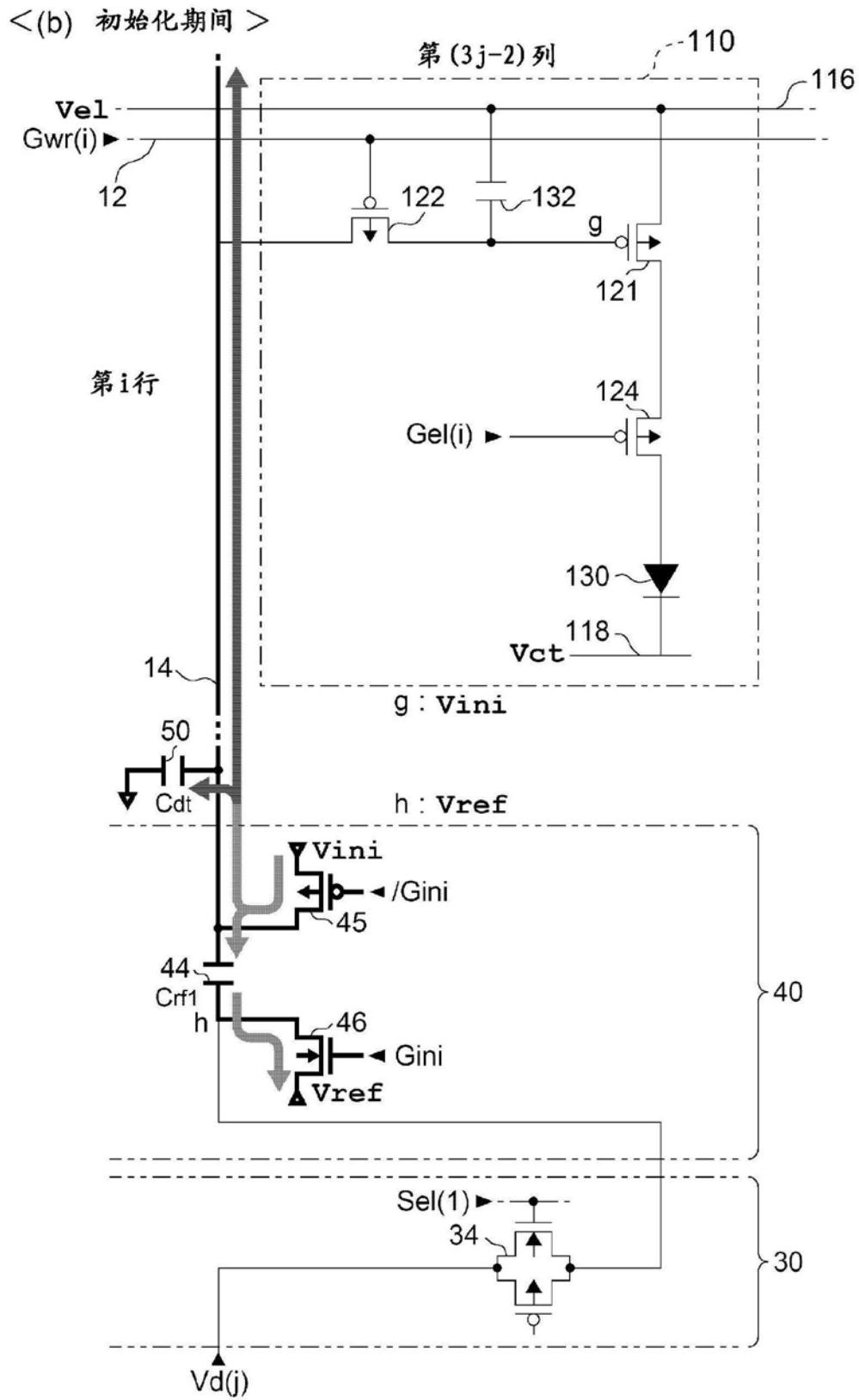


图6

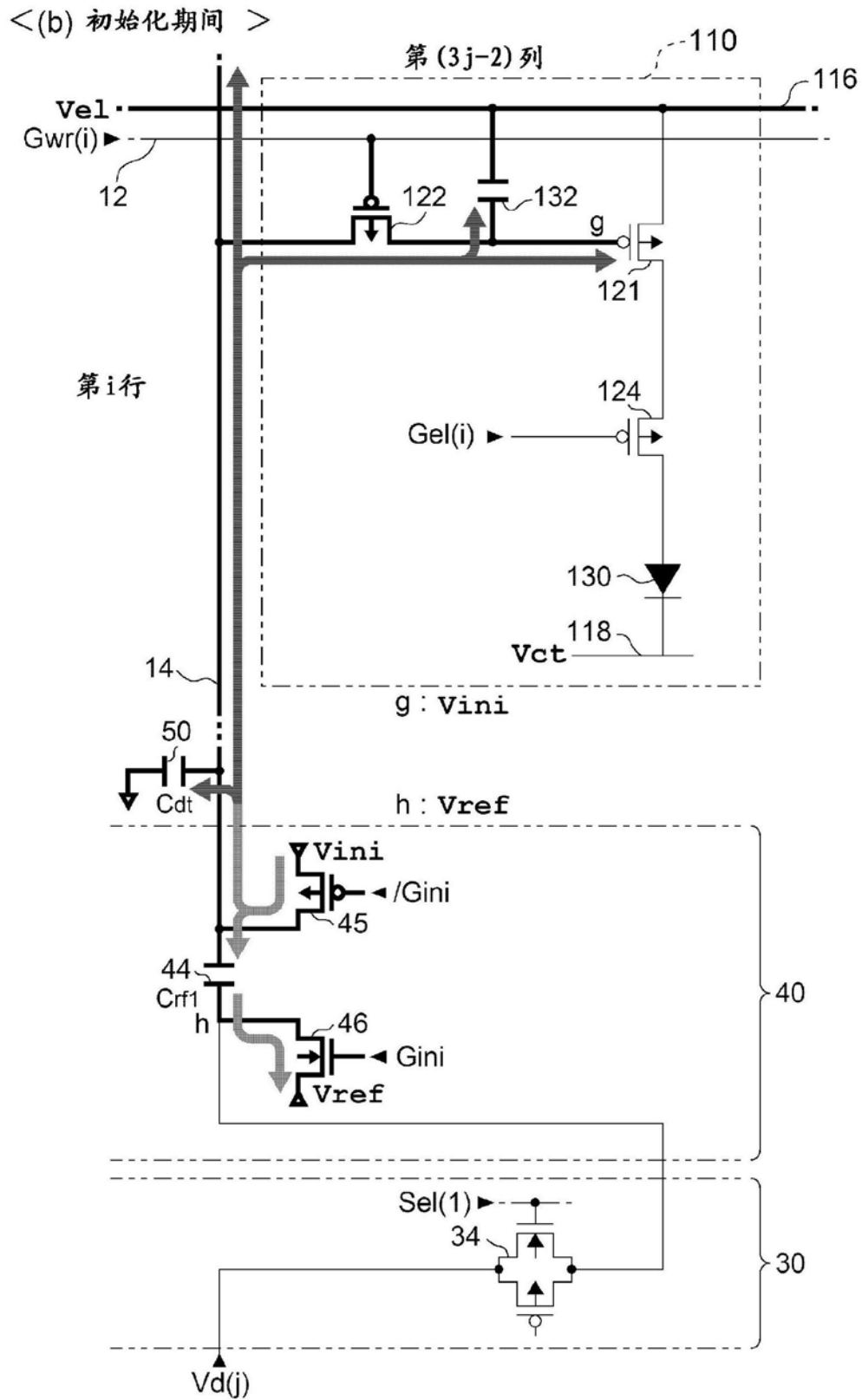


图7

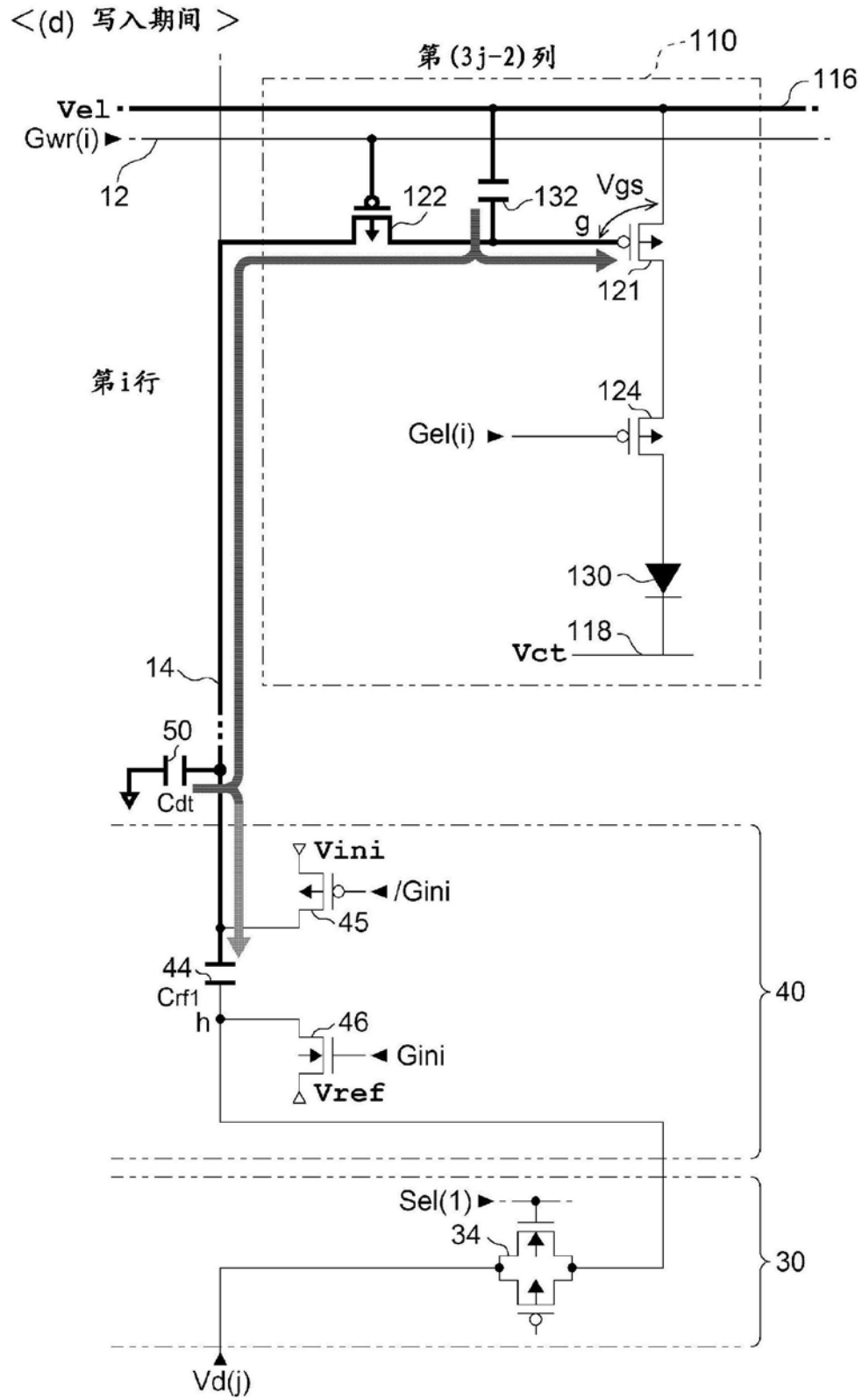


图8

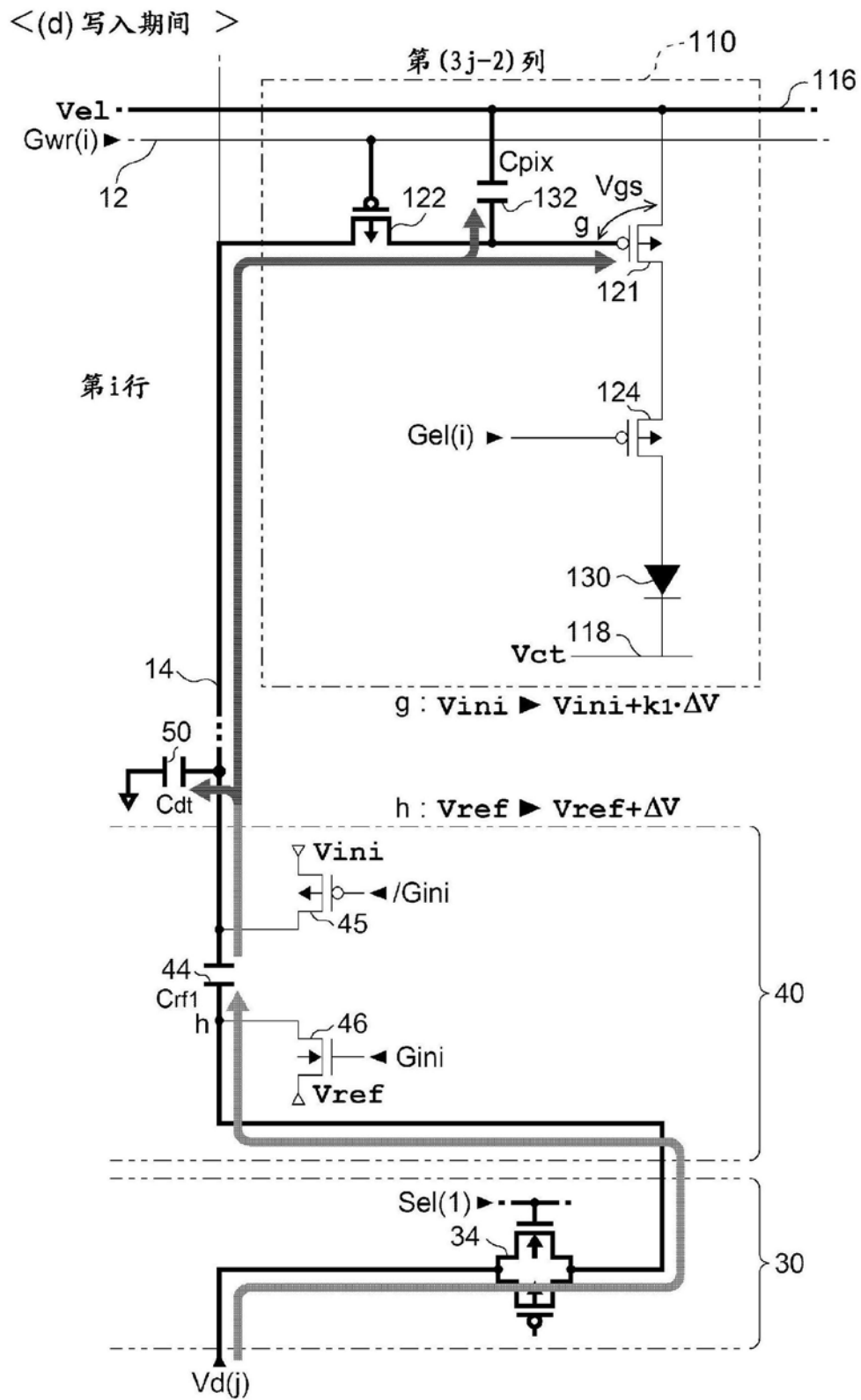


图9

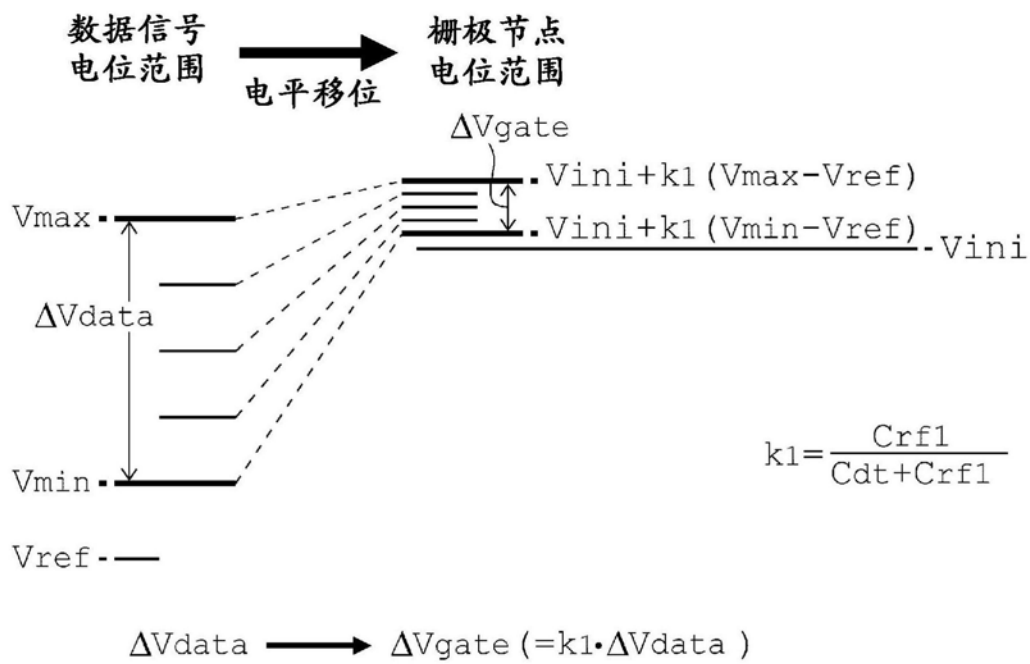


图10

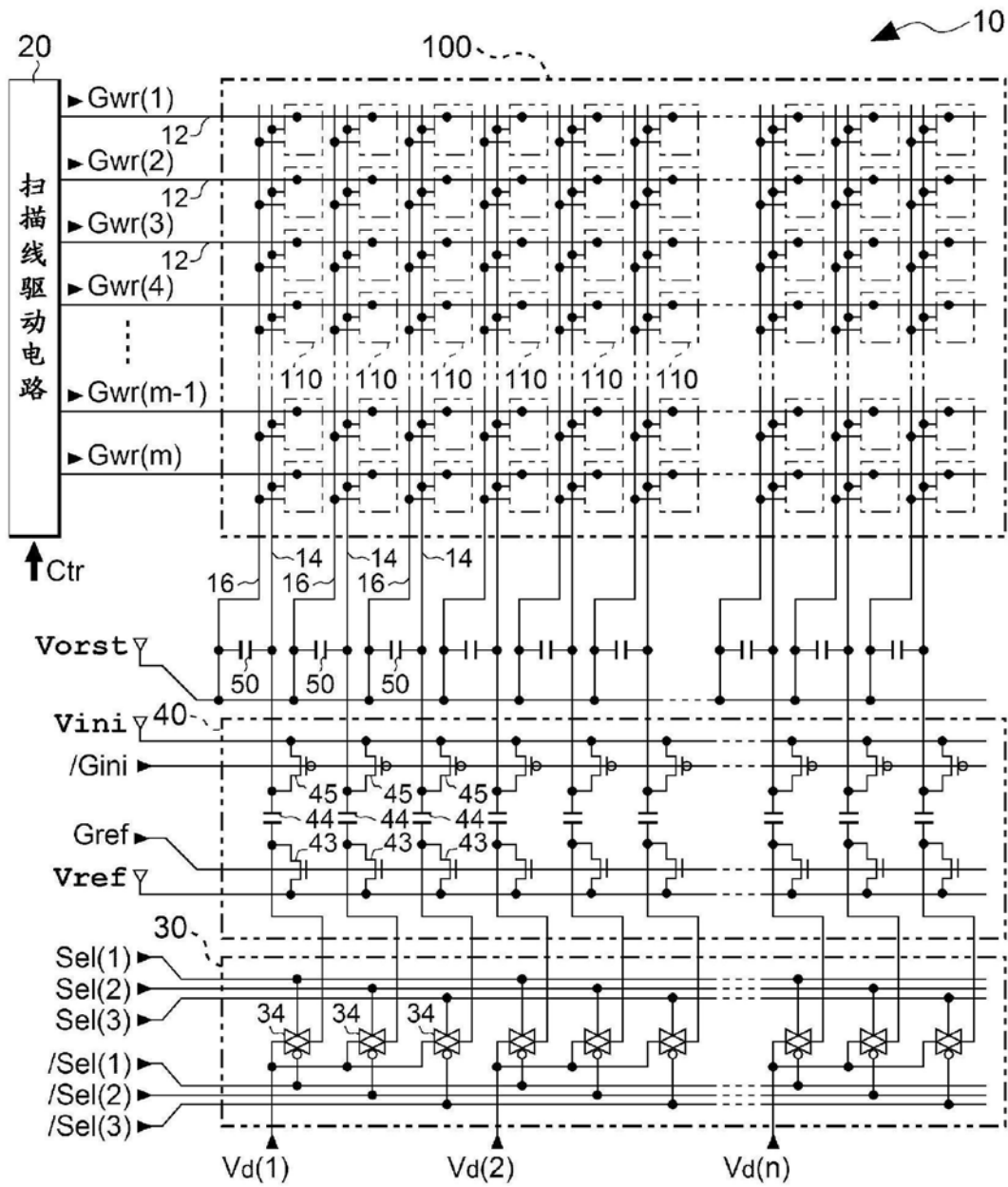


图11

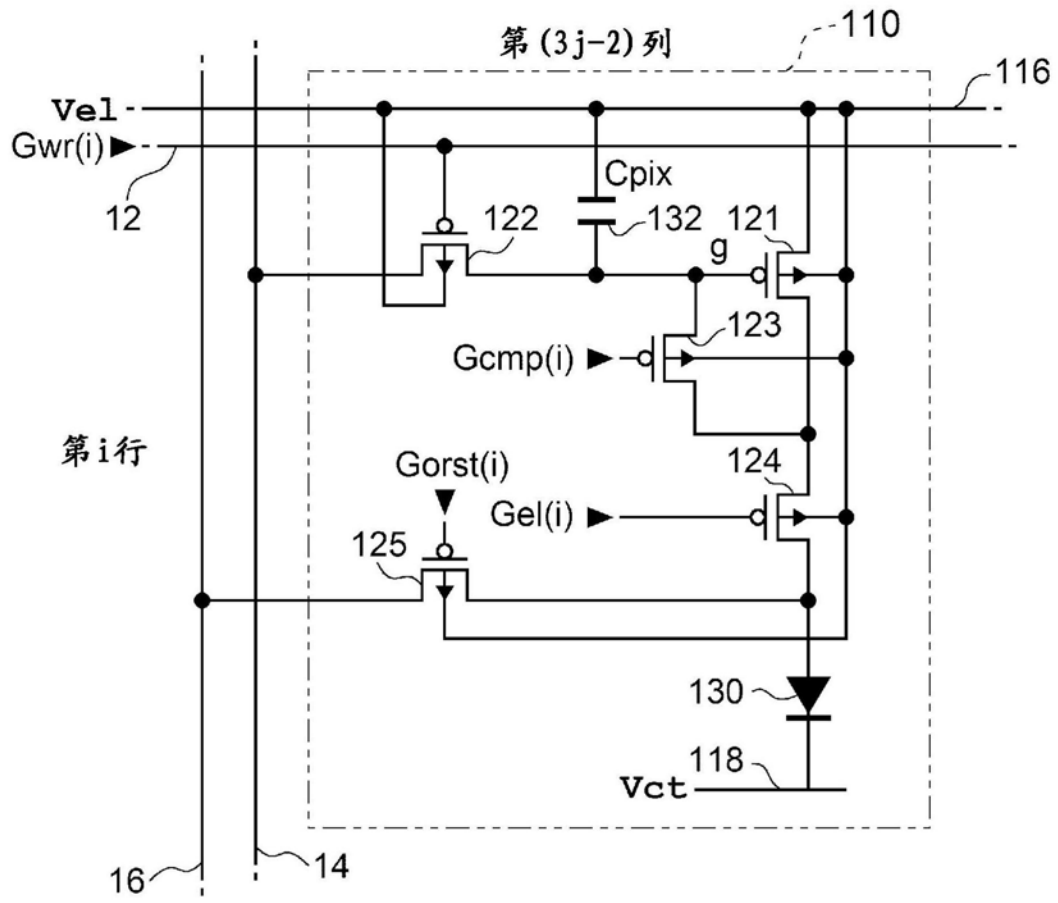


图12

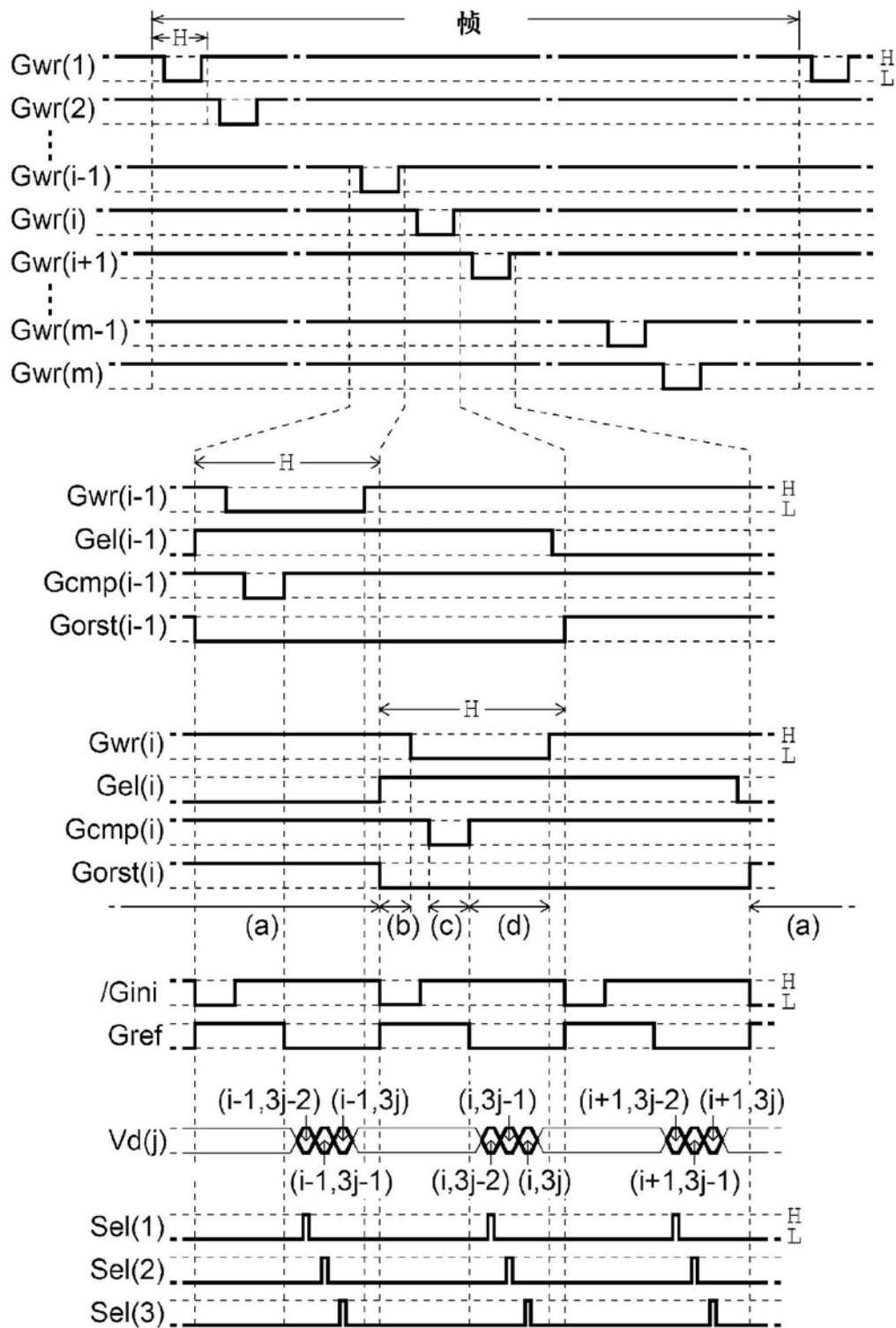


图13

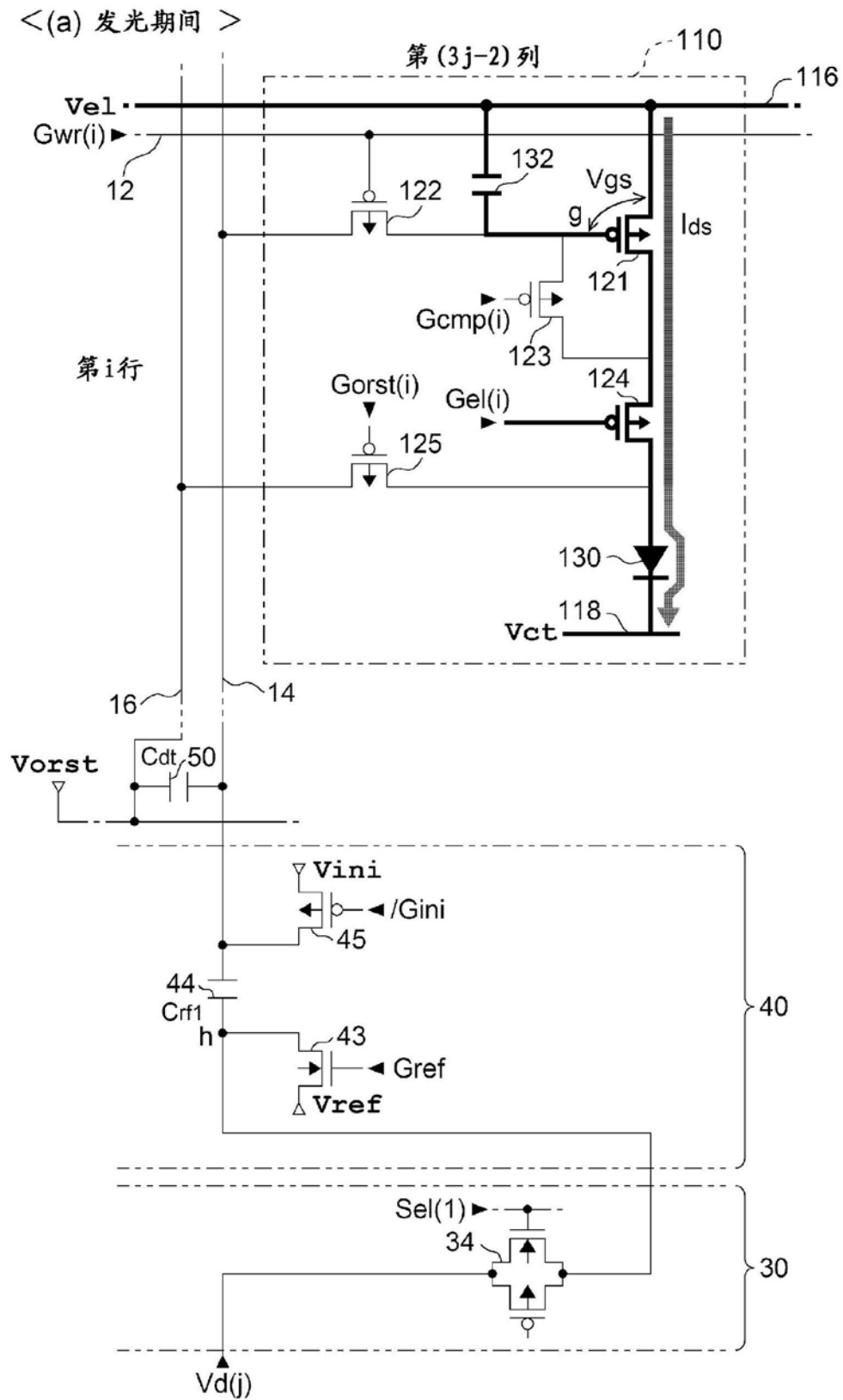


图14

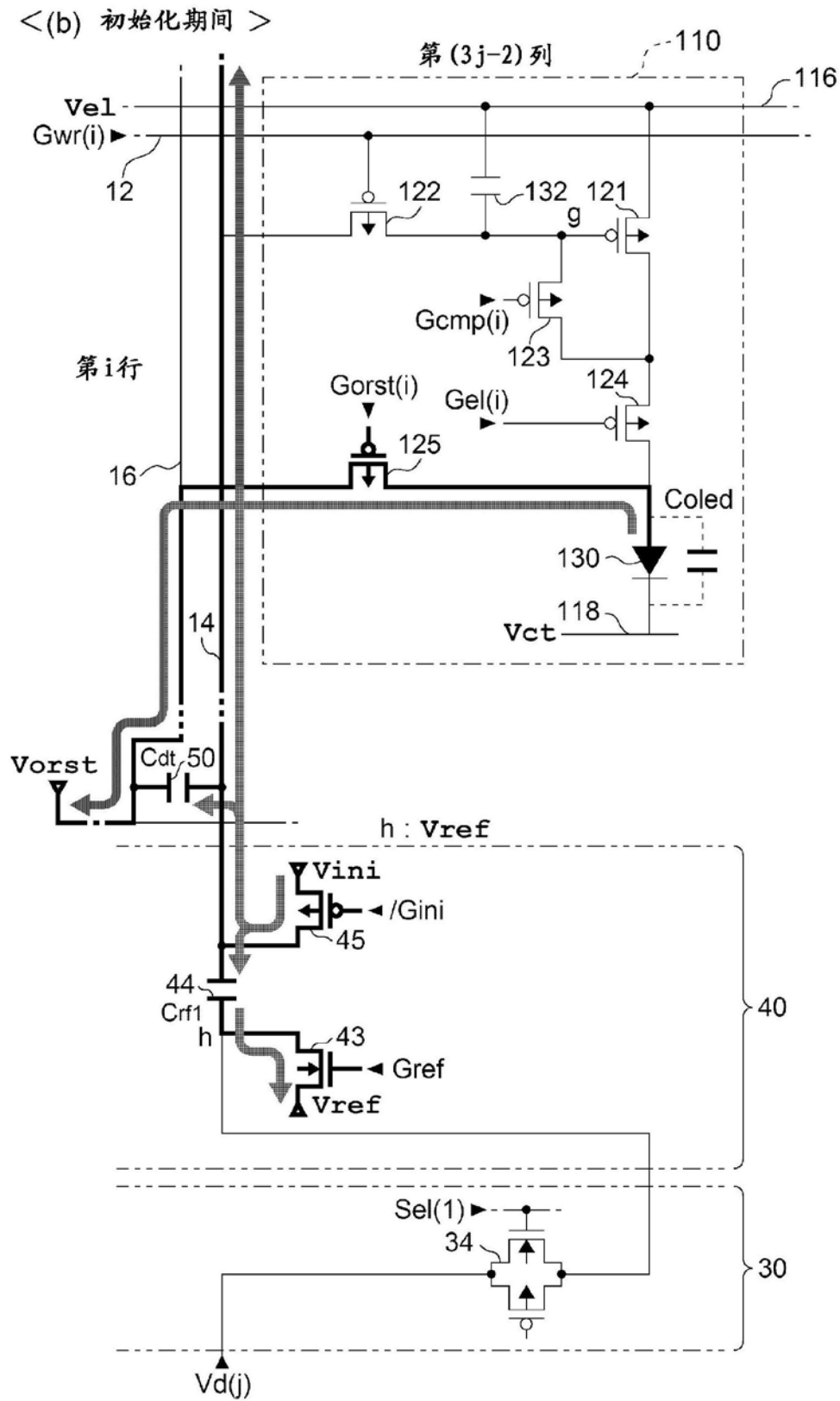


图15

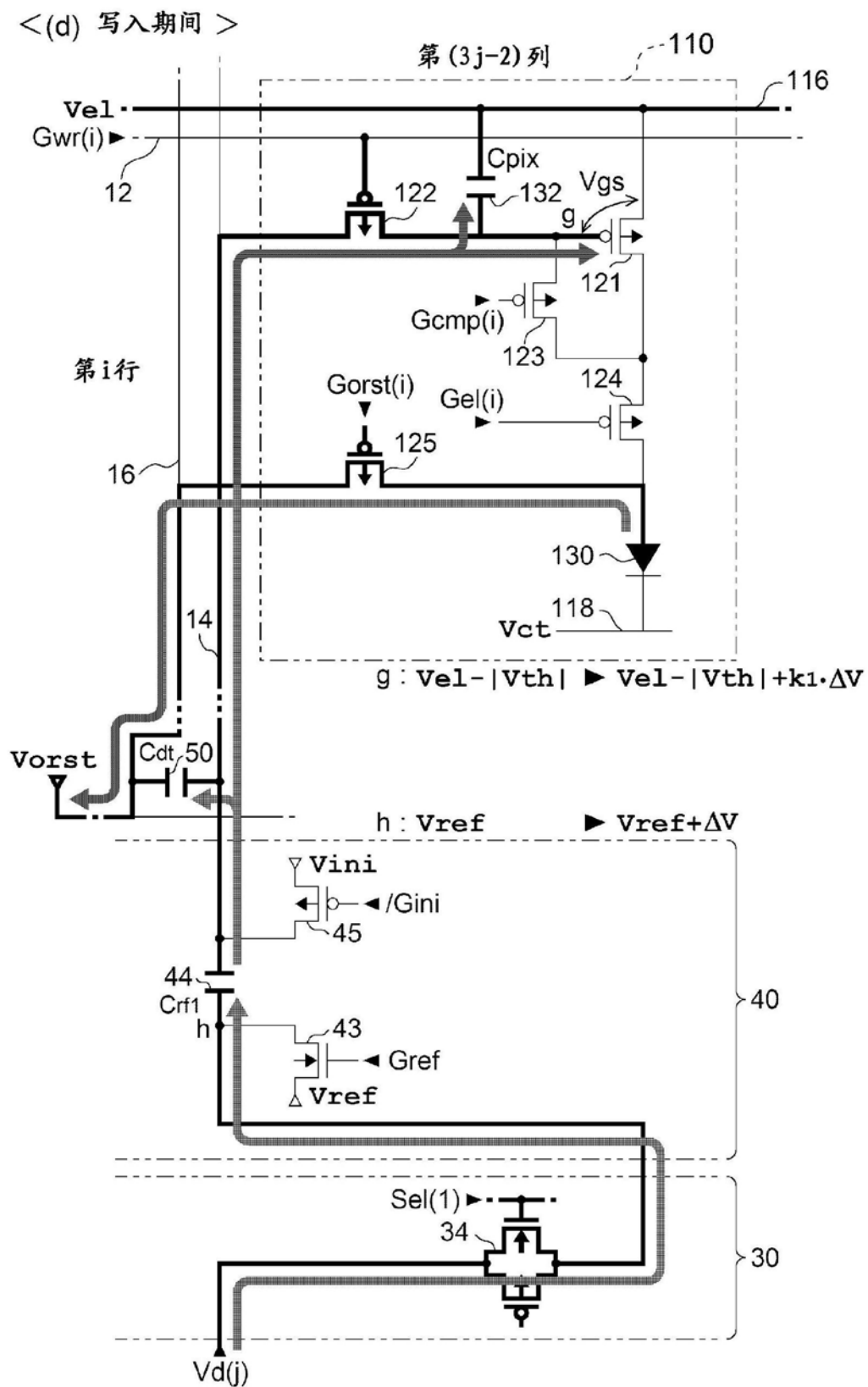


图17

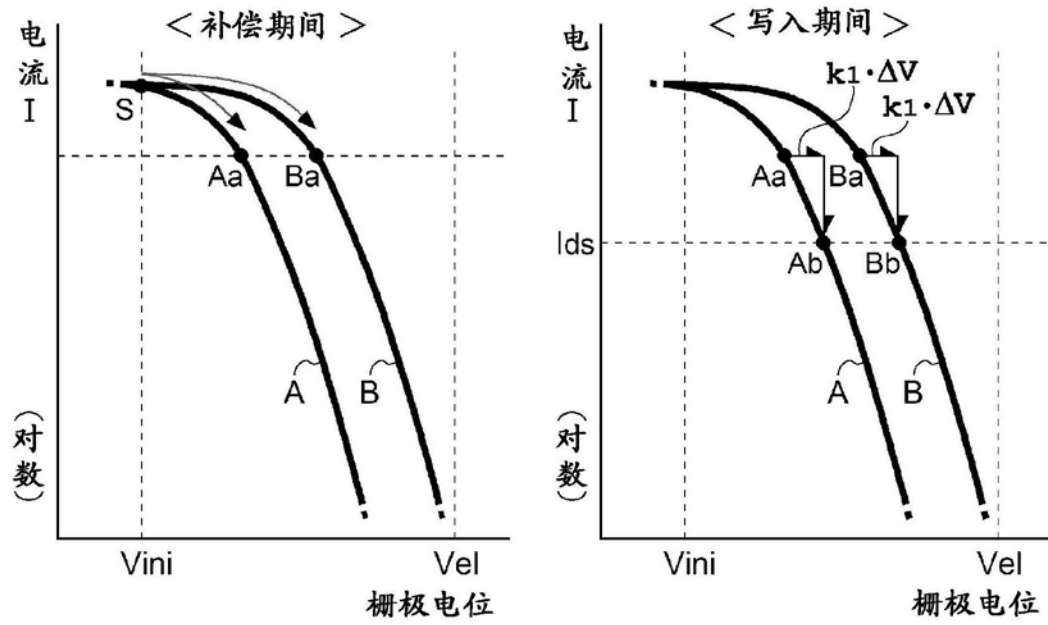


图18

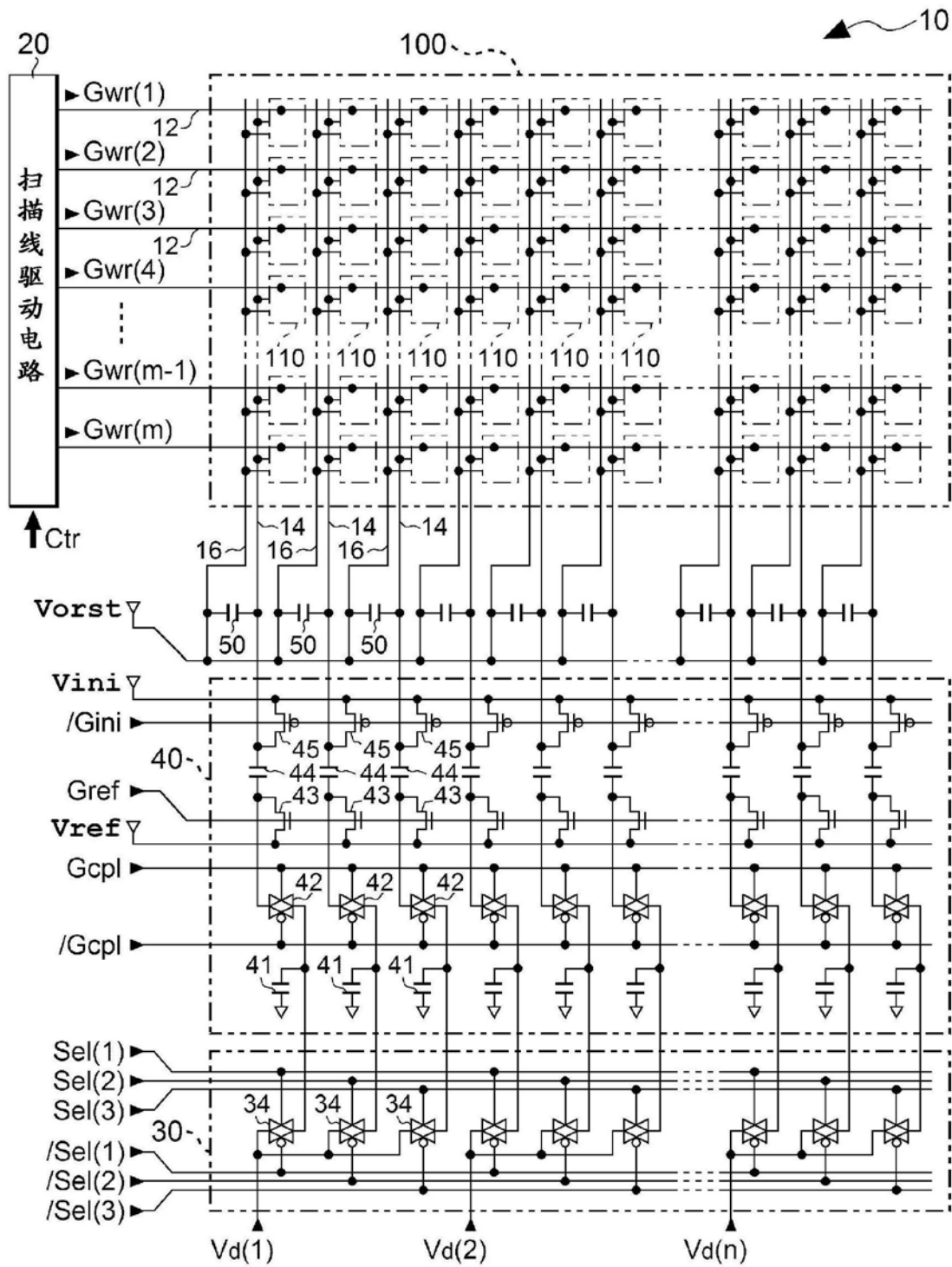


图19

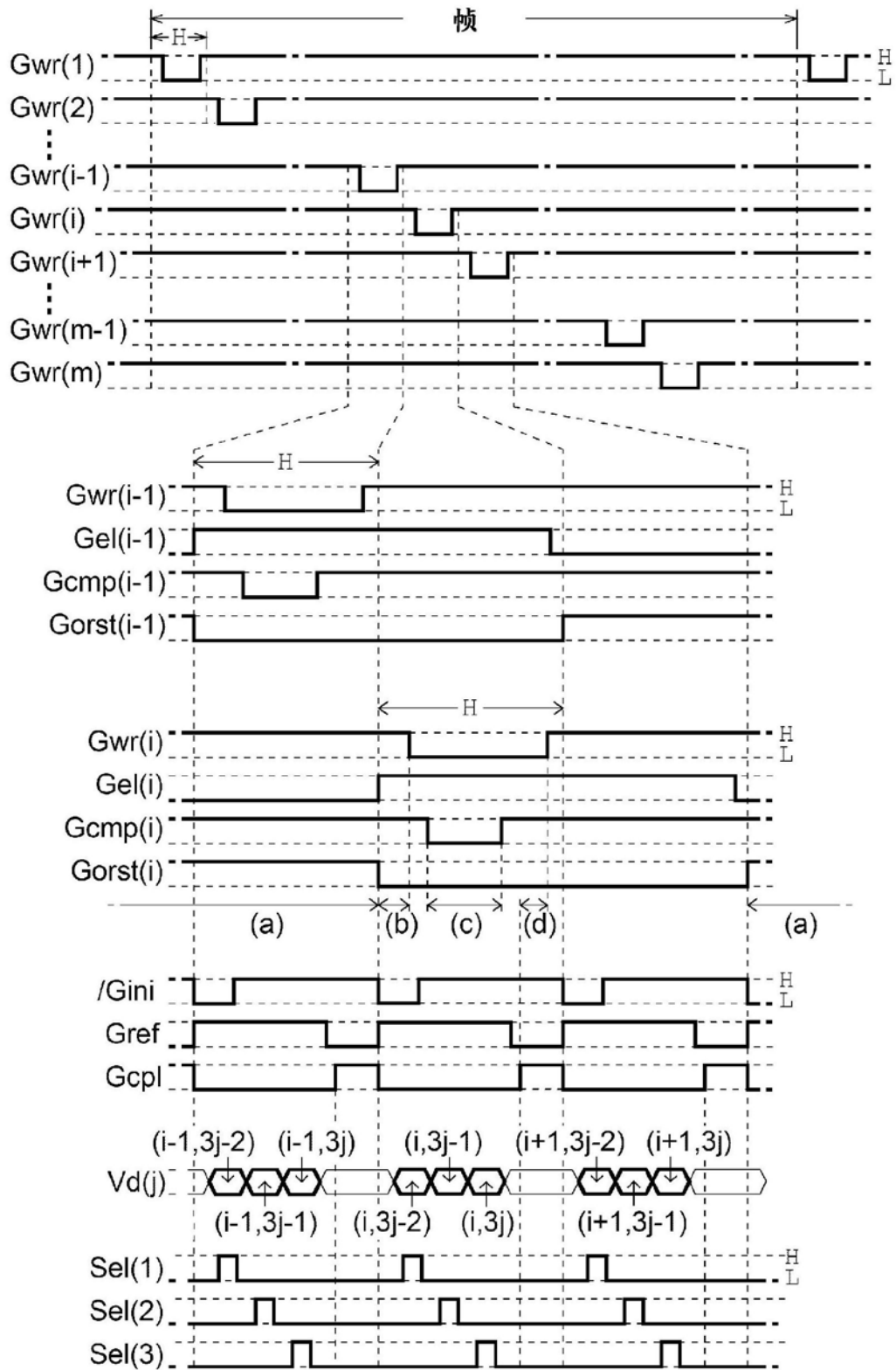
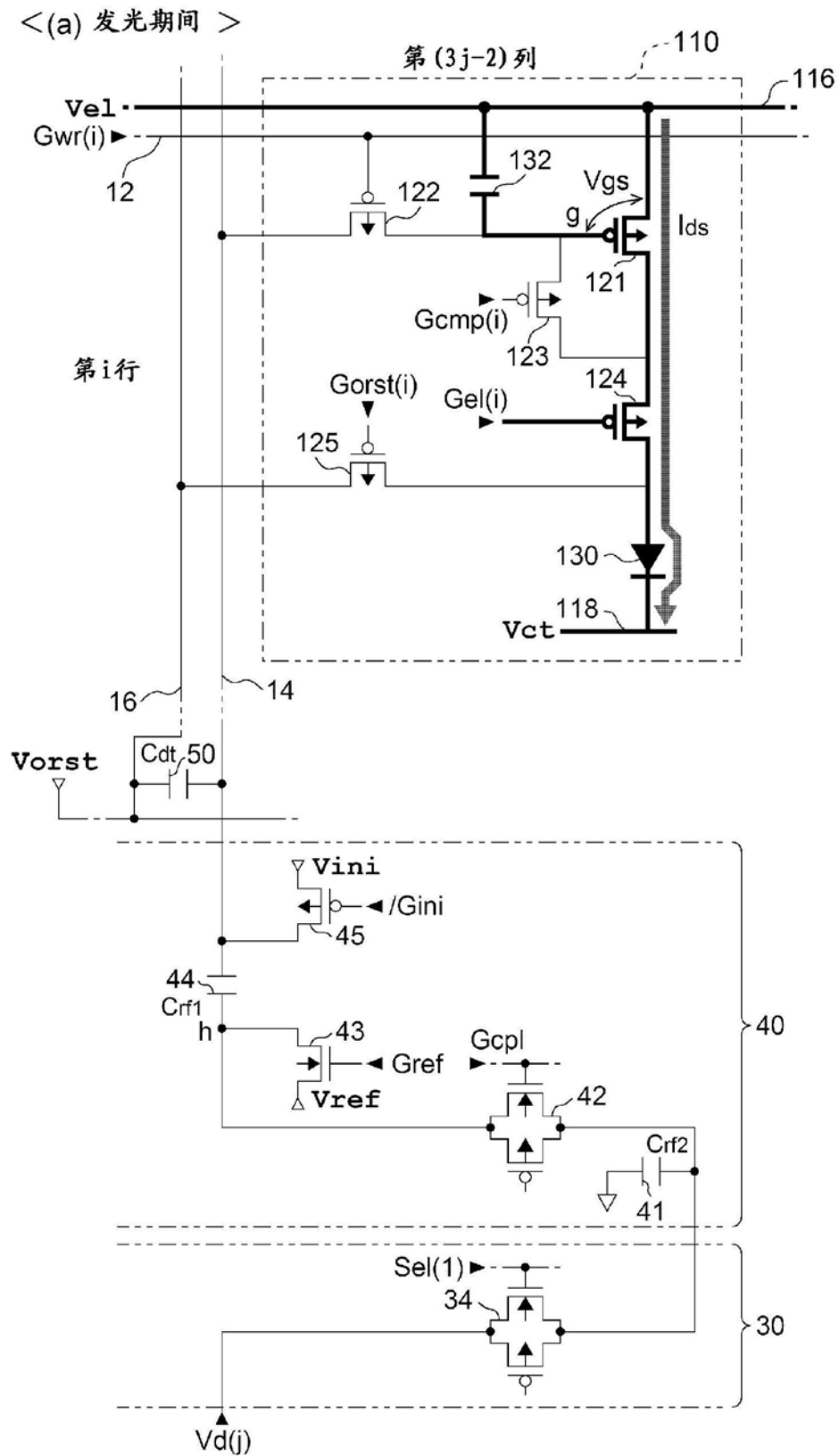


图20



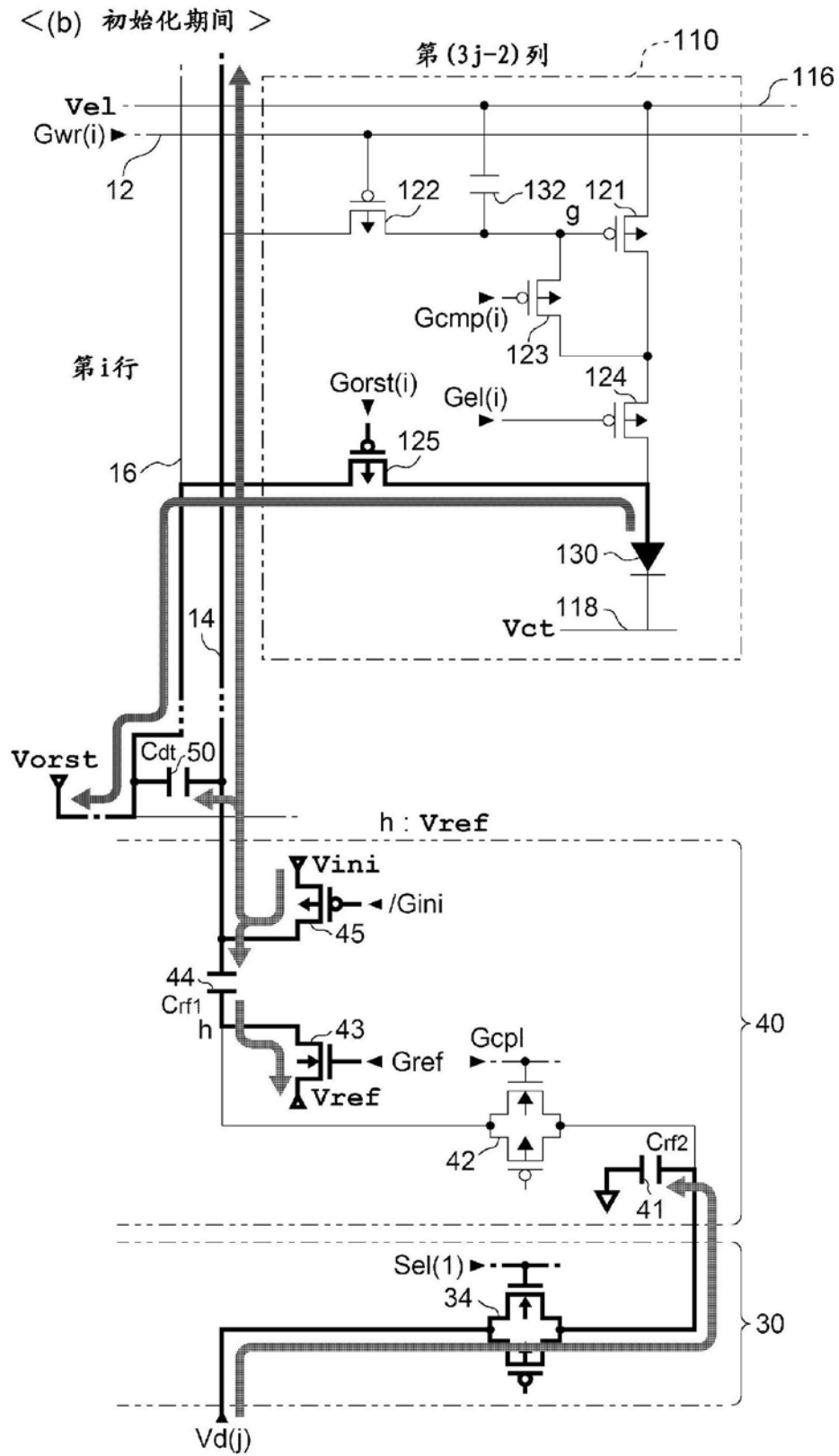


图22

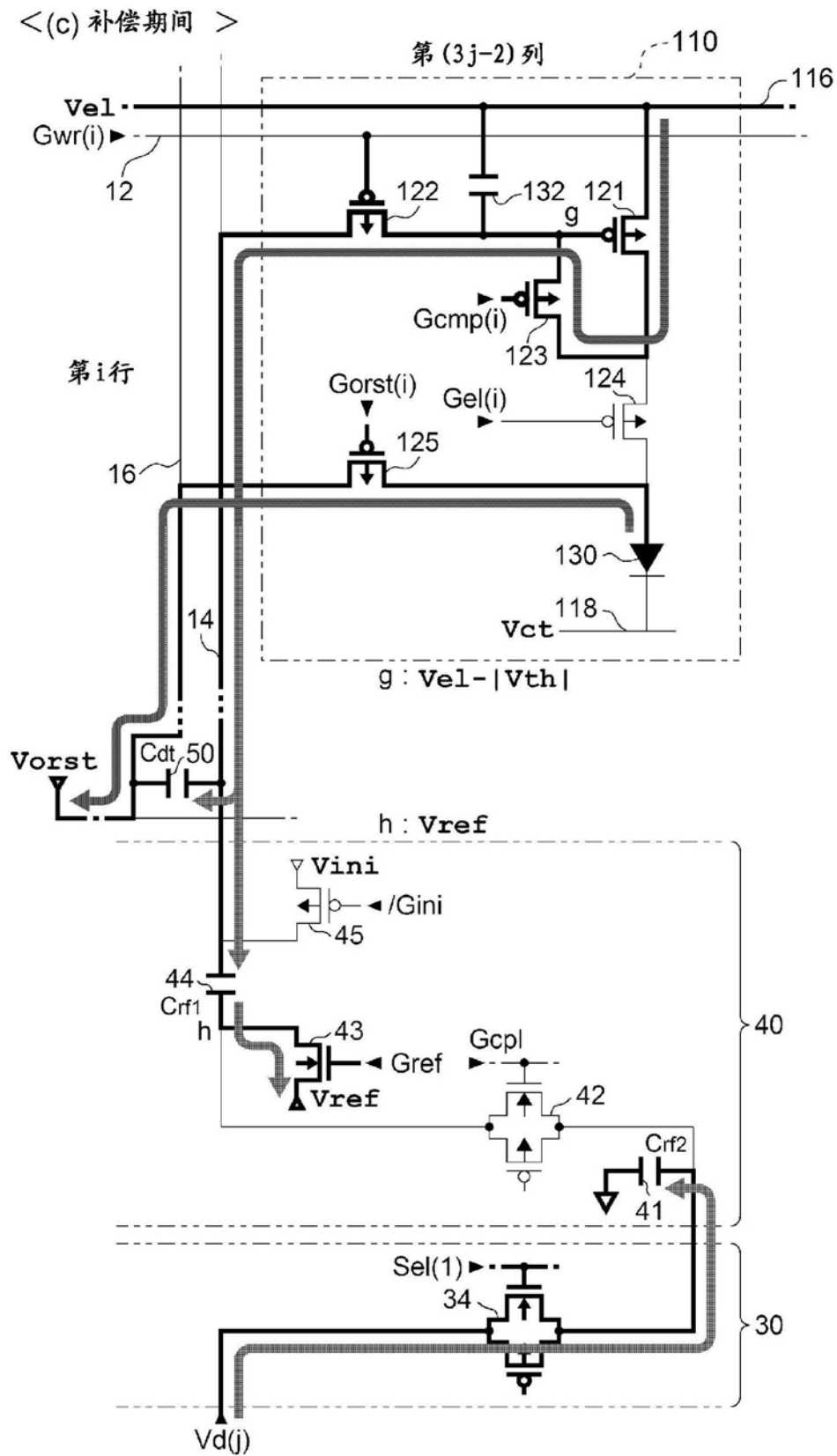


图23

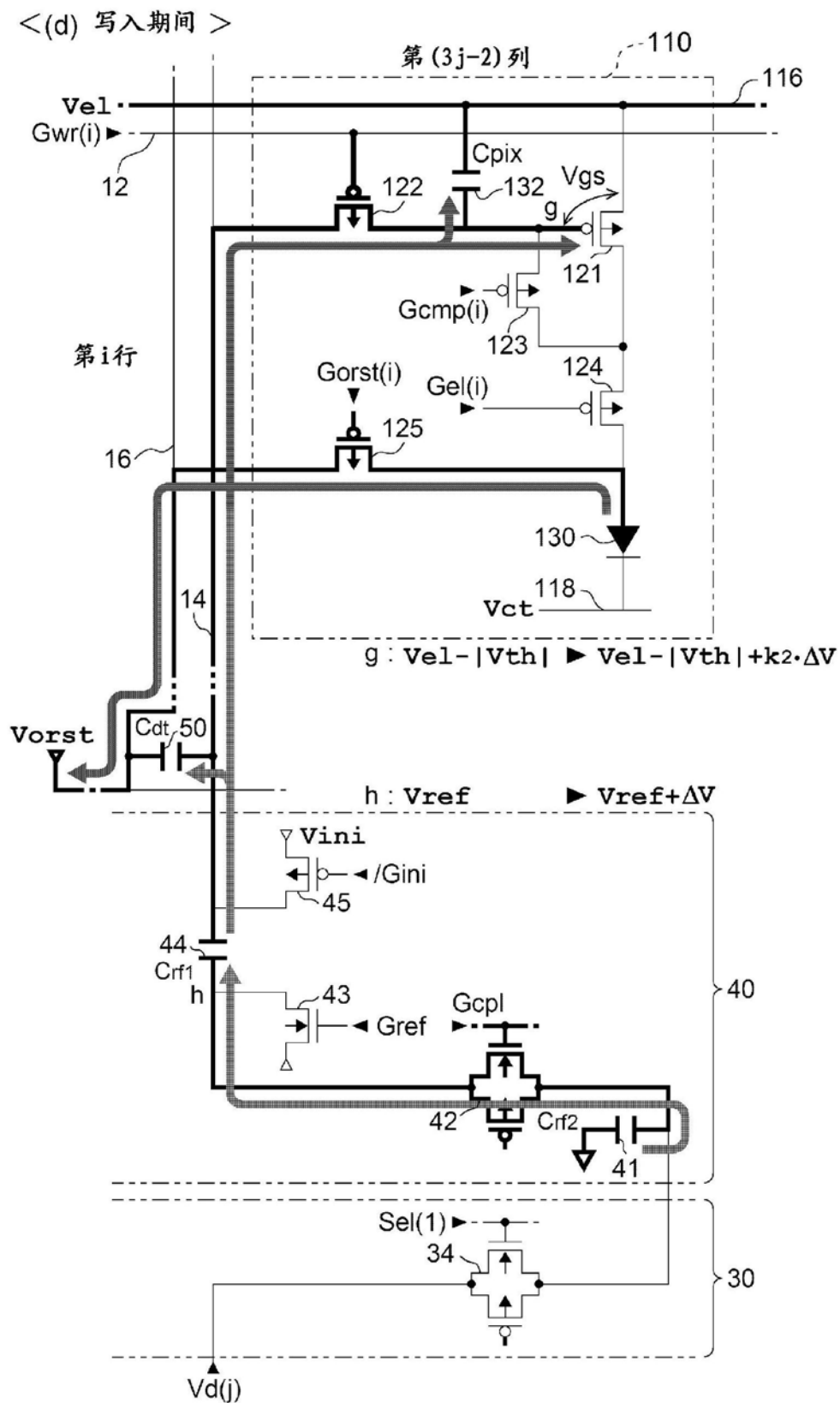


图24

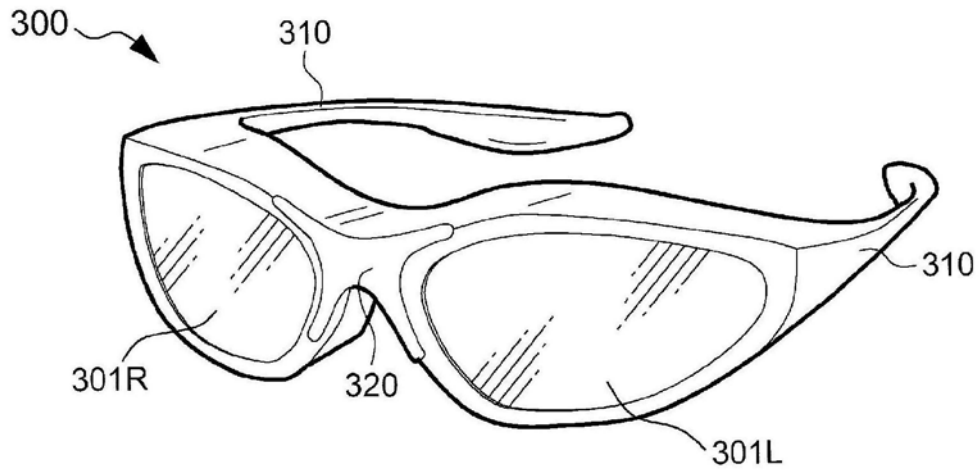


图25

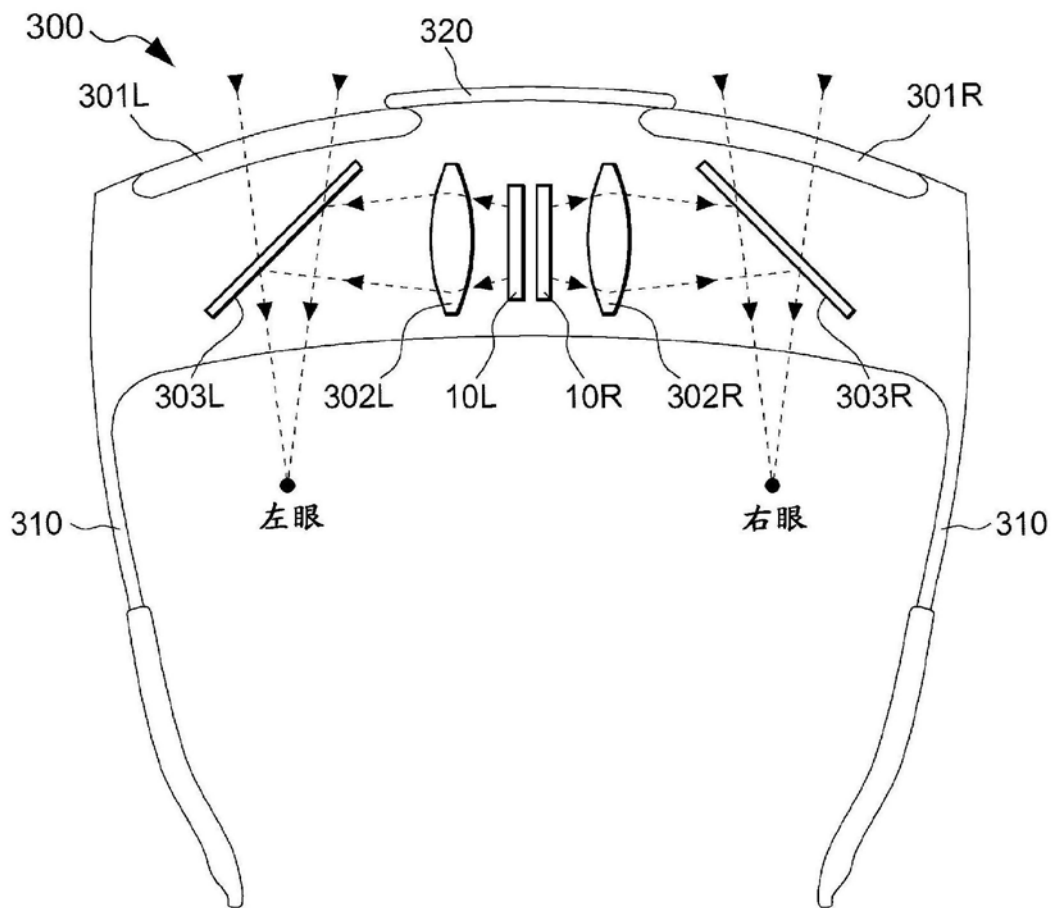


图26