

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5967944号
(P5967944)

(45) 発行日 平成28年8月10日(2016.8.10)

(24) 登録日 平成28年7月15日(2016.7.15)

(51) Int.Cl.	F 1
HO 1 L 27/146	(2006.01)
HO 1 L 31/10	(2006.01)
HO 4 N 5/335	(2011.01)
HO 1 L	27/14
HO 1 L	31/10
HO 4 N	5/335

請求項の数 17 (全 16 頁)

(21) 出願番号 特願2012-8448 (P2012-8448)
 (22) 出願日 平成24年1月18日 (2012.1.18)
 (65) 公開番号 特開2013-149757 (P2013-149757A)
 (43) 公開日 平成25年8月1日 (2013.8.1)
 審査請求日 平成27年1月19日 (2015.1.19)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100076428
 弁理士 大塚 康徳
 (74) 代理人 100112508
 弁理士 高柳 司郎
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100116894
 弁理士 木村 秀二
 (74) 代理人 100130409
 弁理士 下山 治
 (74) 代理人 100134175
 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 固体撮像装置およびカメラ

(57) 【特許請求の範囲】

【請求項 1】

半導体基板の中に配置された第1導電型の第1半導体領域と、前記第1半導体領域の中に配置され電荷蓄積領域を構成する第2導電型の第2半導体領域と、前記第2半導体領域に対して光を集光するレンズとを有する固体撮像装置であって、

前記第2半導体領域は、前記半導体基板の表面に沿った方向に並んで配置された複数の部分を含み、

前記複数の部分の間に、前記電荷蓄積領域に蓄積される電荷に対するポテンシャルバリアが形成され、

前記第1半導体領域から前記第2半導体領域への空乏領域の広がりによって前記第2半導体領域の全体が空乏化され、

前記第2半導体領域のうち最後に空乏化される最終空乏化部分が、前記第1半導体領域のうち前記最終空乏化部分の側方に位置する部分から前記最終空乏化部分への空乏領域の広がりによって空乏化される、

ことを特徴とする固体撮像装置。

【請求項 2】

半導体基板の中に配置された第1導電型の第1半導体領域と、前記第1半導体領域の中に配置され電荷蓄積領域を構成する第2導電型の第2半導体領域と、前記第2半導体領域に対して光を集光するレンズとを有する固体撮像装置であって、

前記第2半導体領域は、前記半導体基板の表面に沿った方向に並んで配置された複数の

10

20

部分を含み、

前記複数の部分の間に、前記電荷蓄積領域に蓄積される電荷に対するポテンシャルバリアが形成され、

前記複数の部分のそれぞれにおいて、前記半導体基板の深さ方向に沿った不純物濃度の積分をN1、前記複数の部分が並ぶ方向に沿った最大濃度部分を通る経路の不純物濃度の積分をN2としたときに、N1 > N2の関係を満たす

ことを特徴とする固体撮像装置。

【請求項3】

前記複数の部分は、互いに電気的に分離されている、

ことを特徴とする請求項1または2に記載の固体撮像装置。

10

【請求項4】

前記複数の部分にそれぞれ対応するように第2導電型の複数の第3半導体領域が前記半導体基板の中に形成され、

各部分からそれに対応する第3半導体領域に電荷を転送するためのチャネルを形成するように、前記複数の部分に対して共通の転送ゲートが前記半導体基板の上に配置されている、

ことを特徴とする請求項1乃至3のいずれか1項に記載の固体撮像装置。

【請求項5】

前記複数の部分に対して共通の第2導電型の第3半導体領域が前記半導体基板の中に形成され、

20

前記複数の部分から前記第3半導体領域に電荷を転送するためのチャネルを形成するように、前記複数の部分に対して共通の転送ゲートが前記半導体基板の上に配置されている、

ことを特徴とする請求項1乃至3のいずれか1項に記載の固体撮像装置。

【請求項6】

前記複数の部分に対して共通の第2導電型の第3半導体領域が前記半導体基板の中に形成され、

前記複数の部分のそれから前記第3半導体領域に電荷を転送するためのチャネルを形成するように、複数の転送ゲートが前記半導体基板の上に配置されている、

ことを特徴とする請求項1乃至3のいずれか1項に記載の固体撮像装置。

30

【請求項7】

前記第2半導体領域は、前記複数の部分を相互に連結する連結部を更に含む、

ことを特徴とする請求項1乃至6のいずれか1項に記載の固体撮像装置。

【請求項8】

第2導電型の第3半導体領域が前記半導体基板の中に形成され、前記第2半導体領域から前記第3半導体領域に電荷を転送するためのチャネルを形成する転送ゲートが前記半導体基板の上に配置され、

前記第2半導体領域は、前記転送ゲートと前記複数の部分との間に前記連結部が配置されるように構成されている、

ことを特徴とする請求項7に記載の固体撮像装置。

40

【請求項9】

前記第1半導体領域は、前記複数の部分の全体の周囲を取り囲むように配置された第1部分と、前記複数の部分の間に配置された第2部分とを含み、前記第1半導体領域の前記第2部分の不純物濃度は、前記第1半導体領域の前記第1部分の不純物領域よりも低い、

ことを特徴とする請求項1乃至8のいずれか1項に記載の固体撮像装置。

【請求項10】

前記第2半導体領域は、前記複数の部分として第1部分、第2部分および第3部分を含み、前記第2半導体領域の前記第1部分と前記第2半導体領域の前記第3部分との間に前記第2半導体領域の前記第2部分が配置され、前記第2半導体領域の前記第1部分、前記第2半導体領域の前記第2部分および前記第2半導体領域の前記第3部分が並んだ方向に

50

おける前記第2半導体領域の前記第1部分および前記第2半導体領域の前記第3部分の幅が前記第2半導体領域の前記第2部分の幅より大きい、

ことを特徴とする請求項1乃至9のいずれか1項に記載の固体撮像装置。

【請求項11】

前記第1半導体領域の側面を取り囲む第1導電型の半導体領域が前記半導体基板の中に形成されている、

ことを特徴とする請求項1乃至10のいずれか1項に記載の固体撮像装置。

【請求項12】

前記複数の部分の間隔は、0.1μm～1.0μmの範囲内であり、

前記複数の部分が並んだ方向に沿った、前記複数の部分の全体の長さは2.0μm～7.0μmの範囲である、10

ことを特徴とする請求項1乃至11のいずれか1項に記載の固体撮像装置。

【請求項13】

半導体基板の中に配置された第1導電型の第1半導体領域と、前記第1半導体領域の中に配置され電荷蓄積領域を構成する第2導電型の第2半導体領域と、前記第2半導体領域に対して光を集光するレンズとを有する固体撮像装置であって、

前記第2半導体領域は、前記半導体基板の表面に沿った方向に並んで配置された複数の部分を含み、

前記複数の部分の間に、前記第1半導体領域の部分が存在し、

前記第1半導体領域と前記第2半導体領域との間に所定の大きさの逆バイアス電圧が印加されることにより、前記第1半導体領域から前記第2半導体領域へ空乏領域が広がり、これによって前記第2半導体領域の全体が空乏化され、20

前記第2半導体領域のうち最後に空乏化される最終空乏化部分が、前記第1半導体領域のうち前記最終空乏化部分の側方に位置する部分から前記最終空乏化部分への空乏領域の広がりによって空乏化され、

前記第1半導体領域と前記第2半導体領域との間に前記逆バイアス電圧が印加されることにより、前記第2半導体領域から前記第1半導体領域の前記部分へ空乏領域が広がり、これによって前記第1半導体領域の前記部分の全体が空乏化される、

ことを特徴とする固体撮像装置。

【請求項14】

半導体基板の中に配置された第1導電型の第1半導体領域と、前記第1半導体領域の中に配置され電荷蓄積領域を構成する第2導電型の第2半導体領域と、前記第2半導体領域に対して光を集光するレンズとを有する固体撮像装置であって、

前記第2半導体領域は、前記半導体基板の表面に沿った方向に並んで配置された複数の部分を含み、

前記複数の部分の間に、前記電荷蓄積領域に蓄積される電荷に対するポテンシャルバリアが形成され、

前記第1半導体領域から前記第2半導体領域への空乏領域の広がりによって前記第2半導体領域の全体が空乏化され、

前記複数の部分の間隔は、0.1μm～1.0μmの範囲内である、

ことを特徴とする固体撮像装置。40

【請求項15】

前記第2半導体領域のうち最後に空乏化される最終空乏化部分が、前記第1半導体領域のうち前記最終空乏化部分の側方に位置する部分から前記最終空乏化部分への空乏領域の広がりによって空乏化される、

ことを特徴とする請求項14に記載の固体撮像装置。

【請求項16】

前記複数の部分が並んだ方向に沿った、前記複数の部分の全体の長さは2.0μm～7.0μmの範囲である、

ことを特徴とする請求項14に記載の固体撮像装置。50

【請求項 17】

請求項 1 乃至 16 のいずれか 1 項に記載の固体撮像装置と、
前記固体撮像装置から出力される信号を処理する処理部と、を含む、
ことを特徴とするカメラ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置およびそれを含むカメラに関する。

【背景技術】

【0002】

固体撮像装置では、多画素化に伴って画素サイズが小さくなり、これによる飽和電荷数の低下が問題になっている。特許文献 1 には、飽和電荷量を増加させた固体撮像装置が記載されている。特許文献 1 に記載された固体撮像装置は、半導体基板の中に積層して配置された複数のフォトダイオードと、該複数のフォトダイオードから電荷を読み出すために該半導体基板の中に配置された縦型トランジスタとを有する。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開2010-114275号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1 に記載された固体撮像装置は、複数のフォトダイオードおよび縦型トランジスタが半導体基板の中に形成された複雑な構造を有するので、製造のための工程数が多く、また製造のためのプロセス制御が困難である。

【0005】

本発明は、製造が容易で飽和電荷数を増加させるために有利な構成を有する固体撮像装置およびそれを含むカメラを提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明の第 1 の側面は、半導体基板の中に配置された第 1 導電型の第 1 半導体領域と、前記第 1 半導体領域の中に配置され電荷蓄積領域を構成する第 2 導電型の第 2 半導体領域と、前記第 2 半導体領域に対して光を集光するレンズとを有する固体撮像装置に係り、前記第 2 半導体領域は、前記半導体基板の表面に沿った方向に並んで配置された複数の部分を含み、前記複数の部分の間に、前記電荷蓄積領域に蓄積される電荷に対するポテンシャルバリアが形成され、前記第 1 半導体領域から前記第 2 半導体領域への空乏領域の広がりによって前記第 2 半導体領域の全体が空乏化され、前記第 2 半導体領域のうち最後に空乏化される最終空乏化部分が、前記第 1 半導体領域のうち前記最終空乏化部分の側方に位置する部分から前記最終空乏化部分への空乏領域の広がりによって空乏化される。

【0007】

本発明の第 2 の側面は、半導体基板の中に配置された第 1 導電型の第 1 半導体領域と、前記第 1 半導体領域の中に配置され電荷蓄積領域を構成する第 2 導電型の第 2 半導体領域と、前記第 2 半導体領域に対して光を集光するレンズとを有する固体撮像装置に係り、前記第 2 半導体領域は、前記半導体基板の表面に沿った方向に並んで配置された複数の部分を含み、前記複数の部分の間に、前記電荷蓄積領域に蓄積される電荷に対するポテンシャルバリアが形成され、前記複数の部分のそれぞれにおいて、前記半導体基板の深さ方向に沿った不純物濃度の積分を N_1 、前記複数の部分が並ぶ方向に沿った最大濃度部分を通る経路の不純物濃度の積分を N_2 としたときに、 $N_1 > N_2$ の関係を満たす。

本発明の第 3 の側面は、半導体基板の中に配置された第 1 導電型の第 1 半導体領域と、前記第 1 半導体領域の中に配置され電荷蓄積領域を構成する第 2 導電型の第 2 半導体領域

10

20

30

40

50

と、前記第2半導体領域に対して光を集光するレンズとを有する固体撮像装置に係り、前記第2半導体領域は、前記半導体基板の表面に沿った方向に並んで配置された複数の部分を含み、前記複数の部分の間に、前記第1半導体領域の部分が存在し、前記第1半導体領域と前記第2半導体領域との間に所定の大きさの逆バイアス電圧が印加されることにより、前記第1半導体領域から前記第2半導体領域へ空乏領域が広がり、これによって前記第2半導体領域の全体が空乏化され、前記第2半導体領域のうち最後に空乏化される最終空乏化部分が、前記第1半導体領域のうち前記最終空乏化部分の側方に位置する部分から前記最終空乏化部分への空乏領域の広がりによって空乏化され、前記第1半導体領域と前記第2半導体領域との間に前記逆バイアス電圧が印加されることにより、前記第2半導体領域から前記第1半導体領域の前記部分へ空乏領域が広がり、これによって前記第1半導体領域の前記部分の全体が空乏化される。

本発明の第4の側面は、半導体基板の中に配置された第1導電型の第1半導体領域と、前記第1半導体領域の中に配置され電荷蓄積領域を構成する第2導電型の第2半導体領域と、前記第2半導体領域に対して光を集光するレンズとを有する固体撮像装置に係り、前記第2半導体領域は、前記半導体基板の表面に沿った方向に並んで配置された複数の部分を含み、前記複数の部分の間に、前記電荷蓄積領域に蓄積される電荷に対するポテンシャルバリアが形成され、前記第1半導体領域から前記第2半導体領域への空乏領域の広がりによって前記第2半導体領域の全体が空乏化され、前記複数の部分の間隔は、0.1 μm ~ 1.0 μmの範囲内である。

【発明の効果】

【0008】

本発明によれば、製造が容易で飽和電荷数を増加させるために有利な構成を有する固体撮像装置およびそれを含むカメラが提供される。

【図面の簡単な説明】

【0009】

【図1】本発明の第1実施形態の固体撮像装置の1つの画素の構造を模式的に示す断面図。

【図2】本発明の第1実施形態の固体撮像装置の1つの画素の構造を模式的に示す平面図。

【図3】図1のB-B'断面におけるキャリア濃度プロファイルおよびポテンシャルプロファイルを例示する図。

【図4】図1のC-C'断面におけるキャリア濃度プロファイルおよびポテンシャルプロファイルを例示する図。

【図5】比較例を示す図。

【図6】図5のD-D'断面におけるキャリア濃度プロファイルおよびポテンシャルプロファイルを例示する図。

【図7】本発明の第2実施形態の固体撮像装置の1つの画素の構造を模式的に示す断面図。

【図8】本発明の第3実施形態の固体撮像装置の1つの画素の構造を模式的に示す平面図。

【図9】本発明の第4実施形態の固体撮像装置の1つの画素の構造を模式的に示す平面図。

【図10】本発明の第5実施形態の固体撮像装置の1つの画素の構造を模式的に示す断面図。

【図11】本発明の第6実施形態の固体撮像装置の1つの画素の構造を模式的に示す断面図。

【図12】本発明の第7実施形態の固体撮像装置の1つの画素の構造を模式的に示す断面図。

【発明を実施するための形態】

【0010】

10

20

30

40

50

以下、添付図面を参照しながら本発明の実施形態を説明する。なお、以下ではより具体的な例を提供するために、第1導電型がP型、第2導電型がN型である例を説明するが、第1導電型をN型、第2導電型をP型に変更することもできる。

[第1実施形態]

図1、図2は、本発明の第1実施形態の固体撮像装置100の1つの画素の構造を模式的に示す断面図、平面図である。ここで、図1は、図2におけるA-A'線の断面図である。固体撮像装置100は、半導体基板SBを有する。半導体基板SBは、例えば、第2導電型(N型)の半導体領域101と、半導体領域101の上に配置された第1導電型(P型)の半導体領域(ウエル領域)102とを含みうる。第1導電型(P型)の第1半導体領域102の中には、電荷蓄積領域を構成する第2導電型(N型)の第2半導体領域103が配置されている。第2半導体領域103の表面側には、第1導電型(P型)の半導体領域104が配されうる。半導体基板SBの上には、第2半導体領域103に対して光を集光するレンズ122が配置されうる。第2半導体領域103は、半導体基板SBの表面に沿った方向に並んで配置された複数の部分103A、103Bを含む。第1導電型(P型)の第1半導体領域102と第2導電型(N型)の第2半導体領域103とによって光電変換素子としてのフォトダイオードが構成されうる。フォトダイオードは、第2半導体領域103の上に配置された第1導電型(P型)の半導体領域104を更に含んでもよい。各画素は、LOCOS(Local Oxidation of Silicon)分離やSTI(ShallowTrench Isolation)などの素子分離105によって他の画素から分離されうる。複数の部分103A、103Bの間にポテンシャルバリアが形成される。第1実施形態では、ポテンシャルバリアによって、複数の部分103A、103Bは、互いに電気的に分離されうる。ポテンシャルバリアは、電荷蓄積領域で蓄積される信号電荷に対するポテンシャルが、電荷蓄積領域より高くなっている領域である。例えば、信号電荷が電子の場合には、電子に対するポテンシャルが第2半導体領域103より高い領域である。このポテンシャルバリアは、第1導電型の半導体領域で構成されうる。あるいは、ポテンシャルバリアがSTI、LOCOS分離、メサ型分離などの絶縁体分離部を含んで構成されてもよい。なお、信号電荷がホールの場合には、ホールに対するポテンシャルが電荷蓄積領域より高い領域である。

【0011】

第1導電型(P型)の第1半導体領域102のうち第2導電型(N型)の第2半導体領域103(部分103A、103B)に隣接する部分には、空乏領域106A、106Bが形成される。第2導電型(N型)の第2半導体領域103(部分103A、103B)には、空乏領域107A、107Bが形成される。空乏領域106A、106B、107A、107Bは、第1半導体領域102と第2半導体領域103(部分103A、103B)との間に印加されるリセット電圧(逆バイアス電圧)が大きくなるほど大きくなる。このリセット電圧の大きさは、第2半導体領域103(部分103A、103B)の全体が空乏化されるように、即ち空乏化されていない中性領域108A、108Bがなくなるように設定される。

【0012】

第1半導体領域102と第2半導体領域103(部分103A、103B)との間にリセット電圧が印加されると、第1半導体領域102から第2半導体領域103への空乏領域の広がりによって第2半導体領域103の全体が空乏化される。第2半導体領域103の全体を空乏化させることは、飽和電荷量の向上に寄与する。

【0013】

第1半導体領域102から第2半導体領域103への空乏領域の広がりは、水平方向(半導体基板SBの表面に平行な方向)における広がりと、垂直方向(半導体基板SBの表面に垂直な方向)における広がりとに分けて考えることができる。ここで、第2半導体領域103のうち最後に空乏化される部分を最終空乏化部分として定義する。最終空乏化部分は、第1半導体領域102のうち当該最終空乏化部分の側方(水平方向)に位置する部分から当該最終空乏化への空乏領域の広がり(即ち、水平方向における広がり)によって

10

20

30

40

50

空乏化される。最終空乏化部分が第1半導体領域102のうち当該最終空乏化部分の側方に位置する部分からの空乏領域の水平方向の広がりによって空乏化される構成は、第2半導体領域103を複数の部分103A、103Bに分割することによって得られる。第2半導体領域103を複数の部分103A、103Bに分割するためには、第2半導体領域103を形成するためのイオン注入マスクによって部分103A、103Bを規定するだけでよく、極めて単純な工程で実現することができる。

【0014】

固体撮像装置100は、半導体基板101の第1半導体領域102の中に形成された第2導電型(N型)の第3半導体領域121を更に備えている。第3半導体領域121は、フロー・ティング・ディ・フュージョン(電荷電圧変換部)を構成する。固体撮像装置100はまた、第2半導体領域103(部分103A、103B)から第3半導体領域121に電荷を転送するためのチャネルを第1半導体領域102の中に形成する転送ゲート120を半導体基板SBの上有する。

【0015】

図3は、図1のB-B'断面におけるキャリア濃度プロファイル(不純物濃度プロファイル)およびポテンシャルプロファイルを例示的に示している。図4は、図1のC-C'断面におけるキャリア濃度プロファイル(不純物濃度プロファイル)およびポテンシャルプロファイルを例示的に示している。本明細書において、ポテンシャルプロファイルを示す図の縦軸は正のポテンシャルを示す。つまり縦軸の値が大きいほど、電子にとっては低いポテンシャルであり、ホールにとっては高いポテンシャルである。ここで、C-C'線は、第2半導体領域103(部分103A)における最大キャリア濃度を有する部分を通り、かつ、半導体基板SBの表面に平行に通る線である。図3および図4において、網掛けが付された部分は、空乏化された領域を示している。図3において、垂直方向(半導体基板SBの表面に垂直な方向)への空乏領域の広がりによって第2半導体領域103Aの中性領域108Aの全体を空乏化させるためのポテンシャル(点線で示されるポテンシャル)は、空乏化電圧V_{dep_V}である。

【0016】

図4は、第2半導体領域103(部分103A)における最大キャリア濃度を有する部分を半導体基板SBの表面に平行に通るC-C'線に沿ったキャリア濃度プロファイル(不純物濃度プロファイル)およびポテンシャルプロファイルを例示的に示している。図4において、水平方向(半導体基板SBの表面に平行な方向)への空乏領域の広がりによって第2半導体領域103Aの中性領域108Aの全体を空乏化させるためのポテンシャル(点線で示されるポテンシャル)は、空乏化電圧V_{dep_H}である。ここで、

$$V_{dep_V} > V_{dep_H}$$

であることに注意すべきである。第1導電型の第1半導体領域102の中に配置された第2導電型の第2半導体領域103を複数の部分103A、103Bに分割することにより、第1半導体領域102と第1半導体領域102との間ににおける第2導電型のキャリア総量を小さくすることができる。第2半導体領域103の分割は、 $V_{dep_V} > V_{dep_H}$ が満たされるようになされる。部分103Aの側面とその反対側の側面から空乏領域が広がってそれらの空乏領域が相互に接触すると、第2半導体領域103Aの全体の空乏化が終了する。また、部分103Bの側面とその反対側の側面から空乏領域が広がってそれらの空乏領域が相互に接触すると、第2半導体領域103Bの全体の空乏化が終了する。

【0017】

ここで、図3における第2半導体領域103のキャリア濃度を積分した値をN1(個/ cm^2)、図4における第2半導体領域103のキャリア濃度を積分した値をN2(個/ cm^2)とすると、 $N1 > N2$ の関係が満たされることが好ましい。 $N1 > N2$ は、第1半導体領域102のうち最終空乏化部分の側方(水平方向)に位置する部分から当該最終空乏化への空乏領域の広がり(即ち、水平方向における広がり)によって当該最終空乏化部分が空乏化される条件である。

10

20

30

40

50

【0018】

なお、水平方向における空乏領域の広がりと並行して垂直方向における空乏領域の広がりも進む。したがって、第1導電型の第1半導体領域102の中に配置された第2導電型の第2半導体領域103を複数の部分103A、103Bに分割することにより、 V_{dep_V} を小さくすることができる。即ち、 $V_{dep_V} > V_{dep_H}$ が満たされない場合においても、第2半導体領域103を複数の部分103A、103Bに分割することによって空乏化電圧を小さくすることができる。

【0019】

ここで、比較例として、図5に示すように第2半導体領域103を部分103A、103Bに分割しない場合、つまり、ポテンシャルバリアが配されない場合における空乏化電圧を考える。図5のE-E'断面におけるキャリア濃度プロファイル(不純物濃度プロファイル)およびポテンシャルプロファイルは、図3と同様である。一方、図5のD-D'断面におけるキャリア濃度プロファイル(不純物濃度プロファイル)およびポテンシャルプロファイルは、図6に例示されるように、図4とは異なることに注目すべきである。図5に示すように、第2半導体領域103を部分103A、103Bに分割しない場合、空乏領域の水平方向への広がりによって第2半導体領域103Aの中性領域108Aの全体を空乏化させるためのポテンシャルは、空乏化電圧 V_{dep_H1} である。

10

【0020】

図5に示す例では、第2半導体領域103のうち最後に空乏化される部分である最終空乏化部分は、第1半導体領域102のうち当該最終空乏化部分の下方(垂直方向)に位置する部分から当該最終空乏化への空乏領域の広がりによって空乏化される。図5に示す例では、

20

$$V_{dep_V} < V_{dep_H1}$$

である。図5に示す比較例では、第2半導体領域103の上端および下端から空乏領域が広がって、上端から広がる空乏領域と下端から広がる空乏領域とが接触すると、第2半導体領域103の全体の空乏化が終了する。

【0021】

以上のように、第1導電型の第1半導体領域102の中に配置された第2導電型の第2半導体領域103が複数の部分103A、103Bを有することにより、空乏化電圧を小さくすることができる。第2半導体領域103のリセット電圧は、空乏化電圧よりも大きくすべきであるので、空乏化電圧の低下は、電源電圧を低下させるために有利である。また、電源電圧を低下させない場合には、第2半導体領域103の濃度を高くし、飽和電荷数を増大させることができる。これにより、ダイナミックレンジの広い固体撮像装置を得ることができる。

30

【0022】

第2半導体領域103を構成する部分103Aおよび部分103BのA-A'線に沿った方向(部分103A、部分103Bに交差する方向)における幅は互いに等しいことが好ましい。部分103Aおよび部分103Bの幅が互いに異なると、幅が狭い方が先に空乏化され、幅が広い方が後に空乏化される。そのため、幅が広い方によって空乏化電圧によってリセット電圧などが規定されてしまう。

40

【0023】

第2半導体領域103を構成する部分103A、103Bの空乏化によって形成される空乏領域106A、106Bは、部分103A、103Bの全体が空乏化(完全空乏化)された際に互いに接していることが好ましい。これにより、蓄積領域としての第2半導体領域103を分割しない場合と同様の感度を得ることができる。ここで、部分103A、103Bの間隔が小さいほど、それらの空乏化によって形成される空乏領域106A、106Bを互いに接触させやすい。しかしながら、当該間隔を小さくしすぎると、部分103A、103Bの間の第1半導体領域102から部分103A、103Bへの空乏領域107A、107Bの広がりの効果が弱まる。これを考慮すると、部分103A、103Bの間隔は、0.1μm~1.0μmの範囲内であることが好ましく、0.2μm~0.5

50

μm の範囲内であることが更に好ましい。第2半導体領域103の境界は、例えば隣接する第1半導体領域102とのPN接合面である。このように、画素サイズと独立して、複数の部分103A、103Bの間隔とを広く形成することによって、感度を維持しつつ空乏化電圧を小さくすることができる。

【0024】

最終空乏化部分を水平方向における空乏領域の広がりによって空乏化するために有利な画素サイズは、例えば $2.0\mu\text{m} \sim 7.0\mu\text{m}$ の範囲である。さらに好ましくは、画素サイズが $4.0\mu\text{m} \sim 6.0\mu\text{m}$ の範囲である。これは、画素サイズが $2.0\mu\text{m}$ よりも小さくなると、第2半導体領域103の分割のためのプロセスが難しくなり、また、画素サイズが $7.0\mu\text{m}$ を超えると、飽和電荷量の確保が容易になるためである。

10

[第2実施形態]

以下、図7を参照しながら本発明の第2実施形態を説明する。図7は、本発明の第2実施形態の固体撮像装置100の1つの画素の構造を模式的に示す断面図であり、図2におけるA-A'線の断面図である。なお、第2実施形態として言及しない事項は、第1実施形態に従いうる。

【0025】

第2実施形態の固体撮像装置100では、第2導電型(N型)の半導体領域101と第1導電型(P型)の半導体領域102との間に、第1導電型の半導体領域102よりも濃度が高い第1導電型の半導体領域701が配置されている。第2実施形態の固体撮像装置100ではまた、第1導電型(P型)の第1半導体領域102を取り囲むように、第1導電型の半導体領域102よりも濃度が高い第1導電型の半導体領域702が配置されている。

20

【0026】

半導体領域701は、第2半導体領域703の垂直方向における空乏化の促進に寄与しうる。半導体領域702は、画素間を分離する分離領域として機能しうるほか、第2半導体領域703の垂直方向における空乏化の促進に寄与しうる。ここで、第2半導体領域103を構成する部分103A、103Bと半導体領域702との距離は、空乏領域106A、106Bが半導体領域702と接触するように構成されうる。部分103A、103Bと半導体領域702との距離は、例えば $1\mu\text{m}$ 以下であることが好ましく、 $0 \sim 0.4\mu\text{m}$ の範囲内であることが好ましい。ただし、第2半導体領域103(部分103A、103B)の濃度が $1 \times 10^{17}\text{cm}^{-3}$ より高い場合には、空乏領域106A、106Bの広がりが小さ過ぎて、白傷が発生する可能性があるので、前記距離は $0.2\mu\text{m}$ 近傍であることが最も好ましい。半導体領域701、702の濃度は、 $1 \times 10^{17}\text{cm}^{-3} \sim 1 \times 10^{19}\text{cm}^{-3}$ の範囲内であることが好ましく、 $5 \times 10^{17}\text{cm}^{-3} \sim 5 \times 10^{18}\text{cm}^{-3}$ の範囲内であることが更に好ましい。また、半導体領域701の不純物濃度が、半導体領域702の不純物濃度より低くてもよい。また、半導体領域702の不純物濃度が、部分103Aと部分103Bとの間に配された第1導電型の半導体領域102の不純物濃度より高くてもよい。

30

[第3実施形態]

以下、図8を参照しながら本発明の第3実施形態を説明する。図8は、本発明の第3実施形態の固体撮像装置100の1つの画素の構造を模式的に示す平面図である。なお、第3実施形態として言及しない事項は、第1および第2実施形態に従いうる。

40

【0027】

第3実施形態では、第2導電型の第2半導体領域103が3つの部分103A、103B、103Cに分割されている。第2半導体領域103の分割は、第1部分103Aと第3部分103Cとの間に第2部分103Bが配置されるようになされている。第1部分103A、第2部分103Bおよび第3部分103Cに交差する方向における第1部分103Aおよび第3部分103Cの幅は、第2部分103Bの幅より大きいことが好ましい。これは、第1部分103Aおよび第3部分103Cは、第2部分103Bよりも、水平方向における空乏化がなされやすいからである。

50

【0028】

第1導電型（P型）の第1半導体領域102のうち第2導電型（N型）の第2半導体領域103（部分103A、103B、103C）に隣接する部分には、空乏領域106A、106B、106Cが形成される。第2導電型（N型）の第2半導体領域103（部分103A、103B、103C）には、空乏領域107A、107B、107Cが形成される。

【0029】

なお、電荷蓄積領域を構成する半導体領域103の分割数は、2又は3に限定されず、4以上であってもよい。

[第4実施形態]

10

以下、図9を参照しながら本発明の第4実施形態を説明する。図9（a）は、本発明の第4実施形態の固体撮像装置100の1つの画素の構造を模式的に示す平面図である。図9（b）は、図9（a）における半導体領域103を示す平面図である。なお、第4実施形態として言及しない事項は、第1実施形態に従いうる。また、第4実施形態は、第2および/または第3実施形態と組み合わせて実施されてもよい。

【0030】

第1乃至第3実施形態では、複数の部分が互いに電気的に分離されているが、これは本発明において必須ではない。本発明の効果は、第2半導体領域103における最終空乏化部分と第2半導体領域103の側面との距離を小さくすることによって得られ、これが実現されるのであれば複数の部分が相互に連結されていてもよい。第4実施形態では、電荷蓄積領域を構成する半導体領域103は、複数の部分103A、103Bを相互に連結する連結部103Dを有する。

20

【0031】

固体撮像装置100は、半導体基板101の第1半導体領域102の中に形成された第2導電型の第3半導体領域121をフローティングディフュージョンとして備えている。固体撮像装置100はまた、第2半導体領域103から第3半導体領域121に電荷を転送するためのチャネルを第1半導体領域102の中に形成する転送ゲート120を半導体基板SBの上に備えている。第2半導体領域103は、転送ゲート120と複数の部分103A、103Bとの間に連結部103Dが配置されるように構成されうる。これにより、第2半導体領域103から第3半導体領域121に電荷を転送するためのチャネルの幅を大きくすることができ、電荷の転送効率を向上させることができる。なお、連結部103Dが、複数の部分103A、103Bの間に配された第1導電型の半導体領域の下に配されてもよい。つまり、ポテンシャルバリアが、半導体基板SBの表面側に形成され、複数の部分103A、103Bが半導体基板SBの深部で連結される構成としてもよい。

30

[第5実施形態]

以下、図10を参照しながら本発明の第5実施形態を説明する。図10は、本発明の第5実施形態の固体撮像装置100の1つの画素の構造を模式的に示す断面図である。なお、第5実施形態として言及しない事項は、第1実施形態に従いうる。また、第5実施形態は、第2乃至第4実施形態の少なくとも1つと組み合わせて実施されてもよい。

【0032】

40

第1導電型の第1半導体領域102は、第2半導体領域103を構成する複数の部分103A、103Bの全体の周囲を取り囲むように配置された第1部分1001と、複数の部分103A、103Bの間に配置された第2部分1002とを含む。ここで、第2部分1002の不純物濃度は、第1部分1001不純物領域よりも高く、これにより空乏領域106A、106Bの幅が小さくなる。

[第6実施形態]

以下、図11を参照しながら本発明の第6実施形態を説明する。図11は、本発明の第6実施形態の固体撮像装置100の1つの画素の構造を模式的に示す断面図である。なお、第6実施形態として言及しない事項は、第1実施形態に従いうる。また、第6実施形態は、第2乃至第5実施形態の少なくとも1つと組み合わせて実施されてもよい。

50

【0033】

第6実施形態では、電荷蓄積領域103を構成する複数の部分103A、103Bにそれぞれ対応するように第2導電型(N型)の複数の第3半導体領域121A、121Bが半導体基板の中に形成されている。複数の第3半導体領域121A、121Bは、フローティングディフュージョン(電荷電圧変換部)を構成する。半導体基板の上に配置された転送ゲート120は、部分103Aからそれに対応する第3半導体領域121Aに電荷を転送するためのチャネルを第1半導体領域102内に形成する。転送ゲート120はまた、部分103Bからそれに対応する第3半導体領域121Bに電荷を転送するためのチャネルを第1半導体領域102内に形成する。

【0034】

固体撮像装置100は、複数の第3半導体領域121A、121Bにそれぞれ転送された電荷に応じた信号を個別に読み出すための不図示の読出回路を有する。複数の第3半導体領域121A、121Bには、共通のレンズを通して光が入射する。ここで、半導体領域121Aには、撮像レンズの瞳の第1領域を通過した後に共通のレンズを通過した光が入射し、半導体領域121Bには、該撮像レンズの瞳の第2領域を通過した後に該共通のレンズを通過した光が入射しうる。これにより、固体撮像装置100の出力に基づいて位相差検出法による焦点検出を行うことができる。なお、第1領域と第2領域とは互いに異なる領域である。

[第7実施形態]

以下、図12を参照しながら本発明の第6実施形態を説明する。図12は、本発明の第7実施形態の固体撮像装置100の1つの画素の構造を模式的に示す断面図である。なお、第7実施形態として言及しない事項は、第1実施形態に従う。また、第7実施形態は、第2乃至第5実施形態の少なくとも1つと組み合わせて実施されてもよい。

【0035】

第7実施形態では、電荷蓄積領域103を構成する部分103A、103Bに対して共通の第2導電型(N型)の第3半導体領域121が半導体基板の中に形成されている。第3半導体領域121は、フローティングディフュージョン(電荷電圧変換部)を構成する。第7実施形態では、電荷蓄積領域103を構成する部分103A、103Bのそれぞれに対応する複数の転送ゲート120A、120Bが半導体基板の上に配置されている。転送ゲート120Aは、部分103Aから共通の第3半導体領域121に電荷を転送するためのチャネルを第1半導体領域102内に形成する。転送ゲート120Bは、部分103Bから共通の第3半導体領域121に電荷を転送するためのチャネルを第1半導体領域102内に形成する。転送ゲート120Aと転送ゲート120Bとは電気的に分離されていて、それらの間の下方には素子分離1203が配置されている。

【0036】

固体撮像装置100は、共通の第3半導体領域121に転送された電荷に応じた信号を読み出すための不図示の読出回路を有する。該読出回路は、転送ゲート120Aによって部分103Aから半導体領域121に転送された電荷と転送ゲート120Bによって部分103Bから半導体領域121に転送された電荷との総量に応じた信号を読み出すことができる。

【0037】

該読出回路はまた、転送ゲート120Aによって部分103Aから半導体領域121に転送された電荷に応じた信号と転送ゲート120Bによって部分103Bから半導体領域121に転送された電荷に応じた信号とを個別に読み出すことができる。例えば、該読出回路は、まず、転送ゲート120Aによって部分103Aから半導体領域121に転送された電荷に応じた信号を読み出し、次いで、転送ゲート120Bによって部分103Bから半導体領域121に転送された電荷に応じた信号を読み出す。

【0038】

複数の第3半導体領域121A、121Bには、共通のレンズを通して光が入射する。ここで、半導体領域121Aには、撮像レンズの瞳の第1領域を通過した後に共通のレン

10

20

30

40

50

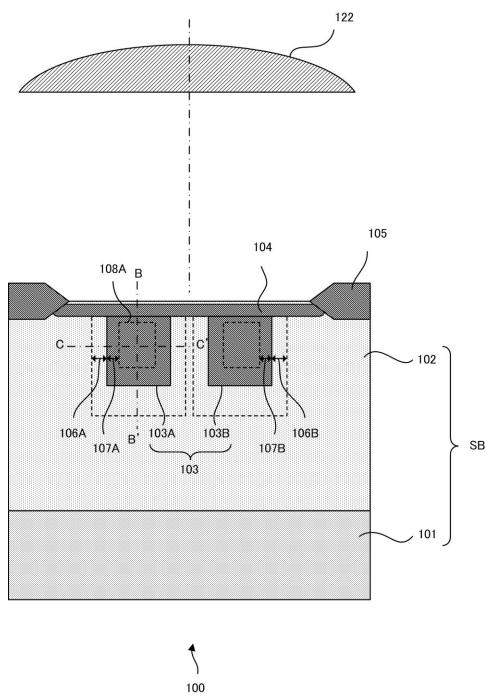
ズを通過した光が入射し、半導体領域 121B には、該撮像レンズの瞳の第 2 領域を通過した後に該共通のレンズを通過した光が入射しうる。これにより、固体撮像装置 100 の出力に基づいて位相差検出法による焦点検出を行うことができる。

[応用例]

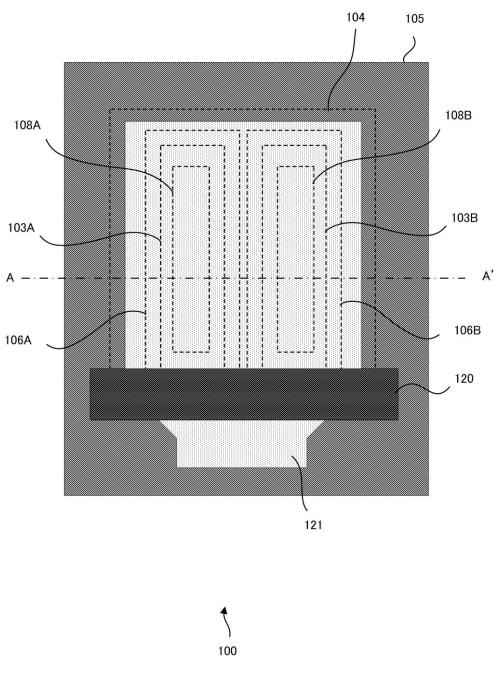
以下、上記の各実施形態に係る固体撮像装置の応用例として、該固体撮像装置が組み込まれたカメラについて例示的に説明する。カメラの概念には、撮影を主目的とする装置のみならず、撮影機能を補助的に備える装置（例えば、パーソナルコンピュータ、携帯端末）も含まれる。カメラは、上記の実施形態として例示された本発明に係る固体撮像装置と、該固体撮像装置から出力される信号を処理する処理部とを含む。該処理部は、例えば、A / D 変換器、および、該 A / D 変換器から出力されるデジタルデータを処理するプロセッサを含みうる。

10

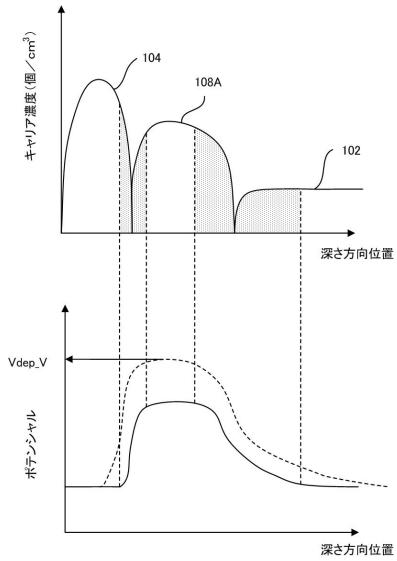
【図 1】



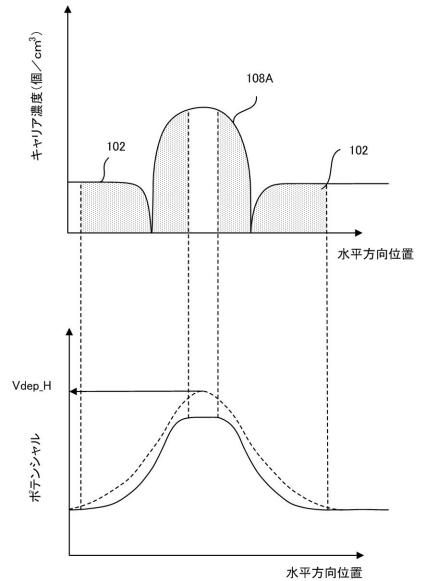
【図 2】



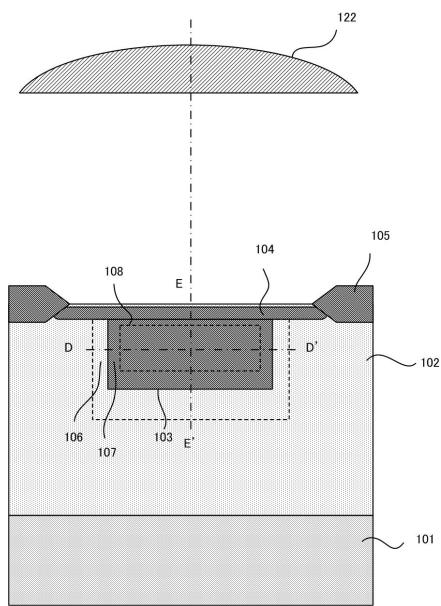
【図3】



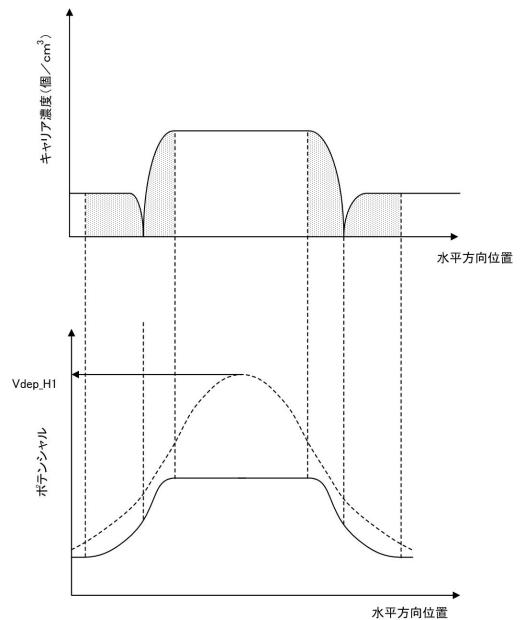
【図4】



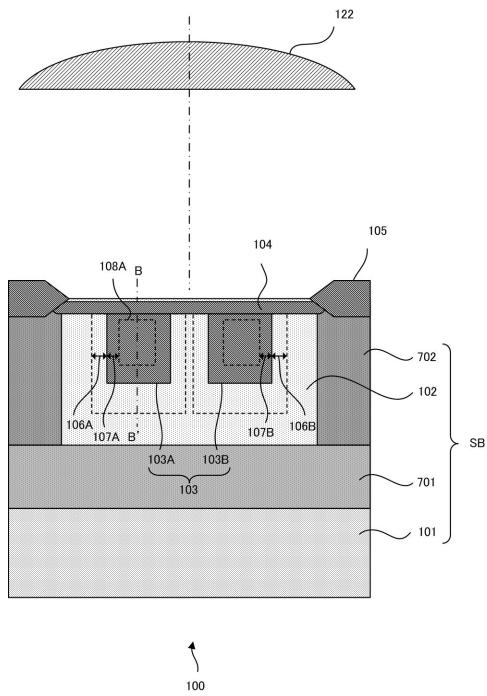
【図5】



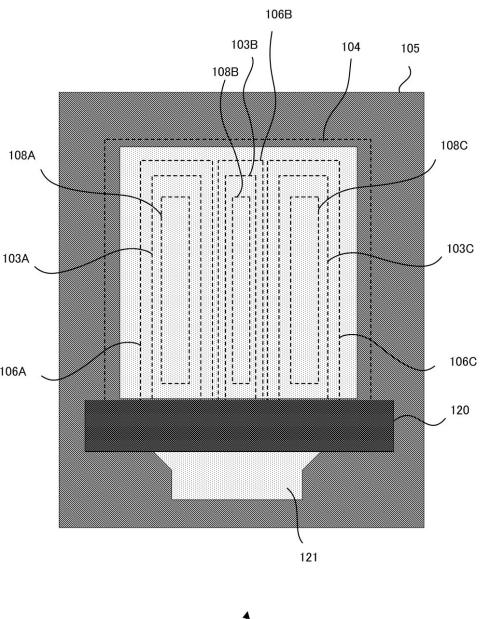
【図6】



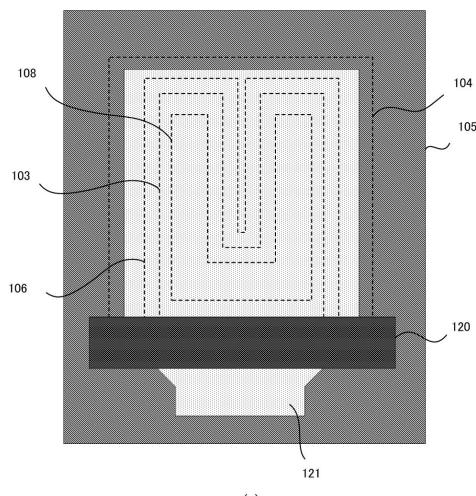
【図7】



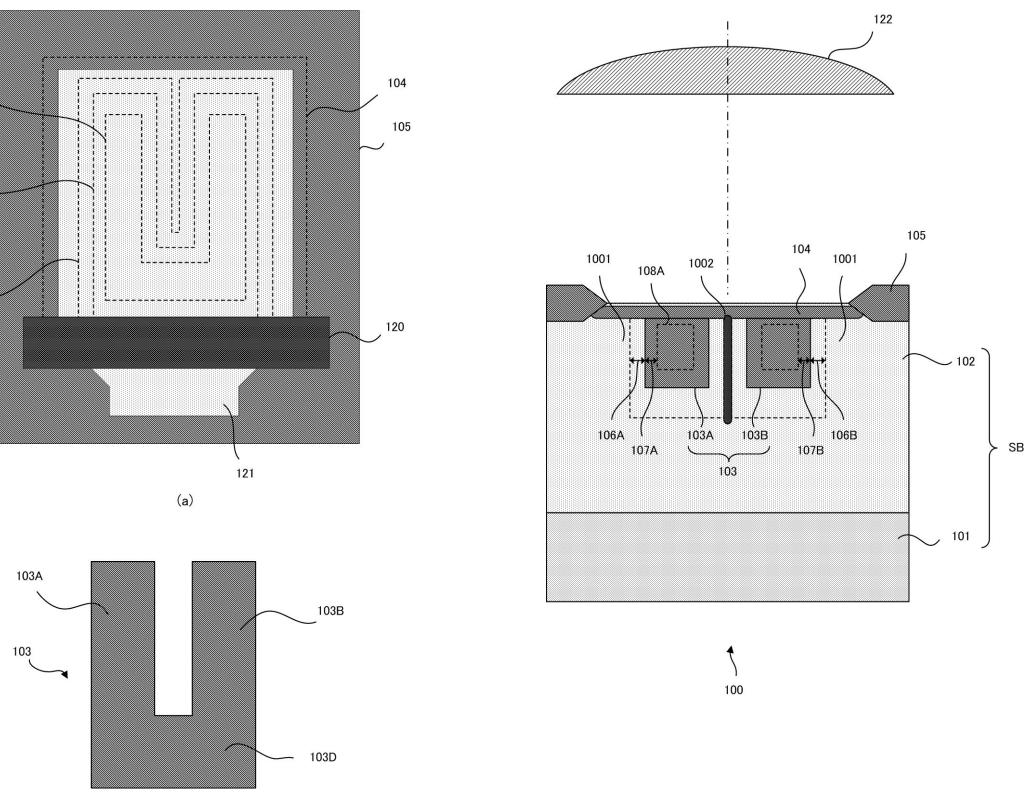
【図8】



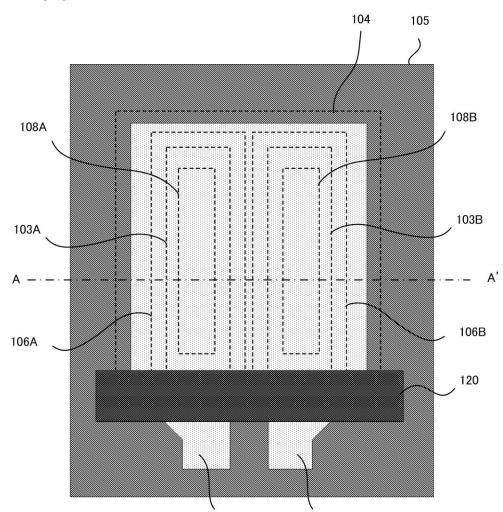
【図9】



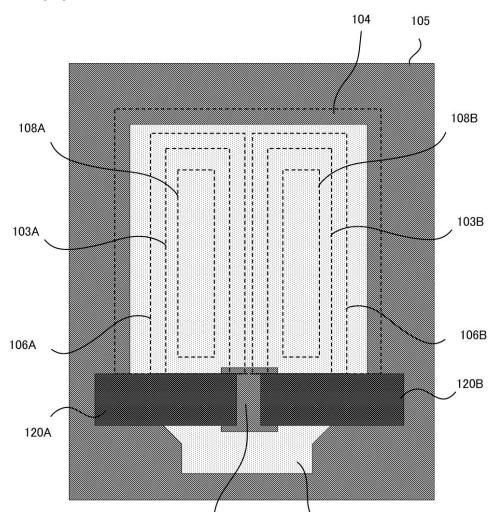
【図10】



【図11】



【図12】



100

100

フロントページの続き

(72)発明者 沖田 彰
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(72)発明者 小林 昌弘
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 西出 隆二

(56)参考文献 特開2002-329853(JP,A)
特開2000-082839(JP,A)
特開2004-264034(JP,A)
特開平3-35559(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/146
H01L 31/10
H04N 5/335