

(21)申請案號：101103399

(22)申請日：中華民國 101 (2012) 年 02 月 02 日

(51)Int. Cl.：

G01R31/28 (2006.01)

G01R1/073 (2006.01)

(71)申請人：旺矽科技股份有限公司 (中華民國) (TW)

新竹縣竹北市中和街 155 號

(72)發明人：張嘉泰 (TW)；顧偉正 (TW)；謝昭平 (TW)；王淳吉 (TW)；鄭雅允 (TW)

(74)代理人：劉緒倫

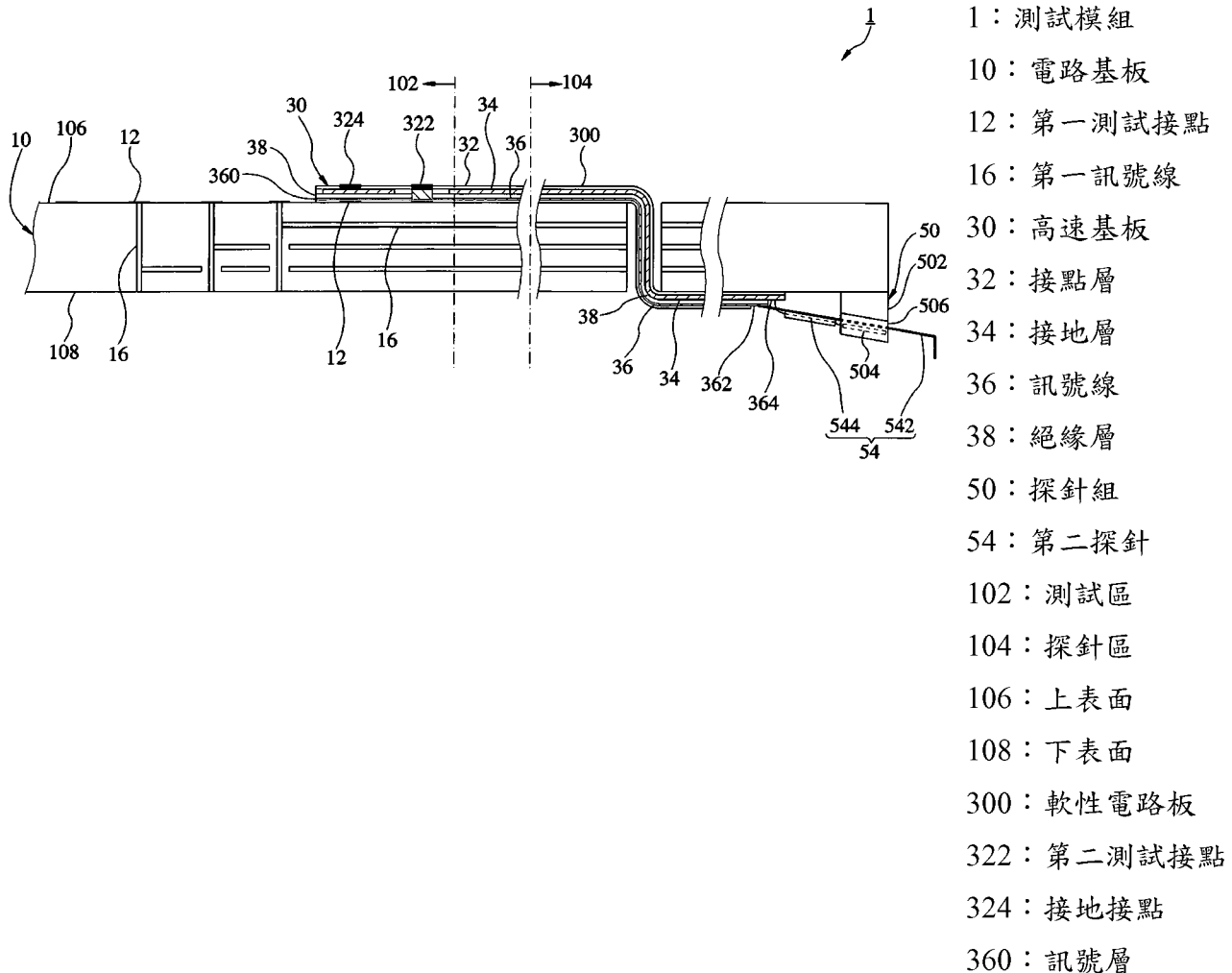
申請實體審查：有 申請專利範圍項數：35 項 圖式數：15 共 50 頁

(54)名稱

整合式高速測試模組

(57)摘要

一種整合式高速測試模組，以一電路基板接收測試機台所提供之第一測試訊號，經傳輸至一探針組之第一探針以點觸待測晶粒中一般中、低頻段運作之電子元件；以及，以一高速基板沿電路基板之上表面由外至內延伸佈設，並穿設該電路基板後沿電路基板之下表面延伸至該探針組邊緣，與第二探針電性連接探以點觸待測晶粒中高頻段運作之高速電子元件，因此可對積體電路晶圓待測晶粒之所有不同操作頻段之電子元件同步進行完整之電性測試。



362：第二探針接點

364：接地探針接點

502：固定座

504：金屬片

506：絕緣膠材

542：金屬針

544：地線

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101103399

※申請日：101.2.02

※IPC 分類：G01R 31/28 (2006.01)

一、發明名稱：(中文/英文)

G01R 1/073 (2006.01)

整合式高速測試模組

二、中文發明摘要：

一種整合式高速測試模組，以一電路基板接收測試機台所提供之第一測試訊號，經傳輸至一探針組之第一探針以點觸待測晶粒中一般中、低頻段運作之電子元件；以及，以一高速基板沿電路基板之上表面由外至內延伸佈設，並穿設該電路基板後沿電路基板之下表面延伸至該探針組邊緣，與第二探針電性連接探以點觸待測晶粒中高頻段運作之高速電子元件，因此可對積體電路晶圓待測晶粒之所有不同操作頻段之電子元件同步進行完整之電性測試。

三、英文發明摘要：

四、指定代表圖：

(一)本案指定代表圖為：第（ 三 ）圖。

(二)本代表圖之元件符號簡單說明：

1 測試模組	10 電路基板
102 測試區	104 探針區
106 上表面	108 下表面
12 第一測試接點	16 第一訊號線
30 高速基板	300 軟性電路板
32 接點層	322 第二測試接點
324 接地接點	34 接地層
36 訊號線	360 訊號層
362 第二探針接點	364 接地探針接點
38 絕緣層	50 探針組
502 固定座	504 金屬片
506 絕緣膠材	54 第二探針
542 金屬針	544 地線

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

本發明係關於高速測試之測試裝置，特別是指一種兼具高、低頻訊號傳輸功能之整合式高速測試模組。

【先前技術】

隨著科技化電子產品漸趨高速運作的需求下，電子產品內部之積體電路元件在晶圓測試時，測試探針卡除了需顧及電子元件測試鐸墊之間的間距，使探針卡的探針在點觸測試鐸墊時能精確對準，尚須顧慮電子元件的高速運作需求，針對個別電子元件的測試特性而於探針卡電路板上設計有能配合其操作條件的高速測試電路，提供積體電路晶圓達成完整的測試工程，藉以確保產品的使用品質。

然而探針卡製造商普遍可快速量產製作之測試公板係為於電路板上具有固定位置之測試接點，需再透過跳線結構作為測試機台與探針間之訊號傳輸路徑，僅適於一般中、低頻段之訊號傳輸測試用；除非所有傳輸結構完全針對特定之高頻測試條件而設計，包括顧及高頻測試中特定的訊號傳輸阻抗或特定的傳輸路徑等條件，否則以測試公板組裝之探針卡無法提供為混合有一般中、低頻段及高頻測試需求的製程技術元件所用。縱使以固定線路佈設之專板設計所提供之探針卡，對於積體電路為相同頻率操作甚至相同運作條件的不同晶圓製程產品，只要製程電子元件之電路佈局有所更改，使高速電子元件中各訊號之相對傳輸路徑有所變更或與一般中、低頻段的訊號傳輸路徑有相

對變更，探針卡製造商仍須重新設計製作與其電路佈局相對應的專板測試之探針卡；為此探針卡製造業者皆須耗費相當的工時及製作成本，尤其當製程積體電路越複雜且待測試電路越繁多時，相對的專板製作則需花費更多的工時及成本。

縱使有如台灣專利公告第 I266882 提出之一種以適於傳輸高頻訊號之撓性導線構成之探測系統，然，該探測系統於電路板上配置額外之位置設置撓性導線以接收高頻訊號，需將測試機台之測試頭所提供高頻訊號及一般頻段之測試訊號分開於不同之訊號接收位置，無異影響一般頻段測試訊號之電路佈設，需犧牲高頻傳輸路徑所佔去的電路空間。且將撓性導線自電路板邊緣延伸至具有高密度排列之探針結構中，對於有特定彈性需求之微小探針結構而言，將撓性導線直接插入高密度探針之間無異直接造成對探針彈性延展方向之阻力；致使待測晶粒在所有探針同時點觸至不同元件之測試鐸墊時，所受到之彈性接觸力以及對探針之反作用力亦完全不同，經一段時間使用過後勢必影響不同探針之彈性回覆力，造成探針針尖之測試平面不平齊而使局部測試鐸墊受力過大或電性接觸不良，致使降低積體電路晶圓電性測試之可靠度。再者，一旦每一待測晶粒有更多數不同條件之高頻元件時，測試機台需以更多測試頭輸出不同條件之高頻訊號，則上述探測系統需於電路板邊緣以更多數之撓性導線接收所不同位置之測試頭所提供之高頻訊號；不但更多之撓性導線完全插入高密度探

針之間，對所有探針的彈性延展方向造成更大的阻力，且只要操作過程稍有碰觸任何一撓性導線，將致使所有探針完全錯位甚至損毀，需對探針卡重新維修而無法進行電性測試。

因此探針卡製造業者在面臨晶圓廠下單訂製探針卡時，如何能以最短的交期，降低製造成本，並兼顧高品質的測試線路傳輸結構，以供積體電路晶圓進行高可靠度的電測工程，實為現今探針卡製造者所面臨的一大考驗。

【發明內容】

因此，本發明之主要目的乃在於提供一種整合式高速測試模組，可對積體電路晶圓之所有不同操作頻段之待測元件同步進行完整之電性測試。

為達成前揭目的，本發明所提供一種整合式高速測試模組，用以傳輸測試機台所提供不同頻率之第一及第二測試訊號，以對待測積體電路元件進行電性測試，所述整合式高速測試模組包括有：

一電路基板，係具有分別位於內、外圈之一探針區及一測試區，並具有相對之一上表面及一下表面，該上表面於該測試區佈設有多數第一測試接點，該下表面於該探針區佈設有多數第一探針接點，該第一測試接點用以傳遞上述測試機台之第一測試訊號或接地電位並與該第一探針接點電性導通；

一高速基板，係沿該電路基板之上表面自該測試區延伸佈設至該探針區且穿設該電路基板沿該下表面朝該電路

基板之中央延伸，該高速基板佈設有一接點層、一接地層以及多數訊號線，該接點層於對應該電路基板之上表面設有多數第二測試接點，至少一該第二測試接點位於該電路基板之第一測試接點上，該接地層電性連接上述測試機台之接地電位，各該訊號線分別電性連接各該第二測試接點用以傳遞上述測試機台之第二測試訊號；以及，

一探針組，設有一固定座以及固定於該固定座之至少一接地探針、多數第一及第二探針，該固定座設有一金屬片電性連接該至少一接地探針，各該第一探針電性連接該電路基板之第一探針接點，各該第二探針具有一金屬針以及與該金屬針鄰接且電性絕緣之接地金屬，該金屬針電性連接該高速基板之訊號線，該接地金屬電性連接該高速基板之接地層以及該固定座之金屬片。

【實施方式】

以下，茲配合圖示列舉若干較佳實施例，用以對本發明之結構、製作與功效作詳細說明。然而，本發明各實施例僅用於說明以特定結構及製作方法使用本發明，並非用以侷限本發明的範圍；圖式中，各元件的形狀或大小僅為方便標示之用，並非用以侷限本發明的結構。

請參閱如第一至第三圖所示本發明所提供第一較佳實施例之一整合式高速測試模組 1，適用於對同時具有於一般中、低頻段運作之電子元件及以更高頻段運作之高速電

子元件進行積體電路晶圓級測試，因此測試機台可將接地電位以及較低測試頻率之第一測試訊號及較高測試頻率之第二測試訊號透過測試模組 1 傳輸至積體電路晶圓之待測晶粒以進行電性測試，更詳述之，第二測試訊號具有符合高頻訊號之傳輸結構，因而各該第二測試訊號之傳輸路徑需伴隨接地電位，以維持訊號特性阻抗之傳輸；該測試模組 1 包括有一電路基板 10、一高速基板 30 以及一探針組 50，其中：

請配合第一至第三圖參照，電路基板 10 可區分為位於外、內圈之一測試區 102 及一探針區 104，並具有相對之一上表面 106 及一下表面 108，該上表面 106 於該測試區 102 佈設有多數第一測試接點 12，該下表面 108 於該探針區 104 佈設有多數第一探針接點 14，該第一測試接點 12 用以傳遞上述測試機台之第一測試訊號或接地電位，並透過多數外部跳線結構或內部走線之第一訊號線 16 與該第一探針接點 14 電性導通。

高速基板 30 用以傳遞上述測試機台之第二測試訊號，係沿該電路基板 10 之上表面 106 自該測試區 102 延伸佈設至該探針區 104，並穿設該電路基板 10 後沿該下表面 108 延伸至該電路基板 10 之中央以接近該探針組 50 邊緣，至於最適之數量及位置則依實際積體電路元件之高頻測試需求而配置。該高速基板 30 可如本實施例所提供之以單一軟性電路板 300 所製成，使第二測試訊號於軟性電路板 300 內沿電路基板 10 之上、下表面 106、108 傳遞於測

試區 102 及探針區 104 之間。配合第三圖參照，該高速基板 30 於該電路基板 10 上表面 106 覆蓋部分測試區 102，並設有一接點層 32、一接地層 34 以及多數訊號線 36，因此上述測試機台之第二測試訊號為對應該電路基板 10 之測試區 102 由該接點層 32 接收，經該等訊號線 36 傳遞至該探針組 50，其中該接點層 32、接地層 34 以及訊號線 36 之結構特徵及功能應用分別詳述如下。

該接點層 32 於對應該電路基板 10 之上表面 106 設有多數第二測試接點 322 及多數接地接點 324，並提供為該高速基板 30 表面之絕緣保護作用；至少一該接地接點 324 及至少一該第二測試接點 322 位於該電路基板 10 之第一測試接點 12 上，較佳者，配合第四圖參照，使各該第二測試接點 322 及接地接點 324 覆蓋該第一測試接點 12 並與之對準，且該第二測試接點 322 與第一測試接點 12 電性絕緣，故對測試機台而言，測試頭所提供高頻訊號之位置維持相同於原本第一測試接點 12 之相對位置，並完全由具有高頻傳輸規格之高速基板 30 傳遞第二測試訊號。

該接地層 34 電性連接該等接地接點 324 以及上述測試機台之接地電位，可如第五圖 A 所示，將對位於該第一測試接點 12 上之局部接點層 32 去除，形成位於該接地層 34 上之一盲孔 340，使該接地層 34 外露構成其中一該接地接點 324。或者，將軟性電路板 300 穿設至少一通孔 342，正向對位於該第一測試接點 12 上，再去除通孔 342 邊緣之局部接點層 32 使該接地層 34 於該通孔 342 中外露，藉由具

導電性之焊接材於該通孔 342 中將接地層 34 與第一測試接點 12 以相互焊接，焊接材凝固後即形成容置於該通孔 342 之一金屬塊 344，該金屬塊 344 之表面則構成其中一該接地接點 324。因此高速基板 30 除了可藉由該接地接點 324 使接地層 34 接收測試機台所提供之接地電位，更具有使佈設於軟性電路板 300 內部之接地層 34 與其相互導通之電路基板 10 之第一測試接點 12 形成等接地電位之特徵；且因接地層 34 可與電路基板 10 之第一測試接點 12 藉由焊接方式連接導通，更兼具將高速基板 30 與電路基板 10 相互固接之功能。另外，通孔 342 之設置可僅用於使測試機台之測試頭直接透過通孔 342 而仍以第一測試接點 12 接收第一測試訊號，或者使第一測試接點 12 透過通孔 342 接收接地電位，可與高速基板 30 所傳輸的接地電位有效區隔，以避免電路基板與高速基板所傳輸的訊號相互干擾；尤其若更透過通孔 342 注入焊接材，配合第五圖 B 參照，焊接材凝固後形成之一金屬塊 346 不但將第一測試接點 12 導通至該高速基板 30 表面，使測試機台之測試頭直接接觸金屬塊 346，並可同樣將高速基板 30 與電路基板 10 相互固接。

至於藉由焊接方式同時使接地層 34 與電路基板 10 之第一測試接點 12 連接導通，並將高速基板 30 與電路基板 10 相互固接之功能，亦可如第六及第七圖 A 所示，使高速基板 30 之側邊與電路基板 10 之第一測試接點 12 鄰接之軟性電路板 300 表面，將未設置有第二測試接點 322 及接地接點 324 之局部接點層 32 去除，使接地層 34 於邊緣外露，

再藉由焊接材 348 將外露之接地層 34 與鄰接之第一測試接點 12 連接導通，則接地層 34 可以透過高速基板 30 側邊鄰近之第一測試接點 12 與電路基板 10 具有等接地電位之特徵，且焊接材 348 兼具將高速基板 30 之側邊與電路基板 10 相互固接之功能。如此接地層 34 可不必全部佈設至通孔 342 之邊緣因而未於通孔 342 中外露，可使高速基板 30 所覆蓋之部分第一測試接點 12 透過通孔 342 或更藉由金屬塊 346 與測試機台之點觸頭接觸，由於與接地層 34 電性絕緣，因此更可以高速基板 30 所覆蓋之部分第一測試接點 12 接收測試機台之第一測試訊號。另外，配合第七圖 A 參照，只要高速基板 30 之訊號線 36 未緊鄰高速基板 30 之邊緣配置，高速基板 30 接點層 32 之接地接點 324 可位於鄰近高速基板 30 邊緣，藉由通孔 342 及容置於該通孔 342 之金屬塊 344 使電路基板 10 之第一測試接點 12 導通至接地層 34，且兼具將高速基板 30 之側邊與電路基板 10 相互固接之功能。

甚至，更可以如第七圖 B 所示，高速基板 30 於邊緣覆蓋之第一測試接點 12 上設置通孔 342 後，同樣去除通孔 342 邊緣之局部接點層 32 使該接地層 34 於該通孔 342 中外露，再以一金屬固定件 350（如鐵釘、T 型針）穿過該通孔 342 使金屬固定件 350 抵止於外露之接地層 34 表面且嵌入第一測試接點 12，甚至更可穿過第一測試接點 12 以至電路基板 10 背面焊接固定；因而金屬固定件 350 不但可於接點層 32 外露構成接地接點 324，並使電路基板 10 之

第一測試接點 12 導通至接地層 34，且兼具將高速基板 30 之側邊與電路基板 10 相互固接之功能。

當然，於高速基板 30 之兩側邊將高速基板 30 與電路基板 10 相互固接之方式，可如本實施例所例舉之兩側邊分別為不同之手法達成，或者可採任一方式使兩側邊同時以相同之手法達成，皆可具有本發明所欲達成之功效，因而不在此限。

各該訊號線 36 沿該高速基板 30 之延伸方向佈設於該軟性電路板 300 內部，配合第三圖參照，該等訊號線 36 設置於一訊號層 360 上並與接地層 34 相隔一絕緣層 38，由第二測試訊號之實際高頻傳輸規格使訊號層 360 與接地層 34 相隔特定厚度之絕緣層 38；較佳者，該等訊號線 36 可部分設於訊號層 360 且部分設於該接點層 32 內部或表面，由實際高頻傳輸規格而變化接點層 32 之厚度，因而可增加高頻訊號傳輸之電路空間。各訊號線 36 之一端縱向導通至該接點層 32 之各該第二測試接點 322，以傳遞上述測試機台之第二測試訊號，各訊號線 36 之另一端延伸至該探針組 50 之邊緣，對應各訊號線 36 之末端形成一第二探針接點 362，且各該第二探針接點 362 鄰近具有一接地探針接點 364 與該接地層 34 電性導通，配合第二圖參照；至於接地探針接點 364 可透過該絕緣層 38 與接地層 34 縱向電性連接，或者移除第二探針接點 362 鄰近之局部絕緣層 38 使外露之接地層 34 形成該接地探針接點 364，皆可具有本發明所欲達成之功效，因而不在此限。

當然，各訊號線 36 所對應之待測電子元件之間若有訊號接續或同步處理之時序對應關係，該高速基板 30 所佈設之訊號線 36 更可藉由精確的路徑設計使相關之訊號線 36 等長，例如以接點層 32 與訊號層 360 中上、下對準之訊號線 36 符合等長的需求，或者，同一層接點層 32 或訊號層 360 所佈設之訊號線 36 以增加走線路徑方式使至少二訊號線 36 符合等長的需求，配合第二圖參照，皆可具有本發明所欲達成之功效，因而不在此限。

請配合第二及第三圖參照，探針組 50 之一固定座上 502 設有多數第一、第二探針 52、54 以及至少一接地探針 56。其中，第一探針 52 電性連接該電路基板 10 之第一探針接點 14；第二探針 54 為具高頻傳輸特性之高頻探針結構，具有一金屬針 542 以及與該金屬針 542 鄰接且電性絕緣之接地金屬，該金屬針 542 電性連接該高速基板 30 之訊號線 36，該接地金屬電性連接該高速基板之接地層 34 及接地探針 56，第二探針 54 可如本實施例所提供者為一金屬針 542 以及與之相互並列且電性絕緣之一地線 544 所製成，使該金屬針 542 於該高速基板 30 上與第二探針接點 362 電性連接，該地線 544 於該高速基板 30 上與該接地探針接點 364 電性連接。由於本發明所提供之第二探針主要以配合第二訊號傳遞路徑上伴隨有傳輸接地電位的結構，因此亦可為如第八及九圖所示之具有同軸傳輸結構者；其中，探針組 50 更有另一第二探針 58，第二探針 58 具有一金屬針 582 以及一於金屬針 582 外圍同軸環繞之金屬套管

584，該金屬套管 584 形成與該金屬針 582 鄰接且電性絕緣接地金屬，使該金屬針 582 電性連接該高速基板 30 之第二探針接點 362，該金屬套管 584 電性連接該接地探針接點 364。因此該高速基板 30 傳輸高頻訊號至探針組 50 之傳輸結構上，任何使傳輸高頻訊號之金屬針設置與之鄰接且電性絕緣之接地金屬，皆可具有本發明所欲達成之功效，因而不在此限。

當然，為使高頻訊號傳輸至第二探針 54 時伴隨之接地電位可維持於高頻導通迴路上，探針組 50 更於固定座 502 上設有一金屬片 504 與該等第二探針 54 之接地金屬電性連接，第二探針 54 之金屬針 542 與該金屬片 504 透過一絕緣膠材 506 相互黏著以固定維持特定間距，且該接地探針 56 設置於該金屬片 504 上與之電性導通；或者，更可將該金屬片 504 延伸至鄰近之第一探針 52 上直接與之電性導通，使透過電路板 10 所傳輸的第一測試訊號之接地電位在鄰近待測晶粒時仍可與該高速基板 30 所傳輸的第二測試訊號之接地電位等電位，因此該測試模組 1 所測試待測晶粒所需之所有接地電位更可透過該金屬片 504 達到等電位之功能，使本發明具有確保電路接地的完整性之功效。

另外，為了使該高速基板 30 能有效應用於高密度的高頻傳輸需求，探針組 50 之第二探針 54、58 同樣可以高密度的空間配置方式，達成如第十圖 A、B（或第十一圖 A、B）所示分別使該等第二探針 54（或 58）於固定座 502 上以交錯及層疊結構滿足高密度的高頻傳輸需求，其中：

第十圖 A、B 為金屬針 542 與地線 544 所並列製成之第二探針 54 於固定座 502 上的分佈結構。由於絕緣膠材 506 可以將該等第二探針 54 及金屬片 504 於固定座 502 表面不同縱向高度上逐層固定黏著，因此各該第二探針 54 附著於固定座 502 之方式即可以絕緣膠材 506 將金屬針 542 鄰近於金屬片 504 黏著使相隔特定間距，更使與金屬針 542 並列之地線 544 貼附金屬片 504，再固定金屬片 504 與固定座 502 之橫向間隔距離，當完成固定座 502 上各探針 52、54、56 的分佈結構後，絕緣膠材 506 再依其可固化之特性（如熱固化或 UV 固化）成型於固定座 502 上。若以較低空間密度配置的結構而言，金屬片 504 可僅於單一側邊空間以絕緣膠材 506 黏著該等第二探針 54，因此減少固定座 502 上第二探針 54 的配置厚度；或者為如第十圖 A 所示，使第二探針 54 交錯配置於金屬片 504 兩側，降低金屬針 542 之間的電性干擾影響；若以較高空間密度配置的結構而言，配合第十圖 B 參照，該第二探針 54 可配置於與金屬片 504 兩側縱向間隔特定位置，形成金屬片 504 同一局部之兩側皆佈設有第二探針 54 之多層重疊結構，當然若考量高密度配置下鄰近金屬針 542 之間的電性干擾影響，甚至更可於金屬針 542 及與之並列之地線 544 周圍設置絕緣套管，增加第二探針 54 所傳輸第二測試訊號的完整性。

第十一圖 A、B 為以金屬套管 584 同軸環繞金屬針 582 所製成之第二探針 58 於固定座 502 上的分佈結構。由於第二探針 58 之金屬針 582 延伸進入金屬套管 584 內部並與金

屬套管 584 相隔特定間距且電性絕緣，因此以絕緣膠材 506 將金屬套管 584 表面貼附於金屬片 504，即可達成將金屬套管 584 與金屬片 504 電性連接以及固定金屬針 582 之目的；且若顧及金屬套管 584 之弧形表面與金屬片 504 之接觸面積降低電性連接效果，更可如本實施例所提供之先以導電膠 508 使金屬套管 584 貼附於金屬片 504，再附著絕緣膠材 506 使第二探針 58 穩固於固定座 502 上，當完成固定座 502 上各探針 52、54、56、58 的分佈結構後，絕緣膠材 506 再依其可固化之特性（如熱固化或 UV 固化）成型於固定座 502 上。若以較低空間密度配置的結構而言，金屬片 504 可僅於單一側邊空間以絕緣膠材 506 黏著該等第二探針 58，或者為如第十一圖 A 所示，使第二探針 58 交錯配置於金屬片 504 兩側；若以較高空間密度配置的結構而言，配合第十一圖 B 參照，該第二探針 58 可配置於與金屬片 504 兩側縱向間隔特定位置，形成金屬片 504 同一局部之兩側皆佈設有第二探針 58 之多層重疊結構。

綜合上述可知，本發明所提供測試模組 1 可以電路基板 10 之第一測試接點 12 接收測試機台所提供之第一測試訊號，經該電路基板 10 之第一訊號線 16 傳輸後，以探針組 50 之第一探針 52 點觸待測晶粒中一般中、低頻段運作之電子元件；同時可以高速基板 30 之軟性電路板 300 所設置之第二測試接點 322 接收測試機台所提供之第二測試訊號，並透過軟性電路板 300 所設置之其中一通孔 342 與電路基板 10 之第一測試接點 12 對位，使測試機台之測試頭

所提供高頻訊號之位置維持相同於原本第一測試接點 12 之相對位置，並仍可以通孔 342 下第一測試接點 12 接收第一測試訊號或接地電位，不需犧牲高頻傳輸路徑所佔去的電路空間。尤其若更透過通孔 342 形成之金屬塊 344、346，不但可將第一測試接點 12 導通至該高速基板 30 表面，使測試機台之測試頭直接接觸金屬塊 344、346，並可達到將高速基板 30 與電路基板 10 固接的目的。

再者，高速基板 30 傳遞第二測試訊號時，透過該接地接點 324 接收測試機台所提供之接地電位，可使接地電位伴隨第二測試訊號於高速基板 30 之接地層 34 傳輸，維持第二測試訊號於高速基板 30 內之高頻傳輸特性阻抗；或者，以其中一通孔 342 穿過接地層 34，藉由使該接地層 34 於該通孔 342 中外露，接地層 34 與第一測試接點 12 更可以透過金屬塊 344 相互導通並固接，使接地層 34 與其相互導通之第一測試接點 12 形成等接地電位之特徵。因此在以探針組 50 之第二探針 54 點觸待測晶粒中高頻段運作之高速電子元件，則可以高速基板 30 與電路基板 10 所整合的穩固組合結構，對積體電路晶圓待測晶粒之所有不同操作頻段之電子元件同步進行完整之電性測試。

更甚者，藉由高速基板 30 之內部電路佈設結構，可使高速基板 30 表面具有相當大的電路空間得以增設其餘電路元件，以調整高速基板 30 所傳遞第二測試訊號之電容或電感特性；因此使測試元件電性連接高速基板 30 內部之訊號線 36 及接地層 34，可依待測晶粒中電子元件之高頻訊

號傳遞頻率或特性阻抗等不同規格而彈性改變高速基板 30 內部訊號線 36 之電容或電感特性。

請參閱如第十二圖所示本發明另一較佳實施例所提供之測試模組 2，包括一高速基板 30' 設於如上述之電路基板 10 並延伸佈設至鄰近探針組 50，該高速基板 30' 具有如同上述實施例所提供之接點層 32、接地層 34 及訊號層 360，且使多數訊號線 36 部分設於訊號層 360 且部分設於該接點層 32 內部或表面；差異僅在於，訊號層 360 兩側分別有接地層 34 及一外接地層 34'，使接點層 32 及訊號層 360 之訊號線 36 所傳輸之第二測試訊號有各自對應的接地訊號迴路分別傳經接地層 34 及外接地層 34'，避免任一高頻路徑結構產生缺陷而對其餘鄰近高頻路徑造成影響，更可減少訊號線 36 所傳輸第二測試訊號之周圍介電材質之介電損耗。

至於該外接地層 34' 與之間可如第十三圖所示，該高速基板 30' 之軟性電路板 300 穿設有如上述各實施例所設置之通孔 342，正向對位於該第一測試接點 12 上，並同時去除通孔 342 邊緣之局部接點層 32 及通孔 342 邊緣鄰近電路基板 10 之軟性電路板 300 局部表面，使該接地層 34 及外接地層 34' 於該通孔 342 中外露；因此可如上述實施例藉由具導電性之焊接材於該通孔 342 中將接地層 34 及外接地層 34' 與第一測試接點 12 相互焊接，焊接材凝固後形成之金屬塊 344 構成其中一該接地接點 324。因此由該接地接點 324 使接地層 34 及外接地層 34' 接收測試機台所提供

之接地電位，且接地層 34 及外接地層 34' 與電路基板 10 之第一測試接點 12 藉由焊接方式連接導通，兼具將高速基板 30' 與電路基板 10 相互固接之功能。

值得一提的是，本發明所提供高速基板可如上述實施例僅以單一軟性電路板所製成，依據積體電路晶圓之電路佈局再於軟性電路板內規劃對應高頻訊號傳輸位置之訊號線；或可如第十四及第十五圖所示分別為本發明第三及第四較佳實施例所提供之一測試模組 3、4，分別具有以複數個軟性電路板分段延伸之一高速基板 70、90，設於如同上述實施例所提供該電路基板 10 之上、下表面 106、108。各該高速基板 70、90 與上述實施例所提供者同樣使一軟性電路板 702、902 覆蓋電路基板 10 之第一測試接點 12，沿電路基板 10 之上表面 106 自測試區 102 延伸佈設至探針區 104，差異僅在於各軟性電路板 702、902 於探針區 104 再與另一軟性電路板 704、904 電性連接，並使以軟性電路板 704、904 接設如同上述實施例所提供該探針組 50 之第二探針 54，其中：

第十四圖所示高速基板 70 之二該軟性電路板 702、704 之間以一轉接器 706 電性連接，轉接器 706 可為多重矩陣開關元件，用以將對應該電路基板 10 上表面 106 之軟性電路板 702 所佈設之多數訊號線 72 切換至與對應該電路基板 10 下表面 108 之軟性電路板 704 之多數訊號線 74 一對一電性導通。

第十五圖所示高速基板 90 之二該軟性電路板 902、904

之間以多數高頻傳輸線 906 電性連接，用以將對應該電路基板 10 上表面 106 之軟性電路板 902 所佈設之多數訊號線 92 跳接至與對應該電路基板 10 下表面 108 之軟性電路板 904 之多數訊號線 94 一對一電性導通。

因此該高速基板 70 (或 90) 之各軟性電路板 702、704 (或 902、904) 可事先備製好固定路徑之訊號線 72、74 (或 92、94)，再依實際積體電路晶圓之電路佈局將上、下表面 106、108 分別對應之訊號線 72、74 (或 92、94) 相互轉接導通，加速測試模組 3 (或 4) 的模組製作工時。

唯，以上所述者，僅為本發明之較佳可行實施例而已，故舉凡應用本發明說明書及申請專利範圍所為之等效結構變化，理應包含在本發明之專利範圍內。

【圖式簡單說明】

第一圖係本發明所提供第一較佳實施例之頂視示意圖；

第二圖係上述第一較佳實施例之局部底視示意圖；

第三圖係上述第一較佳實施例之結構示意圖；

第四圖係上述第一較佳實施例之局部頂視示意圖，表示高速基板設於電路基板上表面之結構示意圖；

第五圖A、B 係分別為上述第四圖之 5A-5A 連線及 5B-5B 連線之剖視示意圖；

第六圖係本發明所提供高速基板與電路基板之多種固接方式，表示高速基板於側邊使接地層與電路基板之第一測試接點之連接導通方式；

第七圖A、B 係分別為上述第六圖之 7A-7A 連線及 7B-7B 連線剖視示意圖；

第八圖係本發明所提供探針組之另一第二探針與高速基板導通之傳輸結構示意圖；

第九圖係上述第八圖之局部底視示意圖；

第十圖A、B 係分別為上述第二圖所示第二探針於探針組內部的交錯及層疊配置結構；

第十一圖A、B 係分別為上述第八圖所示另一第二探針於探針組內部的交錯及層疊配置結構；

第十二圖係本發明所提供第二較佳實施例之結構示意圖；

第十三圖係上述第二較佳實施例之局部剖視示意圖，表示高速基板設於電路基板上表面之結構示意圖；

第十四圖係本發明所提供第三較佳實施例之結構示意圖；

第十五圖係本發明所提供第四較佳實施例之結構示意圖。

【主要元件符號說明】

1、2、3、4 測試模組

10 電路基板

102 測試區

104 探針區

106 上表面

108 下表面

12 第一測試接點

14 第一探針接點

16 第一訊號線

30、30'、70、90 高速基板

300、702、704、902、904 軟性電路板

32 接點層

322 第二測試接點

324 接地接點	34 接地層
34' 外接地層	340 盲孔
342 通孔	344、346 金屬塊
348 焊接材	350 金屬固定件
36、72、74、92、94 訊號線	
360 訊號層	362 第二探針接點
364 接地探針接點	
38 絕緣層	50 探針組
502 固定座	504 金屬片
506 絕緣膠材	508 導電膠
52 第一探針	54、58 第二探針
56 接地探針	542、582 金屬針
544 地線	584 金屬套管
706 轉接器	906 傳輸線

七、申請專利範圍：

1．一種整合式高速測試模組，用以傳輸測試機台所提供之接地電位及不同頻率之第一、第二測試訊號，以對待測積體電路元件進行電性測試，所述整合式高速測試模組包括有：

一電路基板，係具有分別位於內、外圈之一探針區及一測試區，並具有相對之一上表面及一下表面，該上表面於該測試區佈設有多數第一測試接點，該下表面於該探針區佈設有多數第一探針接點，該第一測試接點用以傳遞上述測試機台之第一測試訊號或接地電位並與該第一探針接點電性導通；

一高速基板，係沿該電路基板之上表面自該測試區延伸佈設至該探針區且穿設該電路基板沿該下表面朝該電路基板之中央延伸，該高速基板佈設有一接點層、一接地層以及多數訊號線，該接點層於對應該電路基板之上表面設有多數第二測試接點，至少一該第二測試接點位於該電路基板之第一測試接點上，該接地層電性連接上述測試機台之接地電位，各該訊號線分別電性連接各該第二測試接點用以傳遞上述測試機台之第二測試訊號；以及，

一探針組，設有一固定座以及固定於該固定座之至少一接地探針、多數第一及第二探針，該固定座設有一金屬片電性連接該至少一接地探針，各該第一探針電性連接該電路基板之第一探針接點，各該第二探針具有一金屬針以及與該金屬針鄰接且電性絕緣之接地金屬，該金屬針電性

連接該高速基板之訊號線，該接地金屬電性連接該高速基板之接地層以及該固定座之金屬片。

2．依據申請專利範圍第1項所述之整合式高速測試模組，該高速基板包括至少一接地接點位於該電路基板之第一測試接點上，該接地層電性連接該等接地接點。

3．依據申請專利範圍第2項所述之整合式高速測試模組，該接地接點位於該接點層或該接地層。

4．依據申請專利範圍第3項所述之整合式高速測試模組，該高速基板之接地層上設有一盲孔，位於該電路基板之一該第一測試接點上，該接地接點位於該接地層且透過該盲孔外露。

5．依據申請專利範圍第1項所述之整合式高速測試模組，該高速基板於該電路基板之下表面係延伸至該探針組邊緣，各該訊號線之一端係為外露之一第二探針接點，該第二探針之金屬針設於該第二探針接點上。

6．依據申請專利範圍第5項所述之整合式高速測試模組，該高速基板之接地層係於鄰近各該第二探針接點外露並形成一接地探針接點，該接地金屬之一端設於該接地探針接點。

7．依據申請專利範圍第1項所述之整合式高速測試模組，該高速基板具有二軟性電路板，其中一上軟性電路板延伸於該電路基板之上表面且設有該接點層及接地層，另一下軟性電路板延伸於該電路基板之下表面以至該探針組邊緣且設有一下接地層，各該訊號線具有一上段部

及一下段部分別位於該上軟性電路板及下軟性電路板，該上軟性電路板之接地層電性連接該下軟性電路板之下接地層。

8．依據申請專利範圍第7項所述之整合式高速測試模組，該訊號線之下段部之一端係為外露之一第二探針接點，該第二探針之金屬針設於該第二探針接點上，該下軟性電路板之下接地層係於鄰近各該第二探針接點外露並形成一接地探針接點，該接地金屬之一端設於該接地探針接點。

9．依據申請專利範圍第7項所述之整合式高速測試模組，該上、下軟性電路板之其中之一者同時延伸於該電路基板之上、下表面，該高速基板更設有一轉接器位於該上、下軟性電路板之間，該轉接器係為多重矩陣開關元件，用以將該等訊號線之上段部切換至與該下段部一對一電性導通。

10．依據申請專利範圍第7項所述之整合式高速測試模組，該高速基板更設有多數傳輸線穿設該電路基板並延伸於該電路基板之上、下表面，各該傳輸線之兩端分別與各該號線之上、下段部電性連接。

11．依據申請專利範圍第1項所述之整合式高速測試模組，各該第二探針之接地金屬係為一地線或一金屬套管，該地線與該金屬針相鄰並列，該金屬套管以同軸環繞該金屬針。

12．依據申請專利範圍第11項所述之整合式高

速測試模組，該等第二探針設於該金屬片之同一側邊或該金屬片之兩側，該接地金屬貼附於該金屬片。

1 3．依據申請專利範圍第 1 2 項所述之整合式高速測試模組，各該第二探針之接地金屬係為地線，該探針組具有一絕緣膠材將該第二探針之金屬針固定於鄰近該金屬片使相隔特定間距。

1 4．依據申請專利範圍第 1 2 項所述之整合式高速測試模組，各該第二探針之接地金屬係為金屬套管，該探針組具有一導電膠將該第二探針之金屬套管固定於該金屬片。

1 5．依據申請專利範圍第 1 項所述之整合式高速測試模組，該高速基板於該電路基板之一該第一測試接點上穿設有一通孔，該通孔設置一金屬塊並與該第一測試接點相互黏著並電性導通。

1 6．依據申請專利範圍第 1 5 項所述之整合式高速測試模組，該高速基板之接地層係於該通孔外露並與該金屬塊電性導通，該金屬塊之局部係構成其中一該接地接點。

1 7．依據申請專利範圍第 1 項所述之整合式高速測試模組，該高速基板於該電路基板之一該第一測試接點上穿設有一通孔，該高速基板之接地層係於該通孔外露，該通孔設置一金屬固定件與該接地層及該電路基板之第一測試接點電性導通。

1 8．依據申請專利範圍第 1 7 項所述之整合式高

速測試模組，該金屬固定件抵止於外露之接地層表面且嵌入該第一測試接點，該金屬固定件於接點層外露構成其中一該接地接點。

19．依據申請專利範圍第16或17項所述之整合式高速測試模組，至少一該通孔設於該高速基板之邊緣。

20．依據申請專利範圍第1項所述之整合式高速測試模組，該高速基板之接地層係於該高速基板之邊緣外露與至少一該第一測試接點相互黏著並電性導通。

21．依據申請專利範圍第1項所述之整合式高速測試模組，該高速基板之接點層與接地層之間具有一訊號層，該接點層與訊號層分別設有至少一該訊號線。

22．依據申請專利範圍第21項所述之整合式高速測試模組，該高速基板更設有一外接地層，該訊號層位於該接地層與外接地層之間。

23．依據申請專利範圍第22項所述之整合式高速測試模組，該高速基板於該電路基板之一該第一測試接點上穿設有一通孔，該高速基板之接地層與外接地層係於該通孔外露，該通孔設置一金屬塊與該接地層及該電路基板之第一測試接點電性導通。

24．依據申請專利範圍第21項所述之整合式高速測試模組，該接點層與接地層分別具有一該訊號線相互重疊對位。

25．依據申請專利範圍第21項所述之整合式高速測試模組，該接點層或接地層具有長度相同之至少二該

訊號線。

26．一種整合式高速測試模組，用以傳輸測試機台所提供之接地電位及不同頻率之第一、第二測試訊號，以對待測積體電路元件進行電性測試，所述整合式高速測試模組包括有：

一電路基板，係具有分別位於內、外圈之一探針區及一測試區，並具有相對之一上表面及一下表面，該上表面於該測試區佈設有多數第一測試接點，該下表面於該探針區佈設有多數第一探針接點，該第一測試接點用以傳遞上述測試機台之第一測試訊號或接地電位並與該第一探針接點電性導通；以及，

一高速基板，係沿該電路基板之上表面自該測試區延伸佈設至該探針區且穿設該電路基板沿該下表面朝該電路基板之中央延伸，該高速基板佈設有一接點層、一接地層以及多數訊號線，該接點層於對應該電路基板之上表面設有多數第二測試接點，至少一該第二測試接點位於該電路基板之第一測試接點上，該接地層電性連接上述測試機台之接地電位且與該電路基板之至少一該第一測試接點相互黏著並電性導通，各該訊號線分別電性連接各該第二測試接點用以傳遞上述測試機台之第二測試訊號。

27．依據申請專利範圍第26項所述之整合式高速測試模組，該高速基板之接點層與接地層之間具有一訊號層，該接點層與訊號層分別設有至少一該訊號線。

28．依據申請專利範圍第27項所述之整合式高

速測試模組，該高速基板更設有一外接地層，該訊號層位於該接地層與外接地層之間。

29．依據申請專利範圍第28項所述之整合式高速測試模組，該高速基板於該電路基板之一該第一測試接點上穿設有一通孔，該高速基板之接地層與外接地層係於該通孔外露，該通孔設置一金屬塊與該接地層及該電路基板之第一測試接點電性導通。

30．依據申請專利範圍第27項所述之整合式高速測試模組，該接點層與接地層分別具有一該訊號線相互重疊對位。

31．依據申請專利範圍第27項所述之整合式高速測試模組，該接點層或接地層具有長度相同之至少二該訊號線。

32．依據申請專利範圍第26項所述之整合式高速測試模組，該高速基板延伸至該電路基板之下表面位於各該訊號線之一端係為外露之一第二探針接點，該高速基板之接地層係於鄰近各該第二探針接點外露並形成一接地探針接點。

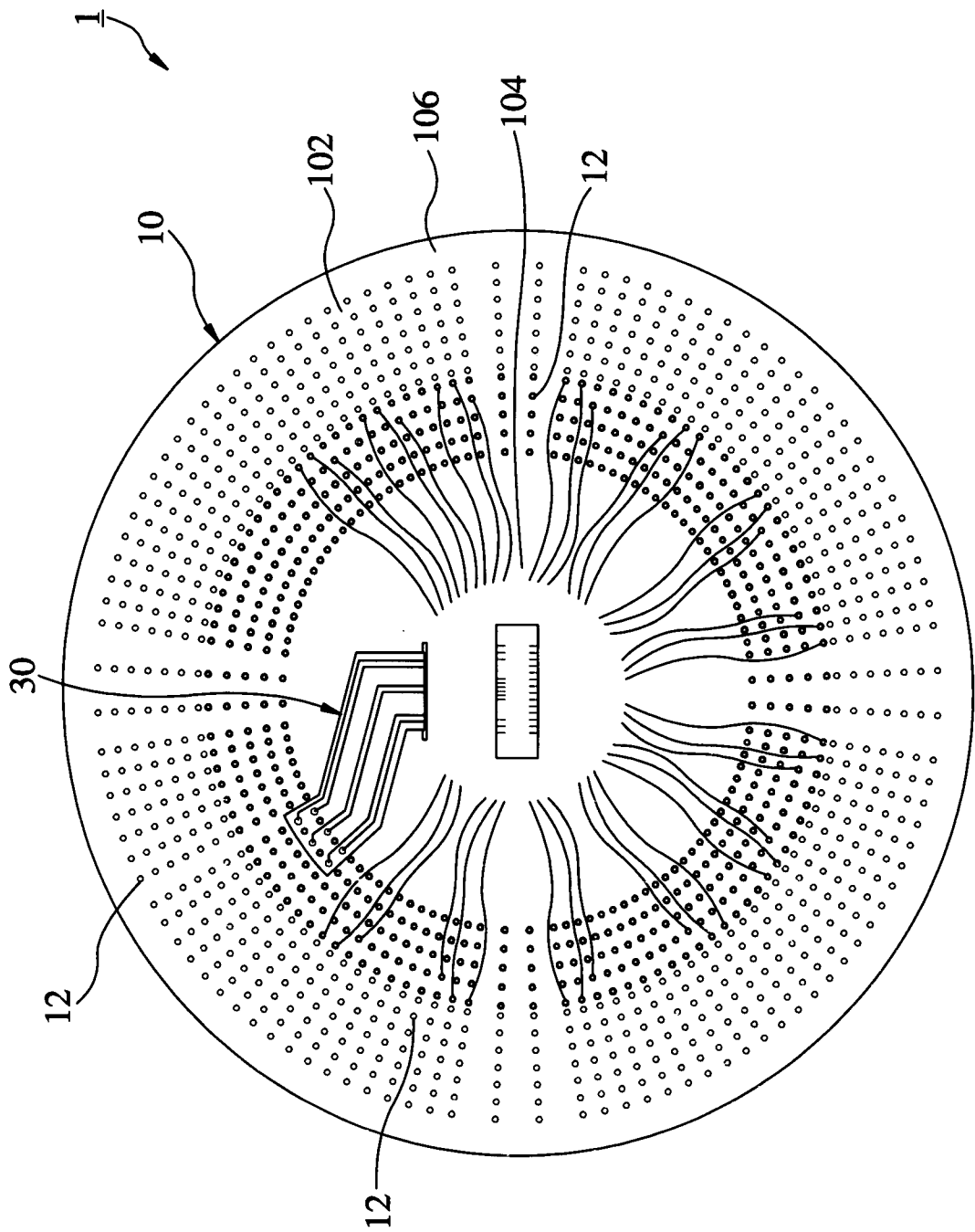
33．依據申請專利範圍第26項所述之整合式高速測試模組，該高速基板於該電路基板之一該第一測試接點上穿設有一通孔，該高速基板之接地層係於該通孔外露，該通孔設置一金屬固定件與該接地層及該電路基板之第一測試接點電性導通。

34．依據申請專利範圍第26項所述之整合式高

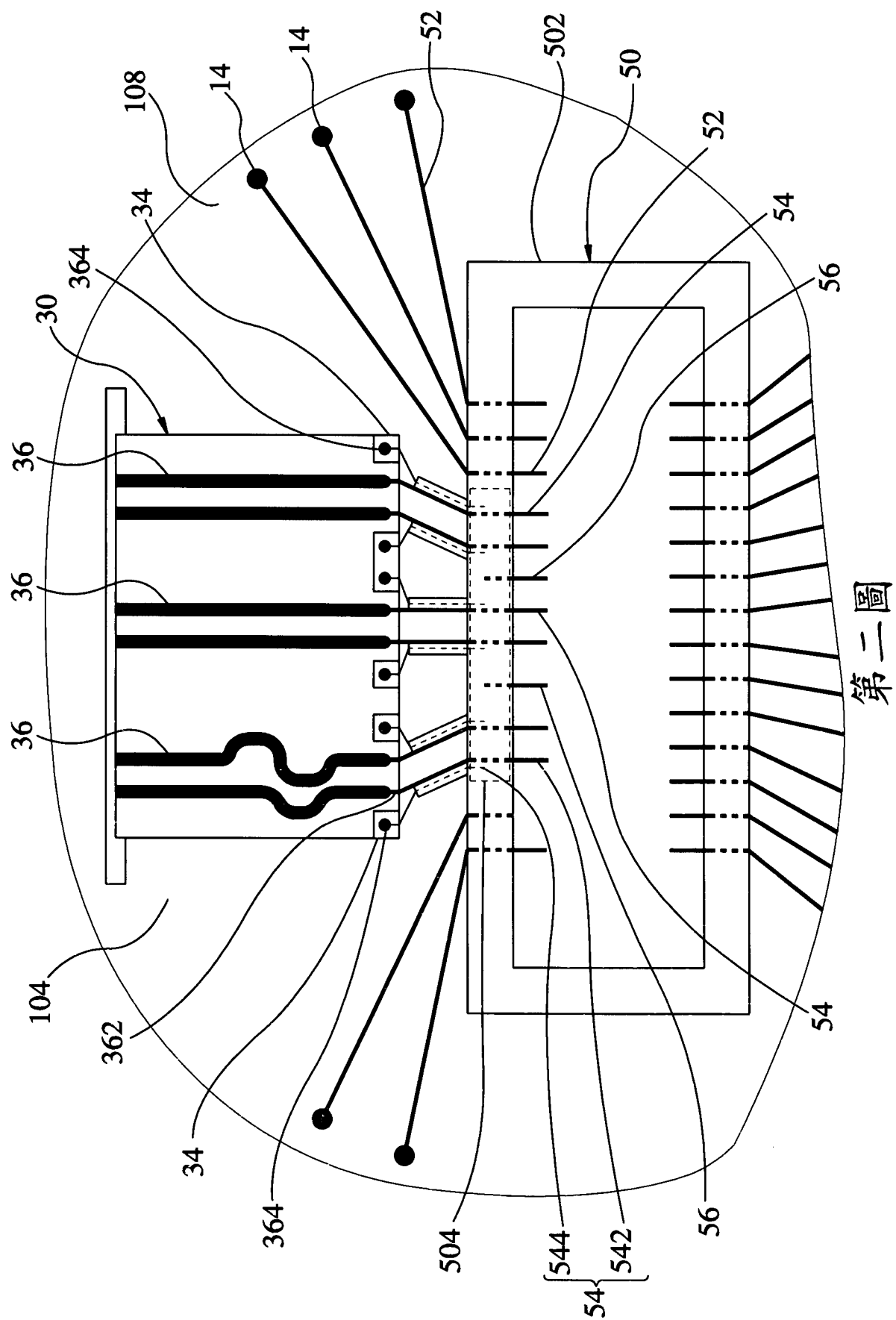
速測試模組，該高速基板於該電路基板之一該第一測試接點上穿設有一通孔，該通孔設置一金屬塊並與該第一測試接點相互黏著並電性導通。

35．依據申請專利範圍第34項所述之整合式高速測試模組，該高速基板之接地層係於該通孔外露並與該金屬塊電性導通，該金屬塊之局部係構成其中一該接地接點。

八、圖式：



第一圖



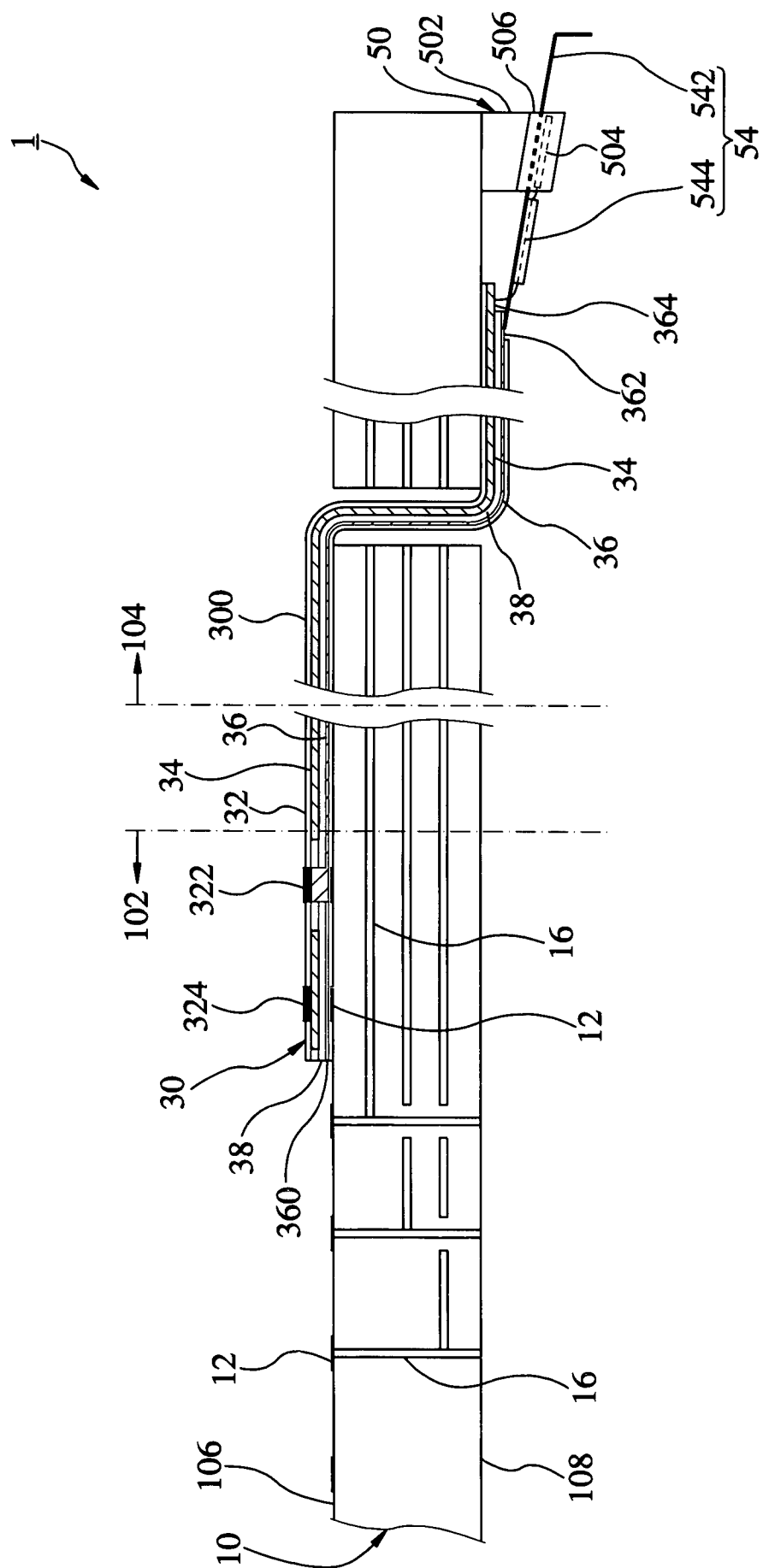
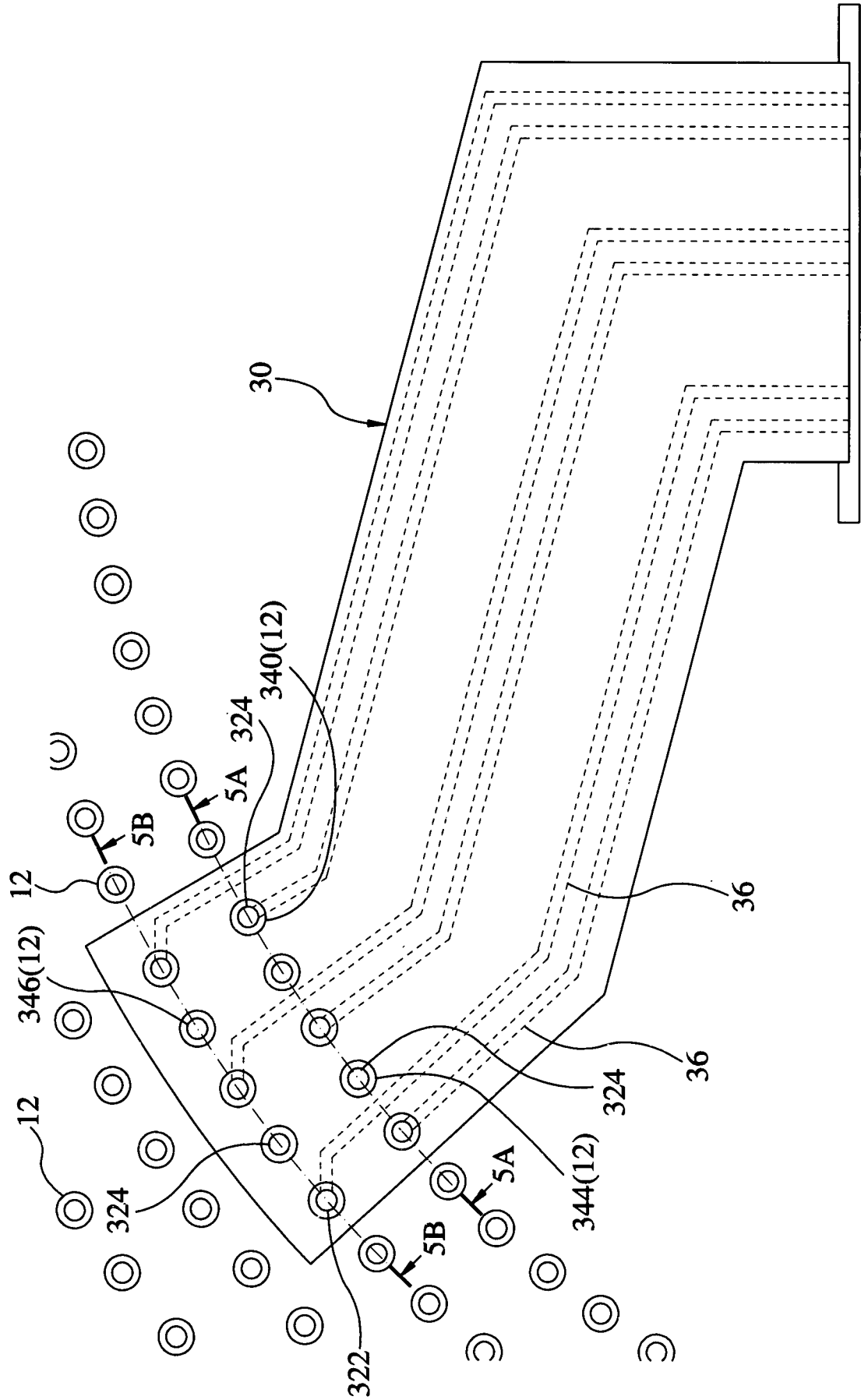
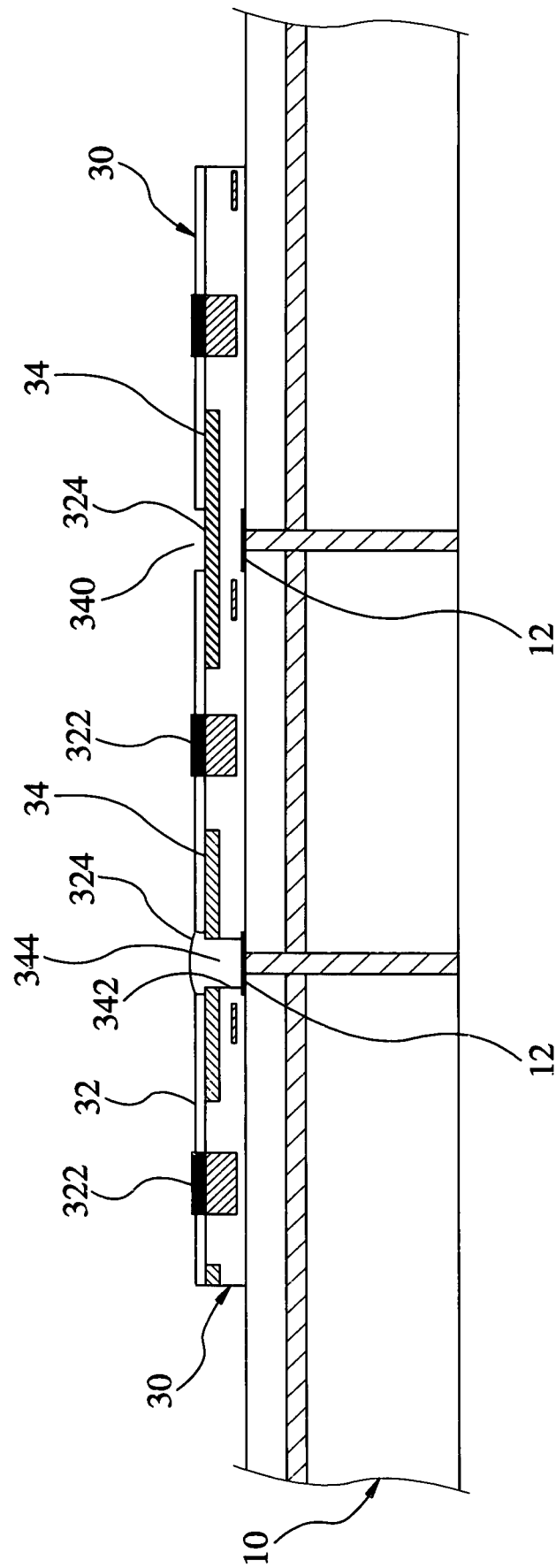


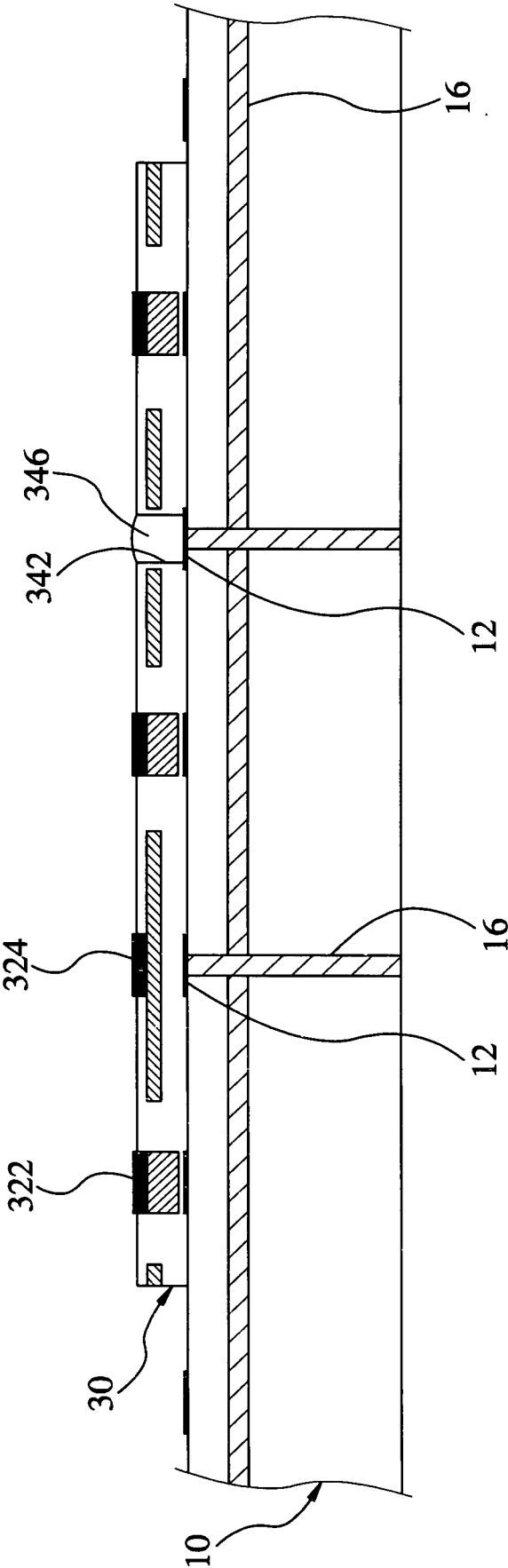
圖
三
第



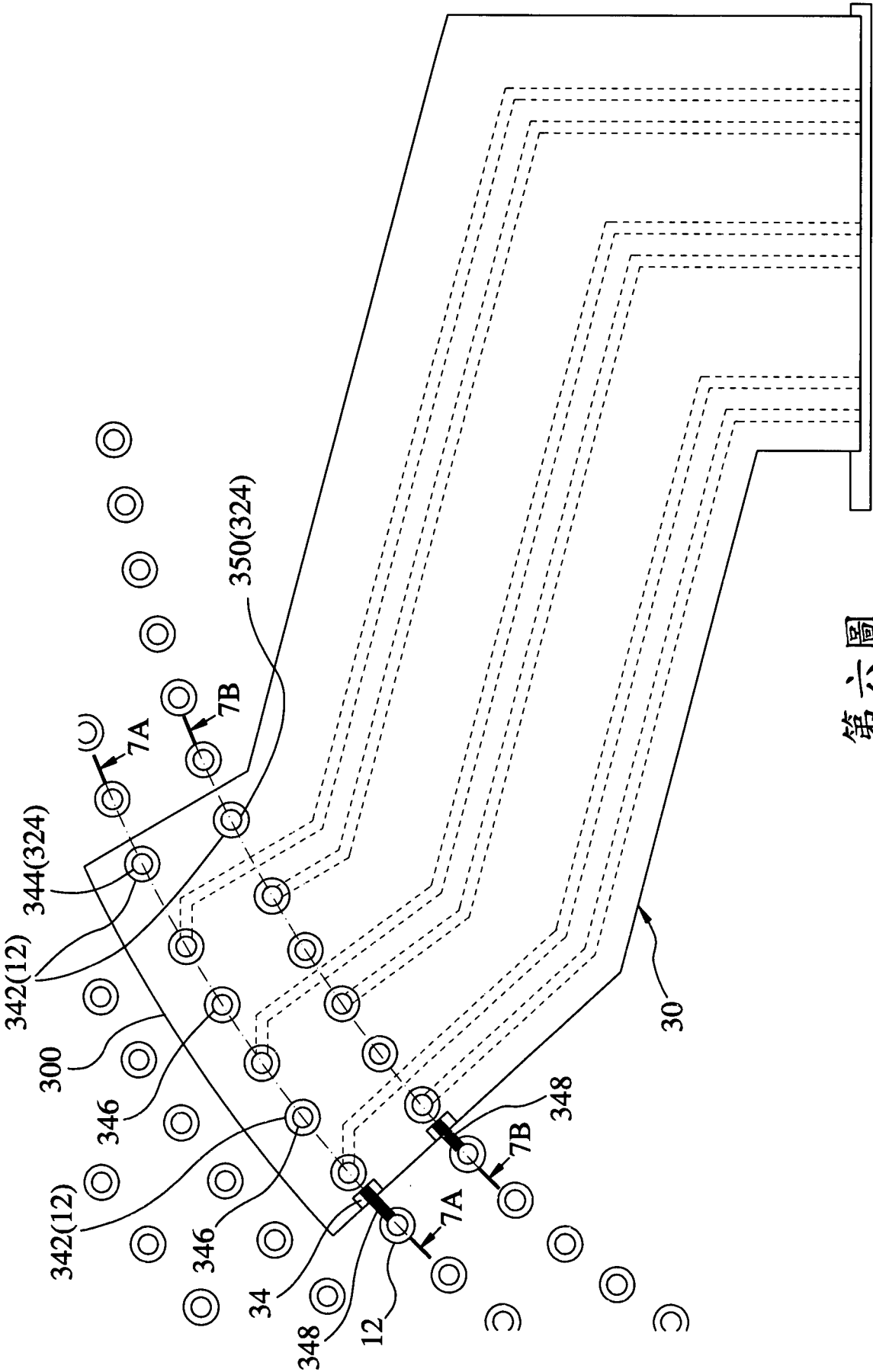
第四圖



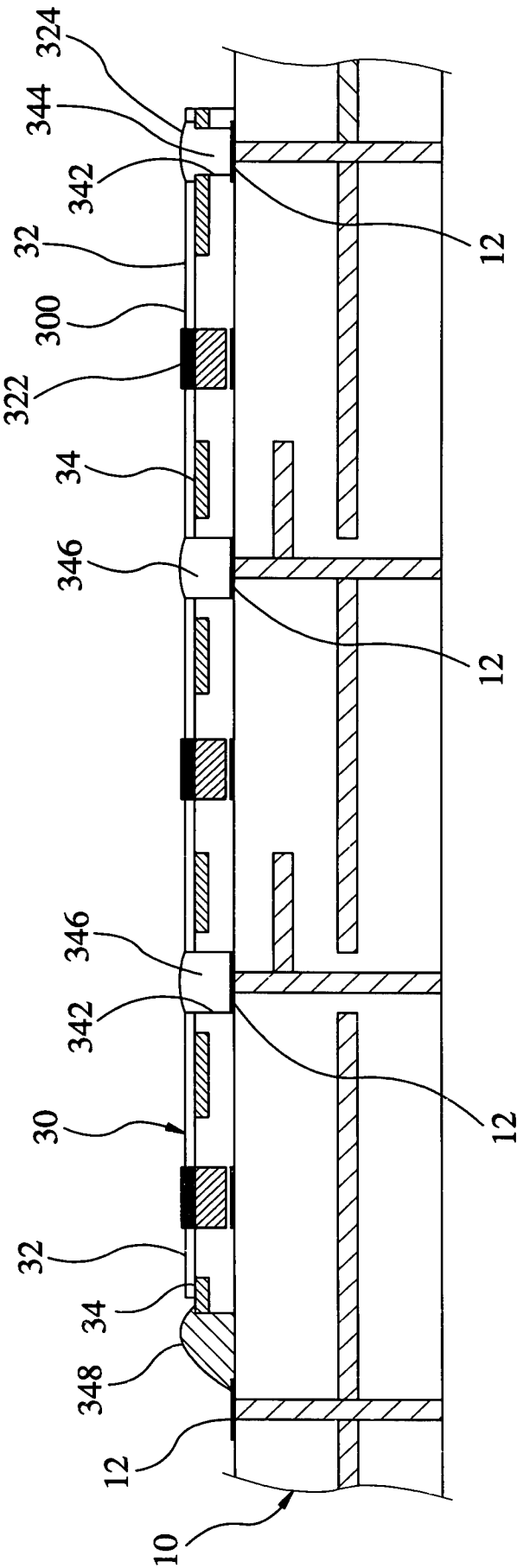
第五圖(A)



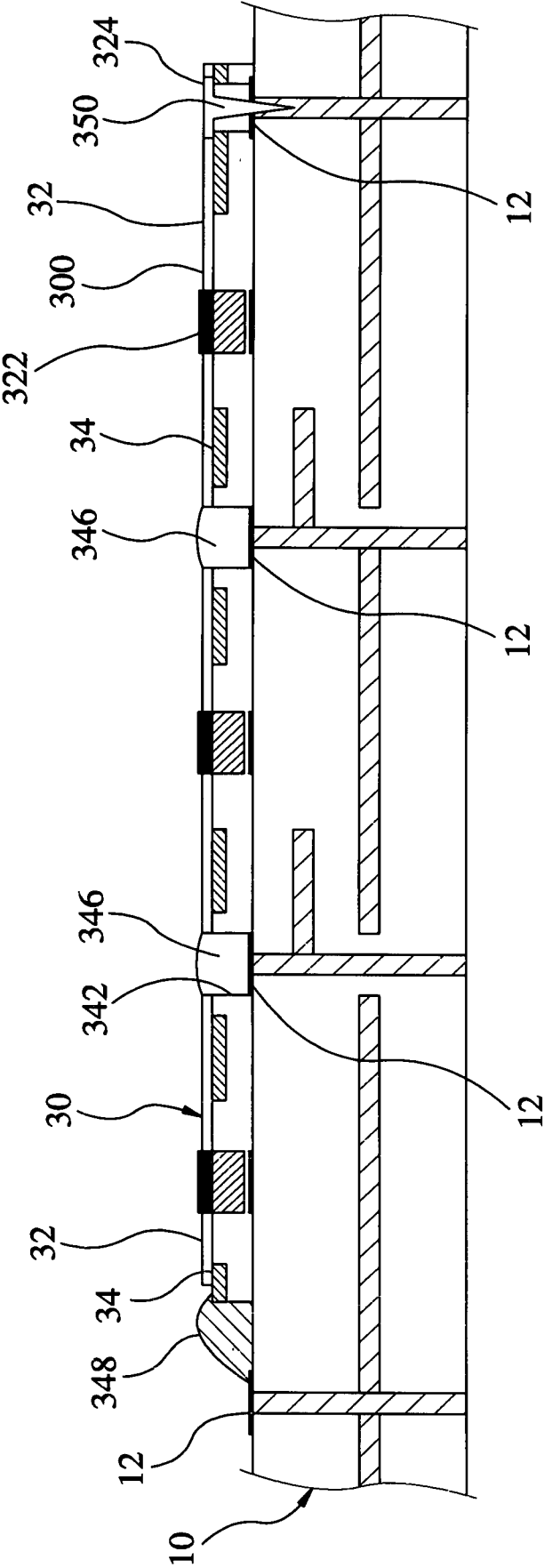
第五圖(B)



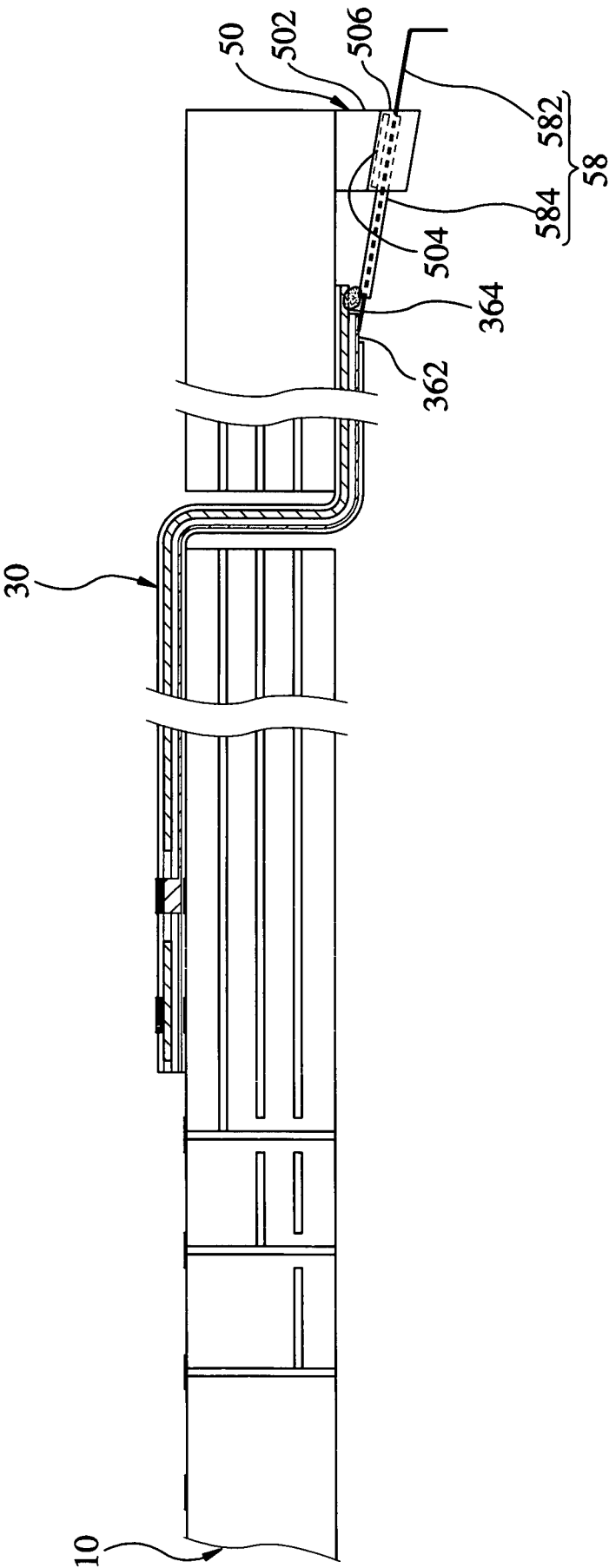
第六圖



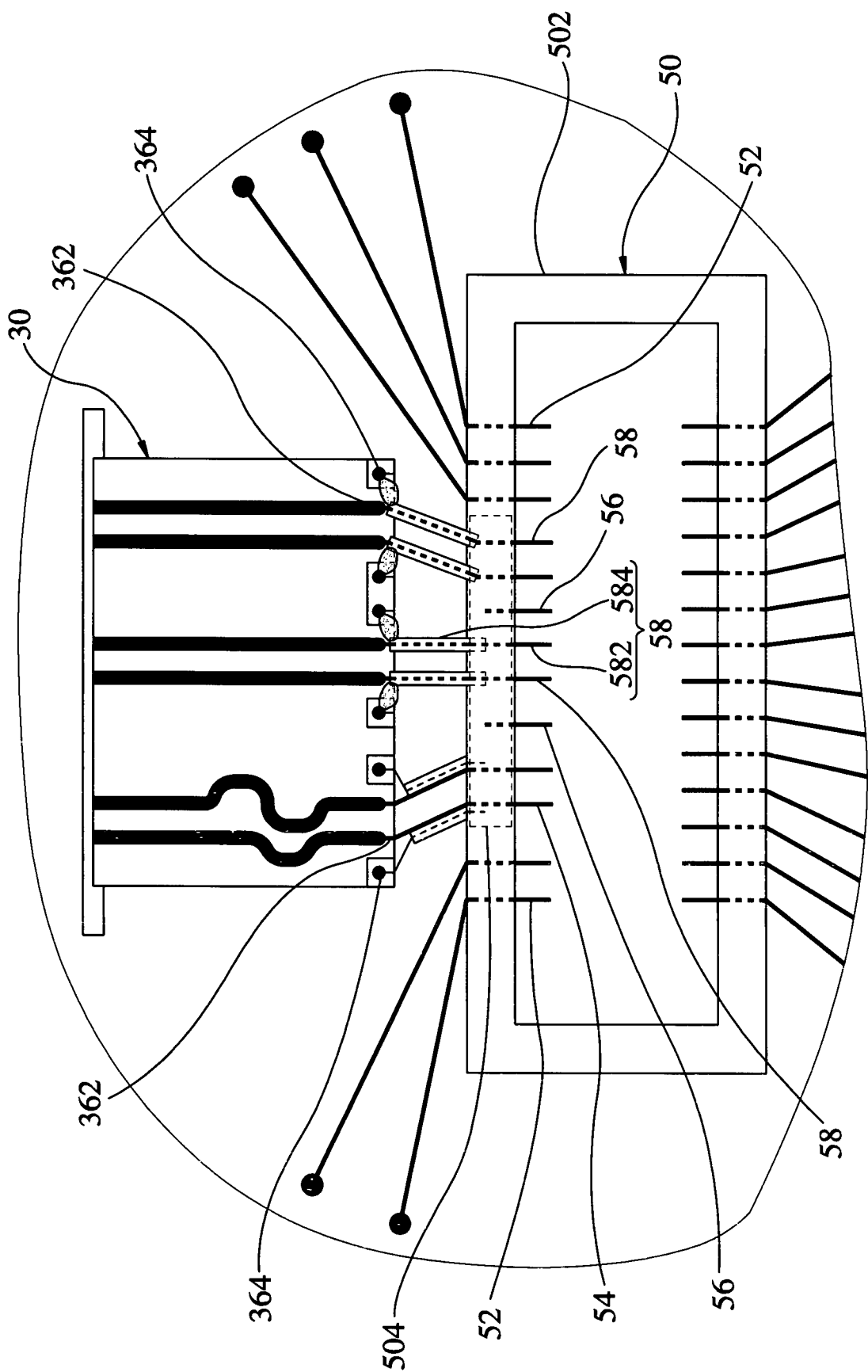
第七圖(A)



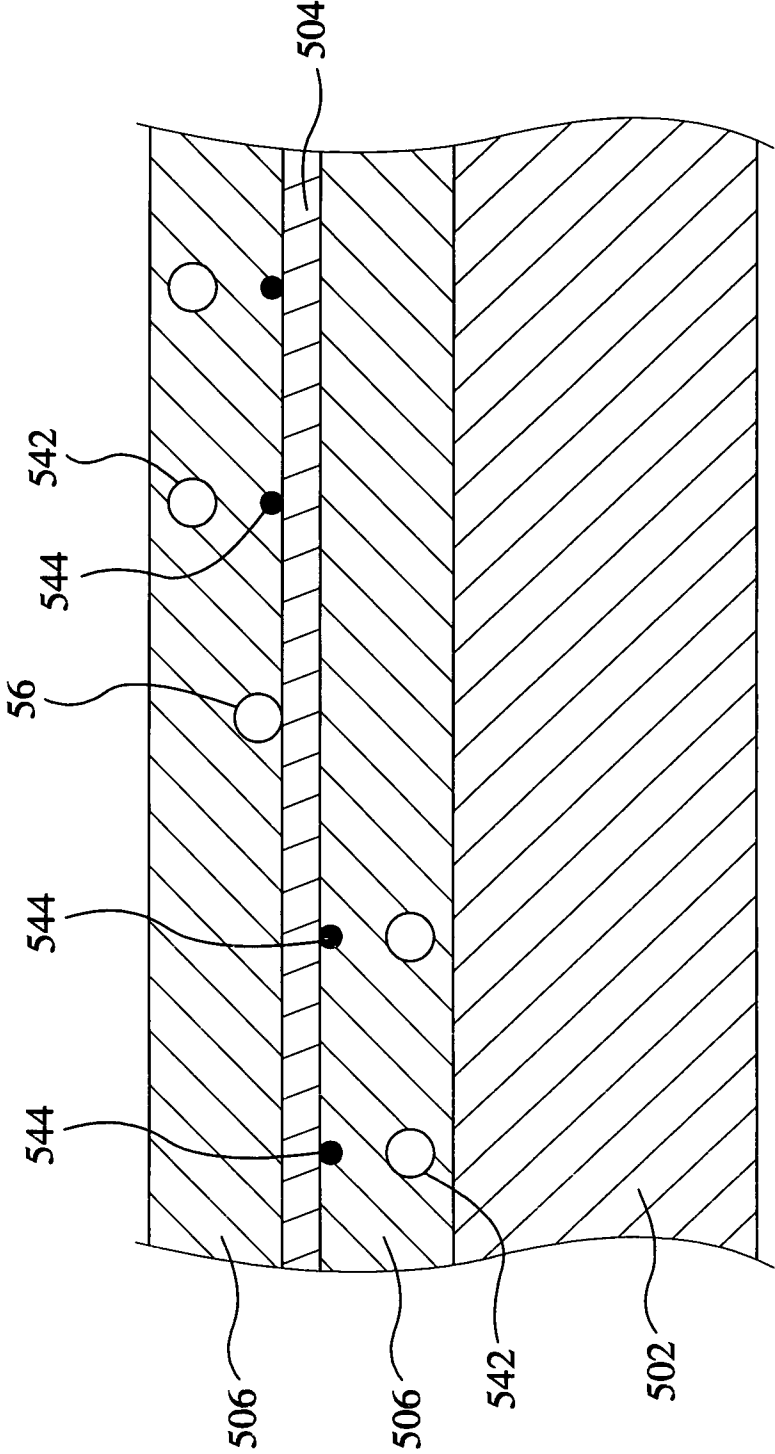
第七圖(B)



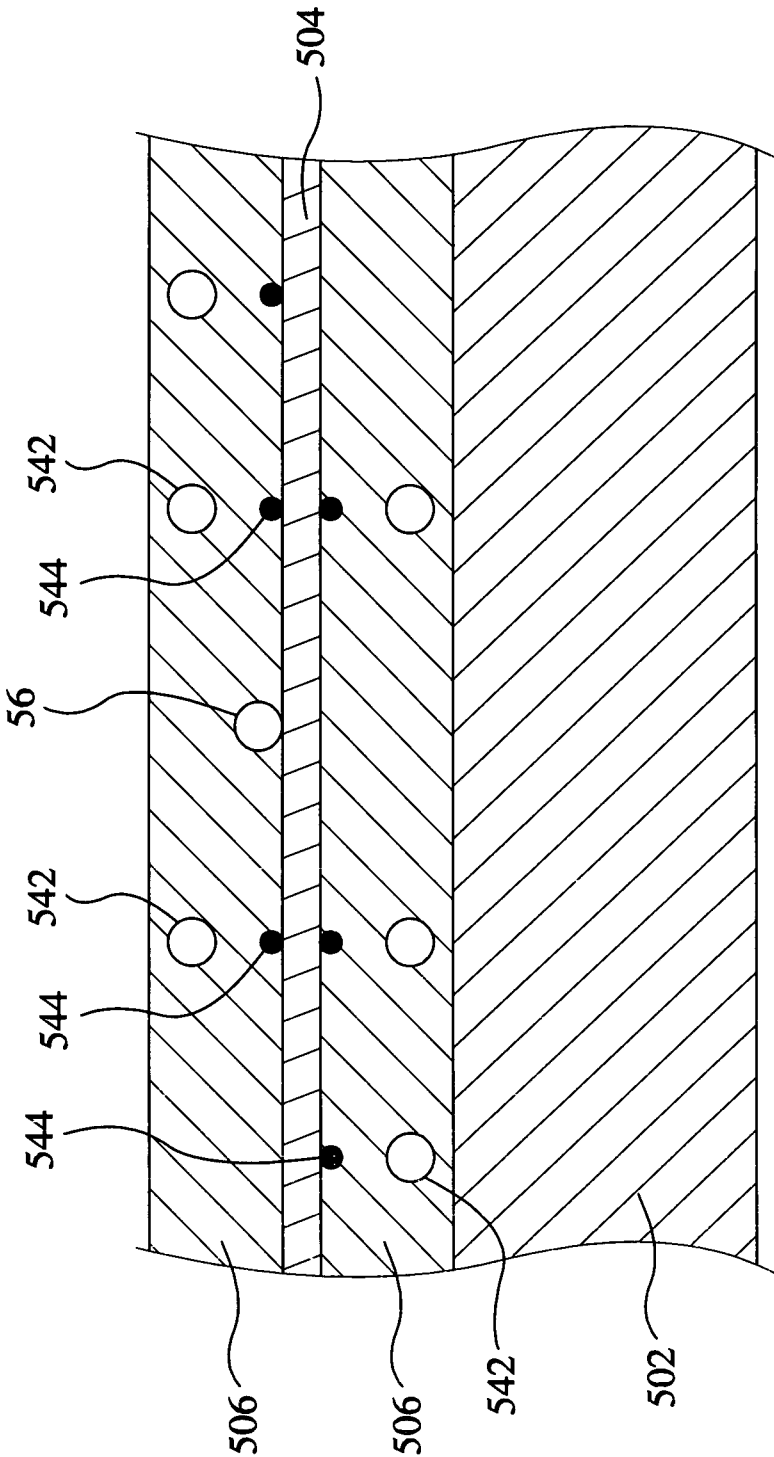
第八圖



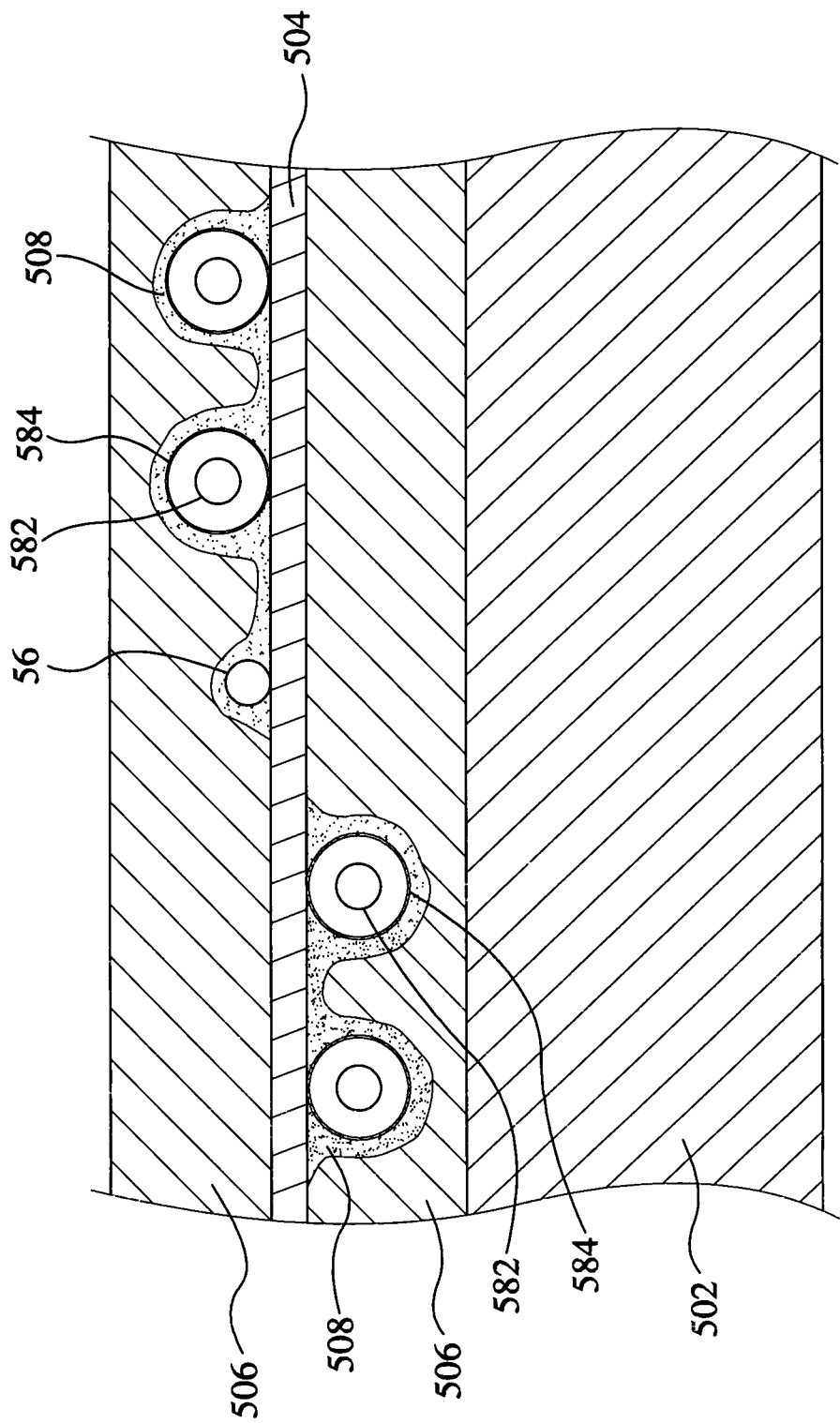
第九圖



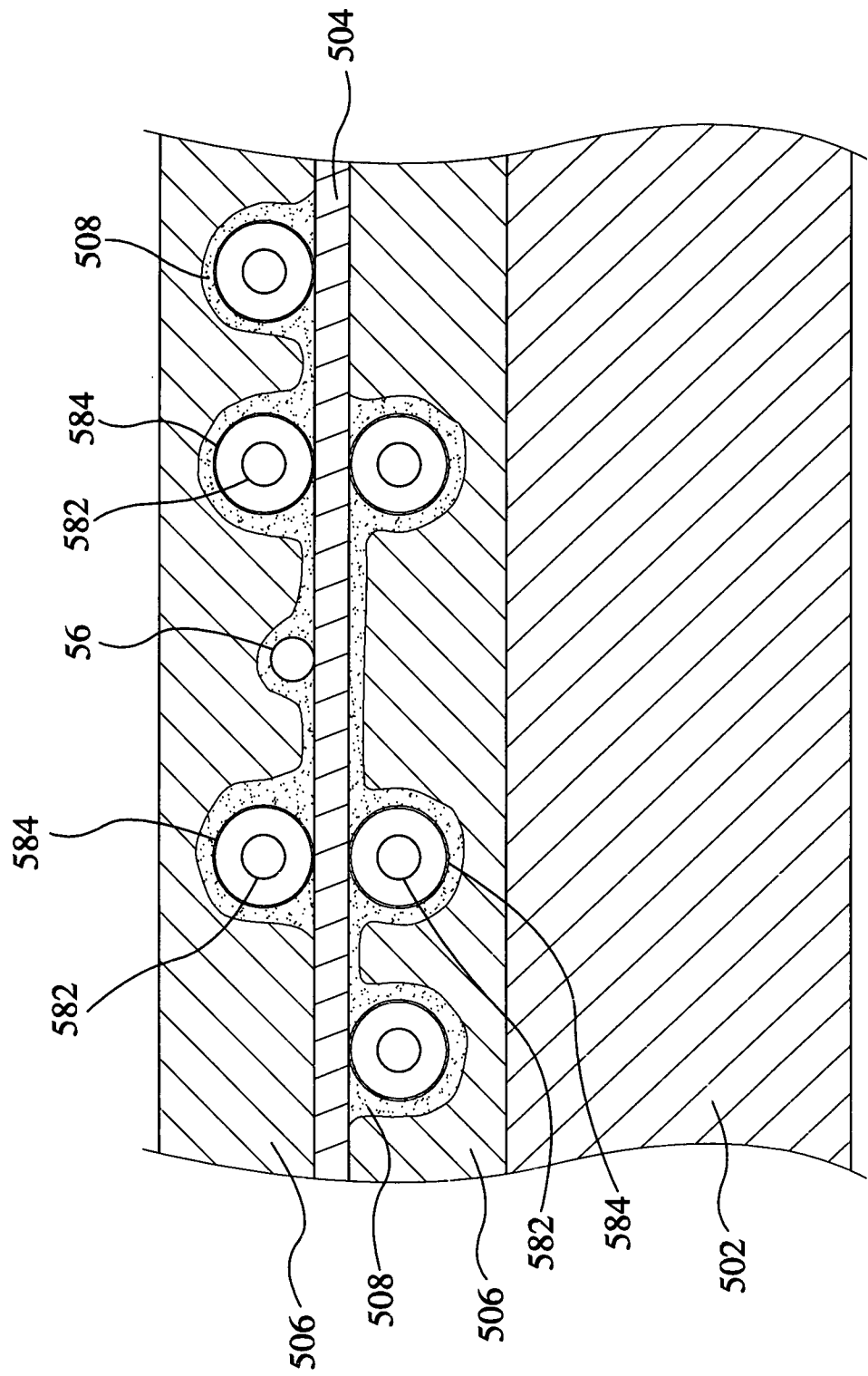
第十圖(A)



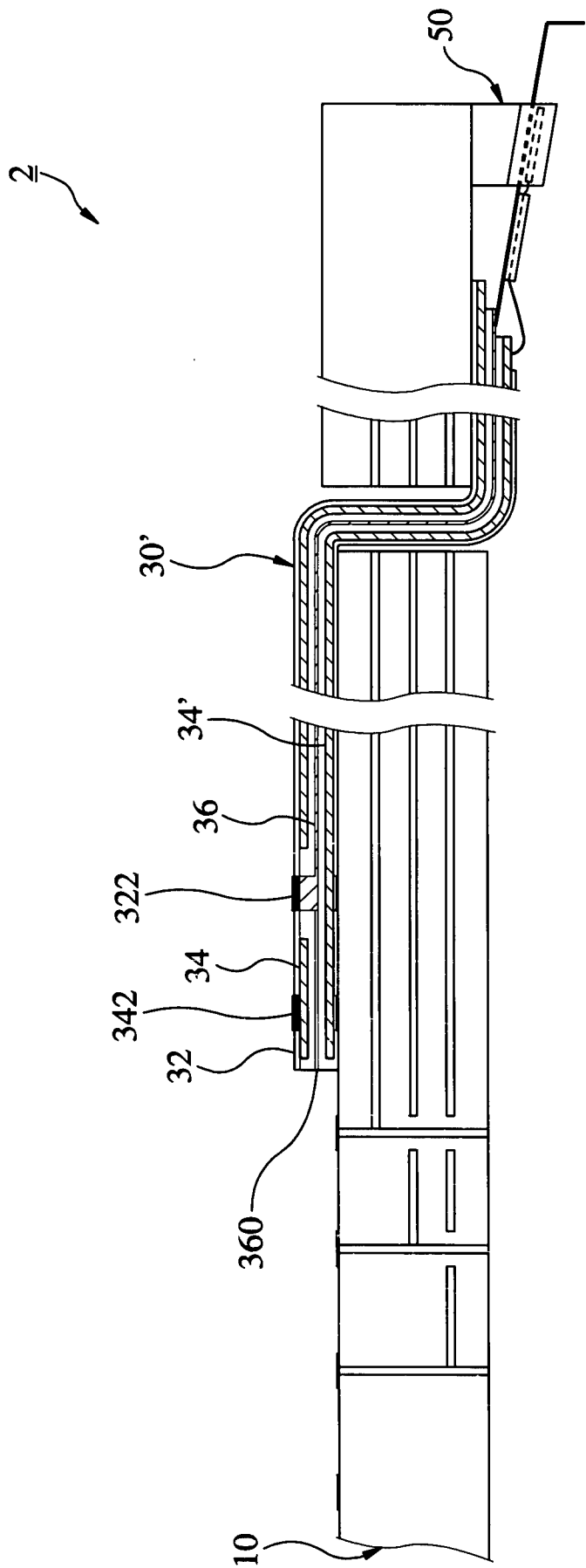
第十圖(B)



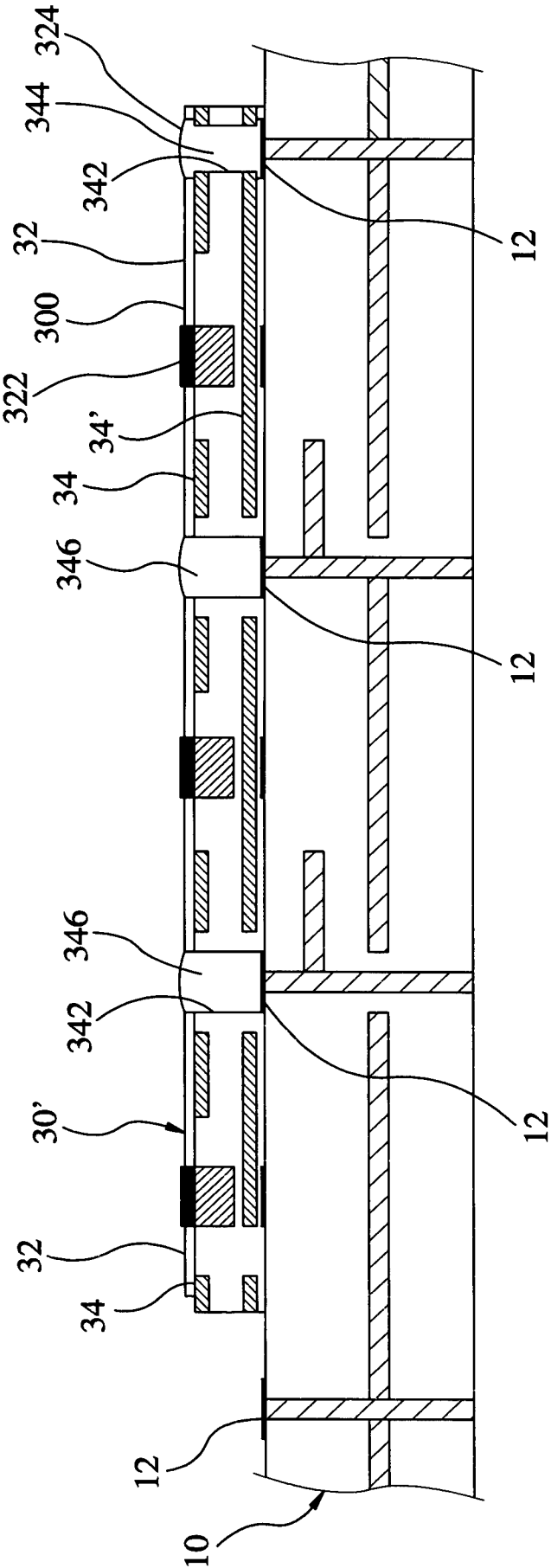
第十一圖(A)



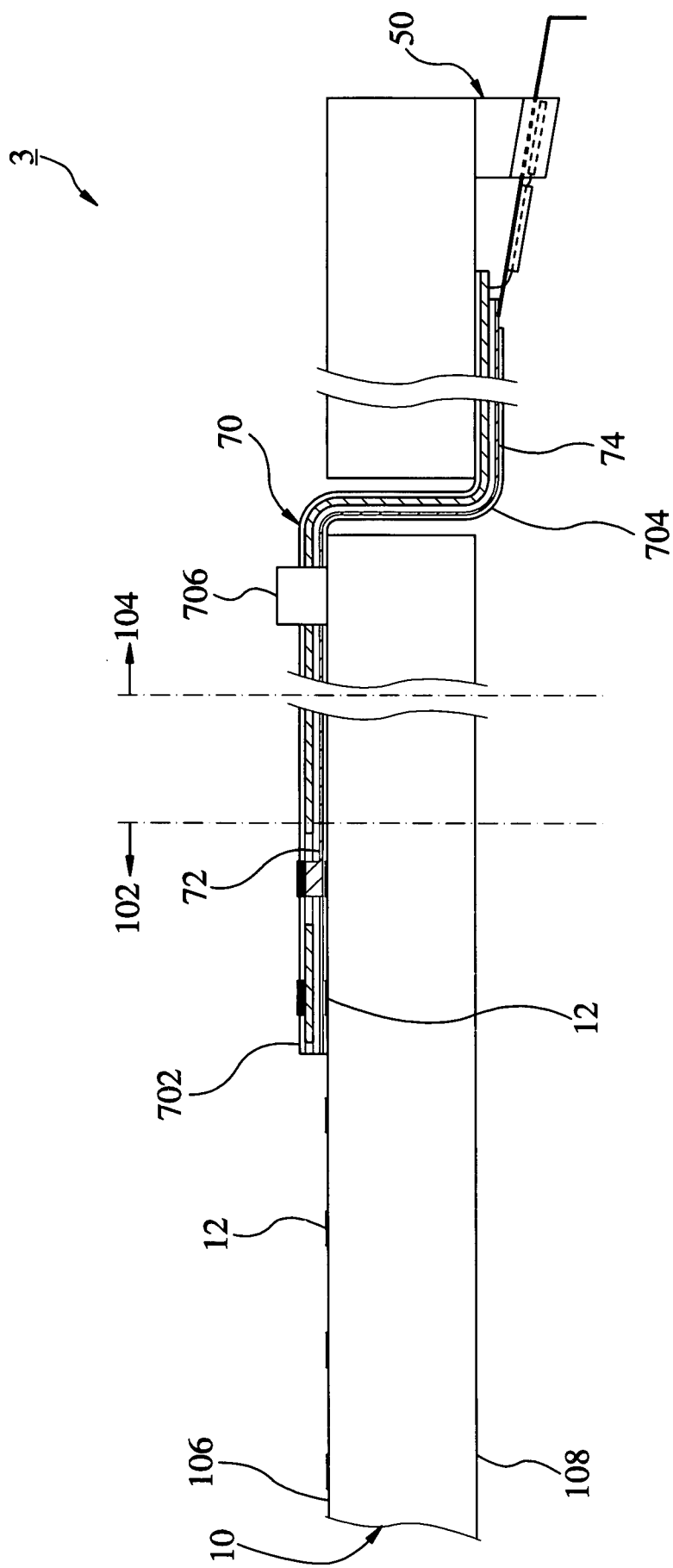
第十一圖(B)



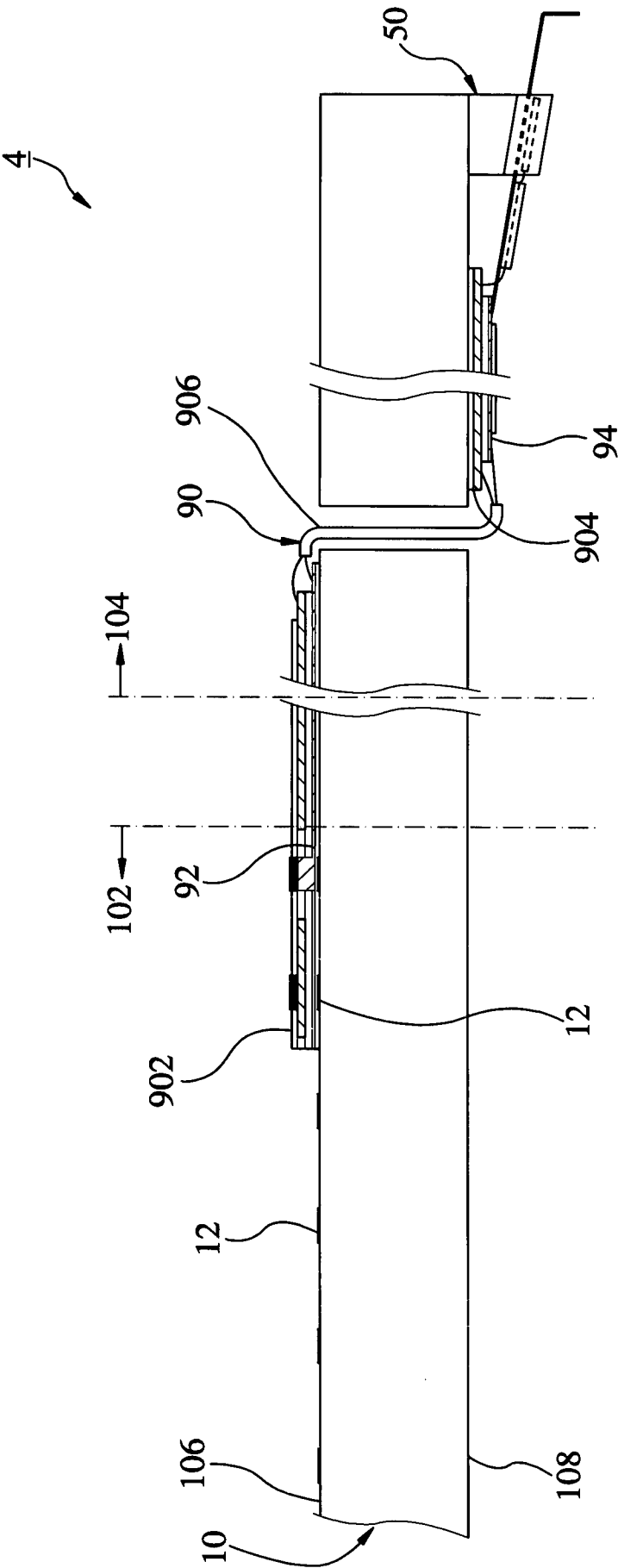
第十二圖



第十三圖



第十四圖



第十五圖