[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H04L 27/20
H03C 1/54 H03D 7/14

[12] 发明专利说明书

[21] ZL 专利号 98117357.8

[45] 授权公告日 2003 年 12 月 10 日

[11] 授权公告号 CN 1130887C

[22] 申请日 1998.8.19 [21] 申请号 98117357.8
[30] 优先权
[32] 1997. 8.19 [33] JP [31] 222694/1997
[71] 专利权人 阿尔卑斯电气株式会社
地址 日本国东京都
[72] 发明人 青木一晴
审查员 向 琳

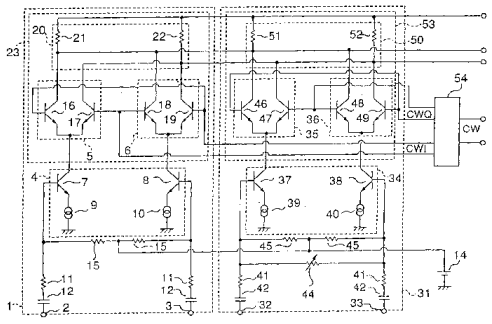
[74] 专利代理机构 北京三幸商标专利事务所
代理人 刘激扬

权利要求书 2 页 说明书 10 页 附图 3 页

[54] 发明名称 双重平衡调制器及四相移相调制器

[57] 摘要

本发明提供一种不因连接缓冲放大器而产生偏压差且无载波泄漏的双重平衡调制器及使用它的四相移相调制器。 它设有输入端子对，对输入该输入端子对的平衡信号进行放大的前置放大器，输入平衡载波信号同时将被放大的平衡信号再放大的双重平衡差动放大器，并在晶体管的基极和输入端子之间分别串联电容。



ISSN1008-4274

1. 一种双重平衡调制器，包括：输入平衡信号的一对输入端子、一对前置放大器、双重平衡差动放大器；

上述一对前置放大器由一对晶体管构成，所述各晶体管的基极通过一电容和第一电阻的串联与上述一对输入端子连接，同时通过第二电阻与一偏压电源连接；

上述双重平衡差动放大器由第 1、第 2 差动放大器和加法器组成，上述第 1 差动放大器由第 3 和第 4 晶体管构成，上述第 3 和第 4 晶体管的发射极与上述前置放大器中一晶体管的集电极相连接，上述第 2 差动放大器由第 5 和第 6 晶体管构成，上述第 5 和第 6 晶体管的发射极与上述前置放大器中另一晶体管的集电极相连接，上述加法器由与上述第 3 和第 5 晶体管集电极接点连接的第 1 负荷电阻和与上述第 4 和第 6 晶体管集电极接点连接的第 2 负荷电阻组成；上述双重平衡差动放大器在上述第 3 和第 6 晶体管的基极连接点之间和上述第 4 和第 5 晶体管的基极连接点之间输入平衡载波。

2. 一种四相移相调制器，是由第一和第二双重平衡调制器组成，

上述第一和第二双重平衡调制器分别包括，输入平衡信号的一对输入端子、一对前置放大器、双重平衡差动放大器；

上述第一、第二双重平衡调制器各自的一对前置放大器由一对晶体管构成，所述前置放大器各晶体管的基极各自通过一电阻共用一个偏压电源，同时所述前置放大器各晶体管的基极分别通过一电容和一电阻的串联与上述输入端子连接；

上述第一双重平衡调制器中的上述双重平衡差动放大器由第 1、第 2 差动放大器和第一加法器组成；

上述第 1 差动放大器由第 3 和第 4 晶体管构成，上述第 3 和第 4 晶体管的发射极与上述前置放大器中一晶体管的集电极相连接，上述第 2 差动放大器由第 5 和第 6 晶体管构成，上述第 5 和第 6 晶

体管的发射极与上述前置放大器中另一晶体管的集电极相连接，上述第一加法器由与上述第3和第5晶体管集电极接点连接的第1负荷电阻和与上述第4和第6晶体管集电极接点连接的第2负荷电阻组成；上述双重平衡差动放大器在上述第3和第6晶体管的基极连接点之间和上述第4和第5晶体管的基极连接点之间输入平衡载波；

上述第二双重平衡调制器中的上述双重平衡差动放大器由第3、第4差动放大器和第二加法器组成；

上述第3差动放大器由第9和第10晶体管构成，上述第9和第10晶体管的发射极与上述前置放大器中一晶体管的集电极相连接，上述第4差动放大器由第11和第12晶体管构成，上述第11和第12晶体管的发射极与上述前置放大器中另一晶体管的集电极相连接，上述第二加法器由与上述第9和第11晶体管集电极接点连接的第3负荷电阻和与上述第10和第12晶体管集电极接点连接的第4负荷电阻组成；上述双重平衡差动放大器在上述第9和第12晶体管的基极连接点之间和上述第10和第11晶体管的基极连接点之间输入平衡载波；

第二双重平衡调制器输入的平衡载波与第一双重平衡调制器输入的平衡载波成90度相移，第一双重平衡调制器的的第1差动放大器的输出与第2差动放大器的输出被输入到第一加法器，在互相连接的第3晶体管的集电极和第5晶体管的集电极与第4晶体管的集电极和第6晶体管的集电极之间产生第一被调制信号；第二双重平衡调制器的第3差动放大器的输出与第4差动放大器的输出被输入到第二加法器，在互相连接的第9晶体管的集电极和第11晶体管的集电极与第10晶体管的集电极和第12晶体管的集电极之间产生第二被调制信号。

3. 根据权利要求2所述的四相移相调制器，其特征在于，在双重平衡调制器之一的前置放大器的一对晶体管的基极之间连接可变电阻。

双重平衡调制器及四相移相调制器

技术领域

本发明是有关双重平衡调制器及使用该双重平衡调制器的四相移相调制器。

背景技术

对使用于数字通信领域中现有的四相移相调制器(QPSK)参照图 4 进行说明。

四相移相调制器是由第 1 双重平衡调制器 101 和第 2 双重调制器 131 而组成,第 1 双重平衡调制器 101 是由对输入第 1 输入端子对 102,103 的第 1 平衡信号进行放大的第 1 对前置放大器 104,以及由通过这个第 1 对前置放大器 104 放大的信号再次放大的第 1,第 2 差动放大器 105,106 而组成。

同样,第 2 双重平衡调制器 131,是由对输入第 2 输入端子对 132,133 的第 2 平衡信号进行放大的第 2 对前置放大器 134,以及由通过这个第 2 对前置放大器 134 放大的信号再次放大的第 3,第 4 差动放大器 135,136 而组成。

在第 1 双重平衡调制器 101 中的第 1 对前置放大器 104,设有第 1,第 2 晶体管 107,108,在这些晶体管 107,108 的发射极中分别设有直流电源 109,110。并且一方输入端子 102 和第 1 晶体管 107 的基极相接,另一方输入端子 103 和第 2 晶体管 108 的基极相接。

第 1 差动放大器 105,是由发射极相互连接的第 3,第 4 晶体管 116,117 而组成,这些发射极与第 1 晶体管 107 的集电极相接。第 2 差动放大器 106,是由发射极相互连接的第 5,第 6 晶体管 118,119 而组成,这些发射极与第 2 晶体管 108 的集电极相接。同时第 3 晶体管 116 的基极和第 6 晶体管 119 的基极相互连接,第 4 晶体管 117 的基极和第 5 晶体管 118 的基极相互连接,这些基极之间输入第 1 平衡载波信号。

第 1 差动放大器 105 的输出和第 2 差动放大器 106 的输出被输入到第 1 加法器 120,这个第 1 加法器 120,设有由组成第 1 差动放大器 105 的一方的第 3 晶体管 116 的集电极,与组成第 2 差动放大器 106 的一方的第 5 晶体管 118 的集电极所共用的第 1 负荷电阻 121,以及由组成第 1 差动放大器 105 的另一方的第 4 晶体管 117 的集电极,与组成第 2 差动放大器 106 的另一方的第 6 晶体管 119 的集电极所共用的第 2 负荷电阻 122。因此由第 1 差动放大器 105,第 2 差动放大器 106 和第 1 加法器 120 组成第 1 双重平衡差动放大器 123,并在相互连接的第 3 晶体管 116 的集电极和第 5 晶体管 118 的集电极,与第 4 晶体管 117 的集电极和第 6 晶体管 119 的集电极之间,产生调制信号(第 1 被调制信号)。

在第 2 双重平衡调制器 131 上的第 2 对前置放大器 134 中,设有第 7,第 8 晶体管 137,138,这些晶体管 137,138 的发射极分别设有直流电源 139,140。同时一方输入端子 132 和第 7 晶体管 137 的基极之间,以及另一方输入端子 133 和第 8 晶体管 138 的基极相连接。

第 3 差动放大器 135,是由发射极彼此相接的第 9,第 10 晶体管 146,147 而组成,这些发射极与第 7 晶体管 137 的集电极相接。而第 4 差动放大器 136,也是由发射极彼此相接的第 11,第 12 晶体管 148,149 所组成,这些发射极与第 8 晶体管 138 的集电极相接。第 9 晶体管 146 的基极和第 12 晶体管 149 的基极相互连接,第 10 晶体管 147 的基极和第 11 晶体管 148 的基极相互连接,在这些基极之间,输入与第 1 平衡载波信号成 90 度移相的不同的第 2 平衡载波信号。

第 3 差动放大器 135 的输出和第 4 差动放大器 136 的输出被输入到第 2 加法器 150,而这个第 2 加法器 150,设有由组成第 3 差动放大器 135 的一方的第 9 晶体管 146 的集电极,与组成第 4 差动放大器 136 的一方的第 11 晶体管 148 的集电极所共用的第 3 负荷电阻 151,以及由组成第 3 差动放大器的另一方的第 10 晶体管 147 的集电极,与组成第 4 差动放大器 136 的另一方的第 12 晶体管 149 的集电极所共用的第 4 负荷电阻 152。从而由第 3 差动放大器 135,第 4 差动放大器 136 和第 2 加法器 150 组成第 2 双重平衡差动放

大器 153,并在相互连接的第 9 晶体管 146 的集电极和第 11 晶体管 148 的集电极,以及在第 10 晶体管 147 的集电极和第 12 晶体管 149 的集电极之间,产生调制信号(第 2 被调制信号)。

其中,输入第 1 双重平衡差动放大器 123 的第 1 平衡载波信号和输入第 2 双重平衡差动放大器 153 的第 2 平衡载波信号,是将来自图未示出的载波振荡器的平衡载波信号 CW,通过移相器 154 而产生的。

由此,即可取出作为由第 1 被调制信号和第 2 被调制信号合成的四相移相调制器的输出被调制信号。

现有的四相移相调制器中,组成第 1 对前置放大器 104 的第 1 晶体管 107 的基极和第 2 晶体管 108 的基极,分别直接接在第 1 输入端子对 102 和 103 上,当向第 1 输入端子对 102 和 103 输入第 1 平衡信号的前面的缓冲放大器与该输入端子对 102,103 直接连接时,第 1 晶体管 107 和第 2 晶体管 108 的基极电压依存于缓冲放大器的偏流。因此当这个偏流处于不平衡状态时,则使第 1 晶体管 107 的基极电压和第 2 晶体管 108 的基极电压产生压差,致使第 1 双重平衡调制器 101 的平衡被破坏。因此,第 1 加法器 120 发生第 1 平衡载波信号泄漏,并且对后面相连接的回路的输入,将产生干扰信号。

同样,组成第 2 对前置放大器 134 的第 7 晶体管 137 的基极和第 8 晶体管 138 的基极,也分别与第 2 输入端子对 132 和 133 直接相连,因此当向第 2 输入端子对 132 和 133 输入第 1 平衡信号的前面的缓冲放大器与该输入端子对 132,133 直接相连接时, 第 7 晶体管 137 和第 8 晶体管 138 的基极电压依存于缓冲放大器的偏流。因此当这个偏流处于不平衡状态时,则使第 7 晶体管 137 的基极电压和第 8 晶体管 138 的基极电压产生压差,致使第 2 双重平衡调制器 131 的平衡被破坏。因此第 2 加法器 150 发生第 2 平衡载波信号泄漏,同时对其后面相连接的回路输入, 也将产生干扰信号。

此外,现有的四相移相调制器,当第 1 双重平衡调制器 101 和第 2 双重平衡调制器 131 的平衡状态被破坏时,则其平衡载波的泄漏也将随之增大。

发明内容

因此,对本发明的双重平衡调制器而言,只要不产生这样的偏压差,就不会造成载波泄漏。本发明的四相移相调制器,由于使两个双重调制器之间处于平衡状态,因此可降低平衡载波的泄漏。

为解决上述课题,本发明提供一种双重平衡调制器,包括:输入平衡信号的一对输入端子、一对前置放大器、双重平衡差动放大器;上述一对前置放大器由一对晶体管构成,所述各晶体管的基极通过一电容和第一电阻的串联与上述一对输入端子连接,同时通过第二电阻与一偏压电源连接;上述双重平衡差动放大器由第1、第2差动放大器和加法器组成,上述第1差动放大器由第3和第4晶体管构成,上述第3和第4晶体管的发射极与上述前置放大器中一晶体管的集电极相连接,上述第2差动放大器由第5和第6晶体管构成,上述第5和第6晶体管的发射极与上述前置放大器中另一晶体管的集电极相连接,上述加法器由与上述第3和第5晶体管集电极接点连接的第1负荷电阻和与上述第4和第6晶体管集电极接点连接的第2负荷电阻组成;上述双重平衡差动放大器在上述第3和第6晶体管的基极连接点之间和上述第4和第5晶体管的基极连接点之间输入平衡载波。

本发明还提供一种四相移相调制器,是由第一和第二双重平衡调制器组成,上述第一和第二双重平衡调制器分别包括,输入平衡信号的一对输入端子、一对前置放大器、双重平衡差动放大器;上述第一、第二双重平衡调制器各自的一对前置放大器由一对晶体管构成,所述前置放大器各晶体管的基极各自通过一电阻共用一个偏压电源,同时所述前置放大器各晶体管的基极分别通过一电容和一电阻的串联与上述输入端子连接;上述第一双重平衡调制器中的上述双重平衡差动放大器由第1、第2差动放大器和第一加法器组成;上述第1差动放大器由第3和第4晶体管构成,上述第3和第4晶体管的发射极与上述前置放大器中一晶体管的集电极相连接,上述第2差动放大器由第5和第6晶体管构成,上述第5和第6晶体管的发射极与上述前置放大器中另一晶体管的集电极相连接,上述第一加法器由与上述第3和第5晶体管集电极接点连接的第1负荷电阻和与上述第4和第6晶体管集电极接点连接的第2负荷电阻组成;上述双重平衡差动放大器在上述第3和第6晶体管的基极连接点之间和上述第4和第5晶体管的基极连接点之间输入平衡载波;上述第二双重平衡调制器中的上述双重平衡差动放大器由第3、第4差动放大器和第二加法器组成;上述第3差动放大器由第9和第10晶体管构成,上述第9和第10晶体管的发射极与上述前置放大器中一晶体管的集电极相连接,上述第4差

动放大器由第 11 和第 12 晶体管构成，上述第 11 和第 12 晶体管的发射极与上述前置放大器中另一晶体管的集电极相连接，上述第二加法器由与上述第 9 和第 11 晶体管集电极接点连接的第 3 负荷电阻和与上述第 10 和第 12 晶体管集电极接点连接的第 4 负荷电阻组成；上述双重平衡差动放大器在上述第 9 和第 12 晶体管的基极连接点之间和上述第 10 和第 11 晶体管的基极连接点之间输入平衡载波；第二双重平衡调制器输入的平衡载波与第一双重平衡调制器输入的平衡载波成 90 度相移，第一双重平衡调制器的的第 1 差动放大器的输出与第 2 差动放大器的输出被输入到第一加法器，在互相连接的第 3 晶体管的集电极和第 5 晶体管的集电极与第 4 晶体管的集电极和第 6 晶体管的集电极之间产生第一被调制信号；第二双重平衡调制器的第 3 差动放大器的输出与第 4 差动放大器的输出被输入到第二加法器，在互相连接的第 9 晶体管的集电极和第 11 晶体管的集电极与第 10 晶体管的集电极和第 12 晶体管的集电极之间产生第二被调制信号。

在双重平衡调制器之一的前置放大器的一对晶体管的基极之间连接可变电阻。

附图说明

图 1 为说明本发明双重平衡调制器和四相移相调制器的线路图。

图 2 为采用本发明四相移相调制器的数字通信机发射线路图。

图 3 为采用本发明数字通信机的缓冲放大器线路图。

图 4 为现有的四相移相调制器线路图。

具体实施方式

首先对本发明的四相移相调制器和组成这个四相移相调制器的本发明双重平衡调制器,通过图 1 进行说明。在图 1 中,四相移相调制器是由第 1 双重平衡调制器 1 和第 2 双重平衡调制器 31 而组成,双重平衡调制器 1,是由对输入第 1 输入端子对 2,3 的第 1 平衡信号进行放大的第 1 对前置放大器 4,以及对通过第 1 对前置放大器 4 的被放大信号再次放大的第 1,第 2 差动放大器 5,6 而组成。

同样,双重平衡调制器 31,它是由对输入第 2 输入端子对 32,33 的第 2 平衡信号进行放大的第 2 对前置放大器 34,以及对通过第 2 对前置放大器 34 的被放大信号再次进行放大的第 3,第 4 差动放大器 35,36 而组成。

在双重平衡调制器 1 中,第 1 对前置放大器 4,其中设有第 1 和第 2 晶体管 7,8,在这些晶体管 7,8 的基极中分别设有直流电源 9,10。并在输入端子 2 和晶体管 7 的基极之间,以及输入端子 3 和晶体管 8 的基极之间,分别串联上第 1 电阻 11 和第 1 隔直流电容

12。而在晶体管 7 的基极和晶体管 8 的基极中,将偏压电源 14 的直流电压,借助于第 2 电阻 15 施加。

第 1 差动放大器 5 是由发射极相互连接的第 3 和第 4 晶体管 16 和 17 组成,这些发射极与晶体管 7 的集电极相接,而差动放大器 6 也是由发射极彼此连接的第 5 和第 6 晶体管 18 和 19 组成,这些发射极与晶体管 8 的集电极相接,通过第 1 对前置放大器 4,使被放大的第 1 平衡信号,输入到这些发射极之间。并使晶体管 16 的基极和晶体管 19 的基极相连接,使晶体管 17 的基极和晶体管 18 的基极相接,并在这些基极之间输入第 1 平衡载波信号 CWI。

差动放大器 5 的输出和差动放大器 6 的输出,被输入到第 1 加法器 20,而这个加法器 20,它是由组成差动放大器 5 的晶体管 16 的集电极,与组成差动放大器 6 的晶体管 18 的集电极所共用的第 1 负荷电阻 21,以及由组成差动放大器 5 的晶体管 17 的集电极,与组成差动放大器 6 的晶体管 19 的集电极所共用的第 2 负荷电阻 22 而组成。因此,由差动放大器 5,差动放大器 6 和加法器 20,组成第 1 双重平衡差动放大器 23,从而在相互连接的晶体管 16 的集电极与晶体管 18 的集电极,和晶体管 17 的集电极与晶体管 19 的集电极之间,产生第 1 被调制信号。

在双重平衡调制器 31 的一对前置放大器 34 中,设有第 7 和第 8 晶体管 37,38,而在这些晶体管 37 和 38 的发射极中,分别设有直流电源 39 和 40。而且在输入端子 32 和晶体管 37 的基极之间,以及在输入端子 33 和晶体管 38 的基极之间,分别使第 3 电阻 41 和第 2 隔直流电容 42 相串联连接。而在晶体管 37 的基极和晶体管 38 的基极之间连接可变电阻 44,在晶体管 37 的基极和晶体管 38 的基极中,借助于第 4 电阻 45,施加偏压电源 14 的直流电压。但电阻 45 的阻值要设定的比电阻 15 的阻值大。同时可变电阻 44 的最大电阻值,需设定为使晶体管 37 的基极和晶体管 38 的基极之间,串联的两个电阻 45 和这个可变电阻 44 的最大电阻的并联电阻值,比其在晶体管 7 的基极和晶体管 8 的基极之间所串联的两个电阻 15 的电阻值要大。

通过改变可变电阻器 44 的电阻值,调整晶体管 37 的基极和晶体管 38 的基极之间的阻抗,可使其输入晶体管 37 的基极和晶体管 38 的基极之间的第 2 平衡信号电平,与输入晶体管 7 的基极和晶体管 8 的基极之间的第 1 平衡信号电平相等,结果可获得双重平衡调制器 1 和双重平衡调制器 31 两者相平衡的状态。

差动放大器 35 是由发射极彼此相互连接的第 9 和第 10 晶体管 46,47 组成,这些发射极与晶体管 37 的集电极相接,而差动放大器 36 也是由发射极彼此连接的第 11 和第 12 晶体管 48,49 而组成,这些发射极与晶体管 38 的集电极相接,并使通过第 2 对前置放大器 34 放大的第 2 平衡信号,输入这些发射极之间。同时使晶体管 46 的基极和晶体管 49 的基极相接,使晶体管 47 的基极和晶体管 48 的基极相接,而在这些基极之间,将输入与第 1 平衡载波信号 CWI 相差 90 度相移的第 2 平衡载波信号 CWQ。

差动放大器 35 的输出和差动放大器 36 的输出,被输入第 2 加法器 50,而这个加法器 50,设有由组成差动放大器 35 的晶体管 46 的集电极,与组成差动放大器 36 的晶体管 48 的集电极所共用的第 3 负荷电阻 51,以及由组成差动放大器 35 的晶体管 47 的集电极,与组成差动放大器 36 的晶体管 49 的集电极所共用的第 4 负荷电阻 52。因此,通过差动放大器 35,差动放大器 36 和加法器 50 组成第 2 双重平衡差动放大器,在相互连接的晶体管 46 的集电极和晶体管 48 的集电极,以及晶体管 47 的集电极和晶体管 49 的集电极之间,产生第 2 被调制信号。

其中输入双重平衡差动放大器 23 的第 1 平衡载波信号 CWI,与输入双重平衡差动放大器 53 的第 2 平衡载波信号 CWQ,是将后述载波振荡器 66(参照图 2,图 3)的平衡载波信号 CW,通过移相器 54 而产生的。

从而可取出作为第 1 被调制信号和第 2 被调制信号合成的四相移相调制器的输出被调制信号。

如上所述,组成本发明四相移相调制器的两个双重平衡调制器 1 和 31,将输入端子对 2,3 和组成第 1 对前置放大器 4 的晶体管 7,8

的基极之间,与电阻 11 相接,而将输入端子对 32,33 和组成一对前置放大器 34 的晶体管 37,38 的基极之间,与电阻 41 相接,因此,在双重平衡调制器 1 中,向输入端子对 2,3 送入第 1 平衡信号的前面的一对缓冲放大器(参考图 2,图 3 的 65I),直接与输入端子对 2,3 相接。当晶体管 7 的基极和晶体管 8 的基极,被加入一对缓冲放大器 65I 的不同偏压电流时,由于采用电阻 11,将使流过这些基极的偏流差减小。因此可提高双重平衡调制器 1 的平衡度,并可减少双重平衡差动放大器 23 所泄漏的第 1 平衡载波信号。

同样,在双重平衡调制器 31 中,向输入端子对 32 和 33 送入第 2 平衡信号的前面的一对缓冲放大器 65Q(参考图 2 和图 3),直接与输入端子对 32 和 33 相接,当晶体管 37 的基极和晶体管 38 的基极,被加入一对缓冲放大器 65Q 的不同偏压电流时,通过电阻 41 可减小流过这些基极的偏流差。因此可提高双重平衡调制器 31 的平衡度,并可减少双重平衡差动放大器 53 所泄漏的第 2 平衡载波信号。

本发明的双重平衡调制器 1 和 31,是从共用偏压电源 14 借助相同阻值的电阻 15,对组成第 1 对前置放大器 4 的晶体管 7 和 8 的基极,施加直流偏压,因此对晶体管 7 和 8 的基极所用电压几乎是相同的电压。同样,对组成第 2 对前置放大器 34 的晶体管 37 和 38 的基极,也是从直流共用偏压电源 14 借助相同阻值的电阻 45,施加偏压,因此晶体管 37 和 38 的基极所用电压几乎是相同的电压。

本发明的四相移相调制器,由于是以上所说明的两个双重平衡调制器 1 和 31 所组成,因此,它当然也具有这些双重平衡调制器 1 和 31 所有的效果。而且本发明的四相移相调制器,它是在双重平衡调制器 31 中组成第 2 对前置放大器 34 的晶体管 37,38 的基极之间,设有可变电阻 44,因此,可通过改变这个可变电阻 44 的电阻值,而提高双重平衡调制器 1 和双重平衡调制器 31 之间的偏流平衡度。

下面参照图 2 对采用本发明的四相移相调制器的数字通信机,例如关于 CDMA(符号分割多重连接)方式的蜂窝电话系统发射机进行说明。首先,将话筒 61 的声音信号输入符号化回路 62,经过符号化回路成为相互垂直排列的关系,例如生成由 4 位数组成的数字 I 信号

和 Q 信号。I 信号和 Q 信号,分别被输入图 1 双重平衡调制器 1 和双重平衡调制器 31 中成为第 1 平衡信号和第 2 平衡信号。I 信号是通过下面第 1D/A 变换器(数字/模拟变换器)63I 转换成模拟 I 信号,并借助于第 1LPF(低通滤波器)64I 输入到第 1 缓冲放大器 65I。

同样,数字 Q 信号也是通过第 2 D/A 变换器 63Q 变换为模拟 Q 信号后,然后借助于第 2LPF 64Q 输入到第 2 缓冲放大器 65Q。其中 D/A 变换器 63I,63Q 和 LPF 64I,64Q 以及缓冲放大器 65I,65Q 为基带信号处理部分,一般都是集成电路。而模拟 I 信号和 Q 信号,分别通过缓冲放大器 65I 和 65Q 放大后,再分别输入到双重平衡调制器 1 和 31 中。而在双重平衡调制器 1 和 31 中,被输入的是来自载波振荡器 66 约 130MHz 的载波信号,通过移相器 54 而成为 90 度相位差的载波 CWI 和 CWQ,再通过 I 信号和 Q 信号,对载波 CWI 和 CWQ 进行数字相位调制。从而由双重平衡调制器 1 和 31 组成了四相移相调制器。从 D/A 变换器 63I 和 63Q 到双重平衡调制器 1 和 31 组成平衡回路。

由双重平衡调制器 1 的输出和双重平衡调制器 31 的输出,形成了合成回路 67,并借助于可变增益放大器 68 输入到混合器 69 中,并将与局部振荡器 70 约 966MHz 的局部振荡信号相混合的约 836MHz 的发射信号,借助于功率放大器 71 和带通滤波器 72,由天线 73 进行发射。

图 2 所示的合成回路 67,不是表示图 1 中的加法器 20 和 50,而是表示这些输出的合成(连接)部。

根据图 3 对本发明四相移相调制器 1 和 31 的前面分别相接的缓冲放大器 65I 和 65Q 的组成进行说明。缓冲放大器 65I 是由一对 FET(场效应晶体管)81 和 82 而组成,同样缓冲放大器 65Q 也是由一对 FET83 和 84 而组成。对这些 FET81,82,83,84 的漏极,供给以直流电压 B,而其源极是分别与直流电源 85,86,87,88 相接。

FET81 和 82 的栅极中,被输入 I 信号(第 1 平衡信号),而在 FET83 和 84 的栅极中,被输入 Q 信号(第 2 平衡信号)。而将 FET81 的源极和 FET82 的源极之间的 I 信号,在平衡状态下取出,并使其输

入到双重平衡调制器 1 的输入端子对 2 和 3 上。同样,将 FET83 的源极和 FET84 的源极之间的 Q 信号,也在平衡状态下取出,并使其输入到双重平衡调制器 31 的输入端子对 32 和 33 上。从而使输入到输入端子对 2 和 3 一方的 I 信号相位,与输入到另一方 I 信号的相位,相互成为反相位关系。同样,也使输入到输入端子对 32 和 33 一方的 Q 信号相位,与输入到另一方 Q 信号的相位,相互成为反相位关系。

FET81 和 82 的源极与输入端子对 2 和 3 相接,而 FET83 和 84 的源极与输入端子对 32 和 33 相接,并在四相移相调制器中设有隔直流电容 12 和 42,因此,FET81,82,83 和 84 的每个源极电压,均分别施加在晶体管 7,8,37 和 38 各自的基极上。因此,例如 FET81 的源极电压和 FET82 的源极电压,虽然存在有差值,但也可将晶体管 7 的基极电压和晶体管 8 的基极电压设定为相同值。

由此可见,以此可减低数字通信机调制输出所含载波等无用的干扰噪音,可净化信号,可进行微小功率控制,尤其是对 CDMA(符号分割多重连接)方式的移动电话系统,使其对回线的维护效果更大。

正如上所述,本发明的双重平衡调制器和四相移相调制器,是使放大平衡信号的一对前置放大器的各晶体管的基极,通过单个电容单个地与上述输入端子相接,同时通过单个第 1 电阻共同接在一个偏压电源上。因此前置放大器各晶体管的基极偏压,由于电容存在,对设在前置放大器前面的缓冲放大器的偏压并无影响,而且又由于是由一个偏压电源供给共用电压,所以使其可保持相同的偏压,获得高的平衡度。结果,使各双重平衡差动放大器所泄漏的平衡载波信号的电平减小。

本发明的双重平衡调制器和四相移相调制器,是使单个的第 2 电阻器,分别串联在上述每个电容上,因此加在输入端子的平衡信号,通过第 2 电阻器和第 1 电阻器降为适当的电压而加入前置放大器各晶体管的基极上,当然双重平衡调制器不会产生失真。

本发明的四相移相调制器,可变电阻器是被接在组成一方双重平衡调制器各前置放大器的一对晶体管的基之,因此可使输入两个双重平衡调制器的两个平衡信号间的电平,通过调整可变电阻的电阻值,而使其相等,同时也可提高两个双重平衡调制器间的平衡度。

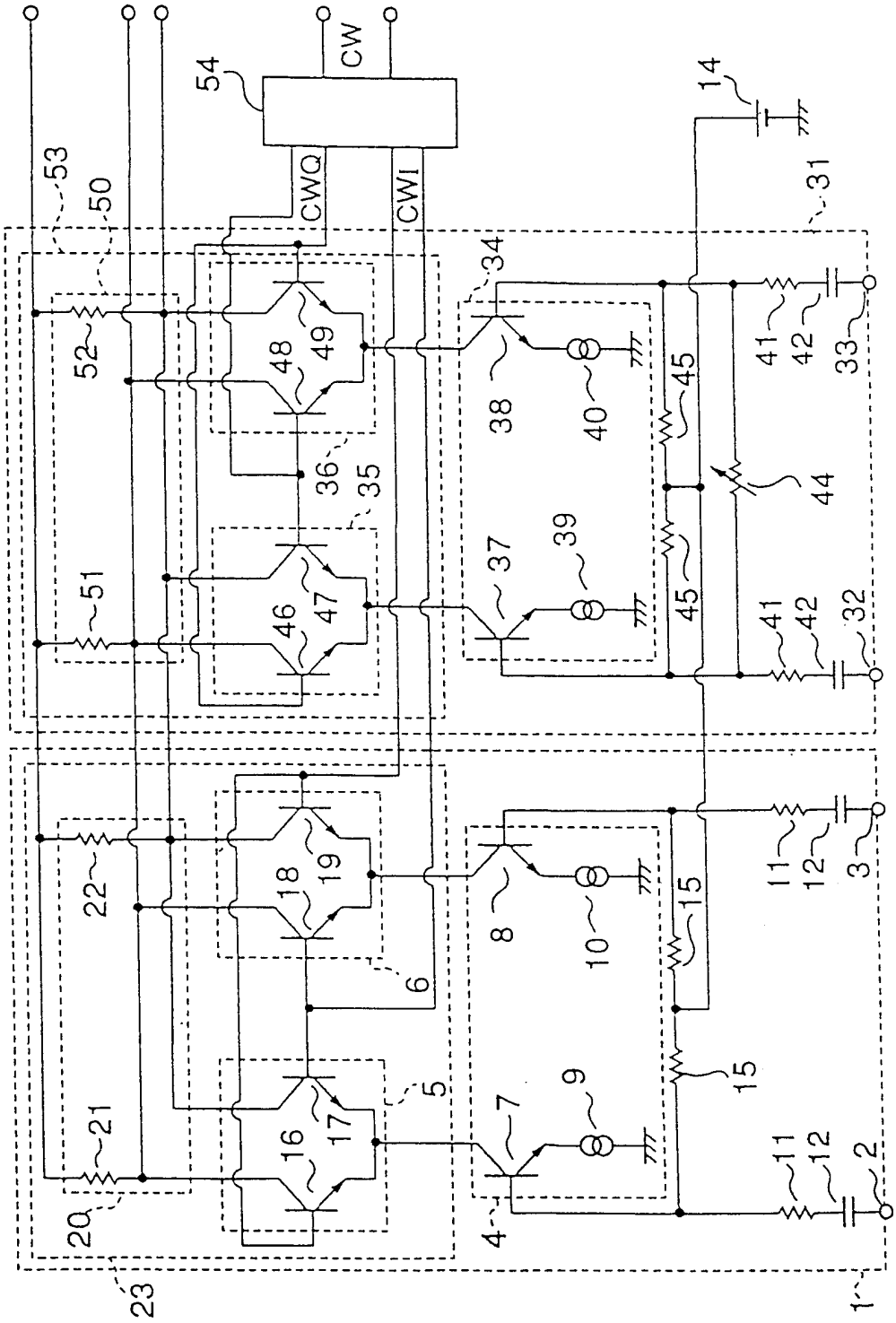

CW
CWQ
CWI
54
53
50
52
51
48
49
46
47
36
35
34
38
40
37
39
45
44
41
42
33
32
31
14
22
21
20
18
19
16
17
6
5
23
8
10
7
9
15
11
12
3
2
4
1

图1

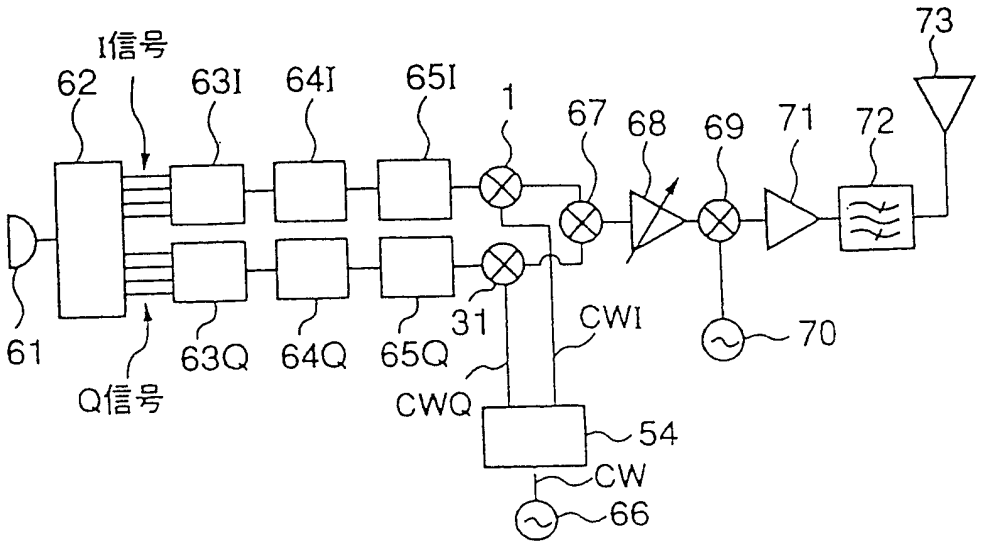

I信号
62
63I
64I
65I
1
67
68
69
71
72
73
61
63Q
64Q
65Q
31
CWI
70
Q信号
CWQ
54
CW
66

图2

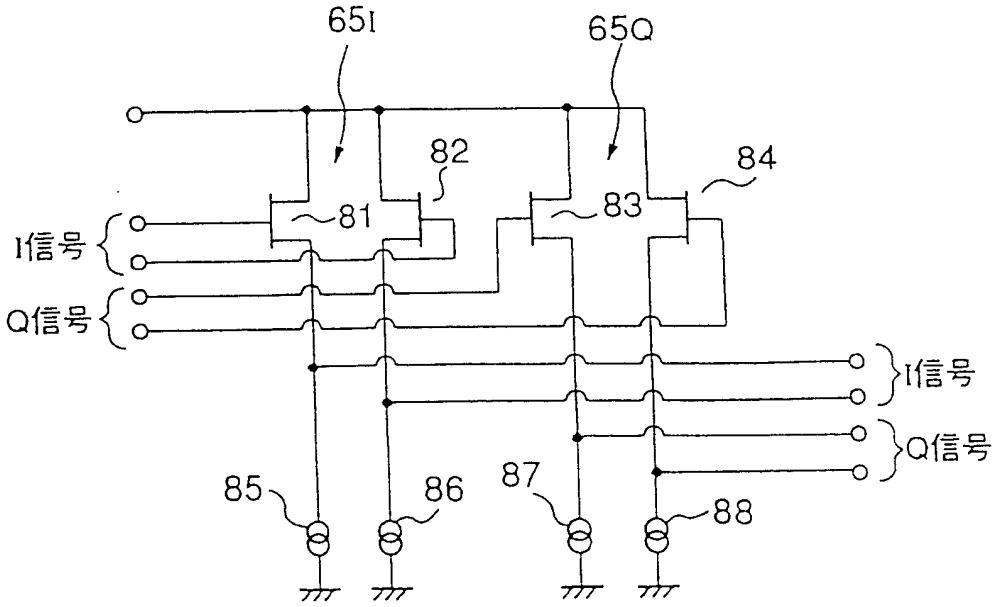

65I
65Q
82
84
81
83
I信号
Q信号
I信号
Q信号
85
86
87
88

图3

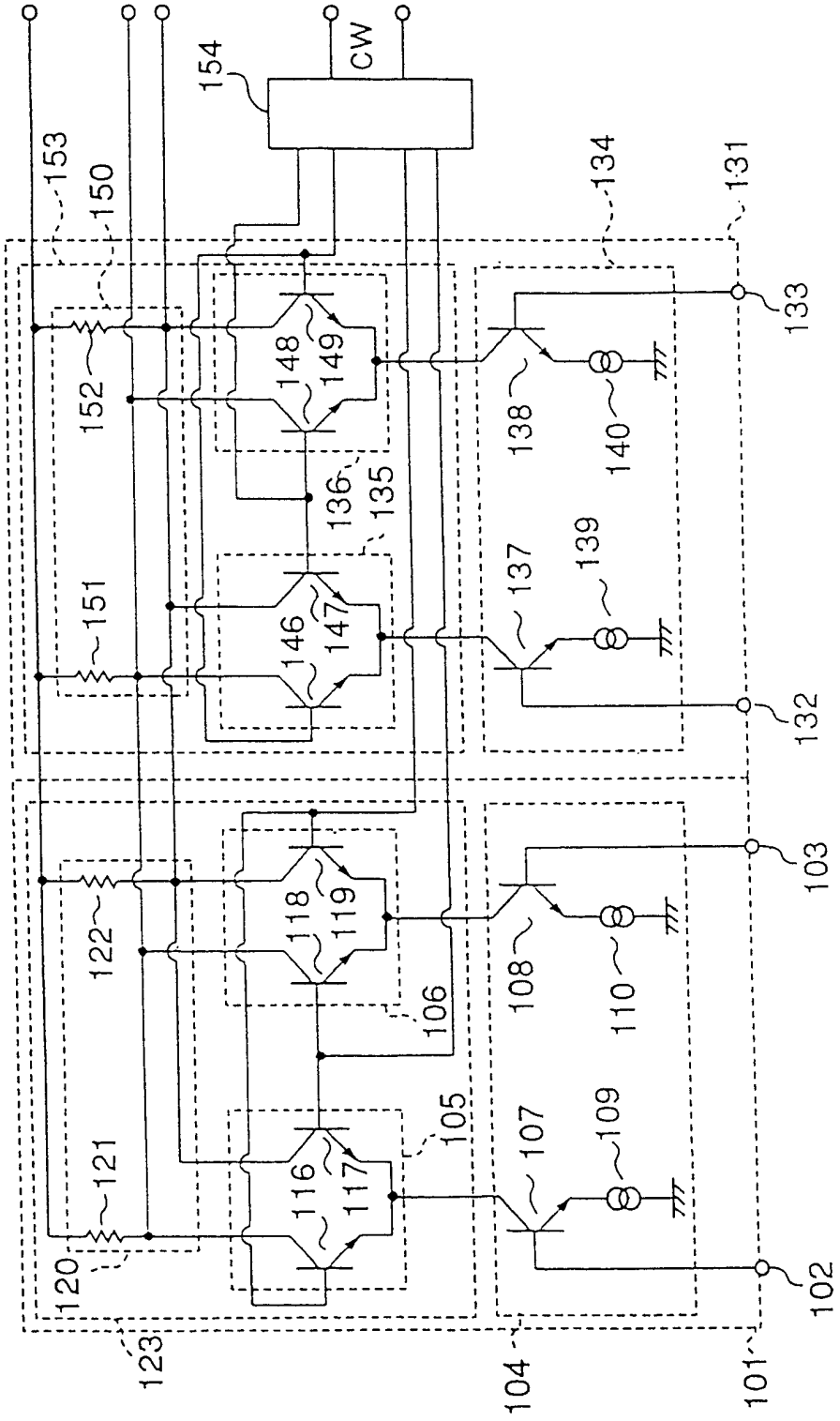

CW
154
153
150
134
131
133
152
148
149
138
140
136
135
151
146
147
137
139
132
103
122
118
119
108
110
106
105
121
116
117
107
109
120
102
123
104
101

图4