



(12)发明专利申请

(10)申请公布号 CN 108896813 A

(43)申请公布日 2018. 11. 27

(21)申请号 201810720766.5

(22)申请日 2018.06.29

(71)申请人 广东美的环境电器制造有限公司
地址 528425 广东省中山市东凤镇东阜路
和穗工业园东区28号

申请人 美的集团股份有限公司

(72)发明人 周伟宏 康建珂 关庆江

(74)专利代理机构 北京派特恩知识产权代理有
限公司 11270

代理人 蒋雅洁 张颖玲

(51)Int.Cl.

G01R 19/175(2006.01)

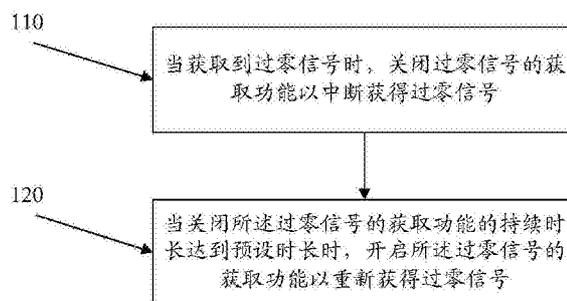
权利要求书2页 说明书8页 附图4页

(54)发明名称

一种过零信号的检测方法、系统、装置和计算机存储介质

(57)摘要

本发明实施例公开了一种过零信号的检测方法,所述方法包括:当获取过零信号时,关闭过零信号的获取功能以中断获得过零信号;当关闭所述过零信号的获取功能的持续时长达到预设时长时,开启所述过零信号的获取功能以重新获得过零信号。本发明实施例还公开了一种过零信号的检测系统、装置和计算机存储介质。



1. 一种过零信号的检测方法,其特征在于,所述方法包括:
当获取到过零信号时,关闭过零信号的获取功能以中断获得过零信号;
当关闭所述过零信号的获取功能的持续时长达到预设时长时,开启所述过零信号的获取功能以重新获得过零信号。
2. 根据权利要求1所述的方法,其特征在于,所述关闭过零信号的获取功能时,所述方法还包括:启动定时器;
所述关闭过零信号的获取功能的持续时长达到预设时长,包括:所述定时器的定时时间到。
3. 根据权利要求2所述的方法,其特征在于,所述方法还包括:设置所述定时器的定时时间。
4. 根据权利要求3所述的方法,其特征在于,所述设置所述定时器的定时时间,包括:
获取所述过零信号的频率,根据所述频率设置所述定时器的定时时间;
其中,所述定时器的定时时间满足:
 $0 < T_f < 1/f_0$
其中, T_f 为所述定时器的定时时间; f_0 为所述过零信号的频率。
5. 根据权利要求2所述的方法,其特征在于,所述定时器的定时时间到时,所述方法还包括:关闭定时器计时功能。
6. 一种过零信号的检测系统,其特征在于,所述系统包括:
信号检测模块,用于发送过零信号至控制模块;
控制模块,用于获得所述信号检测模块发送的所述过零信号时,关闭过零信号的获取功能以中断获得过零信号;当关闭所述过零信号的获取功能的持续时长达到预设时长时,开启所述过零信号的获取功能以重新获得过零信号。
7. 根据权利要求6所述的系统,其特征在于,所述系统还包括定时器;
所述控制模块还用于:当关闭过零信号的获取功能时,启动所述定时器;
所述控制模块用于:当所述定时器的定时时间到时,开启所述过零信号的获取功能以重新获得过零信号。
8. 根据权利要求7所述的系统,其特征在于,所述控制模块还用于:设置所述定时器的定时时间。
9. 根据权利要求8所述的系统,其特征在于,所述控制模块还用于:
获取所述过零信号的频率,根据所述频率设置所述定时器的定时时间;
其中,所述定时器的定时时间满足:
 $0 < T_f < 1/f_0$
其中, T_f 为所述定时器的定时时间; f_0 为所述过零信号的频率。
10. 根据权利要求7所述的系统,其特征在于,所述控制模块还用于:当所述定时器的定时时间到,关闭定时器计时功能。
11. 一种过零信号的检测装置,其特征在于,所述装置包括:获取单元和功能控制单元;
其中,
所述获取单元用于:获取过零信号;
所述功能控制单元用于:当所述获取单元获取到过零信号时,关闭所述获取单元的过

零信号的获取功能以中断所述获取单元获得过零信号;当所述过零信号的获取功能的关闭持续时长达到预设时长时,开启所述获取单元的所述过零信号的获取功能以使所述获取单元重新获得过零信号。

12. 根据权利要求11所述的装置,其特征在于,所述装置还包括定时单元;

所述功能控制单元还用于:当关闭获取单元的过零信号的获取功能时,启动所述定时单元;

所述功能控制单元还用于:当所述定时单元的定时时间到时,开启所述获取单元的所述过零信号的获取功能以使所述获取单元重新获得过零信号。

13. 根据权利要求12所述的装置,其特征在于,所述功能控制单元还用于:设置所述定时单元的定时时间。

14. 根据权利要求13所述的装置,其特征在于,所述功能控制单元还用于:获取所述过零信号的频率,根据所述频率设置所述定时单元的定时时间;

其中,所述定时器的定时时间满足:

$$0 < T_f < 1/f_0$$

其中, T_f 为所述定时器的定时时间; f_0 为所述过零信号的频率。

15. 根据权利要求12所述的装置,其特征在于,所述功能控制单元还用于:

当所述定时单元的定时时间到,关闭定时单元的计时功能。

16. 一种计算机可读存储介质,其上存储有计算机程序(指令),其特征在于,该程序被处理器执行时实现权利要求1至5任一项所述方法的步骤。

17. 一种过零信号的检测装置,包括存储器、处理器及存储在存储器上并可在处理器上运行的计算机程序,其特征在于,所述处理器运行所述可执行程序时执行权利要求1至5任一项所述方法的步骤。

一种过零信号的检测方法、系统、装置和计算机存储介质

技术领域

[0001] 本发明涉及电子技术领域,尤其涉及一种过零信号的检测方法、系统、装置和计算机存储介质。

背景技术

[0002] 通过过零检测电路的监控可以得到过零信号,过零信号可以作为可控硅或者继电器的控制驱动。过零信号的来源是电源频率信号,当电源上出现干扰信号时,过零信号很容易受到电源干扰信号的干扰,导致可控硅或继电器等通过过零信号进行驱动的装置无法正常工作,失去控制,导致产品出现异常。

发明内容

[0003] 为解决现有技术存在的技术问题,本发明实施例期望提供一种过零信号的检测方法、装置和计算机存储介质。

[0004] 为达到上述目的,本发明实施例的技术方案是这样实现的:

[0005] 本发明实施例提供了一种过零信号的检测方法,所述方法包括:当获取到过零信号时,关闭过零信号的获取功能以中断获得过零信号;当关闭所述过零信号的获取功能的持续时长达到预设时长时,开启所述过零信号的获取功能以重新获得过零信号。

[0006] 上述方案中,所述关闭过零信号的获取功能时,所述方法还包括:启动定时器;所述关闭过零信号的获取功能的持续时长达到预设时长,包括:所述定时器的定时时间到。

[0007] 上述方案中,所述方法还包括:设置所述定时器的定时时间。

[0008] 上述方案中,所述设置所述定时器的定时时间,包括:获取所述过零信号的频率,根据所述频率设置所述定时器的定时时间;

[0009] 其中,所述定时器的定时时间满足:

$$[0010] \quad 0 < T_f < 1/f_0$$

[0011] 其中, T_f 为所述定时器的定时时间; f_0 为所述过零信号的频率。

[0012] 上述方案中,所述定时器的定时时间到时,所述方法还包括:关闭定时器计时功能。

[0013] 本发明实施例提供了一种过零信号的检测系统,所述系统包括:

[0014] 信号检测模块,用于发送过零信号至控制模块;

[0015] 控制模块,用于获得所述信号检测模块发送的所述过零信号时,关闭过零信号的获取功能以中断获得过零信号;当关闭所述过零信号的获取功能的持续时长达到预设时长时,开启所述过零信号的获取功能以重新获得过零信号。

[0016] 上述方案中,所述系统还包括定时器;所述控制模块还用于:当关闭过零信号的获取功能时,启动所述定时器;所述控制模块用于:当所述定时器的定时时间到时,开启所述过零信号的获取功能以重新获得过零信号。

[0017] 上述方案中,所述控制模块还用于:设置所述定时器的定时时间。

[0018] 上述方案中,所述控制模块还用于:获取所述过零信号的频率,根据所述频率设置所述定时器的定时时间;

[0019] 其中,所述定时器的定时时间满足:

[0020] $0 < T_f < 1/f_0$

[0021] 其中, T_f 为所述定时器的定时时间; f_0 为所述过零信号的频率。

[0022] 上述方案中,所述控制模块还用于:当所述定时器的定时时间到,关闭定时器计时功能。

[0023] 本发明实施例提供了一种过零信号的检测装置,所述装置包括:获取单元和功能控制单元;其中,所述获取单元用于:获取过零信号;所述功能控制单元用于:当所述获取单元获取到过零信号时,关闭所述获取单元的过零信号的获取功能以中断所述获取单元获得过零信号;当所述过零信号的获取功能的关闭持续时长达到预设时长时,开启所述获取单元的所述过零信号的获取功能以使所述获取单元重新获得过零信号。

[0024] 上述方案中,所述装置还包括定时单元;所述功能控制单元还用于:当关闭获取单元的过零信号的获取功能时,启动所述定时单元;所述功能控制单元还用于:当所述定时单元的定时时间到时,开启所述获取单元的所述过零信号的获取功能以使所述获取单元重新获得过零信号。

[0025] 上述方案中,所述功能控制单元还用于:设置所述定时单元的定时时间。

[0026] 上述方案中,所述功能控制单元还用于:获取所述过零信号的频率,根据所述频率设置所述定时单元的定时时间;

[0027] 其中,所述定时器的定时时间满足:

[0028] $0 < T_f < 1/f_0$

[0029] 其中, T_f 为所述定时器的定时时间; f_0 为所述过零信号的频率。

[0030] 上述方案中,所述功能控制单元还用于:

[0031] 当所述定时单元的定时时间到,关闭定时单元的计时功能。

[0032] 本发明实施例提供了一种计算机可读存储介质,其上存储有计算机程序(指令),该程序被处理器执行时实现本发明实施例所述方法的步骤。

[0033] 本发明实施例提供了一种过零信号的检测装置,包括存储器、处理器及存储在存储器上并可在处理器上运行的计算机程序,所述处理器运行所述可执行程序时执行实现本发明实施例所述方法的步骤。

[0034] 本发明实施例所提供的过零信号的检测方法,所述方法包括:当获取到过零信号时,关闭过零信号的获取功能以中断获得过零信号;当关闭所述过零信号的获取功能的持续时长达到预设时长时,开启所述过零信号的获取功能以重新获得过零信号。如此,通过将获取到的过零信号作为中断触发,在预设时长内不再接收过零信号,直至达到预设时长后,重新接收过零信号,也即按照所述预设时长获得过零信号,这样避免接收到受电源干扰信号干扰的过零信号,从而避免基于干扰的过零信号驱动的装置无法正常工作的问题,使得应用所述检测方法的装置可以滤掉受干扰的部分过零信号,提高了过零信号处理的抗干扰能力。

附图说明

- [0035] 图1为本发明实施例的过零信号的检测方法的流程示意图一；
[0036] 图2为本发明实施例的过零信号的检测系统的组成结构示意图；
[0037] 图3为本发明实施例的过零信号的检测方法的流程示意图二；
[0038] 图4为本发明实施例的过零检测电路的组成结构示意图；
[0039] 图5为本发明实施例的过零信号的示意图；
[0040] 图6为本发明实施例的过零信号的检测装置的组成结构示意图。

具体实施方式

- [0041] 下面结合附图及具体实施例对本发明作进一步详细的说明。
- [0042] 本发明实施例提供了一种过零信号的检测方法,如图1所示,所述方法包括:
- [0043] 步骤110:当获取到过零信号时,关闭过零信号的获取功能以中断获得过零信号;
- [0044] 这里,应用本实施例提供的检测方法的系统可以包括控制模块和定时器,当检测到过零信号后,将所述过零信号发送至控制模块;当所述控制模块接收到所述过零信号后,所述控制模块关闭过零信号的获取功能,并且开启定时器。
- [0045] 具体的,可以通过检测过零信号的上升沿和下降沿,检测出过零信号。当检测到过零信号时,将正弦波形式的过零信号转化为方波形式的过零信号发送至控制模块。控制模块接收到过零信号后,可以通过关闭自身的外部中断触发功能,来关闭获取过零信号的功能。
- [0046] 例如,通过检测信号的上升沿和下降沿,检测到过零信号,将所述过零信号发送至控制模块。控制模块获取到过零信号后,关闭所述控制模块的外部中断触发功能,来关闭获取过零信号的功能,同时启动定时器。
- [0047] 步骤120:当关闭所述过零信号的获取功能的持续时长达到预设时长时,开启所述过零信号的获取功能以重新获得过零信号。
- [0048] 这里,控制模块设置定时器的定时时间,控制模块设置定时器的定时时间包括:获取所述过零信号的频率,根据所述频率设置所述定时器的定时时间;
- [0049] 其中,所述定时器的定时时间满足:
- [0050] $0 < T_f < 1/f_0$
- [0051] 其中, T_f 为所述定时器的定时时间; f_0 为所述过零信号的频率。
- [0052] 具体的,控制模块接收到过零信号后,根据所述过零信号进行过零中断控制,在定时器的定时时间内进行中断操作,中断操作包括控制模块关闭过零信号的获取功能。另外,控制模块在定时时间内可以进行驱动操作,如驱动可控硅或继电器等负载。
- [0053] 例如作为一种实施方式,同上述实施例所述,当控制模块接收到过零信号后,获取到所述过零信号的频率,假设所述过零信号的频率为100赫兹,根据所述过零信号的频率,设置定时器的定时时间 T_1 ,所述定时器的定时时间 T_f 满足:
- [0054] $0 < T_f < 1/f_0$
- [0055] 一般而言,定时时间 T_f 应当是正整数,则根据过零信号的频率得到信号周期为10毫秒,则所述定时器的定时时间 T_f 满足大于0小于10毫秒即可。作为一种示例,预先确定时间精度为1毫秒,将定时器的定时时间满足的时间范围的上限减去时间精度,计算出定时时间 T_1 为8毫秒。即,所述定时器的定时时间的范围上限满足所述过零信号的周期与预设时间

精度的差值。

[0056] 作为另一种实施方式,过零信号的频率与电源频率是有关联的,当电源信号频率为50赫兹时,过零信号频率为100赫兹,那么此时,控制模块设置的定时时间最大值可以是9毫秒。当电源信号频率为60赫兹时,过零信号的频率为120赫兹,那么此时,控制模块设置的定时时间的最大值可以是7毫秒。

[0057] 这里,当所述定时器的定时时间到时,即控制模块关闭过零信号的获取功能的持续时长达到预设时长,控制模块开启过零信号的获取功能,关闭定时器的计时功能。

[0058] 具体的,控制模块设定定时器的定时时间后,控制模块进入定时中断程序,定时器的定时时间即为控制模块关闭过零信号的获取功能的持续时长,在所述定时中断程序中,控制模块可以进行相应的操作,如驱动可控硅或继电器等负载。当所述定时器的定时时间到时,控制模块通过打开自身的外部中断触发功能,来开启过零信号的获取功能,并且关闭定时器的计时功能。

[0059] 例如,定时器的计时时间达到定时时间 T_1 后,控制模块关闭定时器的计时功能,并打开自身的外部中断触发功能,来继续获取信号检测模块发送的过零信号。

[0060] 如此,通过将获取到的过零信号作为中断触发,在预设时长内不再接收过零信号,直至达到预设时长后,重新接收过零信号,也即按照所述预设时长获得过零信号,这样避免接收到受电源干扰信号干扰的过零信号,从而避免基于干扰的过零信号驱动的装置无法正常工作的问题,使得应用所述检测方法的装置可以滤掉受干扰的部分过零信号,提高了过零信号处理的抗干扰能力。

[0061] 下面结合具体示例对本发明产生的积极效果作进一步详细的描述;

[0062] 具体示例一

[0063] 本发明实施例提供的一种过零信号的检测系统,图2为本发明实施例的过零信号的检测系统的组成结构示意图;如图2所示,所述过零信号的检测系统20包括:信号检测模块21,用于发送过零信号至控制模块22;控制模块22,用于获得所述信号检测模块21发送的所述过零信号时,关闭过零信号的获取功能以中断获得过零信号;当关闭所述过零信号的获取功能的持续时长达到预设时长时,开启所述过零信号的获取功能以重新获得过零信号。

[0064] 这里,所述系统20还包括定时器23;所述控制模块22还用于:当关闭过零信号的获取功能时,启动所述定时器23;当所述定时器23的定时时间到时,开启所述过零信号的获取功能以重新获得过零信号;设置所述定时器23的定时时间。

[0065] 这里,所述控制模块22还用于:获取所述过零信号的频率,根据所述频率设置所述定时器23的定时时间;

[0066] 其中,所述定时器23的定时时间满足:

[0067] $0 < T_f < 1/f_0$

[0068] 其中, T_f 为所述定时器23的定时时间; f_0 为所述过零信号的频率。

[0069] 这里,所述控制模块22还用于:当所述定时器33的定时时间到,关闭定时器23计时功能。

[0070] 这里,系统实施例参照方法实施例的描述方式。

[0071] 本发明实施例中,所述过零信号的检测系统20中的信号检测模块21、控制模块22

和定时器23,在实际应用中均可由中央处理器(CPU,Central Processing Unit)、数字信号处理器(DSP,Digital Signal Processor)、微控制单元(MCU,Microcontroller Unit)或可编程门阵列(FPGA,Field-Programmable Gate Array)实现。

[0072] 需要说明的是:上述实施例提供的过零信号的检测系统在进行过零信号的检测时,仅以上述各程序模块的划分进行举例说明,实际应用中,可以根据需要而将上述处理分配由不同的程序模块完成,即将系统的内部结构划分成不同的程序模块,以完成以上描述的全部或者部分处理。另外,上述实施例提供的过零信号的检测系统与过零信号的检测方法实施例属于同一构思,其具体实现过程详见方法实施例,这里不再赘述。

[0073] 具体示例二

[0074] 基于具体示例一种的过零信号的检测系统,本发明实施例还提供了一种过零信号的检测方法,具体步骤如图3所示,

[0075] 步骤300:信号检测模块进行初始化;

[0076] 步骤301:定时器进行初始化;

[0077] 步骤302:信号检测模块检测是否有过零信号;当检测到有过零信号,执行步骤304;当未检测到有过零信号,执行步骤303;

[0078] 步骤303:当信号检测模块没有检测到过零信号,则信号检测模块继续进行检测;

[0079] 步骤304:当信号检测模块检测到过零信号,则将该过零信号发送至控制模块,控制模块进入过零中断控制程序;

[0080] 步骤305:控制模块基于过零中断控制程序关闭过零信号的获取功能;

[0081] 这里,当信号检测模块检测到过零信号,将所述过零信号发送至控制模块后,控制模块进入过零中断控制程序,关闭控制模块的过零信号的获取功能。

[0082] 步骤306:控制模块基于过零中断控制程序触发定时器启动,其中,定时器的定时时间预先设置为定时时间 f_0 ;

[0083] 这里,根据过零信号频率设置所述定时器的定时时间 f_0 ,所述定时器的定时时间 f_0 满足:

[0084] $0 < T_f < 1/f_0$

[0085] 其中, f_0 为所述定时器的定时时间; f_0 为所述过零信号的频率。

[0086] 步骤307:判断定时器的定时时间 T_f 是否到达;当判断的结果为是时,执行步骤309;当判断的结果为否时,执行步骤308;

[0087] 步骤308:当没有达到所述定时时间 f_0 ,则继续等待,直至定时器的定时时间到;

[0088] 步骤309:当达到所述定时时间 f_0 后,控制模块进入定时中断控制程序;

[0089] 步骤310:控制模块基于定时中断控制程序关闭定时器的计时功能;

[0090] 步骤311:控制模块基于定时中断控制程序重新开启过零信号的获取功能,跳转到步骤302。

[0091] 本发明上述实施例中,步骤305和步骤306的执行顺序并不限于于此,在控制模块进入过零中断控制程序后,还可以先触发定时器启动,再关闭过零信号的获取功能;当然,也可以同时触发定时器启动以及关闭过零信号的获取功能。同理,步骤310和步骤311的执行顺序并不限于于此,在控制模块进入定时中断控制程序后,还可以先重新开启过零信号的获取功能,再关闭定时器的计时功能,当然,也可以同时触发重新开启过零信号的获取功

能以及关闭定时器的计时功能。

[0092] 这里,控制模块启动定时器,设置定时时间 T_f ,当定时器的定时时间 T_f 到时,控制模块进入定时中断控制程序,关闭定时器,开启控制模块的外部中断触发功能来开启获取过零信号的功能。

[0093] 具体的,信号检测模块可以通过具体的过零检测电路实现,过零检测电路的具体构成如图4所示,可以通过检测过零信号的上升沿和下降沿,检测出过零信号。如图5所示,当检测到过零信号时,所述过零检测电路将正弦波形式的过零信号转化为方波形式的过零信号发送至控制模块。所述控制模块可以采用单片机等芯片实现,并且在单片机中通过相应的设置,可以实现定时器的功能,进行计时。

[0094] 本发明实施例还提供一种过零信号的检测装置,如图6所示,所述过零信号的检测装置60包括:获取单元61和功能控制单元62;所述获取单元61用于:获取过零信号;所述功能控制单元62用于:当所述获取单元61获取到过零信号时,关闭所述获取单元61的过零信号的获取功能以中断所述获取单元61获得过零信号;当所述过零信号的获取功能的关闭持续时长达到预设时长时,开启所述获取单元61的所述过零信号的获取功能以使所述获取单元61重新获得过零信号。

[0095] 在一实施例中,所述装置60还包括定时单元63;所述功能控制单元62还用于:当关闭获取单元61的过零信号的获取功能时,启动所述定时单元63;当所述定时单元63的定时时间到时,开启所述获取单元61的所述过零信号的获取功能以使所述获取单元61重新获得过零信号。

[0096] 在一实施例中,所述功能控制单元62还用于:设置所述定时单元63的定时时间。

[0097] 在一实施例中,所述功能控制单元62还用于:获取所述过零信号的频率,根据所述频率设置所述定时单元63的定时时间;

[0098] 其中,所述定时单元63的定时时间满足:

[0099] $0 < T_f < 1/f_0$

[0100] 其中, T_f 为所述定时单元63的定时时间; f_0 为所述过零信号的频率。

[0101] 在一实施例中,所述功能控制单元62还用于:当所述定时单元63的定时时间到,关闭定时单元63的计时功能。

[0102] 这里,装置实施例参照方法实施例的描述方式。

[0103] 本发明实施例中,所述过零信号的检测装置60中的获取单元61、功能控制单元62和定时单元63,在实际应用中均可由CPU、DSP、MCU或FPGA实现。

[0104] 需要说明的是:上述实施例提供的过零信号的检测装置在进行过零信号的检测时,仅以上述各程序模块的划分进行举例说明,实际应用中,可以根据需要而将上述处理分配由不同的程序模块完成,即将装置的内部结构划分成不同的程序模块,以完成以上描述的全部或者部分处理。另外,上述实施例提供的过零信号的检测装置与过零信号的检测方法实施例属于同一构思,其具体实现过程详见方法实施例,这里不再赘述。

[0105] 本发明实施例还提供了一种计算机可读存储介质,其上存储有可执行程序,所述可执行程序被处理器执行时实现上述任一过零信号的检测方法。

[0106] 本发明实施例还提供了一种过零信号的检测装置,该装置包括:处理器和用于存储能够在处理器上运行的计算机程序的存储器,其中,所述处理器运行用于运行所述计算

机程序时,执行本发明实施例实现的任一过零信号的检测方法。

[0107] 可以理解,存储器可以由任何类型的易失性或非易失性存储设备、或者它们的组合来实现。其中,非易失性存储器可以是只读存储器(ROM,Read Only Memory)、可编程只读存储器(PROM,Programmable Read-Only Memory)、可擦除可编程只读存储器(EPROM,Erasable Programmable Read-Only Memory)、电可擦除可编程只读存储器(EEPROM,Electrically Erasable Programmable Read-Only Memory)、磁性随机存取存储器(FRAM,Ferromagnetic Random Access Memory)、快闪存储器(Flash Memory)、磁表面存储器、光盘、或只读光盘(CD-ROM,Compact Disc Read-Only Memory);磁表面存储器可以是磁盘存储器或磁带存储器。易失性存储器可以是随机存取存储器(RAM,Random Access Memory),其用作外部高速缓存。通过示例性但不是限制性说明,许多形式的RAM可用,例如静态随机存取存储器(SRAM,Static Random Access Memory)、同步静态随机存取存储器(SSRAM,Synchronous Static Random Access Memory)、动态随机存取存储器(DRAM,Dynamic Random Access Memory)、同步动态随机存取存储器(SDRAM,Synchronous Dynamic Random Access Memory)、双倍数据速率同步动态随机存取存储器(DDRSDRAM,Double Data Rate Synchronous Dynamic Random Access Memory)、增强型同步动态随机存取存储器(ESDRAM,Enhanced Synchronous Dynamic Random Access Memory)、同步连接动态随机存取存储器(SLDRAM,SyncLink Dynamic Random Access Memory)、直接内存总线随机存取存储器(DRRAM,Direct Rambus Random Access Memory)。本发明实施例描述的存储器旨在包括但不限于这些和任意其它适合类型的存储器。

[0108] 上述本发明实施例揭示的方法可以应用于处理器中,或者由处理器实现。处理器可能是一种集成电路芯片,具有信号的处理能力。在实现过程中,上述方法的各步骤可以通过处理器中的硬件的集成逻辑电路或者软件形式的指令完成。上述的处理器可以是通用处理器、DSP,或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件等。处理器可以实现或者执行本发明实施例中的公开的各方法、步骤及逻辑框图。通用处理器可以是微处理器或者任何常规的处理器等。结合本发明实施例所公开的方法的步骤,可以直接体现为硬件译码处理器执行完成,或者用译码处理器中的硬件及软件模块组合执行完成。软件模块可以位于存储介质中,该存储介质位于存储器,处理器读取存储器中的信息,结合其硬件完成前述方法的步骤。

[0109] 在示例性实施例中,过零信号的检测装置可以被一个或多个应用专用集成电路(ASIC,Application Specific Integrated Circuit)、DSP、可编程逻辑器件(PLD,Programmable Logic Device)、复杂可编程逻辑器件(CPLD,Complex Programmable Logic Device)、FPGA、通用处理器、控制器、MCU、微处理器(Microprocessor)、或其他电子元件实现,用于执行前述方法。

[0110] 在本申请所提供的几个实施例中,应该理解到,所揭露的设备和方法,可以通过其它的方式实现。以上所描述的设备实施例仅仅是示意性的,例如,所述单元的划分,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,如:多个单元或组件可以结合,或可以集成到另一个系统,或一些特征可以忽略,或不执行。另外,所显示或讨论的各组成部分相互之间的耦合、或直接耦合、或通信连接可以是通过一些接口,设备或单元的间接耦合或通信连接,可以是电性的、机械的或其它形式的。

[0111] 上述作为分离部件说明的单元可以是、或也可以不是物理上分开的,作为单元显示的部件可以是、或也可以不是物理单元,即可以位于一个地方,也可以分布到多个网络单元上;可以根据实际的需要选择其中的部分或全部单元来实现本实施例方案的目的。

[0112] 另外,在本发明各实施例中的各功能单元可以全部集成在一个处理单元中,也可以是各单元分别单独作为一个单元,也可以两个或两个以上单元集成在一个单元中;上述集成的单元既可以采用硬件的形式实现,也可以采用硬件加软件功能单元的形式实现。

[0113] 本领域普通技术人员可以理解:实现上述方法实施例的全部或部分步骤可以通过程序指令相关的硬件来完成,前述的程序可以存储于一计算机可读取存储介质中,该程序在执行时,执行包括上述方法实施例的步骤;而前述的存储介质包括:移动存储设备、只读存储器(ROM,Read-Only Memory)、随机存取存储器(RAM,Random Access Memory)、磁碟或者光盘等各种可以存储程序代码的介质。

[0114] 或者,本发明上述集成的单元如果以软件功能模块的形式实现并作为独立的产品销售或使用,也可以存储在一个计算机可读取存储介质中。基于这样的理解,本发明实施例的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质中,包括若干指令用以使得一台计算机设备(可以是个人计算机、服务器、或者网络设备等)执行本发明各个实施例所述方法的全部或部分。而前述的存储介质包括:移动存储设备、ROM、RAM、磁碟或者光盘等各种可以存储程序代码的介质。

[0115] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

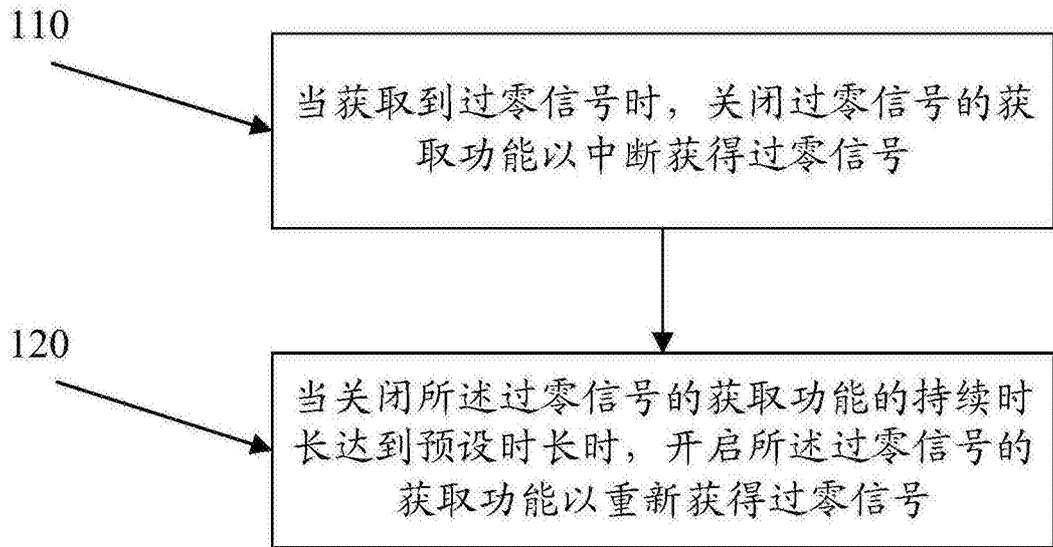


图1

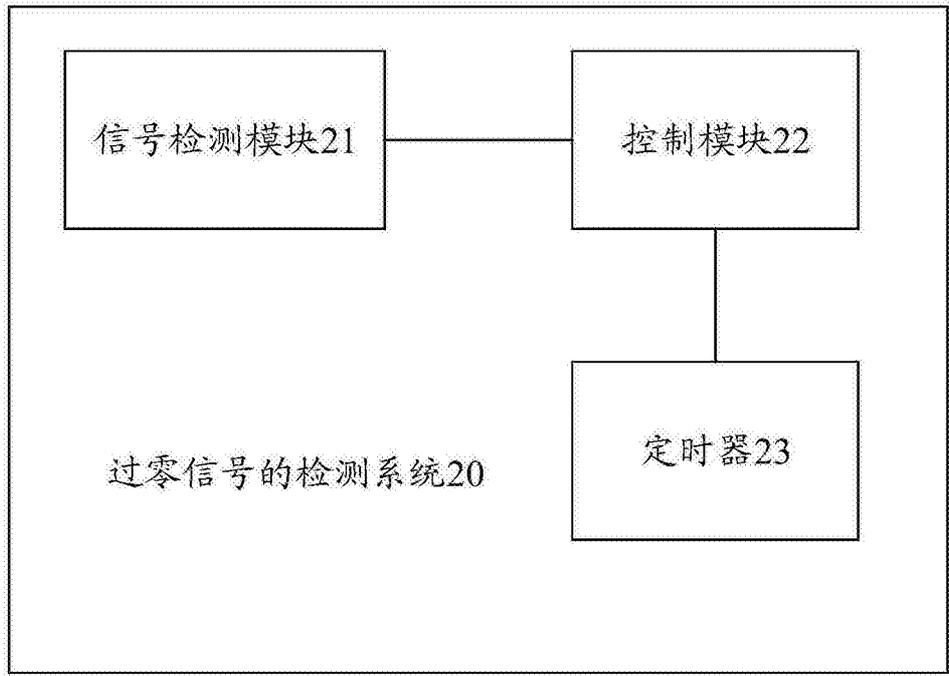


图2

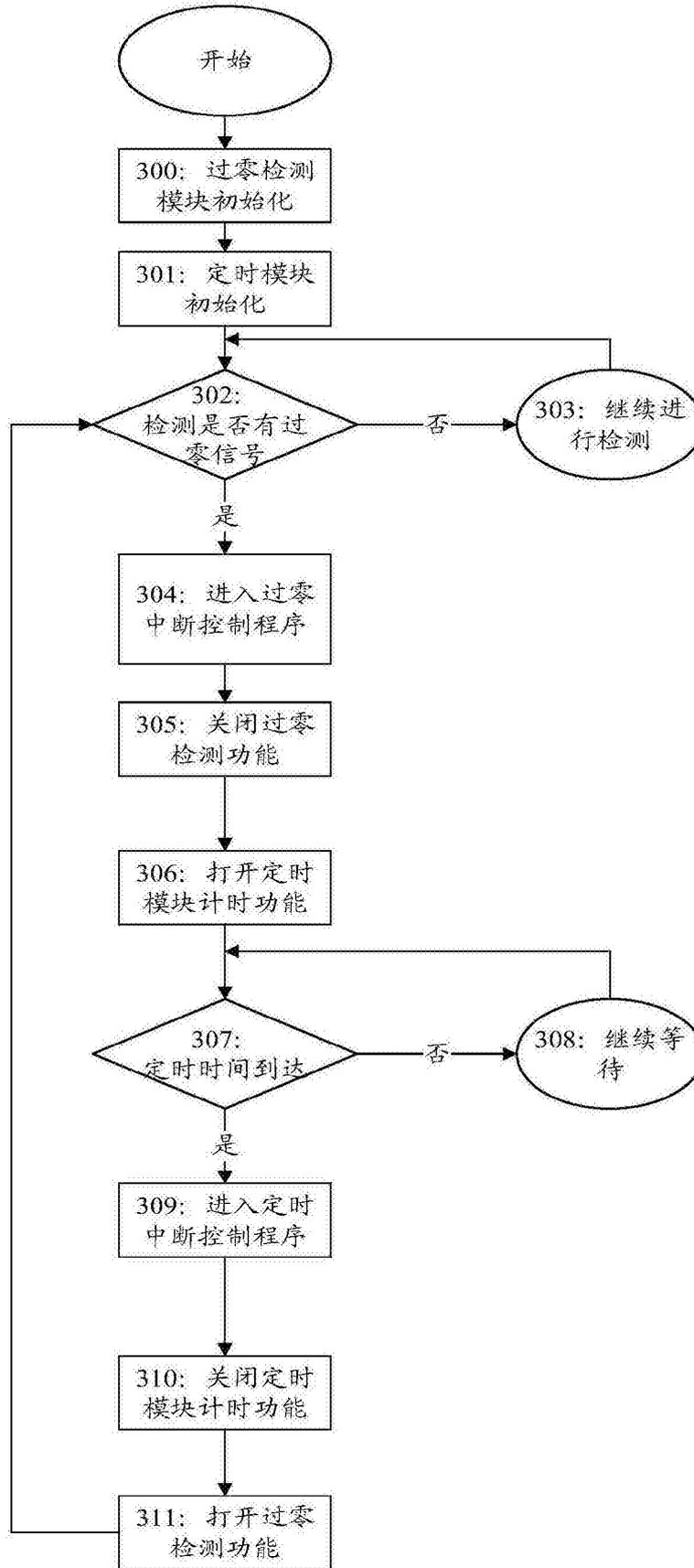


图3

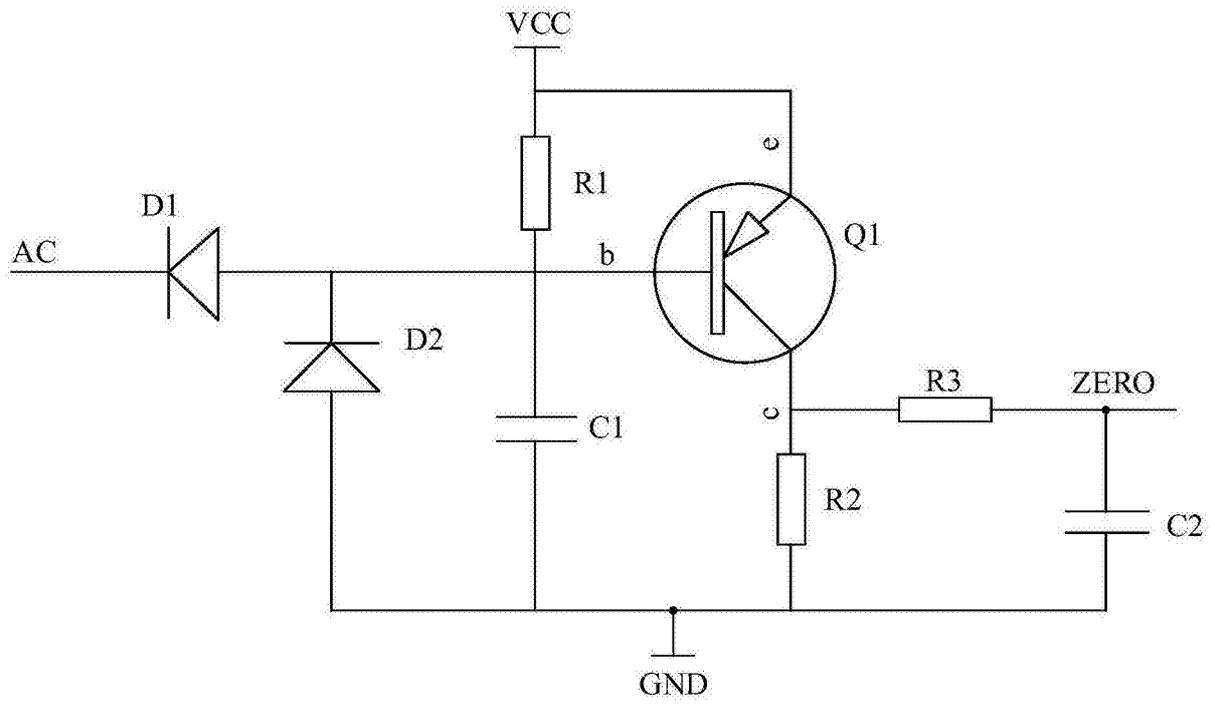


图4

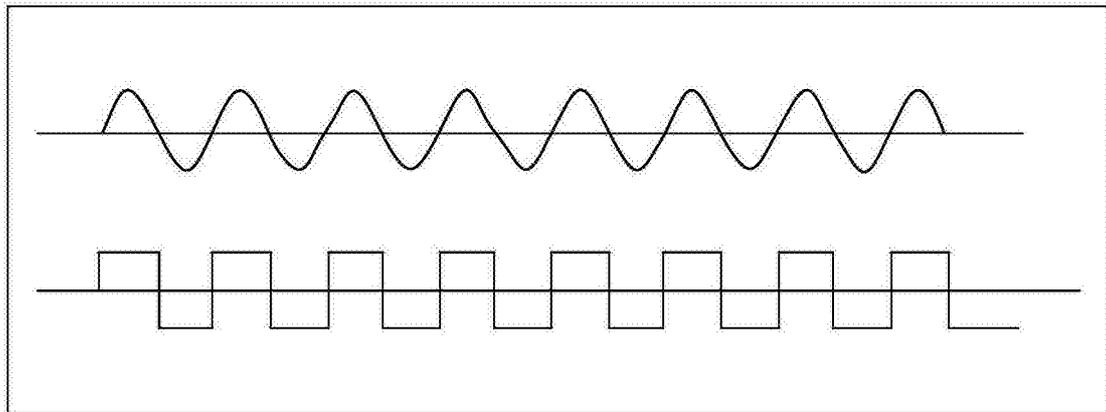


图5

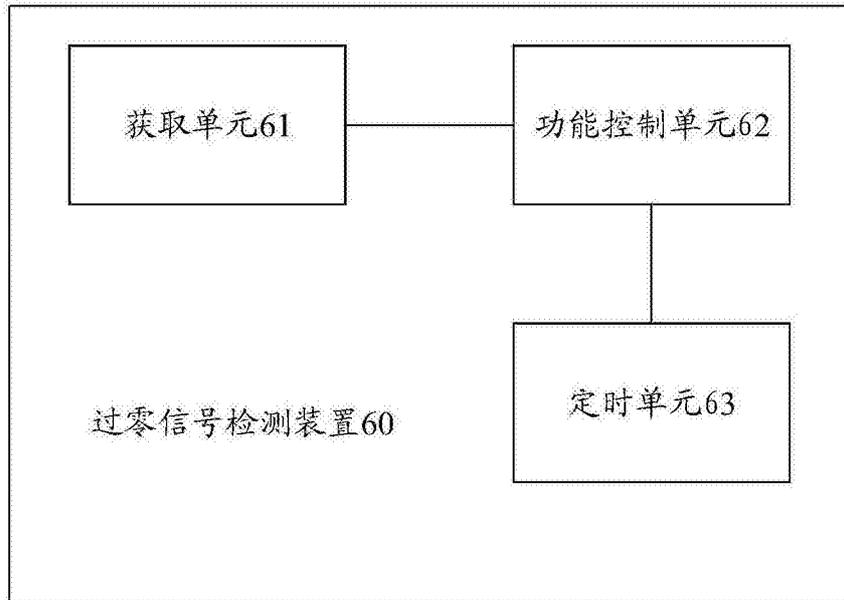


图6