

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁴
H01L 27/00

(11) 공개번호 특1985-0008564
(43) 공개일자 1985년 12월 18일

(21) 출원번호	특1985-0003556
(22) 출원일자	1985년 05월 23일
(30) 우선권주장	59-104629 1984년 05월 25일 일본(JP)
(71) 출원인	가부시기 가이샤 히다찌 세이사꾸쇼 미쓰다 가쓰시게
(72) 발명자	일본국 도오교도 지요다구 간다 스루가다이 4-6 사도우 노부유기
(74) 대리인	일본국 사이다마켄 도고로자와시 나미기 2-1-2-401 백남기

심사청구 : 없음

(54) 반도체 집적회로 장치

요약

내용 없음

대표도

도 1

명세서

[발명의 명칭]

반도체 집적회로 장치

[도면의 간단한 설명]

제1도는 본 발명에 MNOS를 기억소자로하는 기억장치에 이용하였을때의 1실시예를 도시한 회로도.

제2도는 그 고전압 발생회로의 1실시예를 도시한 회로도.

제3도 내지 정류회로의 회로도.

제6도는 반도체 기판의 단면도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음.

(57) 청구의 범위

청구항 1

반도체 집적회로 장치와, 외부단자에서 공급되는 전원전압을 그 전원전압으로서 받고, 상기 전원전압과 틀린 레벨의 출력전압을 형성하는 전압변환회로와, 그 기억정보의 변화를 위해서 상기 출력전압을 필요로하는 기억회로와, 상기 기억회로의 기억정보가 변화되어야할 때, 제1레벨에서 제2레벨로 변화되는 제어신호가 공급되는 제어선과, 전원투입에 의해서 제1상태로되고, 또한 상기 제어신호의 제레벨에 의해서 제1상태로되는 전원투입 검출회로, 및 상기 전원투입 검출회로의 출력을 받아, 전원 투입검출회로가 상기 제1상태로 되어있는 기간에 있어서 상기 전압변환회로의 출력을 무효로하는 제어회로로 된다.

청구항 2

특허청구의 범위 제1항의 반도체 집적회로 장치에 있어서, 상기 반도체 기억장치는 반도체 불휘발성 메모리로 된다.

청구항 3

특허청구의 범위 제2항의 반도체 집적회로장치에 있어서, 상기 반도체 불휘발성 메모리는 FAMOS로 된다.

청구항 4

특허청구의 범위 제2항의 반도체 집적회로 장치에 상기 반도체 불휘발성 메모리는, 전기적인 소거와 기억이 가능한 기억소자로 된다.

청구항 5

특허청구의 범위 제2항의 반도체 집적회로 장치에 있어서, 상기 전원투입 검출회로는, 전원투입에 의해서 제1상태로되고, 또한 상기 제어신호에 의해서 제2상태로 되는 플립플롭 회로도 된다.

청구항 6

특허청구의 범위 제2항의 반도체 집적회로 장치에 있어서, 상기 플립플롭 회로는, 게이트 드레인 사이가 교차결합된 1쌍의 MOSFET, 전원투입시에 상기 1쌍의 MOSFET의 드레인에 각각 서로가 틀린 상승속도의 전위변화를 주는 1쌍의 부하소자 및 제어신호에 의해서 스위치제어되는 제어 MOSFET로 된다.

청구항 7

특허청구의 범위 제2항의 반도체 집적회로장치에 있어서, 상기 전압변화 회로는, 주기적 펄스신호를 받음으로인하여 전원전압 레벨보다도 큰 레벨의 승압된 출력전압을 출력하는 승압회로로 되고, 상기 제어회로는 상기 전압변환회로에 공급되는 상기 펄스 신호를 제어하는 게이트 회로로 된다.

청구항 8

특허청구의 범위 제7항의 반도체 집적회로 장치에 있어서, 상기 전압 변환회로는 그 출력전압의 레벨을 제한하기 위한 정전압 소자로 된다.

청구항 9

특허청구의 범위 제8항의 반도체 집적회로는 또 상기 전압변환회로의 동작이 정지되어 있는 기간에 있어서 상기 정전압소자에 의한 전압제한작용을 무효로 하기 위한 스위치 소자 및 상기 전압 변환회로의 출력단자에 결합되고, 또한 외부에서 전압을 공급될 수 있도록 된 단자로 된다.

청구항 10

특허청구의 범위 제7항의 반도체 집적회로는 또, 상기 제어회로에 공급하기 위한 주기적인 펄스 신호를 형성하는 발진회로로 된다.

청구항 11

반도체 집적회로 장치는, 주기적인 펄스신호를 받는 것에 의해서 회로의 전원전압 이상의 레벨의 출력전압을 형성하는 승압회로와, 그 기억정보의 변화를 위하여 상기 출력전압을 필요로하는 반도체 불휘발성 메모리와, 상기 반도체 불휘발성 메모리의 기억정보의 호출에 있어서, 제1 레벨로 되며, 또한 상기 반도체 불휘발성 메모리로서의 기억정보의 기억에 있어서, 제2레벨로 되는 제어신호가 공급되는 제어선, 및, 전원 투입이 투입되고나서 상기 제어신호가 상기 제1레벨로 될 때까지의 기간에 있어서, 상기 승압회로의 출력전압을 무효로하는 제어회로로 된다.

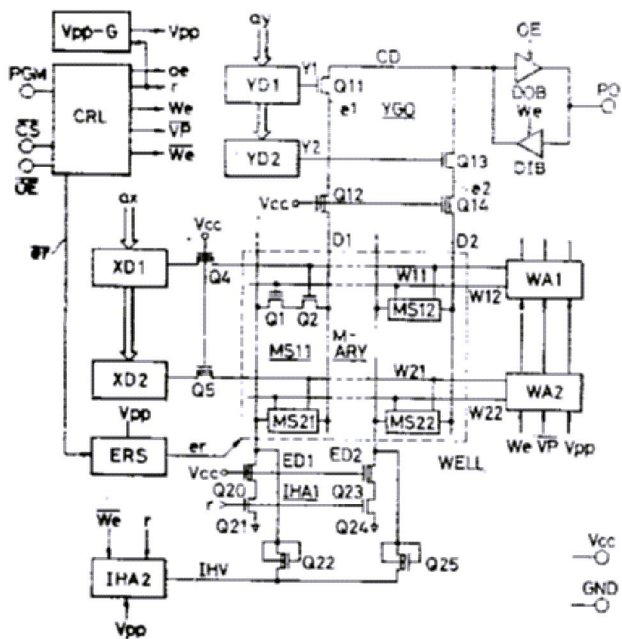
청구항 12

특허청구의 범위 제11항의 반도체 집적회로장치에 있어서, 상기 제어회로는, 상기 승압회로에 공급되어야 할 펄스신호를 제어하는 게이트 회로로 된다.

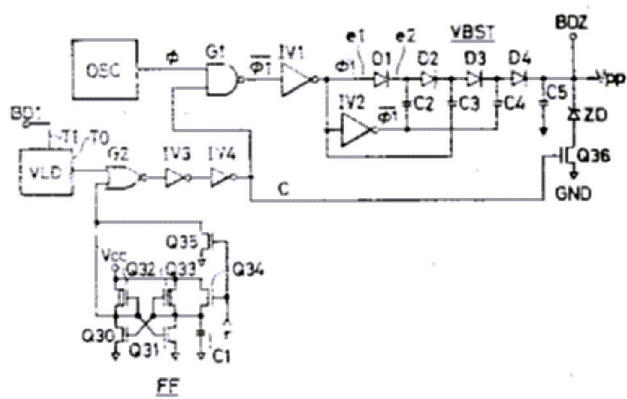
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

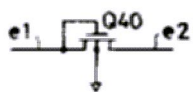
도면1



도면2



도면3



도면6

