

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 96134843

※ 申請日期： 96.9.19

※IPC 分類：H02M 7/48(2006.01)

一、發明名稱：(中文/英文)

放電管點燈裝置之頻率同步化方法及放電管點燈裝置、以及半導體積體電路

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

三墾電氣股份有限公司 / SANKEN ELECTRIC CO., LTD.

代表人：(中文/英文)

飯島貞利

住居所或營業所地址：(中文/英文)

日本埼玉縣新座市北野三丁目 6 番 3 號

3-6-3, Kitano, Niiza-shi, Saitama-ken, JAPAN.

國 籍：(中文/英文)

日本 / Japan

三、發明人：(共 1 人)

姓 名：(中文/英文)

木村 研吾 / KIMURA, KENGO

國 籍：(中文/英文)

日本 / Japan

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，
其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

日本；2006.10.05；JP2006-274214

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明，係關於放電管之點燈，特別是將使用冷陰極管之液晶顯示器等所使用之放電管點燈裝置之頻率同步化方法及放電管點燈裝置、以及半導體積體電路。

【先前技術】

圖 1 係表示習知之放電管點燈裝置未輸入同步訊號時之構成的電路圖。圖 2 係表示習知之放電管點燈裝置未輸入同步訊號時之各部訊號的時序圖。圖 1 所示之放電管點燈裝置，在直流電源 V_{in} 與接地間，連接著高端之 P 型 MOSFET Q_{p1} (稱為 P 型 FET Q_{p1}) 與低端之 N 型 MOSFET Q_{n1} (稱為 N 型 FET Q_{n1}) 之第 1 串聯電路。P 型 FET Q_{p1} 與 N 型 FET Q_{n1} 之連接點與接地 GND 間，連接著電容器 C3 與變壓器 T 之一次側繞組 P 的串聯電路，變壓器 T 之二次側繞組 S 的兩端，連接著電抗器 L_r 與電容器 C4 之串聯電路。

於 P 型 FET Q_{p1} 之源極供應直流電源 V_{in} ，P 型 FET Q_{p1} 之閘極連接於控制 IC1 之端子 DRV1。N 型 FET Q_{n1} 之閘極連接於控制 IC1 之端子 DRV2。

控制 IC1 係具有啟動電路 10、定電流決定電路 11、振盪器 12、分頻器 13、誤差放大器 15、PWM 比較器 16、NAND 電路 17a、AND 電路 17b、及驅動器 18a、18b。定電流決定電路 11，透過端子 RF 連接於定電流決定電阻 R1 之一

端。振盪器 12，透過端子 CF 連接於電容器 C1 之一端。

啟動電路 10，接受直流電源 V_{in} 之電源供應，產生既定電壓 REG 並供應至內部各部。定電流決定電路 11，流動以定電流決定電阻 R1 所任意設定之定電流。振盪器 12，藉由定電流決定電路 11 之定電流進行電容器 C1 之充放電，產生如圖 2 所示之鋸齒波振盪波形(在圖 2，表示在端子 CF 之電容器 C1 的充放電電壓)，根據鋸齒波振盪波形產生時脈 CK。時脈 CK，如圖 2 所示，係與在端子 CF 之鋸齒波振盪波形同步之上升期間為 H 位準，下降期間為 L 位準之脈衝電壓波形，輸出至分頻器 13。

變壓器 T 之二次側繞組 S 之一端透過電抗器 L_r 連接於放電管 3 之一電極，放電管 3 之另一電極連接於管電流檢測電路 5。管電流檢測電路 5 係由二極體 D1、D2 及電阻 R3、R4 構成，用以檢測流動於放電管 3 之電流，且將與所檢測出之電流成正比之電壓，透過控制 IC1 之反饋端子 FB 輸出至誤差放大器 15 之一端子。

誤差放大器 15，將輸入至一端子之來自管電流檢測電路 5 的電壓與輸入至 + 端子之基準電壓 E1 的誤差電壓 FBOUT 放大，並將其誤差電壓 FBOUT 傳送至 PWM 比較器 16 之 + 端子。PWM 比較器 16，產生當輸入至 + 端子之來自誤差放大器 15 之誤差電壓 FBOUT 為輸入至一端子之來自端子 CF 之鋸齒波波形電壓以上時為 H 位準，而當誤差電壓 FBOUT 未達鋸齒波波形電壓時為 L 位準之脈衝訊號，且輸出至 NAND 電路 17a 與 AND 電路 17b。

分頻器 13，將來自振盪器 12 之脈衝訊號分頻，將已分頻之脈衝訊號 Q 輸出至 NAND 電路 17a，並將已分頻之脈衝訊號 Q 反轉後的脈衝訊號(相對於已分頻之脈衝訊號 Q，具有既定之時延)輸出至 AND 電路 17b。NAND 電路 17a，將來自分頻器 13 之已分頻之脈衝訊號與來自 PWM 比較器 16 之訊號進行 NAND 邏輯運算後，透過驅動器 18a 及端子 DRV1 將驅動訊號輸出至 P 型 FETQp1。AND 電路 17b，將來自分頻器 13 之已分頻且反轉後的脈衝訊號與來自 PWM 比較器 16 之訊號進行 AND 邏輯運算後，透過驅動器 18b 及端子 DRV2 將驅動訊號輸出至 N 型 FETQn1。

例如，在時刻 $t_1 \sim t_2$ ，由於 PWM 比較器 16 之輸出為 H 位準，分頻器 13 之輸出為 H 位準，因此，NAND 電路 17a 之輸出為 L 位準。因此，自端子 DRV1 輸出 L 位準，P 型 FETQp1 導通。又，在時刻 $t_4 \sim t_5$ ，由於 PWM 比較器 16 之輸出為 H 位準，分頻器 13 之反轉輸出為 H 位準，因此，AND 電路 17b 之輸出為 H 位準。因此，自端子 DRV2 輸出 H 位準，N 型 FETQn1 導通。

亦即，驅動訊號，一邊藉由與分頻器 13 之輸出的合成來與時脈 CK 同步，一邊將鋸齒波振盪波形之下降期間作為時延，交互傳送至端子 DRV1 與端子 DRV2。藉由以上的動作，控制 IC1 以鋸齒波振盪波形之頻率使 P 型 FETQp1 與 N 型 FETQn1 交互導通/斷開。藉此，供應電力至放電管 3，並將流動於放電管 3 之電流控制在既定值。

設置於圖 1 所示之放電管點燈裝置之振盪器 12 的振盪

頻率，一般以電阻 R1 與電容器 C1 決定。然而，隨所使用之零件(電阻與電容器)的參差不齊，而與低頻之叢發(burst)調光振盪頻率、或位於放電管點燈裝置前段之 SMPS 的振盪頻率等相干涉，有時會引起顯示器之致命的畫面閃爍等情形。

作為此對策方法，有自外部將同步脈衝電壓訊號輸入放電管點燈裝置，使振盪器 12 之振盪頻率與外部之同步脈衝電壓訊號同步來限定的方法。此時，一般使放電管之點燈頻率與外部同步脈衝電壓訊號之頻率或外部同步脈衝電壓訊號的 $1/2$ 頻率同步。例如，欲使放電管之點燈頻率與來自微電腦之同步脈衝電壓訊號同步時，可追加如圖 3 所示之同步電路。

如圖 3 所示之同步電路，具有：單擊電路 2，在來自外部之同步脈衝電壓訊號 TRI 的上升時刻，產生單擊脈衝；二極體 D3，連接於單擊電路 2 之輸出與電容器 C1 之一端間；以及稽納二極體 ZD1，連接於電容器 C1 之兩端。如圖 4 所示，自此同步電路，將比電容器 C1 之鋸齒波振盪波形 CF 之頻率更高頻率的同步脈衝電壓訊號 TRI 輸入電容器 C1，使電容器 C1 之鋸齒波振盪波形 CF 與同步脈衝電壓訊號 TRI 之頻率同步，使放電管 3 之點燈頻率與同步脈衝電壓訊號 TRI 之 $1/2$ 頻率同步來進行的方法等。

此外，作為關連技術，例如已知有 US5615093 號公報。在該文獻，在二次側繞組連接負載之變壓器之一次側繞組，設有半導體切換電路，PWM 控制半導體切換電路之各

開關以進行定電流控制，且當在運轉/停止訊號為指示停止的狀態時，截斷控制電路部的電源，使處於待機狀態。在此同時，使半導體切換電路中之開關導通的開關驅動訊號斷開，藉此，能防止在轉移至待機狀態時過大電流的產生。

【發明內容】

然而，在如圖 3 所示之習知放電管點燈裝置之頻率同步化方法，如圖 5 所示，當輸入比電容器 C1 之鋸齒波振盪波形 CF 之頻率低的不同步脈衝訊號 TRI 時，三角波波形之連續性崩潰，造成 2 個驅動訊號之脈衝寬度不同，相位亦不再是 180° 相位差。亦即，在圖示中，端子 DRV2 之驅動訊號與端子 DRV1 之驅動訊號的脈衝寬度不同，進而相位差不為 180° 。其結果，流動於放電管之電流變得不平衡，使放電管內部之水銀分布偏頗，產生亮度差或壽命縮短。

本發明，係提供放電管點燈裝置之頻率同步化方法及放電管點燈裝置、以及半導體積體電路，相對於振盪器之振盪頻率，即使同步脈衝電壓訊號之頻率高或低皆能同步，且可同步之脈衝電壓訊號的頻帶亦能變寬，能使振盪頻率穩定且容易與同步脈衝電壓訊號同步。

為解決前述問題，本發明之放電管點燈裝置之頻率同步化方法，該放電管點燈裝置，具有：共振電路，於變壓器之一次側繞組與二次側繞組之至少一側的繞組連接電容器，且在其輸出連接有放電管；以及橋式構成之複數個切換元件，連接於直流電源兩端且使電流流動於該共振電路

內之該變壓器之一次側繞組與該電容器；其特徵在於，具有：產生和該振盪器電容器之充電斜率與放電斜率相同、且使該複數個切換元件導通/斷開之三角波訊號並振盪；在未達該三角波訊號之半週期時，產生用以驅動該複數個切換元件內一邊之 1 以上切換元件的第 1 驅動訊號，使得能以與流動於該放電管之電流相對應的脈衝寬度，於該放電管流動電流；產生具有與該第 1 驅動訊號大致相同脈衝寬度且大致 180 度之相位差、並驅動該複數個切換元件內另一邊之 1 以上切換元件的第 2 驅動訊號，使得流動於該放電管之電流與該第 1 驅動訊號產生時成反方向；以及在負載為大致 50% 且正負電流值切換時，將同步脈衝電壓訊號轉換成與正負電流值之絕對值相等之脈衝電流，並與該振盪器之三角波訊號重疊，以產生脈衝電流；該第 1 驅動訊號及第 2 驅動訊號的產生，係與在產生該脈衝電流過程之該脈衝電流的頻率同步。

本發明之放電管點燈裝置，係將直流轉換成正負對稱之交流以將供應電力至放電管，具有：共振電路，於變壓器之一次側繞組與二次側繞組之至少一側的繞組連接電容器，且於其輸出連接有該放電管；橋式構成之複數個切換元件，連接於直流電源兩端且使電流流動於該共振電路內之該變壓器之一次側繞組與該電容器；振盪器，用以產生和振盪器電容器之充電斜率與放電斜率相同、且使該複數個切換元件導通/斷開之三角波訊號；訊號產生部，在未達該三角波訊號之半週期時，產生用以驅動該複數個切換元

件內一邊之 1 以上切換元件的第 1 驅動訊號，使得能以與流動於該放電管之電流相對應的脈衝寬度，於該放電管流動電流；以及產生具有與該第 1 驅動訊號大致相同脈衝寬度且大致 180 度之相位差、並驅動該複數個切換元件內另一邊之 1 以上切換元件的第 2 驅動訊號，使得流動於該放電管之電流與該第 1 驅動訊號產生時成反方向；以及脈衝電流產生電路，在負載為大致 50%且正負電流值切換時，將同步脈衝電壓訊號轉換成與正負電流值之絕對值相等的脈衝電流，並與該振盪器之三角波訊號重疊；其特徵在於，該訊號產生部，係與來自該脈衝電流產生電路之該脈衝電流的頻率同步，以產生該第 1 驅動訊號及第 2 驅動訊號。

本發明之半導體積體電路，係用以控制將電力供應至放電管之橋式構成之複數個切換元件，其特徵在於，具有：振盪器，用以產生和振盪器電容器之充電斜率與放電斜率相同、且使該複數個切換元件導通/斷開的三角波訊號；訊號產生部，在未達該三角波訊號之半週期時，產生用以驅動該複數個切換元件內一邊之 1 以上切換元件的第 1 驅動訊號，使得能以與流動於該放電管之電流相對應的脈衝寬度，於該放電管流動電流，以及產生具有與該第 1 驅動訊號大致相同脈衝寬度且大致 180 度之相位差、並驅動該複數個切換元件內另一邊之 1 以上切換元件的第 2 驅動訊號，使得流動於該放電管之電流與該第 1 驅動訊號產生時成反方向；輸入端子，用以輸入同步脈衝電壓訊號；以及脈衝電流產生電路，在負載為大致 50%且正負電流值切換

時，將自該輸入端子輸入之同步脈衝電壓訊號轉換成與正負電流值之絕對值相等的脈衝電流，並與該振盪器之三角波訊號重疊；該訊號產生部，係與來自該脈衝電流產生電路之該脈衝電流的頻率同步，以產生該第 1 驅動訊號及第 2 驅動訊號。

【實施方式】

以下，參照圖式，詳細說明本發明之實施形態之放電管點燈裝置之頻率同步化方法及放電管點燈裝置、以及半導體積體電路的實施形態。

實施例 1

圖 6 係表示本發明之實施例 1 之放電管點燈裝置之構成的電路圖。圖 6 所示之放電管點燈裝置，相對於圖 1 所示之放電管點燈裝置，僅控制 IC1a 不同。圖 6 所示之其他構成，與圖 1 所示之構成為相同構成，相同部分附有相同符號，省略該部分之說明，在此，僅針對不同部分來說明。

控制 IC1a 係與本發明之半導體積體電路相對應，具有：充放電脈衝電流產生電路 20、啟動電路 10、定電流決定電路 11a、振盪器 12a、誤差放大器 15、減法電路 19、PWM 比較器 16a、16b、NAND 電路 17c、邏輯電路 17d、以及驅動器 18a、18b。啟動電路 10 之構成，係與圖 18 所示者為相同構成。定電流決定電路 11a，透過端子 RF 連接於定電流決定電阻 R2 的一端。振盪器 12a，透過端子 CF 連接於電容器 C2 的一端。

定電流決定電路 11a，流動以定電流值決定電阻 R2 所任意設定之定電流。振盪器 12a，藉由定電流決定電路 11a 之定電流進行電容器 C2 之充放電，以產生三角波訊號，並根據三角波訊號產生時脈 CK，傳送至 NAND 電路 17c 及邏輯電路 17d。三角波訊號，係上升斜率與下降斜率相同。上升斜率與下降斜率，係以電容器 C2 的值與電阻 R2 的值來設定。

誤差放大器 15 之輸出端子，連接於 PWM 比較器 16a 之十端子，並透過電阻 R4 連接於減法電路 19 之一端子。減法電路 19 之一端子與輸出端子間，連接著電阻 R5。減法電路 19，將透過電阻 R4 之來自誤差放大器 15 的誤差電壓 FBOUT，在十端子之基準電壓 E2 即三角波訊號之上限值與下限值之中點電位反轉後的電壓，亦即，將誤差電壓 FBOUT 之反轉波形輸出至 PWM 比較器 16b 之一端子。基準電壓 E2，係 $E2 = (V_L + V_H)/2$ ，為三角波訊號 CF 之上限值 V_H 與下限值 V_L 的中點電位。

PWM 比較器 16a，產生當輸入至十端子之來自誤差放大器 15 之誤差電壓 FBOUT 為輸入至一端子之來自端子 CF 之三角波訊號電壓以上時為 H 位準，而當誤差電壓 FBOUT 未達三角波訊號電壓時為 L 位準之脈衝訊號，且輸出至 NAND 電路 17c。PWM 比較器 16b 產生當輸入至十端子之來自端子 CF 之三角波訊號電壓為輸入至一端子之來自減法電路 19 之誤差電壓 FBOUT 的反轉波形電壓以上時為 H 位準，而當三角波訊號電壓未達誤差電壓 FBOUT 的反

轉波形電壓時為 L 位準之脈衝訊號，且輸出至邏輯電路 17d。

NAND 電路 17c，將來自振盪器 12a 之時脈與來自 PWM 比較器 16a 之訊號，進行 NAND 邏輯運算後，透過驅動器 18a 及端子 DRV1，將第 1 驅動訊號輸出至 P 型 FETQp1。邏輯電路 17d，將來自振盪器 12a 之時脈反轉後的訊號與來自 PWM 比較器 16b 的訊號，進行 AND 邏輯運算後，透過驅動器 18b 及端子 DRV2，將第 2 驅動訊號輸出至 N 型 FETQn1。

PWM 比較器 16a、NAND 電路 17c、以及驅動器 18a，係與本發明之訊號產生部相對應，在未達三角波訊號之半週期時，產生驅動 P 型 FETQp1 之第 1 驅動訊號，使得能以與流動於放電管 3 之電流相對應的脈衝寬度，於放電管 3 流動電流。減法電路 19、PWM 比較器 16b、邏輯電路 17d、以及驅動器 18b，係與本發明之訊號產生部相對應，產生具有與第 1 驅動訊號大致相同脈衝寬度且大致 180 度之相位差、並驅動 N 型 FETQn1 之第 2 驅動訊號，使得流動於放電管 3 之電流與第 1 驅動訊號產生時成反方向。

充放電脈衝電流產生電路 20，在負載為 50%(或 50% 附近) 且正負電流值切換時，將來自外部之同步脈衝電壓訊號 TRI 轉換成與正負電流值之絕對值相等且具有將同步脈衝電壓訊號之頻率 2 分頻後之頻率的脈衝電流，並與振盪器 12a 之三角波訊號重疊。訊號產生部，係與來自充放電脈衝電流產生電路 20 之脈衝電流之 2 分頻後的頻率同

步，以產生第 1 驅動訊號及第 2 驅動訊號。亦即，振盪頻率與同步脈衝電壓訊號之 $1/2$ 的頻率同步，並使放電管 3 之點燈頻率與同步脈衝電壓訊號之 $1/2$ 頻率同步。

圖 7 係表示設置於本發明之實施例 1 之放電管點燈裝置之充放電脈衝電流產生電路之構成的電路圖。充放電脈衝電流產生電路 20，係具有：T 型正反器電路 T-FF、連接於電源 REG 與接地 GND 間之電阻 R6 與電阻 R7 的串聯電路、在 + 端子透過電阻 R6 連接電源 REG 且一端子連接著基準電壓 V2 之比較器 COMP1、在一端子透過電阻 R7 連接接地 GND 且 + 端子連接著基準電壓 V3 之比較器 COMP2、OR 電路 OR1、NAND 電路 NAND1、AND 電路 AND1、以及在電源 REG 與接地 GND 間連接有定電流源 21a、P 型 FET22、定電流源 21b、與 N 型 FET23 之串聯電路。

此外，基準電壓 V2 與基準電壓 V3 設定成，滿足 $V3 < (\text{REG 之電壓}) \times R7 / (R6 + R7) < V2$ 的關係。

設置比較器 COMP1、COMP2、OR 電路 OR1，係用以在 TRIC 端子沒有訊號時(該端子為斷路時)，作為 TRI 端子電壓 $= (\text{REG 之電壓}) \times R7 / (R6 + R7)$ ，使正或負之脈衝電流皆不流動。又，比基準電壓 V3 大且比基準電壓 V2 小之訊號輸入 TRI 端子時，製作不感帶，使得輸出不會自比較器 COMP1、COMP2 送出。

T 型正反器電路 T-FF，係如圖 8 所示，在每個同步脈衝電壓訊號 TRI 之上升邊緣，產生將 H 位準與 L 位準交互

反覆之脈衝訊號 T-FF 之 Q 及反轉後的脈衝訊號。此脈衝訊號及反轉後之脈衝訊號，從圖 8 亦可知，為將同步脈衝電壓訊號 TRI 之頻率 2 分頻後的訊號。

比較器 COMP1，在同步脈衝電壓訊號 TRI 為基準電壓 V2 以上時，輸出 H 位準，在圖 8 所示的例子中，與同步脈衝電壓訊號 TRI 完全相同的訊號輸出至 OR 電路 OR1。比較器 COMP2，在同步脈衝電壓訊號 TRI 為基準電壓 V3 以上時，輸出 L 位準，在圖 8 所示的例子中，將同步脈衝電壓訊號 TRI 反轉後的訊號，輸出至 OR 電路 OR1。因此，斷開電路 OR1 之輸出，隨時為 H 位準。

NAND 電路 NAND1，由於進行來自 T 型正反器電路 T-FF 之脈衝訊號 T-FF 之 Q 與 OR 電路 OR1 之輸出的 NAND 邏輯運算，因此將來自 T 型正反器電路 T-FF 之脈衝訊號 T-FF 之 Q 反轉後的訊號，輸出至 P 型 FET22 之閘極。因此，在時刻 $t_1 \sim t_2$ ，藉由來自 NAND 電路 NAND1 之 L 位準，P 型 FET22 導通，脈衝電流 $+\Delta I$ 自定電流源 22a 透過 P 型 FET22 往正方向($\rightarrow$)流動。

另一方面，在時刻 $t_2 \sim t_3$ ，藉由來自 AND 電路 AND1 之 H 位準，N 型 FET23 導通，脈衝電流 $-\Delta I$ 自負方向($\leftarrow$)透過 N 型 FET23 流入接地 GND。

如此，圖 7 所示之充放電脈衝電流產生電路 20，如圖 8 所示，在負載為 50%且正負電流值 $\pm\Delta I$ 切換時，將同步脈衝電壓訊號 TRI 轉換成與正負電流值 $\pm\Delta I$ 之絕對值相等且具有將同步脈衝電壓訊號之頻率 2 分頻後之頻率的脈衝

電流，並與振盪器 12a 之三角波訊號重疊。

其次，參照圖 9 之時序圖說明在圖 6 之放電管點燈裝置未輸入同步訊號時的基本動作。

首先，藉由定電流決定電阻 R2 所任意設定之定電流 I2，振盪器 12a 進行電容器 C2 之充放電，產生上升斜率與下降斜率相同之三角波訊號 CF，並根據三角波訊號 CF 產生時脈 CK。時脈 CK，係與三角波訊號同步之脈衝訊號，例如上升期間為 H 位準、下降期間為 L 位準之脈衝訊號。

NAND 電路 17c，僅在來自振盪器 12a 之時脈 CK 為 H 位準且來自 PWM 比較器 16a 之訊號為 H 位準時，將 L 位準之脈衝訊號輸出至 P 型 FETQp1，使導通。亦即，在三角波訊號 CF 之上升期間(時脈 CK 為 H 位準，例如時刻 t1~t3、t5~t7)中，來自誤差放大器 15 之誤差電壓 FBOUT 在三角波訊號 CF 以上時(來自 PWM 比較器 16a 之訊號為 H 位準，亦即，自三角波訊號之下限值 VL 算起至三角波訊號 CF 與誤差放大器 15 之輸出相交錯為止的期間，例如時刻 t1~t2、t5~t6)，輸出 L 位準之脈衝訊號至 P 型 FETQp1。亦即，脈衝訊號僅在三角波訊號 CF 之上升期間中，輸出至端子 DRV1。

例如，在時刻 t1~t2，電流沿 Vin、Qp1、C3、P、GND 之路徑流動，在變壓器 T 之二次側繞組，電流沿 S、Lr、放電管 3、管電流檢測電路 5 之路徑流動。

另一方面，減法電路 19，將來自誤差放大器 15 之誤差電壓 FBOUT，在三角波訊號之上限值與下限值之中點電

位反轉後之誤差電壓 FBOUT 的反轉波形，輸出至 PWM 比較器 16b 的一端子。邏輯電路 17d，僅在將來自振盪器 12a 之時脈 CK(L 位準)反轉後之反轉輸出為 H 位準且自 PWM 比較器 16b 來之訊號為 H 位準時，將 H 位準之脈衝訊號輸出至 N 型 FETQn1，使導通。

亦即，在三角波訊號 CF 之下降期間(時脈 CK 為 L 位準，例如時刻 $t_3 \sim t_5$ 、 $t_7 \sim t_9$)中，三角波訊號 CF 在誤差電壓 FBOUT 之反轉波形電壓以上時(來自 PWM 比較器 16b 之訊號為 H 位準，亦即自三角波訊號之上限值 V_H 算起至三角波訊號 CF 與使誤差放大器之輸出反轉後之反轉輸出相交錯為止的期間，例如時刻 $t_3 \sim t_4$ 、 $t_7 \sim t_8$)，輸出 H 位準之脈衝訊號至 N 型 FETQn1。亦即，脈衝訊號僅在三角波訊號 CF 之下降期間中，傳送至端子 DRV2。

例如，在時刻 $t_3 \sim t_4$ ，電流沿 P、C3、Qn1、GND 之路徑流動，在變壓器 T 之二次側繞組，電流沿管電流檢測電路 5、放電管 3、Lr、S 之路徑流動。

藉由以上動作，控制 IC1a，係藉由第 1 驅動訊號、與具有與第 1 驅動訊號大致相同之脈衝寬度且大致 180 度相位差的第 2 驅動訊號，以上升斜率期間與下降斜率期間為相同之三角波訊號 CF 的頻率，使 P 型 FETQp1、N 型 FETQn1 交互導通/斷開，供應電力至放電管 3，並將流動於放電管 3 之電流控制在既定值。

其次，參照圖 10 之時序圖說明在圖 6 之放電管點燈裝置輸入同步訊號時的基本動作。

首先，藉由定電流決定電阻 R_2 所任意設定之定電流 I_2 ，振盪器 12a 進行電容器 C_2 之充放電，產生上升斜率與下降斜率相同之三角波訊號 CF 。電容器 C_2 之充放電電流，係在負載為 50% 且正負電流值 $\pm I_2$ 切換時，正負電流值 $\pm I_2$ 之絕對值相等。充放電脈衝電流產生電路 20，係如圖 10 所示，在負載為 50% 且正負電流值 $\pm \Delta I$ 切換時，將同步脈衝電壓訊號 TRI 轉換成與正負電流值 $\pm \Delta I$ 之絕對值相等且具有將同步脈衝電壓訊號之頻率 2 分頻後之頻率的脈衝電流，並與振盪器 12a 之三角波訊號重疊。

在圖 10 所示的例子中，由於正負電流值 $\pm I_2$ 與脈衝電流之時序僅偏移時間 $(t_3 - t_1)$ ，因此，電容器 C_2 之充放電電流，如圖 10 所示，在時刻 $t_1 \sim t_3$ 為 $+I_2 - \Delta I$ ，時刻 $t_3 \sim t_4$ 為 $+I_2 + \Delta I$ ，時刻 $t_4 \sim t_6$ 為 $-I_2 + \Delta I$ ，時刻 $t_6 \sim t_7$ 為 $-I_2 - \Delta I$ 。因此，三角波訊號 CF ，隨著電容器 C_2 之充放電電流而變化，成為與脈衝電流之頻率同步的訊號。

例如，將電流值決定電阻 R_2 所決定之振盪器 12 的充放電電流作為 $\pm I_2$ 、以 $\pm I_2$ 決定振盪器 12a 之充放電電流時的振盪頻率作為 f_F 、重疊之脈衝電流作為 $\pm \Delta I$ 時，可同步之脈衝電壓訊號的頻帶為

$$f_{\max} = 2f_F \times (I_2 + \Delta I)/I_2$$

$$f_{\min} = 2f_F \times (I_2 - \Delta I)/I_2$$

因此， ΔI 之電流值設定為振盪器 12a 之充放電電流值的 75%，亦即， $\Delta I = 0.75 \times I_2$ 時，能使振盪頻率與 $0.5f_F \sim 3.5f_F$ 之外部同步脈衝電壓訊號同步。反之，若將 f_F 設定

為 50kHz 附近，則能與 25k~175kHz 之同步脈衝電壓訊號同步。在圖 6 的例子中，雖然脈衝電流之電流值 ΔI 為固定，但電流值 ΔI 亦可以 R2 決定，使相對於 I2 隨時為相同比率。又，半導體積體電路 1a 亦可具備獨立決定 ΔI 之端子，使能獨立調整電流值 ΔI 。

如此，根據實施例 1 之放電管點燈裝置，充放電脈衝電流產生電路 20，在負載為 50%且正負電流值切換時，將同步脈衝電壓訊號轉換成與正負之電流值之絕對值相等且具有將同步脈衝電壓訊號之頻率 2 分頻後之頻率的脈衝電流，並與三角波訊號重疊。又，訊號產生部，係使與脈衝電流之 2 分頻後的頻率同步，以產生第 1 驅動訊號及第 2 驅動訊號。亦即，振盪頻率與將同步脈衝電壓訊號之頻率 2 分頻後的頻率同步，使放電管 3 之點燈頻率與將同步脈衝電壓訊號之頻率 2 分頻後的頻率同步。因此，相對於振盪器 12a 之振盪頻率，即使同步脈衝電壓訊號之頻率高或低皆能同步，且可同步之脈衝電壓訊號的頻帶亦能變寬，能穩定且容易使振盪頻率與同步脈衝電壓訊號同步。

實施例 2

圖 11 係表示本發明之實施例 2 之放電管點燈裝置之構成的電路圖。圖 12 係表示設置於本發明之實施例 2 之放電管點燈裝置之充放電脈衝電流產生電路之構成的電路圖。在實施例 2 中，充放電脈衝電流產生電路 20a，將來自微電腦之負載為 50%之同步脈衝電壓訊號 TRI，轉換成負載維持為 50%且與正負之電流值之絕對值相等的脈衝電

流，並與振盪器 12a 之充放電電流重疊。訊號產生部，係與脈衝電流之 2 分頻後的頻率同步，以產生第 1 驅動訊號及第 2 驅動訊號。亦即，振盪頻率與同步脈衝電壓訊號之頻率同步，並使放電管 3 之點燈頻率與同步脈衝電壓訊號之頻率同步。

圖 12 係表示設置於本發明之實施例 2 之放電管點燈裝置之充放電脈衝電流產生電路之構成的電路圖。充放電脈衝電流產生電路 20a，相對於圖 7 所示之充放電脈衝電流產生電路 20，刪除 T 型正反器電路 T-FF、OR 電路 OR1、NAND 電路 NAND1、與 AND 電路 AND1，將比較器 COMP1 變更為比較器 COMP3，比較器 COMP3 之輸出連接於 P 型 FET22 之閘極，比較器 COMP2 之輸出連接於 N 型 FET23 之閘極。比較器 COMP3 相對於比較器 COMP1，+ 端子與 - 端子為相反。

此外，圖 12 所示之其他構成，係與圖 7 所示構成為相同構成，在相同部分附有相同符號，省略其說明。

比較器 COMP3，在同步脈衝電壓訊號 TRI 為基準電壓 V2 以上時，輸出 L 位準，在圖 13 所示的例子中，將同步脈衝電壓訊號 TRI 反轉後之訊號輸出至 P 型 FET22。因此，在時刻 $t_1 \sim t_2$ ，P 型 FET22 導通，脈衝電流 $+\Delta I$ 透過 P 型 FET22，自定電流源 22a 往正方向(→)流動。

比較器 COMP2，在同步脈衝電壓訊號 TRI 未達基準電壓 V3 時，輸出 H 位準，在圖 13 所示的例子中，將同步脈衝電壓訊號 TRI 反轉後之訊號輸出至 N 型 FET23。因此，

在時刻 $t_2 \sim t_3$ ，N 型 FET23 導通，脈衝電流 $-\Delta I$ 透過 N 型 FET23，自負方向($\leftarrow$)流入接地 GND。

如此，在圖 12 所示之充放電脈衝電流產生電路 20a，如圖 13 所示，將負載為 50%之同步脈衝電壓訊號 TRI，轉換成與負載為 50%且正負之電流值 $\pm \Delta I$ 之絕對值相等的脈衝電流，並與振盪器 12a 之三角波訊號重疊。

例如，將電流值決定電阻 R2 所決定之振盪器 12a 的充放電電流作為 $\pm I_2$ 、以 $\pm I_2$ 決定振盪器 12a 之充放電電流時的振盪頻率作為 f_F 、重疊之脈衝電流作為 $\pm \Delta I$ 時，可同步之脈衝電壓訊號的頻帶為

$$f_{\max} = f_F \times (I_2 + \Delta I)/I_2$$

$$f_{\min} = f_F \times (I_2 - \Delta I)/I_2$$

因此， ΔI 之電流值設定為振盪器 12a 之充放電電流值的 75%，亦即， $\Delta I = 0.75 \times I_2$ 時，能使振盪頻率與 $0.25f_F \sim 1.75f_F$ 之外部同步脈衝電壓訊號同步。反之，若將 f_F 設定為 50kHz 附近，則能在 12.5k $\sim$ 87.5kHz 的範圍與脈衝電壓訊號同步。亦即，在與振盪器 12a 之充放電電流重疊之外部同步脈衝電壓訊號相對應之脈衝電流的頻率附近，預先設定 f_F ，藉此，能將可同步之脈衝電壓訊號的頻帶往上下兩方向變寬。

此外，圖 14 係表示在本發明之實施例 2 之放電管點燈裝置輸入同步脈衝電壓訊號時之各部訊號的時序圖，由於其動作與實施例 1 之圖 10 所示之時序圖的動作相同，因此，省略其說明。

實施例 3

圖 15 係表示在本發明之實施例 3 之放電管點燈裝置未輸入同步脈衝電壓訊號時之各部訊號的時序圖。圖 16 係表示在本發明之實施例 3 之放電管點燈裝置輸入同步脈衝電壓訊號時之各部訊號的時序圖。基本之電路構成，雖與圖 6 所示之放電管點燈裝置的構成相同，但來自振盪器 12a 之時脈 CK 與三角波訊號 CF 的時序，與圖 9 所示之此等的時序不同。

亦即，在圖 15 所示之實施例 3 中，時脈 CK，係與三角波訊號 CF 同步，且在三角波訊號 CF 在上限值 VH 與下限值 VL 之中點電位以下的期間為 H 位準、在該中點電位以上的期間為 L 位準之脈衝電壓波形。

NAND 電路 17c，僅在來自振盪器 12a 之時脈 CK 為 H 位準且在來自 PWM 比較器 16a 之訊號為 H 位準時，將 L 位準之脈衝訊號輸出至 P 型 FETQp1，並使導通。亦即，三角波訊號 CF 在上限值與下限值之中點電位以下之期間中(時脈 CK 為 H 位準之期間)，來自誤差放大器 15 之誤差電壓 FBOUT 在三角波訊號 CF 以上時(來自 PWM 比較器 16a 之訊號為 H 位準，例如時刻 $t_6 \sim t_7$ 、 $t_{11} \sim t_{12}$)，輸出 L 位準之脈衝訊號至 P 型 FETQp1。亦即，脈衝訊號僅在三角波訊號 CF 為上限值與下限值之中點電位以下之期間中，輸出至端子 DRV1。

另一方面，減法電路 19，將來自誤差放大器 15 之誤差電壓 FBOUT，在三角波訊號之上限值與下限值之中點電

位反轉後之誤差電壓 FBOUT 的反轉波形，輸出至 PWM 比較器 16b 之一端子。邏輯電路 17d，僅在將來自振盪器 12 之時脈 CK(L 位準)反轉後之反轉輸出為 H 位準且來自 PWM 比較器 16b 之訊號為 H 位準時，將 H 位準之脈衝訊號輸出至 N 型 FETQn1，使導通。

亦即，三角波訊號 CF 在上限值與下限值之中點電位以上之期間中(時脈 CK 為 L 位準之期間)，三角波訊號 CF 在將來自誤差放大器 15 之誤差電壓 FBOUT 反轉後之反轉波形以上時(來自 PWM 比較器 16a 之訊號為 L 位準，例如時刻 $t_3 \sim t_5$ 、 $t_8 \sim t_{10}$)，輸出 H 位準之脈衝訊號至 N 型 FETQn1。亦即，脈衝訊號僅在三角波訊號 CF 為上限值與下限值之中點電位以上之期間中，傳送至端子 DRV2。

如此，依照實施例 3 之放電管點燈裝置的控制，亦能將流動於放電管 3 之電流控制在既定值。

又，圖 16 所示之時序圖的動作亦與圖 10 所示之時序圖的動作相同。亦即，電容器 C2 之充放電電流，係與圖 10 所示相同，三角波訊號 CF，係依照電容器 C2 之充放電電流而變化，成為與脈衝電流之頻率同步的訊號。因此，能使振盪頻率與同步脈衝電壓訊號之 1/2 的頻率同步。

實施例 4

圖 17 係表示在本發明之實施例 4 之放電管點燈裝置輸入同步脈衝電壓訊號時之各部訊號的時序圖。此外，未輸入同步訊號時之動作波形，與圖 15 所示完全相同。基本之電路構成，雖與圖 11 所示之放電管點燈裝置的構成相

同，但來自振盪器 12a 之時脈 CK 與三角波訊號 CF 的時序與圖 14 所示之此等時序不同。

如此，依照實施例 4 之放電管點燈裝置的控制，亦能將流動於放電管 3 之電流控制在既定值。又，能使振盪頻率與負載為 50% 之同步脈衝電壓訊號的頻率同步。

實施例 5

圖 18 係表示在本發明之實施例 5 之放電管點燈裝置之構成的電路圖。圖 18 所示之放電管點燈裝置，係全橋式電路之情形之放電管點燈裝置的一例，控制 IC1c 相對於圖 6 所示之實施例 1，設有 P 型 FETQp2、N 型 FETQn2、邏輯電路 17e、時延產生電路 21a、21b、驅動器 18a~18d。

直流電源 V_{in} 與接地間，連接著高端之 P 型 FETQp2 與低端之 N 型 FETQn2 之串聯電路。P 型 FETQp1 與 N 型 FETQn1 之連接點、與 P 型 FETQp2 與 N 型 FETQn2 之連接點間，連接有共振電容器 C3 與變壓器 T 之一次側繞組 P 的串聯電路。端子 DRV1，連接於 P 型 FETQp1 之閘極與 N 型 FETQn1 之閘極，端子 DRV2，連接於 P 型 FETQp2 之閘極與 N 型 FETQn2 之閘極。

邏輯電路 17e，將來自振盪器 12a 之時脈 CK 反轉後之輸出與來自 PWM 比較器 16b 之訊號，進行 NAND 邏輯運算。時延產生電路 21a，根據來自 NAND 電路 17c 之訊號，產生相對於往驅動器 18a 之第 1 驅動訊號 DRV1，具有既定時延 DT 之第 3 驅動訊號 DRV3，並輸出至驅動器 18b。時延產生電路 21b，根據來自邏輯電路 17e 之訊號，產生

相對於往驅動器 18c 之第 4 驅動訊號 DRV4，具有既定時延 DT 之第 2 驅動訊號 DRV2，並輸出至驅動器 18c。

第 1 驅動訊號與第 3 驅動訊號、第 2 驅動訊號與第 4 驅動訊號，雖各具有防止同時導通之時延 DT，但若除去時延 DT，則第 3 驅動訊號與第 1 驅動訊號相同，第 4 驅動訊號係第 2 驅動訊號相同。充放電脈衝電流產生電路 20a，係與圖 12 所示之電路為相同構成。

根據此構成，在三角波訊號 CF 之上升期間中，來自誤差放大器 15 之誤差電壓 FBOUT 在三角波訊號 CF 以上時，L 位準之脈衝訊號透過時延產生電路 21a 與驅動器 18a、18b，輸出至 P 型 FETQp1 及 N 型 FETQn1，P 型 FETQp1 導通。又，在三角波訊號 CF 之上升期間中，H 位準之脈衝訊號透過時延產生電路 21b 與驅動器 18c、18d，輸出至 P 型 FETQp2 及 N 型 FETQn2，N 型 FETQn2 導通。在此期間，電流沿 Vin、Qp1、C3、P、Qn2、GND 之路徑流動，在變壓器 T 之二次側繞組，電流沿 S、Lr、放電管 3、管電流檢測電路 5 之路徑流動。

另一方面，在三角波訊號 CF 之下降期間中，H 位準之脈衝訊號透過時延產生電路 21a 與驅動器 18a、18b，輸出至 P 型 FETQp1 及 N 型 FETQn1，N 型 FETQn1 導通。又，在三角波訊號 CF 之下降期間中，誤差電壓 FBOUT 在來自減法電路 19a 之反轉電壓 C2' 以上時，H 位準之脈衝訊號輸出至邏輯電路 17e，邏輯電路 17e，透過時延產生電路 21b 與驅動器 18c、18d，將 L 位準輸出至 P 型 FETQp2

及 N 型 FETQn2，P 型 FETQp2 導通。

在此期間，電流沿 V_{in} 、Qp2、P、C3、Qn1、GND 之路徑流動，在變壓器 T 之二次側繞組，電流沿管電流檢測電路 5、放電管 3、Lr、S 之路徑流動。

圖 19 雖表示在本發明之實施例 5 之放電管點燈裝置輸入同步脈衝電壓訊號時之各部訊號的時序圖，但其動作若除去第 1 至第 4 驅動訊號之時延 DT，由於與實施例 2 之圖 14 所示之時序圖的動作相同，故省略其說明。因此，在使用全橋式電路之實施例 5 的放電管點燈裝置，亦能獲得與實施例 1 之放電管點燈裝置之效果相同的效果。

此外，本發明之放電管點燈裝置並不限定於上述之各實施例。在實施例 1 至 5，雖將第 2 驅動訊號作為與第 1 驅動訊號具剛好 180 度之相位差，但流動於放電管 3 之電流的對稱性若在無大幅崩潰的範疇內，該相位差不需為剛好 180 度，亦可為相對於 180 度具若干誤差，例如 179 度或 181 度等。

又，在本發明之各實施例中，脈衝電流雖為完整之矩形波，但在負載為 50% 且正負切換時，正負之波形具有 180 度相位差並相等之情形，亦可不為完整之矩形波。例如，亦可在負載為 50% 且正負切換時，將相對於三角波訊號之中點電位為正負之絕對值相等的脈衝電壓，透過電阻連接於電容器 C1，藉此，在負載為 50% 且正負切換時，使正負之絕對值相等之類似脈衝狀的電流，重疊於振盪器 12a 的充放電電流。

又，若流動於放電管之電流的對稱性在無大幅崩潰的範疇，該脈衝電流之負載亦可不為正好 50%。又，脈衝電流之正負之絕對值亦可容許有若干的誤差。

根據本發明，同步脈衝電壓訊號之頻率即使相對於振盪器之振盪頻率為高或低，皆可同步，且可同步之脈衝電壓訊號的頻帶亦能變寬，能使振盪頻率穩定且容易與同步脈衝電壓訊號同步。

本發明能適用於放電管點燈裝置之頻率同步化方法及放電管點燈裝置、以及半導體積體電路。

(美國指定)

本案係關於美國指定，有關於 2006 年 10 月 5 日所申請之日本專利申請第 2006-274214 號(2006 年 10 月 5 日申請)，援用根據美國專利法第 119 條(a)之優先權之利益，且引用該揭示內容。

【圖式簡單說明】

圖 1 係表示於關連之放電管點燈裝置未輸入同步脈衝電壓訊號時之構成的電路圖。

圖 2 係表示於關連之放電管點燈裝置未輸入同步脈衝電壓訊號時之各部訊號的時序圖。

圖 3 係表示於關連之放電管點燈裝置輸入同步脈衝電壓訊號時之構成的電路圖。

圖 4 係表示於關連之放電管點燈裝置輸入同步脈衝電壓訊號時之各部訊號的時序圖。

圖 5 係表示於關連之放電管點燈裝置輸入同步脈衝電壓訊號時，同步脈衝電壓訊號之頻率比電容器之鋸齒波振盪波形之頻率低時之各部訊號的時序圖。

圖 6 係表示本發明之實施例 1 之放電管點燈裝置之構成的電路圖。

圖 7 係表示設置在本發明之實施例 1 之放電管點燈裝置之充放電脈衝電流產生電路之構成的電路圖。

圖 8 係用以說明圖 7 所示之充放電脈衝電流產生電路之動作的時序圖。

圖 9 係表示在本發明之實施例 1 之放電管點燈裝置未輸入同步脈衝電壓訊號時之各部訊號的時序圖。

圖 10 係表示在本發明之實施例 1 之放電管點燈裝置輸入同步脈衝電壓訊號時之各部訊號的時序圖。

圖 11 係表示本發明之實施例 2 之放電管點燈裝置之構成的電路圖。

圖 12 係表示設置在本發明之實施例 2 之放電管點燈裝置之充放電脈衝電流產生電路之構成的電路圖。

圖 13 係用以說明圖 12 所示之充放電脈衝電流產生電路之動作的時序圖。

圖 14 係表示在本發明之實施例 2 之放電管點燈裝置輸入同步脈衝電壓訊號時之各部訊號的時序圖。

圖 15 係表示在本發明之實施例 3 之放電管點燈裝置未輸入同步脈衝電壓訊號時之各部訊號的時序圖。

圖 16 係表示在本發明之實施例 3 之放電管點燈裝置輸

入同步脈衝電壓訊號時之各部訊號的時序圖。

圖 17 係表示在本發明之實施例 4 之放電管點燈裝置輸入同步脈衝電壓訊號時之各部訊號的時序圖。

圖 18 係表示本發明之實施例 5 之放電管點燈裝置之構成的電路圖。

圖 19 係表示在本發明之實施例 5 之放電管點燈裝置輸入同步脈衝電壓訊號時之各部訊號的時序圖。

【主要元件符號說明】

- 1、1a、1c：控制 IC
- 2：單擊電路
- 3：放電管
- 5：管電流檢測電路
- 7：切換元件群組
- 9：共振電路
- 10：啟動電路
- 11、11a：定電流決定電路
- 12、12a：振盪器
- 13：分頻器
- 15：誤差放大器
- 16、16a、16b：PWM 比較器
- 18a、18b、18c、18d：驅動器
- 19：減法電路
- 20、20a：充放電脈衝電流產生電路

T : 變壓器

Qp1、Qp2 : P 型 FET

Qn1、Qn2 : N 型 FET

R1、R2 : 定電流決定電阻

C1、C2 : 電容器

五、中文發明摘要：

在放電管點燈裝置，(1)振盪器，係用以產生和電容器 C2 之充電斜率與放電斜率相同、且使 FETQp1、Qn1 導通/斷開之三角波訊號；(2)訊號產生部，在未達三角波訊號之半週期時，產生用以驅動 Qp1 之第 1 驅動訊號，使得能以與流動於放電管之電流相對應的脈衝寬度於放電管流動電流，且產生具有與第 1 驅動訊號大致相同脈衝寬度且大致 180 度之相位差、並驅動 Qn1 之第 2 驅動訊號，使得流動於放電管之電流與第 1 驅動訊號產生時成反方向；(3)電流脈衝電流產生電路，在負載為大致 50%且正負電流值切換時，將同步脈衝電壓訊號轉換成與正負電流值之絕對值相等的脈衝電流並與三角波訊號重疊，訊號產生部係與脈衝電流之頻率同步，以產生第 1 及第 2 驅動訊號。

六、英文發明摘要：

十、申請專利範圍：

1.一種放電管點燈裝置之頻率同步化方法，該放電管點燈裝置，具有：共振電路，於變壓器之一次側繞組與二次側繞組之至少一側的繞組連接電容器，且在其輸出連接有放電管；以及橋式構成之複數個切換元件，連接於直流電源兩端且使電流流動於該共振電路內之該變壓器之一次側繞組與該電容器；其特徵在於，包含：

產生和該振盪器電容器之充電斜率與放電斜率相同、且使該複數個切換元件導通/斷開之三角波訊號並振盪；

在未達該三角波訊號之半週期時，產生用以驅動該複數個切換元件內一邊之 1 以上切換元件的第 1 驅動訊號，使得能以與流動於該放電管之電流相對應的脈衝寬度，於該放電管流動電流；

產生具有與該第 1 驅動訊號大致相同脈衝寬度且大致 180 度之相位差、並驅動該複數個切換元件內另一邊之 1 以上切換元件的第 2 驅動訊號，使得流動於該放電管之電流與該第 1 驅動訊號產生時成反方向；以及

在負載為大致 50%且正負電流值切換時，將同步脈衝電壓訊號轉換成與正負電流值之絕對值相等之脈衝電流，並與該振盪器之三角波訊號重疊，以產生脈衝電流；

該第 1 驅動訊號及第 2 驅動訊號的產生，係與在產生該脈衝電流過程之該脈衝電流的頻率同步。

2.如申請專利範圍第 1 項之放電管點燈裝置之頻率同步化方法，其中，該脈衝電流之頻率為該同步脈衝電壓訊

號之預設頻率的整數倍。

3.如申請專利範圍第 1 項之放電管點燈裝置之頻率同步化方法，其中，在未使該脈衝電流重疊時，該三角波訊號的頻率係設定為該脈衝電流的頻率附近。

4.一種放電管點燈裝置，係將直流轉換成正負對稱之交流以將電力供應至放電管，其特徵在於，具有：

共振電路，於變壓器之一次側繞組與二次側繞組之至少一側的繞組連接電容器，且於其輸出連接有該放電管；

橋式構成之複數個切換元件，連接於直流電源兩端且使電流流動於該共振電路內之該變壓器之一次側繞組與該電容器；

振盪器，用以產生和振盪器電容器之充電斜率與放電斜率相同、且使該複數個切換元件導通/斷開的三角波訊號；

訊號產生部，在未達該三角波訊號之半週期時，產生用以驅動該複數個切換元件內一邊之 1 以上切換元件的第 1 驅動訊號，使得能以與流動於該放電管之電流相對應的脈衝寬度，於該放電管流動電流，以及產生具有與該第 1 驅動訊號大致相同脈衝寬度且大致 180 度之相位差、並驅動該複數個切換元件內另一邊之 1 以上切換元件的第 2 驅動訊號，使得流動於該放電管之電流與該第 1 驅動訊號產生時成反方向；以及

脈衝電流產生器，在負載為大致 50%且正負電流值切換時，將同步脈衝電壓訊號轉換成與正負電流值之絕對值

相等的脈衝電流，並與該振盪器之三角波訊號重疊；

該訊號產生部，係與來自該脈衝電流產生器之該脈衝電流的頻率同步，以產生該第 1 驅動訊號及第 2 驅動訊號。

5.如申請專利範圍第 4 項之放電管點燈裝置，其中，該脈衝電流之頻率為該同步脈衝電壓訊號之預設頻率的整數倍。

6.如申請專利範圍第 4 項之放電管點燈裝置，其中，該三角波訊號之半週期為該三角波訊號之上升斜率期間中或下降斜率期間中。

7.如申請專利範圍第 4 項之放電管點燈裝置，其中，該三角波波形之半週期為該三角波訊號之上限值與下限值之中點電位以上的期間中或該中點電位以下的期間中。

8.一種半導體積體電路，係用以控制將電力供應至放電管之橋式構成之複數個切換元件，其特徵在於，具有：

振盪器，用以和產生振盪器電容器之充電斜率與放電斜率相同、且使該複數個切換元件導通/斷開的三角波訊號；

訊號產生部，在未達該三角波訊號之半週期時，產生用以驅動該複數個切換元件內一邊之 1 以上切換元件的第 1 驅動訊號，使得能以與流動於該放電管之電流相對應的脈衝寬度，於該放電管流動電流，以及產生具有與該第 1 驅動訊號大致相同脈衝寬度且大致 180 度之相位差、並驅動該複數個切換元件內另一邊之 1 以上切換元件的第 2 驅動訊號，使得流動於該放電管之電流與該第 1 驅動訊號產

生時成反方向；

輸入端子，用以輸入同步脈衝電壓訊號；以及

脈衝電流產生器，在負載為大致 50%且正負電流值切換時，將自該輸入端子輸入之同步脈衝電壓訊號轉換成與正負電流值之絕對值相等的脈衝電流，並與該振盪器之三角波訊號重疊；

該訊號產生部，係與來自該脈衝電流產生器之該脈衝電流的頻率同步，以產生該第 1 驅動訊號及第 2 驅動訊號。

9.如申請專利範圍第 8 項之半導體積體電路，其中，該脈衝電流之頻率為該同步脈衝電壓訊號之預設頻率的整數倍。

10.如申請專利範圍第 8 項之半導體積體電路，其中，該三角波訊號之半週期為該三角波訊號之上升斜率期間中或下降斜率期間中。

11.如申請專利範圍第 8 項之半導體積體電路，其中，該三角波波形之半週期為該三角波訊號之上限值與下限值之中點電位以上的期間中或該中點電位以下的期間中。

十一、圖式：

如次頁

法

生時成反方向；

輸入端子，用以輸入同步脈衝電壓訊號；以及

脈衝電流產生器，在負載為大致 50%且正負電流值切換時，將自該輸入端子輸入之同步脈衝電壓訊號轉換成與正負電流值之絕對值相等的脈衝電流，並與該振盪器之三角波訊號重疊；

該訊號產生部，係與來自該脈衝電流產生器之該脈衝電流的頻率同步，以產生該第 1 驅動訊號及第 2 驅動訊號。

9.如申請專利範圍第 8 項之半導體積體電路，其中，該脈衝電流之頻率為該同步脈衝電壓訊號之預設頻率的整數倍。

10.如申請專利範圍第 8 項之半導體積體電路，其中，該三角波訊號之半週期為該三角波訊號之上升斜率期間中或下降斜率期間中。

11.如申請專利範圍第 8 項之半導體積體電路，其中，該三角波波形之半週期為該三角波訊號之上限值與下限值之中點電位以上的期間中或該中點電位以下的期間中。

十一、圖式：

如次頁

法

圖1

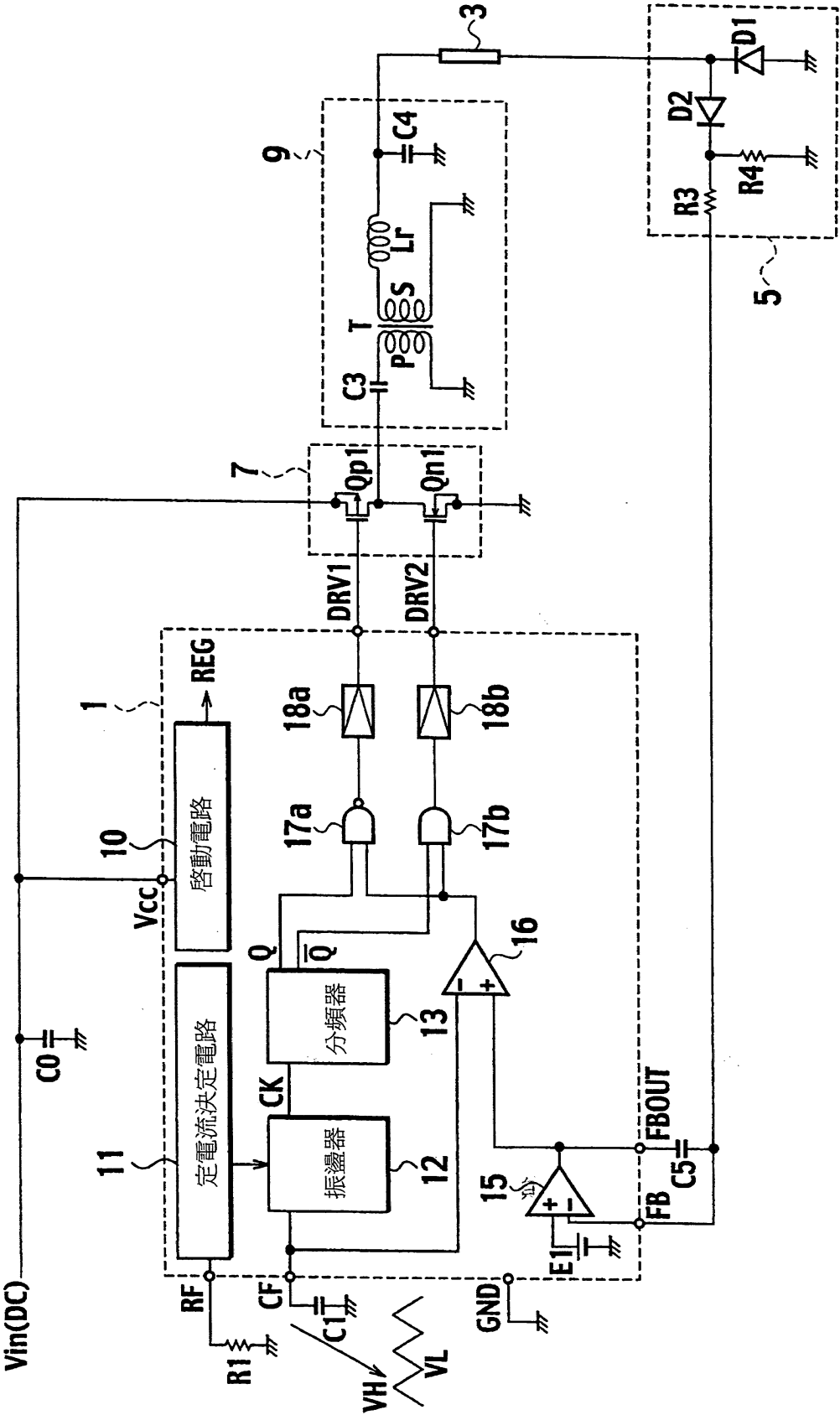


圖2

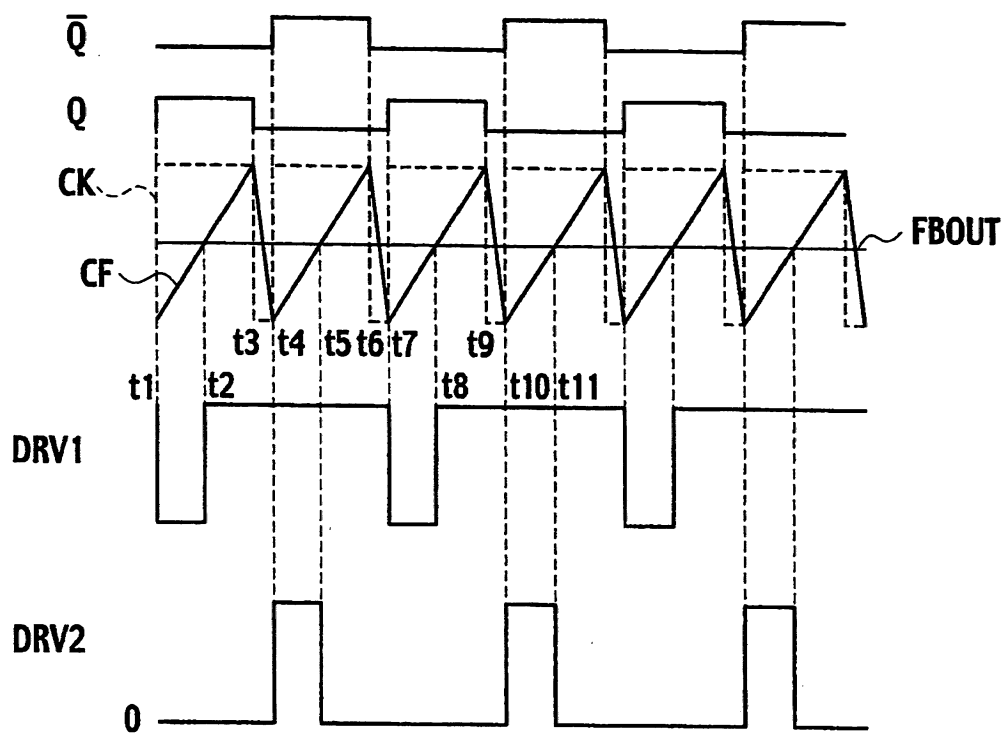


圖3

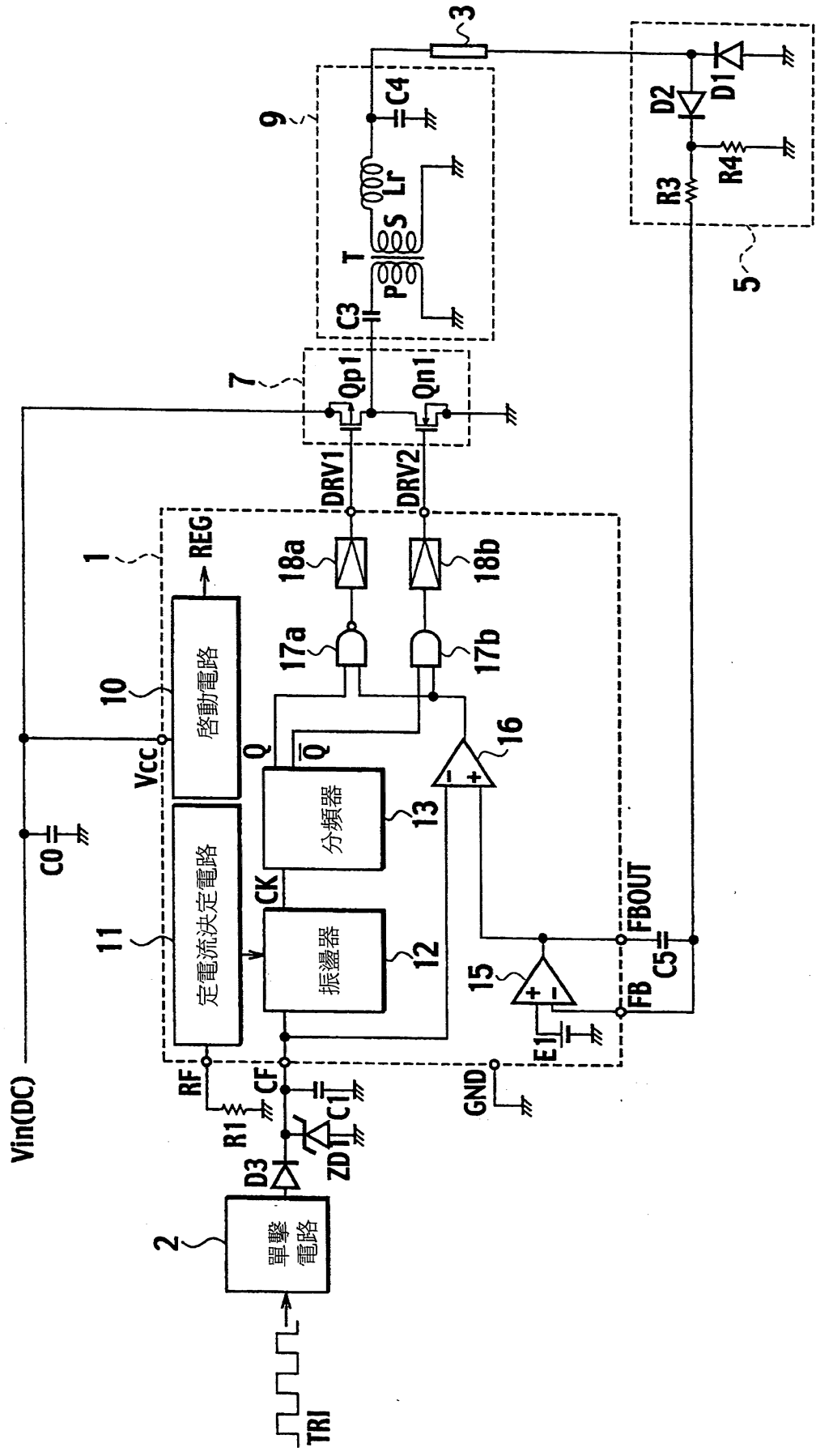


圖4

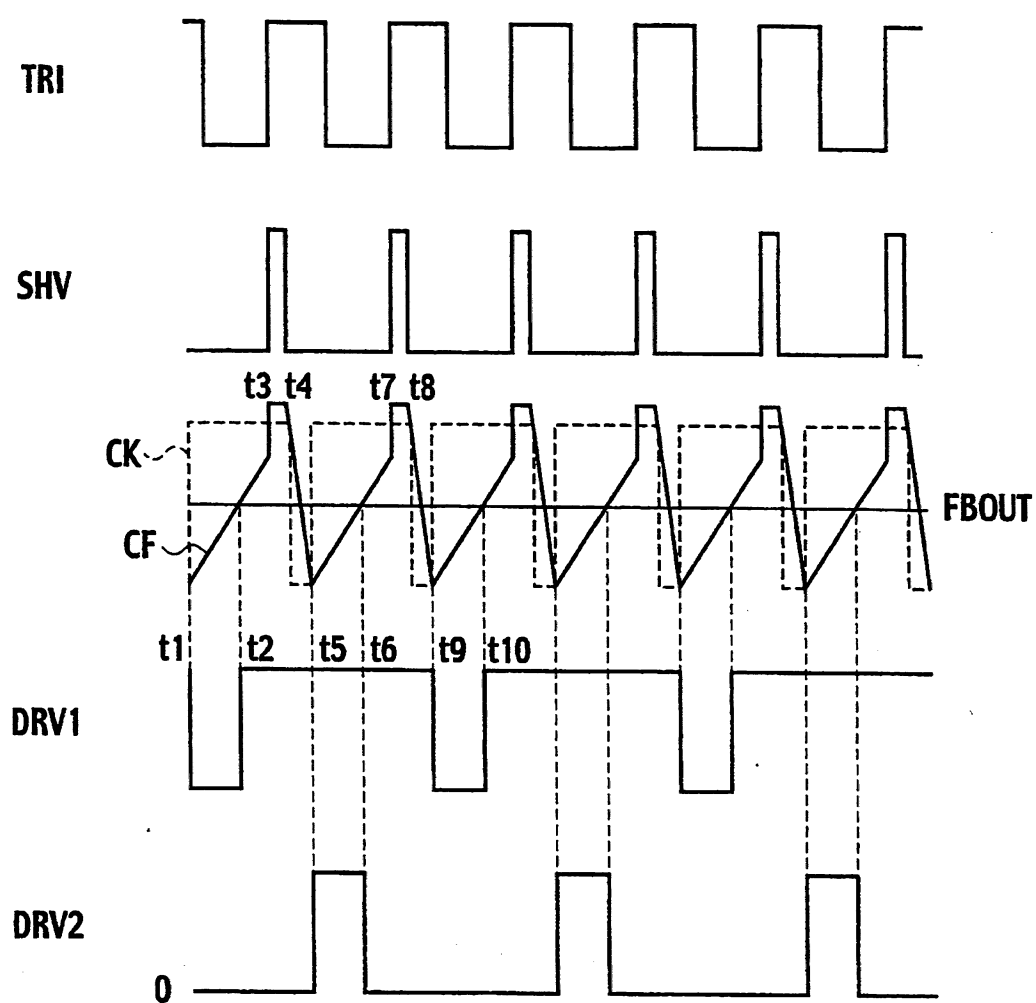


圖5

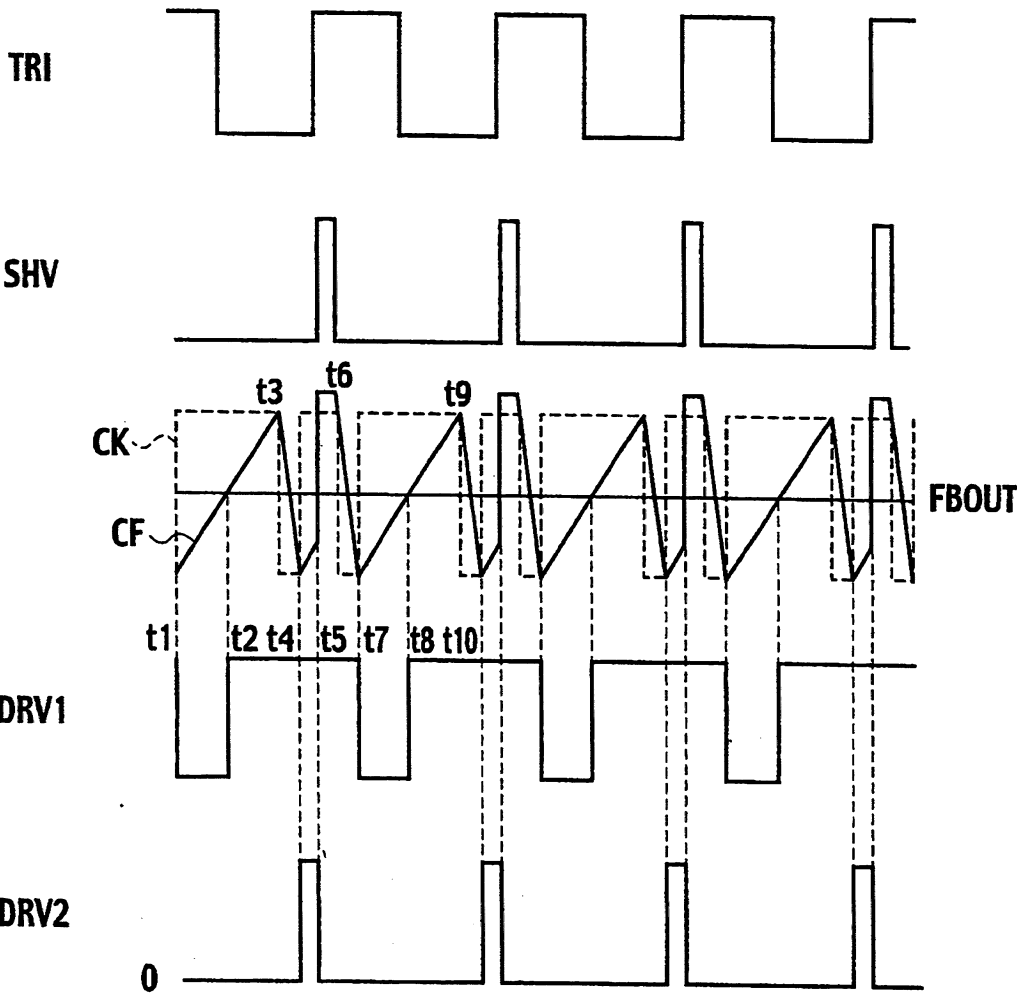


圖6

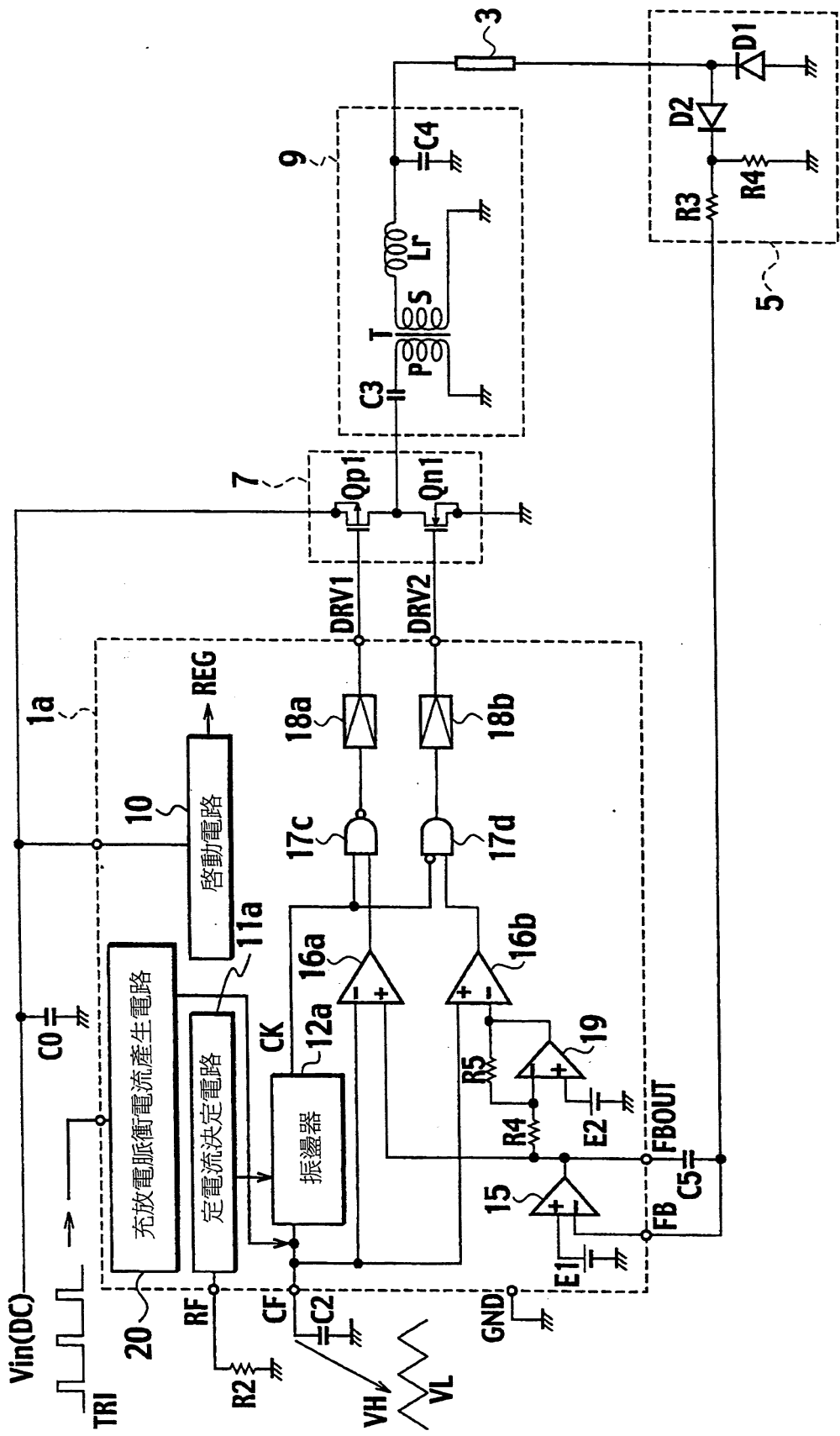


圖7

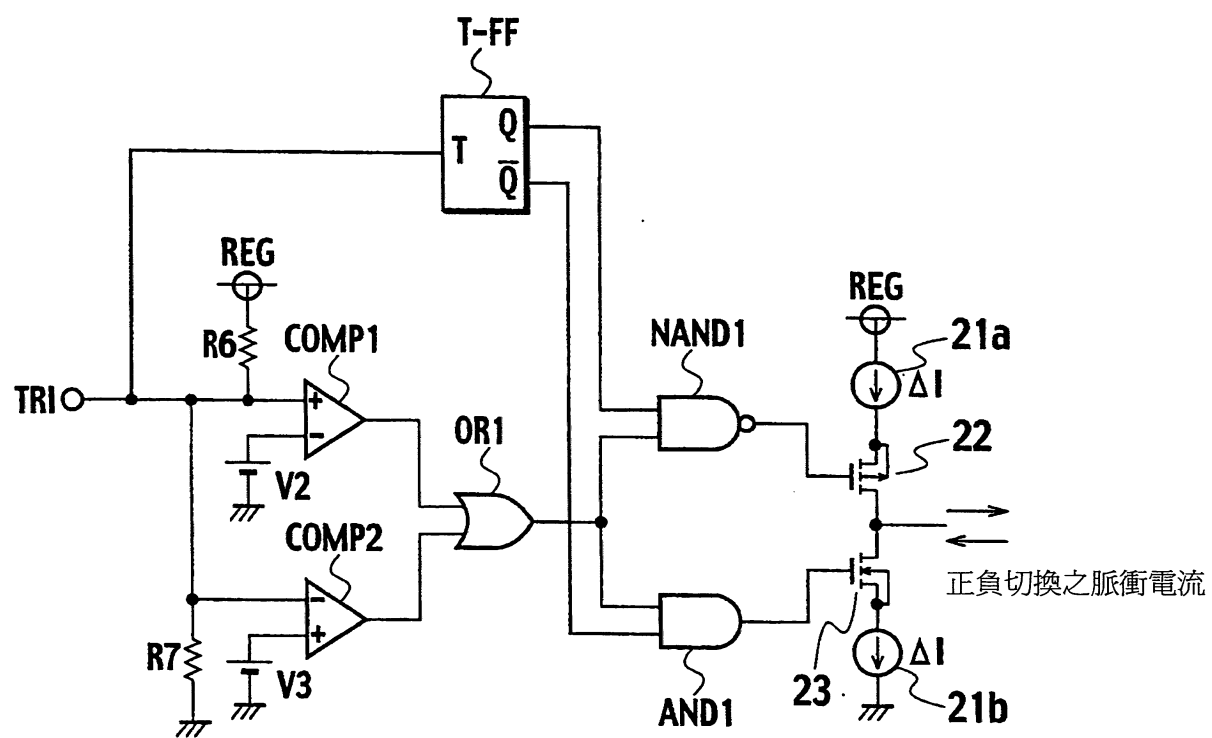


圖8

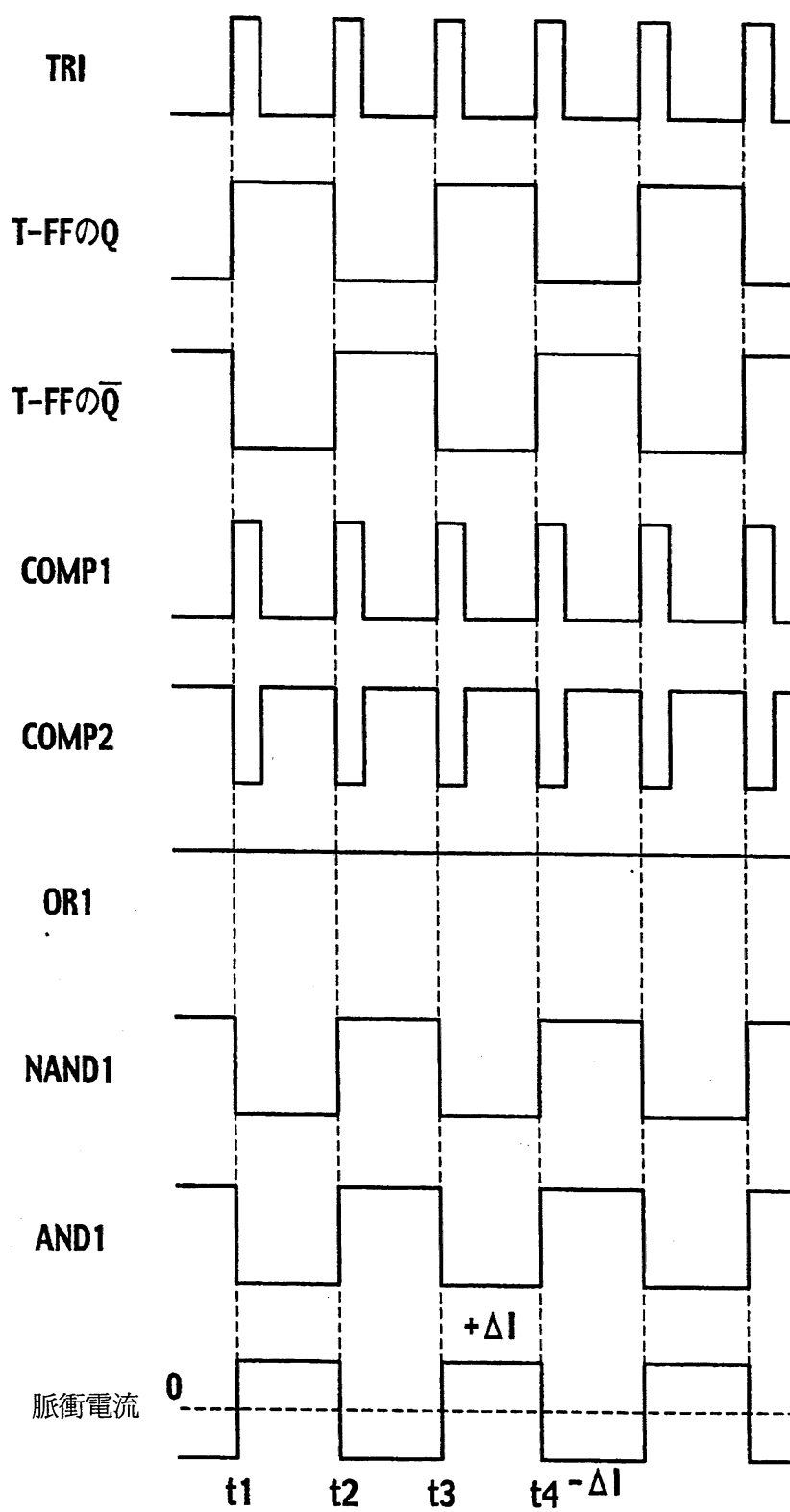


圖9

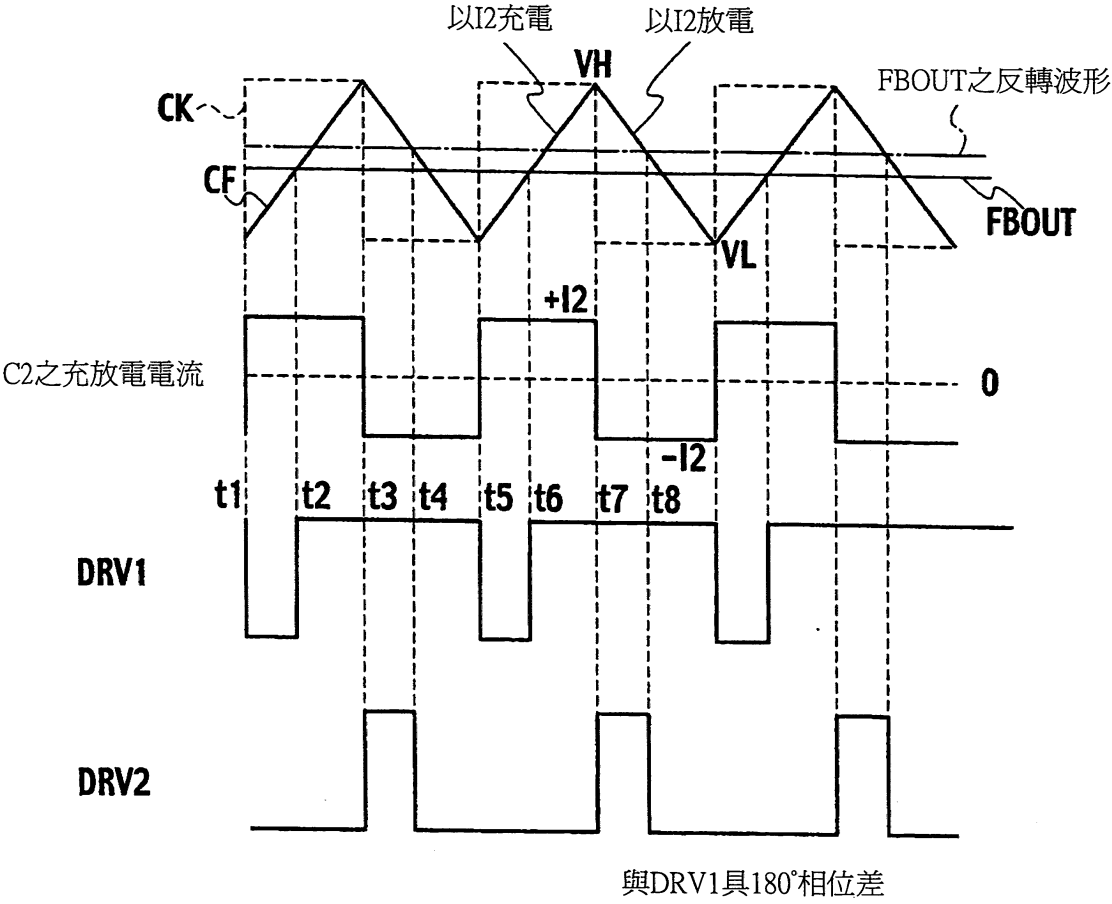


圖10

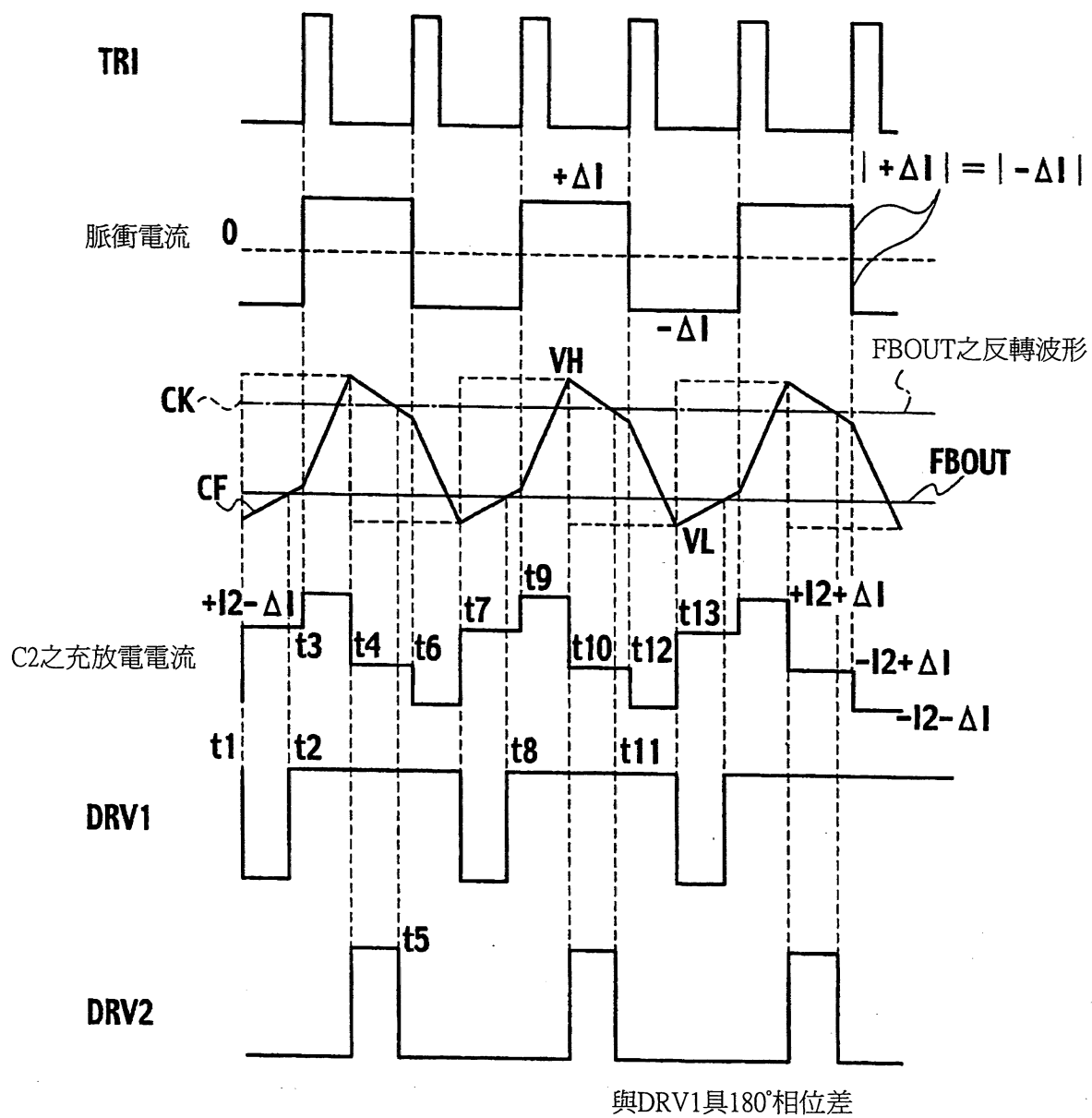


圖12

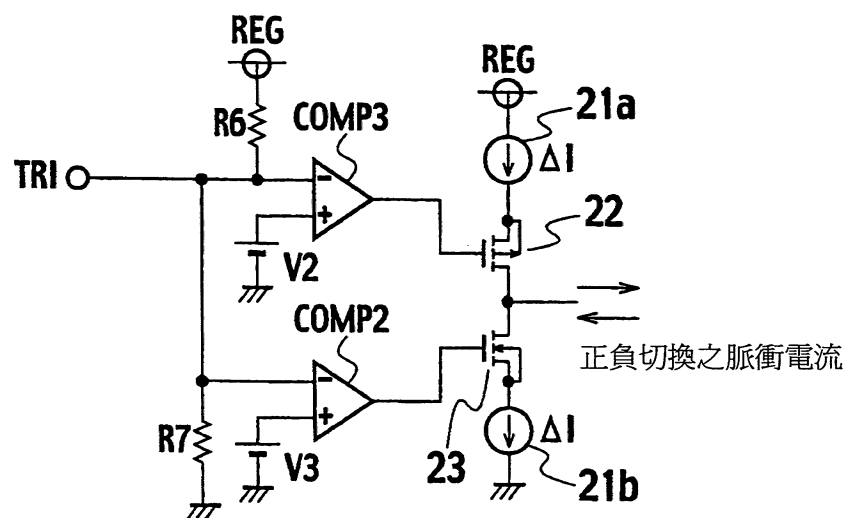


圖13

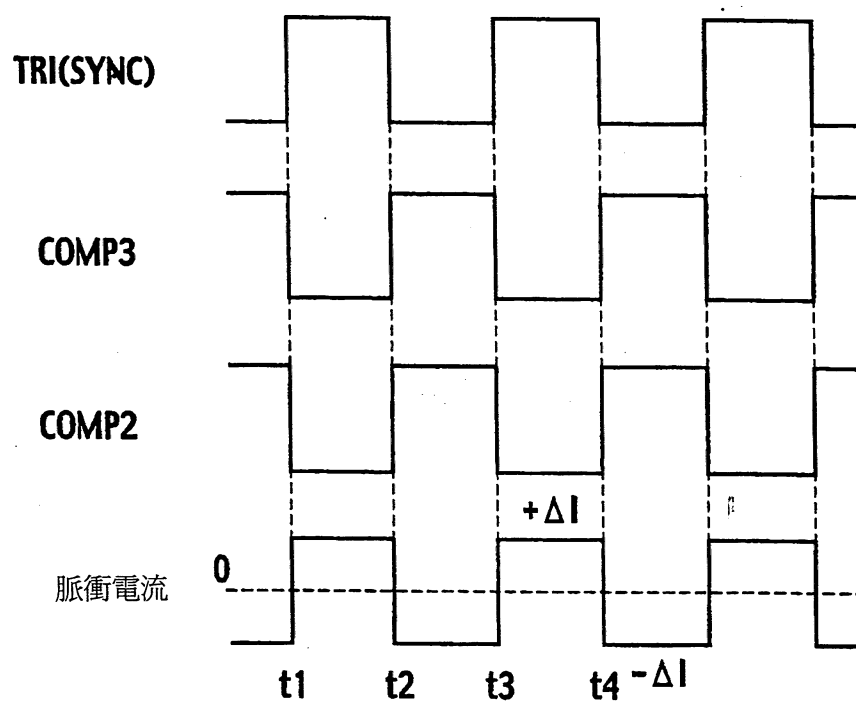


圖14

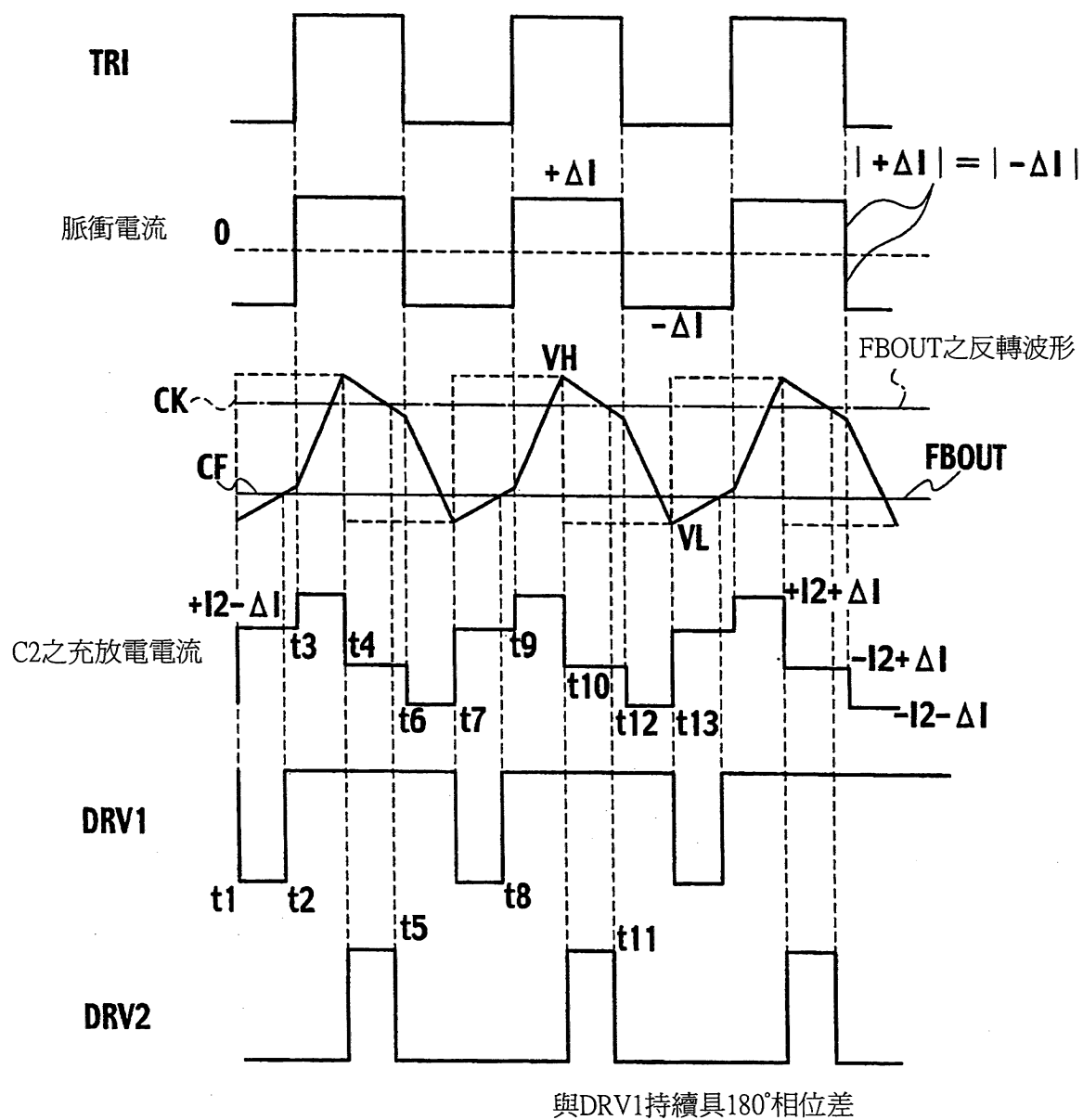


圖15

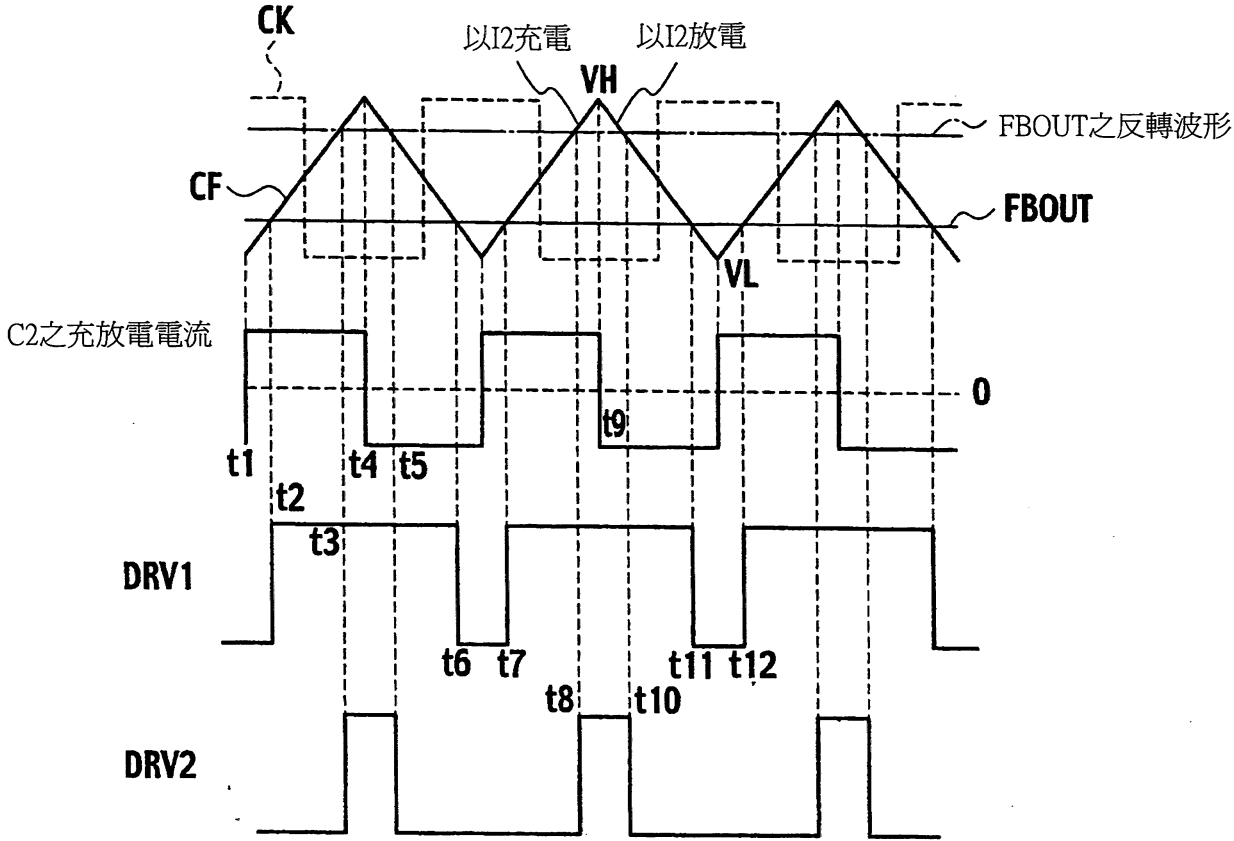


圖16

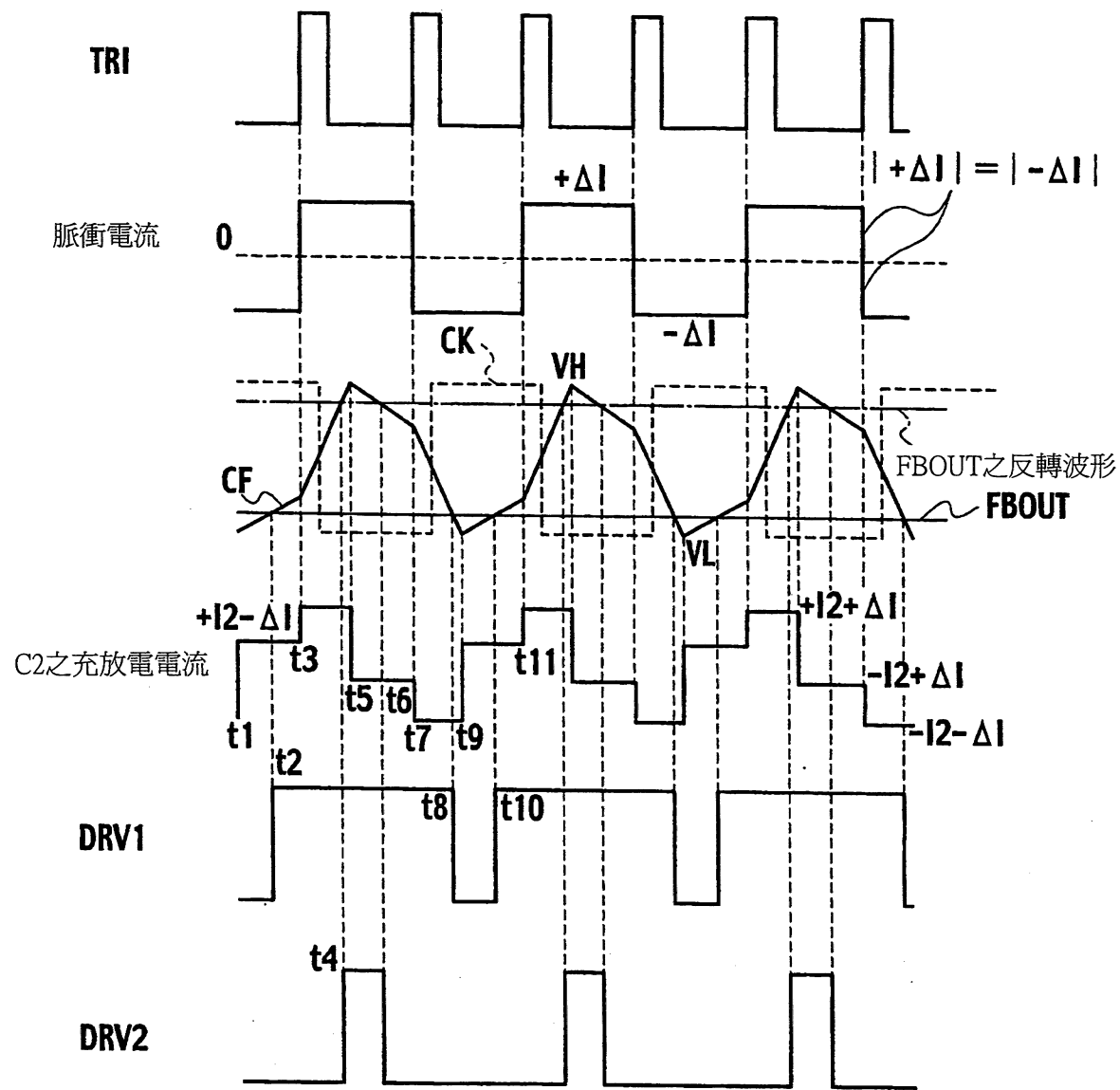


圖17

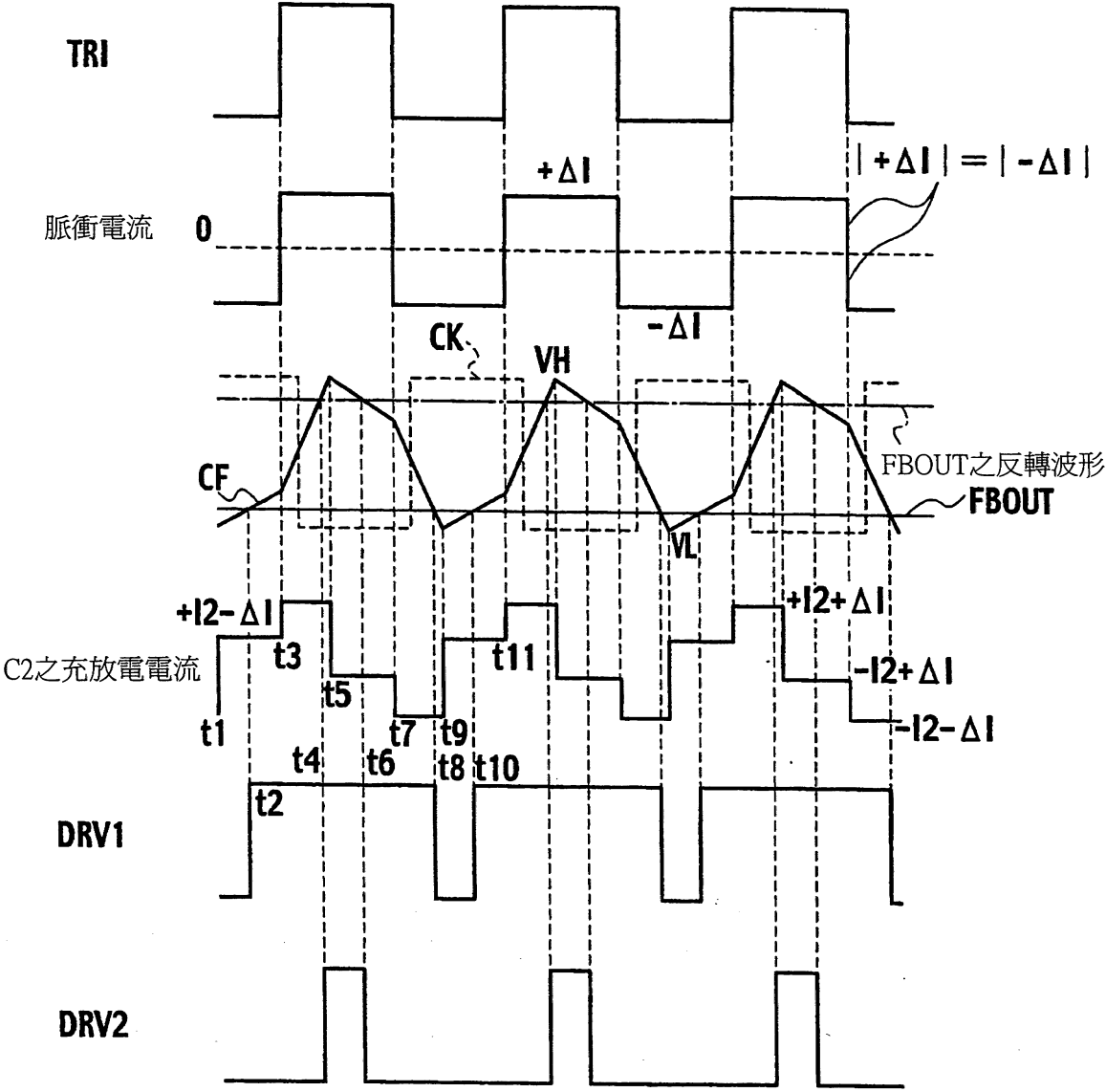


圖18

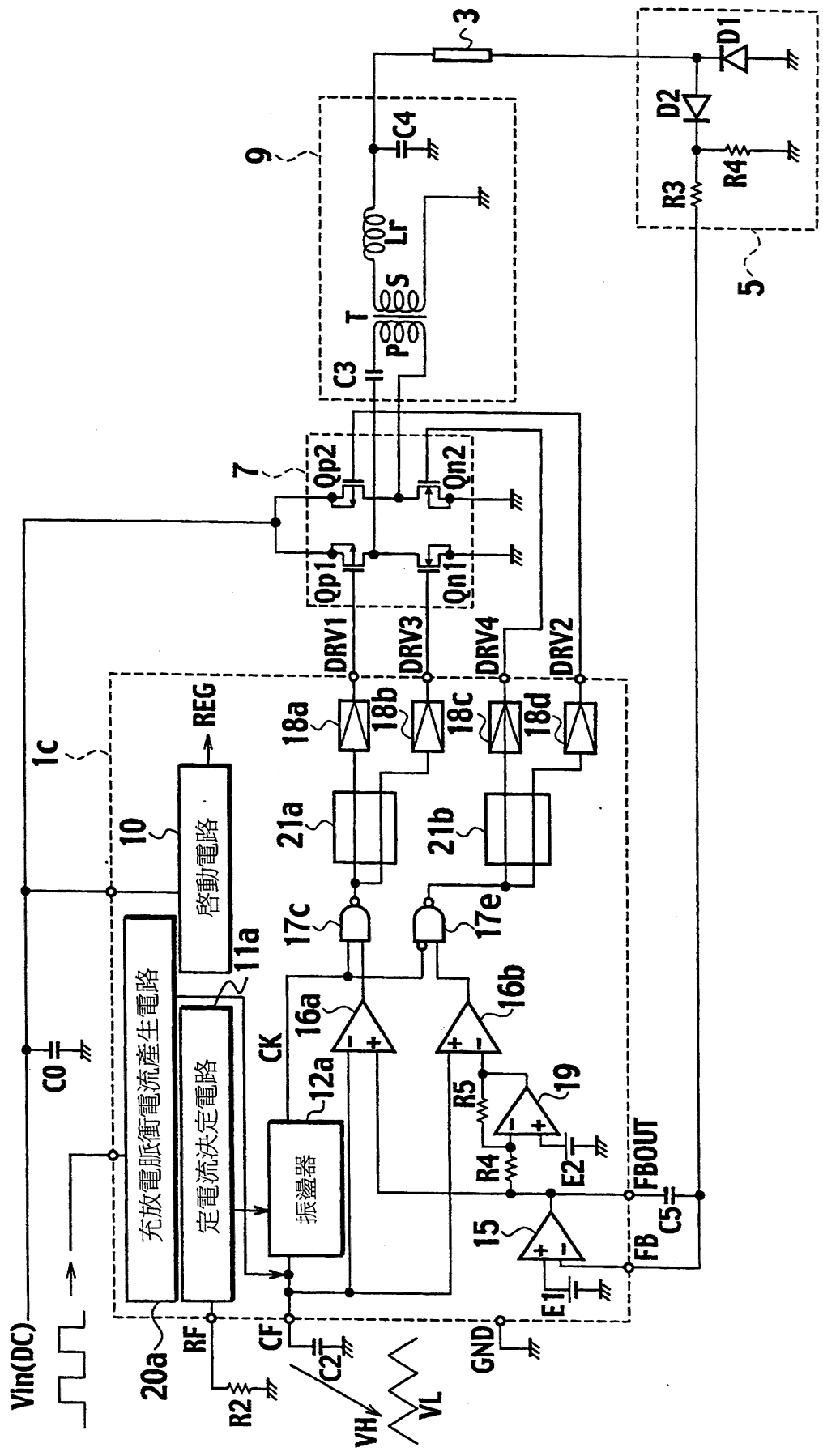
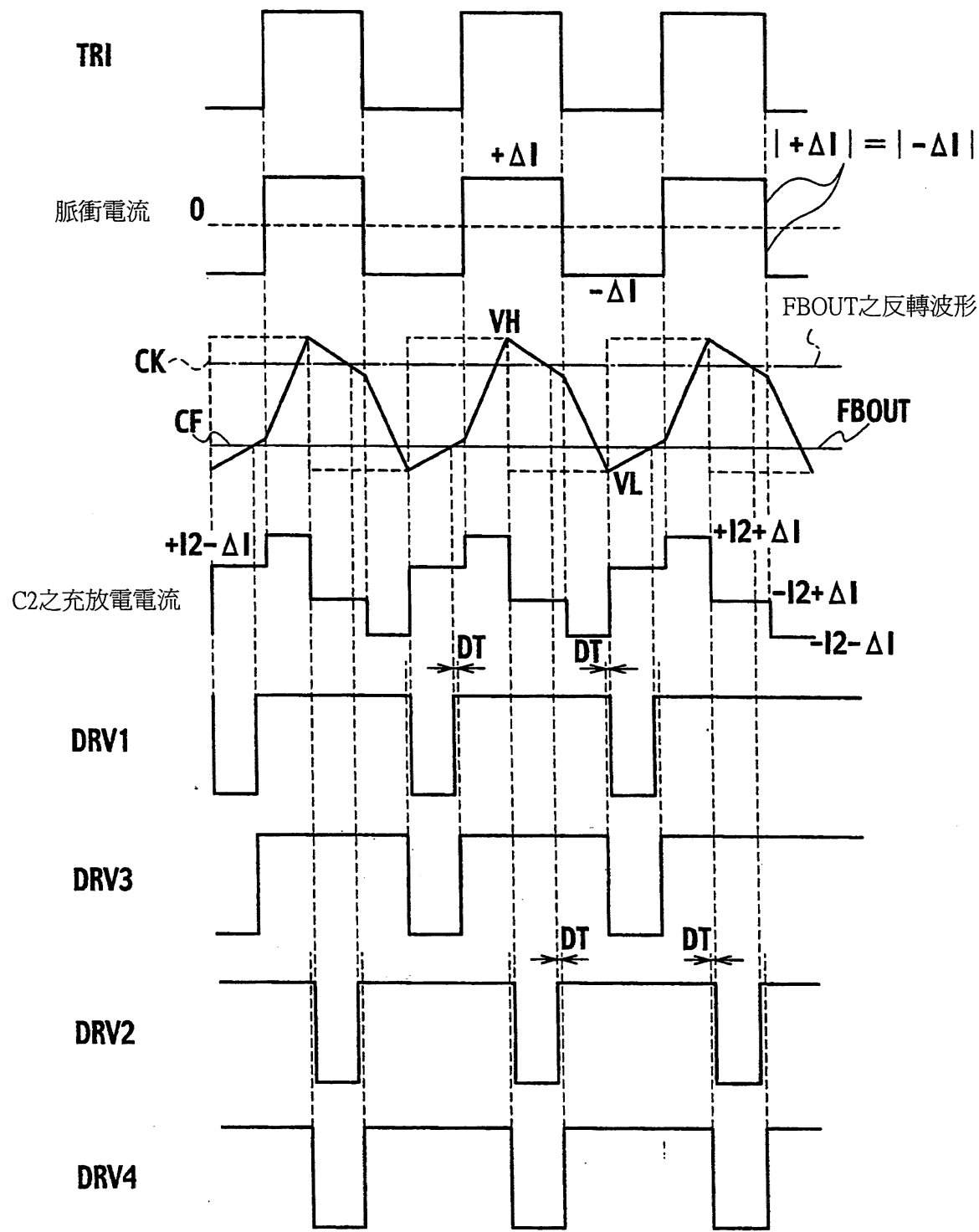


圖19



七、指定代表圖：

(一)本案指定代表圖為：第 (6) 圖。

(二)本代表圖之元件符號簡單說明：

1a：控制 IC

3：放電管

5：管電流檢測電路

7：切換元件群組

9：共振電路

10：啟動電路

11a：定電流決定電路

12a：振盪器

15：誤差放大器

16a、16b：PWM 比較器

17c：NAND 電路

17d：邏輯電路

18a、18b：驅動器

19：減法電路

20：充放電脈衝電流產生電路

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無