

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-182009

(P2016-182009A)

(43) 公開日 平成28年10月13日(2016.10.13)

|                             |                |             |
|-----------------------------|----------------|-------------|
| (51) Int.Cl.                | F I            | テーマコード (参考) |
| <b>HO2M 3/00 (2006.01)</b>  | HO2M 3/00 H    | 2H270       |
| <b>GO3G 21/00 (2006.01)</b> | GO3G 21/00 398 | 5H730       |

審査請求 未請求 請求項の数 15 O L (全 11 頁)

(21) 出願番号 特願2015-61689 (P2015-61689)  
 (22) 出願日 平成27年3月24日 (2015.3.24)

(71) 出願人 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100126240  
 弁理士 阿部 琢磨  
 (74) 代理人 100124442  
 弁理士 黒岩 創吾  
 (72) 発明者 萩原 祐一  
 東京都大田区下丸子3丁目30番2号キヤ  
 ノン株式会社内  
 Fターム(参考) 2H270 KA46 MG01 MG07 ZC04  
 5H730 AA04 AS05 CC01 EE16 EE59  
 EE65 FD01 FG25 FV07

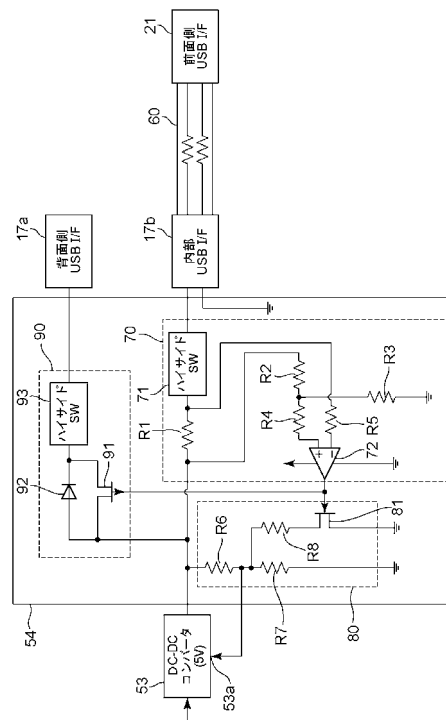
(54) 【発明の名称】 電源装置、及び、電源装置を備える画像形成装置

(57) 【要約】

【課題】 電源部で生成された電圧が供給される複数の回路のそれぞれに規定の範囲の電力を供給することができる。

【解決手段】 電源装置は、第1電子機器及び第2電子機器に電力を供給する電源部と、電源部から第1電子機器に所以上の電力が供給された場合に、電源部の出力電圧を昇圧させると共に、昇圧された電源部の出力電圧が降圧されて第2電子機器に供給されるように、電源部の出力電圧を第2機器に供給するための供給経路を、第1の電力供給経路から降圧素子が設けられる第2の電力供給経路に切り替える電圧補償回路と、を備える。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

第 1 電子機器及び第 2 電子機器に電力を供給する電源部と、

前記電源部から前記第 1 電子機器に所定以上の電力が供給された場合に、前記電源部の出力電圧を昇圧させると共に、昇圧された前記電源部の出力電圧が降圧されて前記第 2 電子機器に供給されるように、前記電源部の出力電圧を前記第 2 機器に供給するための供給経路を、第 1 の電力供給経路から降圧素子が設けられる第 2 の電力供給経路に切り替える電圧補償回路と、を備えることを特徴とする電源装置。

## 【請求項 2】

前記第 1 電子機器に前記所定以上の電力が供給される前では、前記電源部の出力電圧を、前記第 1 の電力供給経路を介して前記第 2 電子機器に供給し、前記第 1 電子機器に前記所定以上の電力が供給される場合には、昇圧された前記電源部の出力電圧を、前記第 2 の電力供給経路を介して前記第 2 電子機器に供給する、ことを特徴とする請求項 1 に記載の電源装置。

10

## 【請求項 3】

前記第 1 の電力供給経路には、前記第 1 電子機器に前記所定以上の電力が供給される場合にオフになるスイッチが設けられている、ことを特徴とする請求項 2 に記載の電源装置。

## 【請求項 4】

前記スイッチは、p チャンネル FET である、ことを特徴とする請求項 2 に記載の電源装置。

20

## 【請求項 5】

前記降圧素子は、ダイオードである、ことを特徴とする請求項 1 乃至 4 の何れか 1 項に記載の電源装置。

## 【請求項 6】

前記降圧素子は、LDO レギュレータである、ことを特徴とする請求項 1 乃至 4 の何れか 1 項に記載の電源装置。

## 【請求項 7】

前記第 1 電子機器は、前記電源部及び前記電圧補償回路が設けられる基板に、ケーブルを介して接続される、ことを特徴とする請求項 1 乃至 6 の何れか 1 項に記載の電源装置。

30

## 【請求項 8】

前記第 2 電子機器は、前記基板に実装される、ことを特徴とする請求項 7 に記載の電源装置。

## 【請求項 9】

前記電圧補償回路は、

前記電源部から前記第 1 電子機器に所定以上の電力が供給されたことを検知するための電流検出回路を有することを特徴とする請求項 1 乃至 8 の何れか 1 項に記載の電源装置。

## 【請求項 10】

前記電流検出回路は、

前記電源部と前記第 1 電子機器との間に配置される抵抗と、

前記抵抗の一方側に接続される入力端子と前記抵抗の他方側に接続される入力端子とを備えるコンパレータと、を有する、ことを特徴とする請求項 9 に記載の電源装置。

40

## 【請求項 11】

前記電圧補償回路は、

前記コンパレータからの出力に基づいて、前記第 1 の電力供給経路から前記第 2 の電力供給経路に切り替える、ことを特徴とする請求項 10 に記載の電源装置。

## 【請求項 12】

前記抵抗は、ハイサイドスイッチの内部抵抗である、ことを特徴とする請求項 10 又は 11 に記載の電源装置。

## 【請求項 13】

50

前記第1電子機器及び前記第2電子機器の少なくとも一方は、インターフェース回路である、ことを特徴とする請求項1乃至12の何れか1項に記載の電源装置。

【請求項14】

前記インターフェース回路は、USBインターフェース回路である、ことを特徴とする請求項13に記載の電源装置。

【請求項15】

請求項1乃至14の何れか1項に記載の電源装置と、  
用紙に画像を形成するプリンタ装置と、を備えることを特徴とする画像形成装置。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、電源部から複数の電子機器に電力を供給する電源装置、及び、その電源装置を備える画像形成装置に関する。

【背景技術】

【0002】

電源部で生成された電力を電子機器に供給するためには、電源部と電子機器とを接続するケーブルにおける電圧ドロップを考慮しなければならない。例えば、USB(Universal Serial Bus)インターフェース回路(電子機器)に供給される電圧は、 $5V \pm 5\%$  ( $4.75V \sim 5.25V$ )と規格で定められている。そのため、電源部の出力電圧は、電源部とUSBインターフェース回路との間のケーブルでの電圧ドロップを考慮して、5Vより上げておく必要がある。

20

【0003】

特許文献1には、DCDCコンバータ(電源部)と電子機器とを接続するケーブルにおける電圧ドロップを考慮して、DCDCコンバータから出力される電圧を調整する電源装置が開示されている。特許文献1の電源装置では、ケーブルに流れる電流を検知する電流センサを設けて、当該電流センサが電流を検知した場合に、出力電源制御部がDCDCコンバータから出力される電圧を調整する。

【先行技術文献】

【特許文献】

【0004】

30

【特許文献1】特開2003-274641号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献1には、電源部の出力電圧が1つの電子機器に供給される例が開示されているが、当然ながら、電源部の出力電圧が複数の電子機器に供給される場合がある。しかしながら、特許文献1のように、ケーブルにおける電圧ドロップを考慮して、電源部の出力電圧を、ある特定の電子機器のために上げてしまうと、他の電子機器に供給される電圧も上がってしまう。

【0006】

40

そこで、本発明は、電源部で生成された電力が供給される複数の電子機器のそれぞれに規定の範囲の電圧を供給することが可能な電源装置及びその電源装置を備える画像形成装置を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明の電源装置は、第1電子機器及び第2電子機器に電力を供給する電源部と、前記電源部から前記第1電子機器に所定以上の電力が供給された場合に、前記電源部の出力電圧を昇圧させると共に、昇圧された前記電源部の出力電圧が降圧されて前記第2電子機器に供給されるように、前記電源部の出力電圧を前記第2機器に供給するための供給経路を、第1の電力供給経路から降圧素子が設けられる第2の電力供給経路に切り替える電圧補

50

償回路と、を備える。

【発明の効果】

【0008】

本発明の情報処理装置では、電源部で生成された電力が供給される複数の電子機器のそれぞれに規定の範囲の電圧を供給することができる。

【図面の簡単な説明】

【0009】

【図1】画像形成装置の側面図

【図2】画像形成装置のコントローラのブロック図

【図3】画像形成装置の電源装置50を示すブロック図

10

【図4】電圧補償回路を示す回路図

【図5】第2実施形態の電圧補償回路を示す回路図

【発明を実施するための形態】

【0010】

以下、本発明を実施するための形態について図面を用いて説明する。

【0011】

(第1実施形態)

図1は、画像形成装置1の側面図である。

【0012】

図1に示すように、画像形成装置1は、複数のUSBデバイスを接続するための複数のUSBインターフェースを有している。画像形成装置1の背面側には、背面側USBインターフェース17aが設けられると共に、画像形成装置1の前面側には、前面側USBインターフェース21が設けられる。頻繁に取り外しを行うUSBデバイスは、前面側USBインターフェース21に接続して使用するのが一般的である。また、取り外し行う頻度が少ないバックアップ用のストレージなどのUSBデバイスは、背面側USBインターフェース17aに接続して使用するのが一般的である。

20

【0013】

画像形成装置1の制御を行うコントローラ部10は、画像形成装置1の背面側に設けられている。コントローラ部10には、画像形成装置1の筐体からUSBデバイスの接続口が露出する背面側USBインターフェース17aが実装されている。また、コントローラ部10には、内部USBインターフェース17bが実装されている。内部USBインターフェース17bには、USBケーブル60の一方端が接続されると共に、前面側USBインターフェース21には、USBケーブル60の他方端が接続されている。

30

【0014】

本実施形態では、USBケーブル60は、画像形成装置1の筐体内で引き回されているが、USBケーブル60は、画像形成装置1の筐体外を通過していても構わない。

【0015】

図2は、画像形成装置1のコントローラ部のブロック図である。

図2に示すように、画像形成装置1は、コントローラ部10、操作部20、プリンタ部30及びスキャナ部40を備えている。

40

【0016】

コントローラ部10は、コントローラ部10に接続される操作部20、プリンタ部30及びスキャナ部40を制御する。

プリンタ部30は、デジタル画像を用紙に出力する。

スキャナ部40は、原稿から光学的に画像を読み取りデジタル画像に変換する。

【0017】

操作部20は、ユーザによって操作される各種ボタンおよび表示部を有する。本実施形態では、操作部20は、USBデバイスを接続するための前面側USBインターフェース21(以下、前面側USB I/F 21とする)を有する。

【0018】

50

次に、コントローラ部 10 の詳細を説明する。

【0019】

コントローラ部 10 は、CPU 11、RAM 12、ROM 13、及び、HDD 14 を有する。また、コントローラ部 10 は、操作部インターフェース（操作部 I/F）15、及び、ネットワークインターフェース（以下、NIC とする）16 を有する。また、コントローラ部 10 は、内部 USB インターフェース（以下、内部 USB I/F 17b とする）17b、及び、背面側 USB インターフェース（以下、背面側 USB I/F 17a とする）17a を有する。また、コントローラ部 10 は、プリンタ部インターフェース（以下、プリンタ部 I/F とする）18、及び、スキャナ部インターフェース（以下、スキャナ部 I/F とする）19 を有する。上記したコントローラ部 10 の各部は、1 つ又は複数の基板上に実装されている。

10

【0020】

CPU 11 は、プログラムに基づいて様々なデータ処理を行う。また、CPU 11 は、システムバス 10a に接続される各デバイスを統括的に制御する。RAM 12 は、CPU 11 が動作するための DRAM 等の主記憶装置である。ROM 13 は、システムのブートプログラム等を格納する。HDD（ハードディスクドライブ）14 は、二次記憶装置であって、オペレーティングシステムや NIC 16 を介して受信したプリントジョブ等を保存する。

【0021】

本実施形態の CPU 11 は、USB コントローラの機能を有している。CPU 11 は、背面側 USB I/F 17a 及び前面側 USB I/F 21 とのデータの送受信、及び、背面側 USB I/F 17a 及び前面側 USB I/F 21 へのバスパワーの供給を制御する。本実施形態では、CPU 11 が USB コントローラの機能を有する例について説明したが、CPU 11 とは別のチップが、USB I/F とのデータの送受信、及び、USB I/F へのバスパワーの供給を制御しても良い。

20

【0022】

NIC 16 は、LAN（ローカル・エリア・ネットワーク）などを介して外部装置と通信するためのインターフェースである。プリンタ部 I/F 18 は、プリンタ部 30 と通信するためのインターフェースであり、スキャナ部 I/F 19 は、スキャナ部 40 と通信するためのインターフェースである。操作部 I/F 15 は、操作部 20 と通信するためのインターフェースである。

30

【0023】

内部 USB I/F 17b は、前面側 USB I/F 21 と通信するためのインターフェースであって、USB ケーブル 60 の一方端が接続される。背面側 USB I/F 17a は、接続される USB デバイスと通信するためのインターフェースである。背面側 USB I/F 17a には、バックアップデータを保存するためのハードディスクや USB メモリ等が接続される。

【0024】

< 電源装置 50 >

図 3 は、画像形成装置の電源装置を示すブロック図である。

40

【0025】

電源装置 50 は、画像形成装置 1 の各部に電力を供給するための装置である。電源装置 50 は、AC - DC コンバータ 51 と、AC - DC コンバータ 52 と、DC - DC コンバータ（電源部）53 と、電圧補償回路 54 と、を有する。

【0026】

AC - DC コンバータ 51 は、交流電圧から直流電圧（例えば、5.0V）を生成し、CPU 11、ROM 13、RAM 12、HDD 14、操作部 I/F 15 及び NIC 16 に電力を供給する。

【0027】

また、AC - DC コンバータ 52 は、交流電圧から直流電圧（例えば、12.0V や 2

50

4.0V)を生成し、プリンタ部I/F18、スキャナ部I/F19、プリンタ部30及びスキャナ部40に電力を供給する。

【0028】

DC-DCコンバータ53は、スイッチング方式のDC-DCコンバータである。DC-DCコンバータ53は、AC-DCコンバータ52によって生成された直流電圧を降圧して直流電圧(例えば、5.0V)を生成する。DC-DCコンバータ53によって生成された直流電圧は、背面側USB I/F17a、内部USB I/F17b、及び、前面側USB I/F21に供給される。DC-DCコンバータ53は、所定の電圧(例えば、0.8V)がフィードバックされるように構成されている。フィードバックされる電圧が所定の電圧(例えば、0.8V)より高い場合、DC-DCコンバータ53は、出力電圧を

10

【0029】

電圧補償回路54は、背面側USB I/F17aに接続されるUSBデバイス、及び、前面側USB I/F21に規定の範囲の電圧が供給されるように、出力電圧を調整する。

【0030】

<電圧補償回路54>

図4は、電圧補償回路54を示す回路図である。

【0031】

図4に示すように、電圧補償回路54は、電流検出回路70、電圧制御回路80、及び、切替回路90を有している。電圧補償回路54によって調整された電圧は、USBケーブル60を介して、前面側USB I/F21に供給される。USBケーブル60は、2本のデータ線(不図示)と、2本の電源線(V-BUS、GND)と、を有している。この2本の電源線のそれぞれに抵抗が存在するので、前面側USB I/F21に供給される電圧は、2本の電源線の抵抗での電圧ドロップを考慮しなければならない。USBケーブル60は、コントローラ部10の各部が実装される基板に接続される。

20

【0032】

電流検出回路70は、前面側USB I/F21に所定以上の電流が流れたことを検知するための回路である。電流検出回路70は、ハイサイドスイッチ71と、抵抗R1-R5と、コンパレータ72と、を有している。ハイサイドスイッチ71は、CPU11からの指示に応じて、V-BUSのオン/オフ制御を行う。また、ハイサイドスイッチ71は、V-BUSのオン/オフ制御の他に、所定値以上の電流が流れた場合に、V-BUSを強制的にオフにする過電流保護の機能も有する。

30

【0033】

コンパレータ72は、プラス端子(入力端子)とマイナス端子(入力端子)の入力電圧を比較し、プラス端子の入力電圧がマイナス端子より高ければHighを出力し、低ければLowを出力する。前面側USB I/F21にUSBデバイスが接続されて抵抗R1に電流が流れた場合、抵抗R1の電圧降下によって、コンパレータ72のプラス端子がマイナス端子より電圧が高くなる。これにより、コンパレータ72がHighを出力する。抵抗R1は、DC-DCコンバータ53と前面側USB I/F21との間に配置される。コンパレータ72のプラス端子は、抵抗R1の一方側に接続されると共に、マイナス端子は、抵抗R1の他方側に接続される。

40

【0034】

抵抗R2およびR3は、抵抗R1に所定の電流が流れない場合に、コンパレータ72のプラス端子の電圧がマイナス端子の電圧より低くなるように設けられる分圧抵抗である。また、抵抗R4及びR5は、DC-DCコンバータ53から出力される電圧に発生するリップルによって、コンパレータ72が誤作動しないようにするためのノイズ除去用の抵抗である。

【0035】

電圧制御回路80は、DC-DCコンバータ53の出力電圧を制御するための回路であ

50

る。電圧制御回路 80 の出力は、DC - DC コンバータ 53 のフィードバック端子 53 a に入力される。電圧制御回路 80 は、n チャネル FET 81 (Field Effect Transistor) と、抵抗 R6 - R8 と、を有している。

【0036】

抵抗 R6 及び R7 は、DC - DC コンバータ 53 のフィードバック端子 53 a に入力される電圧を、基準電圧 (0.8V) まで低下させるための分圧抵抗である。DC - DC コンバータ 53 は、基準電圧よりフィードバック端子 53 a に入力される電圧の方が高い場合に、出力電圧を下げるように制御し、低い場合に、出力電圧を上げるように制御する。

【0037】

n チャネル FET 81 は、コンパレータ 72 の出力が High になった場合に、オンする。n チャネル FET 81 がオンすると、分圧抵抗 (抵抗 R7 + 抵抗 R8 の合成抵抗) の抵抗値が小さくなるため、フィードバック端子 53 a に入力される電圧が下がる。その結果、DC - DC コンバータ 53 は、出力電圧を上げるように制御する。

10

【0038】

USB ケーブル 60 に所定の電流 I が流れた場合、DC - DC コンバータ 53 の出力電圧は、以下の式に示されるように、 $V (= I \times (R0 + R1 + Rsw))$  だけドロップする。なお、R0 は、USB ケーブル 60 の抵抗値であり、Rsw は、ハイサイドスイッチ 71 の内部抵抗の抵抗値である。したがって、抵抗 R8 の抵抗値は、DC - DC コンバータ 53 の出力電圧が V だけ昇圧されるように調整される。なお、ここでは、基板の配線パターンの抵抗や USB デバイスが接続されるコネクタの接触抵抗などによる電圧降下を考慮しなかったが、上記した抵抗を考慮する必要があることは言うまでもない。

20

【0039】

切替回路 90 は、p チャネル FET (半導体スイッチ) 91 と、ショットバリアキーダイオード (降圧素子) (以下、ダイオードとする) 92 と、ハイサイドスイッチ 93 と、を有している。切替回路 90 には、コンパレータ 72 の出力が入力されるように構成されている。そして、コンパレータ 72 の出力が High になった場合に、背面側 USB I/F 17 a に電力を供給するための電力供給経路が、p チャネル FET 91 側の電力供給経路から、ダイオード 92 側の電力供給経路に切り替わる。

【0040】

p チャネル FET 91 は、コンパレータ 72 の出力に応じて、オン又はオフになる。p チャネル FET 91 は、コンパレータ 72 の出力が High の場合にオフになり、コンパレータ 72 の出力が Low の場合にオンになる。ショットバリアキーダイオード 92 は、電流を一方向にしか流さないダイオード素子である。一般的なダイオードと比べて、順方向の電圧降下が低い。ハイサイドスイッチ 93 は、CPU 11 からの指示に応じて、V - BUS のオン/オフ制御を行う。また、ハイサイドスイッチ 93 は、V - BUS のオン/オフ制御の他に、設定した電流値以上に電流が流れた場合に、V - BUS を強制的にオフにする過電流保護の機能も有する。

30

【0041】

コンパレータ 72 の出力が Low の場合には、p チャネル FET 91 がオンとなり、背面側 USB I/F 17 a には、p チャネル FET 91 を介して、電力が供給される。コンパレータ 72 の出力が High の場合には、p チャネル FET 91 がオフとなり、背面側 USB I/F 17 a へはダイオード 92 を介して電力が供給される。このとき、ダイオード 92 には順方向の電圧降下が発生し、背面側 USB インターフェース 17 a の電圧は、DC - DC コンバータ 53 の出力電圧より順方向の電圧降下分だけ下がる。

40

【0042】

ショットバリアキーダイオード 92 での順方向の電圧降下は、電流によって変動する。特に、電流が流れない場合には、電圧降下が実質的に無くなるため、擬似負荷抵抗などを付けて電流を意図的に流すようにしても良い。

【0043】

次に、図 4 で示した電圧補償回路 54 の動作について説明する。前面側 USB I/F 2

50

1に外付けHDD14等の消費電流の大きいUSBデバイスが接続されると、USBケーブル60の抵抗R0で電圧降下が発生する。このとき、抵抗R1での電圧降下によって、コンパレータ72がHighを出力する。電圧制御回路80は、コンパレータ72の出力がHighになると、DC-DCコンバータ53の出力電圧を上げるように制御する。

【0044】

これにより、USBケーブル60で電圧ドロップが生じる場合でも、電圧ドロップ分に相当する分だけDC-DCコンバータ53の出力電圧が上がるので、前面側USB I/F 21に規定(5V±5%)の電圧を供給することができる。

【0045】

また、切替回路90は、コンパレータ72の出力がHighになると、背面側USB I/F 17aにダイオード92を介して電力を供給する。そして、ダイオード92での順方向の電圧降下によって、昇圧されたDC-DCコンバータ53の出力が下がる。

【0046】

これにより、DC-DCコンバータ53の出力電圧が上がったとしても、ダイオード92での電圧降下によって、背面側USB I/F 71aに規定(5V±5%)の電圧を供給することができる。

【0047】

その結果、前面側USB I/F 21及び背面側USB I/F 17aのそれぞれに規定の電圧を供給することができる。

【0048】

(第2実施形態)

図5は、第2実施形態の電圧補償回路を示す回路図である。

【0049】

次に、図5を参照して、本発明の第2実施形態の電圧補償回路154について説明する。

【0050】

第2実施形態では、ショットバリアキーダイオードの代わりにLDO(Low Drop-Out)レギュレータ(降圧素子)を用いている。その他の部分は、第1実施形態と同様であるので、その説明を割愛する。

【0051】

第2実施形態の切替回路190は、コンパレータ72の出力がHighになった場合に、背面側USB I/F 17aに出力される出力電圧を切り替える。切替回路90は、pチャンネルFET91と、LDOレギュレータ192と、ハイサイドスイッチ93と、を有している。LDOレギュレータ192とは、降圧のみ可能な定電圧直流電源素子で、入力電圧と出力電圧の差が非常に小さいレギュレータのことである。

【0052】

(他の実施形態)

上記した実施形態では、電流を検出するための電流検出回路70を設ける例について説明したが、電圧を検出するために電圧監視ICを設けても良い。

【0053】

第1実施形態では、ハイサイドスイッチ71とは別に抵抗R1を設けたが、抵抗R1を設けずに、ハイサイドスイッチ71の内部抵抗を用いても良い。第1実施形態では、抵抗R1を設けることによって精度良く電流検出を行うことができるが、抵抗R1の分だけ無駄な電圧降下やコストアップを招いてしまう。そのため、抵抗R1を設けずに、ハイサイドスイッチ71の内部抵抗を用いて電流検出を行っても良い。ハイサイドスイッチ71は、V-BUSのオン/オフ制御を行うために内部にFETがあり、100m前後の内部抵抗を持つのが一般的である。そのため、例えば、500mA~1Aの電流が流れた場合に、コンパレータ72をオンするような回路を構成することによって、抵抗R1を設けずに電流検出を行うことができる。

【0054】

10

20

30

40

50

上記した実施形態では、所定の抵抗値を有する抵抗 R 8 を用いる例について説明したが、USB ケーブル 6 0 の長さや線材の太さによって電圧降下量が変化するため、抵抗 R 8 を可変抵抗にしても良い。

【0055】

また、上記した実施形態では、コントローラ部 1 0 に実装されるインターフェースとして USB 規格のインターフェースを例示したが、コントローラ部 1 0 に実装されるインターフェースは USB に限定されない。例えば、IEEE 1394 規格のインターフェースであっても良い。

【0056】

また、上記した実施形態では、コントローラ部 1 0 にケーブルを介して接続されるインターフェースとして USB 規格のインターフェースを例示したが、ケーブルを介して接続されるインターフェースは USB に限定されない。例えば、IEEE 1394 規格のインターフェースであっても良い。

10

【0057】

なお、上記した実施形態では、本発明を画像形成装置 1 に適用する例について説明したが、パソコンなどの情報処理装置に本発明を適用しても良い。

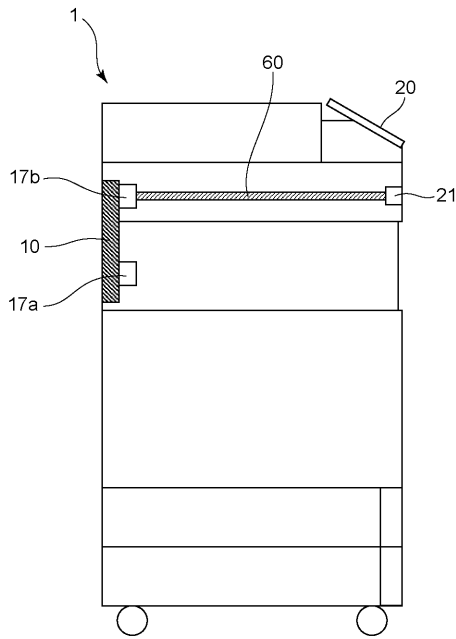
【符号の説明】

【0058】

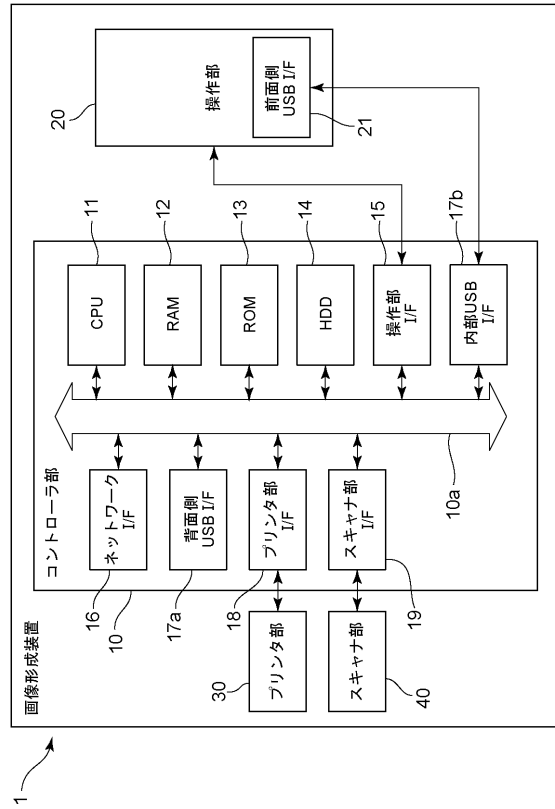
- 1 画像形成装置
- 17 a 背面側 USB インターフェース
- 21 前面側 USB インターフェース
- 53 DC - DC コンバータ
- 54 電圧補償回路
- 70 電流検出回路
- 80 電圧制御回路
- 90 切替回路

20

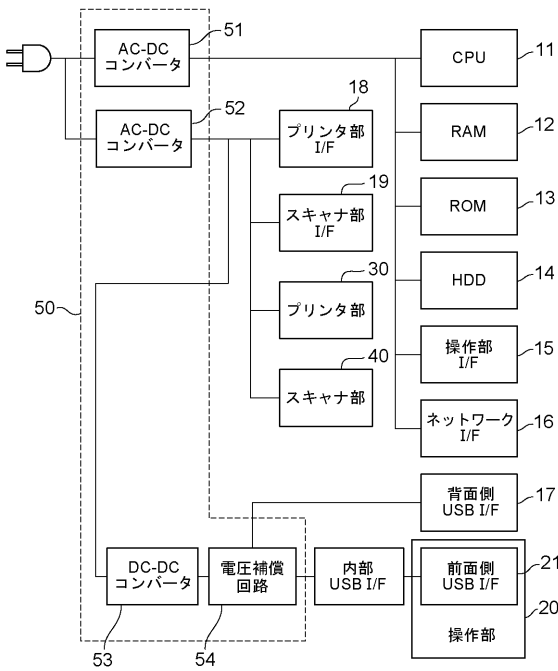
【 図 1 】



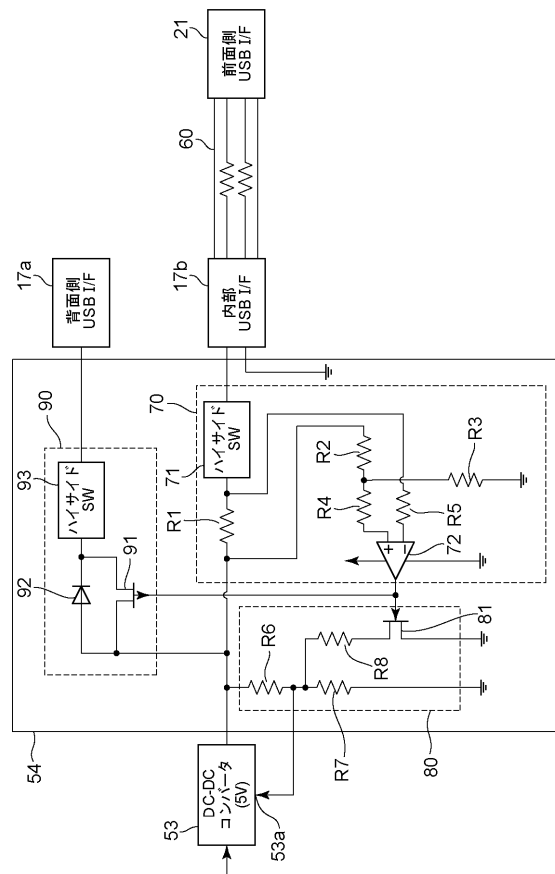
【 図 2 】



【 図 3 】



【 図 4 】



【図5】

