

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014 年 6 月 19 日 (19.06.2014)



(10) 国际公布号
WO 2014/089783 A1

- (51) 国际专利分类号:
H01L 21/336 (2006.01) H01L 21/28 (2006.01)
- (21) 国际申请号: PCT/CN2012/086456
- (22) 国际申请日: 2012 年 12 月 12 日 (12.12.2012)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 复旦大学 (FUDAN UNIVERSITY) [CN/CN];
中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。
- (72) 发明人: 吴东平 (WU, Dongping); 中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。 许鹏 (XU, Peng); 中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。 张卫 (ZHANG, Wei); 中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。 张世理 (ZHANG, Shili); 中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。
- (74) 代理人: 上海晨皓知识产权代理事务所 (普通合伙) (SHANGHAI CHENHAO INTELLECTUAL PROPERTY LAW FIRM GENERAL PARTNERSHIP); 中国上海市黄浦区制造局路 787 号二幢 202B 室, Shanghai 200011 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

根据细则 4.17 的声明:

— 发明人资格(细则 4.17(iv))

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: METHOD FOR MANUFACTURING METAL SILICIDE THIN FILM AND ULTRA SHALLOW JUNCTION, AND SEMICONDUCTOR DEVICE

(54) 发明名称: 金属硅化物薄膜和超浅结的制作方法以及半导体器件

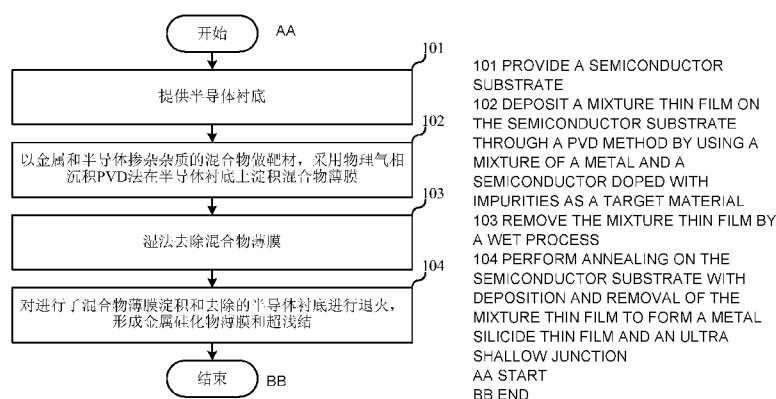


图 1 / Fig. 1

(57) Abstract: Provided are a method for manufacturing a metal silicide thin film and an ultra shallow junction, and a semiconductor device. A mixture thin film is deposited on a semiconductor substrate through a physical vapor deposition (PVD) method by using a mixture of a metal and a semiconductor doped with impurities as a target material, the mixture thin film is removed by a wet process, and annealing is performed to form a metal silicide thin film and an ultra shallow junction. Because the mixture thin film is deposited by using the mixture of a metal and a semiconductor doped with impurities as the target material, and the mixture thin film is removed by the wet process before heating and annealing, so that a self-limiting ultra-thin uniform metal silicide thin film and an ultra shallow junction can be synchronously formed in a process of manufacturing a semiconductor field effect transistor. The present invention can be applied in field effect transistors with technology nodes of 14 nanometers, 11 nanometers, and below.

(57) 摘要:

[见续页]

WO 2014/089783 A1



提供了一种金属硅化物薄膜和超浅结的制作方法。通过采用金属和半导体掺杂杂质的混合物做靶材，物理气相沉积 PVD 法在半导体衬底上淀积混合物薄膜，湿法去除该混合物薄膜，并进行退火形成金属硅化物薄膜和超浅结。由于采用金属和半导体掺杂杂质的混合物做靶材淀积混合物薄膜，并在进行加热退火之前，湿法去除混合物薄膜，使得在半导体场效应晶体管制作过程中能同步形成自限制极限超薄均匀金属硅化物薄膜及超浅结，可以应用在 14 纳米、11 纳米及以下技术节点场效应晶体管中。

金属硅化物薄膜和超浅结的制作方法及其半导体器件

技术领域

5 本发明涉及半导体技术领域，特别涉及金属硅化物薄膜和超浅结的制作方法及其半导体器件。

背景技术

随着半导体工业的进步，半导体器件的特征尺寸随着工艺技术的革新而越来越小。器件的横向尺寸不断缩小的同时，器件的纵向尺寸也在相应地缩小。特别是进入到 65 纳米及以下节点，要求源/漏区以及源/漏极延伸区相应地变浅，结深低于 100 纳米的掺杂结通常被称为超浅结（Ultra Shallow Junction，简称“USJ”），超浅结可以更好地改善器件的短沟道效应。随着超浅结越来越浅，超浅结技术面临的主要挑战之一是如何解决降低串联寄生电阻和降低超浅结的结深之间的矛盾。

15 现有技术中，通常采用离子注入技术来形成超浅结，比如形成金属氧化物半导体 MOS 晶体管的高掺杂源区与漏区。也就是说，以栅极结构为掩膜，用 N 型或者 P 型掺杂杂质注入到半导体衬底中、然后进行退火激活、形成浅的 PN 结，然后淀积金属薄膜，进行加热退火，形成金属硅化物，并进行湿法刻蚀除去剩余的金属，以形成金属硅化物。当晶体管尺寸缩小时，其栅极的长度也会随之变短。随着栅极长度的不断缩短，要求源/漏极以及源/漏极延伸区相应地变浅。20 目前通常利用超低能离子注入和毫秒级激光退火激活技术来形成超浅结。未来技术节点的半导体场效应晶体管的超浅结结深将小于 10 纳米。由于超低能离子注入技术本身的巨大挑战和退火激活时一般都会导致一定的杂质扩散，用常规的超低能离子注入和退火激活技术来形成适用于未来技术节点的场效应晶体管

面临着巨大的挑战。

发明内容

5 本发明的目的在于提供一种金属硅化物薄膜和超浅结的制作方法及其半
导体器件，使得在半导体场效应晶体管制作过程中能同步形成自限制极限超
薄均匀金属硅化物薄膜及超浅结，可以应用在 14 纳米、11 纳米及以下技术
节点场效应晶体管中。

为解决上述技术问题，本发明的实施方式提供了一种金属硅化物薄膜和
超浅结的制作方法，包含以下步骤：

- 10 A. 提供半导体衬底；
- B. 以金属和半导体掺杂杂质的混合物做靶材，采用物理气相沉积 PVD
法在所述半导体衬底上淀积混合物薄膜；
- C. 湿法去除所述混合物薄膜；
- D. 对所述进行了混合物薄膜淀积和去除的半导体衬底进行退火，形成
15 金属硅化物薄膜和超浅结；所述超浅结为 PN 结或者金属半导体结。

本发明的实施方式还提供了一种半导体器件，包含：金属硅化物薄膜和
超浅结；所述金属硅化物薄膜和超浅结以金属和半导体掺杂杂质的混合物做
靶材，采用物理气相沉积 PVD 法在半导体衬底上淀积混合物薄膜，湿法去除
所述混合物薄膜，并进行退火形成。

- 20 本发明实施方式相对于现有技术而言，通过采用金属和半导体掺杂杂质的
混合物做靶材，物理气相沉积 PVD 法在半导体衬底上淀积混合物薄膜，湿
法去除该混合物薄膜，并进行退火形成金属硅化物薄膜和超浅结。由于采用
金属和半导体掺杂杂质的混合物做靶材淀积混合物薄膜，并在进行加热退火
之前，湿法去除混合物薄膜，使得在半导体场效应晶体管制作过程中能同步

形成自限制极限超薄均匀金属硅化物薄膜及超浅结，可以应用在 14 纳米、11 纳米及以下技术节点场效应晶体管中。

另外，在所述步骤 D 之前，至少执行两次所述步骤 B 和所述步骤 C；也就是说，在进行退火之前，多次进行混合物薄膜的淀积和湿法去除，可以通过反复执行的次数限制金属硅化物薄膜及超浅结的厚度，也可以使最终形成的金属硅化物薄膜及超浅结更均匀。

另外，在至少执行两次所述步骤 B 和所述步骤 C 的步骤中，每次执行所述步骤 B 时，采用不同的金属和半导体掺杂杂质的混合物做靶材。也就是说，可以根据实际需要选择金属来制备金属硅化物，可以扩大形成金属硅化物时所使用的金属的选择范围，使金属硅化物的电阻尽量小，应用更加灵活。

另外，在所述步骤 B 中，将靶材离化成离子状态，使其产生金属离子和半导体掺杂杂质离子，并在所述半导体衬底上加衬底偏压。所述将靶材离化成离子状态是通过在所述靶材上加第一偏压实现的。

通过将靶材离子化，并通过在半导体衬底上加衬底偏压进行混合物薄膜的淀积，一方面可以使金属离子和半导体掺杂杂质离子以一定的加速度淀积在半导体衬底表面，可以控制离子的扩散深度；另一方面能提高在三维结构上薄膜淀积的均匀性和稳定性。

另外，在所述步骤 D 中，可以采用微波加热进行退火。在采用微波加热进行退火的步骤中，所述进行微波加热退火所采用的微波加热设备的腔体在加热时含有多模态和多频率的电磁波。

通过采用微波加热退火技术，可以在相对较低的温度下形成金属硅化物和超浅结，使金属硅化物能稳定存在。

附图说明

图 1 是根据本发明第一实施方式的金属硅化物薄膜和超浅结的制作方法的流程图；

图 2A 至图 2E 是本发明第一实施方式的金属硅化物薄膜和超浅结的制作方法
5 的各步骤对应的结构剖面示意图；

图 3 是本发明第一实施方式的超浅结半导体场效应晶体管的制备方法中将金属和半导体掺杂杂质的混合物淀积在半导体衬底上的结构示意图。

具体实施方式

10 为使本发明的目的、技术方案和优点更加清楚，下面将结合附图对本发明的各实施方式进行详细的阐述。然而，本领域的普通技术人员可以理解，在本发明各实施方式中，为了使读者更好地理解本申请而提出了许多技术细节。但是，即使没有这些技术细节和基于以下各实施方式的种种变化和修改，也可以实现本申请各权利要求所要求保护的技术方案。

15 本发明的第一实施方式涉及一种金属硅化物薄膜和超浅结的制作方法，具体流程如图 1 所示，包含以下步骤：

步骤 101，提供半导体衬底 201，如图 2A 所示；该半导体衬底可以为硅（Si）、锗（Ge）、锗化硅（SiGe）、III-V 半导体。在半导体衬底上形成有栅极结构 202，包含栅极介质层、栅电极及其侧壁的保护层。形成栅极结构
20 的方法与现有技术一致，在此不再赘述。

步骤 102，以金属和半导体掺杂杂质的混合物做靶材，采用物理气相沉积 PVD 法在半导体衬底上淀积混合物薄膜，如图 2B 所示，203 为混合物薄膜。

物理气相沉积（PVD）是集成电路制造中使用的公知技术。在进行 PVD

时，所需的涂层材料作为喷射靶材，被沉积到衬底上。如图 3 所示，是 PVD 腔体的示意图。将靶材 301 和形成了栅极结构 202 的半导体衬底 201 放置在真空腔体 300 中，该腔体被抽真空并保持在非常低的压力（例如，小于 10 毫托）。

5 在真空腔体 300 中充满惰性气体 303，如氩气，并通过泵送系统（图中未示出）保持腔体内所需的气体压力。使用常规方法，在低压气体中产生辉光放电等离子体，至少部分气体离子化。如果靶材被施加适当的偏压，等离子体中的正离子可以朝向目标加速，导致靶材 305 从靶电极喷出。部分被喷射的靶材沉积到半导体衬底 201 上，以形成混合物膜 203。

10 在本实施方式中，靶材是富含金属的混合物，以多晶固体材料的形式存在。该混合物可以由金属粉末和半导体掺杂杂质的粉末混合，并通过热处理或其他处理得到。靶材中的半导体掺杂杂质均匀地分布在金属中。其中，金属和半导体掺杂杂质的混合物中半导体掺杂杂质的含量在 0.1% 至 5% 之间。金属可以为镍（Ni）、铂（Pt）、钯（Pd），钛（Ti），钴（Co），钼（Mo）
15 中的任一种或者它们任意组合形成的合金。对于大多数应用，优选镍。镍通常 Pt, W 或其他上述金属组合以有利于稳定性和肖特基势垒高度的调整。半导体掺杂杂质可以为 P 型掺杂硼（B）、氟化亚硼（BF₂）、铟（Indium）中的任一种或者任意组合的混合物；或者 N 型掺杂磷（P）、砷（As）中的任一种或者任意组合的混合物。

20 尽管靶材是金属和半导体掺杂杂质的混合物，但 PVD 法的工艺流程与现有技术一致，在此不再赘述。在淀积混合物薄膜之后，金属离子和半导体掺杂杂质离子会渗透到半导体衬底中，在半导体衬底中形成超浅的离子扩散区，如图 2C 中的 204 所示。具体地说，混合物薄膜 203 中的金属会和半导体衬底反应形成金属硅化物，同时混合物薄膜 203 中的半导体掺杂杂质向金属硅化物、金属硅化物与半导体衬底之间的界面、离子扩散区与半导体衬底
25

之间的界面以及半导体衬底中扩散，形成离子扩散区 204。

步骤 103，湿法去除混合物薄膜，如图 2D 所示。在本步骤中，可以采用常规的湿法刻蚀技术去除半导体衬底表面剩余的混合物薄膜，在此不再赘述。

步骤 104，对进行了混合物薄膜淀积和去除的半导体衬底进行退火，形成金属硅化物薄膜和超浅结，如图 2E 所示，205 和 207 为源极或漏极的金属硅化物接触区，206 和 208 为源极或漏极的杂质扩散区。通常情况下，206 和 208 的杂质扩散区和半导体衬底之间形成 PN 结，而金属硅化物 205/207 和杂质扩散区 206/208 之间形成欧姆接触。但是，当形成的 206 和 208 的杂质扩散区足够小时（比如说小于 1.5 纳米），金属硅化物和半导体衬底之间形成金属半导体接触。

在本步骤中，可以采用常规的快速热退火（RTP）进行退火，也可以采用微波加热进行退火，其工艺流程与常规的退火流程类似，在相对较低的温度下形成金属硅化物和超浅结，使金属硅化物能稳定存在。此外，在半导体衬底上淀积混合物薄膜时的衬底温度可以在 0 至 300℃ 之间。根据不同金属硅化物的形成温度和稳定存在的最高温度的不同，退火的温度可以在 300 至 800℃ 之间。在步骤 102 中，金属和半导体掺杂杂质向半导体衬底扩散，形成金属硅化物；而金属硅化物中含有的半导体掺杂杂质，在退火时，会继续向半导体衬底扩散，形成超浅结。由于金属硅化物的形成温度和稳定存在的温度较低，比如硅化镍（NiSi）、硅化钴（CoSi₂）、硅化钛（TiSi₂）的稳定存在温度分别是小于 600、700、1000℃，因此，在相对较低的温度下形成金属硅化物和超浅结时，可能导致半导体掺杂杂质在半导体衬底中不能充分激活，但是，如果能充分激活，则会形成 PN 结；而如果不能充分激活，则也可以形成金属半导体结；也就是说，在形成超浅结和超薄金属硅化物的过程中，形成的超浅结可以为 PN 结，或者金属半导体结。

采用上述步骤的形成的超浅结和金属硅化物薄膜可以应用于超浅结半

导体场效应晶体管中，金属硅化物的厚度约为 3 至 12 纳米，结深度约为 1 至 15 纳米之间，在超浅结的源极/漏极区中的峰值掺杂浓度约为每立方厘米 2×10^{19} 至 2×10^{20} 个离子，栅极结构的长度约为 7 至 25 纳米。

此外，值得一提的是，通过采用微波加热退火技术，可以在相对较低的
5 温度下形成金属硅化物和超浅结，使金属硅化物能稳定存在。此外，衬底上不同物质材料吸收微波能量能力有不同，而且，微波加热和衬底内的缺陷（defect）紧密有关，杂质或其它因素导致的半导体晶格的损伤都可以看作是缺陷，缺陷越多，微波加热效果越大，也就是缺陷能增强微波吸收的能力，针对这一特点，采用微波加热进行退火可以提高加热效率。

此外，值得注意的是，由于混合物薄膜中含有金属和半导体掺杂杂质，
10 所以，在进行微波加热退火时，微波加热设备的腔体在加热时需要含有多模态和多频率的电磁波，微波的中心频率介于 1.5GHz 至 15GHz 之间，使欲进行加热的材料得到充分加热。此外，值得说明的是，在进行微波加热时，微波加热设备采用的微波电磁波在 5.8GHz 附近呈高斯分布，可以以 30Hz-50 Hz
15 的间隔进行多频率加热，同时在腔体里面这些不同频率的微波同时具有多模态（multi-mode）的特征，这样可以保证微波能量在腔体内部分布的均匀性和一致性，进一步导致对衬底加热时的均匀性和一致性。

与现有技术相比，本实施方式通过采用金属和半导体掺杂杂质的混合物
做靶材，物理气相沉积 PVD 法在半导体衬底上淀积混合物薄膜，湿法去除该
20 混合物薄膜，并进行退火形成极限超薄均匀金属硅化物薄膜和超浅结。由于采用金属和半导体掺杂杂质的混合物做靶材淀积混合物薄膜，并在进行加热退火之前，湿法去除混合物薄膜，使得在半导体场效应晶体管制作过程中能同步形成自限制极限超薄均匀金属硅化物薄膜及超浅结，可以应用在 14 纳米、11 纳米及以下技术节点场效应晶体管中。

25 本发明的第二实施方式涉及一种金属硅化物薄膜和超浅结的制作方法。

第二实施方式在第一实施方式基础上做了进一步改进，主要改进之处在于：在本发明第二实施方式中，在进行退火之前，至少执行两次淀积和湿法去除混合物薄膜；也就是说，在进行退火之前，多次进行混合物薄膜的淀积和湿法去除，可以通过反复执行的次数限制金属硅化物薄膜及超浅结的厚度，也可以使最终形成的金属硅化物薄膜及超浅结更均匀。

此外，在重复进行混合物薄膜的淀积和湿法去除的过程中，可以再每次进行混合物薄膜的淀积时，采用不同的金属和半导体掺杂杂质的混合物做靶材。比如说，在进行混合物薄膜的淀积时，第一次采用为铂和硼的混合物，第二次采用镍和硼的混合物，或者采用镍和钽的混合物；也就是说，可以根据实际需要选择金属来制备金属硅化物，可以扩大形成金属硅化物时可使用的金属的选择范围，使金属硅化物的电阻尽量小，应用更加灵活。

本发明的第三实施方式涉及一种金属硅化物薄膜和超浅结的制作方法。第三实施方式在第一实施方式或者第二实施方式基础上做了进一步改进，主要改进之处在于：在本发明第三实施方式中，采用改进的高功率脉冲磁控溅射技术（HiPIMS）进行 PVD 淀积，通过将靶材离子化，并通过在半导体衬底上加衬底偏压进行混合物薄膜的淀积，一方面可以使金属离子和半导体掺杂杂质离子以一定的加速度淀积在半导体衬底表面，控制离子的扩散深度；另一方面能提高在三维结构上薄膜淀积的均匀性和稳定性。

具体地说，在以金属和半导体掺杂杂质的混合物做靶材，采用物理气相沉积 PVD 法在半导体衬底上淀积混合物薄膜的过程中，将靶材离化成离子状态，使其产生金属离子和半导体掺杂杂质离子，并在半导体衬底上加衬底偏压。其中，将靶材离化成离子状态是通过在靶材上加第一偏压实现的。

此外，第一偏压可以为直流偏压、交流偏压或脉冲偏压中的任一种。第一偏压的大小取决于使用的 PVD 系统，即 PVD 系统不同，该第一偏压的大小也相应地有所变化；一般来说，第一偏压的大小为 200V~1000V，其中对

于交流偏压和脉冲偏压来说，上述大小指的是其有效值。另外，衬底偏压为直流偏压、交流偏压或脉冲偏压中的任一种。衬底偏压的大小是可调的，通过调整衬底偏压的大小，可以调整扩散至半导体衬底表面的金属离子的数量，从而使得最终形成的金属半导体化合物薄膜的厚度可调。一般来说，衬底偏压的大小为 200V~1000V，其中对于交流偏压和脉冲偏压来说，上述大小指的是其有效值。

本发明第四实施方式涉及一种半导体器件，如图 2E 所示，包含：金属硅化物薄膜和超浅结，该金属硅化物薄膜和超浅结以金属和半导体掺杂杂质的混合物做靶材，采用物理气相沉积 PVD 法在半导体衬底上淀积混合物薄膜，湿法去除混合物薄膜，并进行退火形成；其中，超浅结为 PN 结或者金属半导体结。

由于采用金属和半导体掺杂杂质的混合物做靶材淀积混合物薄膜，并在进行加热退火之前，湿法去除混合物薄膜，使得在半导体场效应晶体管制作过程中能同步形成自限制极限超薄均匀金属硅化物薄膜及超浅结，可以应用在 14 纳米、11 纳米及以下技术节点场效应晶体管中。比如说，金属硅化物的厚度约为 3 至 12 纳米，结深度约为 1 至 15 纳米之间，在超浅结的源极/漏极区中的峰值掺杂浓度约为每立方厘米 2×10^{19} 至 2×10^{20} 个离子，栅极结构的长度约为 7 至 25 纳米。

需要说明的是，金属和半导体掺杂杂质的混合物中半导体掺杂杂质的含量在 0.1% 至 5% 之间。金属可以为镍 (Ni)、铂 (Pt)、钨 (W)、钛 (Ti)、钴 (Co)、钼 (Mo) 中的任一种或者它们任意组合形成的合金。对于大多数应用，优选镍。镍通常与 Pt, W 或其他上述金属组合以有利于稳定性和肖特基势垒高度的调整。半导体掺杂杂质可以为 P 型掺杂硼 (B)、氟化亚硼 (BF_2)、铟 (Indium) 中的任一种或者任意组合的混合物；或者 N 型掺杂磷 (P)、砷 (As) 中的任一种或者任意组合的混合物。

不难发现，本实施方式为与第一实施方式相对应的系统实施例，本实施方式可与第一实施方式互相配合实施。第一实施方式中提到的相关技术细节在本实施方式中依然有效，为了减少重复，这里不再赘述。相应地，本实施方式中提到的相关技术细节也可应用在第一实施方式中。

- 5 本领域的普通技术人员可以理解，上述各实施方式是实现本发明的具体实施例，而在实际应用中，可以在形式上和细节上对其作各种改变，而不偏离本发明的精神和范围。

权 利 要 求 书

1. 一种金属硅化物薄膜和超浅结的制作方法，其特征在于，包含以下步骤：

5 A. 提供半导体衬底；

 B. 以金属和半导体掺杂杂质的混合物做靶材，采用物理气相沉积 PVD 法在所述半导体衬底上淀积混合物薄膜；

 C. 湿法去除所述混合物薄膜；

10 D. 对所述进行了混合物薄膜淀积和去除的半导体衬底进行退火，形成金属硅化物薄膜和超浅结；所述超浅结为 PN 结或者金属半导体结。

2. 根据权利要求 1 所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，在所述步骤 D 之前，至少执行两次所述步骤 B 和所述步骤 C。

3. 根据权利要求 2 所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，在至少执行两次所述步骤 B 和所述步骤 C 的步骤中，每次执行所述步骤 B 时，采用不同的金属和半导体掺杂杂质的混合物做靶材。

4. 根据权利要求 1 所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，在所述步骤 B 中，将靶材离化成离子状态，使其产生金属离子和半导体掺杂杂质离子，并在所述半导体衬底上加衬底偏压。

5. 根据权利要求 4 所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，所述将靶材离化成离子状态是通过在所述靶材上加第一偏压实现的。

6. 根据权利要求 5 所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，所述第一偏压为直流偏压、交流偏压或脉冲偏压中的任一种。

7. 根据权利要求 4 所述的金属硅化物薄膜和超浅结的制作方法，其特

征在于，所述衬底偏压为直流偏压、交流偏压或脉冲偏压中的任一种。

8. 根据权利要求 1 所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，在所述步骤 D 中，采用快速热退火 RTP 进行退火；

或者采用微波加热进行退火。

5 9. 根据权利要求 8 所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，在采用微波加热进行退火的步骤中，所述进行微波加热退火所采用的微波加热设备的腔体在加热时采用多模态和多频率的电磁波。

10. 根据权利要求 9 所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，在采用微波加热进行退火的步骤中，所述微波的频率在 1.5GHZ 至
10 15GHZ 之间；加热时长为 1 至 30 分钟。

11. 根据权利要求 1 至 10 任一项所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，所述金属为镍 Ni、铂 Pt、钯 Pd，钛 Ti，钴 Co，钼 Mo 中的任一种或者它们任意组合形成的合金。

12. 根据权利要求 1 至 10 任一项所述的金属硅化物薄膜和超浅结的制
15 作方法，其特征在于，所述半导体掺杂杂质为硼 B、氟化亚硼 BF₂、铟 Indium 中的任一种或者任意组合的混合物；

或者磷 P、砷 As 中的任一种或者任意组合的混合物。

13. 根据权利要求 1 至 10 任一项所述的金属硅化物薄膜和超浅结的制
20 作方法，其特征在于，所述金属和半导体掺杂杂质的混合物中半导体掺杂杂质的含量在 0.1% 至 5% 之间。

14. 根据权利要求 1 至 10 任一项所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，所述半导体衬底为硅 Si、锗 Ge、锗化硅 SiGe、III-V 半导体。

15. 根据权利要求 1 至 10 任一项所述的金属硅化物薄膜和超浅结的制

作方法，其特征在于，在所述步骤 B 中，在所述半导体衬底上淀积混合物薄膜时的衬底温度为 0 至 300℃。

16. 根据权利要求 1 至 10 任一项所述的金属硅化物薄膜和超浅结的制作方法，其特征在于，在所述步骤 D 中，所述退火的温度为 300 至 800℃。

5 17. 一种半导体器件，其特征在于，包含：金属硅化物薄膜和超浅结；所述金属硅化物薄膜和超浅结以金属和半导体掺杂杂质的混合物做靶材，采用物理气相沉积 PVD 法在半导体衬底上淀积混合物薄膜，湿法去除所述混合物薄膜，并进行退火形成；

其中，所述超浅结为 PN 结或者金属半导体结。

10 18. 根据权利要求 17 所述的半导体器件，其特征在于，所述金属为镍 Ni、铂 Pt、钯 Pd，钛 Ti，钴 Co，钼 Mo 中的任一种或者它们任意组合形成的合金。

19. 根据权利要求 17 所述的半导体器件，其特征在于，所述半导体掺杂杂质为硼 B、氟化亚硼 BF₂、铟 Indium 中的任一种或者任意组合的混合物；

15 或者磷 P、砷 As 中的任一种或者任意组合的混合物。

20. 根据权利要求 17 所述的半导体器件，其特征在于，所述金属和半导体掺杂杂质的混合物中半导体掺杂杂质的含量在 0.1%至 5%之间。

21. 根据权利要求 17 所述的半导体器件，其特征在于，所述半导体衬底为硅 Si、锗 Ge、锗化硅 SiGe、III-V 半导体。

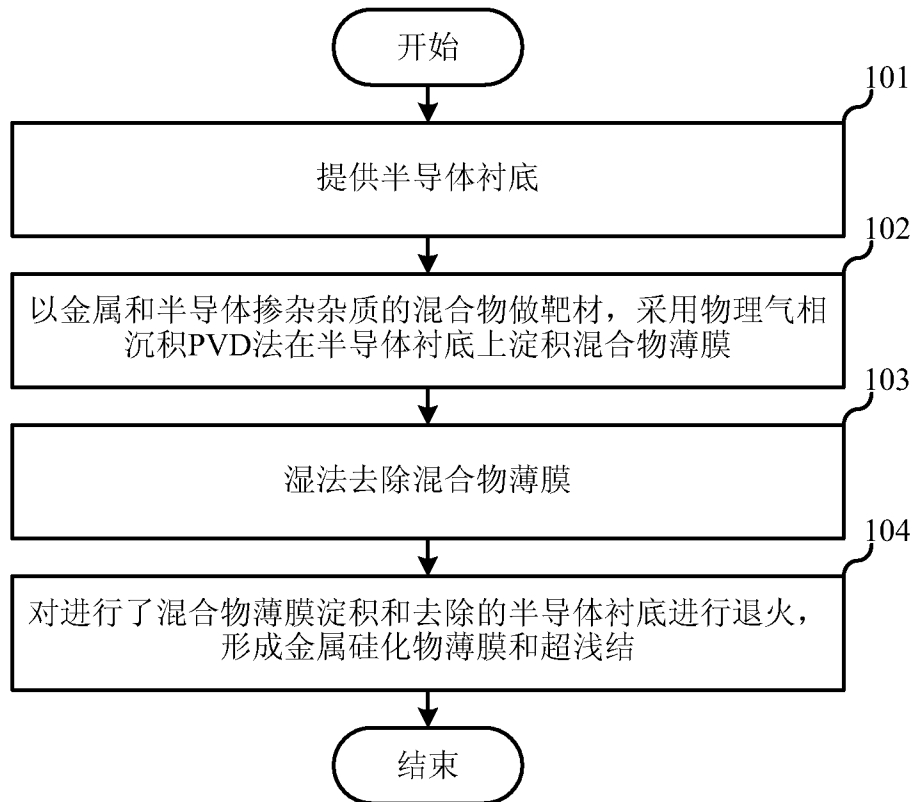


图 1

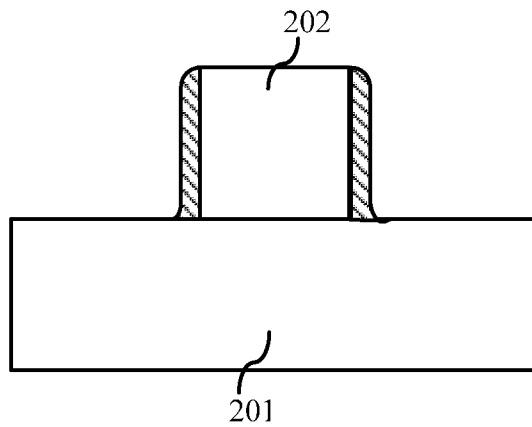


图 2A

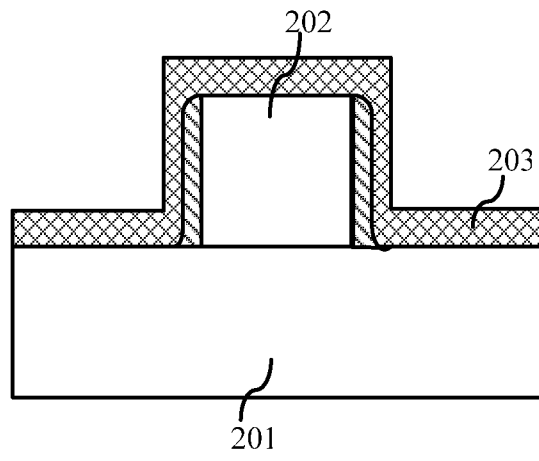


图 2B

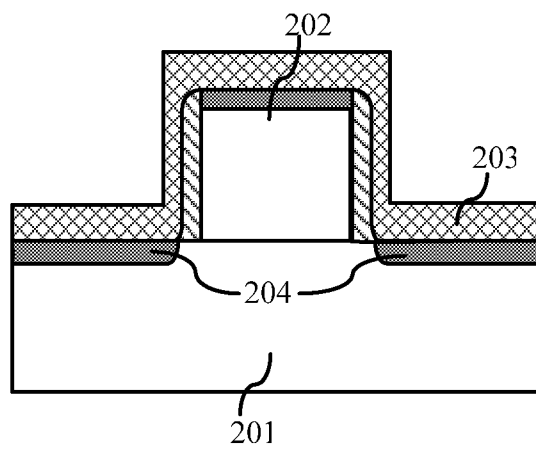


图 2C

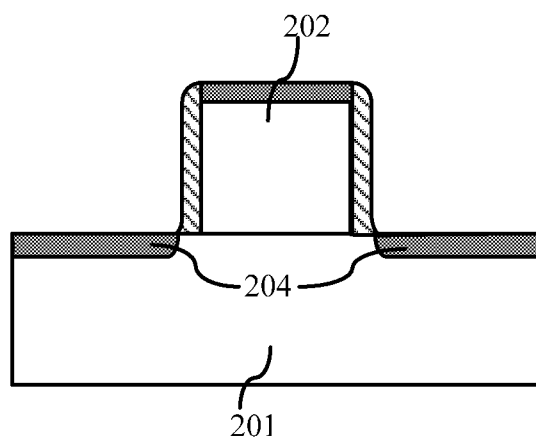


图 2D

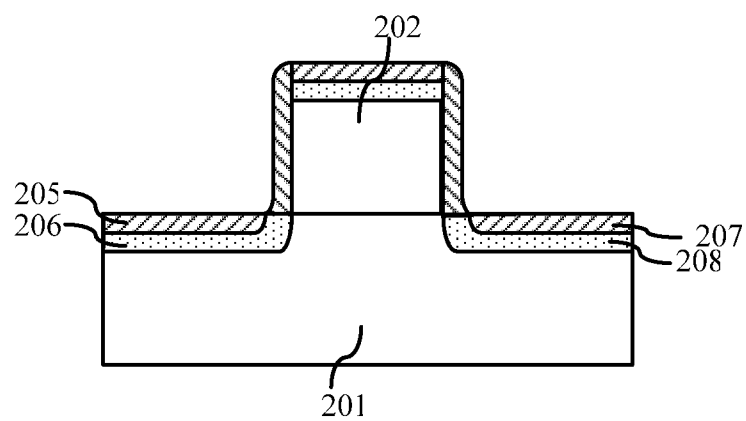


图 2E

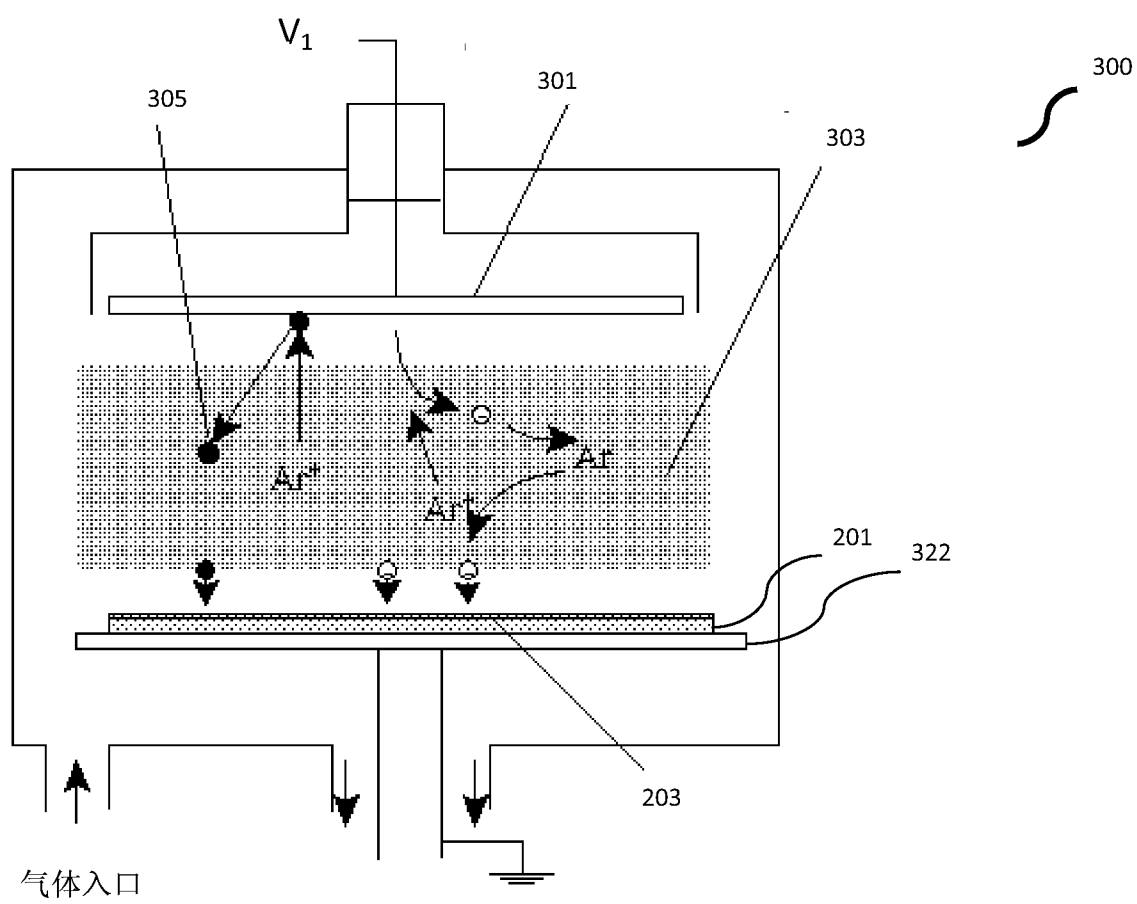


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/086456

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L 21/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPDOC: salicide, metal silicide, ultra shallow junction, impurity, mix+, target, PVD, anneal+

CPRS, CNKI: metal silicide, shallow junction, ultra shallow junction, impurity, mix, target, physical vapour deposition, PVD, anneal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E	CN 103021865 A (FUDAN UNIVERSITY), 03 April 2013 (03.04.2013), the whole document	1-21
X	CN 1799125 A (ROYAL DUTCH PHILIPS ELECTRONICS LTD.), 05 July 2006 (05.07.2006), description, page 3, paragraph 8 to page 5, antepenultimate paragraph, and figures 1-4	17-21
A	CN 1385880 A (SHANGHAI HUAHONG (GROUP) CO., LTD.), 18 December 2002 (18.12.2002), the whole document	1-16
A	US 5217924 A (RODDER et al.), 08 June 1993 (08.06.1993), the whole document	1-16
A	US 2011177665 A1 (YANG et al.), 21 July 2011 (21.07.2011), the whole document	1-16

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 11 September 2013 (11.09.2013)	Date of mailing of the international search report 19 September 2013 (19.09.2013)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer DAI, Lijuan Telephone No.: (86-10) 62411578

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2012/086456

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103021865 A	03.04.2013	None	
CN 1799125 A	05.07.2006	JP 2006526893 A	24.11.2006
		EP 1634325 A1	15.03.2006
		US 2006141728 A1	29.06.2006
		CN 1799125 B	06.04.2011
		WO 004107421 A1	09.12.2004
		TW 200507117 A	16.02.2005
		KR 20060017525 A	23.02.2006
CN 1385880 A	18.12.2002	CN 1190825 C	23.02.2005
US 5217924 A	08.06.1993	None	
US 2011177665 A1	21.07.2011	None	

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/086456

CONTINUATION: A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/336 (2006.01) i

H01L 21/28 (2006.01) i

A. 主题的分类

参见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC:H01L21/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI,EPODOC: salicide, metal silicide, ultra shallow junction, impurity, mix+, target, PVD, anneal+

CPRS,CNKI: 金属硅化物, 浅结, 超浅结, 杂质, 混合, 靶, 物理气相沉积, PVD, 退火

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
E	CN 103021865 A (复旦大学) 03.4 月 2013 (03.04.2013) 全文	1-21
X	CN 1799125 A (皇家飞利浦电子股份有限公司) 05.7 月 2006 (05.07.2006) 说明书第 3 页第 8 段至第 5 页倒数第 3 段, 图 1-4	17-21
A	CN 1385880 A (上海华虹(集团)有限公司) 18.12 月 2002 (18.12.2002) 全文	1-16
A	US 5217924 A (RODDER 等) 08.6 月 1993 (08.06.1993) 全文	1-16
A	US 2011177665 A1(YANG 等) 21.7 月 2011 (21.07.2011) 全文	1-16

☐ 其余文件在 C 栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇
引用文件的公布日而引用的或者因其他特殊理由而引
用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了
理解发明之理论或原理的在后文件“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的
发明不是新颖的或不具有创造性“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件
结合并且这种结合对于本领域技术人员为显而易见时,
要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期
11.9 月 2013 (11.09.2013)国际检索报告邮寄日期
19.9 月 2013 (19.09.2013)ISA/CN 的名称和邮寄地址:
中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088
传真号: (86-10)62019451受权官员
戴丽娟
电话号码: (86-10) **62411578**

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2012/086456

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN 103021865 A	03.04.2013	无	
CN 1799125 A	05.07.2006	JP 2006526893 A	24.11.2006
		EP 1634325 A1	15.03.2006
		US 2006141728 A1	29.06.2006
		CN 1799125 B	06.04.2011
		WO 004107421 A1	09.12.2004
		TW 200507117 A	16.02.2005
		KR 20060017525 A	23.02.2006
CN 1385880 A	18.12.2002	CN 1190825 C	23.02.2005
US 5217924 A	08.06.1993	无	
US 2011177665 A1	21.07.2011	无	

续: A. 主题的分类

H01L 21/336 (2006.01) i

H01L 21/28 (2006.01) i