

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 8 月 29 日(29.08.2013)



(10) 国際公開番号
WO 2013/125083 A1

- (51) 国際特許分類:
G01D 5/20 (2006.01)
- (21) 国際出願番号: PCT/JP2012/075035
- (22) 国際出願日: 2012 年 9 月 28 日(28.09.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-039081 2012 年 2 月 24 日(24.02.2012) JP
- (71) 出願人: アイシン・エイ・ダブリュ株式会社
(AISIN AW CO., LTD.) [JP/JP]; 〒4441192 愛知県安
城市藤井町高根 1 〇番地 Aichi (JP).
- (72) 発明者: 中村恭士(NAKAMURA Yasushi); 〒4441192
愛知県安城市藤井町高根 1 〇番地 アイシン・
エイ・ダブリュ株式会社内 Aichi (JP).
- (74) 代理人: 北村修一郎, 外(KITAMURA Shuichiro et
al.); 〒5300005 大阪府大阪市北区中之島三丁目 3
番 3 号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR,
LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,
PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ
ア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

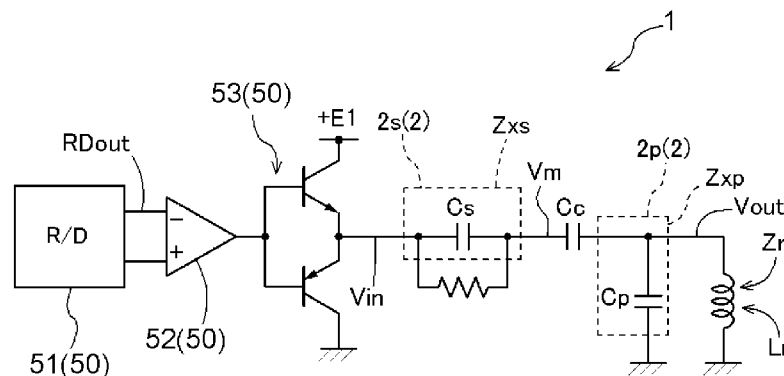
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: RESOLVER EXCITATION APPARATUS

(54) 発明の名称: レゾルバ励磁装置

【図1】



(57) Abstract: A circuit arrangement, which can flexibly meet a wide power supply voltage range and exhibits a low loss, is used to apply, to a resolver excitation winding, a sinusoidal excitation signal having an amplitude necessary for the excitation. A resolver excitation apparatus (1) for adjusting the amplitude of a sinusoidal excitation source signal (RDout) to generate an excitation signal (Vout) having a prescribed amplitude comprises: a parallel resonance circuit having a parallel resonance element (2p) that functions as a parallel resonance impedance (Zxp) for the impedance (Zr) of an excitation winding (Lr); and a series resonance circuit having a series resonance element (2s) that functions as a series resonance impedance (Zxs) for the impedance (Zr) of the excitation winding (Lr).

(57) 要約: 広い電源電圧範囲に柔軟に対応可能で、低損失な回路構成により、レゾルバの励磁巻線に対して励磁に必要な振幅を有する正弦波状の励磁信号を与える。正弦波状の励磁源信号 RDout の振幅を調整して、予め規定された振幅の励磁信号 Vout を生成するレゾルバ励磁装置 1 は、励磁巻線 Lr のインピーダンス Zr に対して並列共振インピーダンス Zxp として機能する並列共振素子 2p を有する並列共振回路と、励磁巻線 Lr のインピーダンス Zr に対して直列共振インピーダンス Zxs として機能する直列共振素子 2s を有する直列共振回路とを備えて構成される。

WO 2013/125083 A1

明 細 書

発明の名称： レゾルバ励磁装置

技術分野

[0001] 本発明は、レゾルバの励磁巻線を励磁するために、正弦波状の励磁源信号の振幅を調整して、予め規定された振幅の励磁信号を生成するレゾルバ励磁装置に関する。

背景技術

[0002] 回転電機の回転（ロータの回転速度や回転位置（回転角度））を検出するための回転検出センサとして、レゾルバが用いられることがある。レゾルバは、一般的に固定子側に励磁巻線を有し、回転子側に設けられた出力巻線に誘導された出力電圧に応じて回転子の回転角を検出する原理を利用して、回転電機の回転を検出する。このため、通常、交流信号が励磁巻線に与えられる。この交流信号を与えるための励磁装置は、正弦波発振信号を生成する正弦波発振回路と、この正弦波発振信号の振幅を拡大して励磁巻線に供給するドライバ回路（例えば増幅回路）とを有して構成されている。特開2009-180585号公報（特許文献1）には、このドライバ回路として、レゾルバの励磁巻線に対する直列共振コンデンサを有した直列共振回路を用いる例が開示されている（第6段落、図5等）。特許文献1によれば、このコンデンサの静電容量と励磁巻線のインダクタンスが共振回路の先鋭度 Q を高くするように設定されると共に、励磁信号の周波数を適切に設定することによって、励磁信号の振幅が調整される。つまり、正弦波発振回路によって生成された正弦波発振信号の振幅が拡大されて、励磁巻線に印加される。

[0003] このような構成は、演算増幅器などを用いた増幅回路を備える場合と比較すると、回路規模が小さくなり、小規模化、低コスト化に寄与するものである。しかし、このような回路を適用する場合には、励磁巻線の直流抵抗成分が十分に小さいこと（つまり先鋭度 Q が高いこと）や、励磁巻線に印加される信号の振幅が一般的な電子回路の電源電圧程度（例えば特許文献1に励磁

されているような5[V]程度)であり振幅の拡大率が比較的小さいこと、などの条件が整う必要がある。

[0004] 一方、近年需要が拡大しているハイブリッド自動車や電気自動車などの駆動力源や電力源として用いられる回転電機の回転を検出するレゾルバでは、励磁巻線に印加される交流信号の波高値(ピーク・トゥ・ピーク)に、20～30[V]程度が要求される。これに対して、励磁信号の源信号は一般的な電子回路で生成されるから、その波高値は2～3[V]程度であり、比較的大きな拡大率が必要である。また、励磁信号の源信号を生成する回路は汎用的に利用されることが多く、励磁信号の周波数も択一的な選択は可能であっても、通常10[kHz]や20[kHz]などに固定されていることが多い。このため、特許文献1のように、励磁信号の周波数を柔軟且つ適切に設定することは実用上容易ではない。従って、このようなレゾルバを励磁する励磁装置は、多くの場合、10倍程度の増幅率を有する増幅回路を具備して構成されている。

[0005] また、波高値が20～30[V]程度の励磁信号を得るためには、比較的広い電源電圧範囲(25～35[V]程度)を有する電源が必要となる。但し、電源電圧が高くなると、それに伴って回路の損失も増加する傾向がある。このため、励磁巻線に対する並列共振コンデンサを付加して並列共振回路を構成し、回路(励磁装置)の損失を低減する場合がある。励磁装置にとって最適な電源電圧値を有する電源が具備されている場合には損失が小さいが、そうでない場合には損失が大きくなる可能性がある。例えば、励磁装置が具備する電源の電圧値が最適な電源電圧値よりも高い場合には、電源電圧値が高くなるほど損失が大きくなる。また、励磁装置が具備する電源の電圧値が最適な電源電圧値よりも低い場合には、励磁装置は、必要な振幅の正弦波の出力ができず、正弦波に対して歪んだ波形を出力する。

先行技術文献

特許文献

[0006] 特許文献1：特開2009-180585号公報

発明の概要

発明が解決しようとする課題

- [0007] 上記背景に鑑みて、広い電源電圧範囲に柔軟に対応可能で、低損失な回路構成により、レゾルバの励磁巻線に対して励磁に必要な振幅を有する正弦波状の励磁信号を与えることが可能な技術の提供が望まれる。

課題を解決するための手段

- [0008] 上記課題に鑑みた本発明に係るレゾルバ励磁装置の特徴構成は、
レゾルバの励磁巻線を励磁するために、正弦波状の励磁源信号の振幅を調整して、予め規定された振幅の励磁信号を生成するレゾルバ励磁装置であって、
前記励磁巻線のインピーダンスに対して並列共振インピーダンスとして機能する並列共振素子を有する並列共振回路と、
前記励磁巻線のインピーダンスに対して直列共振インピーダンスとして機能する直列共振素子を有する直列共振回路と、を備える点にある。
- [0009] 上述したように、並列共振回路は、レゾルバ励磁装置の損失を低減する上で効果的であるが、励磁巻線の励磁に必要な振幅を得るためには、別途励磁信号の振幅を拡大させる必要がある。しかし、この拡大のためには、励磁信号の波高値を超える電圧範囲を有する電源電圧が必要となり、電源電圧の柔軟性に欠ける。また、電源電圧が高い程、損失も大きくなってしまう。一方、直列共振回路は、電源電圧の電圧範囲を超える波高値を有する励磁信号を出力することが可能である。但し、回路損失を抑制するためには、やはり電源電圧の最適化が必要であり電源電圧の柔軟性に欠ける。本特徴構成のように、並列共振回路と直列共振回路とを備えてレゾルバ励磁装置が構成されると、例えば増幅器に直列共振回路の特性を組み合わせ、規定された振幅の励磁信号を生成すると共に、並列共振回路の機能も利用して回路の損失を低減させることができる。即ち、本特徴構成によれば、広い電源電圧範囲に柔軟に対応可能で、低損失な回路構成により、レゾルバの励磁巻線に対して励磁に必要な振幅を有する正弦波状の励磁信号を与えることが可能なレゾルバ

励磁装置を提供することができる。

[0010] 並列共振素子や直列共振素子は、容量性素子（コンデンサ）や誘導性素子（コイル、インダクタ）を用いることができる。一般的には、誘導性素子に比べて容量性素子が普及しており、部品単価も低価格である。従って、並列共振素子や直列共振素子として、容量性素子が用いられると好適である。1つの態様として、本発明に係るレゾルバ励磁装置は、前記並列共振回路が、前記励磁巻線に対して並列に接続された容量性素子を有して構成され、前記直列共振回路が、前記励磁巻線に対して直列に接続された容量性素子を有して構成されていると好適である。

[0011] 並列共振回路と直列共振回路との組み合わせは複数考えられる。1つの態様として、本発明に係るレゾルバ励磁装置は、前記並列共振素子と前記励磁巻線との並列回路に対して、前記直列共振素子が接続されていると好適である。この回路構成では、並列共振回路と直列共振回路と励磁巻線との等価回路が比較的簡潔であり、並列共振回路及び直列共振回路の回路定数も比較的簡潔な演算によって求めることができる。具体的には、当該レゾルバ励磁装置においては、前記並列共振素子の回路定数は、前記励磁信号の振幅に対する前記励磁源信号の振幅の比率に応じて設定され、前記直列共振素子の回路定数は、前記励磁巻線及び前記並列共振素子及び前記直列共振素子のインピーダンスを合成した負荷インピーダンスのリアクタンス成分がゼロとなるように設定されると好適である。

[0012] 上述したように、並列共振回路と直列共振回路との組み合わせは複数考えられる。上述した態様の他、本発明に係るレゾルバ励磁装置は、前記直列共振素子と前記励磁巻線との直列回路に対して、前記並列共振素子が接続されている態様を採用することもできる。この回路構成のレゾルバ励磁装置においては、前記直列共振素子の回路定数は、前記励磁信号の振幅に対する前記励磁源信号の振幅の比率に応じて設定され、前記並列共振素子の回路定数は、前記励磁巻線及び前記並列共振素子及び前記直列共振素子のインピーダンスを合成した負荷インピーダンスのリアクタンス成分がゼロとなるように

設定されると好適である。

[0013] ところで、励磁源信号は、例えば離散的な電圧値を時系列に変化させながら出力することによって生成される。つまり、励磁源信号は、階段状の波形となる場合がある。このような階段状の波形を有する信号には、基本波成分よりも遙かに高い周波数成分（高周波成分）の信号が重畳されていることになる。そして、この高周波成分が、励磁信号に残留していると、磁極位置の検出精度を低下させる可能性がある。また、高周波成分は、輻射ノイズ（放射ノイズ）を増加させる可能性もある。このため、励磁源信号が励磁信号として出力されるまでの間に、このような高周波成分が低減されることが望ましい。例えば、回路にノイズフィルタを付加することによって、高周波成分を減衰させると好適である。1つの態様として、本発明に係るレゾルバ励磁装置は、前記励磁源信号が入力される励磁源信号入力ラインと、前記励磁信号を前記励磁源信号入力ライン上にフィードバックするフィードバックループとを有し、前記励磁信号の振幅を安定化するフィードバック制御を行うフィードバック制御器と、前記励磁信号がフィードバックされる帰還点よりも前段において、前記励磁源信号を濾波するバンドパスフィルタとを備えて構成されると好適である。

[0014] ここで、当該バンドパスフィルタは、前記フィードバック制御器へ向かって前段側から、ローパスフィルタ、ハイパスフィルタの順に構成されていると好適である。ローパスフィルタは、後段の回路に対して容量性の負荷となる場合がある。ローパスフィルタが、多くの場合演算増幅器を用いて構成されるフィードバック制御器の入力負荷となると回路特性上好ましくない。従って、バンドパスフィルタは、上述したように、前段側からローパスフィルタ、ハイパスフィルタの順に構成されているとよい。

図面の簡単な説明

[0015] [図1]直並列共振方式のレゾルバ励磁装置の励磁回路の模式的回路図

[図2]レゾルバと励磁回路とR/Dコンバータの関係を模式的に示すブロック図

[図3]並列共振方式と直並列共振方式の回路との特性を比較する説明図であり、（a）は並列共振方式の励磁回路の模式的回路図、（b）は直並列共振方式の励磁回路の模式的回路図、（c）は並列共振方式の励磁回路の特性を示す波形図、（d）は直並列共振方式の励磁回路の特性を示す波形図

[図4]共振回路を有していない励磁回路の基本回路の一例を示す模式的回路図

[図5]レゾルバの励磁巻線のインピーダンスと電流電圧波形との関係を示す図であり、（a）は励磁巻線のインピーダンスのベクトル図、（b）は電流電圧波形図

[図6]直並列共振による負荷インピーダンスの調整原理を示すベクトル図

[図7]並列共振による負荷インピーダンスの調整原理を示すベクトル図

[図8]直列共振による負荷インピーダンスの調整原理を示すベクトル図

[図9]励磁回路の第1回路例の模式的回路図

[図10]第1回路例の負荷インピーダンスの等価回路図

[図11]第1回路例による負荷インピーダンスの調整原理を示すベクトル図

[図12]励磁回路の第2回路例の模式的回路図

[図13]第2回路例の負荷インピーダンスの等価回路図

[図14]第2回路例による負荷インピーダンスの調整方法を示すベクトル図

[図15]励磁回路の電源電圧と負荷インピーダンスとの関係を示すグラフ

[図16]励磁回路の電源電圧と第1回路例の回路定数との関係を示すグラフ

[図17]励磁回路の電源電圧と第2回路例の回路定数との関係を示すグラフ

[図18]第1回路例の特性（a）と第2回路例の特性（b）を示す波形図

[図19]励磁回路の第3回路例の模式的回路図

[図20]第3回路例の負荷インピーダンスの等価回路図

[図21]第3回路例による負荷インピーダンスの調整方法を示すベクトル図

[図22]励磁回路の第4回路例の模式的回路図

[図23]第4回路例の負荷インピーダンスの等価回路図

[図24]第4回路例による負荷インピーダンスの調整方法を示すベクトル図

[図25]第3回路例による負荷インピーダンスの別調整方法を示すベクトル図

[図26]励磁回路の第5回路例の模式的回路図

[図27]第5回路例の負荷インピーダンスの等価回路図

[図28]第5回路例による負荷インピーダンスの調整方法を示すベクトル図

[図29]励磁回路の第6回路例の模式的回路図

[図30]第6回路例の負荷インピーダンスの等価回路図

[図31]第6回路例による負荷インピーダンスの調整方法を示すベクトル図

[図32]励磁回路の電源電圧と各回路例との適合一覧を示す図

[図33]片電源による実用的な第1回路例の励磁回路の模式的回路図

[図34]片電源による実用的な第1回路例の励磁回路の模式的回路図

[図35]片電源による実用的な第1回路例の励磁回路の模式的回路図

[図36]片電源による実用的な第1回路例の励磁回路の模式的回路図

[図37]片電源による実用的な第2回路例の励磁回路の模式的回路図

[図38]片電源による実用的な第2回路例の励磁回路の模式的回路図

[図39]片電源による実用的な第2回路例の励磁回路の模式的回路図

[図40]階段状となる励磁源信号の波形例を示す波形図

[図41]図33の励磁回路にフィルタを組み込んだ回路の模式的回路図

[図42]図33の励磁回路にフィルタを組み込んだ回路の模式的回路図

[図43]図41の励磁回路の一巡伝達関数のボード線図

[図44]図42の励磁回路の一巡伝達関数のボード線図

[図45]図33の励磁回路にフィルタを組み込んだ回路の模式的回路図

[図46]図45の励磁回路の一巡伝達関数のボード線図

発明を実施するための形態

- [0016] 以下、発明に係るレゾルバ励磁装置に適用される励磁回路を、図面を参照して例示し、本発明の実施形態を説明する。図1の模式的回路図は、本発明の要旨を説明するための励磁回路1を示している。また、図2のブロック図は、励磁回路1とレゾルバ40と後述するR/Dコンバータ（レゾルバ・デジタル・コンバータ）51との関係を示している。励磁回路1（レゾルバ励磁装置）は、レゾルバ40の励磁巻線 L_r を励磁するために、正弦波状の励

磁源信号 R_{out} の振幅を調整して、予め規定された振幅（例えば図 3 に示す波高値 “H” の $1/2$ の値に対応する）の励磁信号 V_{out} を生成する。この励磁回路 1 は、励磁源信号 R_{out} を出力する R/D コンバータ 51、励磁源信号 R_{out} のインピーダンス変換等を行うバッファ部 52、電流増幅回路 53 を有する励磁源信号供給部 50 と、レゾルバの励磁巻線 L_r との共振部 2 と、カップリングコンデンサ C_c とを有して構成されている。

[0017] 共振部 2 は、励磁巻線 L_r のインピーダンス Z_r に対する直列共振インピーダンス Z_{xs} として機能する直列共振素子 2s と、励磁巻線 L_r のインピーダンス Z_r に対する並列共振インピーダンス Z_{xp} として機能する並列共振素子 2p とを有している。即ち、励磁回路 1 は、励磁巻線 L_r のインピーダンス Z_r に対して並列共振インピーダンス Z_{xp} として機能する並列共振素子 2p を有する並列共振部と、励磁巻線 L_r のインピーダンス Z_r に対して直列共振インピーダンス Z_{xs} として機能する直列共振素子 2s を有する直列共振部とを備えて構成されている。換言すれば、励磁回路 1 は、励磁巻線 L_r と並列共振素子 2p を有する並列共振部とにより構成される並列共振回路と、励磁巻線 L_r と直列共振素子 2s を有する直列共振部とにより構成される直列共振回路とを備えて構成されている。尚、図 1（及び図 3（b））において直列共振素子 2s に並列に接続されている抵抗器は、電源投入時におけるカップリングコンデンサ C_c の充電に際して適切な時定数を設定するため、及びカップリングコンデンサ C_c のリーク電流による直流動作点のずれを抑制するために、設けられているものである。

[0018] レゾルバ 40 は、レゾルバロータ 41 に備えられた励磁巻線 L_r と、互いに電氣的に 90 度の位相差を有して設置された 2 つの検出巻線（ L_1 , L_2 ）とを有して構成されている。レゾルバ 40 は、回転子（レゾルバロータ 41）の励磁巻線 L_r に印加された電圧に応じて、複数の固定子の検出巻線（ L_1 , L_2 ）に誘導される電圧に基づいて回転子に同期回転する被検出体（例えば回転電機のロータ）の回転状態（回転速度や回転位置（回転角度））

を検出可能な回転検出センサである。具体的には、レゾルバ40は、レゾルバロータ41の回転に応じて、2つの検出巻線(L1, L2)に誘導される異なる位相の信号の相関関係に基づいて、被検出体の回転状態を検出する。R/Dコンバータ51は、内部に角度演算部58を有して構成されており、2つの検出巻線(L1, L2)から得られた検出信号に基づいて、レゾルバロータ41の回転角(電気角)を演算する。この回転角は入出力インターフェース部59を介して外部の制御装置などにデジタルデータにより提供される。また、R/Dコンバータ51には、励磁巻線Lrを励磁するための励磁信号の元となる励磁源信号RDoutを生成する励磁源信号生成部57も備えられている。

[0019] 励磁源信号RDoutは、例えば波高値(ピーク・トゥ・ピーク)が2[V]、周波数が10[kHz]~20[kHz]の正弦波状の信号である(以下、波高値について、適宜“2[Vpp]”などと表記する。)。一般的に、レゾルバ40の励磁巻線Lrを励磁する場合には、波高値が20[Vpp]程度の正弦波状の信号が必要である。このため、一例として励磁回路1は、R/Dコンバータ51から提供された2[Vpp]の励磁源信号RDoutの振幅を調整して20[Vpp]の励磁信号Voutを生成する。本発明は、この励磁回路1(レゾルバ励磁装置)の構成に特徴を有する。

[0020] 図3は、従来の励磁回路100(図3(a))と、本発明に係る励磁回路1(図3(b))とを比較した説明図である。ここでは、レゾルバ40が車両の駆動源として利用される回転電機の回転を検出する用途に用いられる場合を例として説明する。一般的な車両には、電源電圧が12Vのバッテリーが搭載されており、励磁回路(1, 100)はこのバッテリーを直流電圧源として利用することができる。しかし、20[Vpp]の励磁信号Voutを生成するためには、電源電圧範囲Eppが不足する。

[0021] ところで、駆動源として回転電機が利用されるような車両では、回転電機のコイルに流れる電流を検出するための電流センサなど他のセンサの電源と

して、例えば18V程度の電源を有している場合があり、このような電源を励磁回路1に利用することも可能である。しかし、20[V_{p-p}]の励磁信号V_{out}を生成するためには、依然として電源電圧範囲が不足している。このため、バッテリーの12[V]電源を利用して負電源(−E₂ = −12[V])が生成され、センサ用の電源(+E₁ = +18[V])と合わせて30[V_{p-p}]の電源電圧範囲E_{pp2}(E_{pp})を有する直流電源が構成される場合がある。

[0022] 図3(a)に示す従来の励磁回路100は、このようにして生成された正負両電源(+E₁ ~ −E₂)によって駆動される回路である。図3(a)に示すように、励磁源信号供給部50から出力される励磁源信号V_{in}は、励磁信号V_{out}に要求される波高値H(例えば20[V_{p-p}])を有しており、励磁信号V_{out}はその波高値Hを保って励磁巻線L_rに出力される。尚、従来の励磁回路100には、励磁巻線L_rに対して、並列共振コンデンサC_pを用いた並列共振部(共振部102)が構成されており、回路損失の低減が図られている。

[0023] 一方、図3(b)に示す本発明の励磁回路1には、負電源は用いられておらず、電源電圧範囲E_{pp1}(E_{pp})は“+E₁ ~ 0”の範囲(18[V_{p-p}])である。従って、励磁源信号供給部50から出力され、共振部2に入力される励磁源信号V_{in}の波高値H₁は、出力に要求される波高値Hよりも遙かに小さい値である(例えば、12[V_{p-p}]程度。)。しかし、この励磁源信号V_{in}が共振部2を通過した後は、要求される波高値Hを有した励磁信号V_{out}が生成されている。より詳しくは、当該励磁源信号V_{in}は、共振部2の直列共振素子2_sを通過した後に、電源電圧範囲E_{pp1}(例えば18[V_{p-p}])を超える波高値(例えばH: 20V[V_{p-p}])を有する信号(V_m)となる。そして、カップリングコンデンサC_cを介して、波高値Hの励磁信号V_{out}が励磁巻線L_rに出力される。また、励磁回路1の共振部2には並列共振素子2_pを用いた並列共振部が構成されており、励磁回路1の回路損失の低減が図られている。尚、並列共振素

子 2 p は、カップリングコンデンサ C_c よりも励磁巻線 L_r の側に限らず、例えば、図 3 (b) に破線で示すように、電流増幅回路 5 3 と直列共振素子 2 s との間に設けられていてもよい（図 1 2、図 2 6、図 2 9 を参照して後述する第 2 回路例 1 2、第 5 回路例 1 5、第 6 回路例 1 6 等に対応する。）。

[0024] 従来の励磁回路 1 0 0 の特性を示す図 3 (c) と、本発明の励磁回路 1 の特性を示す図 3 (d) とを比較すると、何れの場合にも同一波形の励磁信号 V_{out} が生成され、励磁巻線 L_r に提供されている。つまり、本発明の励磁回路 1 は、少なくとも負電源を用いることなく、負電源を用いた従来の励磁回路 1 0 0 と同じ励磁信号 V_{out} を生成し、出力することができる。従って、回路構成が簡略化され、低コスト化が実現できる。また、図 3 には表現されていないが、励磁回路 1 は当該回路における損失も従来の励磁回路 1 0 0 で電源電圧が最適値に設定された場合と同様に十分な低減効果が得られる。

[0025] 以下、具体的な回路例を示しながら、本発明の励磁回路 1 の特徴について詳述する。上述したように、本発明の励磁回路 1 は、正負両電源を用いることなく、予め規定された波高値 H を有する励磁信号 V_{out} を生成することが可能である。但し、ここでは、発明の特徴に焦点を当てて説明するために、まずは、正負両電源 ($\pm E$) を備えて単純化した回路を例示して説明する（図 4 ~ 図 3 1）。より実用的な回路構成（片電源による回路構成）については、単純化した回路例に対応させて後述する（図 3 3 ~ 図 3 9）。

[0026] はじめに、共振部 2 を有さない励磁回路 2 0 0、即ち、励磁回路の基本回路の一例を示す図 4 を参照して、回路損失について説明する。この励磁回路 2 0 0 においてバッファ部 5 2 は、演算増幅器 IC_1 を中核として構成されている。この演算増幅器 IC_1 は、 R/D コンバータ 5 1 から出力される励磁源信号 RD_{out} のインピーダンス変換器として機能すると共に、抵抗器（フィードバック抵抗 R_2 ）を介してフィードバックされる励磁信号 V_{out} の振幅を安定化させるフィードバック制御器として機能する。また、コン

デンサC 1は、励磁源信号R D o u tの交流成分のみを演算増幅器I C 1に伝達するためのカップリングコンデンサ、抵抗器R 1は、演算増幅器I Cの入力抵抗である。以下に説明する本発明の励磁回路1の各回路例においても、演算増幅器I C 1、R 2等、バッファ部5 2の機能については同様である。さて、図4に示すように、基本回路（励磁回路2 0 0）においては、電流増幅後の励磁源信号V i nと、励磁巻線L rに印加される励磁信号V o u tとは同一の信号である。励磁信号V o u t（励磁電圧 $v(t)$ ）は、振幅を“V”として下記式(1)で表すことができる。

[0027] [数1]

$$V_{out} = v(t) = V \cdot \sin(\omega_0 \cdot t + \theta) \quad \dots(1)$$

[0028] 上記式(1)において、“ ω_0 ”は励磁角周波数であり、励磁周波数を“ f_0 ”とした場合に“ $\omega_0 = 2\pi \cdot f_0$ ”で表される。“ θ ”は、図5(a)に示すように、虚軸I mと実軸R eとの直交ベクトル空間である複素平面（ガウス平面）における励磁巻線L rのインピーダンスZ rの位相角である。また、“ θ ”は、図5(b)に示すように、励磁信号V o u tの電圧（励磁電圧 $v(t)$ ）と、電流（励磁電流 $i(t)$ ）との位相差に対応する。励磁巻線L rの等価回路は、図4に示すように抵抗とコイル（インダクタ）とにより構成される。従って、励磁巻線L rのインピーダンスZ rは、抵抗成分“R”（複素平面における実軸R eの成分“R”）と、リアクタンス成分“X”（複素平面における虚軸I mの成分“ jX ”）とを有する。また、“X”は、励磁巻線L rのインダクタンス“L”を用いた場合には、“ $X = \omega_0 \cdot L$ ”で表される。図5(a)に示すように複素インピーダンスである“Z r”のベクトルと、実軸R eとの成す角度が位相角 θ である。ここで、励磁信号V o u tの一周期 $T (= 2\pi / \omega_0)$ における、電流増幅回路5 3の電流増幅素子（トランジスタ）の1つ分の損失Pは、下記式(2)に示すように概算することができる。尚、トランジスタのベース電流による損失等はここ

では考慮していない。

[0029] [数2]

$$P = \frac{1}{T} \int_0^{\frac{T}{2}} \{(E - v(t)) \cdot i(t)\} dt = \frac{1}{\pi} \cdot \frac{E \cdot V}{|Z_r|} - \cos \theta \cdot \frac{V^2}{4 \cdot |Z_r|} \quad \dots(2)$$

[0030] 一般的に、励磁回路の損失は電流増幅素子に占める割合が大きくなる傾向がある。このため、電流増幅素子における損失を低減することで、当該回路の損失を大きく改善することができる。上記式(2)を参照すれば、励磁回路200の損失を低減するためには、

[1] 励磁回路側から見た励磁巻線 L_r のインピーダンス Z_r （負荷インピーダンス）の絶対値を大きくすること、

[2] 位相角 θ を“0”に近づけて（“ $\cos \theta$ ”の値を“1”に近づけて）式(2)の右辺第2項の値を大きくすること、
が好ましいことが判る。

[0031] 例えば、図6に示す複素平面上において、励磁巻線 L_r のインピーダンス Z_r がベクトル Y_1 で示されたとする。ベクトル Y_1 の先端を、図6に示された半円の円周上に沿って(1)のように移動させると、インピーダンスのベクトルの絶対値が大きくなる。つまり、ベクトル Y_2 で示されるインピーダンス Z_p の絶対値は、励磁巻線 L_r のインピーダンス Z_r の絶対値よりも大きくなる。つまり、励磁回路側から見た励磁巻線 L_r のインピーダンス Z_r の絶対値を大きくすることができる。このようなベクトルの移動は、図1に示したような並列共振素子2p、より具体的には並列共振コンデンサ C_p により実現可能である。ここで、図6における半円は、実軸 Re 上に中心を有し、複素平面の原点と並列共振点（インピーダンス Z_0 ）と励磁巻線 L_r のインピーダンス Z_r とを通る円周（半円の円弧）を示している。尚、図6においてインピーダンス Z_0 は、並列共振コンデンサ C_p と励磁巻線 L_r との並列共振点におけるインピーダンスを示し、下記式(3-1)で表される。また

、並列共振コンデンサ C_p の並列共振点における値を “ C_0 ” とすると、“ C_0 ” は、下記式(3-2)で表される。

[0032] [数3]

$$Z_0 = \frac{R^2 + \omega_0^2 \cdot L^2}{R} \quad \dots(3-1)$$

$$C_0 = \frac{L}{R^2 + \omega_0^2 \cdot L^2} \quad \dots(3-2)$$

[0033] また、図6において、(2)で示すようにベクトル Y_1 やベクトル Y_2 の先端を虚軸 Im に沿って実軸 Re の方向へ移動させると、位相角 θ の値が “ θ_r ” から次第に小さくなり、実軸 Re に達した時点で “0” となる。つまり、位相角 θ を “0” に近づけて (“ $\cos \theta$ ” の値を “1” に近づけて) 上記式(2)の右辺第2項の値を大きくすることができる。このようなベクトルの移動は、図1に示したような直列共振素子2s、より具体的には直列共振コンデンサ C_s により実現可能である。尚、図6においてインピーダンス Z_{0s} は直列共振コンデンサ C_s と励磁巻線 L_r との直列共振点を示している。

[0034] 図6に示すように、励磁巻線 L_r のインピーダンス Z_r は、並列共振コンデンサ C_p によって合成インピーダンス “ Z_p ” に変換され、さらに、このインピーダンス “ Z_p ” は直列共振コンデンサ C_s によって合成インピーダンス “ Z_{ps} ” に変換されることが可能である。このように、共振部2（並列共振コンデンサ C_p や直列共振コンデンサ C_s ）によって励磁回路1から見た励磁巻線 L_r のインピーダンスを変化させることができる。これら共振部2を含めた、励磁回路1から見た励磁巻線 L_r のインピーダンスを負荷インピーダンスと称する。

[0035] 上述したように、励磁回路1において共振部2として、図1に示したよう

な並列共振素子 $2p$ を有した並列共振部、及び直列共振素子 $2s$ を有した直列共振部を設けることによって電流増幅素子の損失を大きく低減することが可能である。詳細は後述するが、図6に示したようなベクトル Y_2 とベクトル Y_3 との比によって、電流増幅後の励磁源信号 V_{in} に対する励磁信号 V_{out} の拡大比が決まる。従って、図1にその要旨を示して上述した本発明の励磁回路1は、電源電圧範囲 E_{pp} を実用的な範囲に抑えつつ、回路の損失も大きく低減された優れた励磁装置を構成することができる。また、その電源電圧範囲 E_{pp} は、電源電圧や励磁巻線 L_r のインピーダンス Z_r などによって規定される所定の範囲内（例えば好適には後述する式(4-3)で規定される範囲内）において任意の値を取ることが可能である。

[0036] ところで、本実施形態においては、R/Dコンバータ51の励磁源信号生成部57で生成された励磁源信号 R_{out} は、バッファ部52及び電流増幅回路53を経て電流増幅後の励磁源信号 V_{in} となり、共振部2はこの励磁源信号 V_{in} に対して作用する。即ち、“負荷”としての共振部2及び励磁巻線 L_r から見た励磁源信号は、本実施形態では“ V_{in} ”である。しかし、必ずしも、励磁源信号供給部50に、バッファ部52や電流増幅のための電流増幅回路53が含まれる必要はなく、励磁源信号生成部57のみを有して構成されることを妨げるものではない。従って、本発明の概念上での励磁源信号は、“ R_{out} ”及び“ V_{in} ”の何れをも含むものである。例えば、励磁源信号供給部50に、バッファ部52や電流増幅のための電流増幅回路53が含まれない場合、図6に示したようなベクトル Y_2 とベクトル Y_3 との比によって、R/Dコンバータ51から出力された励磁源信号 R_{out} に対する励磁信号 V_{out} の拡大比が決まる構成であってもよい。

[0037] 尚、図6においては、並列共振コンデンサ C_p の機能によりインピーダンスのベクトルが“ Y_1 ”から“ Y_2 ”となり、さらに直列共振コンデンサ C_s の機能により虚数成分（リアクタンス成分）が“0”の“ Y_3 ”となる例を示した。しかし、この例に限らず、直列共振コンデンサ C_s の機能により虚数成分を有した状態でベクトルを移動させ、並列共振コンデンサ C_p の機

能によりさらに虚数成分が“0”となるようにベクトルを移動させることも可能である。この場合の回路構成例やベクトル図については後述する（図12～図14等）。また、図6においては、コンデンサ（容量性素子）を使ってインピーダンスのベクトルを移動させる例を示したが、ベクトルを移動させるためのリアクタンス成分としては、コンデンサに限らずインダクタ（誘導性素子）が用いられてもよい。インダクタを使った回路構成例については後述する（図19～図31等）。

[0038] ここで、上記[2]の条件、「位相角 θ を“0”に近づけて（“ $\cos \theta$ ”の値を“1”に近づけて）式(2)の右辺第2項の値を大きくすること」のみに着目し、この際に必要となる電源電圧範囲 E_{pp} について考察する。はじめに、極端な例として、並列共振コンデンサ C_p のみが負荷インピーダンスに影響する場合を考える。図7の複素平面に示すように、励磁回路側から見た励磁巻線 L_r のインピーダンス Z_r のベクトル Y_1 が、リアクタンス成分が“0”になるまで（並列共振点（インピーダンス Z_0 ）まで）円周上を移動してベクトル Y_4 となると位相角 θ が“0”となる。

[0039] この場合には、励磁源信号 R_{Dout} の振幅の拡大を、全て励磁源信号供給部50（電流増幅回路53）において実施する必要がある、電源電圧範囲 E_{pp} は少なくとも励磁信号 V_{out} の波高値 H を必要とする。但し、例えばトランジスタで構成される電流増幅素子のエミッターコレクタ間電圧には、ベース－エミッタ間のダイオードの順方向電圧などの影響によりドロップアウト電圧 V_d が生じる。従って、電流増幅回路53の正負両端子間に印加される電源電圧範囲 E_{pp} には、励磁信号 V_{out} に正負両電源に対してドロップアウト電圧 V_d を加味した電圧が要求される。例えば、励磁信号 V_{out} の振幅を“ V ”とすると、電源電圧範囲 E_{pp} には、以下が要求される。

$$E_{pp} : \pm (V + V_d) \quad \dots (4-1)$$

[0040] 次に、他方の極端な例として、直列共振コンデンサ C_s のみが負荷インピーダンスに影響する場合を考える。図8の複素平面に示すように、励磁回路

側から見た励磁巻線 L_r のインピーダンス Z_r のベクトル Y_1 が、リアクタンス成分が小さくなる方向（リアクタンス成分が“0”となる方向、つまりインピーダンス“ Z_{0s} ”の直列共振点の方向）へ虚軸 Im に沿って移動してベクトル Y_6 となると位相角 θ が“0”となる。

[0041] この場合には、電流増幅後の励磁源信号 V_{in} に対する励磁信号 V_{out} の振幅の拡大比が、移動前後のベクトルの大きさの比によって決まる。つまり、拡大比は、励磁巻線 L_r のインピーダンス Z_r の大きさと、直列共振コンデンサ C_s によって変化した後の負荷インピーダンス Z_s の大きさとの比（ $|Z_r| / |Z_s|$ ）で定められる。従って、電流増幅回路 53 の正負両端子間に印加される電源電圧範囲 E_{pp} は、この拡大比を考慮して励磁信号 V_{out} の波高値 H よりも小さい値に抑えることができる。具体的には、電源電圧範囲 E_{pp} の範囲は、インピーダンス Z_r の抵抗成分を“ R ”として下記式(4-2)に示すような値となる。

[0042] [数4]

$$E_{pp} : \pm \left(V \cdot \frac{R}{|Z_r|} + V_d \right) \cdots (4-2)$$

[0043] 図 1 にその要旨を示して上述した本発明の励磁回路 1 は、並列共振素子 2_p と直列共振素子 2_s との両方を用いたものである。つまり、本発明の励磁回路 1 は、電源電圧範囲 E_{pp} を実用的な範囲に抑えつつ、回路の損失も低減された優れたレゾルバ励磁装置を構成することができる。電源電圧範囲 E_{pp} の観点からは、本発明の励磁回路 1 は、電源電圧範囲 E_{pp} が正負両電源 $\pm E$ で実現される場合に、電源電圧“ E ”が下記式(4-3)の範囲内であるときに最も有効に適用される。

$$\{V \cdot (R / |Z_r|)\} + V_d < E < V + V_d \cdots (4-3)$$

以下、電源電圧“ E ”が式(4-3)の範囲内である場合に好適な、本発明に係る

励磁回路 1 の具体的な構成例を示して説明する。

[0044] 図 9 は、本発明の励磁回路 1 の第 1 回路例 1 1 を示す模式的回路図である。また、図 1 0 は、第 1 回路例 1 1 における励磁回路 1 から見た負荷インピーダンス Z_{ps1} （励磁巻線 L_r 、直列共振コンデンサ C_{s1} 、並列共振コンデンサ C_{p1} の合成インピーダンス）の等価回路図である。また、図 1 1 は、励磁巻線 L_r のインピーダンス Z_r と、第 1 回路例 1 1 の負荷インピーダンス Z_{ps1} との関係を示す複素平面におけるベクトル図である。図 9 及び図 1 0 に示すように、第 1 回路例 1 1 は、並列共振素子 2 p に対応する並列共振コンデンサ C_{p1} と励磁巻線 L_r との並列回路に対して、直列共振素子 2 s に対応する直列共振コンデンサ C_{s1} が接続されて構成されている。このような回路構成により、図 1 1 に示すように、励磁巻線 L_r のインピーダンスのベクトル Y_1 は、並列共振コンデンサ C_{p1} の機能によって円周上をベクトル Y_{11} まで移動し、直列共振コンデンサ C_{s1} の機能によってさらに虚軸 Im に沿って実軸 Re の方向へ移動してベクトル Y_{12} に至る。本例では、ベクトル Y_{12} は、虚数成分が“0”のベクトルである。並列共振コンデンサ C_{p1} 及び直列共振コンデンサ C_{s1} の回路定数は、負荷インピーダンス Z_{ps1} の虚数成分が“0”となり、下記式(5)を満足するように選定される。

[0045] [数5]

$$\frac{V}{E - Vd} = \frac{|Z_{p1}|}{|Z_{ps1}|} \dots (5)$$

[0046] 式(5)の右辺は、図 1 1 の複素平面におけるベクトル Y_{11} とベクトル Y_{12} との大きさの比を示している。つまり、式(5)は、直列共振コンデンサ C_{s1} により変化する負荷インピーダンスの変化前後の大きさ（絶対値）の比を示している。そして、この比は、電流増幅後の励磁源信号 V_{in} に対する励

磁信号 V_{out} の拡大率を示している。つまり、与えられた電源電圧 “ $\pm E$ ” に対して、励磁信号 V_{out} の振幅が確保可能であり、且つ励磁回路 1 の損失も抑制可能なように、並列共振コンデンサ C_{p1} 及び直列共振コンデンサ C_{s1} の回路定数が設定される。詳細な途中計算式は、省略するが、下記式 (6-1) 及び式 (6-2) により、並列共振コンデンサ C_{p1} 及び直列共振コンデンサ C_{s1} の回路定数を設定することができる。ここで、“ ω_0 ” は上述したように励磁角周波数であり、“ Z_0 ” 及び “ C_0 ” は式 (3-1) 及び式 (3-2) に示したように、並列共振点におけるインピーダンス及び並列共振コンデンサ C_{p1} の値である。

[0047] [数6]

$$C_{p1} = C_0 - \frac{1}{\omega_0 \cdot Z_0} \sqrt{\left(\frac{V}{E - V_d}\right)^2 - 1} \quad \dots(6-1)$$

$$C_{s1} = \frac{1 + \omega_0^2 \cdot Z_0^2 (C_0 - C_{p1})^2}{\omega_0^2 \cdot Z_0^2 (C_0 - C_{p1})} \quad \dots(6-2)$$

[0048] 図 11 や式 (5)、式 (6-1) から明らかなように、第 1 回路例 11 においては、並列共振素子 2p に相当する並列共振コンデンサ C_{p1} の回路定数は、励磁信号 V_{out} の振幅に対する励磁源信号 V_{in} の振幅の比率に応じて設定される。また、図 11 から明らかなように、直列共振素子 2s に相当する直列共振コンデンサ C_{s1} の回路定数は、励磁巻線 L_r 及び並列共振素子 2p (C_{p1}) 及び直列共振素子 2s (C_{s1}) のインピーダンスを合成した負荷インピーダンスのリアクタンス成分がゼロとなるように設定される。

[0049] 図 12 は、本発明の励磁回路 1 の第 2 回路例 12 を示す模式的回路図である。また、図 13 は、第 2 回路例 12 における励磁回路 1 から見た負荷インピーダンス Z_{sp2} の等価回路図である。また、図 14 は、図 4 に示した基

本回路の負荷インピーダンス（励磁巻線 L_r のインピーダンス Z_r ）と、第2回路例12の負荷インピーダンス Z_{sp2} との関係を示す複素平面におけるベクトル図である。図12及び図13に示すように、第2回路例12は、直列共振素子 s_2 に対応する直列共振コンデンサ C_{s2} と励磁巻線 L_r との直列回路に対して、並列共振素子 p_2 に対応する並列共振コンデンサ C_{p2} が接続されて構成されている。このような回路構成により、図14に示すように、励磁巻線 L_r のインピーダンスのベクトル Y_1 は、直列共振コンデンサ C_{s2} の機能によって虚軸 Im に沿って実軸 Re の方向へ移動してベクトル Y_{21} まで移動する。さらに、ベクトル Y_{21} は、並列共振コンデンサ C_{p2} の機能によって円周上をベクトル Y_{22} まで移動する。ベクトル Y_{22} は、虚数成分が“0”のベクトルである。ベクトル Y_{22} が示す負荷インピーダンス Z_{sp2} は、ベクトル Y_{21} が示す負荷インピーダンス Z_{s2} と並列共振コンデンサ C_{p2} との並列共振点におけるインピーダンスに相当する。

[0050] 尚、図14に示すように、この際のベクトル Y_{21} からベクトル Y_{22} へのベクトル軌跡は、励磁巻線 L_r のインピーダンス Z_r と、インピーダンス Z_r に対する並列共振点と、複素平面の原点とを通る円の内側に設定される円周上である。具体的には、この内側の円は、実軸 Re 上に中心を有し、複素平面の原点と、ベクトル Y_{21} で示される負荷インピーダンス Z_{s2} とを通る円である。直列共振コンデンサ C_{s2} 及び並列共振コンデンサ C_{p2} は、負荷インピーダンス Z_{sp2} の虚軸 Im の成分が“0”となり、下記式(7)を満足するように選定される。

[0051] [数7]

$$\frac{V}{E - Vd} = \frac{|Z_r|}{|Z_{s2}|} \dots (7)$$

[0052] 式(7)の右辺は、図14の複素平面におけるベクトル Y_1 と Y_{21} との大きさの比を示している。つまり、式(7)は、直列共振コンデンサ C_{s2} により変化する負荷インピーダンスの変化前後の大きさ（絶対値）の比を示している。そして、この比は、電流増幅後の励磁源信号 V_{in} に対する励磁信号 V_{out} の拡大率を示している。つまり、与えられた電源電圧“ $\pm E$ ”に対して、励磁信号 V_{out} の振幅が確保可能であり、且つ励磁回路1の損失も抑制可能なように、直列共振コンデンサ C_{s2} 及び並列共振コンデンサ C_{p2} の回路定数が設定される。詳細な途中計算式は、省略するが、下記式(8-1)及び式(8-2)により、直列共振コンデンサ C_{s2} 及び並列共振コンデンサ C_{p2} の回路定数を設定することができる。

[0053] [数8]

$$C_{s2} = \frac{1 + \omega^2 \cdot Z_0^2 \cdot C_0^2}{\omega^2 \cdot Z_0^2 \cdot C_0 - \omega \cdot Z_0 \sqrt{\left(\frac{E - V_d}{V}\right)^2 \cdot (1 + \omega^2 \cdot Z_0^2 \cdot C_0^2)} - 1} \quad \dots(8-1)$$

$$C_{p2} = \frac{C_{s2} \cdot (1 + \omega^2 \cdot Z_0^2 \cdot C_0^2) \cdot \{\omega^2 \cdot Z_0^2 \cdot C_0 \cdot (C_{s2} - C_0) - 1\}}{\omega^2 \cdot Z_0^2 \cdot C_{s2}^2 + \{\omega^2 \cdot Z_0^2 \cdot C_0 \cdot (C_{s2} - C_0) - 1\}^2} \quad \dots(8-2)$$

[0054] 図14から明らかなように、直列共振素子 $2s$ に相当する直列共振コンデンサ C_{s2} の回路定数は、励磁信号 V_{out} の振幅に対する励磁源信号 V_{in} の振幅の比率に応じて設定される。また、図14や式(7)、式(8-2)から明らかなように、並列共振素子 $2p$ に相当する並列共振コンデンサ C_{p2} の回路定数は、励磁巻線 L_r 及び並列共振素子 $2p$ （ C_{p2} ）及び直列共振素子 $2s$ （ C_{s2} ）のインピーダンスを合成した負荷インピーダンスのリアクタンス成分が“0”となるように設定される。

[0055] ここで、第1回路例11及び第2回路例12における電源電圧 E と負荷インピーダンス（ Z_{ps1} ， Z_{sp2} ）との関係、電源電圧 E と各共振コンデ

ンサ (C_{p1} , C_{p2} , C_{s1} , C_{s2}) との関係を図 15～図 17 に示す。ここでは、励磁巻線 L_r の直流抵抗 “ R ” を $30 [\Omega]$ 、インダクタンス L を $1200 [\mu H]$ (リアクタンス “ X ” : $75.4 [\Omega]$) として、励磁周波数 f_0 が $10 [kHz]$ で波高値が $2 [V_{p-p}]$ の励磁源信号 R_{Dout} から波高値が $20 [V_{p-p}]$ の励磁信号 V_{out} を生成する場合を例示する。励磁巻線 L_r のインピーダンス Z_r は、約 $81.15 [\Omega]$ である。また、図 15～図 17 においては、電源電圧 E の変域を、下記に再掲する式(4-3)の範囲とした。

$$\{V \cdot (R / |Z_r|)\} + V_d < E < V + V_d \cdots (4-3)$$

即ち、式(4-3)の左辺に示す直列共振のみの場合の電源電圧から、式(4-3)の右辺に示す並列共振のみの場合の電源電圧の範囲とした。ここで、「直列共振のみ」は、第 1 回路例 11 及び第 2 回路例 12 において並列共振コンデンサ (C_{p1} , C_{p2}) が “0” の場合に対応する。「並列共振のみ」は、第 1 回路例 11 及び第 2 回路例 12 において直列共振コンデンサ (C_{s1} , C_{s2}) が “ ∞ ” の場合に対応する。

[0056] 図 15 は、電源電圧 E と負荷インピーダンス (Z_{ps1} , Z_{sp2}) との関係を示すグラフである。電源電圧 E に対する負荷インピーダンス (Z_{ps1} , Z_{sp2}) の特性は、第 1 回路例 11 及び第 2 回路例 12 の両方において共通である。図 15 に示すように、負荷インピーダンス (Z_{ps1} , Z_{sp2}) は、並列共振のみの場合に最も大きく、直列共振のみの場合に最も小さくなる。図 15 に示すように、電源電圧 E の採り得る値に応じて、最も適切な負荷インピーダンス (Z_{ps1} , Z_{sp2}) を設定することができる。

[0057] 図 16 は、第 1 回路例 11 における電源電圧 E と共振コンデンサ (C_{p1} , C_{s1}) との関係を示すグラフである。直列共振コンデンサ C_{s1} の軸 (右側の軸) は常用対数軸である。図 16 及び上記式(6-1)、式(6-2)に示すように、第 1 回路例 11 における並列共振コンデンサ C_{p1} 及び直列共振コンデンサ C_{s1} は、電源電圧 E の採り得る値に応じて、最も適切な組み合わせを設定することができる。

[0058] 例えば、並列共振コンデンサ C_{p1} の値を約 $0.1083 [\mu F]$ とすると、約 $81.15 [\Omega]$ の励磁巻線 L_r のインピーダンス Z_r が約 $153.65 [\Omega]$ の負荷インピーダンス Z_{p1} に変換される。この負荷インピーダンス Z_{p1} の実軸成分は約 $107.55 [\Omega]$ である。負荷インピーダンス Z_{p1} は静電容量が約 $0.145 [\mu F]$ の直列共振コンデンサ C_{s1} によって実軸成分のみの負荷インピーダンス Z_{ps1} （約 $107.55 [\Omega]$ ）となる。この場合、直列共振コンデンサ C_{s1} による振幅の拡大比は、約 $1.43 (= 153.65 / 107.55)$ となる。従って、波高値が $20 [V_{p-p}]$ の励磁信号 V_{out} を得るために必要な励磁源信号 V_{in} の波高値、つまり電流増幅回路53から出力される励磁源信号 V_{in} の波高値は約 $14 [V_{p-p}]$ となる（波形例は図18（a）を参照）。この場合“ $\pm 7 [V]$ ”にドロップアウト電圧 V_d （ $2 [V]$ ）を加味して、必要な電源電圧は“ $\pm E = \pm 9 [V]$ ”となる。尚、並列共振点におけるインピーダンス Z_0 の値は約 $219.5 [\Omega]$ である。

[0059] 図17は、第2回路例12における電源電圧 E と共振コンデンサ（ C_{p2} ， C_{s2} ）との関係を示すグラフである。図16と同様に、直列共振コンデンサ C_{s2} の軸（右側の軸）は常用対数軸である。図17及び上記式(8-1)、式(8-2)に示すように、第2回路例12における並列共振コンデンサ C_{p2} 及び直列共振コンデンサ C_{s2} も、電源電圧 E の採り得る値に応じて、最も適切な組み合わせを設定することができる。

[0060] 例えば、直列共振コンデンサ C_{s2} の値を約 $0.5859 [\mu F]$ とすると、約 $81.15 [\Omega]$ の励磁巻線 L_r のインピーダンス Z_r が約 $56.8 [\Omega]$ の負荷インピーダンス Z_{s2} に変換される。この負荷インピーダンス Z_{s2} の虚軸成分は約 $48.23 [\Omega]$ である。負荷インピーダンス Z_{s2} は静電容量が約 $0.2379 [\mu F]$ の並列共振コンデンサ C_{p2} によって実軸成分のみの負荷インピーダンス Z_{sp2} （約 $107.55 [\Omega]$ ）となる。この場合、直列共振コンデンサ C_{s1} による振幅の拡大比は、約 $1.43 (= 81.15 / 56.8)$ となる。従って、波高値が $20 [V_{p-p}]$

の励磁信号 V_{out} を得るために必要な励磁源信号 V_{in} の波高値は約 14 [V_{p-p}] となる（波形例は図 18 (b) を参照）。上述したように、必要な電源電圧は “ $\pm E = \pm 9$ [V]” となる。

[0061] このように、本発明の励磁回路 1 (11, 12) は、電源電圧範囲 E_{pp} が正負両電源 $\pm E$ で実現され、電源電圧 E が下記に再掲する式(4-3)に示す範囲内であるときに良好に共振コンデンサ (C_{p1} , C_{p2} , C_{s1} , C_{s2}) の値を設定することができる。

$$\{V \cdot (R / |Z_r|)\} + V_d < E < (V + V_d) \quad \dots (4-3)$$

尚、本発明の励磁回路 1 は、電源電圧 E が、式(4-3)に示す範囲外の場合にも適用させることが可能であるが、その実施形態については後述する（図 19、図 25～図 31）。

[0062] 図 18 は、第 1 回路例 11 及び第 2 回路例 12 におけるシミュレーション波形を示している。図 18 (a) は第 1 回路例 11 の波形を示し、図 18 (b) は第 2 回路例 12 の波形を示している。本シミュレーション波形においては、励磁源信号 R_{out} は、2 [V_{p-p}]、電流増幅回路 53 を経た励磁源信号 V_{in} は、14 [V_{p-p}]、励磁信号 V_{out} は、20 [V_{p-p}] である。図 18 から明らかなように、第 1 回路例 11 及び第 2 回路例 12 の何れにおいても、予め規定された振幅（ここでは “10 [V]”）を有した励磁信号 V_{out} を得ることができる。

[0063] 上述した第 1 回路例 11 及び第 2 回路例 12 においては、並列共振素子 2p 及び直列共振素子 2s として、コンデンサ（容量性素子）を用いる例を示した。しかし、並列共振素子 2p 及び直列共振素子 2s は、リアクタンス成分を有していればよく、コンデンサを用いる形態に限定されるものではない。例えば、並列共振素子 2p 及び直列共振素子 2s として、インダクタ（誘導性素子）を用いて励磁回路 1 が構成されてもよい。

[0064] 図 19～図 21 は、本発明の励磁回路 1 の第 3 回路例 13 の模式的回路図（図 19）及びその負荷インピーダンス Z_{ps3} の等価回路（図 20）及び

複素平面上でのベクトル図（図 2 1）を示している。第 3 回路例 1 3 は、図 1 9 に示すように、直列共振素子 2 s としての直列共振インダクタ L_{s3} 、並列共振素子 2 p としての並列共振コンデンサ C_{p3} を有して構成されている。第 3 回路例 1 3 は、直列共振素子 2 s として第 1 回路例 1 1（図 9）の直列共振コンデンサ C_{s1} の代わりに直列共振インダクタ L_{s3} を有している。コンデンサとインダクタとは、複素平面上でのベクトル軌跡の進行方向が逆方向である。第 1 回路例 1 1 では、複素平面の第 1 象限において、虚数成分が“0”となる方向へインピーダンスのベクトルが移動した（図 1 1）。しかし、第 3 回路例 1 3 では、ベクトルの進行方向が逆方向となるために、図 2 1 に示すように複素平面の第 4 象限においてインピーダンスのベクトルが移動する。このため、並列共振コンデンサ C_{p3} により移動するベクトルは第 1 象限の中に留まらず、並列共振点（ Z_0 ）を超えて第 4 象限に至る。第 3 回路例 1 3 における振幅の拡大比は、第 1 回路例 1 1 に関する式(5)と同様であり、下記に示す式(9)となる。

[0065] [数9]

$$\frac{V}{E - V_d} = \frac{|Z_{p3}|}{|Z_{ps3}|} \dots (9)$$

[0066] 図 2 2～図 2 4 は、本発明の励磁回路 1 の第 4 回路例 1 4 の模式的回路図（図 2 2）及びその負荷インピーダンス Z_{ps4} の等価回路（図 2 3）及び複素平面上でのベクトル図（図 2 4）を示している。第 4 回路例 1 4 は、図 2 2 に示すように、並列共振素子 2 p としての並列共振インダクタ L_{s4} 、直列共振素子 2 s としての直列共振コンデンサ C_{p4} を有して構成されている。第 4 回路例 1 4 は、並列共振素子 2 p として第 1 回路例 1 1（図 9）の並列共振コンデンサ C_{p1} の代わりに並列共振インダクタ L_{p4} を有している。上述したように、コンデンサとインダクタとは、複素平面上でのベクトル

ル軌跡の進行方向が逆方向である。第1回路例11では、図11に示すように円周上を時計回りに移動したベクトルは、第4回路例14では反時計回りに移動する（図24）。振幅の拡大比は、第1回路例11に関する式(5)、第3回路例13に関する式(9)と同様であり、下記に示す式(10)となる。

[0067] [数10]

$$\frac{V}{E - V_d} = \frac{|Z_{p4}|}{|Z_{ps4}|} \dots (10)$$

[0068] さて、上述した各回路例（11～14）は、電源電圧Eの範囲が下記に再掲する式(4-3)の場合に適した励磁回路1である。

$$\{V \cdot (R / |Z_r|)\} + V_d < E < V + V_d \dots (4-3)$$

但し、上述した第3回路例13は、電源電圧Eがこの範囲外の場合、例えば下記式(4-4)のように、式(4-3)の左辺よりも小さい場合にも適用することができる。

$$E < \{V \cdot (R / |Z_r|)\} + V_d \dots (4-4)$$

この場合には、電源電圧Eが低い分を拡大比で補えばよい。例えば上述した第3回路例13において拡大比を大きくすればよい。具体的には、上記式(9)において“ $|Z_{p3}|$ ”の値を小さくすれば拡大比が大きくなる。これは、図25に示すように、並列共振コンデンサ C_{p3} によってインピーダンスのベクトルを移動させる範囲を図21のベクトル軌跡に例示した移動範囲よりも大きくすることによって実現可能である。

[0069] 一方、電源電圧Eが式(2-4)とは異なる側（右辺側）において式(4-3)の範囲外の場合、例えば下記式(4-5)のように式(4-3)の右辺よりも大きい場合も考えられる。

$$E > V + V_d \dots (4-5)$$

この場合には、電源電圧Eが高い分を拡大比で調整すればよい。つまり、拡

大比を“1”未満として、振幅を縮小させればよい（「縮小比」を設定すると称してもよい。）。例えば、後述するように、第2回路例12を改変した第5回路例15（図26）によって拡大比を“1”未満とすることが可能である。即ち、第5回路例15の回路構成を用いて、励磁信号 V_{out} の振幅を、電流増幅回路53を経た励磁源信号 V_{in} に対して縮小させることも可能である。

[0070] 図26～図28は、本発明の励磁回路1の第5回路例15の模式的回路図（図26）及びその負荷インピーダンス Z_{sp5} の等価回路（図27）及び複素平面上でのベクトル図（図28）を示している。第5回路例15は、図26に示すように、直列共振素子2sとしての直列共振インダクタ L_{s5} 、並列共振素子2pとしての並列共振コンデンサ C_{p5} を有して構成されている。第5回路例15は、直列共振素子2sとして第2回路例12（図12）の直列共振コンデンサ C_{s2} の代わりに直列共振インダクタ L_{s5} を有している。上述したように、コンデンサとインダクタとは、複素平面上でのベクトル軌跡の進行方向が逆方向である。第2回路例12では、図14に示すように、直列共振素子2s（直列共振コンデンサ C_{s2} ）により虚数成分が“0”となる方向へインピーダンスのベクトルが移動した。しかし、直列共振素子2sとして直列共振インダクタ L_{s5} を用いた第5回路例15では、図28に示すように、直列共振素子2s（直列共振インダクタ L_{s5} ）により、虚数成分（リアクタンス成分）が大きくなる方向へベクトル Y_1 が移動し、ベクトル Y_{51} となる。そして、並列共振コンデンサ C_{p5} によってベクトル Y_{51} で示されるインピーダンス Z_{s5} の並列共振点（ Z_{sp5} ）まで、さらにベクトル Y_{51} が移動し、ベクトル Y_{52} となる。

[0071] 尚、図28に示すように、この際のインピーダンスのベクトルの軌跡は、励磁巻線 L_r のインピーダンス Z_r と、インピーダンス Z_r に対する並列共振点（ Z_0 ）と、複素平面の原点とを通る円の外側に設定される円周上である。具体的には、この外側の円周は、実軸 Re 上に中心を有し、複素平面の原点と、ベクトル Y_{51} で示されるインピーダンス Z_{s5} とを通る円である。

。第5回路例15における拡大比（縮小比）は、上述した第2回路例12における拡大比を表す式(7)と同様に、下記式(11)に示す通りである。

[0072] [数11]

$$\frac{V}{E - Vd} = \frac{|Z_r|}{|Z_{s5}|} \dots (11)$$

[0073] 同様に、電源電圧Eが下記に再掲する式(4-5)に示すように、式(4-3)で規定される範囲よりも大きい場合、上述した第5回路例15（図26）とは別の回路構成を採用することもできる。

$$E > V + Vd \dots (4-5)$$

つまり、第2回路例12を改変した第5回路例15（図26）と同様に、第2回路例12を改変した第6回路例16（図29）によって拡大比を“1”未満とすることも可能である。図29～図31は、本発明の励磁回路1の第6回路例16の模式的回路図（図29）及びその負荷インピーダンス Z_{sp6} の等価回路（図30）及び複素平面上でのベクトル図（図31）を示している。第5回路例15は、第2回路例12（図12）の直列共振コンデンサ C_{s2} の代わりに直列共振インダクタ L_{s5} を有して構成されていたが、第6回路例16は、図29に示すように、第2回路例12（図12）の並列共振コンデンサ C_{p2} の代わりに並列共振インダクタ L_{p6} を有して構成されている。

[0074] 第2回路例12においては、図14に示すように直列共振コンデンサ C_{s2} の作用では、ベクトルが実軸 Re には達していない。即ち、第2回路例12では、図14に示すように、直列共振コンデンサ C_{s2} によるインピーダンスのベクトルの移動は、複素平面の第1象限内で完結していた。これに対して、第6回路例16では、図31に示すように、直列共振コンデンサ C_{s2} の作用により、ベクトルは実軸 Re を越えて複素平面の第4象限まで移動

する。上述したように、コンデンサとインダクタとは、複素平面上でのベクトル軌跡の進行方向が逆方向である。第2回路例12では、図14に示すように、直列共振コンデンサ C_{s2} の作用により移動した後のベクトル Y_{21} が、並列共振コンデンサ C_{p2} の作用により円周上を時計回りに移動して、当該ベクトル Y_{21} の並列共振点(Z_{sp2})に達した。これに対して、第6回路例16では、図31に示すように、直列共振インダクタ L_{s6} の作用により移動した後のベクトル Y_{61} が、並列共振コンデンサ C_{p6} の作用により円周上を反時計回りに移動して当該ベクトル Y_{61} の並列共振点(Z_{sp6})に達する。

[0075] 尚、図31に示すように、この際のインピーダンスのベクトルの軌跡は、励磁巻線 L_r のインピーダンス Z_r と、インピーダンス Z_r に対する並列共振点(Z_0)と、複素平面の原点とを通る円の外側に設定される円周上である。具体的には、この外側の円周は、実軸 Re 上に中心を有し、複素平面の原点と、インピーダンスのベクトル Y_{61} で示されるインピーダンス Z_{s6} とを通る円である。但し、両円において、ベクトル軌跡がプロットされる範囲はそれぞれ半円の円周上であり、複素平面のそれぞれ異なる象限(第1象限と第4象限)に描かれる半円の円周上となる(図31)。また、第6回路例16における拡大比(縮小比)は、上述した第2回路例12及び第5回路例15における拡大比を表す式(7)及び式(11)と同様に、下記式(12)に示す通りである。

[0076] [数12]

$$\frac{V}{E - Vd} = \frac{|Z_r|}{|Z_{s6}|} \dots (12)$$

[0077] 以上、種々の回路例(11~16)を示して説明したように、本発明の励磁回路1は、広範囲の電源電圧 E に柔軟に対応させて、並列共振素子 $2p$ 及

び直列共振素子 $2s$ を設定することができる。図 3 2 の一覧表に、電源電圧 E に対して好適な励磁回路 1 (1 1 ~ 1 6) の組み合わせを示す。尚、図 3 2 では、並列共振回路のみで構成される場合 (“ E ” が式(4-3)の右辺に等しい場合)、及び直列共振回路のみで構成される場合 (“ E ” が式(4-3)の左辺に等しい場合) の励磁回路 1 は省略している。図 3 2 から明らかなように、本発明の励磁回路 1 は、電源電圧 E などに応じて、最適な回路構成を選択することが可能な優れたレゾルバ励磁装置を構成する。また、代表的な例として式(5)~式(8-2)に示したように、電源電圧 E 等に応じて、並列共振素子 $2p$ 及び直列共振素子 $2s$ の回路定数も、適宜設定可能である。従って、同一の回路パターンを有して構成された回路基板に、異なる回路定数の部品を実装することによって、種々のレゾルバ 4 0 に広く対応させることも可能である。

[0078] ところで、上記説明においては、発明の特徴に焦点を当てるために、正負両電源 ($\pm E$) を備えて単純化した回路例 (1 1 ~ 1 6) を用いて説明した。しかし、より実用的には、グラウンドと正極との間を電源電圧範囲 E_{pp} とする片電源により励磁回路 1 が構成されることが好ましい。ここで、図 3 3 ~ 図 3 9 に、第 1 回路例 1 1 及び第 2 回路例 1 2 に対応し、実用的な片電源 (正極 V_{cc} - グラウンド間) による励磁回路 1 の模式的回路図を示す。図 3 3 ~ 図 3 6 は、第 1 回路例 1 1 の励磁回路 1 の各バリエーション (1 1 A, 1 1 B, 1 1 C, 1 1 D) を示している。図 3 7 ~ 図 3 9 は、第 2 回路例 1 2 の励磁回路 1 の各バリエーション (1 2 A, 1 2 C, 1 2 D) を示している。

[0079] 図 3 3 ~ 図 3 9 に示す各励磁回路 1 の電源は、片電源であるから励磁巻線 L_r に励磁信号 V_{out} を印加するに際して直流成分をカットする必要がある。このため、図 3 3 ~ 図 3 9 に示す各励磁回路 1 には、カップリングコンデンサ C_c が備えられている。また、電源投入時におけるカップリングコンデンサ C_c の充電に際して適切な時定数を設定するため、及びカップリングコンデンサ C_c のリーク電流による直流動作点のずれを抑制するために、直

列共振コンデンサ (C_{s1} , C_{s2}) に対して並列に抵抗器 R_5 が接続されている。カップリングコンデンサ C_c の回路定数は、励磁源信号 R_{out} や励磁信号 V_{out} の周波数 ($f_0 = \omega_0 / 2\pi = 10 \sim 20$ [kHz]) に応じて設定され、例えば、 100 [μF] 程度である。これに対して、並列共振コンデンサ C_p 、直列共振コンデンサ C_s の回路定数は、例えば、“ $R = 30$ [Ω]”、“ $L = 1200$ [μH]” 程度のレゾルバに対して第 1 回路例 11 を適用した場合に、概ね $0.1 \sim 1$ [μF] 程度であるから、周波数特性が異なり、互いに大きく影響することはない。

[0080] また、図 33～図 39 に示す各励磁回路 1 の電源は片電源であるから、交流信号である励磁源信号 R_{out} を演算増幅器 IC_1 に入力するために、演算増幅器 IC_1 の基準電圧（直流動作点）を正極 V_{cc} とグラウンドとの間に設定する必要がある。この基準電圧は、好適には、正極 V_{cc} とグラウンドとの中間電位（例えば “ $V_{cc} / 2$ ”）に設定される。従って、分圧抵抗である抵抗器 R_3 と抵抗器 R_4 とは、抵抗値の等しい抵抗器が用いられる。

[0081] 図 33 の励磁回路 11A は、図 9 に原理を示した第 1 回路例 11 の最も一般的な回路構成である。この励磁回路 11A と図 34 の励磁回路 11B とは、カップリングコンデンサ C_c の配置が異なるのみで他の点については同様である。図 35 の励磁回路 11C 及び図 36 の励磁回路 11D は、励磁回路 11A 及び励磁回路 11B とは異なり、励磁巻線 L_r とグラウンドとの間にカップリングコンデンサ C_c が配置されている。励磁巻線 L_r の抵抗成分は小さいため、励磁回路 11A 及び励磁回路 11B では、励磁巻線 L_r が正極 V_{cc} に短絡した場合（天絡した場合）、正極 V_{cc} とグラウンドとの間が、ほぼ短絡状態となり大電流が流れる可能性がある。これに対して、励磁回路 11C 及び励磁回路 11D では、グラウンドと励磁巻線 L_r との間にカップリングコンデンサ C_c が存在するために、励磁巻線 L_r が天絡しても、正極 V_{cc} とグラウンドとの間が短絡状態となって大電流がながれることが抑制される。尚、図 35 の励磁回路 11C と図 36 の励磁回路 11D とは、カ

ップリングコンデンサ C_c の配置が異なるのみで他の点については同様である。

[0082] 図37の励磁回路12Aは、図12に原理を示した第2回路例12の最も一般的な回路構成である。図38の励磁回路12C及び図39の励磁回路12Dは、励磁回路12Aとは異なり、励磁巻線 L_r とグラウンドとの間にカップリングコンデンサ C_c が配置された構成である。つまり、上述した励磁回路11C（図35）及び励磁回路11D（図36）と同様に、励磁巻線 L_r の天絡に対して保護が容易な回路構成の一例である。尚、図38の励磁回路12Cと図39の励磁回路12Dとは、カップリングコンデンサ C_c の配置が異なるのみで他の点については同様である。

[0083] ところで、図2を参照して上述したように、R/Dコンバータ51は、励磁巻線 L_r を励磁するための励磁源信号 R_{out} を生成する。励磁源信号 R_{out} は、例えば波高値が2[V]、周波数が10[kHz]～20[kHz]の正弦波状の信号である（例えば図18参照）。励磁源信号生成部57を簡潔に構成するために、励磁源信号 R_{out} は、例えば離散的な電圧値を時系列に変化させながら出力することによって生成される。つまり、励磁源信号 R_{out} は、時系列にデジタル信号をつなげてアナログ信号に変換するD/A変換（デジタル・アナログ変換）のような手法で生成される。このため、R/Dコンバータ51から出力される励磁源信号 R_{out} は、図40に示すように階段状の波形となる場合がある。このような階段状の波形を有する信号には、基本波成分よりも遙かに高い周波数成分（高周波成分）の信号が重畳されていることになる。この高周波成分が励磁信号 V_{out} に残留していると、磁極位置の検出精度を低下させる可能性がある。また、高周波成分は、高周波の輻射ノイズ（放射ノイズ）を増加させる可能性もある。

[0084] このため、励磁源信号 R_{out} が励磁信号 V_{out} として出力されるまでの間に、このような高周波成分が低減されることが望ましい。例えば、励磁回路1にローパスフィルタを付加することによって、階段状の波形を鈍ら

せ、高周波成分を減衰させることができる。以下、実用的な回路の形態として、図33に例示した回路構成の励磁回路11Aにローパスフィルタを付加する実施形態を例示しながら説明する。図33に示した励磁回路11Aは、励磁源信号 R_{out} が入力される励磁源信号入力ラインと、励磁信号 V_{out} を励磁源信号入力ライン上にフィードバックするフィードバックループとを有し、励磁信号 V_{out} の振幅を安定化するフィードバック制御を行うフィードバック制御器（演算増幅器IC1）を有して構成されている。ここで、1つの態様として図41に示す例では、演算増幅器IC1のフィードバックループにローパスフィルタとして機能するコンデンサ C_f が、励磁回路11Aに付加されて、ローパスフィルタを有する励磁回路11Eが構成される。コンデンサ C_f は、演算増幅器IC1による信号増幅のゲインを設定するフィードバック抵抗 R_2 に対して並列接続される。尚、信号増幅のゲインは、演算増幅器IC1の入力抵抗（抵抗器 R_1 ）とフィードバック抵抗 R_2 との比率（ R_2/R_1 ）により定まる。例えば、“ $R_1 = 1 [k\Omega]$ ”、“ $R_2 = 10 [k\Omega]$ ”の場合、ゲインは10倍である。

[0085] 尚、演算増幅器IC1のフィードバックループにコンデンサ C_f を付加する形態は、図41に示す励磁回路11Eに限らず、例えば図42に示すような励磁回路11Fの形態を採ることも可能である。図42の励磁回路11Fでは、フィードバック抵抗 R_2 が第1フィードバック抵抗 R_{21} と、第2フィードバック抵抗 R_{22} との2つに分割され、一方のフィードバック抵抗である第1フィードバック抵抗 R_{21} と並列にコンデンサ C_f が接続されている。フィードバック抵抗 R_2 は、第1フィードバック抵抗 R_{21} と第2フィードバック抵抗 R_{22} との和がフィードバック抵抗 R_2 と同じ値となるように分割される。例えば“ $R_2 = 10 [k\Omega]$ ”の場合、“ $R_{21} = R_{22} = 5 [k\Omega]$ ”とすることができる。演算増幅器IC1のゲインは“ $(R_{21} + R_{22}) / R_1$ ”であり、励磁回路11Eと励磁回路11Fとにおいて演算増幅器IC1のゲインは同じである。

[0086] ところで、励磁回路11のようなフィードバック制御器を有する回路では

、回路を安定化させるためにフィードバックループを含む一巡伝達関数の位相余裕が十分に確保されていることが望ましい。一般的には、一巡伝達関数の位相余裕が60度以上あれば、安定的であるといわれている。図43及び図44に示すように、一巡伝達関数のボード線図におけるゼロクロス点（ループゲインが“0[dB]”となる周波数）での位相とボード線図のマイナス180度との差が“位相余裕”である。図43は、図41の励磁回路11Eの一巡伝達関数のボード線図を示しており、図44は、図42の励磁回路11Fの一巡伝達関数のボード線図を示している。図43及び図44の横軸は対数軸である。図41の励磁回路11Eの位相余裕は約37度であり、図42の励磁回路11Fの位相余裕は約63度である。即ち、図41の励磁回路11Eと図42の励磁回路11Fとでは、図42の励磁回路11Fの方が安定的であるといえることができる。回路が安定性に欠ける場合には、出力（この場合は、励磁信号Vout）が発振する可能性がある。従って、位相余裕を考慮すると、図41の励磁回路11Eに比べて、図42の励磁回路11Fの構成を採用することが好ましい。

[0087] 但し、図42の励磁回路11Fは、60度以上の位相余裕を確保できる反面、フィードバックループにおけるローパスフィルタの機能が抑制的となる。このため、R/Dコンバータ51から出力される励磁源信号RDoutの電圧分解能によっては、階段状の波形を構成する高周波成分の除去が不充分となる可能性がある。つまり、励磁源信号RDoutの電圧分解能が高ければ、階段状の波形の1段の高さが低くなるため、高周波成分の振幅も小さくなり、除去も容易となる。一方、励磁源信号RDoutの電圧分解能が低ければ、階段状の波形の1段の高さも高くなり、高周波成分の振幅も大きくなるので、ローパスフィルタにもより高い除去性能が求められる。

[0088] 図45の励磁回路11Gは、高周波成分に対する高い除去性能を有したローパスフィルタを備えつつ、60度以上の位相余裕を確保できる回路構成を例示したものである。図45の励磁回路11Gは、フィードバック制御器としての演算増幅器IC1の前段において、励磁源信号RDoutを濾波する

バンドパスフィルタ 54 を備えて構成されている。上述したように、“C 1” はカップリングコンデンサであり、励磁源信号 R D o u t の直流成分を除去し、交流成分のみを後段の回路（演算増幅器 I C 1）に伝達する。つまり、カップリングコンデンサ “C 1” は、実質的に励磁源信号 R D o u t に対するハイパスフィルタとして機能している。そして、コンデンサ C 1 の前段には、抵抗器 R 6 及びコンデンサ C f によりローパスフィルタが構成されている。従って、“C 1”（及び“R 1”）を中核としたハイパスフィルタと、“R 6”及び“C f”を中核としたローパスフィルタとにより、バンドパスフィルタ 54 が構成される。このバンドパスフィルタ 54 は、励磁信号 V o o u t が演算増幅器 I C 1 へフィードバックされる帰還点よりも R / D コンバータ 51 側に配置されている。図 4 6 は、図 4 5 の励磁回路 11 G の一巡伝達関数のボード線図を示している。図 4 5 の励磁回路 11 G の位相余裕は約 72 度であり、60 度を超える十分な位相余裕が確保されている。

[0089] 図 4 5 の励磁回路 11 G では、バンドパスフィルタ 54 が、フィードバック制御器としての演算増幅器 I C 1 へ向かって前段側（R / D コンバータ 51 側）から、ローパスフィルタ、ハイパスフィルタの順に構成されている。この順序が、前段側から、ハイパスフィルタ、ローパスフィルタの順であると、演算増幅器 I C 1 の直前に（入力側に）容量性負荷（コンデンサ C f）が付加されることになり、回路特性上好ましくない。従って、図 4 5 の励磁回路 11 G のように、バンドパスフィルタ 54 は、演算増幅器 I C 1 に向かって前段側から、ローパスフィルタ、ハイパスフィルタの順に構成されると好適である。尚、演算増幅器 I C 1 に対して直列接続されるコンデンサ C 1 は、容量性負荷とはならないため、カップリングコンデンサ（コンデンサ C 1）と、演算増幅器 I C 1 の入力抵抗（抵抗器 R 1）との接続順序は、逆であっても問題はない。

[0090] 尚、ここでは図 3 3 の励磁回路 11 A に対してローパスフィルタやバンドパスフィルタ 54 を付加した回路（11 E, 11 F, 11 G）を例示して説明したが、当然ながらこれらのフィルタは、図 3 4 ~ 図 3 9 に例示した励磁

回路 1 (1 1, 1 2) にも同様に適用することができる。また、図 9、図 1 2、図 1 9、図 2 2、図 2 6、図 2 9 に示した励磁回路 1 (1 1, 1 2, 1 3, 1 4, 1 5, 1 6) にも、同様に適用することができる。ローパスフィルタやバンドパスフィルタの適用後の具体的な回路は、当業者であれば容易に構成することが可能であるから、図示及び詳細な説明は省略する。

[0091] 以上、多様な実施形態を示して説明したように、本発明によれば、広い電源電圧範囲に柔軟に対応可能で、低損失な回路構成により、レゾルバの励磁巻線に対して励磁に必要な振幅を有する正弦波状の励磁信号を与えることが可能なレゾルバ励磁装置を提供することができる。尚、当業者であれば、これらの実施形態を参酌して本発明の要旨を逸脱種々の改変が可能であろうが、そのような改変もまた本発明の技術的範囲に属するものである。

産業上の利用可能性

[0092] 本発明は、レゾルバの励磁巻線を励磁するために、正弦波状の励磁源信号の振幅を調整して、予め規定された振幅の励磁信号を生成するレゾルバ励磁装置に利用することができる。

符号の説明

[0093] 1 : 励磁回路 (レゾルバ励磁装置)
 2 p : 並列共振素子
 2 s : 直列共振素子
 1 1 ~ 1 6 : 第 1 回路例 ~ 第 6 回路例 (励磁回路)
 1 1 A, 1 1 B, 1 1 C, 1 1 D, 1 1 E, 1 1 F, 1 1 G : 励磁回路
 1 2 A, 1 2 C, 1 2 D : 励磁回路
 4 0 : レゾルバ
 5 4 : バンドパスフィルタ
 C p : 並列共振コンデンサ (並列共振素子)
 C s : 直列共振コンデンサ (直列共振素子)
 L r : 励磁巻線
 R D o u t : 励磁源信号

V_{in} : 励磁源信号
 V_{out} : 励磁信号
 Z_{ps1} : 負荷インピーダンス
 Z_{sp2} : 負荷インピーダンス
 Z_{ps3} : 負荷インピーダンス
 Z_{ps4} : 負荷インピーダンス
 Z_{sp5} : 負荷インピーダンス
 Z_{sp6} : 負荷インピーダンス
 Z_{xp} : 並列共振インピーダンス
 Z_{xs} : 直列共振インピーダンス

請求の範囲

- [請求項1] レゾルバの励磁巻線を励磁するために、正弦波状の励磁源信号の振幅を調整して、予め規定された振幅の励磁信号を生成するレゾルバ励磁装置であって、
- 前記励磁巻線のインピーダンスに対して並列共振インピーダンスとして機能する並列共振素子を有する並列共振回路と、
- 前記励磁巻線のインピーダンスに対して直列共振インピーダンスとして機能する直列共振素子を有する直列共振回路と、
- を備えたレゾルバ励磁装置。
- [請求項2] 前記並列共振回路は、前記励磁巻線に対して並列に接続された容量性素子を有して構成され、前記直列共振回路は、前記励磁巻線に対して直列に接続された容量性素子を有して構成されている請求項1に記載のレゾルバ励磁装置。
- [請求項3] 前記並列共振素子と前記励磁巻線との並列回路に対して、前記直列共振素子が接続されている請求項1又は2に記載のレゾルバ励磁装置。
- [請求項4] 前記直列共振素子と前記励磁巻線との直列回路に対して、前記並列共振素子が接続されている請求項1又は2に記載のレゾルバ励磁装置。
- [請求項5] 前記並列共振素子の回路定数は、前記励磁信号の振幅に対する前記励磁源信号の振幅の比率に応じて設定され、
- 前記直列共振素子の回路定数は、前記励磁巻線及び前記並列共振素子及び前記直列共振素子のインピーダンスを合成した負荷インピーダンスのリアクタンス成分がゼロとなるように設定される請求項3に記載のレゾルバ励磁装置。
- [請求項6] 前記直列共振素子の回路定数は、前記励磁信号の振幅に対する前記励磁源信号の振幅の比率に応じて設定され、
- 前記並列共振素子の回路定数は、前記励磁巻線及び前記並列共振素

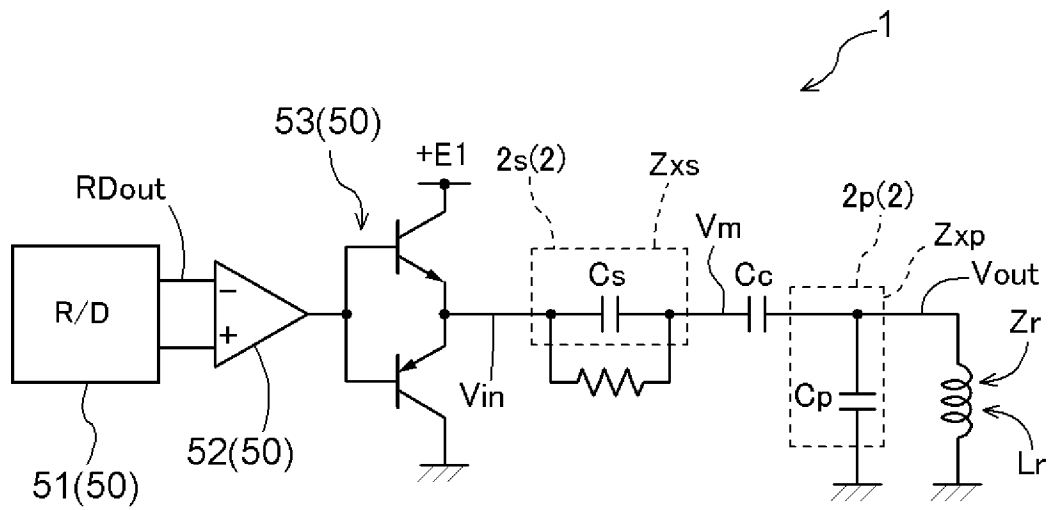
子及び前記直列共振素子のインピーダンスを合成した負荷インピーダンスのリアクタンス成分がゼロとなるように設定される請求項4に記載のレゾルバ励磁装置。

[請求項7] 前記励磁源信号が入力される励磁源信号入力ラインと、前記励磁信号を前記励磁源信号入力ライン上にフィードバックするフィードバックループとを有し、前記励磁信号の振幅を安定化するフィードバック制御を行うフィードバック制御器と、

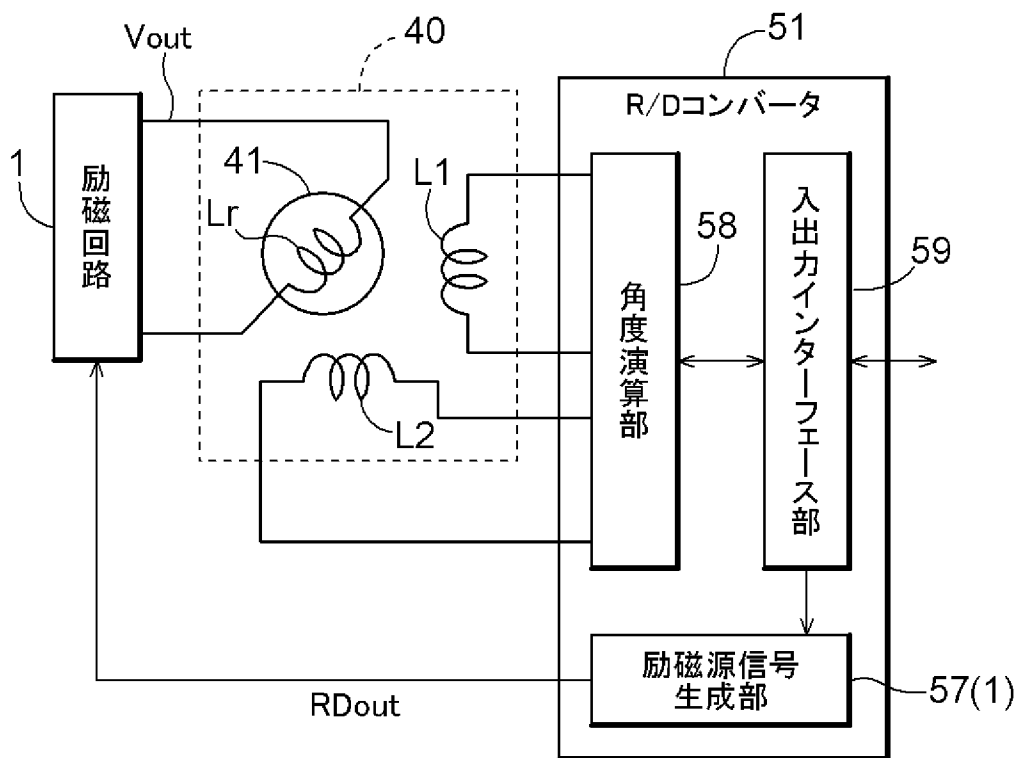
前記励磁信号がフィードバックされる帰還点よりも前段において、前記励磁源信号を濾波するバンドパスフィルタと、を備える請求項1から6の何れか一項に記載のレゾルバ励磁装置。

[請求項8] 前記バンドパスフィルタは、前記フィードバック制御器へ向かって前段側から、ローパスフィルタ、ハイパスフィルタの順に構成されている請求項7に記載のレゾルバ励磁装置。

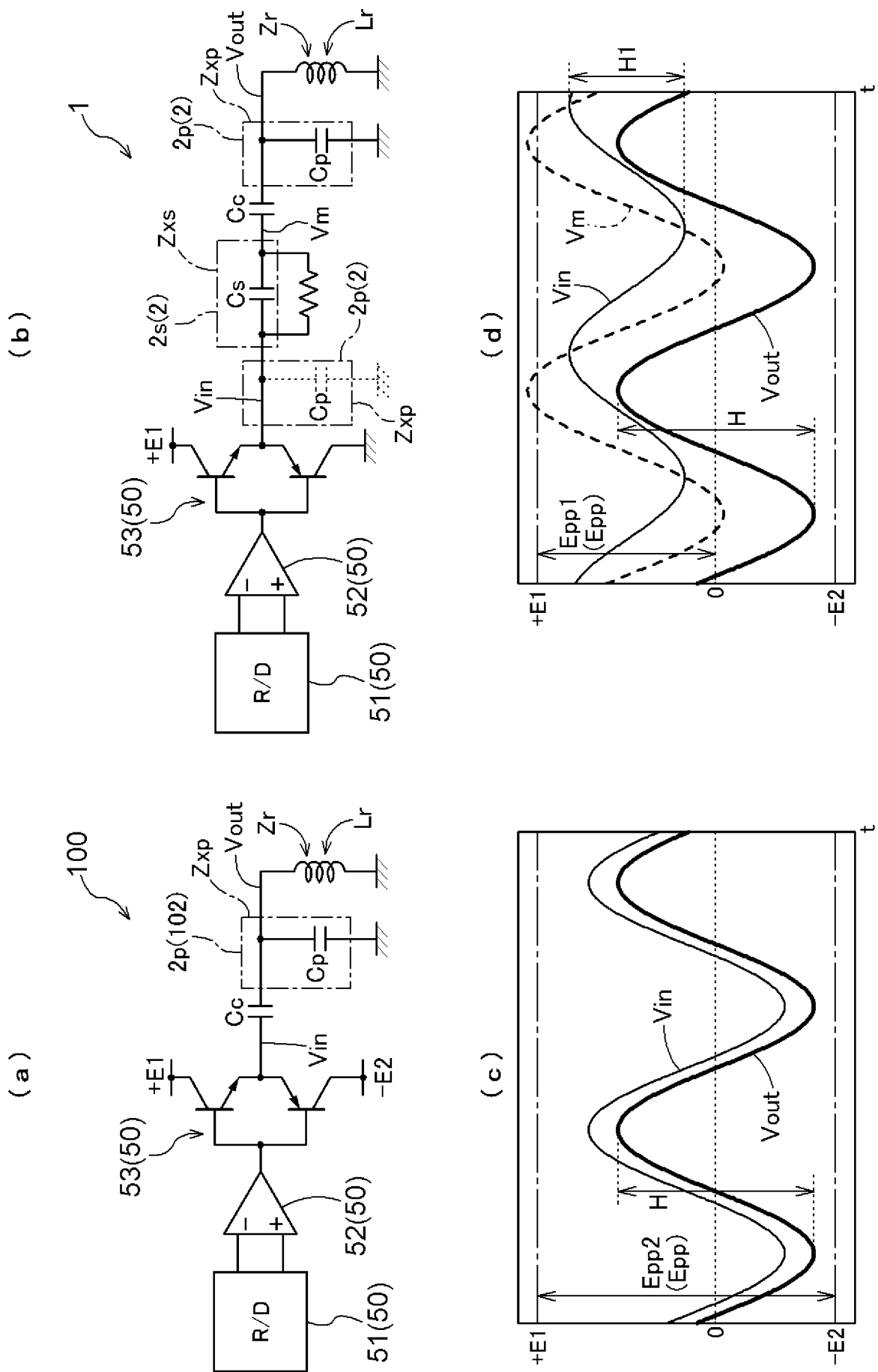
[図1]



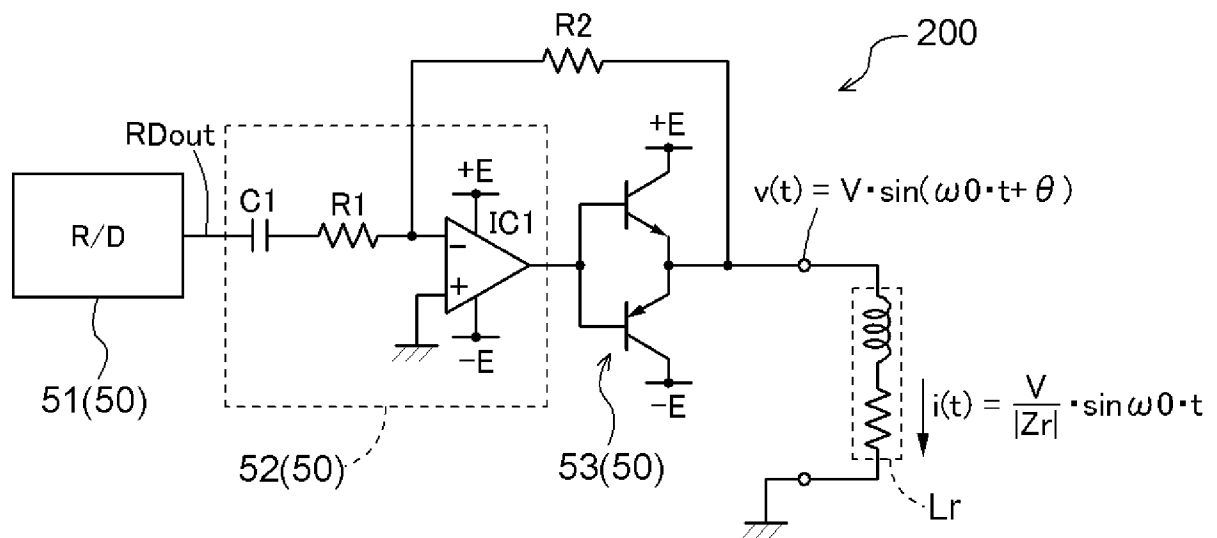
[図2]



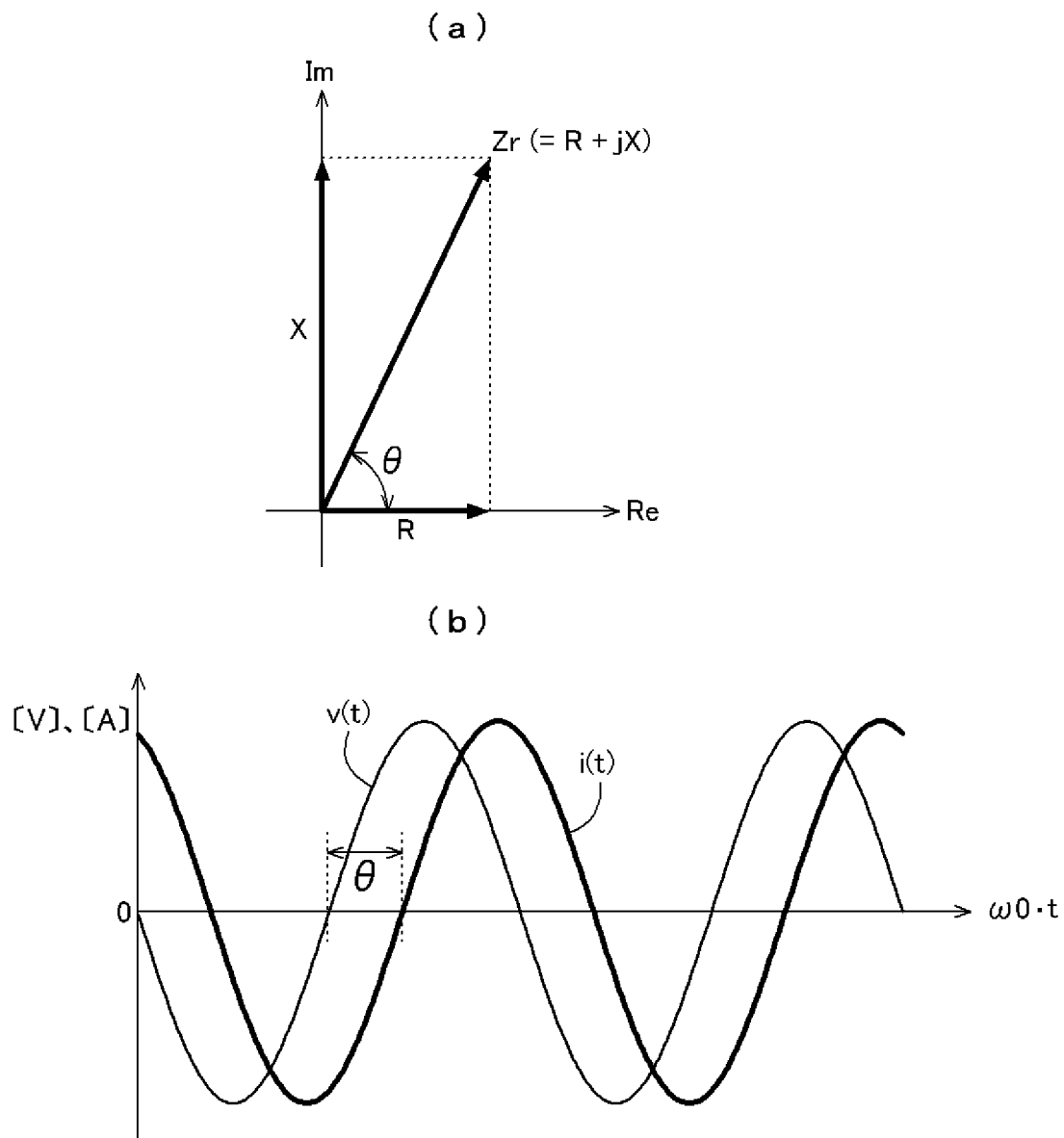
[図3]



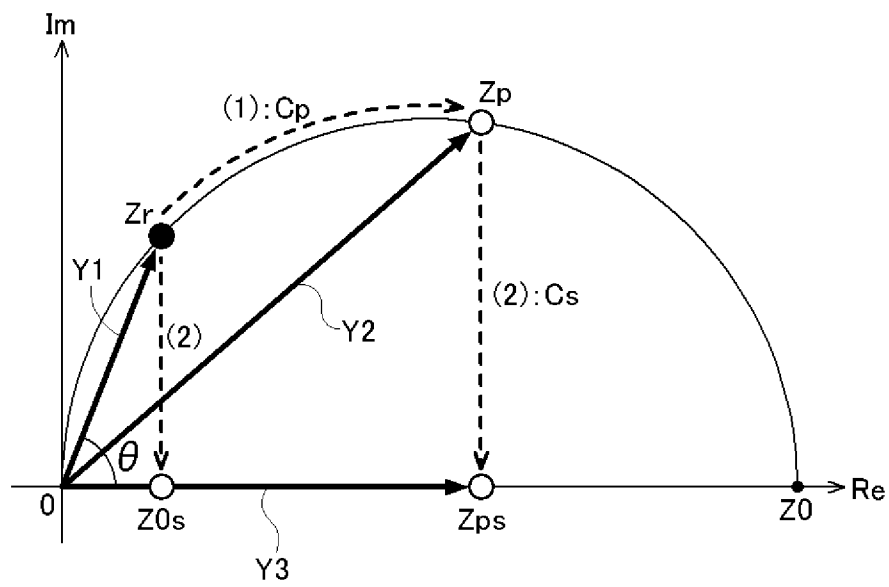
[図4]



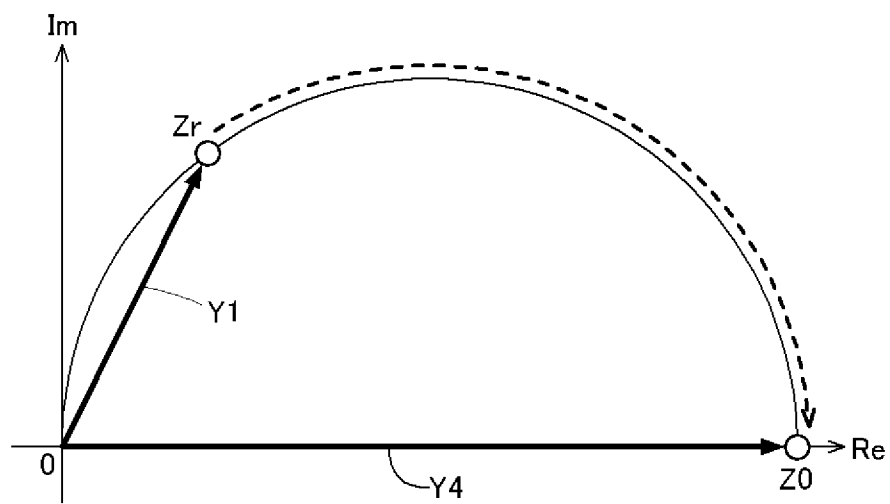
[図5]



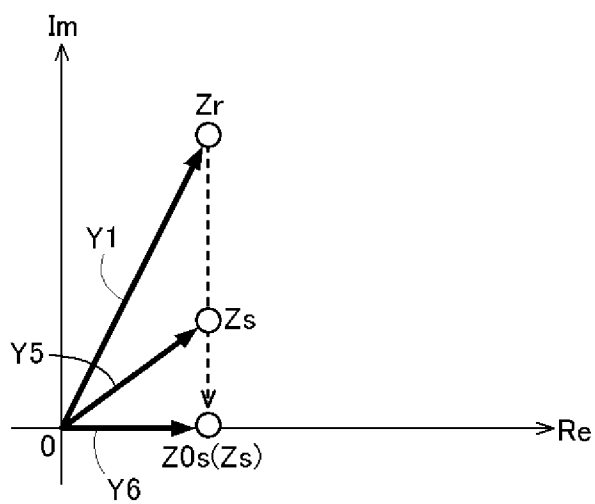
[図6]

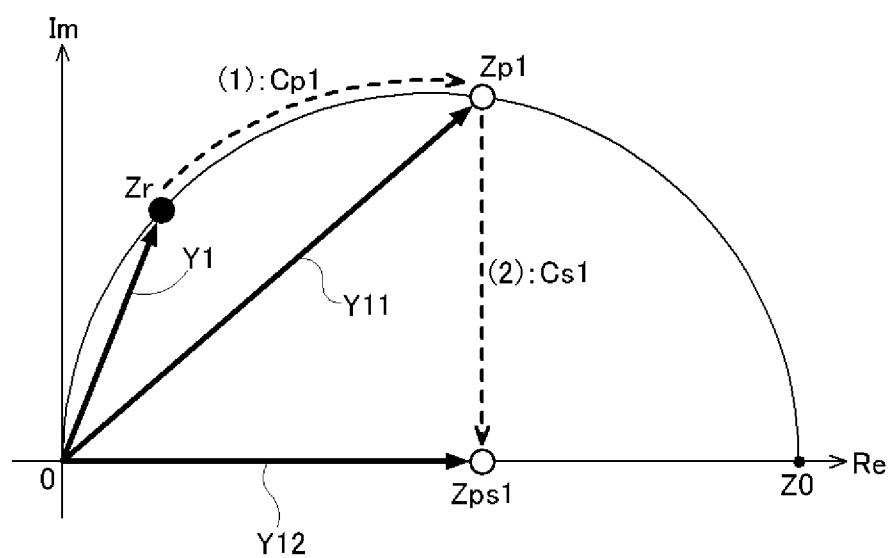
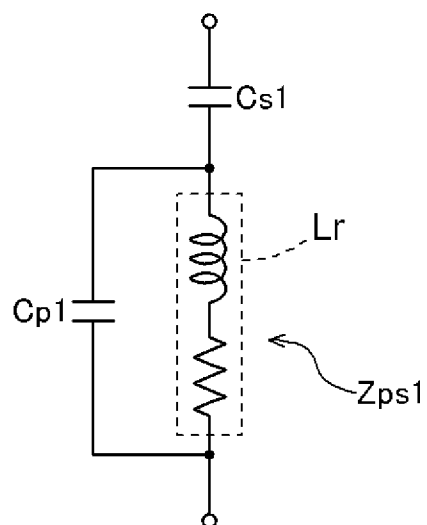
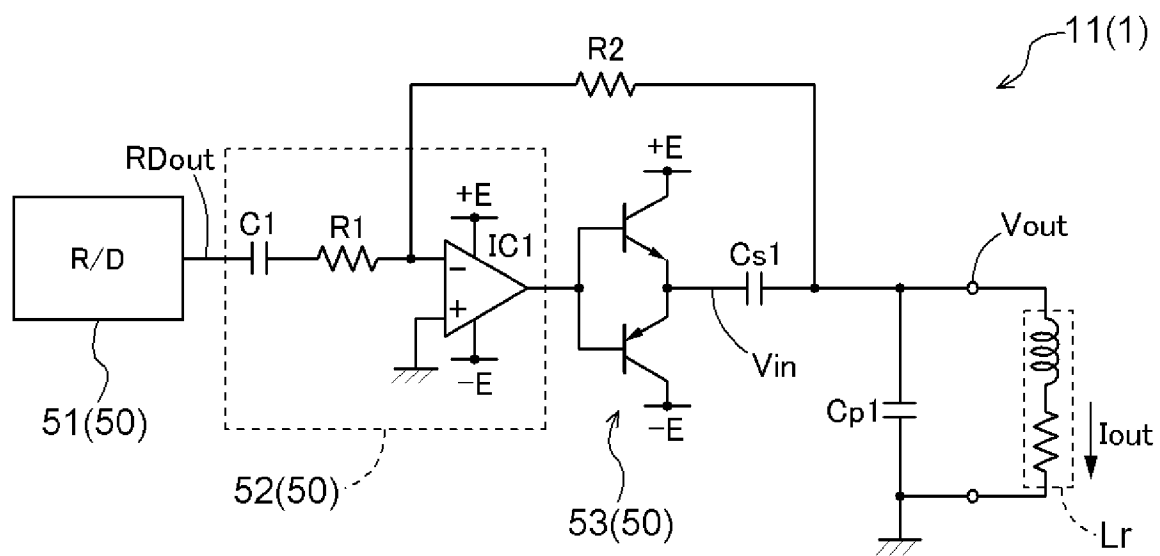


[図7]

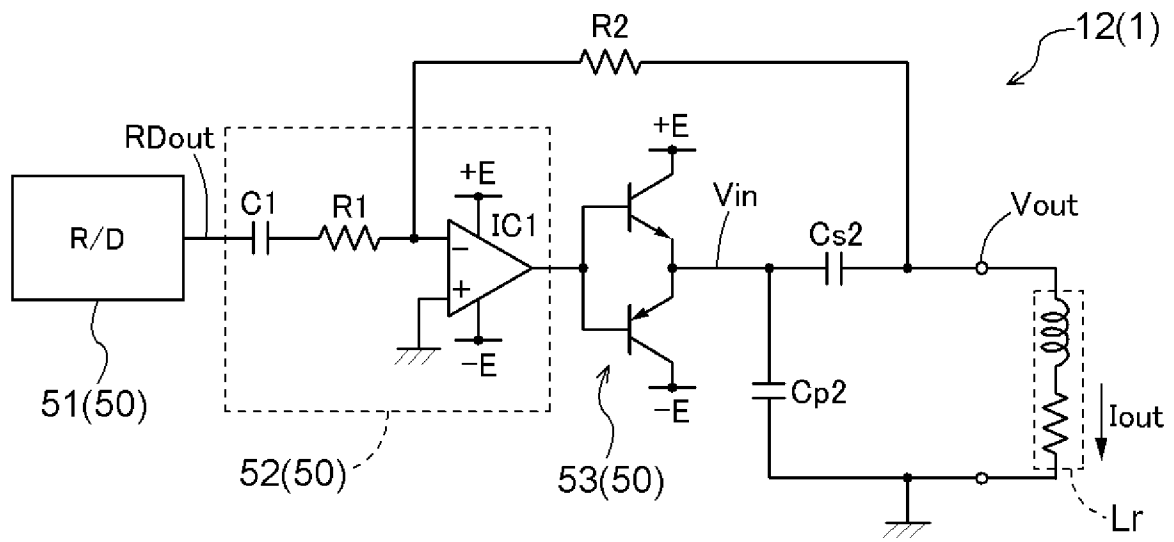


[図8]

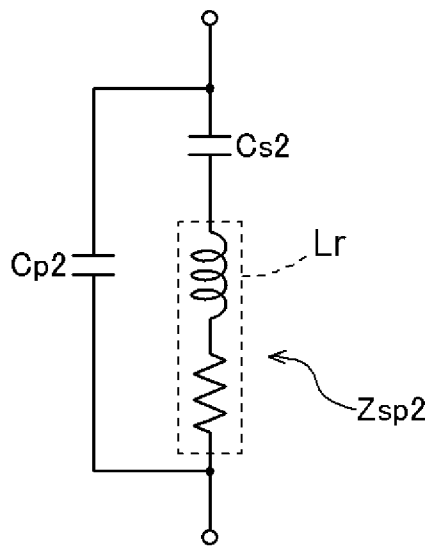




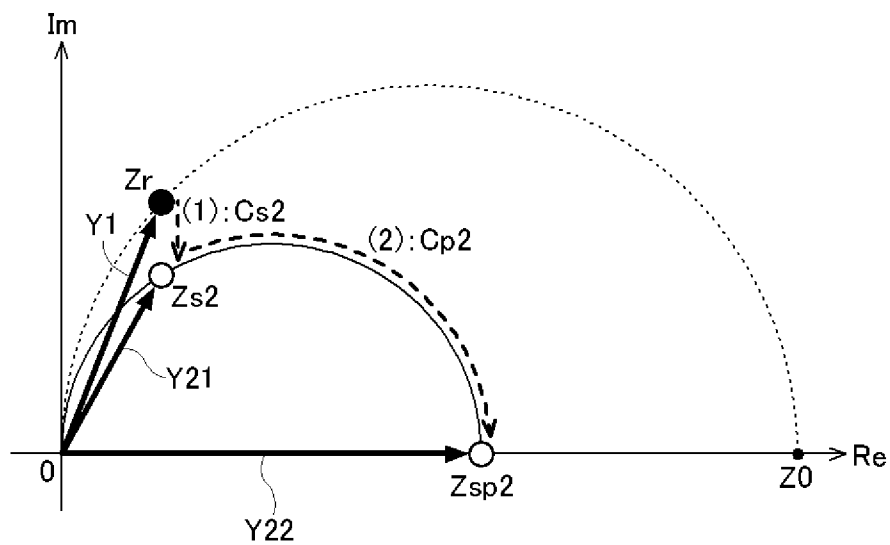
[図12]



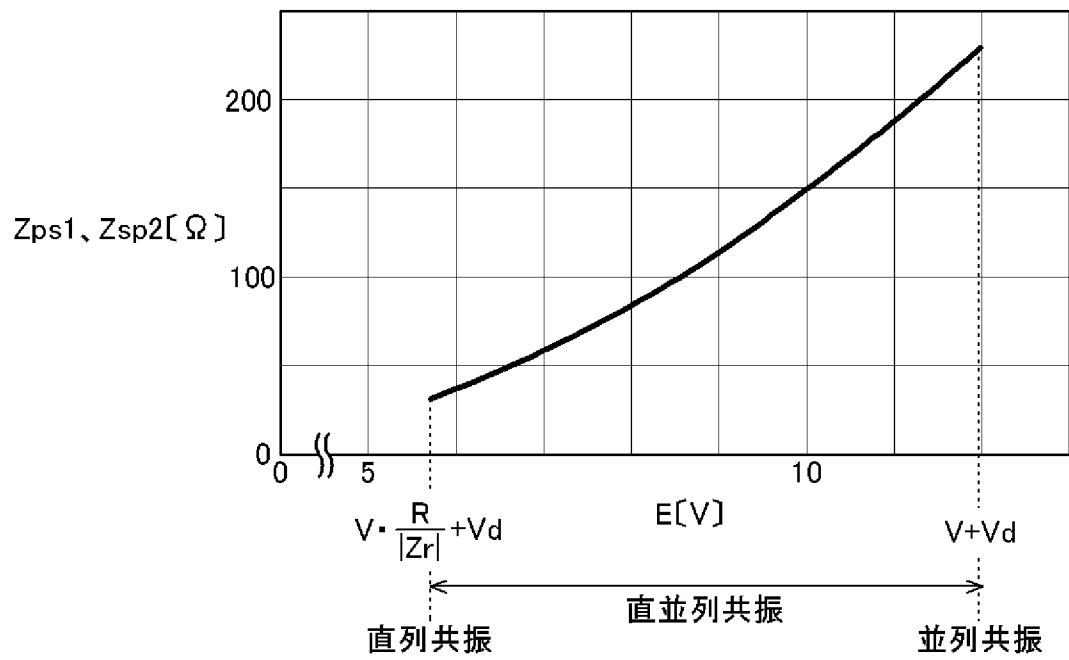
[図13]



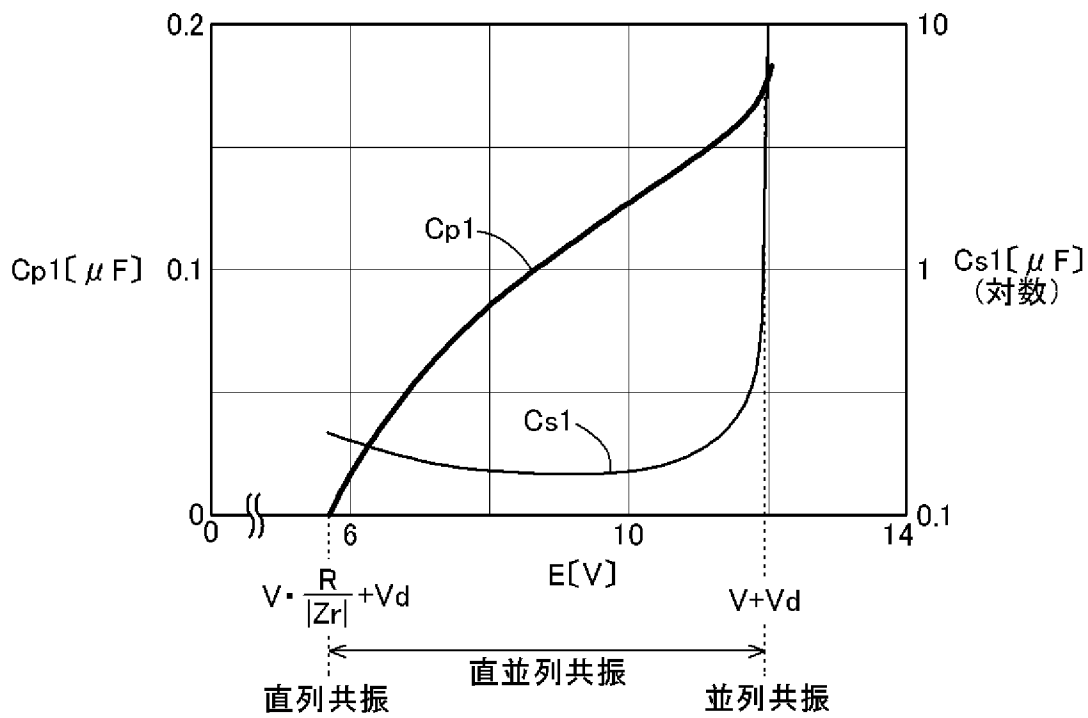
[図14]



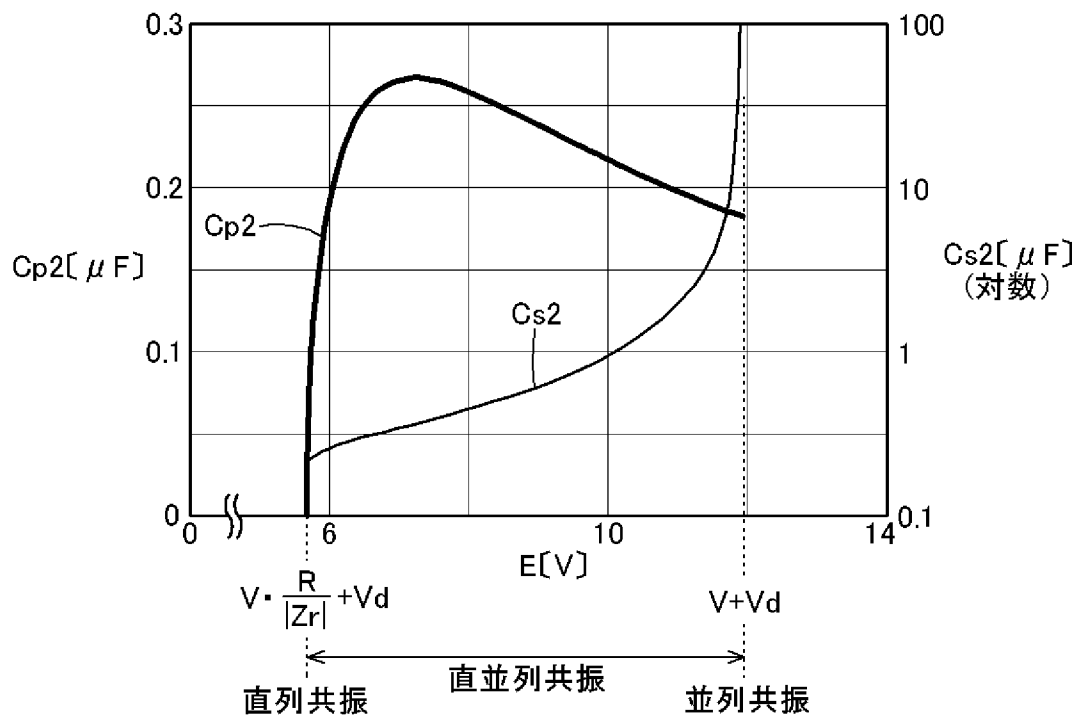
[図15]



[図16]

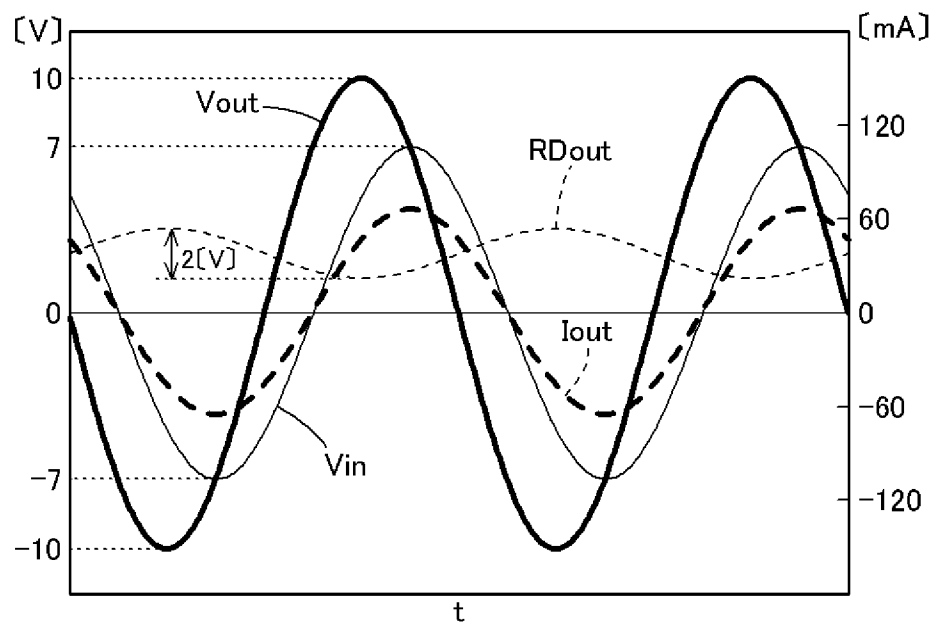


[図17]

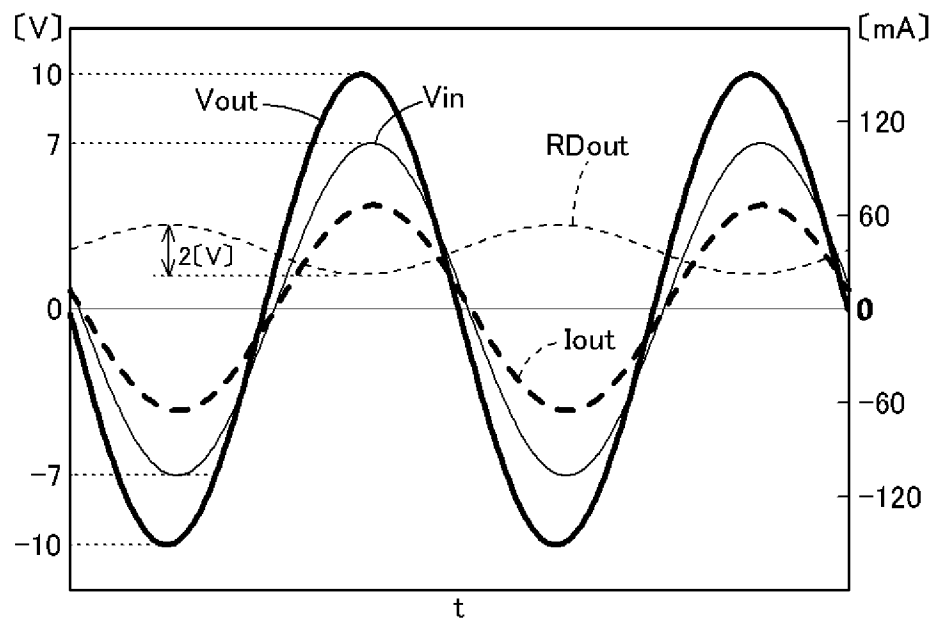


[図18]

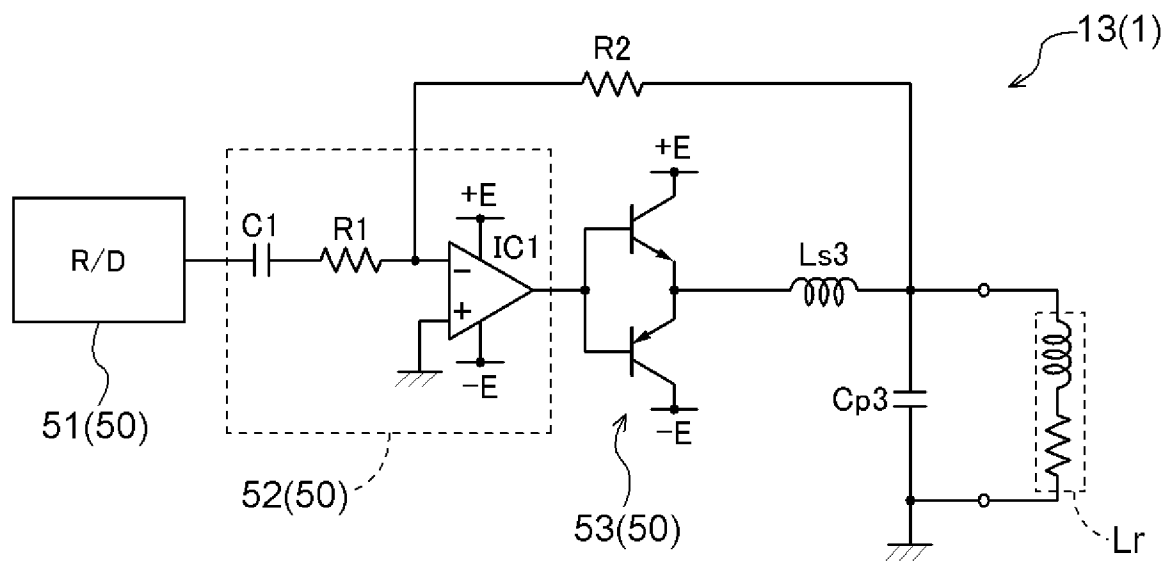
(a)



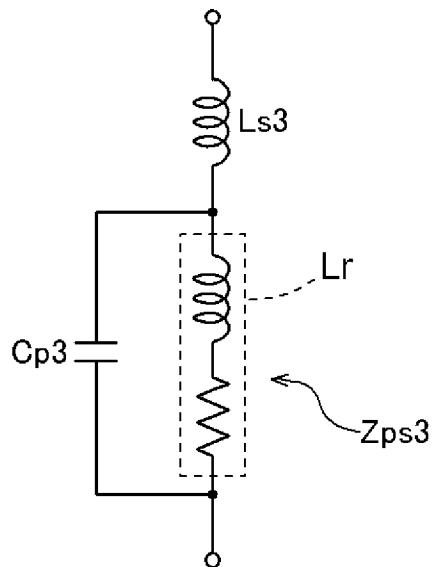
(b)



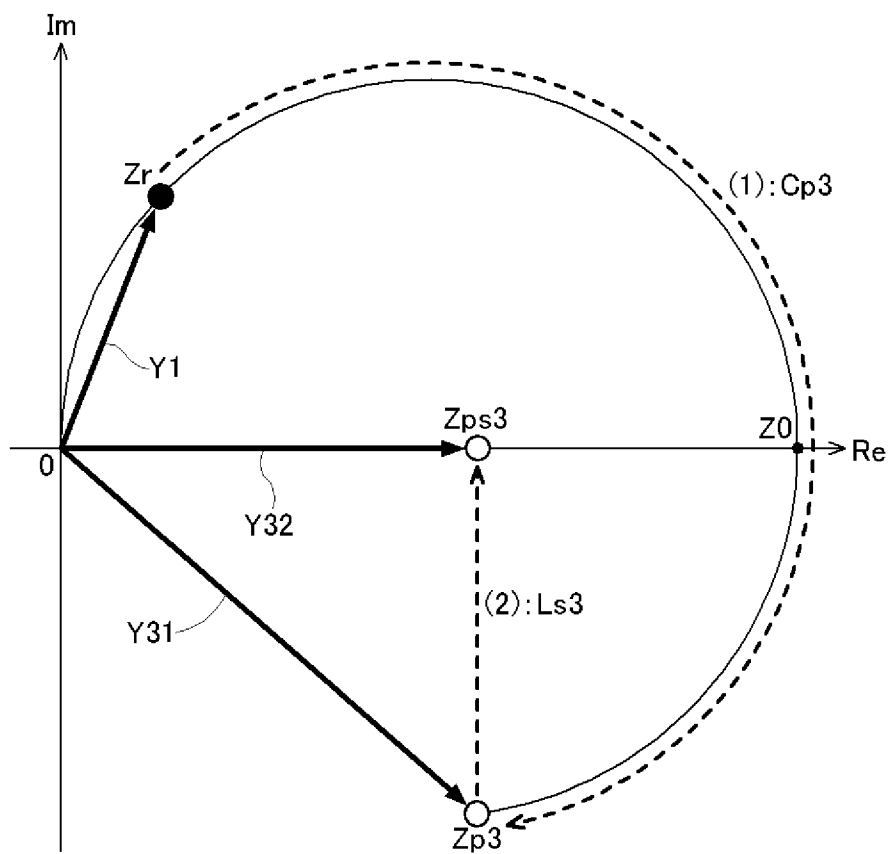
[図19]



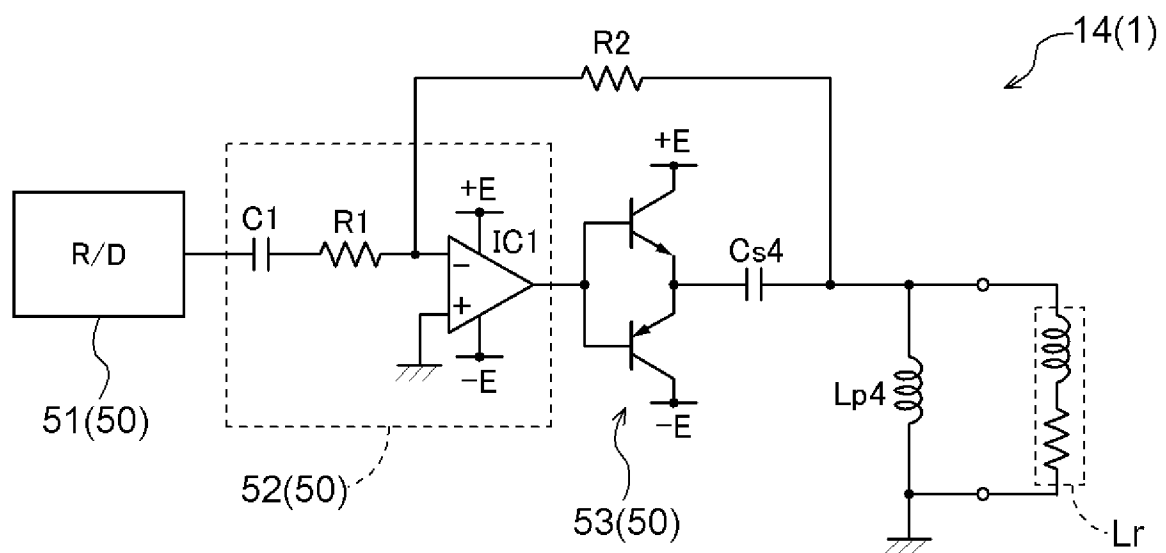
[図20]

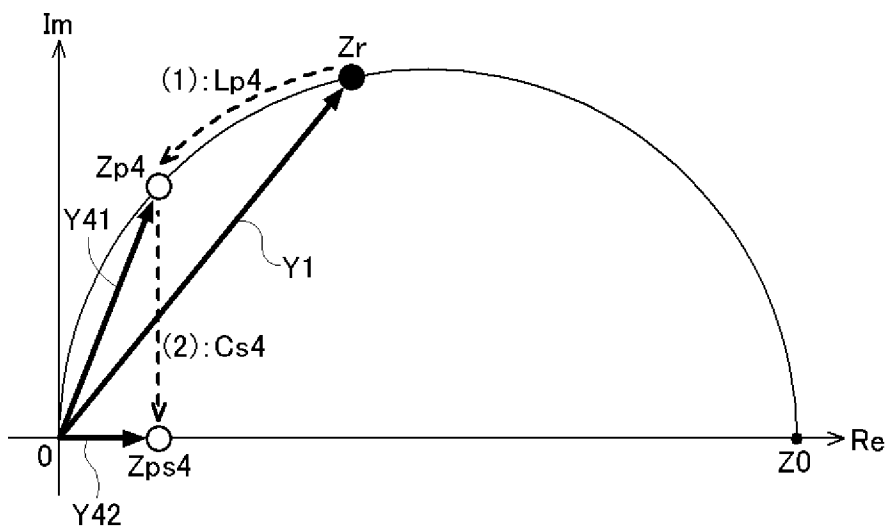
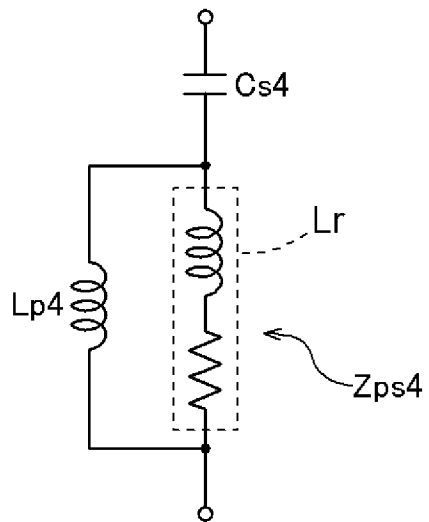


[図21]

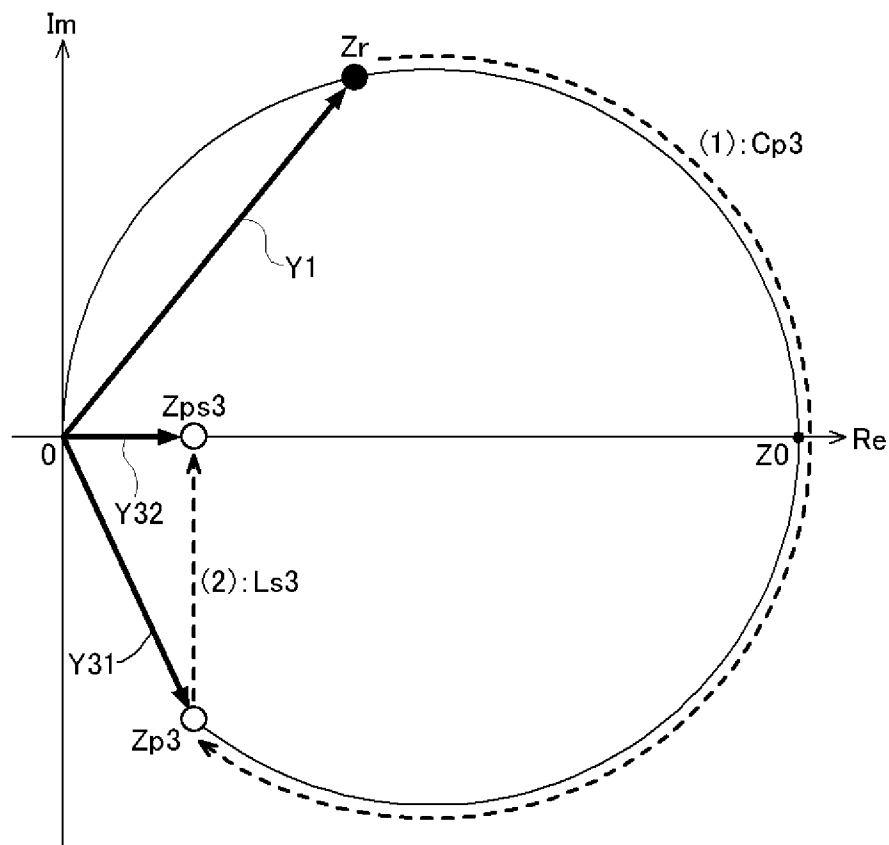


[図22]

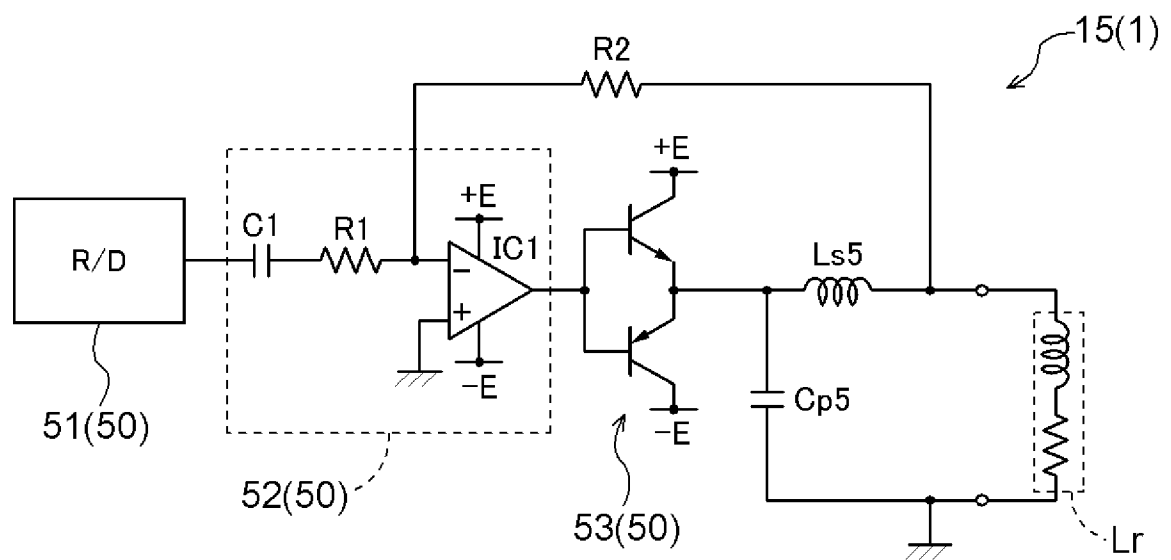




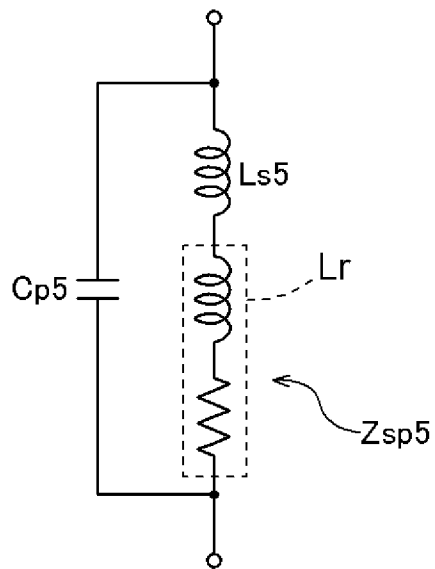
[図25]



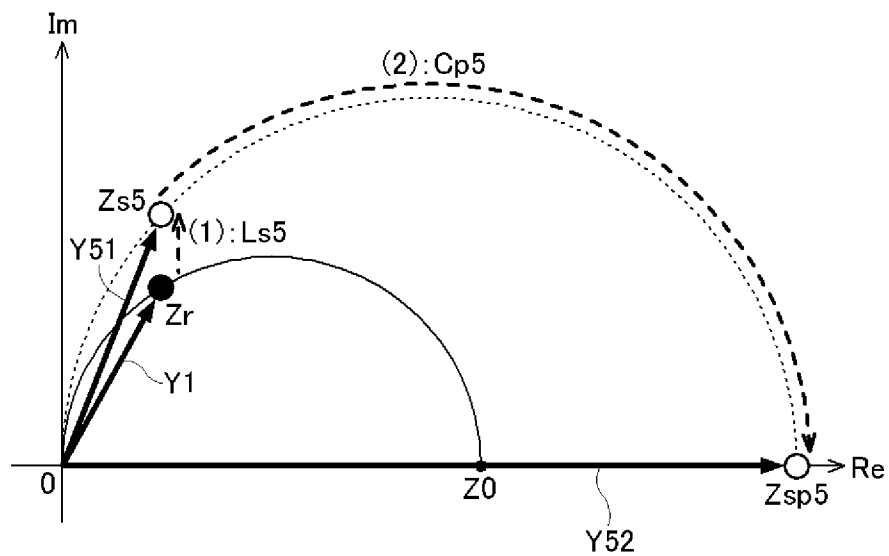
[図26]



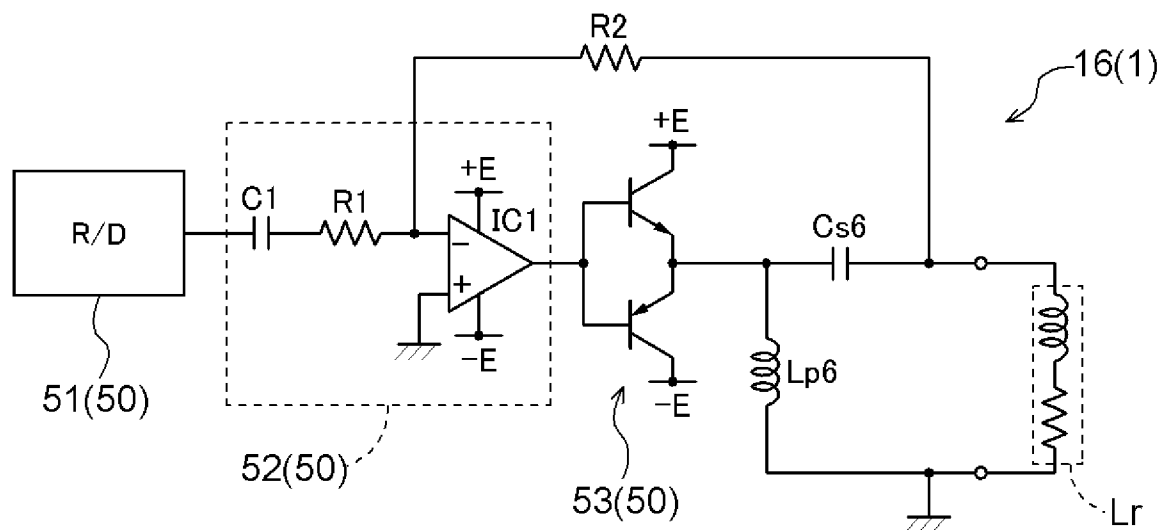
[図27]



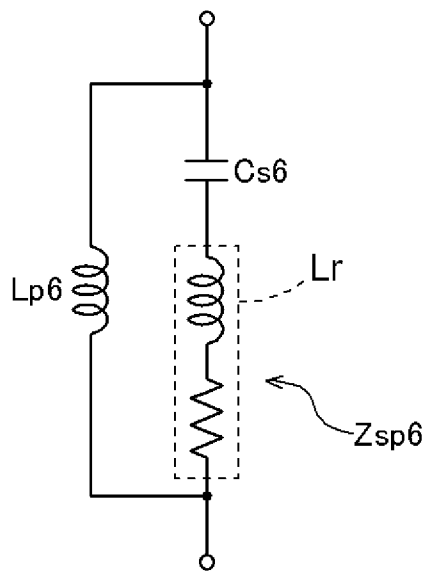
[図28]



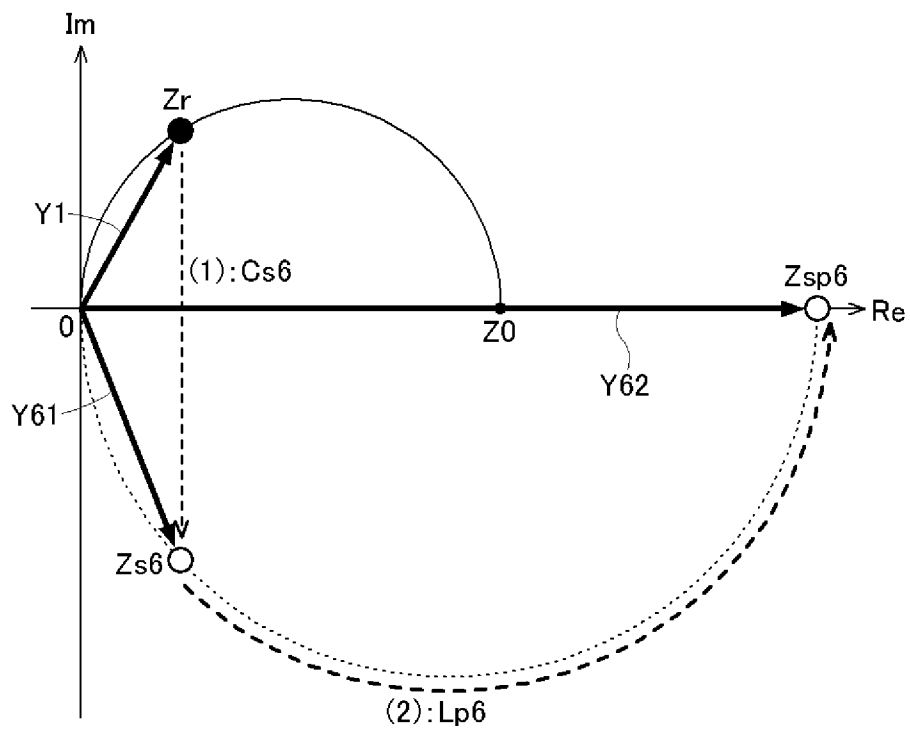
[図29]



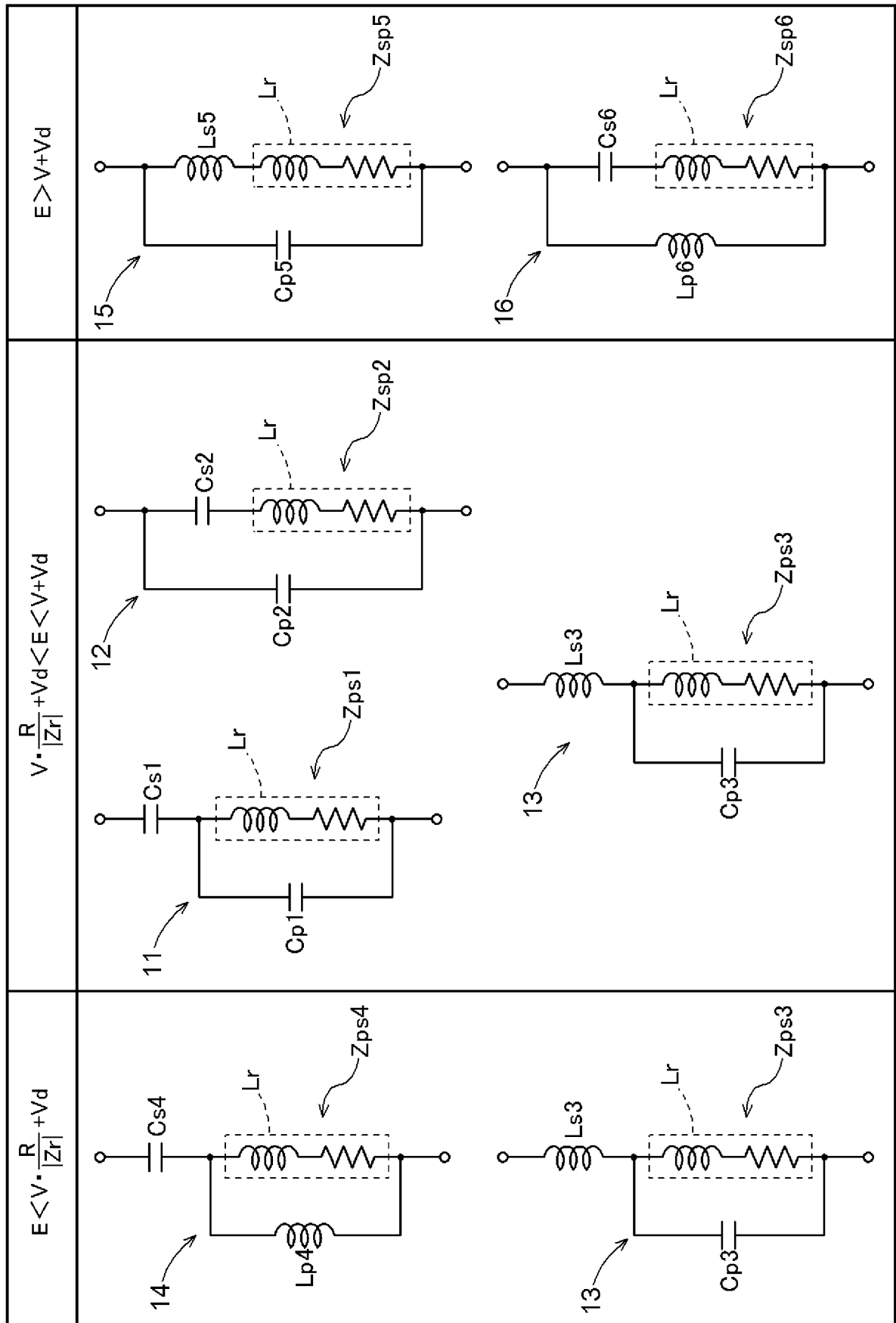
[図30]



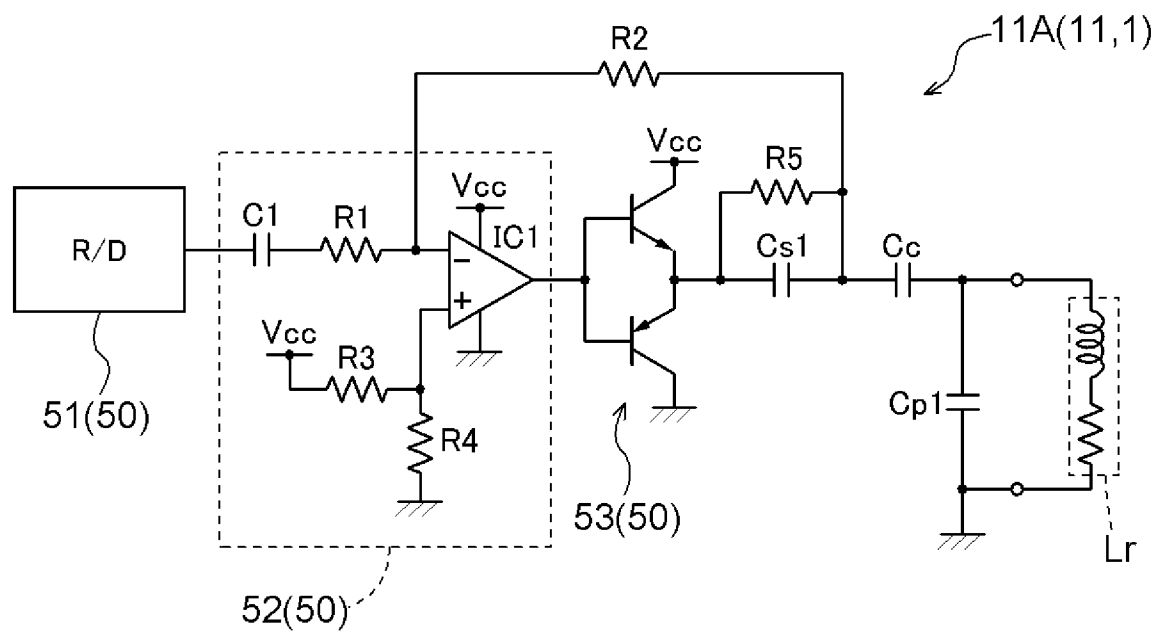
[図31]



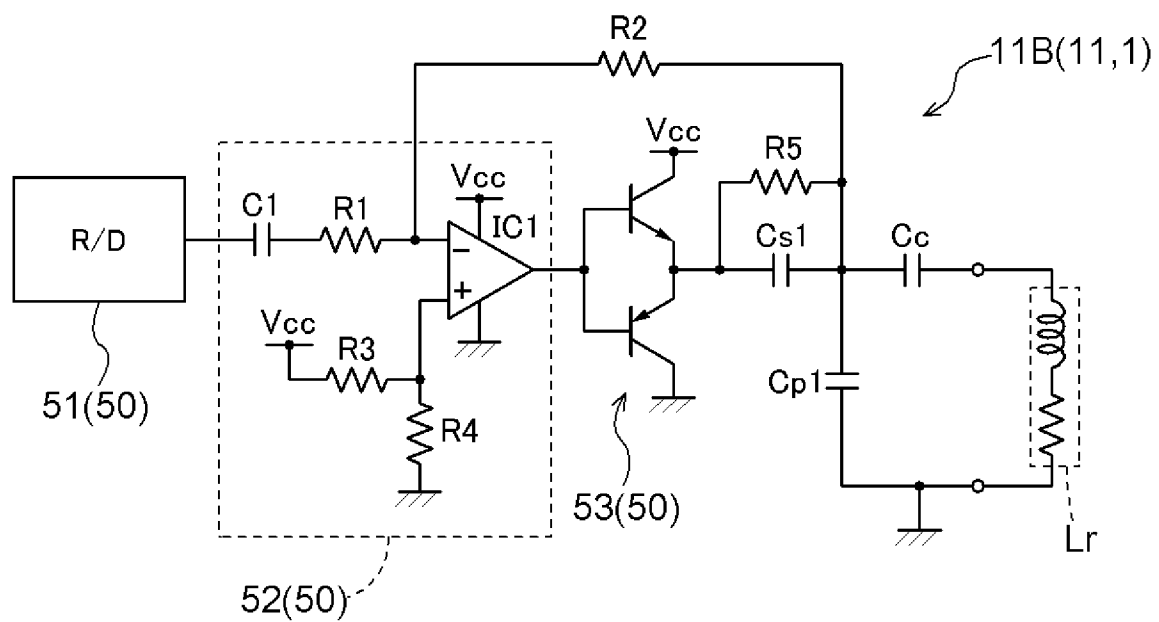
[図32]

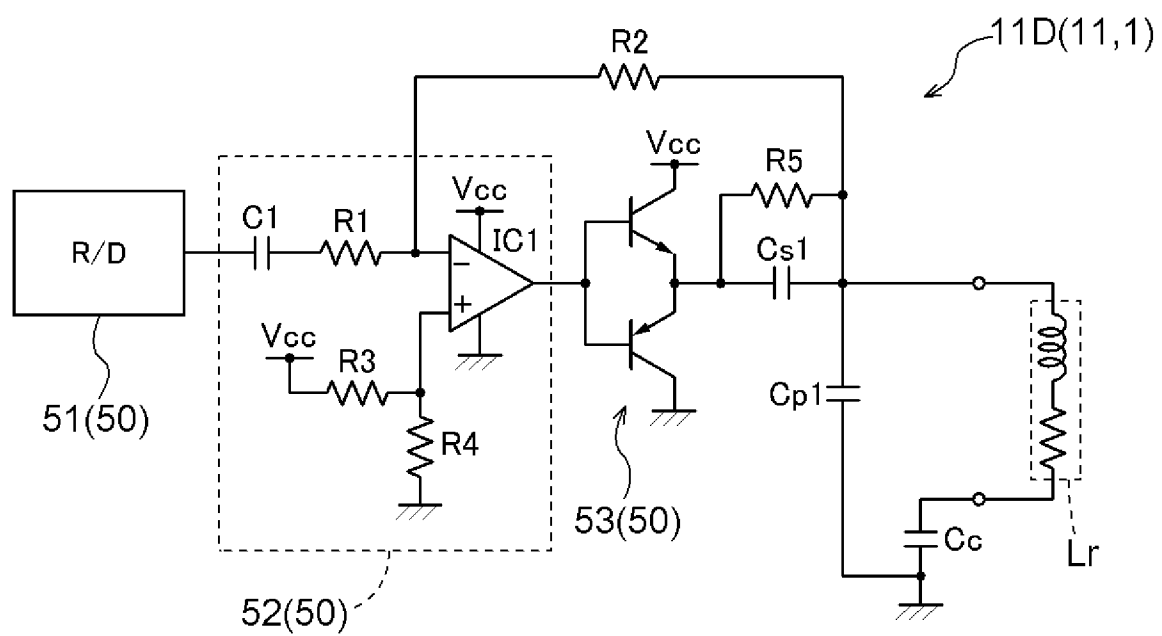


[図33]

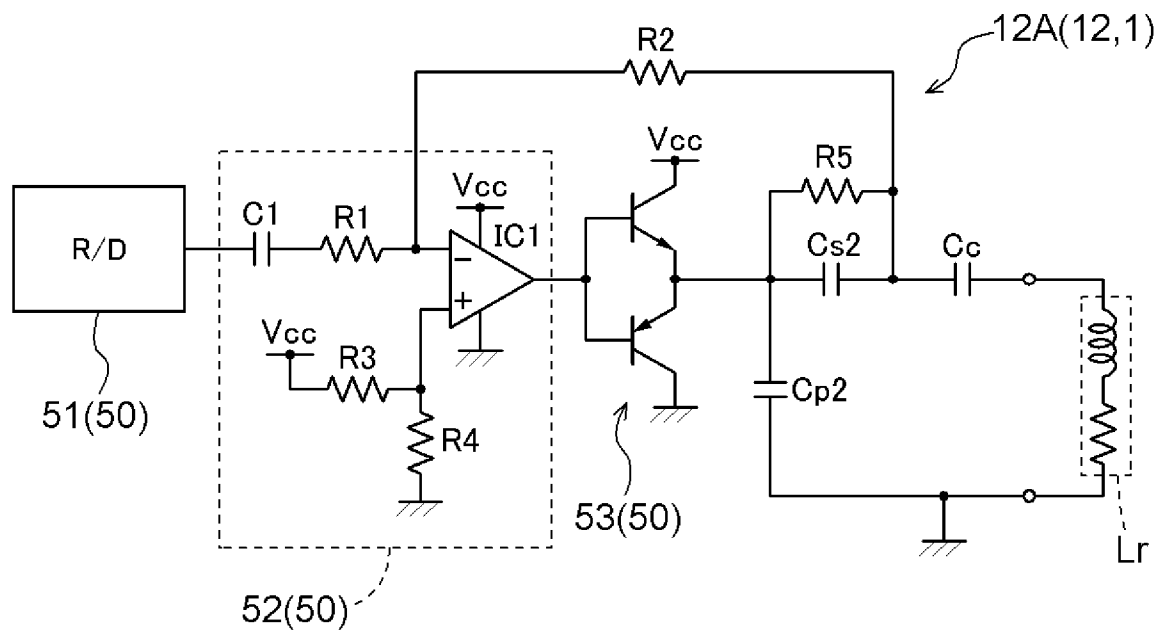


[図34]

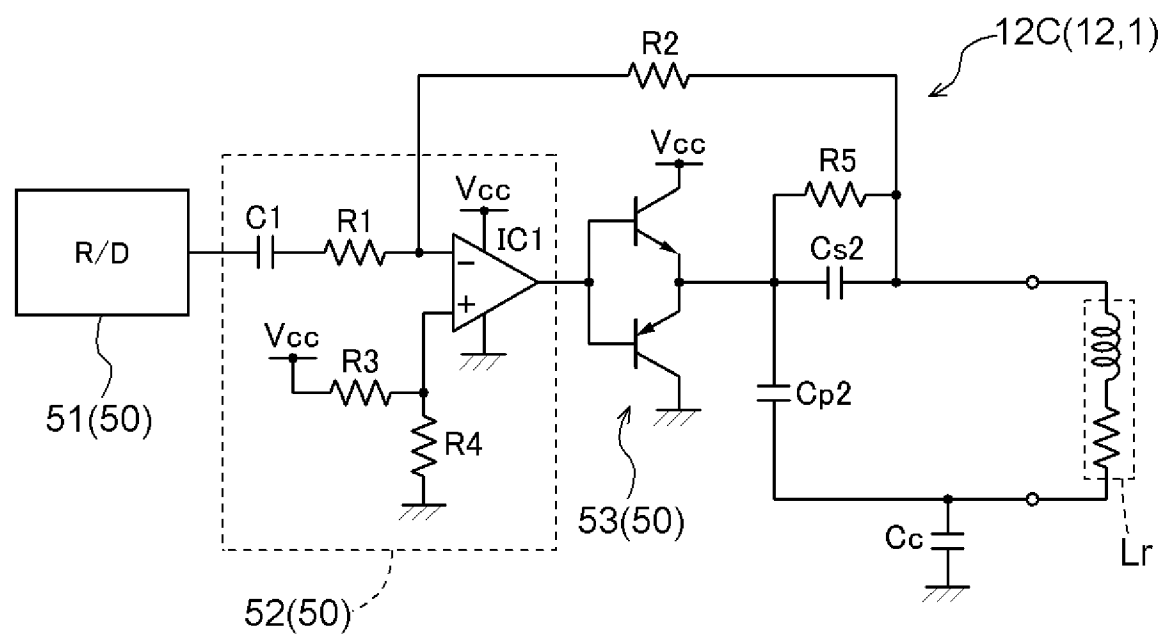




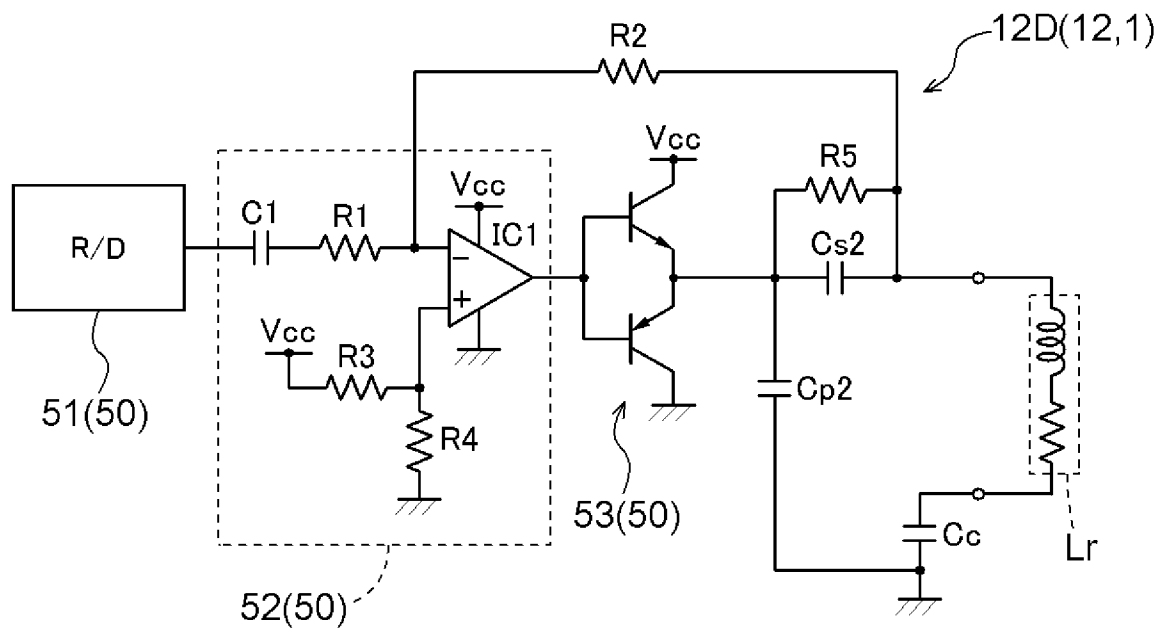
[図37]



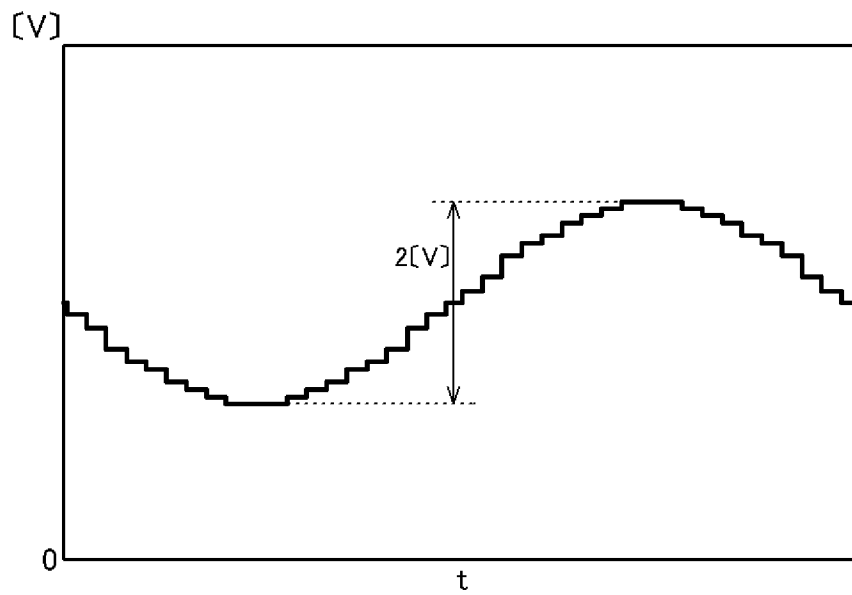
[図38]



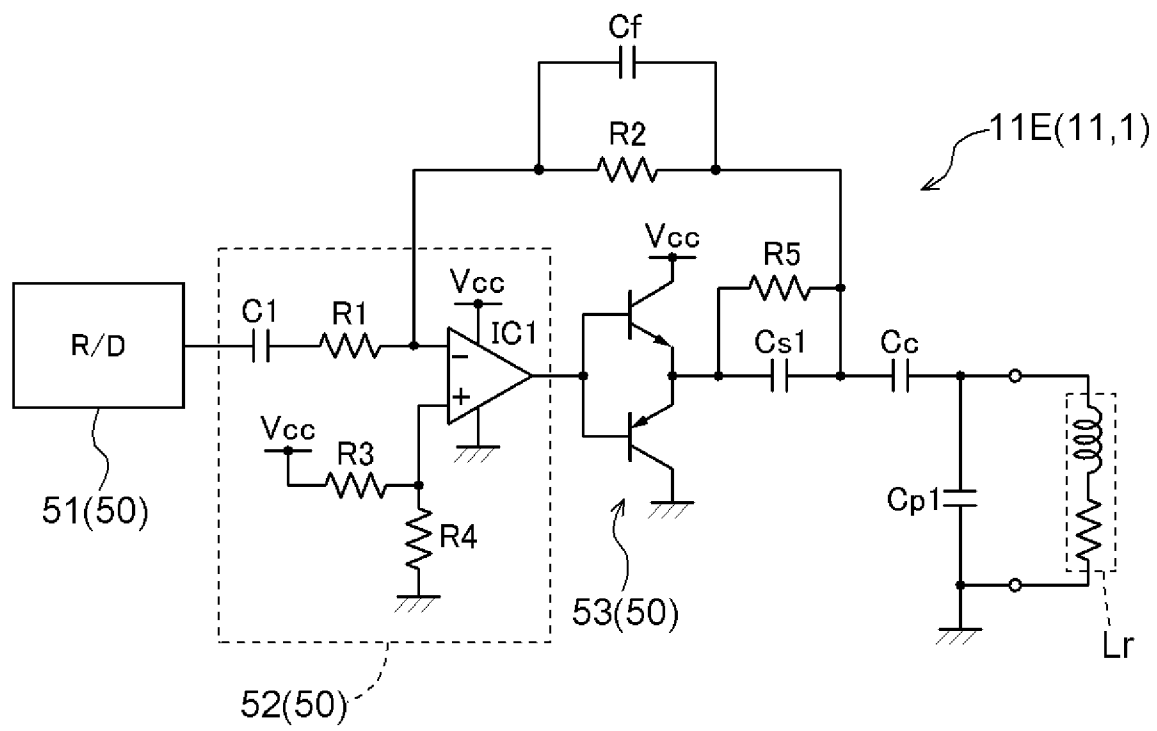
[図39]



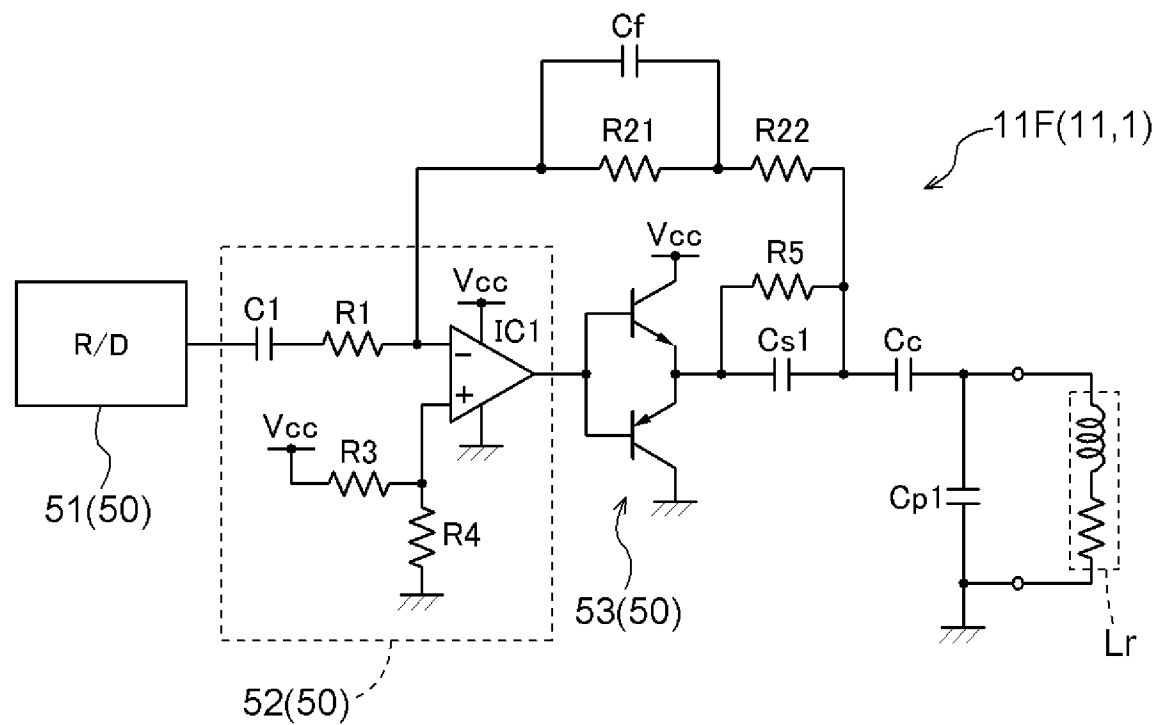
[図40]



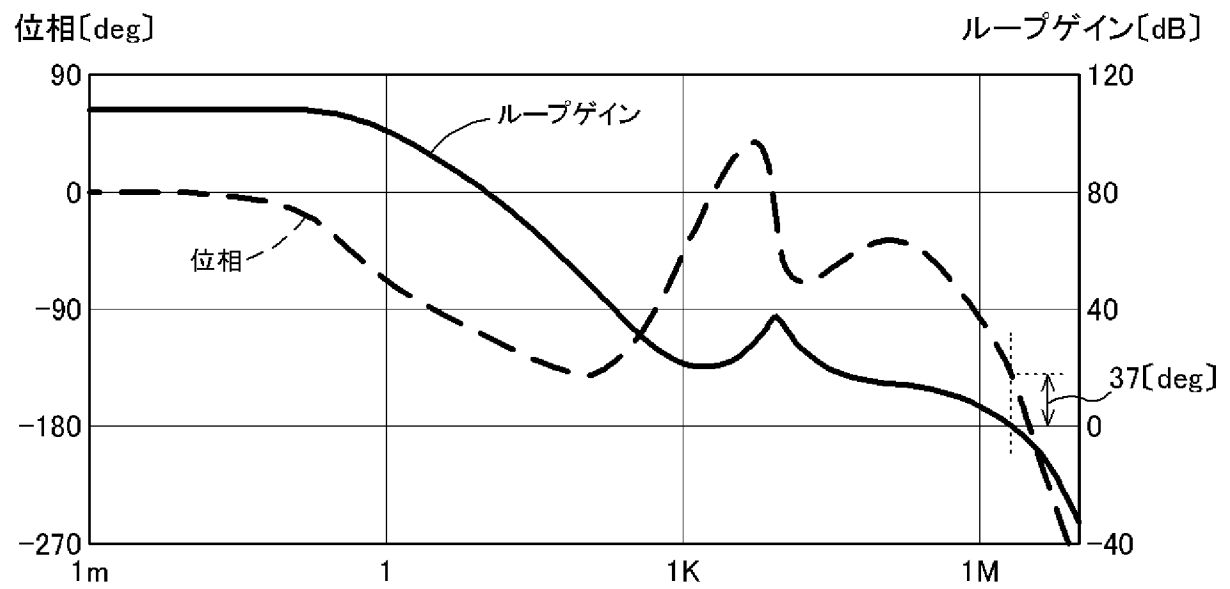
[図41]



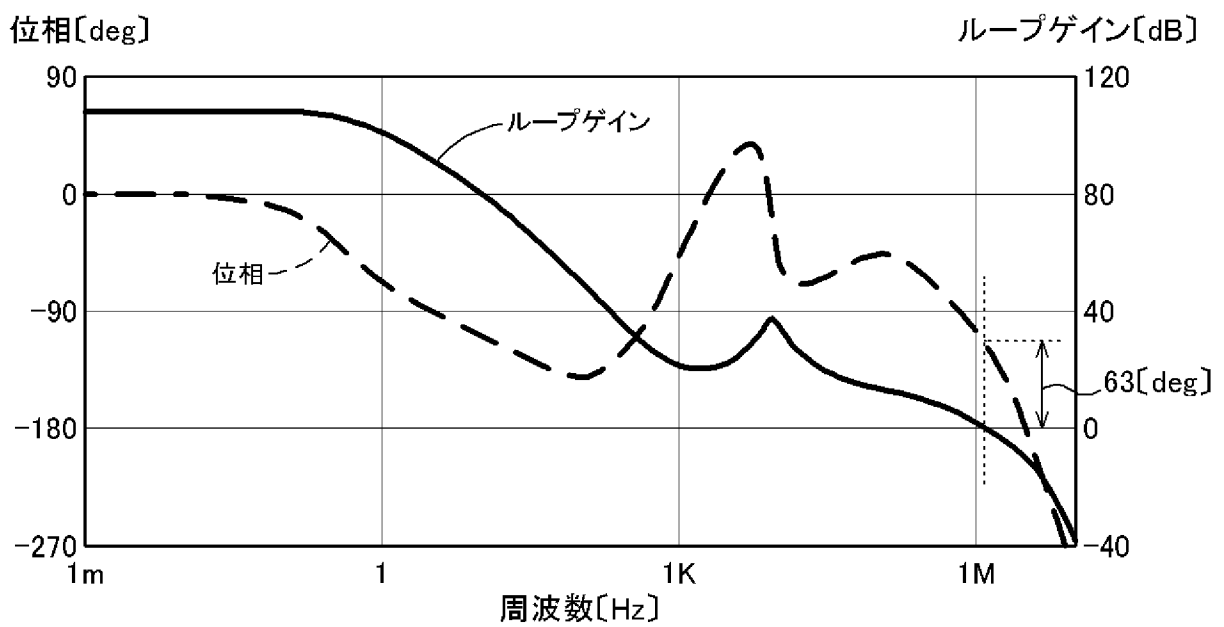
[図42]



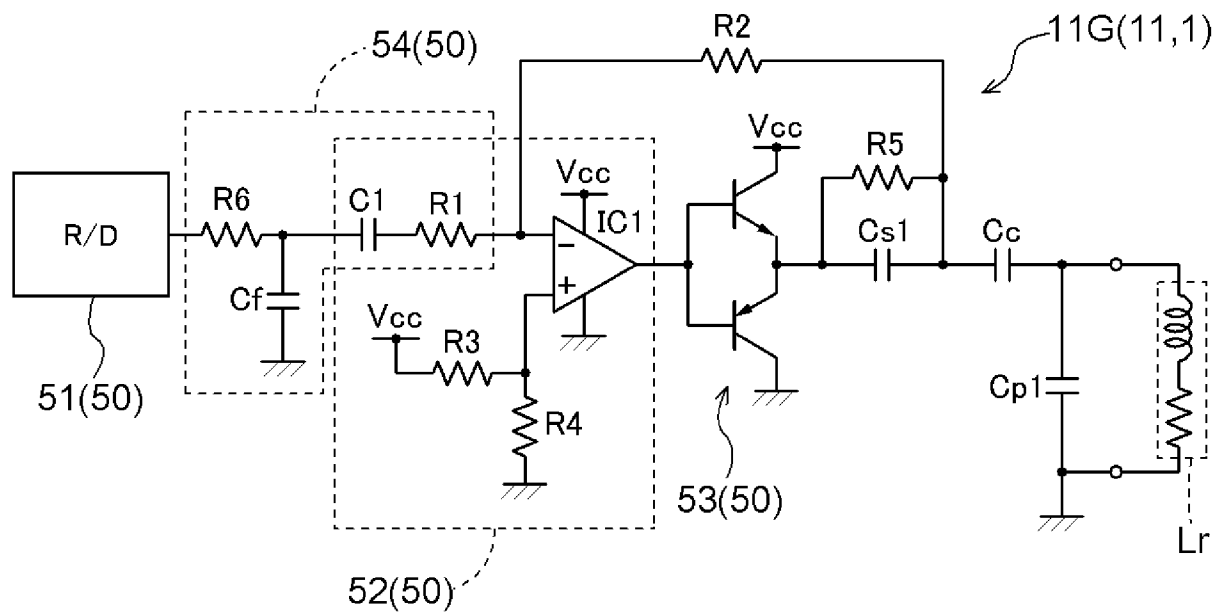
[図43]



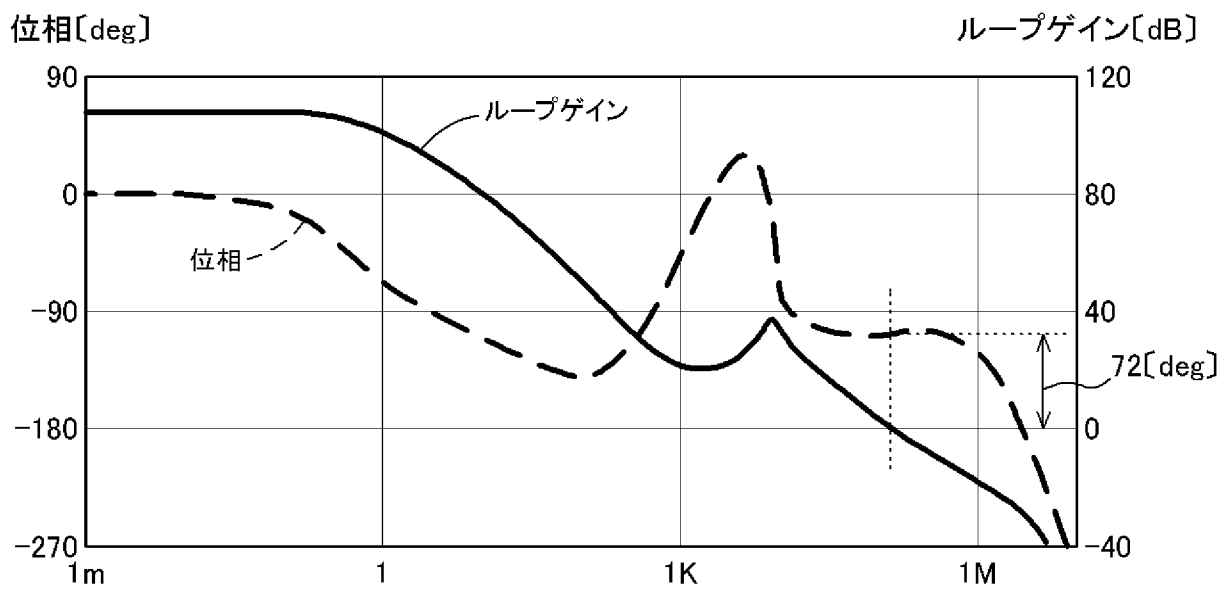
[図44]



[図45]



[図46]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/075035

A. CLASSIFICATION OF SUBJECT MATTER

G01D5/20(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01D5/00-5/62, G01B7/00-7/34, H02K24/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012

Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-180585 A (JTEKT Corp.), 13 August 2009 (13.08.2009), entire text; all drawings (Family: none)	1-8
A	JP 9-113205 A (Denso Corp.), 02 May 1997 (02.05.1997), entire text; all drawings & US 5861768 A	1-8
A	JP 64-64550 A (Toshiba Corp.), 10 March 1989 (10.03.1989), entire text; all drawings (Family: none)	1-8

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
07 November, 2012 (07.11.12)Date of mailing of the international search report
20 November, 2012 (20.11.12)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/075035

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 4306301 A (The United States of America as represented by the Secretary of the Navy), 15 December 1981 (15.12.1981), entire text; all drawings (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G01D5/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G01D5/00-5/62, G01B7/00-7/34, H02K24/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2012年
日本国実用新案登録公報	1996-2012年
日本国登録実用新案公報	1994-2012年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2009-180585 A(株式会社ジェイテクト)2009.08.13, 全文, 全図 (ファミリーなし)	1-8
A	JP 9-113205 A(株式会社デンソー)1997.05.02, 全文, 全図 & US 5861768 A	1-8
A	JP 64-64550 A(株式会社東芝)1989.03.10, 全文, 全図 (ファミリーなし)	1-8

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

07.11.2012

国際調査報告の発送日

20.11.2012

国際調査機関の名称及びあて先

日本国特許庁 (I S A/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

岡田 卓弥

2 F

9206

電話番号 03-3581-1101 内線 3216

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 4306301 A (The United States of America as represented by the Secretary of the Navy) 1981.12.15, 全文, 全図 (ファミリーなし)	1-8