

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年9月19日(19.09.2019)



(10) 国際公開番号

WO 2019/176309 A1

- (51) 国際特許分類:
H04N 5/232 (2006.01) *H04N 5/378* (2011.01)
H04N 5/345 (2011.01)
- (21) 国際出願番号: PCT/JP2019/002080
- (22) 国際出願日: 2019年1月23日(23.01.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-045331 2018年3月13日(13.03.2018) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 岡田 千丈(OKADA, Chihiro); 〒2430014
神奈川県厚木市旭町四丁目14番1号
ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

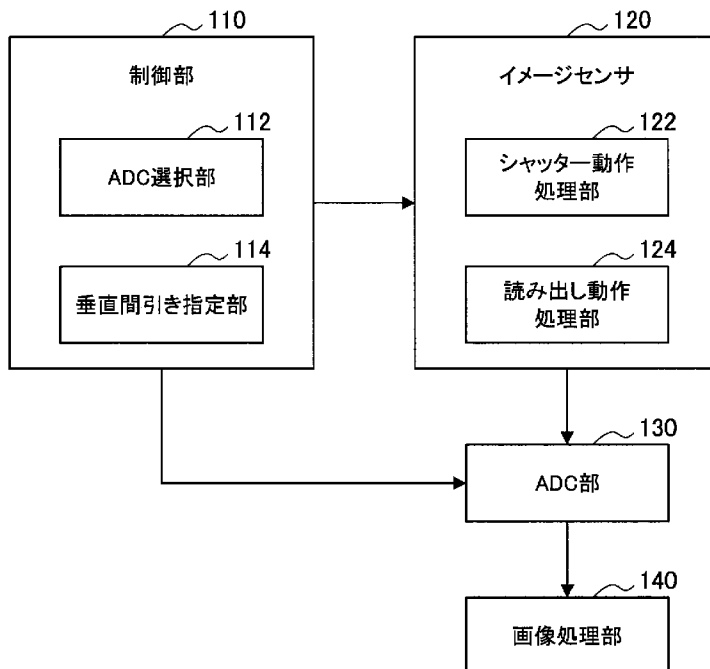
(74) 代理人: 特許業務法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) **Title:** IMAGE PROCESSING DEVICE, IMAGE PROCESSING METHOD, AND IMAGE PROCESSING SYSTEM

(54) 発明の名称: 画像処理装置、画像処理方法及び画像処理システム

100



- 110 Control unit
112 ADC selection unit
114 Vertical thinning-out specification unit
120 Image sensor
122 Shutter operation processing unit
124 Reading operation processing unit
130 ADC unit
140 Image processing unit

(57) **Abstract:** [Problem] To prevent occurrence of an invalid frame while suppressing power consumption. [Solution] This image processing device comprises: an ADC unit provided with a plurality of ADCs for converting pixel signals read from an image sensor, from an analog format to a digital format; and a selection unit that selects a use ADC number which is the number of ADCs to be used among the plurality of ADCs, on the basis of a pixel thinning-out rate in reading of the pixel signals from the image sensor, wherein, while the product of the use ADC number and the thinning-out rate is kept

CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

in a fixed state, the use ADC number and the thinning-out rate are switched.

(57) 要約: 【課題】電力の消費を抑制しつつ、無効フレームの発生を防止する。【解決手段】イメージセンサから読み出される画素信号をアナログ形式からデジタル形式に変換する複数のADCを備えるADC部と、前記イメージセンサからの前記画素信号の読出しにおける画素の間引き率に基づき、前記複数のADCのうちで使用するADCの数である使用ADC数を選択する選択部と、を含み、前記使用ADC数と前記間引き率との積が一定の状態を保って、前記使用ADC数及び前記間引き率が切り替わる、画像処理装置。

明 細 書

発明の名称：画像処理装置、画像処理方法及び画像処理システム
技術分野

[0001] 本開示は、画像処理装置、画像処理方法及び画像処理システムに関する。

背景技術

[0002] 近年では、様々な種類の撮像装置が開発されている。撮像装置は、CCD (Charge Coupled Device) イメージセンサに代表される電荷転送型撮像装置と、CMOS (Complementary Metal Oxide Semiconductor) イメージセンサに代表されるMOS型撮像装置に大別される。そして、例えばCMOSイメージセンサは特に、スマートフォンを含む携帯電話、カメラ等のモバイル製品に搭載されて用いられている。

[0003] CMOSイメージセンサにおいては、ユーザの様々なユースケースに応じて、シャッター動作及び読み出し動作により読み出された各画素の信号をアナログ形式からデジタル形式に変換するADC (Analog-to-Digital Converter) の切り替え動作が行われる。特許文献1には、各画素から信号を読み出して、読み出した画素信号をアナログ形式からデジタル形式へ変換するADCが複数設けられた画像処理に関する技術が開示されている。例えば、CMOSイメージセンサの中には、消費電力が大きく、高速かつ高解像で読み出された各画素の画素信号を変換するADCを使用する技術、速度及び解像度を低下させて消費電力を低下して読み出された画素信号を変換するADCを使用する技術等がある。複数のADCを使用するスマートフォンを含む携帯電話、カメラ等のモバイル製品においては、これらのシャッター動作から画素信号の変換を行うADCまで動作をユースケースに応じて切り替えることにより、動作可能時間の最大化と高速及び高画質とを実現している。

[0004] しかしながら、ADC動作の切り替え時には、イメージセンサにおけるシ

シャッター動作の傾き及び読み出し動作の傾きを一定に保てないことにより、各画素におけるシャッター動作から読み出し動作開始までの画素による電荷の蓄積時間が、1つの撮像画像を形成する1フレーム内で一定ではなくなっていた。蓄積時間が一定ではないフレームは、無効フレームとされ、表示には使用されなかった。

[0005] このような無効フレームを発生させないように様々な技術が開発されている。例えば、異なる種類のADCの間で、シャッター動作及び読み出し動作の傾きは異なるが、蓄積時間に制約を設けることで、1フレーム内の蓄積時間を一定とする方法が開示されている。

[0006] また、特許文献2には、1フレーム内の蓄積時間が一定でない場合に、蓄積時間を補正して、信号を出力する手法が開示されている。さらに、特許文献3には、シャッター動作及び読み出し動作が行われ、読み出された画素信号をADCにより変換する過程で、水平同期信号を一部間引くことにより、シャッター動作及び読み出し動作の傾きを揃える手法が開示されている。

先行技術文献

特許文献

[0007] 特許文献1：特開2013-55589号公報

特許文献2：特開2010-130492号公報

特許文献3：特開2007-104241号公報

発明の概要

発明が解決しようとする課題

[0008] しかし、上記のような技術においては、蓄積時間に制約が生じたり、新たな補正機構が必要であったり、補正が不十分である場合に1フレーム内で段差が発生してしまったりしていた。また、特許文献3に開示の技術では、蓄積時間は保障されるものの、低消費電力を実現する上で、その効果は限定的であった。

[0009] 上記事情に鑑みれば、電力の消費を抑制しつつ、無効フレームの発生を防

止することが望ましい。

課題を解決するための手段

- [0010] 本開示によれば、イメージセンサから読み出される画素信号をアナログ形式からデジタル形式に変換する複数のADCを備えるADC部と、前記イメージセンサからの前記画素信号の読出しにおける画素の間引き率に基づき、前記複数のADCのうちで使用するADCの数である使用ADC数を選択する選択部と、を含み、前記使用ADC数と前記間引き率との積が一定の状態を保って、前記使用ADC数及び前記間引き率が切り替わる、画像処理装置が提供される。
- [0011] 前記イメージセンサでは、蓄積された画素信号を掃き捨てるシャッター動作と、前記画素信号を読み出す読み出し動作とが、撮像画像1フレーム毎に行われ、前記シャッター動作が行われる前に、前記使用ADC数及び前記間引き率が異なる第1のADCモード及び第2のADCモードに利用されるパラメータ情報である第1のレジスタ及び第2のレジスタが設定されてもよい。
- [0012] 前記第1のレジスタ及び前記第2のレジスタは、前記第1のADCモード及び前記第2のADCモードが切り替わる対象となる前記シャッター動作が開始する前に与えられた垂直同期信号よりも前に設定されてもよい。
- [0013] また、本開示によれば、プロセッサが、イメージセンサから読み出される画素信号を複数のADCによりアナログ形式からデジタル形式に変換することと、前記イメージセンサからの前記画素信号の読出しにおける画素の間引き率に基づき、前記複数のADCのうちで使用するADCの数である使用ADC数を選択することと、を含み、前記使用ADC数と前記間引き率との積が一定の状態を保って、前記使用ADC数及び前記間引き率が切り替わる、画像処理方法が提供される。
- [0014] また、本開示によれば、コンピュータを、イメージセンサから読み出される画素信号をアナログ形式からデジタル形式に変換する複数のADCを備えるADC部と、前記イメージセンサからの前記画素信号の読出しにおける画

素の間引き率に基づき、前記複数のＡＤＣのうちで使用するＡＤＣの数である使用ＡＤＣ数を選択する選択部と、として機能させ、さらに、前記使用ＡＤＣ数と前記間引き率との積が一定の状態を保って、前記使用ＡＤＣ数及び前記間引き率が切り替わるためのプログラムが提供される。

[0015] 本開示によれば、使用するＡＤＣ数と間引き率との積を一定とすることで、シャッター動作及び読み出し動作の傾きを一定としたまま、使用するＡＤＣ数の変化に応じて消費電力が変化するため、電力の消費を抑制できる。

発明の効果

[0016] 以上説明したように本開示によれば、電力の消費を抑制しつつ、無効フレームの発生を防止できる。

なお、上記の効果は必ずしも限定的なものではなく、上記の効果とともに、または上記の効果に代えて、本明細書に示されたいずれかの効果、または本明細書から把握され得る他の効果が奏されてもよい。

図面の簡単な説明

[0017] [図1A]本開示の技術が適用されうる電子機器の一例を示す外観図である。

[図1B]本開示の技術が適用されうる電子機器の一例を示す外観図である。

[図2]本開示の技術の比較例を示す図である。

[図3]本開示の実施形態に係る撮像装置の構成を示すブロック図である。

[図4]同実施形態に係るＡＤＣの配置を示す図である。

[図5]同実施形態に係る撮像装置の動作流れを示す図である。

[図6]同実施形態に係る撮像装置の動作流れを示す図である。

発明を実施するための形態

[0018] 以下に添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

[0019] なお、説明は以下の順序で行うものとする。

1. 本開示の技術概要

- 1. 1. 本開示の技術が適用され得る電子機器の一例
- 1. 2. CMOSイメージセンサ
- 1. 3. 本開示の技術に想到する背景
- 2. 本開示の技術が適用され得る撮像装置に関して
 - 2. 1. 機能及び構成
 - 2. 2. 垂直間引き率及び使用ADC数の関係
 - 2. 3. ADCの配置例
 - 2. 4. 動作流れ

[0020] (1. 本開示の技術概要)

(1. 1. 本開示の技術が適用され得る電子機器の一例)

図1A及び図1Bを参照して、本開示の技術が適用される電子機器の一例を説明する。図1Aおよび図1Bは、本開示の技術が適用されたデジタルカメラを示した図である。デジタルカメラ200は、本体部（カメラボディ）211と、交換式のレンズユニット213と、撮影時にユーザによって把持されるグリップ部215と、各種情報を表示するモニタ部217と、撮影時にユーザによって観察されるスルー画を表示するEVF（Electronic View Finder）219と、を備える。なお、図1Aは、デジタルカメラ200を前方（すなわち、被写体側）から眺めた外観図であり、図1Bは、デジタルカメラ200を後方（すなわち、撮影者側）から眺めた外観図である。

[0021] 本開示の技術は、例えば、デジタルカメラ200において、撮像する際に使用され、モニタ部217にて表示される撮像画像が途切れることを防止できる。

[0022] (1. 2. CMOSイメージセンサ)

まず、デジタルカメラ200のような撮像装置に搭載されるCMOSイメージセンサの機構に関して説明を行う。イメージセンサには、複数の画素が設けられている。イメージセンサでは、各画素に蓄積された電荷を読み出して、複数のADCで、読み出された画素信号をアナログ形式からデジタル形

式に変換する。この複数のADCから出力されたデジタル形式の画素信号は、画像処理が施されることで撮像画像として形成される。ここで得られた撮像画像はデジタルカメラ200のモニタ部217にて、例えば表示されることで、ユーザが撮像画像を確認することができる。

[0023] イメージセンサ内では、具体的に、光電変換素子である各画素に蓄積されている電荷を掃き捨てるシャッター動作と、各画素に蓄積された画素信号を読み出す読み出し動作が行われる。このシャッター動作から読み出し動作までが画素に電荷が蓄積される時間であり、この時間を蓄積時間と称す。その後、イメージセンサから読み出された画素信号は、複数のADCにより、アナログ形式からデジタル形式に変換され、デジタル形式の画素信号が出力されて、画像処理が行われる。

[0024] (1. 3. 本開示の技術に想到する背景)

本開示の技術背景に関して、図2を参照して説明を行う。図2は、本開示の技術の比較例にかかるイメージセンサのシャッター動作S及び読み出し動作Rが行われるタイミングチャートを示した図である。水平同期信号の間隔は、所定の間隔で出力される水平方向の動作に関する信号である。垂直同期信号は、所定の間隔で出力される垂直方向の動作に関する信号である。

[0025] 例えば、シャッター動作及び読み出し動作の速度が異なる2つの状態を駆動A及び駆動Bとする。駆動Aでは、水平同期信号の間隔が駆動Bより狭く、駆動Bでは、水平同期信号の間隔が駆動Aよりも広い。つまり、1フレーム分の画素信号を読み出す際にかかる時間は、駆動Aの方が短く、駆動Bの方が長い。そして、駆動Aに対応するシャッター動作 S_1 及び読み出し動作 R_1 は、動作開始から終了まで、同一の傾きを有し一定の間隔を保っている。この様にシャッター動作及び読み出し動作の傾きが同一で一定の間隔を保つことは、画素配列の全ての水平ラインにおいて、シャッター動作 S_1 からの読み出し動作 R_1 までで各画素の蓄積時間が同じであることを示している。

[0026] 図2では、所定の間隔で垂直同期信号が出力され、駆動が切り替わるタイミング C_1 を示している。タイミング C_1 を機に、駆動Aが駆動Bに切り替わ

る。例えば、このようにタイミング C_1 で駆動Aから駆動Bに切り替わると、読み出し動作 R_2 は駆動Bの読み出し速度にて画素信号を読み出す。一方で、読み出し動作 R_2 に対応するシャッター動作 S_2 では、シャッター動作 S_2 の途中で、駆動Aから駆動Bに切り替わっている。そのため、シャッター動作 S_2 の傾きが、シャッター動作の開始から終了までで変化している。

[0027] つまり、タイミング C_1 の前後でシャッター動作 S_2 が継続して行われており、タイミング C_1 で駆動Aから駆動Bに切り替わると、シャッター動作 S_2 は、駆動Aにおけるシャッター動作の速度から、駆動Bにおけるシャッター動作の速度に変化する。よってシャッター動作から読み出し動作までの蓄積時間が、1フレームを通して一定ではなくなる。このように、蓄積時間が一定でないフレームは、無効フレームとされ、撮像画像の表示には使用されないフレームとなる。

[0028] 次に、図2では、さらに次の垂直同期信号が出力され、駆動が切り替わるタイミング C_2 を示している。タイミング C_2 を機に、駆動Bから駆動Aに切り替わる。例えば、タイミング C_2 の前後ではシャッター動作 S_3 が継続して行われている。タイミング C_2 で駆動Bから駆動Aに切り替わると、シャッター動作 S_3 は、シャッター動作開始からタイミング C_2 までは駆動Bにおけるシャッター動作の速度にて動作するものの、タイミング C_2 を機に、駆動Aにおけるシャッター動作速度にて動作する。

[0029] 一方で、タイミング C_2 で駆動Bから駆動Aに切り替わった後に、読み出しが始まる読み出し動作 R_3 では、駆動Aにおける読み出し速度で読み出し動作 R_3 が行われる。これより、シャッター動作 S_3 及び読み出し動作 R_3 の傾きは一定ではなくなり、1フレームの画像内で、蓄積時間が一定でないフレームが生じる。このように1フレーム内で蓄積時間が一定でないフレームは、上述した駆動Aから駆動Bに切り替わった時と同様に、無効フレームとされ、撮像画像の表示には使用されないフレームとなる。

[0030] そこで、発明者は、駆動間の切り替えを行っても、シャッター動作及び読み出し動作の傾きが一定とできる技術に関して、鋭意研究を行った。各駆動

内では、シャッター動作及び読み出し動作が行われ、読み出された画素信号は、ADCにてアナログ形式からデジタル形式へ変換されて出力される。これより、ADCに着目してシャッター動作及び読み出し動作の傾きが一定であり、かつ低消費電力にてADCを動作させる技術を想到した。

[0031] (2. 本開示の技術が適用され得る撮像装置に関して)

(2. 1. 機能及び構成)

図3を参照して、本開示の技術を適用した撮像装置100の機能及び構成を説明する。図3は、本開示の技術を適用した撮像装置100の各構成の一例をブロック図にて示した図である。撮像装置100は、制御部110、イメージセンサ120、ADC部130、及び画像処理部140を含む。

[0032] ((イメージセンサ))

イメージセンサ120は、シャッター動作処理部122及び読み出し動作処理部124を含む。イメージセンサ120は、各画素にて受光を行い、各画素の画素信号の読み出しを行う機能を有する。例えば、イメージセンサ120では、水平方向及び垂直方向に複数の画素が並んで配置され、撮像画像1フレーム分の被写体の光を受光する。

[0033] シャッター動作処理部122は、各画素において被写体の光を受光して蓄積された電荷を順次掃き捨てる機能を有する。シャッター動作処理部122が動作した後は、各画素において、新たに被写体の光の受光が行われることで電荷の蓄積が行われる。シャッター動作処理部122では、水平方向及び垂直方向に複数並んで配置される各画素に対して、シャッター動作が行われる。このシャッター動作は、撮像画像1フレームの最上段に対応する水平ラインに配置される画素から開始され、水平方向最下段まで順次行われる。

[0034] 読み出し動作処理部124は、各画素において蓄積された電荷を読み出して、ADC部130に出力する機能を有する。読み出し動作は、シャッター動作と同様に、水平方向及び垂直方向に複数並んで配置される各画素に対して行われる。読み出し動作は、撮像画像1フレームの最上段に対応する水平ラインに配置される画素から開始され、水平方向最下段まで順次行われる。

[0035] ((A D C 部))

A D C 部 1 3 0 は、イメージセンサ 1 2 0 にて読み出された画素信号をアナログ形式からデジタル形式に変換して、画素信号を画像処理部 1 4 0 に出力する機能を有する。A D C 部は、複数の A D C を備えている。A D C 部 1 3 0 に備えられる A D C の数は限定されない。

[0036] ((制御部 1 1 0))

制御部 1 1 0 は、A D C 選択部 1 1 2 及び垂直間引き指定部 1 1 4 を含む。制御部 1 1 0 は、イメージセンサ 1 2 0 及び A D C 部 1 3 0 を制御する機能を有する。

[0037] 制御部 1 1 0 は、例えば、ソフトウェアとハードウェアとの協働によって上述した制御を実行してもよい。例えば、制御部 1 1 0 は、ハードウェアとして、C P U (C e n t r a l P r o c e s s i n g U n i t) と、R O M (R e a d O n l y M e m o r y) と、R A M (R a n d o m A c c e s s M e m o r y) と、を備えてもよい。

[0038] C P U は、例えば、演算処理装置または制御装置として機能し、R O M、R A M に記録された各種プログラムに基づいて各構成要素の動作全般またはその一部を制御する。なお、本開示に係る技術の範疇には、C P U 等を含むコンピュータに上述した機能を実行させるプログラム、及び該プログラムを記憶させた記憶媒体も含まれるとする。

[0039] R O M は、C P U に読み込まれるプログラムや演算に用いるデータ等を格納する手段である。R A M には、例えば、C P U に読み込まれるプログラムや、そのプログラムを実行する際に適宜変化する各種パラメータ等が一時的または永続的に格納される。

[0040] 制御部 1 1 0 に含まれる A D C 選択部 1 1 2 は、A D C 部 1 3 0 に備えられる複数の A D C の内で、使用する A D C の数を選択する機能を有する。使用する A D C の数を選択することにより、使用する A D C と使用しない A D C を分別することができる。使用しない A D C を設けることにより、撮像装置 1 0 0 の電力消費を抑制することができる。

[0041] 垂直間引き指定部 114 は、イメージセンサから読み出される画素信号を垂直方向に間引く間引き率を指定する機能を有する。ここで、間引き率と使用 ADC 数との積は一定の状態を保つように設定される。よって、ADC 選択部 112 及び垂直間引き指定部 114 は協働して、間引き率を指定したり使用する ADC 数を選択したりする。垂直間引きの詳細は、後述する。

[0042] (2. 2. 垂直間引き率及び使用 ADC 数の関係)

まず、垂直間引きに関して説明する。垂直間引き動作とは、配列される画素の水平ラインの一部を抽出して読み込んで、読み込まれた画素信号は ADC を用いてアナログ形式からデジタル形式に変換されて出力されることをいう。例えば、R (赤) G (緑) B (青) のカラーコーディングの色フィルタを持つ各画素において、水平方向に複数の画素 (画素は 2 以上の整数) を有した画素水平ラインが、垂直方向に n 行配置される RGB 画素配列 (ベイヤー配列) の例を用いて説明する。

[0043] ベイヤー配列では、奇数行が GR 行、偶数行が GB 行で並んで配置されている。このベイヤー配列に対して、例えば、画素信号の読み出し動作は、画素水平ライン n 行に対して順次読み出し動作が行われ、 n 行目の画素水平ラインへの読み出し動作が終了すると、垂直方向に次行である $(n+1)$ 行目の読み出し動作を水平方向に行う。例えば、垂直方向の全ての行に対して、読み出し動作が行われた後は、次のフレームにかかる読み出し動作が順次 n 行目の画素水平ラインへ行われ得る。画素水平ラインを読み出す中で、垂直方向に全ての行を読み出して画素信号の変換を行い、出力することを、全画素動作と呼ぶことができる。シャッター動作に関しても、読み出し動作と同様に順次行われる。

[0044] 一方で、垂直間引き動作とは、垂直方向の全ての行に対して読み出しを行うのではなく、垂直方向に配置される行の一部の間引いて読み出しを行い、読み出した行の画素信号を加算して、任意の行の画素信号として読み出して、画素信号の変換が行われる動作である。例えば、2/3 垂直間引きであれば、奇数行に並ぶ GR 行の 3 行のうち、2 行に対して読み出し動作が行われ

、1行分の画素信号として出力され画素信号の変換が行われる。偶数行のG B行においても同様に、読み出し動作を行い、偶数行に並ぶG B行の3行のうち、2行に対して読み出し動作を行い、1行分の画素信号として出力され画素信号の変換が行われる。分母に表記される数字が、垂直方向の間引き率を示す。例えば、1 / 6 垂直間引き動作であれば、奇数行に並ぶG R行の6行のうち、1行に対して読み出し動作が行われ、1行分の画素信号として出力されて画素信号の変換が行われる。このように垂直間引き動作を行うことで、垂直方向に全ての行を読み出す全画素動作に比べて、読み出し及び画素信号の変換にかかる時間は低減される。

[0045] しかしながら、このように全画素動作と垂直間引き動作では、1フレーム分の画素信号を読み出してA D Cへ出力し、A D Cが画素信号をアナログ形式からデジタル形式へ変換するまでの時間が異なる。この時間が異なれば、無効フレームが発生してしまうため、読み出し動作からA D Cにおける変換動作までの時間を一定とすることが求められる。

[0046] よって、垂直間引き動作を行う際には、使用するA D C数を全画素動作時に使用するA D C数から減少させることで、読み出しからA D Cにおける変換動作までの時間を変化させることができる。シャッター動作及び読み出し動作の傾きを一定とするには、垂直間引き率（以下間引き率と称す。）を指定して、間引き率に基づいて使用するA D C数を選択することで、読み出しからA D Cにおける変換動作までの時間を一定とすることが求められる。よって、間引き率と使用A D C数との積が一定となるように、間引き率と使用A D C数が切り替わることで、無効フレームの発生を防止することができる。

[0047] （2. 3. A D Cの配置例）

ここで、図4を参照して、A D Cの配置例の説明を行う。図4は、A D Cの配置例の一例を示した図である。図4では、単位基板上に、接続部、複数のA D C、出力回路及びP A Dが配置されている。接続部は、中心部に一对の接続部を有している。一对の接続部が配置される方向において、一对の接

続部から一对の接続部が配置される方向の単位基板の両側に向かって、複数のADCが備えられている。複数のADCは、一对の接続部の片側に第1のADC、もう片側に第2のADCを備え、第1のADCには隣り合って第3のADC、第2のADCには隣り合って第4のADCが備えられている。また、一对の接続部が配置される方向と直交する方向には、単位基板の両端部に出力回路およびPADが配置されている。

[0048] 図4に記載されるADC配置例では、12個のADCが単位基板上に配置される様子を示している。かかる例では、複数のADCが12個である配置例を示しているが、ADCの個数は、2以上であれば限定されない。具体的には、2、4、8、12、16個のADCが配置されていてもよい。

[0049] 本開示の技術では、間引き率に基づいて、複数設けられたADCのうち使用するADCを選択する。図4では、12個配置されるADCの内、使用するADC数が12個の場合、及び使用するADC数が2個とした場合を示している。ハッチングされていないADCが使用ADCとして選択されたADCを示しており、ハッチングされたADCは、使用されないADCを示している。例えば、図4においては、使用するADC数が2個の場合には、一对の接続部に最も近い、第1のADC及び第2のADCが選択されている。

[0050] なお、図4に記載されるADC配置例では、画素の記載がされていないが、画素は複数のADCが設けられる単位基板上に画素が設けられてもよく、別途ウエハ上に画素が設けられ単位基板に積層化されてもよい。別途ウエハ上に画素が設けられることにより、チップの増大によるコスト増加等を抑制することができる。

[0051] (2. 4. 動作流れ)

次に、図5及び図6を参照して、使用されるADC数が12個から2個の間で切り替わる動作に関して説明を行う。図5は、使用されるADC数が12個から2個の間で切り替わる場合のタイミングチャートを示す図である。図5に示す使用ADC数及び間引き率の関係は、間引き率が $1/6$ で動作を行う時には、使用ADC数は2個であり、間引き率が $1/1$ で動作を行う時

には、使用ADC数が12個である。

[0052] 図5において、間引き率及び使用するADC数が変更されることにより、シャッター動作 s_1 、 s_2 、 s_3 及び読み止し動作 r_1 、 r_2 、 r_3 の傾きが一定となっている。つまり、シャッター動作 s_1 及び読み出し動作 r_1 と、シャッター動作 s_2 及び読み出し動作 r_2 との傾きが一定である。これは、間引き率が $1/6$ から間引き率が $1/1$ で切り替えられる際に、使用するADCの数をタイミング e_1 にて2個から12個に切り替えることによる。このように、間引き率及び使用するADC数を切り替えることにより、全フレームを通して、電力消費を抑制することができる上、シャッター動作及び読み出し動作の傾きが一定となる。

[0053] 図5に示すように、使用するADC数は、1フレームのシャッター動作が行われている間に切り替わる。この切り替えに関して、図6を参照して、シャッター動作中に使用するADC数を異ならせる場合を第1のADCモード及び第2のADCモードとして説明を行う。図6は、図5に対して、第1のADCモード及び第2のADCモードが切り替わる設定に関する記載を追加した図である。ここで、図5と同様に、垂直間引きは、第1のADCモードでは、 $1/6$ 垂直間引きであり、第2のADCモードは、 $1/1$ 垂直間引きである。また、第1のADCモードでは、使用するADC数が2個であり、第2のADCモードでは、使用するADC数が12個である。

[0054] まず、図6を参照すると、垂直同期信号 v_1 から垂直同期信号 v_2 までの期間に対応するシャッター動作 s_1 は、垂直同期信号 v_1 よりも前から行われており、垂直同期信号 v_1 のタイミングでは、シャッター動作 s_1 は継続中である。読み出し動作 r_1 は、垂直同期信号 v_1 よりも後に行われ、シャッター動作 s_1 から所定の蓄積時間が完了した後に、順次開始する。

[0055] 次の垂直同期信号 v_2 から垂直同期信号 v_3 までの期間にはシャッター動作 s_2 及び読み出し動作 r_2 が対応し、シャッター動作 s_2 は、垂直同期信号 v_2 よりも前から行われており、垂直同期信号 v_2 のタイミングでは、シャッター動作 s_2 は継続中である。読み出し動作 r_2 は、垂直同期信号 v_2 よりも後に行

われ、シャッター動作 s_2 から所定の蓄積時間が経過した後に、順次開始する。

[0056] 本開示の技術では、シャッター動作 s_2 が動作している最中に、使用する A D C 数が切り替わる。図 6 を参照すると、シャッター動作 s_2 の動作最中に使用する A D C 数が 2 個から 1 2 個に切り替わっている。

[0057] ここで、シャッター動作 s_2 は、垂直同期信号 v_2 の前期間および後期間に亘り、第 2 の A D C モードで行われる。このため、シャッター動作 s_2 の傾きが一定に維持される。垂直同期信号 v_2 の前期間においてもシャッター動作 s_2 が第 2 の A D C モードで動作するために、本開示の技術では、垂直同期信号 v_1 の時点では、第 1 の A D C モードに利用されるパラメータ情報である第 1 のレジスタに加え、第 2 の A D C モードに利用されるパラメータ情報である第 2 のレジスタが設定されることが望ましい。

[0058] 例えば、図 6 においては、シャッター動作 s_2 が動作している最中に、使用する A D C 数が 2 個から 1 2 個へ切り替わっている。この切り替えは、シャッター動作 s_2 が動作を開始する前に出力された垂直同期信号 v_1 よりも前のタイミング c_1 にて、第 1 のレジスタおよび第 2 のレジスタが設定されることにより実現される。これにより、撮像装置 1 0 0 に不具合が生じずに撮像を行うことができる。

[0059] さらに、図 6 を参照すると、シャッター動作 s_3 の動作最中に使用する A D C 数が 1 2 個から 2 個に切り替わっている。

[0060] ここで、シャッター動作 s_3 は、垂直同期信号 v_3 の前期間および後期間に亘り、第 2 の A D C モードで行われる。このため、シャッター動作 s_3 の傾きが一定に維持される。垂直同期信号 v_3 の前期間においてもシャッター動作 s_3 が第 1 の A D C モードで動作するために、本開示の技術では、垂直同期信号 v_2 の時点では、第 2 の A D C モードに利用されるパラメータ情報である第 2 のレジスタに加え、第 1 の A D C モードに利用されるパラメータ情報である第 1 のレジスタが設定されることが望ましい。

[0061] 例えば、図 6 においては、シャッター動作 s_3 が動作している最中に、使用

するADC数が12個から2個へ切り替わっている。この切り替えは、シャッター動作 s_3 が動作を開始する前に出力された垂直同期信号 v_2 よりも前のタイミング c_2 にて、第2のレジスタおよび第1のレジスタが設定されることにより実現される。これにより、撮像装置100に不具合が生じずに撮像を行うことができる。

[0062] 上記では、所定のシャッター動作の最中に、使用するADC数が切り替わる場合に関して説明を行ったが、所定のシャッター動作の最中に使用するADC数の切り替えは行われない場合に関して説明を行う。図6を参照すると、シャッター動作 s_3 の動作最中に第2のADCモードから第1のADCモードに切り替えが行われ、切り替え後には第1のモードが継続する場合を示している。この時、シャッター動作 s_3 の次に行われるシャッター動作では、第1のADCモードが継続している。

[0063] この場合には、切り替え後のシャッター動作が行われる前に、第1のADCモードに利用されるパラメータ情報である第1のレジスタが設定される。図6では、例えば第1のADCモードへの切り替えが行われたタイミング e_2 と切り替え後に出力される垂直同期信号 v_3 との間で第1のレジスタが設定されることが好ましい。

[0064] 上記のような構成を有して、使用するADC数と間引き率との積を一定とすることで、シャッター動作及び読み出し動作の傾きを一定としたまま、使用するADC数が減少するときには電力の消費を抑えつつ、無効フレームの発生を防止できる。無効フレームを防止することにより、撮像装置における撮影連射速度の低下が抑制されたり、ユーザが撮影したい瞬間を取り逃さずに撮像体験を行ったりすることができる。

[0065] 以上、添付図面を参照しながら本開示の好適な実施形態について詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技術的範囲に属するもの

と了解される。

[0066] 例えば、上記実施形態では、デジタルカメラに内蔵される撮像装置としたが、本技術はかかる例に限定されない。例えば、スマートフォン、その他電子機器等に適用されてもよい。

[0067] また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他の効果を奏しうる。

符号の説明

[0068]	1 0 0	撮像装置
	1 1 0	制御部
	1 1 2	A D C 選択部
	1 1 4	垂直間引き指定部
	1 2 0	イメージセンサ
	1 2 2	シャッター動作処理部
	1 2 4	読み出し動作処理部
	1 3 0	A D C 部
	1 4 0	画像処理部

請求の範囲

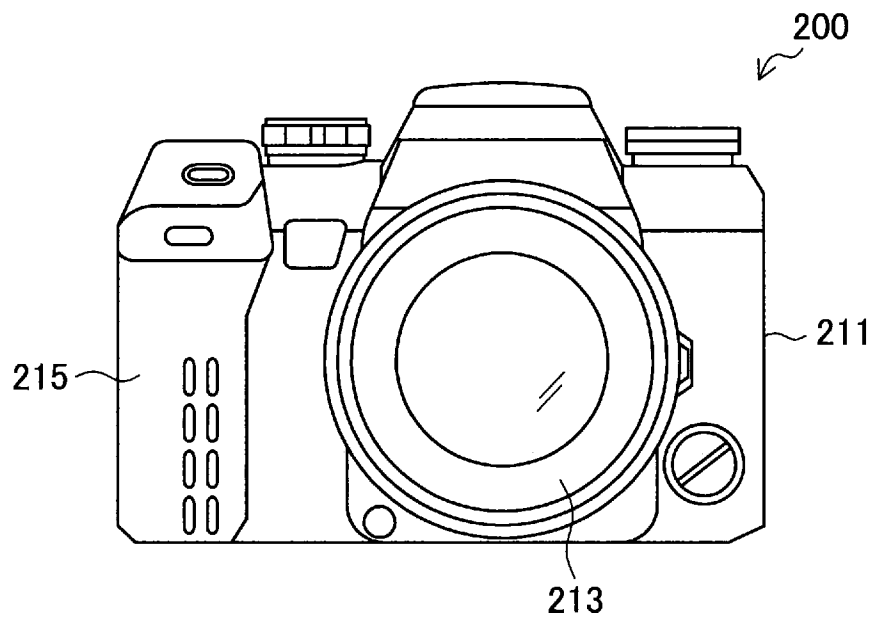
- [請求項1] イメージセンサから読み出される画素信号をアナログ形式からデジタル形式に変換する複数のADCを備えるADC部と、
- 前記イメージセンサからの前記画素信号の読出しにおける画素の間引き率に基づき、前記複数のADCのうちで使用するADCの数である使用ADC数を選択する選択部と、を含み、
- 前記使用ADC数と前記間引き率との積が一定の状態を保って、前記使用ADC数及び前記間引き率が切り替わる、画像処理装置。
- [請求項2] 前記イメージセンサでは、蓄積された画素信号を掃き捨てるシャッター動作と、前記画素信号を読み出す読み出し動作とが、画像1フレーム毎に行われ、
- 前記シャッター動作が行われる前に、前記使用ADC数及び前記間引き率が異なる第1のADCモード及び第2のADCモードに利用されるパラメータ情報である第1のレジスタ及び第2のレジスタが設定される、請求項1に記載の画像処理装置。
- [請求項3] 前記第1のレジスタ及び前記第2のレジスタは、前記第1のADCモード及び前記第2のADCモードが切り替わる対象となる前記シャッター動作が開始する前に与えられた垂直同期信号よりも前に設定される、請求項2に記載の画像処理装置。
- [請求項4] プロセッサが、
- イメージセンサから読み出される画素信号を複数のADCによりアナログ形式からデジタル形式に変換することと、
- 前記イメージセンサからの前記画素信号の読出しにおける画素の間引き率に基づき、前記複数のADCのうちで使用するADCの数である使用ADC数を選択することと、を含み、
- 前記使用ADC数と前記間引き率との積が一定の状態を保って、前記使用ADC数及び前記間引き率が切り替わる、画像処理方法。
- [請求項5] コンピュータを、

イメージセンサから読み出される画素信号をアナログ形式からデジタル形式に変換する複数のADCを備えるADC部と、

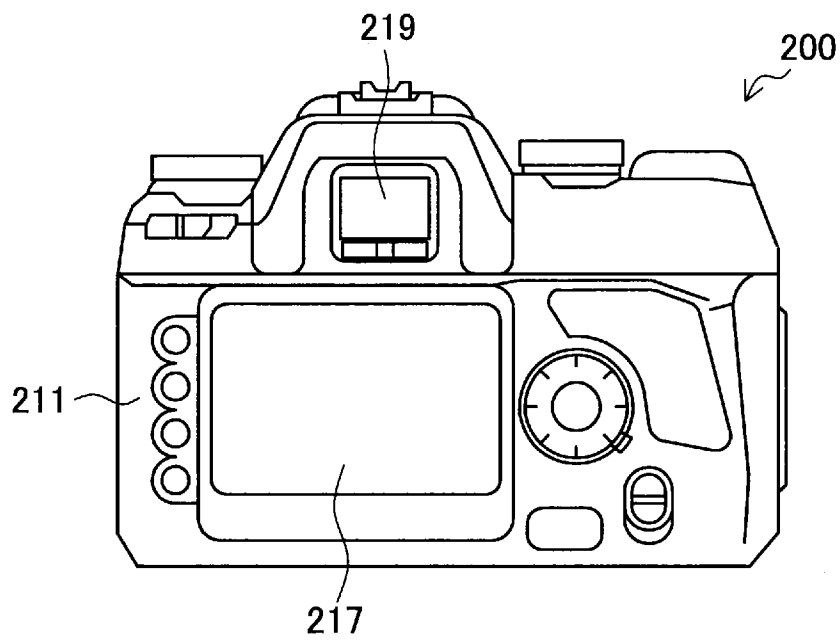
前記イメージセンサからの前記画素信号の読出しにおける画素の間引き率に基づき、前記複数のADCのうちで使用するADCの数である使用ADC数を選択する選択部と、として機能させ、

さらに、前記使用ADC数と前記間引き率との積が一定の状態を保って、前記使用ADC数及び前記間引き率が切り替わるためのプログラム。

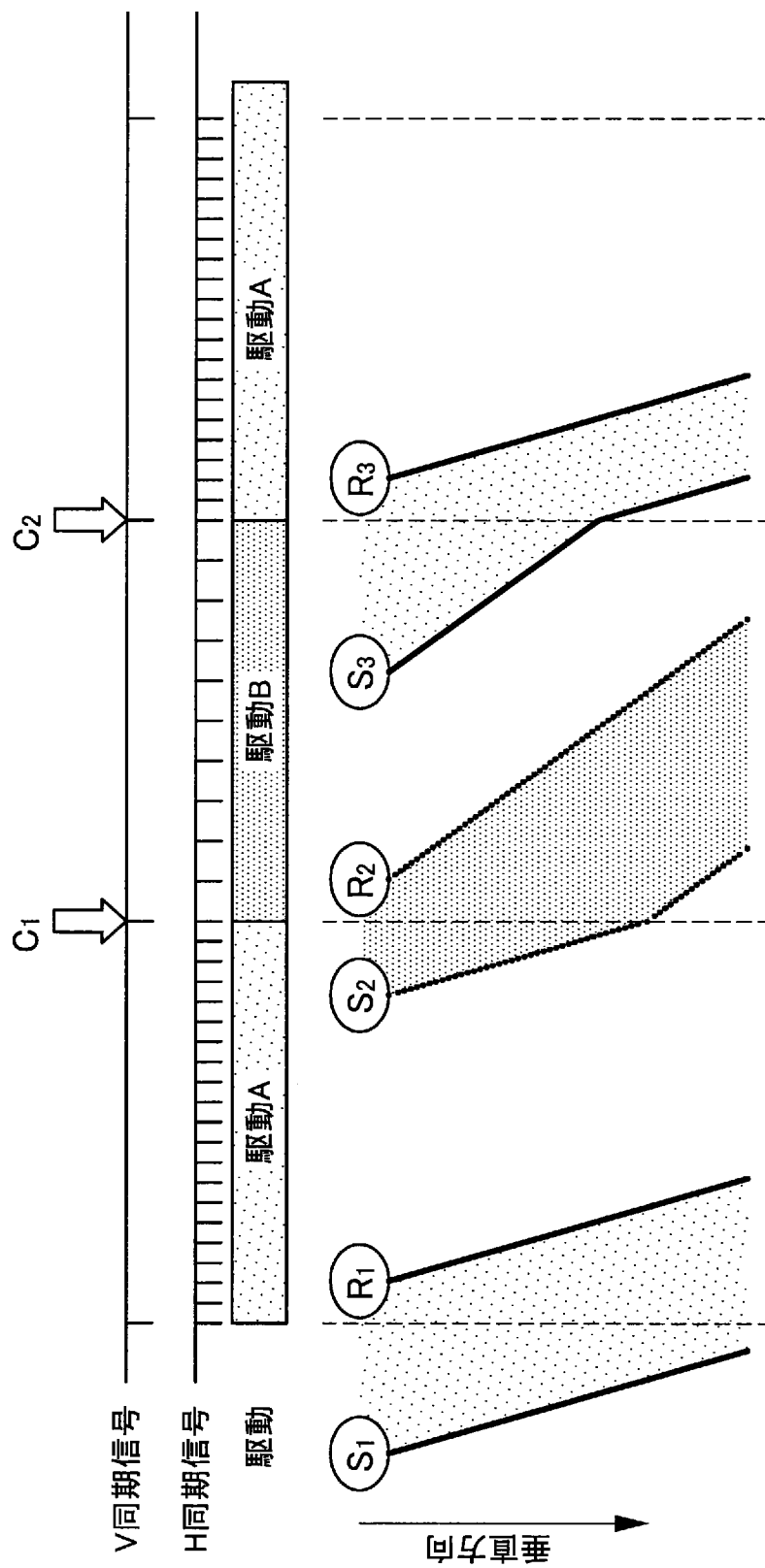
[図1A]



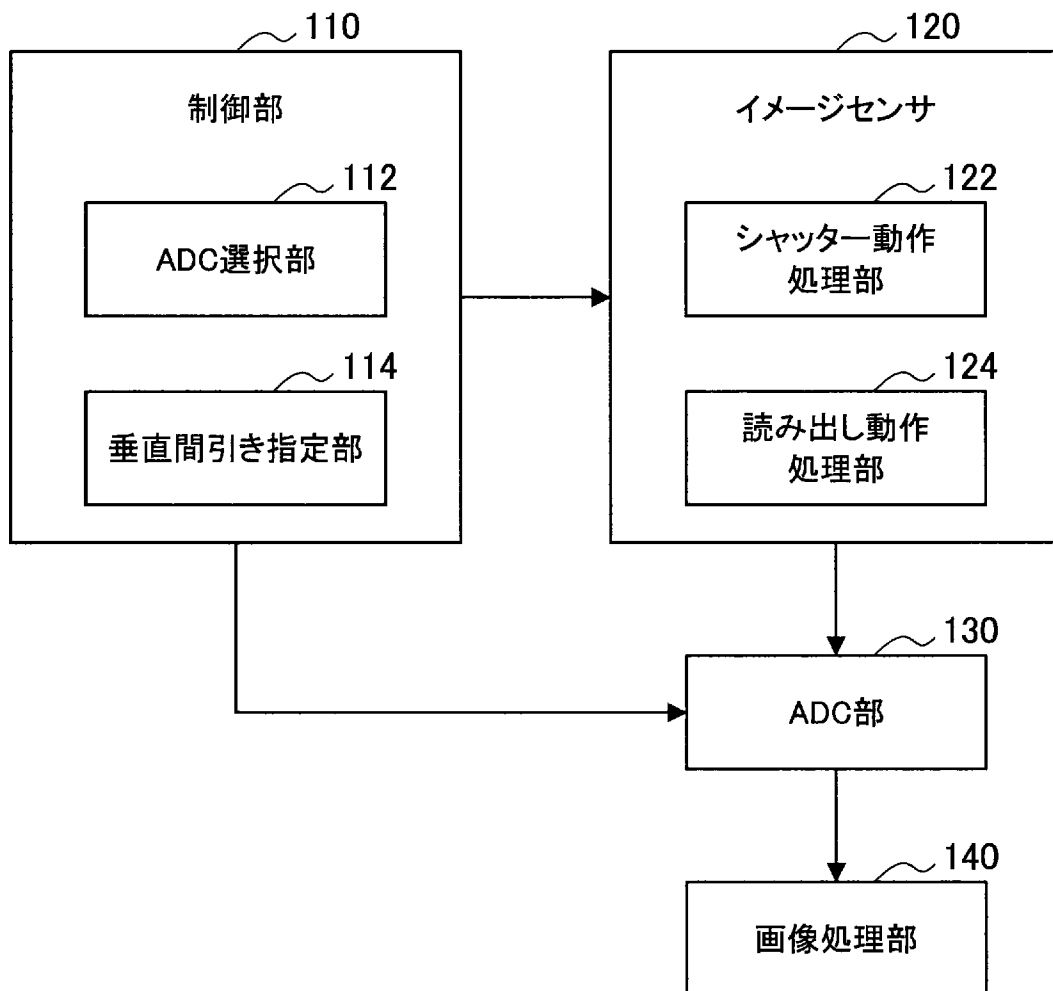
[図1B]



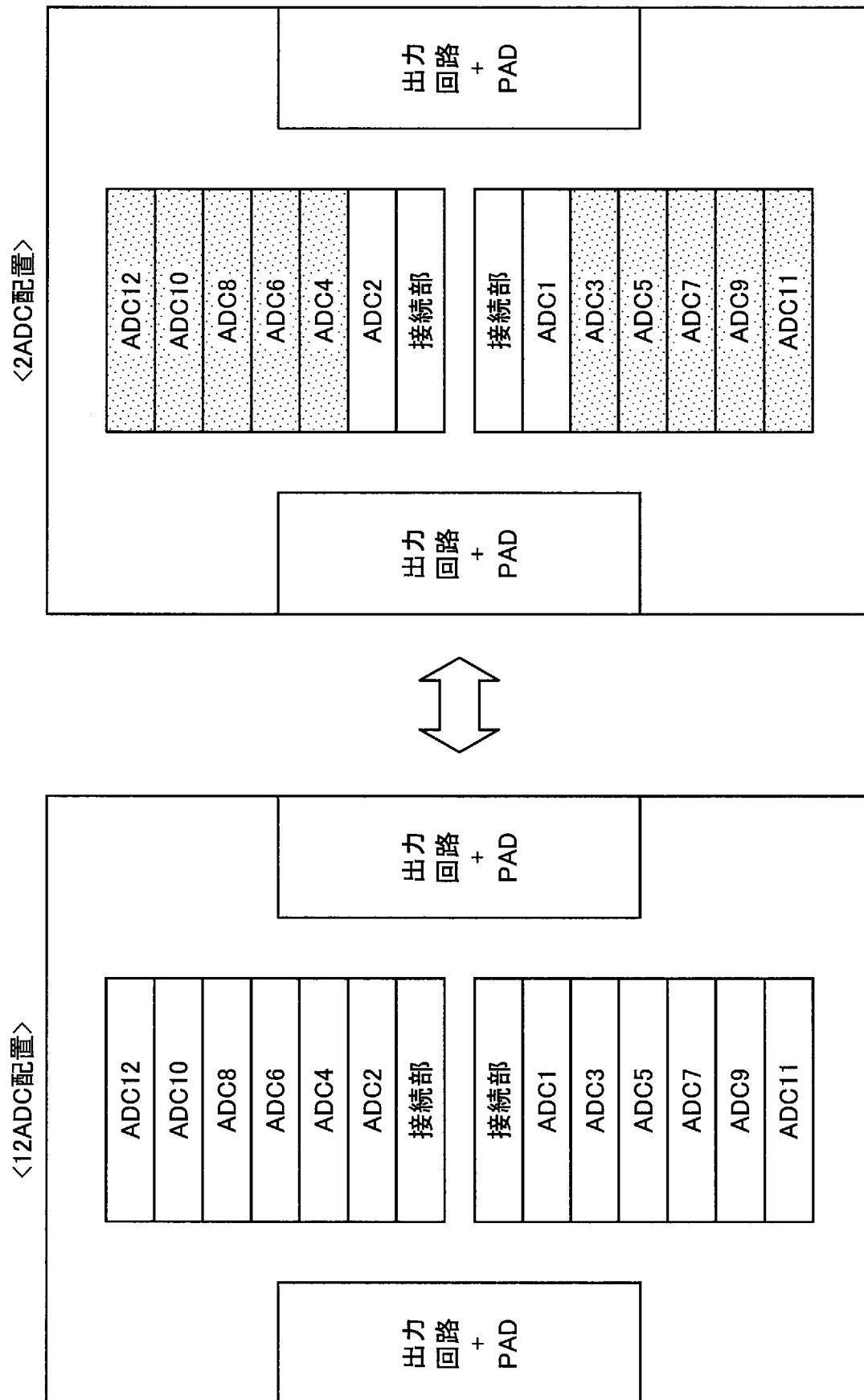
[図2]



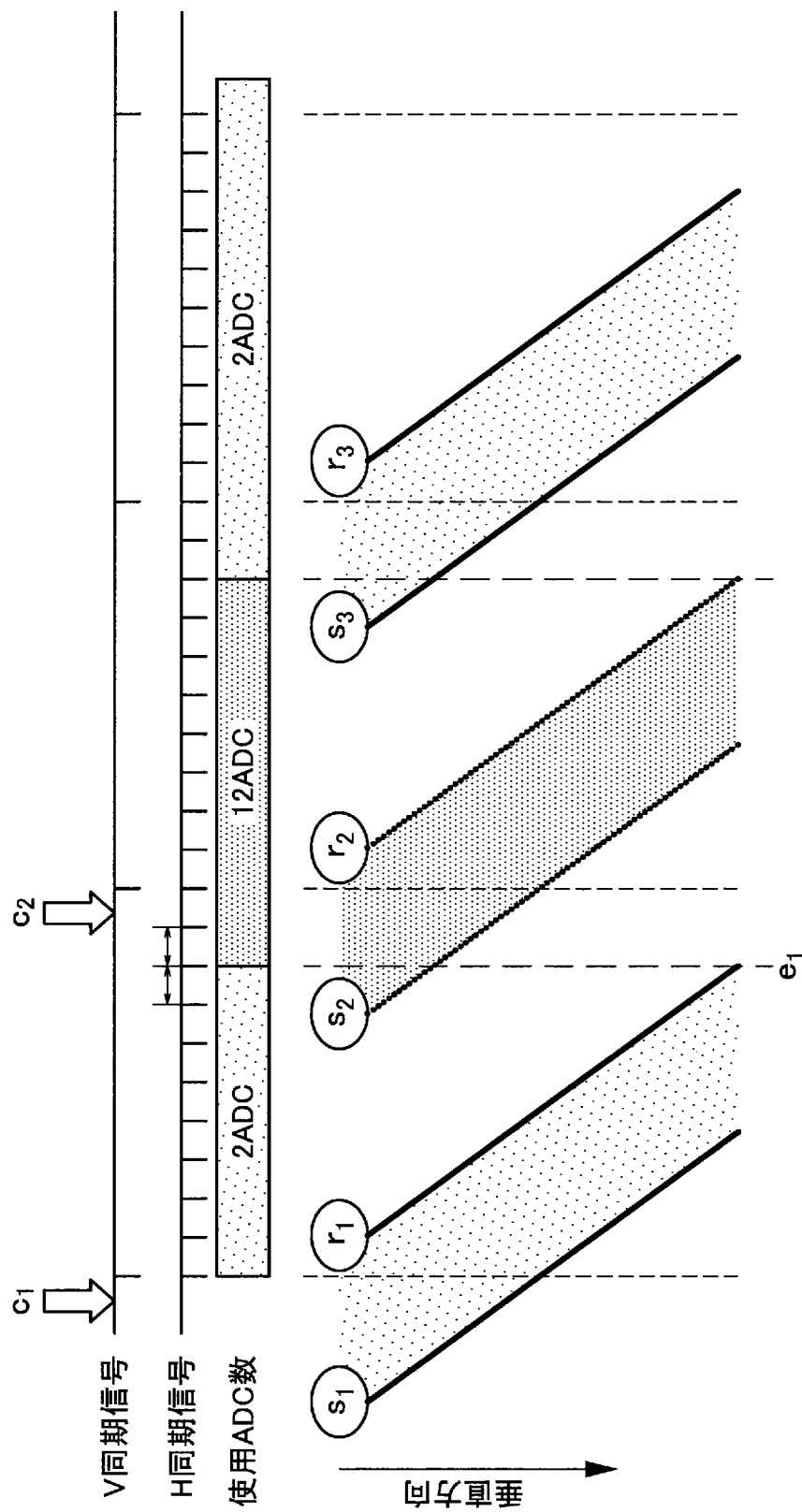
[図3]

100

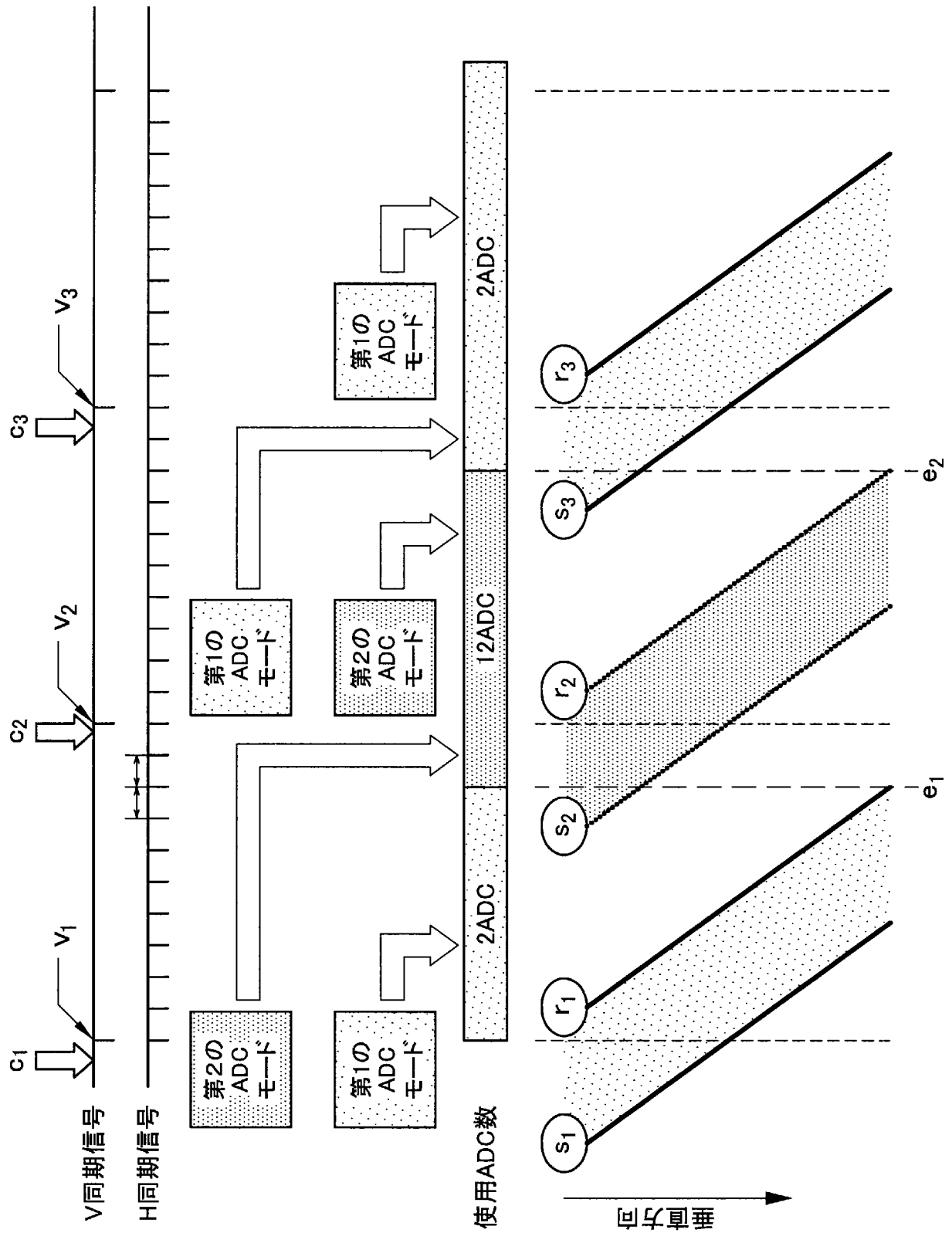
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/002080

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04N5/232 (2006.01) i, H04N5/345 (2011.01) i, H04N5/378 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04N5/232, H04N5/345, H04N5/378

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2010-258828 A (SONY CORP.) 11 November 2010, paragraphs [0025]-[0048], fig. 6, 8-9 & US 2010/0271526 A1 paragraphs [0054]-[0085], fig. 6, 8-9 & CN 101873443 A	1, 4-5 2 3
Y	JP 2002-252809 A (SANYO ELECTRIC CO., LTD.) 06 September 2002, paragraphs [0032], [0083]-[0090], fig. 23 (Family: none)	2
X	US 2014/0232932 A1 (MICROSOFT CORPORATION) 21 August 2014, paragraphs [0019], [0043]-[0045] & WO 2014/130346 A2 & KR 10-2015-0119916 A & CN 105144692 A	1, 4-5

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
---	---

Date of the actual completion of the international search
04 April 2019 (04.04.2019)

Date of mailing of the international search report
16 April 2019 (16.04.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04N5/232(2006.01)i, H04N5/345(2011.01)i, H04N5/378(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04N5/232, H04N5/345, H04N5/378

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2010-258828 A（ソニー株式会社）	1, 4-5
Y	2010.11.11, 段落[0025]-[0048], 第6, 8-9 図	2
A	& US 2010/0271526 A1 段落[0054]-[0085], 第6, 8-9 図 & CN 101873443 A	3
Y	JP 2002-252809 A（三洋電機株式会社） 2002.09.06, 段落[0032], [0083]-[0090], 図23 (ファミリーなし)	2

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

04.04.2019

国際調査報告の発送日

16.04.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

佐藤 直樹

5 P

1591

電話番号 03-3581-1101 内線 3581

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	US 2014/0232932 A1 (MICROSOFT CORPORATION) 2014.08.21, 段落[0019], [0043]-[0045] & WO 2014/130346 A2 & KR 10-2015-0119916 A & CN 105144692 A	1, 4-5