(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)公表番号
特表2023-514136
(P2023-514136A)
(43)公表日　令和5年4月5日(2023.4.5)

(51)国際特許分類		FI		テーマコード（参考）
H04N 19/70 (2014.01)		H04N	19/70	5C159
H04N 19/186 (2014.01)		H04N	19/186	

審査請求　未請求　予備審査請求　未請求　（全45頁）

(21)出願番号　特願2022-547264(P2022-547264)
(86)(22)出願日　令和3年2月11日(2021.2.11)
(85)翻訳文提出日　令和4年9月26日(2022.9.26)
(86)国際出願番号　PCT/US2021/017592
(87)国際公開番号　WO2021/167830
(87)国際公開日　令和3年8月26日(2021.8.26)
(31)優先権主張番号　62/980,120
(32)優先日　令和2年2月21日(2020.2.21)
(33)優先権主張国・地域又は機関
米国(US)
(81)指定国・地域　AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,
最終頁に続く

(71)出願人　511050697
アリババ グループ ホウルディング リミテッド
英国領ケイマン諸島 グランド ケイマン ジョージ タウン ピーオーボックス ８４７ ワン キャピタル プレイス フォース フロア
(74)代理人　100079108
弁理士　稲葉 良幸
(74)代理人　100109346
弁理士　大貫 敏史
(74)代理人　100117189
弁理士　江口 昭彦
(74)代理人　100134120
弁理士　内藤 和彦
最終頁に続く

(54)【発明の名称】　クロマ信号を処理するための方法

(57)【要約】
本開示はクロマ信号を処理するための方法及びシステムを提供する。一部の実施形態によれば、この方法は、シーケンスパラメータセット（ＳＰＳ）を受信すること、及びＳＰＳでシグナリングされる第１のフラグに基づき、ＳＰＳに関連するスライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを判定することを含み得る。

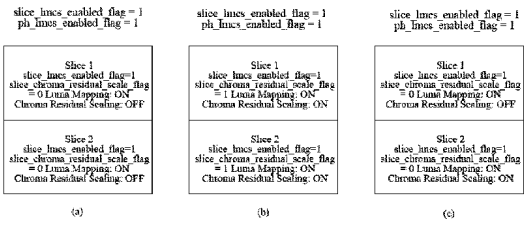


FIG. 10: Illustration of a method for processing video content with signaling luma mapping with chrome scaling

【特許請求の範囲】
【請求項１】
コンピュータによって実施される映像処理方法であって、
シーケンスパラメータセット（ＳＰＳ）を受信すること、及び
前記ＳＰＳでシグナリングされる第１のフラグに基づき、前記ＳＰＳに関連するスライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを判定すること
を含む、方法。
【請求項２】
前記第１のフラグの値が１に等しいことに応答し、前記スライスに関して前記クロマ残差スケーリングが有効にされると判定すること
を更に含む、請求項１に記載の方法。
【請求項３】
前記第１のフラグの値が０に等しいことに応答し、前記スライスに関して前記クロマ残差スケーリングが無効にされると判定すること
を更に含む、請求項１に記載の方法。
【請求項４】
第２のＳＰＳを受信すること、及び
前記第２のＳＰＳに前記第１のフラグがない場合、前記第２のＳＰＳに関連するスライスに関して前記クロマ残差スケーリングが無効にされると判定すること
を更に含む、請求項１に記載の方法。
【請求項５】
前記スライスに関連するピクチャヘッダでシグナリングされる第２のフラグに基づいて前記第１のフラグがシグナリングされる、請求項１に記載の方法。
【請求項６】
前記第２のフラグの第１の値は、前記ピクチャヘッダに関連する１つ又は複数のスライスに関して前記クロマ残差スケーリングが有効にされることを示し、
前記第２のフラグの第２の値は、前記ピクチャヘッダに関連する全てのスライスに関して前記クロマ残差スケーリングが無効にされることを示す、
請求項５に記載の方法。
【請求項７】
ピクチャヘッダを受信すること、及び
前記ピクチャヘッダでシグナリングされる第２のフラグが第１の値を有することに応答し、前記ピクチャヘッダに関連する全てのスライスに関して前記クロマ残差スケーリングが無効にされると判定すること
を含む、請求項１に記載の方法。
【請求項８】
前記ＳＰＳでシグナリングされる第２のフラグに基づき、前記スライスに関してルママッピングが有効にされるか無効にされるかを判定すること
を含む、請求項１に記載の方法。
【請求項９】
映像コンテンツを処理するためにコンピュータによって実施される方法であって、
映像シーケンスがモノクロームかどうかを判定すること、及び
前記映像シーケンスがモノクロームではないという判定に応答し、前記映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータをシグナリングすること
を含み、
前記映像シーケンスがモノクロームである場合は、クロマデブロッキングパラメータが前記ビットストリーム内でシグナリングされない、
方法。
【請求項１０】

前記クロマデブロッキングパラメータがピクチャヘッダでシグナリングされる、請求項９に記載の方法。
【請求項１１】
前記クロマデブロッキングパラメータがスライスヘッダでシグナリングされる、請求項９に記載の方法。
【請求項１２】
前記映像シーケンスがモノクロームかどうかを前記判定することがChromaArrayTypeの値に基づく、請求項９に記載の方法。
【請求項１３】
前記映像シーケンスが複数の別々にコード化された色成分を含むかどうかを示す第１のフラグ、及びルマサンプリングに対するクロマサンプリングに関する情報を示す第２のフラグを、前記映像シーケンスに関連するピクチャパラメータセット（ＰＰＳ）でシグナリングすること
を更に含む、請求項１２に記載の方法。
【請求項１４】
前記第１のフラグの値が０に等しいことに応答し、ChromaArrayTypeを前記第２のフラグの値に等しいように設定すること
を更に含む、請求項１３に記載の方法。
【請求項１５】
前記第１のフラグの値が１に等しいことに応答し、ChromaArrayTypeを０に等しいように設定すること
を更に含む、請求項１３に記載の方法。
【請求項１６】
ＰＰＳの未加工バイトシーケンスペイロード（ＲＢＳＰ）シンタックス構造がクロマツール関連シンタックスを含むことを示すフラグを、前記映像シーケンスに関連するＰＰＳでシグナリングすること
を更に含む、請求項９に記載の方法。
【請求項１７】
ＰＰＳの未加工バイトシーケンスペイロード（ＲＢＳＰ）シンタックス構造がクロマツール関連シンタックスを含むかどうかを示すフラグを、前記映像シーケンスに関連するＰＰＳでシグナリングすること
を更に含む、請求項９に記載の方法。
【請求項１８】
前記フラグがpps_chroma_tool_present_flagである、請求項１７に記載の方法。
【請求項１９】
前記pps_chroma_tool_present_flagが１に等しいことに応答し、１つ又は複数のスライスレベルクロマデブロッキングパラメータをシグナリングすること
を更に含み、
前記pps_chroma_tool_present_flagが０に等しい場合、スライスレベルクロマデブロッキングパラメータはシグナリングされない、
請求項１８に記載の方法。
【請求項２０】
前記１つ又は複数のスライスレベルクロマデブロッキングパラメータが
slice_cb_beta_offset_div2、slice_cb_tc_offset_div2、slice_cr_beta_offset_div2、又はslice_cb_beta_offset_div2
を含む、請求項１９に記載の方法。
【請求項２１】
前記pps_chroma_tool_present_flagが１に等しいことに応答し、１つ又は複数のピクチャレベルクロマデブロッキングパラメータをシグナリングすること
を更に含み、

前記pps_chroma_tool_present_flagが０に等しい場合、ピクチャレベルクロマデブロッキングパラメータはシグナリングされない、
請求項１８に記載の方法。
【請求項２２】
前記１つ又は複数のスライスレベルクロマデブロッキングパラメータが
ph_cb_beta_offset_div2、ph_cb_tc_offset_div2、ph_cr_beta_offset_div2、又はph_cb_beta_offset_div2
を含む、請求項２１に記載の方法。
【発明の詳細な説明】
【技術分野】
【０００１】
関連出願の相互参照
[0001] 本開示は、参照によりその全体を本明細書に援用する、２０２０年２月２１日に出願された米国仮特許出願第６２／９８０，１２０号の優先権の利益を主張する。
【０００２】
技術分野
[0002] 本開示は一般に映像処理に関し、より詳細にはクロマ信号をコード化するためのパラメータ（例えばクロマ残差スケーリングパラメータ、クロマデブロッキングパラメータ等）をシグナリングするための方法及び機器に関する。
【背景技術】
【０００３】
背景
[0003] 映像は、視覚情報を捕捉する静的ピクチャ（又は「フレーム」）の組である。記憶メモリ及び伝送帯域幅を減らすために、映像は、記憶又は伝送前に圧縮し、表示前に解凍することができる。圧縮プロセスは、通常、符号化と呼ばれ、解凍プロセスは、通常、復号と呼ばれる。最も一般的には、予測、変換、量子化、エントロピーコード化及びインループフィルタリングに基づく規格化された映像コード化技術を使用する様々な映像コード化形式がある。特定の映像コード化形式を指定するHigh Efficiency Video Coding（ＨＥＶＣ／Ｈ．２６５）規格、Versatile Video Coding（ＶＶＣ／Ｈ．２６６）規格、ＡＶＳ規格等の映像コード化規格が規格化組織によって策定されている。一層進化した映像コード化技術が映像規格に採用されるにつれて、新たな映像コード化規格のコード化効率が一層高くなる。
【発明の概要】
【課題を解決するための手段】
【０００４】
本開示の概要
[0004] 本開示の実施形態は映像復号方法を提供する。この方法は、シーケンスパラメータセット（ＳＰＳ）を受信すること、及びＳＰＳ内でシグナリングされる第１のフラグに基づき、ＳＰＳに関連するスライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを判定することを含む。
【０００５】
[0005] 本開示の実施形態は映像符号化方法も提供する。この方法は、スライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを示す第１のフラグを、スライスに関連するシーケンスパラメータセット（ＳＰＳ）内でシグナリングすることを含む。
【０００６】
[0006] 本開示の実施形態は映像符号器も提供する。この映像符号器は、命令の組を記憶するためのメモリと、少なくとも１つのプロセッサとを含み、少なくとも１つのプロセッサは、命令の組を実行して、シーケンスパラメータセット（ＳＰＳ）を受信すること、及びＳＰＳ内でシグナリングされる第１のフラグに基づき、ＳＰＳに関連するスライス

に関してクロマ残差スケーリングが有効にされるか無効にされるかを判定することを、システムに行わせるように構成される。

【０００７】

[0007] 本開示の実施形態は映像復号器も提供する。この映像復号器は、命令の組を記憶するためのメモリと、少なくとも１つのプロセッサとを含み、少なくとも１つのプロセッサは、命令の組を実行して、スライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを示す第１のフラグを、スライスに関連するシーケンスパラメータセット（ＳＰＳ）でシグナリングすることを、システムに行わせるように構成される。

【０００８】

[0008] 本開示の実施形態は、命令の組を記憶する非一時的コンピュータ可読媒体も提供し、命令の組は、映像コンテンツを復号するための方法をコンピュータシステムに行わせるために、コンピュータシステムの少なくとも１つのプロセッサによって実行可能である。当該方法は、シーケンスパラメータセット（ＳＰＳ）を受信すること、及びＳＰＳでシグナリングされる第１のフラグに基づき、ＳＰＳに関連するスライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを判定することを含む。

【０００９】

[0009] 本開示の実施形態は、命令の組を記憶する非一時的コンピュータ可読媒体も提供し、命令の組は、映像コンテンツを符号化するための方法をコンピュータシステムに行わせるために、コンピュータシステムの少なくとも１つのプロセッサによって実行可能である。当該方法は、スライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを示す第１のフラグをスライスに関連するシーケンスパラメータセット（ＳＰＳ）でシグナリングすることを含む。

【００１０】

[0010] 本開示の実施形態は映像処理方法を提供する。この方法は、映像シーケンスがモノクロームかどうかを判定すること、及び映像シーケンスがモノクロームではないという判定に応答し、映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータをシグナリングすることを含み、映像シーケンスがモノクロームである場合はクロマデブロッキングパラメータがビットストリーム内でシグナリングされない。

【００１１】

[0011] 本開示の実施形態は映像処理機器も提供する。この機器は、命令の組を記憶するためのメモリと、少なくとも１つのプロセッサとを含み、少なくとも１つのプロセッサは、命令の組を実行して、映像シーケンスがモノクロームかどうかを判定すること、及び映像シーケンスがモノクロームではないという判定に応答し、映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータをシグナリングすることを、システムに行わせるように構成され、映像シーケンスがモノクロームである場合はクロマデブロッキングパラメータがビットストリーム内でシグナリングされない。

【００１２】

[0012] 本開示の実施形態は、命令の組を記憶する非一時的コンピュータ可読媒体も提供し、命令の組は、映像コンテンツを処理するための方法をコンピュータシステムに行わせるために、コンピュータシステムの少なくとも１つのプロセッサによって実行可能である。当該方法は、映像シーケンスがモノクロームかどうかを判定すること、及び映像シーケンスがモノクロームではないという判定に応答し、映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータをシグナリングすることを含み、映像シーケンスがモノクロームである場合はクロマデブロッキングパラメータがビットストリーム内でシグナリングされない。

【００１３】

図面の簡単な説明

[0013] 本開示の実施形態及び様々な態様を以下の詳細な説明及び添付図面に示す。図中に示す様々な特徴は、縮尺通りに描かれていない。

【図面の簡単な説明】

【００１４】
【図１】[0014]本開示の一部の実施形態による、映像シーケンスの一例の構造を示す概略図である。
【図２Ａ】[0015]本開示の実施形態と合致する、ハイブリッド映像コード化システムの例示的な符号化プロセスを示す概略図である。
【図２Ｂ】[0016]本開示の実施形態と合致する、ハイブリッド映像コード化システムの別の例示的な符号化プロセスを示す概略図である。
【図３Ａ】[0017]本開示の実施形態と合致する、ハイブリッド映像コード化システムの例示的な復号プロセスを示す概略図である。
【図３Ｂ】[0018]本開示の実施形態と合致する、ハイブリッド映像コード化システムの別の例示的な復号プロセスを示す概略図である。
【図４】[0019]本開示の一部の実施形態による、映像を符号化又は復号するための例示的な機器のブロック図である。
【図５】[0020]本開示の実施形態と合致する、例示的なピクチャヘッダ（ＰＨ）レベルルママッピングクロマスケーリング（ＬＭＣＳ）シンタックスを示すシンタックス表である。
【図６】[0021]本開示の実施形態と合致する、例示的なスライスレベルＬＭＣＳシンタックスを示すシンタックス表である。
【図７】[0022]本開示の実施形態と合致する、図５及び図６に示すシンタックスを実装する例を示す。
【図８】[0023]本開示の実施形態と合致する、例示的なＰＨレベルＬＭＣＳシンタックスを示すシンタックス表である。
【図９】[0024]本開示の実施形態と合致する、例示的なスライスレベルＬＭＣＳシンタックスを示すシンタックス表である。
【図１０】[0025]本開示の実施形態と合致する、図８及び図９に示すシンタックスを実装する一例を示す。
【図１１】[0026]本開示の実施形態と合致する、例示的なＰＨレベルＬＭＣＳシンタックスを示すシンタックス表である。
【図１２】[0027]本開示の実施形態と合致する、例示的なスライスレベルＬＭＣＳシンタックスを示すシンタックス表である。
【図１３】[0028]本開示の実施形態と合致する、クロマデブロッキングパラメータをシグナリングするための例示的なＰＨレベルシンタックスを示すシンタックス表である。
【図１４】[0029]本開示の実施形態と合致する、クロマデブロッキングパラメータをシグナリングするための例示的なスライスレベルシンタックスを示すシンタックス表である。
【図１５】[0030]本開示の実施形態と合致する、クロマデブロッキングパラメータをシグナリングするための例示的なピクチャパラメータセット（ＰＰＳ）シンタックスを示すシンタックス表である。
【図１６】[0031]本開示の実施形態と合致する、pps_chroma_tool_offsets_present_flagがChromaArrayTypeで置換された例示的なＰＰＳシンタックスを示すシンタックス表である。
【図１７】[0032]本開示の実施形態と合致する、クロマデブロッキングパラメータをシグナリングするための例示的なＰＰＳシンタックスを示すシンタックス表である。
【図１８】[0033]本開示の実施形態と合致する、ＬＭＣＳパラメータをシグナリングするための例示的方法の流れ図である。
【図１９】[0034]本開示の実施形態と合致する、ＬＭＣＳパラメータをシグナリングするための例示的方法の流れ図である。
【図２０】[0035]本開示の実施形態と合致する、クロマデブロッキングパラメータをシグナリングするための例示的方法の流れ図である。
【発明を実施するための形態】

【００１５】
詳細な説明
［0036］ ここで、その例が添付図面に示される例示的実施形態を詳細に参照する。以下の説明は、添付図面を参照し、添付図面では、他に指示がない限り、異なる図中の同じ数字が同じ又は同様の要素を表す。例示的実施形態についての以下の説明に記載される実装形態は、本発明と合致する全ての実装形態を表すわけではない。むしろ、それらは、添付の特許請求の範囲で列挙する本発明に関係する態様と合致する機器及び方法の例に過ぎない。本開示の特定の態様を以下でより詳細に記載する。参照により援用する用語及び／又は定義と矛盾する場合は本明細書で示す用語及び定義が優先する。
【００１６】
［0037］ ITU-T Video Coding Expert Group（ＩＴＵ－Ｔ ＶＣＥＧ）及びISO/IEC Moving Picture Expert Group（ＩＳＯ／ＩＥＣ ＭＰＥＧ）のJoint Video Experts Team（ＪＶＥＴ）は、多用途ビデオコーディング（ＶＶＣ／Ｈ．２６６）規格を現在開発している。ＶＶＣ規格は、その前身である高効率ビデオコーディング（ＨＥＶＣ／Ｈ．２６５）規格の圧縮効率を２倍にすることを目指している。換言すれば、ＶＶＣの目標は半分の帯域幅を用いてＨＥＶＣ／Ｈ．２６５と同じ主観的品質を達成することである。
【００１７】
［0038］ 半分の帯域幅を用いてＨＥＶＣ／Ｈ．２６５と同じ主観的品質を達成するために、ＪＶＥＴは共同探索モデル（ＪＥＭ：joint exploration model）参照ソフトウェアを用いてＨＥＶＣを超える技術を開発している。コード化技術がＪＥＭに組み込まれたため、ＪＥＭはＨＥＶＣよりも実質的に高いコード化性能を達成した。
【００１８】
［0039］ ＶＶＣ規格は最近開発されたものであり、より優れた圧縮性能をもたらすより多くのコード化技術を含み続けている。ＶＶＣは、ＨＥＶＣ、Ｈ．２６４／ＡＶＣ、ＭＰＥＧ２、Ｈ．２６３等の現代的な映像圧縮規格において用いられてきた同じハイブリッド映像コード化システムに基づく。
【００１９】
［0040］ 映像とは、視覚的情報を記憶するために時系列順に配置される静止ピクチャ（又は「フレーム」）の組である。それらのピクチャを時系列順に捕捉し、記憶するために、映像捕捉装置（例えば、カメラ）を使用することができ、かかるピクチャを時系列順に表示するために、映像再生装置（例えば、テレビ、コンピュータ、スマートフォン、タブレットコンピュータ、ビデオプレーヤ又は表示機能を有する任意のエンドユーザ端末）を使用することができる。更に、一部の応用では、監視、会議又は生放送等のために、映像捕捉装置が捕捉映像を映像再生装置（例えば、モニタを有するコンピュータ）にリアルタイムで伝送することができる。
【００２０】
［0041］ かかる応用が必要とする記憶空間及び伝送帯域幅を減らすために、映像を記憶及び伝送前に圧縮し、表示前に解凍することができる。この圧縮及び解凍は、プロセッサ（例えば、汎用コンピュータのプロセッサ）又は専用ハードウェアによって実行されるソフトウェアによって実装され得る。圧縮のためのモジュールを一般に「符号器」と呼び、解凍のためのモジュールを一般に「復号器」と呼ぶ。符号器及び復号器は、まとめて「コーデック」と呼ぶことができる。符号器及び復号器は、様々な適切なハードウェア、ソフトウェア又はその組み合わせとして実装することができる。例えば、符号器及び復号器のハードウェア実装は、１つ又は複数のマイクロプロセッサ、デジタル信号プロセッサ（ＤＳＰ）、特定用途向け集積回路（ＡＳＩＣ）、書換可能ゲートアレイ（ＦＰＧＡ）、ディスクリートロジック又はその任意の組み合わせ等の回路を含み得る。符号器及び復号器のソフトウェア実装は、プログラムコード、コンピュータ実行可能命令、ファームウェア又はコンピュータ可読媒体内に固定される任意の適切なコンピュータによって実施されるアルゴリズム若しくはプロセスを含み得る。映像の圧縮及び解凍は、ＭＰＥＧ－１、ＭＰ

ＥＧ－２、ＭＰＥＧ－４、Ｈ．２６ｘシリーズ等の様々なアルゴリズム又は規格によって実装され得る。一部の応用では、コーデックが第１のコード化規格から映像を解凍し、第２のコード化規格を使用して、解凍された映像を再圧縮することができ、その場合、コーデックを「トランスコーダ」と呼ぶことができる。

【００２１】

［0042］ 映像符号化プロセスは、ピクチャを再構築するために使用可能な有用な情報を識別し、保つことができ、再構築に重要でない情報を無視することができる。無視された重要でない情報を完全に再構築できない場合、かかる符号化プロセスは、「非可逆」と呼ぶことができる。さもなければ、かかる符号化プロセスは、「可逆」と呼ぶことができる。殆どの符号化プロセスは、非可逆であり、これは、必要な記憶空間及び伝送帯域幅を減らすためのトレードオフである。

【００２２】

［0043］ 符号化されているピクチャ（「現ピクチャ」と呼ぶ）の有用な情報は、参照ピクチャ（例えば、過去に符号化され、再構築されたピクチャ）に対する変化を含む。かかる変化は、ピクセルの位置変化、光度変化又は色変化を含むことができ、そのうちの位置変化が最も重要である。オブジェクトを表すピクセル群の位置変化は、参照ピクチャと現ピクチャとの間のオブジェクトの動きを反映し得る。

【００２３】

［0044］ 別のピクチャを参照することなくコード化されるピクチャ（即ちそのようなピクチャが自らの参照ピクチャである）を「Ｉピクチャ」と呼ぶ。参照ピクチャとして過去のピクチャを使用してコード化されるピクチャを「Ｐピクチャ」と呼ぶ。参照ピクチャとして過去のピクチャ及び将来のピクチャの両方を使用してコード化される（即ち参照が「双方向」である）ピクチャを「Ｂピクチャ」と呼ぶ。

【００２４】

［0045］ 図１は、本開示の一部の実施形態による、映像シーケンス１００の一例の構造を示す。映像シーケンス１００は、生中継映像又は捕捉され、アーカイブされている映像であり得る。映像１００は、現実の映像、コンピュータによって生成される映像（例えば、コンピュータゲーム映像）又はその組み合わせ（例えば、拡張現実効果を有する現実の映像）であり得る。映像シーケンス１００は、映像捕捉装置（例えば、カメラ）、過去に捕捉された映像を含む映像アーカイブ（例えば、記憶装置に記憶される映像ファイル）又は映像コンテンツプロバイダから映像を受信するための映像フィードインタフェース（例えば、映像ブロードキャストトランシーバ）から入力され得る。

【００２５】

［0046］ 図１に示すように、映像シーケンス１００は、ピクチャ１０２、１０４、１０６及び１０８を含む、タイムラインに沿って時間的に配置される一連のピクチャを含み得る。ピクチャ１０２～１０６は、連続的であり、ピクチャ１０６とピクチャ１０８との間に更に多くのピクチャがある。図１では、ピクチャ１０２は、Ｉピクチャであり、その参照ピクチャは、ピクチャ１０２自体である。ピクチャ１０４は、Ｐピクチャであり、矢印によって示すように、その参照ピクチャは、ピクチャ１０２である。ピクチャ１０６は、Ｂピクチャであり、矢印によって示すように、その参照ピクチャは、ピクチャ１０４及び１０８である。一部の実施形態では、ピクチャ（例えば、ピクチャ１０４）の参照ピクチャは、そのピクチャの直前又は直後になくてもよい。例えば、ピクチャ１０４の参照ピクチャは、ピクチャ１０２に先行するピクチャであり得る。ピクチャ１０２～１０６の参照ピクチャは、例に過ぎず、本開示は、参照ピクチャの実施形態を、図１に示す例として限定しないことに留意すべきである。

【００２６】

［0047］ 典型的には、映像コーデックは、全ピクチャを一度に符号化又は復号せず、それは、かかるタスクが計算的に複雑であるためである。むしろ、映像コーデックは、ピクチャを基本セグメントに分割し、ピクチャをセグメントごとに符号化又は復号することができる。本開示では、そのような基本セグメントを基本処理単位（「ＢＰＵ」）と呼ぶ

。例えば、図１の構造１１０は、映像シーケンス１００のピクチャ（例えば、ピクチャ１０２～１０８の何れか）の構造の一例を示す。構造１１０では、ピクチャが４ｘ４の基本処理単位に分けられており、その境界が破線で示されている。一部の実施形態では、基本処理単位は、一部の映像コード化規格（例えば、ＭＰＥＧファミリ、Ｈ．２６１、Ｈ．２６３又はＨ．２６４／ＡＶＣ）の「マクロブロック」と呼ぶことができ、他の一部の映像コード化規格（例えば、Ｈ．２６５／ＨＥＶＣ又はＨ．２６６／ＶＶＣ）の「コード化ツリー単位」（「ＣＴＵ」）と呼ぶことができる。１２８ｘ１２８、６４ｘ６４、３２ｘ３２、１６ｘ１６、４ｘ８、１６ｘ３２又はピクセルのあらゆる任意の形状及びサイズ等、基本処理単位は、ピクチャ内で可変サイズを有することができる。基本処理単位のサイズ及び形状は、コード化の効率と、基本処理単位内で保とうとする詳細度とのバランスに基づいてピクチャについて選択することができる。

【００２７】

［0048］ 基本処理単位は、コンピュータメモリ（例えば、映像フレームバッファ）に記憶される様々な種類の映像データ群を含み得る論理単位であり得る。例えば、カラーピクチャの基本処理単位は、無彩色の輝度情報を表すルマ成分（Ｙ）、色情報を表す１つ又は複数のクロマ成分（例えば、Ｃｂ及びＣｒ）、並びにルマ成分及びクロマ成分が同じサイズを有し得る基本処理単位の関連シンタックス要素を含むことができる。一部の映像コード化規格（例えば、Ｈ．２６５／ＨＥＶＣ又はＨ．２６６／ＶＶＣ）では、ルマ成分及びクロマ成分が「コード化ツリーブロック」（「ＣＴＢ」）と呼ばれ得る。基本処理単位に対して行われるいかなる操作も、そのルマ成分及びクロマ成分のそれぞれに対して繰り返し行うことができる。

【００２８】

［0049］ 映像のコード化は、複数の操作段階を有し、その例を図２Ａ～図２Ｂ及び図３Ａ～図３Ｂで示す。それぞれの段階について、基本処理単位のサイズは、依然として処理するのに大き過ぎる場合があり、従って本開示で「基本処理副単位」と呼ぶセグメントに更に分けることができる。一部の実施形態では、基本処理副単位は、一部の映像コード化規格（例えば、ＭＰＥＧファミリ、Ｈ．２６１、Ｈ．２６３又はＨ．２６４／ＡＶＣ）の「ブロック」と呼ぶことができるか、又は他の一部の映像コード化規格（例えば、Ｈ．２６５／ＨＥＶＣ又はＨ．２６６／ＶＶＣ）の「コード化単位」（「ＣＵ」）と呼ぶことができる。基本処理副単位は、基本処理単位と同じ又はそれよりも小さいサイズを有し得る。基本処理単位と同様に、基本処理副単位もコンピュータメモリ（例えば、映像フレームバッファ）に記憶される様々な種類の映像データ群（例えば、Ｙ、Ｃｂ、Ｃｒ及び関連シンタックス要素）を含み得る論理単位である。基本処理副単位に対して行われるいかなる操作も、そのルマ成分及びクロマ成分のそれぞれに対して繰り返し行うことができる。処理の必要性に応じて、かかる分割は、更なるレベルに対して行われ得ることに留意すべきである。様々な段階が様々な方式を使用して基本処理単位を分割できることにも留意すべきである。

【００２９】

［0050］ 例えば、（その一例を図２Ｂで示す）モード決定段階において、基本処理単位に対して何れの予測モード（例えば、イントラピクチャ予測又はインターピクチャ予測）を使用するかを符号器が決定することができ、基本処理単位は、かかる決定を下すには大き過ぎる場合がある。符号器は、基本処理単位を複数の基本処理副単位（例えば、Ｈ．２６５／ＨＥＶＣ又はＨ．２６６／ＶＶＣにあるＣＵ）に分け、個々の基本処理副単位ごとに予測の種類を決定することができる。

【００３０】

［0051］ 別の例では、（その一例を図２Ａ～図２Ｂで示す）予測段階において、符号器は、基本処理副単位（例えば、ＣＵ）のレベルにおいて予測操作を行うことができる。しかし、一部の事例では、処理するのに基本処理副単位が依然として大き過ぎる場合がある。符号器は、基本処理副単位をより小さいセグメント（例えば、Ｈ．２６５／ＨＥＶＣ又はＨ．２６６／ＶＶＣで「予測ブロック」又は「ＰＢ」と呼ばれる）に更に分けること

ができ、そのレベルにおいて予測操作を行うことができる。
【００３１】
［0052］ 別の例では、（その一例を図２Ａ～図２Ｂに示す）変換段階において、符号器は、残差基本処理副単位（例えば、ＣＵ）に対する変換操作を行うことができる。しかし、一部の事例では、処理するのに基本処理副単位が依然として大き過ぎる場合がある。符号器は、基本処理副単位をより小さいセグメント（例えば、Ｈ．２６５／ＨＥＶＣ又はＨ．２６６／ＶＶＣで「変換ブロック」又は「ＴＢ」と呼ばれる）に更に分けることができ、そのレベルにおいて変換操作を行うことができる。同じ基本処理副単位の分割方式は、予測段階と変換段階とで異なり得ることに留意すべきである。例えば、Ｈ．２６５／ＨＥＶＣ又はＨ．２６６／ＶＶＣでは、同じＣＵの予測ブロック及び変換ブロックは、異なるサイズ及び数を有し得る。
【００３２】
［0053］ 図１の構造１１０では、基本処理単位１１２が３ｘ３の基本処理副単位に更に分けられており、その境界が点線で示されている。同じピクチャの異なる基本処理単位を異なる方式で基本処理副単位に分けることができる。
【００３３】
［0054］ 一部の実装形態では、映像の符号化及び復号に並列処理及び誤り耐性の能力を与えるために、ピクチャを処理のための領域に分けることができ、それにより、ピクチャの領域について、符号化又は復号プロセスがピクチャの他の任意の領域の情報に依存しないようにすることができる。換言すれば、ピクチャの各領域を独立に処理することができる。そうすることで、コーデックは、ピクチャの異なる領域を並列に処理し、従ってコード化の効率を高めることができる。更に、領域のデータが処理で破損するか又はネットワーク伝送で失われる場合、コーデックは、破損するか又は失われたデータに依存することなく、同じピクチャの他の領域を正しく符号化又は復号することができ、従って誤り耐性の能力を提供する。一部の映像コード化規格では、ピクチャを異なる種類の領域に分割することができる。例えば、Ｈ．２６５／ＨＥＶＣ及びＨ．２６６／ＶＶＣは、「スライス」及び「タイル」という２種類の領域を提供する。映像シーケンス１００の様々なピクチャは、ピクチャを領域に分けるための様々な分割方式を有し得ることにも留意すべきである。
【００３４】
［0055］ 例えば、図１では、構造１１０が３つの領域１１４、１１６及び１１８に分けられており、その境界が構造１１０内の実線として示されている。領域１１４は、４個の基本処理単位を含む。領域１１６及び１１８のそれぞれは、６個の基本処理単位を含む。図１の構造１１０の基本処理単位、基本処理副単位及び領域は、例に過ぎず、本開示は、その実施形態を限定しないことに留意すべきである。
【００３５】
［0056］ 図２Ａは、本開示の実施形態と合致する符号化プロセス２００Ａの一例の概略図を示す。例えば符号化プロセス２００Ａは符号器によって実行され得る。図２Ａに示すように、符号器は、プロセス２００Ａに従って映像シーケンス２０２を映像ビットストリーム２２８に符号化することができる。図１の映像シーケンス１００と同様に、映像シーケンス２０２は、時系列順に配置されるピクチャ（「元のピクチャ」と呼ぶ）の組を含み得る。図１の構造１１０と同様に、映像シーケンス２０２のそれぞれの元のピクチャは、符号器によって基本処理単位、基本処理副単位又は処理のための領域に分けられ得る。一部の実施形態では、符号器は、映像シーケンス２０２のそれぞれの元のピクチャに関する基本処理単位のレベルにおいて、プロセス２００Ａを実行することができる。例えば、符号器は、プロセス２００Ａを反復的な方法で実行することができ、その場合、符号器は、プロセス２００Ａの１回の反復において基本処理単位を符号化することができる。一部の実施形態では、符号器は、映像シーケンス２０２のそれぞれの元のピクチャの領域（例えば、領域１１４～１１８）について、プロセス２００Ａを並列に実行することができる。

【００３６】
［0057］図２Ａでは、符号器は、映像シーケンス２０２の元のピクチャの基本処理単位（「元のＢＰＵ」と呼ぶ）を予測段階２０４にフィードして、予測データ２０６及び予測されたＢＰＵ２０８を生成することができる。符号器は、元のＢＰＵから、予測されたＢＰＵ２０８を減算して、残差ＢＰＵ２１０を生成することができる。符号器は、残差ＢＰＵ２１０を変換段階２１２及び量子化段階２１４にフィードして、量子化された変換係数２１６を生成することができる。符号器は、予測データ２０６及び量子化された変換係数２１６をバイナリコード化段階２２６にフィードして、映像ビットストリーム２２８を生成することができる。構成要素２０２、２０４、２０６、２０８、２１０、２１２、２１４、２１６、２２６及び２２８は、「順方向経路」と呼ぶことができる。プロセス２００Ａ中、符号器は、量子化段階２１４後、量子化された変換係数２１６を逆量子化段階２１８及び逆変換段階２２０にフィードして、再構築された残差ＢＰＵ２２２を生成することができる。符号器は、再構築された残差ＢＰＵ２２２を、予測されたＢＰＵ２０８に加えて、プロセス２００Ａの次の反復の予測段階２０４に使用される予測基準２２４を生成することができる。プロセス２００Ａの構成要素２１８、２２０、２２２及び２２４は、「再構築経路」と呼ぶことができる。再構築経路は、符号器及び復号器の両方が予測に同じ参照データを使用することを確実にするために使用され得る。
【００３７】
［0058］符号器は、プロセス２００Ａを反復的に実行して、（順方向経路で）元のピクチャのそれぞれの元のＢＰＵを符号化し、（再構築経路で）元のピクチャの次の元のＢＰＵを符号化するための予測基準２２４を生成することができる。元のピクチャの全ての元のＢＰＵを符号化した後、符号器は、映像シーケンス２０２の次のピクチャの符号化に進むことができる。
【００３８】
［0059］プロセス２００Ａを参照すると、符号器は、映像捕捉装置（例えば、カメラ）によって生成される映像シーケンス２０２を受信することができる。本明細書で使用する「受信（する）」という用語は、受信すること、入力すること、取得すること、取り出すこと、得ること、読み出すこと、アクセスすること、又はデータを入力するための任意の方法の任意のアクションを指すことができる。
【００３９】
［0060］予測段階２０４では、現在の反復において、符号器が元のＢＰＵ及び予測基準２２４を受信し、予測操作を行って予測データ２０６及び予測されたＢＰＵ２０８を生成することができる。予測基準２２４は、プロセス２００Ａ前の反復の再構築経路から生成され得る。予測段階２０４の目的は、予測データ２０６を抽出することにより、情報冗長性を低減することであり、予測データ２０６は、予測データ２０６及び予測基準２２４から元のＢＰＵを予測されたＢＰＵ２０８として再構築するために使用され得る。
【００４０】
［0061］理想的には、予測されたＢＰＵ２０８は、元のＢＰＵと同一であり得る。しかし、理想的でない予測及び再構築操作により、予測されたＢＰＵ２０８は、概して、元のＢＰＵと僅かに異なる。そのような差を記録するために、符号器は、予測されたＢＰＵ２０８を生成した後、それを元のＢＰＵから減算して残差ＢＰＵ２１０を生成することができる。例えば、符号器は、予測されたＢＰＵ２０８のピクセルの値（例えば、グレースケール値又はＲＧＢ値）を元のＢＰＵの対応するピクセルの値から減算することができる。元のＢＰＵと予測されたＢＰＵ２０８との対応するピクセル間のかかる減算の結果、残差ＢＰＵ２１０の各ピクセルは、残差値を有し得る。元のＢＰＵと比較して、予測データ２０６及び残差ＢＰＵ２１０は、より少ないビットを有し得るが、品質を著しく損なうことなく元のＢＰＵを再構築するためにそれらを使用することができる。
【００４１】
［0062］残差ＢＰＵ２１０を更に圧縮するために、変換段階２１２において、符号器は、残差ＢＰＵ２１０を２次元「基底パターン」の組に分解することにより、残差ＢＰＵ

２１０の空間的冗長性を低減することができ、各基底パターンは、「変換係数」に関連する。基底パターンは、同じサイズ（例えば、残差ＢＰＵ２１０のサイズ）を有することができる。それぞれの基底パターンは、残差ＢＰＵ２１０の変動周波数（例えば、輝度変動周波数）成分を表すことができる。基底パターンの何れも、他の任意の基底パターンの任意の組み合わせ（例えば、線形結合）から再現することができない。換言すれば、分解は、残差ＢＰＵ２１０の変動を周波数領域に分解することができる。かかる分解は、関数の離散フーリエ変換に類似し、基底パターンは、離散フーリエ変換の基底関数（例えば、三角関数）に類似し、変換係数は、基底関数に関連する係数に類似する。

【００４２】

[0063] 様々な変換アルゴリズムが様々な基底パターンを使用することができる。例えば、離散コサイン変換、離散サイン変換等、変換段階２１２では、様々な変換アルゴリズムを使用することができる。変換段階２１２における変換は、可逆的である。即ち、符号器は、変換の逆操作（「逆変換」と呼ぶ）によって残差ＢＰＵ２１０を復元することができる。例えば、残差ＢＰＵ２１０のピクセルを復元するために、逆変換は、基底パターンの対応するピクセルの値を、関連するそれぞれの係数で乗算し、積を加算して加重和をもたらすことであり得る。映像コード化規格では、符号器及び復号器の両方が同じ変換アルゴリズム（従って同じ基底パターン）を使用することができる。従って、符号器は、変換係数のみを記録することができ、復号器は、符号器から基底パターンを受信することなく、変換係数から残差ＢＰＵ２１０を再構築することができる。残差ＢＰＵ２１０と比較して、変換係数の方が少ないビットを有し得るが、変換係数は、品質を著しく損なうことなく、残差ＢＰＵ２１０を再構築するために使用され得る。従って、残差ＢＰＵ２１０が更に圧縮される。

【００４３】

[0064] 符号器は、量子化段階２１４において変換係数を更に圧縮することができる。変換プロセスでは、様々な基底パターンが様々な変動周波数（例えば、輝度変動周波数）を表すことができる。人間の目は、概して、低周波変動を認識することが得意であるため、符号器は、復号の際の著しい品質劣化を引き起こすことなく、高周波変動の情報を無視することができる。例えば、量子化段階２１４において、符号器は、各変換係数を整数値（「量子化パラメータ」と呼ぶ）で除算し、商をその最近隣の整数に丸めることにより、量子化された変換係数２１６を生成することができる。かかる操作後、高周波基底パターンの一部の変換係数をゼロに変換することができ、低周波基底パターンの変換係数をより小さい整数に変換することができる。符号器は、ゼロ値の量子化された変換係数２１６を無視することができ、それにより変換係数が更に圧縮される。量子化プロセスも可逆的であり、量子化された変換係数２１６は、量子化の逆操作（「逆量子化」と呼ぶ）で変換係数に再構築することができる。

【００４４】

[0065] 符号器は、丸め操作で除算の剰余を無視するため、量子化段階２１４は、非可逆であり得る。典型的には、量子化段階２１４は、プロセス２００Ａ内で最大の情報損失に寄与し得る。情報損失が大きいほど、量子化された変換係数２１６が必要とし得るビットが少なくなる。情報損失の様々なレベルを得るために、符号器は、量子化パラメータ又は量子化プロセスの他の任意のパラメータの様々な値を使用することができる。

【００４５】

[0066] バイナリコード化段階２２６において、符号器は、例えば、エントロピーコード化、可変長コード化、算術コード化、ハフマンコード化、コンテキスト適応バイナリ算術コード化又は他の任意の可逆若しくは非可逆圧縮アルゴリズム等のバイナリコード化技法を使用し、予測データ２０６及び量子化された変換係数２１６を符号化することができる。一部の実施形態では、予測データ２０６及び量子化された変換係数２１６に加えて、符号器は、例えば、予測段階２０４で使用される予測モード、予測操作のパラメータ、変換段階２１２の変換の種類、量子化プロセスのパラメータ（例えば、量子化パラメータ）、符号器制御パラメータ（例えば、ビットレート制御パラメータ）等の他の情報をバイ

ナリコード化段階２２６において符号化することができる。符号器は、バイナリコード化段階２２６の出力データを使用して、映像ビットストリーム２２８を生成することができる。一部の実施形態では、映像ビットストリーム２２８をネットワーク伝送のために更にパケット化することができる。

【００４６】

［0067］ プロセス２００Ａの再構築経路を参照すると、逆量子化段階２１８では、符号器は、量子化された変換係数２１６に対して逆量子化を行って、再構築された変換係数を生成することができる。逆変換段階２２０では、符号器は、再構築された変換係数に基づいて、再構築された残差ＢＰＵ２２２を生成することができる。符号器は、再構築された残差ＢＰＵ２２２を、予測されたＢＰＵ２０８に加えて、プロセス２００Ａの次の反復で使用される予測基準２２４を生成することができる。

【００４７】

［0068］ 映像シーケンス２０２を符号化するためにプロセス２００Ａの他のバリエーションを使用できることに留意すべきである。一部の実施形態では、符号器がプロセス２００Ａの段階を異なる順序で実行することができる。一部の実施形態では、プロセス２００Ａの１つ又は複数の段階を単一の段階に組み合わせることができる。一部の実施形態では、プロセス２００Ａの単一の段階を複数の段階に分けることができる。例えば、変換段階２１２と量子化段階２１４とを単一の段階に組み合わせることができる。一部の実施形態では、プロセス２００Ａは、追加の段階を含み得る。一部の実施形態では、プロセス２００Ａは、図２Ａの１つ又は複数の段階を省くことができる。

【００４８】

［0069］ 図２Ｂは、本開示の実施形態と一致する符号化プロセスの別の例２００Ｂの概略図を示す。プロセス２００Ｂは、プロセス２００Ａから修正され得る。例えば、プロセス２００Ｂは、ハイブリッド映像コード化規格（例えば、Ｈ．２６ｘシリーズ）に準拠する符号器によって使用され得る。プロセス２００Ａと比較して、プロセス２００Ｂの順方向経路は、モード決定段階２３０を更に含み、予測段階２０４を空間的予測段階２０４２及び時間的予測段階２０４４に分ける。プロセス２００Ｂの再構築経路は、ループフィルタ段階２３２及びバッファ２３４を追加で含む。

【００４９】

［0070］ 概して、予測技法は、空間的予測及び時間的予測の２つの種類に分類することができる。空間的予測（例えば、イントラピクチャ予測又は「イントラ予測」）は、現ＢＰＵを予測するために、同じピクチャ内の既にコード化された１つ又は複数の隣接ＢＰＵのピクセルを使用することができる。即ち、空間的予測における予測基準２２４は、隣接ＢＰＵを含み得る。空間的予測は、ピクチャの固有の空間的冗長性を減らすことができる。時間的予測（例えば、インターピクチャ予測又は「インター予測」）は、現ＢＰＵを予測するために、既にコード化された１つ又は複数のピクチャの領域を使用することができる。即ち、時間的予測における予測基準２２４は、コード化されたピクチャを含み得る。時間的予測は、ピクチャの固有の時間的冗長性を減らすことができる。

【００５０】

［0071］ プロセス２００Ｂを参照すると、順方向経路において、符号器は、空間的予測段階２０４２及び時間的予測段階２０４４で予測操作を行う。例えば、空間的予測段階２０４２では、符号器は、イントラ予測を行うことができる。符号化されているピクチャの元のＢＰＵに関して、予測基準２２４は、同じピクチャ内の（順方向経路で）符号化され、（再構築経路で）再構築されている１つ又は複数の隣接ＢＰＵを含み得る。符号器は、隣接ＢＰＵを外挿することにより、予測されたＢＰＵ２０８を生成することができる。外挿技法は、例えば、線形外挿又は線形補間、多項式外挿又は多項式補間等を含み得る。一部の実施形態では、予測されたＢＰＵ２０８のピクセルごとに、対応するピクセルの値を外挿することによって等、符号器がピクセルレベルで外挿を行うことができる。外挿に使用される隣接ＢＰＵは、垂直方向（例えば、元のＢＰＵの上）、水平方向（例えば、元のＢＰＵの左）、対角線方向（例えば、元のＢＰＵの左下、右下、左上又は右上）又は使

用される映像コード化規格で規定される任意の方向等、様々な方向から元のＢＰＵに対して位置し得る。イントラ予測では、予測データ２０６は、例えば、使用される隣接ＢＰＵの位置（例えば、座標）、使用される隣接ＢＰＵのサイズ、外挿のパラメータ、元のＢＰＵに対する使用される隣接ＢＰＵの方向等を含み得る。

【００５１】

［0072］ 別の例では、時間的予測段階２０４４では、符号器は、インター予測を行うことができる。現ピクチャの元のＢＰＵに関して、予測基準２２４は、（順方向経路内で）符号化され、（再構築経路内で）再構築されている１つ又は複数のピクチャ（「参照ピクチャ」と呼ぶ）を含み得る。一部の実施形態では、参照ピクチャがＢＰＵごとに符号化され再構築され得る。例えば、符号器は、再構築された残差ＢＰＵ２２２を、予測されたＢＰＵ２０８に加えて、再構築されたＢＰＵを生成することができる。同じピクチャの全ての再構築されたＢＰＵが生成されると、符号器は、参照ピクチャとして再構築されたピクチャを生成することができる。符号器は、参照ピクチャのある範囲（「探索窓」と呼ぶ）内の一致領域を探すために「動き推定」の操作を行うことができる。参照ピクチャ内の探索窓の位置は、現ピクチャ内の元のＢＰＵの位置に基づいて決定することができる。例えば、探索窓は、参照ピクチャ内で、現ピクチャ内の元のＢＰＵと同じ座標を有する位置に中心を置くことができ、所定の距離にわたって広げることができる。符号器が探索窓内で元のＢＰＵと同様の領域を（例えば、pel再帰アルゴリズム、ブロックマッチングアルゴリズム等を使用することによって）識別すると、符号器は、その領域を一致領域として決定することができる。一致領域は、元のＢＰＵと異なる（例えば、それよりも小さい、等しい、大きい又は異なる形状の）寸法を有し得る。参照ピクチャ及び現ピクチャは、（例えば、図１に示すように）タイムライン内で時間的に隔てられているため、時間が経つにつれて一致領域が元のＢＰＵの位置に「移動する」と見なすことができる。符号器は、かかる動きの方向及び距離を「動きベクトル」として記録することができる。（例えば、図１のピクチャ１０６のような）複数の参照ピクチャが使用される場合、符号器は、参照ピクチャごとに一致領域を探し、その関連する動きベクトルを求めることができる。一部の実施形態では、符号器は、個々の一致する参照ピクチャの一致領域のピクセル値に重みを割り当てることができる。

【００５２】

［0073］ 動き推定は、例えば、平行移動、回転、拡大縮小等の様々な種類の動きを識別するために使用することができる。インター予測では、予測データ２０６は、例えば、一致領域の位置（例えば、座標）、一致領域に関連する動きベクトル、参照ピクチャの数、参照ピクチャに関連する重み等を含み得る。

【００５３】

［0074］ 予測されたＢＰＵ２０８を生成するために、符号器は、「動き補償」の操作を行うことができる。動き補償は、予測データ２０６（例えば、動きベクトル）及び予測基準２２４に基づいて、予測されたＢＰＵ２０８を再構築するために使用することができる。例えば、符号器は、動きベクトルに従って参照ピクチャの一致領域を動かすことができ、その中では、符号器は、現ピクチャの元のＢＰＵを予測することができる。（例えば、図１のピクチャ１０６のような）複数の参照ピクチャが使用される場合、符号器は、個々の動きベクトルに従って参照ピクチャの一致領域を動かし、一致領域のピクセル値を平均することができる。一部の実施形態では、符号器が、個々の一致する参照ピクチャの一致領域のピクセル値に重みを割り当てた場合、符号器は、動かした一致領域のピクセル値の加重和を加えることができる。

【００５４】

［0075］ 一部の実施形態では、インター予測は、単方向又は双方向であり得る。単方向のインター予測は、現ピクチャに対して同じ時間的方向にある１つ又は複数の参照ピクチャを使用することができる。例えば、図１のピクチャ１０４は、参照ピクチャ（例えばピクチャ１０２）がピクチャ１０４に先行する単方向のインター予測ピクチャである。双方向のインター予測は、現ピクチャに対して両方の時間的方向にある１つ又は複数の参照

ピクチャを使用することができる。例えば、図１のピクチャ１０６は、参照ピクチャ（例えばピクチャ１０４及び１０８）がピクチャ１０４に対して両方の時間的方向にある双方向のインター予測ピクチャである。

【００５５】

［0076］ プロセス２００Ｂの順方向経路を引き続き参照すると、空間的予測段階２０４２及び時間的予測段階２０４４後、モード決定段階２３０において、符号器は、プロセス２００Ｂの現在の反復のための予測モード（例えば、イントラ予測又はインター予測の１つ）を選択することができる。例えば、符号器は、レート歪み最適化技法を実行することができ、かかる技法では、符号器は、候補予測モードのビットレート及び候補予測モード下の再構築された参照ピクチャの歪みに応じて、コスト関数の値を最小化するための予測モードを選択することができる。選択される予測モードに応じて、符号器は、対応する予測されたＢＰＵ２０８及び予測されたデータ２０６を生成することができる。

【００５６】

［0077］ プロセス２００Ｂの再構築経路において、順方向経路でイントラ予測モードが選択されている場合、予測基準２２４（例えば、現ピクチャ内で符号化され再構築されている現ＢＰＵ）を生成した後、符号器は、後に使用するために（例えば、現ピクチャの次のＢＰＵを外挿するために）空間的予測段階２０４２に予測基準２２４を直接フィードすることができる。順方向経路でインター予測モードが選択されている場合、予測基準２２４（例えば、全てのＢＰＵが符号化され再構築されている現ピクチャ）を生成した後、符号器は、ループフィルタ段階２３２に予測基準２２４をフィードすることができ、ループフィルタ段階２３２では、符号器は、予測基準２２４にループフィルタを適用して、インター予測によって引き起こされる歪み（例えば、ブロッキングアーティファクト）を減らすか又はなくすことができる。例えば、デブロッキング、サンプル適応オフセット、適応ループフィルタ等、符号器は、ループフィルタ段階２３２で様々なループフィルタ技法を適用することができる。ループフィルタされた参照ピクチャは、後に使用するために（例えば、映像シーケンス２０２の将来のピクチャのためのインター予測参照ピクチャとして使用するために）バッファ２３４（又は「デコードピクチャバッファ」）に記憶することができる。符号器は、時間的予測段階２０４４で使用するために１つ又は複数の参照ピクチャをバッファ２３４に記憶することができる。一部の実施形態では、符号器は、量子化された変換係数２１６、予測データ２０６及び他の情報と共に、ループフィルタのパラメータ（例えば、ループフィルタの強度）をバイナリコード化段階２２６で符号化することができる。

【００５７】

［0078］ 図３Ａは、本開示の実施形態と一致する復号プロセス３００Ａの一例の概略図を示す。プロセス３００Ａは、図２Ａの圧縮プロセス２００Ａに対応する解凍プロセスであり得る。一部の実施形態では、プロセス３００Ａは、プロセス２００Ａの再構築経路と同様であり得る。復号器は、プロセス３００Ａに従って、映像ビットストリーム２２８を映像ストリーム３０４に復号することができる。映像ストリーム３０４は、映像シーケンス２０２と非常に類似し得る。しかし、圧縮及び解凍プロセス（例えば、図２Ａ～図２Ｂの量子化段階２１４）における情報損失により、概して、映像ストリーム３０４は、映像シーケンス２０２と同一ではない。図２Ａ～図２Ｂのプロセス２００Ａ及び２００Ｂと同様に、復号器は、映像ビットストリーム２２８内に符号化される各ピクチャについて、基本処理単位（ＢＰＵ）のレベルにおいてプロセス３００Ａを実行することができる。例えば、復号器は、プロセス３００Ａを反復的な方法で実行することができ、その場合、復号器は、プロセス３００Ａの１回の反復において基本処理単位を復号することができる。一部の実施形態では、復号器は、映像ビットストリーム２２８内に符号化される各ピクチャの領域（例えば、領域１１４～１１８）について、プロセス３００Ａを並列に実行することができる。

【００５８】

［0079］ 図３Ａでは、復号器は、符号化されたピクチャの基本処理単位（「符号化さ

れたＢＰＵ」と呼ぶ）に関連する映像ビットストリーム２２８の一部をバイナリ復号段階３０２にフィードすることができる。バイナリ復号段階３０２では、復号器は、当該一部を予測データ２０６及び量子化された変換係数２１６に復号することができる。復号器は、量子化された変換係数２１６を逆量子化段階２１８及び逆変換段階２２０にフィードして、再構築された残差ＢＰＵ２２２を生成することができる。復号器は、予測データ２０６を予測段階２０４にフィードして、予測されたＢＰＵ２０８を生成することができる。復号器は、再構築された残差ＢＰＵ２２２を、予測されたＢＰＵ２０８に加えて、予測基準２２４を生成することができる。一部の実施形態では、予測基準２２４がバッファ（例えば、コンピュータメモリのデコードピクチャバッファ）に記憶され得る。復号器は、プロセス３００Ａの次の反復で予測操作を行うために予測段階２０４に予測基準２２４をフィードすることができる。

【００５９】

［0080］ 復号器は、プロセス３００Ａを反復的に実行して、符号化されたピクチャの各符号化されたＢＰＵを復号し、符号化されたピクチャの次の符号化されたＢＰＵを符号化するための予測基準２２４を生成することができる。符号化されたピクチャの全ての符号化されたＢＰＵを復号した後、復号器は、表示するためにピクチャを映像ストリーム３０４に出力し、映像ビットストリーム２２８の次の符号化されたピクチャの復号に進むことができる。

【００６０】

［0081］ バイナリ復号段階３０２では、復号器は、符号器が使用したバイナリコード化技法（例えば、エントロピーコード化、可変長コード化、算術コード化、ハフマンコード化、コンテキスト適応バイナリ算術コード化又は他の任意の可逆圧縮アルゴリズム）の逆操作を行うことができる。一部の実施形態では、予測データ２０６及び量子化された変換係数２１６に加えて、復号器は、例えば、予測モード、予測操作のパラメータ、変換の種類、量子化プロセスのパラメータ（例えば、量子化パラメータ）、符号器制御パラメータ（例えば、ビットレート制御パラメータ）等の他の情報をバイナリ復号段階３０２において復号することができる。一部の実施形態では、映像ビットストリーム２２８がネットワーク上においてパケット単位で伝送される場合、復号器は、映像ビットストリーム２２８をデパケット化してからそれをバイナリ復号段階３０２にフィードすることができる。

【００６１】

［0082］ 図３Ｂは、本開示の実施形態と一致する復号プロセスの別の例３００Ｂの概略図を示す。プロセス３００Ｂは、プロセス３００Ａから修正され得る。例えば、プロセス３００Ｂは、ハイブリッド映像コード化規格（例えば、Ｈ．２６ｘシリーズ）に準拠する復号器によって使用され得る。プロセス３００Ａと比較して、プロセス３００Ｂは、予測段階２０４を空間的予測段階２０４２及び時間的予測段階２０４４に更に分け、ループフィルタ段階２３２及びバッファ２３４を追加で含む。

【００６２】

［0083］ プロセス３００Ｂでは、復号中の符号化されたピクチャ（「現ピクチャ」と呼ぶ）の符号化された基本処理単位（「現ＢＰＵ」と呼ぶ）に関して、復号器によってバイナリ復号段階３０２から復号される予測データ２０６は、現ＢＰＵを符号化するために何れの予測モードが符号器によって使用されたかに応じて、様々な種類のデータを含み得る。例えば、現ＢＰＵを符号化するためにイントラ予測が符号器によって使用された場合、予測データ２０６は、イントラ予測、イントラ予測操作のパラメータ等を示す予測モードインジケータ（例えば、フラグ値）を含み得る。イントラ予測操作のパラメータは、例えば、基準として使用される１つ又は複数の隣接ＢＰＵの位置（例えば、座標）、隣接ＢＰＵのサイズ、外挿のパラメータ、元のＢＰＵに対する隣接ＢＰＵの方向等を含み得る。別の例では、現ＢＰＵを符号化するためにインター予測が符号器によって使用された場合、予測データ２０６は、インター予測、インター予測操作のパラメータ等を示す予測モードインジケータ（例えば、フラグ値）を含み得る。インター予測操作のパラメータは、例えば、現ＢＰＵに関連する参照ピクチャの数、参照ピクチャにそれぞれ関連する重み、そ

れぞれの参照ピクチャ内の１つ又は複数の一致領域の位置（例えば、座標）、一致領域にそれぞれ関連する１つ又は複数の動きベクトル等を含み得る。

【００６３】

［0084］ 予測モードインジケータに基づき、復号器は、空間的予測段階２０４２で空間的予測（例えば、イントラ予測）を行うか、又は時間的予測段階２０４４で時間的予測（例えば、インター予測）を行うかを決めることができる。かかる空間的予測又は時間的予測の実行の詳細は、図２Ｂに示されており、以下で繰り返さない。かかる空間的予測又は時間的予測を行った後、復号器は、予測されたＢＰＵ２０８を生成することができる。図３Ａに記載したように、復号器は、予測されたＢＰＵ２０８と、再構築された残差ＢＰＵ２２２とを加えて、予測基準２２４を生成することができる。

【００６４】

［0085］ プロセス３００Ｂでは、復号器は、プロセス３００Ｂの次の反復で予測操作を行うために空間的予測段階２０４２又は時間的予測段階２０４４に予測基準２２４をフィードすることができる。例えば、現ＢＰＵが空間的予測段階２０４２においてイントラ予測を使用して復号される場合、予測基準２２４（例えば、復号された現ＢＰＵ）を生成した後、復号器は、後に使用するために（例えば、現ピクチャの次のＢＰＵを外挿するために）空間的予測段階２０４２に予測基準２２４を直接フィードすることができる。現ＢＰＵが時間的予測段階２０４４においてインター予測を使用して復号される場合、予測基準２２４（例えば、全てのＢＰＵが復号されている参照ピクチャ）を生成した後、符号器は、ループフィルタ段階２３２に予測基準２２４をフィードして、歪み（例えば、ブロッキングアーティファクト）を減らすか又はなくすことができる。復号器は、図２Ｂに記載した方法で予測基準２２４にループフィルタを適用することができる。ループフィルタされた参照ピクチャは、後に使用するために（例えば、映像ビットストリーム２２８の将来の符号化ピクチャのためのインター予測参照ピクチャとして使用するために）バッファ２３４（例えば、コンピュータメモリのデコードピクチャバッファ）に記憶することができる。復号器は、時間的予測段階２０４４で使用するために１つ又は複数の参照ピクチャをバッファ２３４に記憶することができる。一部の実施形態では、現ＢＰＵを符号化するためにインター予測が使用されたことを予測データ２０６の予測モードインジケータが示す場合、予測データは、ループフィルタのパラメータ（例えば、ループフィルタの強度）を更に含むことができる。

【００６５】

［0086］ 図４は、本開示の実施形態と一致する、映像を符号化又は復号するための機器４００の一例のブロック図である。図４に示すように、機器４００は、プロセッサ４０２を含み得る。プロセッサ４０２が本明細書に記載の命令を実行するとき、機器４００は、映像を符号化又は復号するための専用マシンになり得る。プロセッサ４０２は、情報を操作又は処理することができる任意の種類の回路であり得る。例えば、プロセッサ４０２は、任意の数の中央処理装置（「ＣＰＵ」）、グラフィックス処理装置（「ＧＰＵ」）、ニューラル処理ユニット（「ＮＰＵ」）、マイクロコントローラユニット（「ＭＣＵ」）、光プロセッサ、プログラム可能論理コントローラ、マイクロコントローラ、マイクロプロセッサ、デジタル信号プロセッサ、知的財産（ＩＰ）コア、プログラム可能論理アレイ（ＰＬＡ）、プログラム可能アレイ論理（ＰＡＬ）、汎用アレイ論理（ＧＡＬ）、複合プログラム可能論理装置（ＣＰＬＤ）、書換可能ゲートアレイ（ＦＰＧＡ）、システムオンチップ（ＳｏＣ）、特定用途向け集積回路（ＡＳＩＣ）等の任意の組み合わせを含み得る。一部の実施形態では、プロセッサ４０２は、単一の論理構成要素としてグループ化されるプロセッサの組であり得る。例えば、図４に示すように、プロセッサ４０２は、プロセッサ４０２ａ、プロセッサ４０２ｂ及びプロセッサ４０２ｎを含む複数のプロセッサを含み得る。

【００６６】

［0087］ 機器４００は、データ（例えば、命令、コンピュータコード、中間データ等の組）を記憶するように構成されるメモリ４０４も含み得る。例えば、図４に示すように

、記憶データは、プログラム命令（例えば、プロセス２００Ａ、２００Ｂ、３００Ａ又は３００Ｂ内の段階を実装するためのプログラム命令）及び処理用データ（例えば、映像シーケンス２０２、映像ビットストリーム２２８又は映像ストリーム３０４）を含み得る。プロセッサ４０２は、プログラム命令及び処理用データに（例えば、バス４１０を介して）アクセスし、プログラム命令を実行して処理用データに対する操作又は処理を行うことができる。メモリ４０４は、高速ランダムアクセス記憶装置又は不揮発性記憶装置を含み得る。一部の実施形態では、メモリ４０４は、任意の数のランダムアクセスメモリ（ＲＡＭ）、読取専用メモリ（ＲＯＭ）、光学ディスク、磁気ディスク、ハードドライブ、ソリッドステートドライブ、フラッシュドライブ、セキュリティデジタル（ＳＤ）カード、メモリスティック、コンパクトフラッシュ（登録商標）（ＣＦ）カード等の任意の組み合わせを含み得る。メモリ４０４は、単一の論理構成要素としてグループ化される（図４には不図示の）メモリ群でもあり得る。

【００６７】

［0088］ 内蔵バス（例えば、ＣＰＵメモリバス）、外部バス（例えば、ユニバーサルシリアルバスポート、周辺機器コンポーネント相互接続エクスプレスポート）等のバス４１０は、機器４００内の構成要素間でデータを転送する通信装置であり得る。

【００６８】

［0089］ 曖昧さを招くことなく説明を簡単にするために、本開示では、プロセッサ４０２及び他のデータ処理回路をまとめて「データ処理回路」と呼ぶ。データ処理回路は、完全にハードウェアとして、又はソフトウェア、ハードウェア若しくはファームウェアの組み合わせとして実装することができる。加えて、データ処理回路は、単一の独立したモジュールであり得るか、又は機器４００の他の任意の構成要素内に完全に若しくは部分的に組み合わされ得る。

【００６９】

［0090］ 機器４００は、ネットワーク（例えば、インターネット、イントラネット、ローカルエリアネットワーク、モバイル通信ネットワーク等）との有線通信又は無線通信を提供するためのネットワークインタフェース４０６を更に含み得る。一部の実施形態では、ネットワークインタフェース４０６は、任意の数のネットワークインタフェースコントローラ（ＮＩＣ）、無線周波数（ＲＦ）モジュール、トランスポンダ、トランシーバ、モデム、ルータ、ゲートウェイ、有線ネットワークアダプタ、無線ネットワークアダプタ、Bluetooth（登録商標）アダプタ、赤外線アダプタ、近距離無線通信（「ＮＦＣ」）アダプタ、セルラネットワークチップ等の任意の組み合わせを含み得る。

【００７０】

［0091］ 一部の実施形態では、１つ又は複数の周辺装置への接続を提供するための周辺装置インタフェース４０８を任意選択的に機器４００が更に含み得る。図４に示すように、周辺装置は、これのみに限定されないが、カーソル制御装置（例えば、マウス、タッチパッド又はタッチスクリーン）、キーボード、ディスプレイ（例えば、ブラウン管ディスプレイ、液晶ディスプレイ又は発光ダイオードディスプレイ）、映像入力装置（例えば、映像アーカイブに結合されるカメラ又は入力インタフェース）等を含み得る。

【００７１】

［0092］ 映像コーデック（例えば、プロセス２００Ａ、２００Ｂ、３００Ａ又は３００Ｂを実行するコーデック）は、機器４００内の任意のソフトウェア又はハードウェアモジュールの任意の組み合わせとして実装できることに留意すべきである。例えば、プロセス２００Ａ、２００Ｂ、３００Ａ又は３００Ｂの一部の又は全ての段階は、メモリ４０４にロード可能なプログラム命令等の、機器４００の１つ又は複数のソフトウェアモジュールとして実装され得る。別の例では、プロセス２００Ａ、２００Ｂ、３００Ａ又は３００Ｂの一部の又は全ての段階は、専用データ処理回路（例えば、ＦＰＧＡ、ＡＳＩＣ、ＮＰＵ等）等の、機器４００の１つ又は複数のハードウェアモジュールとして実装され得る。

【００７２】

［0093］ ＶＶＣ復号プロセスでは、クロマスケーリングによるルママッピング（ＬＭ

ＣＳ：luma mapping with chroma scaling）と呼ばれるコード化ツールが、ループフィルタの前に新たな処理ブロックとして追加される。ＬＭＣＳには２つの主なコンポーネントがある。１つのコンポーネントは、適応区分線形モデルに基づくルマ成分のインループマッピングである。ルマ成分のインループマッピングは、ダイナミックレンジにわたる符号語の再分配によって、入力信号のダイナミックレンジを調節して圧縮効率を改善する。もう１つのコンポーネントは、クロマ成分へのルマ依存クロマ残差スケーリングの適用である。クロマ残差スケーリングは、ルマ信号とその対応するクロマ信号との間の相互作用を補償するように設計される。

【００７３】

［0094］ ＶＶＣドラフト８では、クロマスケーリングによるルママッピング（ＬＭＣＳ）のシグナリングをピクチャレベル及びスライスレベルの両方で制御することができる。ピクチャヘッダ及びスライスヘッダのＬＭＣＳシンタックスを図５及び図６にそれぞれ示す。

【００７４】

［0095］ 図５に示すように、ピクチャレベルＬＭＣＳフラグph_lmcs_enabled_flagが０に等しい場合、そのフラグはピクチャに関連する全てのスライスに関してルママッピング及びクロマ残差スケーリングの両方が無効にされることをシグナリングする。ph_lmcs_enabled_flagが１に等しく、ChromaArrayTypeが０に等しくない場合、追加のフラグph_chroma_residual_scale_flagがシグナリングされる。ph_chroma_residual_scale_flagは、ピクチャを復号する際にクロマ残差スケーリングが使用されるかどうかを指定する。

【００７５】

［0096］ 図６に示すように、ph_lmcs_enabled_flagが１に等しい場合、スライスレベルＬＭＣＳフラグslice_lmcs_enabled_flagがシグナリングされる。１に等しいスライスレベルＬＭＣＳフラグslice_lmcs_enabled_flagは、スライスヘッダに関連するスライスに関してルママッピングが有効にされることを指定し、クロマスケーリングが使用されるかどうかはph_chroma_residual_scale_flagの値によって決まる。slice_lmcs_enabled_flagが１に等しく、ph_chroma_residual_scale_flagが１に等しい場合、そのスライスに関してクロマ残差スケーリングが有効にされる。slice_lmcs_enabled_flagが１に等しく、ph_chroma_residual_scale_flagが０に等しい場合、そのスライスに関してクロマ残差スケーリングが無効にされる。

【００７６】

［0097］ ０に等しいスライスレベルＬＭＣＳフラグslice_lmcs_enabled_flagは、現在のスライスに関してルママッピング及びクロマ残差スケーリングの両方が有効にされないことを指定する。

【００７７】

［0098］ ＶＶＣドラフト８の欠点は、ピクチャが複数のスライスを含む場合にクロマ残差スケーリングを個々のスライスについて独立に制御できないことである。

【００７８】

［0099］ 具体的には、図５及び図６に示すシンタックスを使用し、残差スケーリングが使用されているかどうかは、所与のピクチャ内の全てのスライスに関して一貫している。換言すれば、これらのスライスは全てオン又は全てオフである。ピクチャ内に２つのスライスがあり、どちらのスライスもＬＭＣＳが有効にされている例を検討されたい。この例では以下の組み合わせはサポートされない：

－スライス１：ルママッピングがオン、クロマ残差スケーリングがオフ

－スライス２：ルママッピングがオン、クロマ残差スケーリングがオン

【００７９】

［0100］ 図７は、スライスレベルＬＭＣＳ制御の３つの例を示す。図７では事例Ａ、Ｂ、及びＣを示す。３つ全ての事例で、sps_lmcs_enabled_flag、ph_lmcs_enabled_flag、及びslice_lmcs_enabled_flagの値が１に等しい。ピクチャレベルクロマ残

差スケーリングフラグは事例Ａで０に等しく、事例Ｂでは１に等しい。ピクチャレベルph_chroma_residual_scale_flagが０に等しいので、事例Ａではスライス１及びスライス２両方のクロマ残差スケーリングがオフである。事例Ｂでは、ph_chroma_residual_scale_flagが１に等しいので、両方のスライスのクロマ残差スケーリングがオンである。事例Ｃでは、スライス１及び２のクロマ残差スケーリングがそれぞれオフ及びオンである。ＶＶＣドラフト８は事例Ａ及び事例Ｂは認めるが、事例Ｃは認めない。

【００８０】

［0101］ 本開示は上述の欠点を解決するためのＬＭＣＳ方法を提供する。

【００８１】

［0102］ 一部の実施形態では、ピクチャレベルクロマ残差スケーリングフラグを除去し、スライスレベルクロマ残差スケーリングフラグで置換することができる。開示する方法は、ピクチャレベルでＬＭＣＳが有効にされる個々のスライスにおいて、クロマ残差スケーリングを有効に又は無効にすることを可能にする。新たに追加されるスライスレベルクロマ残差スケーリングフラグのセマンティクスを次のように定める：１に等しいslice_chroma_residual_scale_flagはスライスに関してクロマ残差スケーリングが有効にされることを指定し、０に等しいslice_chroma_residual_scale_flagはスライスに関してクロマ残差スケーリングが無効にされることを指定する。slice_chroma_residual_scale_flagがない場合、このフラグは０に等しいと推論される。

【００８２】

［0103］ 図８及び図９は、上記の方法の例示的なピクチャヘッダシンタックス及びスライスヘッダシンタックスをそれぞれ示す。図８のピクチャヘッダシンタックスに示すように、（ＶＶＣにおける）シンタックス要素３０１が削除される。図９のピクチャヘッダシンタックスに示すように、シンタックス要素４０１がＶＶＣから改訂される。

【００８３】

［0104］ 図１０は、本開示の一部の実施形態による、上記の例示的方法のルママッピング及びクロマ残差スケーリングのスライスレベル制御の概略図を示す。図１０では事例Ａ、Ｂ、及びＣを示す。３つ全ての事例でルママッピングがオンである。事例Ａでは、スライス１及び２の両方でクロマ残差スケーリングがオフである。事例Ｂでは、スライス１及び２の両方でクロマ残差スケーリングがオンである。事例Ｃでは、スライス１のクロマ残差コード化がオフであり、スライス２のクロマ残差スケーリングがオンである。図８及び図９で与えるシンタックスは図１０の３つ全ての事例を可能にするのに対し、ＶＶＣドラフト８は図１０の事例Ａ及び事例Ｂしか可能にしない。

【００８４】

［0105］ 一部の実施形態では、クロマ残差スケーリングをピクチャレベル及びスライスレベルの両方で制御することができる。ＶＶＣドラフト８と同様に、ph_chroma_residual_scale_flagはピクチャヘッダでシグナリングされる。ph_chroma_residual_scale_flagのセマンティクスを次のように定める：１に等しいph_chroma_residual_scale_flagはピクチャヘッダに関連する１つ又は複数のスライスに関してクロマ残差スケーリングを有効にできることを指定し、０に等しいph_chroma_residual_scale_flagはピクチャヘッダに関連する全てのスライスに関してクロマ残差スケーリングが無効にされることを指定する。ph_chroma_residual_scale_flagがない場合、このフラグは０に等しいと推論される。

【００８５】

［0106］ ピクチャヘッダ及びスライスヘッダのシンタックスを図１１及び図１２にそれぞれ示す。図１１に示すように、ＰＨレベルシンタックス表はＶＶＣドラフト８にあるのと同じである。図１２のシンタックス要素６０１によって示すように、以下の条件、つまりslice_lmcs_enabled_flagが１に等しいこと、ChromaArrayTypeが０に等しくないこと、及びph_chroma_residual_scale_flagが１に等しいことの全てが満たされる場合に、slice_chroma_residual_scale_flagがシグナリングされる。

【００８６】

［0107］ スライスレベルクロマ残差スケーリングフラグのセマンティクスは上記のものと同じである：１に等しいslice_chroma_residual_scale_flagはスライスに関してクロマ残差スケーリングが有効にされることを指定し、０に等しいslice_chroma_residual_scale_flagはスライスに関してクロマ残差スケーリングが無効にされることを指定する。slice_chroma_residual_scale_flagがない場合、このフラグは０に等しいと推論される。

【００８７】

［0108］ 図１１及び図１２に示す実施形態の利点は、ＰＨに関連する全てのスライスに関してクロマ残差スケーリングをオフにする場合、スライスレベルフラグをシグナリングする必要がなく、従ってシグナリングオーバヘッドを節約することである。

【００８８】

［0109］ 上述の実施形態は、ＬＭＣＳシンタックスをスライスレベルに移動することが、個々のスライスのクロマ残差スケーリングを有効にすること及び無効にすることを可能にし、従ってＬＭＣＳ制御の粒度のレベルを改善することを示す。本開示と合致して、以下に記載する実施形態等の一部の状況では、クロマコード化の制御シンタックスをピクチャヘッダに移動することが有益であり得る。

【００８９】

［0110］ ＶＶＣドラフト８では、たとえクロマ色成分がピクチャ内になくても、クロマデブロッキングパラメータ（例えばベータオフセット及びｔｃオフセット）がピクチャヘッダ又はスライスヘッダでシグナリングされる。但し、ピクチャ内にクロマ色成分がない場合は、クロマデブロッキングパラメータをシグナリングする必要はない。

【００９０】

［0111］ 本開示の実施形態は、クロマデブロッキングパラメータのシグナリングと共に映像コンテンツを処理するための方法を提供する。

【００９１】

［0112］ 一部の実施形態では、クロマ成分が映像シーケンス内にある（つまり映像シーケンスがモノクロームではない）場合にのみ、クロマデブロッキングパラメータがシグナリングされる。図１３及び図１４は、クロマデブロッキングパラメータをシグナリングするための例示的なピクチャヘッダシンタックス及びスライスヘッダシンタックスをそれぞれ示す。図１３及び図１４に示すように、ＶＶＣドラフト８内のシンタックスに対する提案する変更を破線のボックスによって印付けする。これらの図面は、ChromaArrayType !=0である場合にのみ、Ｃｂ及びＣｒのベータオフセット及びｔｃオフセットがシグナリングされることを示す。ChromaArrayTypeの詳細な定義は、参照により本開示に援用するＶＶＣドラフト８の中で見つけることができる。

【００９２】

［0113］ 図１３及び図１４に示す実施形態では、ChromaArrayTypeが０に等しくない場合にのみ、ＰＰＳシンタックスのクロマデブロッキングパラメータがシグナリングされる。ChromaArrayTypeの値はＳＰＳシンタックスの復号後にしか入手できないので、ChromaArrayTypeを頼りにすることはＳＰＳへの不所望の更なる依存性を生ぜしめる。ＳＰＳ／ＰＰＳの依存性を回避するために、separate_colour_plane_flag及びchroma_format_idcをＳＰＳだけでなくＰＰＳでもシグナリングすることを提案する。例えば２つの追加のフラグを導入することができ、それらのセマンティクスを以下に示す。

【００９３】

［0114］ １に等しいフラグpps_separate_colour_plane_flagは、４：４：４クロマ形式の３つの色成分が別々にコード化されることを指定する。０に等しいフラグpps_separate_colour_plane_flagは、色成分が別々にコード化されないことを指定する。pps_separate_colour_plane_flagの値はseparate_colour_plane_flagの値に等しい。

【００９４】

［0115］ パラメータpps_chroma_format_idcは、ルマサンプリングに対するクロマサンプリングを指定する。pps_chroma_format_idcの値はchroma_format_idcの値に等しい。

【００９５】

［0116］ pps_separate_colour_plane_flagの値に応じて、変数ChromaArrayTypeの値を次のように指定することができる：pps_separate_colour_plane_flagが０に等しい場合、ChromaArrayTypeはpps_chroma_format_idcに等しく設定され、さもなければ（pps_separate_colour_plane_flagが１に等しい）、ChromaArrayTypeは０に等しく設定される。

【００９６】

［0117］ 図１５は、pps_separate_colour_plane_flag及びpps_chroma_format_idcをシグナリングするための例示的なＰＰＳシンタックスを示す。破線のボックス内に示すシンタックス要素はＶＶＣドラフト８内のシンタックスに対する変更である。

【００９７】

［0118］ 一部の実施形態では、ＰＰＳのpps_separate_colour_plane_flag及びpps_chroma_format_idcのシグナリングに加え、pps_chroma_tool_offsets_present_flagのシグナリングをスキップすることができる。図１６は、pps_chroma_tool_offsets_present_flagを使用しない例示的なＰＰＳシンタックスを示す。破線のボックス内に示すシンタックス要素はＶＶＣドラフト８内のシンタックスに対する変更である。

【００９８】

［0119］ 一部の実施形態では、ＰＰＳシンタックスpps_chroma_tool_offsets_present_flagをpps_chroma_tool_present_flagで置換することができる。これらの実施形態では、pps_chroma_tool_present_flagが１に等しい場合、ＰＰＳのクロマ関連シンタックスの全てがシグナリングされる。ＶＶＣドラフト８と同様に、separate_colour_plane_flag及びchroma_format_idcは、ＳＰＳでのみシグナリングされ、ＰＰＳではシグナリングされない。

【００９９】

［0120］ pps_chroma_tool_present_flagのセマンティクスは次のように与えられる：１に等しいフラグpps_chroma_tool_present_flagは、クロマツール関連シンタックス要素がＰＰＳの未加工バイトシーケンスペイロード（ＲＢＳＰ）シンタックス構造内にあることを指定し、０に等しいフラグpps_chroma_tool_present_flagは、クロマツールオフセット関連シンタックス要素がＰＰＳのＲＢＳＰシンタックス構造内にないことを指定する。ChromaArrayTypeが０に等しい場合、pps_chroma_tool_present_flagの値は０に等しいものとする。

【０１００】

［0121］ 図１７は、提案するpps_chroma_tool_present_flagを使用する例示的なＰＰＳシンタックスを示す。破線のボックス内のシンタックス要素はＶＶＣドラフト８内のシンタックスに対する変更である。pps_chroma_tool_present_flagが０に等しくない場合、クロマ関連シンタックスがシグナリングされることが示されている。ＶＶＣドラフト８と同様に、separate_colour_plane_flag及びchroma_format_idcは、ＳＰＳでのみシグナリングされ、ＰＰＳではシグナリングされない。

【０１０１】

［0122］ 一部の実施形態では、slice_cb_beta_offset_div2、slice_cb_tc_offset_div2、slice_cr_beta_offset_div2、及びslice_cb_beta_offset_div2等のスライスレベルクロマデブロッキングパラメータのシグナリングがpps_chroma_tool_present_flagの値に依存する。pps_chroma_tool_present_flagが０に等しい場合、slice_cb_beta_offset_div2、slice_cb_tc_offset_div2、slice_cr_beta_offset_div2、及びslice_cb_beta_offset_div2はシグナリングされない。pps_chroma_tool_present_flagが１に等しい場合、slice_cb_beta_offset_div2、slice_cb_t

c_offset_div2、slice_cr_beta_offset_div2、又はslice_cb_beta_offset_div2がシグナリングされる。

【０１０２】

[0123] 一部の実施形態では、ph_cb_beta_offset_div2、ph_cb_tc_offset_div2、ph_cr_beta_offset_div2、及びph_cb_beta_offset_div2等のピクチャレベルクロマデブロッキングパラメータのシグナリングがpps_chroma_tool_present_flagの値に依存する。pps_chroma_tool_present_flagが０に等しい場合、ph_cb_beta_offset_div2、ph_cb_tc_offset_div2、ph_cr_beta_offset_div2、及びph_cb_beta_offset_div2はシグナリングされない。pps_chroma_tool_present_flagが１に等しい場合、ph_cb_beta_offset_div2、ph_cb_tc_offset_div2、ph_cr_beta_offset_div2、又はph_cb_beta_offset_div2がシグナリングされる。

【０１０３】

[0124] 図１８は、図５～図１２に関して記載した実施形態と合致する、ＬＭＣＳパラメータをシグナリングするための例示的方法１８００の流れ図である。一部の実施形態では、方法１８００は復号器、及び機器（例えば図４の機器４００）の１つ又は複数のソフトウェア又はハードウェアコンポーネントによって実行され得る。例えばプロセッサ（例えば図４のプロセッサ４０２）が方法１８００を行うことができる。一部の実施形態では、コンピュータ（例えば図４の機器４００）によって実行されるプログラムコード等のコンピュータ実行可能命令を含むコンピュータ可読媒体によって具体化されるコンピュータプログラム製品によって方法１８００が実装され得る。図１８に示すように、この方法は以下のステップを含み得る。

【０１０４】

[0125] ステップ１８０１で、コード化された映像データを含むビットストリームを受信する。ビットストリームは少なくとも１つのシーケンスパラメータセット（ＳＰＳ）を含む。

【０１０５】

[0126] ステップ１８０３で、受信ＳＰＳでシグナリングされたＳＰＳレベルクロマスケーリングフラグ（例えばslice_chroma_residual_scale_flag）に基づき、ＳＰＳに関連するスライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを判定する。フラグが１に等しい値を有する場合、スライスに関してクロマ残差スケーリングが有効にされると判定される。フラグが０に等しい値を有する場合、スライスに関してクロマ残差スケーリングが無効にされると判定される。

【０１０６】

[0127] 図１９は、図５～図１２に関して記載した実施形態と合致する、ＬＭＣＳパラメータをシグナリングするための例示的方法１９００の流れ図である。一部の実施形態では、方法１９００は符号器、及び機器（例えば図４の機器４００）の１つ又は複数のソフトウェア又はハードウェアコンポーネントによって実行され得る。例えばプロセッサ（例えば図４のプロセッサ４０２）が方法１９００を行うことができる。一部の実施形態では、コンピュータ（例えば図４の機器４００）によって実行されるプログラムコード等のコンピュータ実行可能命令を含むコンピュータ可読媒体によって具体化されるコンピュータプログラム製品によって方法１９００が実装され得る。図１９に示すように、方法１９００は以下のステップを含み得る。

【０１０７】

[0128] ステップ１９０１で、スライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを判定する。

【０１０８】

[0129] ステップ１９０３で、判定結果に基づき、スライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを示すためのフラグ（例えばslice_chroma_residual_scale_flag）を、スライスに関連するシーケンスパラメータセット（ＳＰＳ）でシグナリングする。スライスに関してクロマ残差スケーリングが有効にされる場合、

フラグの値は１であるように設定される。スライスに関してクロマ残差スケーリングが無効にされる場合、フラグの値は０であるように設定される。

【０１０９】

［0130］ 図２０は、図１３～図１７に関して記載した実施形態と合致する、クロマデブロッキングパラメータをシグナリングするための例示的方法２０００の流れ図である。一部の実施形態では、方法２０００は符号器、復号器、及び機器（例えば図４の機器４００）の１つ又は複数のソフトウェア又はハードウェアコンポーネントによって実行され得る。例えばプロセッサ（例えば図４のプロセッサ４０２）が方法２０００を行うことができる。一部の実施形態では、コンピュータ（例えば図４の機器４００）によって実行されるプログラムコード等のコンピュータ実行可能命令を含むコンピュータ可読媒体によって具体化されるコンピュータプログラム製品によって方法２０００が実装され得る。図２０に示すように、方法２０００は以下のステップを含み得る。

【０１１０】

［0131］ ステップ２００１で、映像シーケンスがモノクロームかどうかを判定する。

【０１１１】

［0132］ ステップ２００３で、映像シーケンスがモノクロームではない場合、映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータがシグナリングされると判定されるのに対し、映像シーケンスがモノクロームである場合、ビットストリーム内でクロマデブロッキングパラメータはシグナリングされないと判定される。

【０１１２】

［0133］ 実施形態は以下の条項を使用して更に記載することができる：

１．コンピュータによって実装される映像復号方法であって、

シーケンスパラメータセット（ＳＰＳ）を受信すること、及び

ＳＰＳでシグナリングされる第１のフラグに基づき、ＳＰＳに関連するスライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを判定すること

を含む、方法。

２．第１のフラグの値が１に等しいことに応答し、スライスに関してクロマ残差スケーリングが有効にされると判定すること

を更に含む、条項１に記載の方法。

３．第１のフラグの値が０に等しいことに応答し、スライスに関してクロマ残差スケーリングが無効にされると判定すること

を更に含む、条項１又は２に記載の方法。

４．第２のＳＰＳを受信すること、及び

第２のＳＰＳに第１のフラグがない場合、第２のＳＰＳに関連するスライスに関してクロマ残差スケーリングが無効にされると判定すること

を更に含む、条項１～３の何れか一項に記載の方法。

５．スライスに関連するピクチャヘッダでシグナリングされる第２のフラグに基づいて第１のフラグがシグナリングされる、条項１～４の何れか一項に記載の方法。

６．第２のフラグの第１の値は、ピクチャヘッダに関連する１つ又は複数のスライスに関してクロマ残差スケーリングが有効にされることを示し、

第２のフラグの第２の値は、ピクチャヘッダに関連する全てのスライスに関してクロマ残差スケーリングが無効にされることを示す、

条項５に記載の方法。

７．ピクチャヘッダを受信すること、及び

ピクチャヘッダでシグナリングされる第２のフラグが第１の値を有することに応答し、ピクチャヘッダに関連する全てのスライスに関してクロマ残差スケーリングが無効にされると判定すること

を含む、条項１～４の何れか一項に記載の方法。

８．ＳＰＳでシグナリングされる第２のフラグに基づき、スライスに関してルママッピングが有効にされるか無効にされるかを判定すること

を含む、条項１～４の何れか一項に記載の方法。
９．コンピュータによって実施される映像符号化方法であって、
スライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを示す第１のフラグを、スライスに関連するシーケンスパラメータセット（ＳＰＳ）でシグナリングすること
を含む、方法。
１０．スライスに関してクロマ残差スケーリングが有効にされることに応答し、第１のフラグの値を１であるように設定すること
を含む、条項９に記載の方法。
１１．スライスに関してクロマ残差スケーリングが無効にされることに応答し、第１のフラグの値を０であるように設定すること
を含む、条項９又は１０に記載の方法。
１２．ピクチャヘッダに関連するピクチャに関してクロマ残差スケーリングが有効にされるかどうかを示す第２のフラグを、ピクチャヘッダでシグナリングすること
を更に含む、条項９～１１の何れか一項に記載の方法。
１３．スライスがピクチャの一部であり、第１のフラグのシグナリングが、第２のフラグの値が１に等しいことに応答したものであり、第２のフラグの値が０に等しい場合はＳＰＳで第１のフラグがシグナリングされない、条項１２に記載の方法。
１４．スライスに関してルママッピングが有効にされるか無効にされるかを示す第２のフラグを、ＳＰＳでシグナリングすること
を更に含む、条項９～１１の何れか一項に記載の方法。
１５．１組の命令を記憶するためのメモリと、
少なくとも１つのプロセッサとを含み、少なくとも１つのプロセッサが、
シーケンスパラメータセット（ＳＰＳ）を受信すること、及び
ＳＰＳでシグナリングされる第１のフラグに基づき、ＳＰＳに関連するスライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを判定すること
をシステムに行わせるために、１組の命令を実行するように構成される、映像復号器。
１６．少なくとも１つのプロセッサが、
第１のフラグの値が１に等しいことに応答し、スライスに関してクロマ残差スケーリングが有効にされると判定すること
をシステムに行わせるために、１組の命令を実行するように構成される、条項１５に記載の映像復号器。
１７．少なくとも１つのプロセッサが、
第１のフラグの値が０に等しいことに応答し、スライスに関してクロマ残差スケーリングが無効にされると判定すること
をシステムに行わせるために、１組の命令を実行するように構成される、条項１５又は１６に記載の映像復号器。
１８．少なくとも１つのプロセッサが、
第２のＳＰＳを受信すること、及び
第２のＳＰＳに第１のフラグがない場合、第２のＳＰＳに関連するスライスに関してクロマ残差スケーリングが無効にされると判定すること
をシステムに行わせるために、１組の命令を実行するように構成される、条項１５～１７の何れか一項に記載の映像復号器。
１９．スライスに関連するピクチャヘッダでシグナリングされる第２のフラグに基づいて第１のフラグがシグナリングされる、条項１５～１８の何れか一項に記載の映像復号器。
２０．第２のフラグの第１の値は、ピクチャヘッダに関連する１つ又は複数のスライスに関してクロマ残差スケーリングが有効にされることを示し、
第２のフラグの第２の値は、ピクチャヘッダに関連する全てのスライスに関してクロマ残差スケーリングが無効にされることを示す、

条項１９に記載の映像復号器。
２１．少なくとも１つのプロセッサが、
ピクチャヘッダを受信すること、及び
ピクチャヘッダでシグナリングされる第２のフラグが第１の値を有することに応答し、ピクチャヘッダに関連する全てのスライスに関してクロマ残差スケーリングが無効にされると判定すること
をシステムに行わせるために、１組の命令を実行するように構成される、条項１５～１８の何れか一項に記載の映像復号器。
２２．少なくとも１つのプロセッサが、
ＳＰＳでシグナリングされる第２のフラグに基づき、スライスに関してルママッピングが有効にされるか無効にされるかを判定すること
をシステムに行わせるために、１組の命令を実行するように構成される、条項１５～１８の何れか一項に記載の映像復号器。
２３．１組の命令を記憶するためのメモリと、
少なくとも１つのプロセッサとを含み、少なくとも１つのプロセッサが、
スライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを示す第１のフラグを、スライスに関連するシーケンスパラメータセット（ＳＰＳ）でシグナリングすること
をシステムに行わせるために、１組の命令を実行するように構成される、映像符号器。
２４．少なくとも１つのプロセッサが、
スライスに関してクロマ残差スケーリングが有効にされることに応答し、第１のフラグの値を１であるように設定すること
をシステムに行わせるために、１組の命令を実行するように構成される、条項２３に記載の映像符号器。
２５．少なくとも１つのプロセッサが、
スライスに関してクロマ残差スケーリングが無効にされることに応答し、第１のフラグの値を０であるように設定すること
をシステムに行わせるために、１組の命令を実行するように構成される、条項２３又は２４に記載の映像符号器。
２６．少なくとも１つのプロセッサが、
ピクチャヘッダに関連するピクチャに関してクロマ残差スケーリングが有効にされるかどうかを示す第２のフラグをピクチャヘッダでシグナリングすること
をシステムに行わせるために、１組の命令を実行するように構成される、条項２３～２５の何れか一項に記載の映像符号器。
２７．スライスがピクチャの一部であり、第１のフラグのシグナリングが第２のフラグの値が１に等しいことに応答したものであり、第２のフラグの値が０に等しい場合はＳＰＳで第１のフラグがシグナリングされない、条項２６に記載の映像符号器。
２８．少なくとも１つのプロセッサが、
スライスに関してルママッピングが有効にされるか無効にされるかを示す第２のフラグをＳＰＳでシグナリングすること
をシステムに行わせるために、１組の命令を実行するように構成される、条項２３～２５の何れか一項に記載の映像符号器。
２９．命令の組を記憶する非一時的コンピュータ可読媒体であって、命令の組は、映像コンテンツを復号するための方法をコンピュータシステムに行わせるためにコンピュータシステムの少なくとも１つのプロセッサによって実行可能であり、当該方法は、
シーケンスパラメータセット（ＳＰＳ）を受信すること、及び
ＳＰＳでシグナリングされる第１のフラグに基づき、ＳＰＳに関連するスライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを判定すること
を含む、非一時的コンピュータ可読媒体。
３０．命令の組は、

第１のフラグの値が１に等しいことに応答し、スライスに関してクロマ残差スケーリングが有効にされると判定すること
を少なくとも１つのプロセッサに更に行わせる、条項２９に記載の非一時的コンピュータ可読媒体。
３１．命令の組は、
第１のフラグの値が０に等しいことに応答し、スライスに関してクロマ残差スケーリングが無効にされると判定すること
を少なくとも１つのプロセッサに更に行わせる、条項２９又は３０に記載の非一時的コンピュータ可読媒体。
３２．命令の組は、
第２のＳＰＳを受信すること、及び
第２のＳＰＳに第１のフラグがない場合、第２のＳＰＳに関連するスライスに関してクロマ残差スケーリングが無効にされると判定すること
を少なくとも１つのプロセッサに更に行わせる、条項２９～３１の何れか一項に記載の非一時的コンピュータ可読媒体。
３３．スライスに関連するピクチャヘッダでシグナリングされる第２のフラグに基づいて第１のフラグがシグナリングされる、条項２９～３２の何れか一項に記載の非一時的コンピュータ可読媒体。
３４．第２のフラグの第１の値は、ピクチャヘッダに関連する１つ又は複数のスライスに関してクロマ残差スケーリングが有効にされることを示し、
第２のフラグの第２の値は、ピクチャヘッダに関連する全てのスライスに関してクロマ残差スケーリングが無効にされることを示す、
条項３３に記載の非一時的コンピュータ可読媒体。
３５．命令の組は、
ピクチャヘッダを受信すること、及び
ピクチャヘッダでシグナリングされる第２のフラグが第１の値を有することに応答し、ピクチャヘッダに関連する全てのスライスに関してクロマ残差スケーリングが無効にされると判定すること
を少なくとも１つのプロセッサに更に行わせる、条項２９～３２の何れか一項に記載の非一時的コンピュータ可読媒体。
３６．命令の組は、
ＳＰＳでシグナリングされる第２のフラグに基づき、スライスに関してルママッピングが有効にされるか無効にされるかを判定すること
を少なくとも１つのプロセッサに更に行わせる、条項２９～３２の何れか一項に記載の非一時的コンピュータ可読媒体。
３７．命令の組を記憶する非一時的コンピュータ可読媒体であって、命令の組は、映像コンテンツを符号化するための方法をコンピュータシステムに行わせるためにコンピュータシステムの少なくとも１つのプロセッサによって実行可能であり、当該方法は、
スライスに関してクロマ残差スケーリングが有効にされるか無効にされるかを示す第１のフラグを、スライスに関連するシーケンスパラメータセット（ＳＰＳ）でシグナリングすること
を含む、非一時的コンピュータ可読媒体。
３８．命令の組が、
スライスに関してクロマ残差スケーリングが有効にされることに応答し、第１のフラグの値を１であるように設定すること
を少なくとも１つのプロセッサに更に行わせる、条項３７に記載の非一時的コンピュータ可読媒体。
３９．命令の組が、
スライスに関してクロマ残差スケーリングが無効にされることに応答し、第１のフラグの値を０であるように設定すること

を少なくとも１つのプロセッサに更に行わせる、条項３７又は３８に記載の非一時的コンピュータ可読媒体。

４０．命令の組が、

ピクチャヘッダに関連するピクチャに関してクロマ残差スケーリングが有効にされるかどうかを示す第２のフラグをピクチャヘッダでシグナリングすること

を少なくとも１つのプロセッサに更に行わせる、条項３７～３９の何れか一項に記載の非一時的コンピュータ可読媒体。

４１．スライスがピクチャの一部であり、第１のフラグのシグナリングが第２のフラグの値が１に等しいことに応答したものであり、第２のフラグの値が０に等しい場合はＳＰＳで第１のフラグがシグナリングされない、条項４０に記載の非一時的コンピュータ可読媒体。

４２．命令の組が、

スライスに関してルママッピングが有効にされるか無効にされるかを示す第２のフラグをＳＰＳでシグナリングすること

を少なくとも１つのプロセッサに更に行わせる、条項３７～３９の何れか一項に記載の非一時的コンピュータ可読媒体。

４３．映像コンテンツを処理するためにコンピュータによって実施される方法であって、

映像シーケンスがモノクロームかどうかを判定すること、及び

映像シーケンスがモノクロームではないという判定に応答し、映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータをシグナリングすること

を含み、

映像シーケンスがモノクロームである場合は、クロマデブロッキングパラメータがビットストリーム内でシグナリングされない、

方法。

４４．クロマデブロッキングパラメータがピクチャヘッダでシグナリングされる、条項４３に記載の方法。

４５．クロマデブロッキングパラメータがスライスヘッダでシグナリングされる、条項４３又は４４に記載の方法。

４６．映像シーケンスがモノクロームかどうかを判定することがChromaArrayTypeの値に基づく、条項４３～４５の何れか一項に記載の方法。

４７．映像シーケンスが複数の別々にコード化された色成分を含むかどうかを示す第１のフラグ、及びルマサンプリングに対するクロマサンプリングに関する情報を示す第２のフラグを、映像シーケンスに関連するピクチャパラメータセット（ＰＰＳ）でシグナリングすること

を更に含む、条項４６に記載の方法。

４８．第１のフラグの値が０に等しいことに応答し、ChromaArrayTypeを第２のフラグの値に等しいように設定すること

を更に含む、条項４７に記載の方法。

４９．第１のフラグの値が１に等しいことに応答し、ChromaArrayTypeを０に等しいように設定すること

を更に含む、条項４７に記載の方法。

５０．ＰＰＳの未加工バイトシーケンスペイロード（ＲＢＳＰ）シンタックス構造がクロマツール関連シンタックスを含むことを示すフラグを、映像シーケンスに関連するＰＰＳでシグナリングすること

を更に含む、条項４３～４９の何れか一項に記載の方法。

５１．フラグがpps_chroma_tool_present_flagである、条項５０に記載の方法。

５２．pps_chroma_tool_present_flagが１に等しいことに応答し、１つ又は複数のスライスレベルクロマデブロッキングパラメータをシグナリングすること

を更に含み、

pps_chroma_tool_present_flagが０に等しい場合、スライスレベルクロマデブロッキングパラメータはシグナリングされない、
条項５１に記載の方法。
５３．１つ又は複数のスライスレベルクロマデブロッキングパラメータが
slice_cb_beta_offset_div2、slice_cb_tc_offset_div2、slice_cr_beta_offset_div2、又はslice_cb_beta_offset_div2
を含む、条項５２に記載の方法。
５４．pps_chroma_tool_present_flagが１に等しいことに応答し、１つ又は複数のピクチャレベルクロマデブロッキングパラメータをシグナリングすること
を更に含み、
pps_chroma_tool_present_flagが０に等しい場合、ピクチャレベルクロマデブロッキングパラメータはシグナリングされない、
条項５１に記載の方法。
５５．１つ又は複数のスライスレベルクロマデブロッキングパラメータが
ph_cb_beta_offset_div2、ph_cb_tc_offset_div2、ph_cr_beta_offset_div2、及びph_cb_beta_offset_div2
を含む、条項５４に記載の方法。
５６．命令の組を記憶するためのメモリと、
少なくとも１つのプロセッサとを含み、少なくとも１つのプロセッサが、
映像シーケンスがモノクロームかどうかを判定すること、及び
映像シーケンスがモノクロームではないという判定に応答し、映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータをシグナリングすること
をシステムに行わせるために命令の組を実行するように構成され、
映像シーケンスがモノクロームである場合は、クロマデブロッキングパラメータがビットストリーム内でシグナリングされない、
機器。
５７．少なくとも１つのプロセッサが、
クロマデブロッキングパラメータをピクチャヘッダでシグナリングすること
をシステムに行わせるために命令の組を実行するように構成される、条項５１に記載の機器。
５８．少なくとも１つのプロセッサが、
クロマデブロッキングパラメータをスライスヘッダでシグナリングすること
をシステムに行わせるために命令の組を実行するように構成される、条項５１又は５２に記載の機器。
５９．映像シーケンスがモノクロームかどうかを判定することがChromaArrayTypeの値に基づく、条項５１～５３の何れか一項に記載の機器。
６０．少なくとも１つのプロセッサが、
映像シーケンスが複数の別々にコード化された色成分を含むかどうかを示す第１のフラグ、及びルマサンプリングに対するクロマサンプリングに関する情報を示す第２のフラグを、映像シーケンスに関連するピクチャパラメータセット（ＰＰＳ）でシグナリングすること
をシステムに行わせるために命令の組を実行するように構成される、条項５４に記載の機器。
６１．少なくとも１つのプロセッサが、
第１のフラグの値が０に等しいことに応答し、ChromaArrayTypeを第２のフラグの値に等しいように設定すること
をシステムに行わせるために命令の組を実行するように構成される、条項５５に記載の機器。
６２．少なくとも１つのプロセッサが、
第１のフラグの値が１に等しいことに応答し、ChromaArrayTypeを０に等しいよう

に設定すること
をシステムに行わせるために命令の組を実行するように構成される、条項５５に記載の機器。
６３．少なくとも１つのプロセッサが、
ＰＰＳの未加工バイトシーケンスペイロード（ＲＢＳＰ）シンタックス構造がクロマツール関連シンタックスを含むことを示すフラグを、映像シーケンスに関連するＰＰＳでシグナリングすること
をシステムに行わせるために命令の組を実行するように構成される、条項５１～５７の何れか一項に記載の機器。
６４．フラグがpps_chroma_tool_present_flagである、条項６３に記載の機器。
６５．少なくとも１つのプロセッサが、
pps_chroma_tool_present_flagが１に等しいことに応答し、１つ又は複数のスライスレベルクロマデブロッキングパラメータをシグナリングすること
をシステムに行わせるために命令の組を実行するように構成され、
pps_chroma_tool_present_flagが０に等しい場合、スライスレベルクロマデブロッキングパラメータはシグナリングされない、
条項６４に記載の機器。
６６．１つ又は複数のスライスレベルクロマデブロッキングパラメータが
slice_cb_beta_offset_div2、slice_cb_tc_offset_div2、slice_cr_beta_offset_div2、又はslice_cb_beta_offset_div2
を含む、条項６５に記載の機器。
６７．少なくとも１つのプロセッサが、
pps_chroma_tool_present_flagが１に等しいことに応答し、１つ又は複数のピクチャレベルクロマデブロッキングパラメータをシグナリングすること
をシステムに行わせるために命令の組を実行するように構成され、
pps_chroma_tool_present_flagが０に等しい場合、ピクチャレベルクロマデブロッキングパラメータはシグナリングされない、
条項６４に記載の機器。
６８．１つ又は複数のスライスレベルクロマデブロッキングパラメータが
ph_cb_beta_offset_div2、ph_cb_tc_offset_div2、ph_cr_beta_offset_div2、及びph_cb_beta_offset_div2
を含む、条項６７に記載の機器。
６９．命令の組を記憶する非一時的コンピュータ可読媒体であって、命令の組は、方法をコンピュータシステムに行わせるためにコンピュータシステムの少なくとも１つのプロセッサによって実行可能であり、当該方法は、
映像シーケンスがモノクロームかどうかを判定すること、及び
映像シーケンスがモノクロームではないという判定に応答し、映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータをシグナリングすること
を含み、
映像シーケンスがモノクロームである場合は、クロマデブロッキングパラメータがビットストリーム内でシグナリングされない、
非一時的コンピュータ可読媒体。
７０．命令の組が、
クロマデブロッキングパラメータをピクチャヘッダでシグナリングすること
を少なくとも１つのプロセッサに更に行わせる、条項５９に記載の非一時的コンピュータ可読媒体。
７１．命令の組が、
クロマデブロッキングパラメータをスライスヘッダでシグナリングすること
を少なくとも１つのプロセッサに更に行わせる、条項５９又は６０に記載の非一時的コンピュータ可読媒体。

７２．映像シーケンスがモノクロームかどうかを判定することがChromaArrayTypeの値に基づく、条項５９～６１の何れか一項に記載の非一時的コンピュータ可読媒体。
７３．命令の組が、
映像シーケンスが複数の別々にコード化された色成分を含むかどうかを示す第１のフラグ、及びルマサンプリングに対するクロマサンプリングに関する情報を示す第２のフラグを、映像シーケンスに関連するピクチャパラメータセット（ＰＰＳ）でシグナリングすること
を少なくとも１つのプロセッサに更に行わせる、条項６２に記載の非一時的コンピュータ可読媒体。
７４．命令の組が、
第１のフラグの値が０に等しいことに応答し、ChromaArrayTypeを第２のフラグの値に等しいように設定すること
を少なくとも１つのプロセッサに更に行わせる、条項６３に記載の非一時的コンピュータ可読媒体。
７５．命令の組が、
第１のフラグの値が１に等しいことに応答し、ChromaArrayTypeを０に等しいように設定すること
を少なくとも１つのプロセッサに更に行わせる、条項６３に記載の非一時的コンピュータ可読媒体。
７６．命令の組が、
ＰＰＳの未加工バイトシーケンスペイロード（ＲＢＳＰ）シンタックス構造がクロマツール関連シンタックスを含むことを示すフラグを映像シーケンスに関連するＰＰＳでシグナリングすること
を少なくとも１つのプロセッサに更に行わせる、条項５９～６５の何れか一項に記載の非一時的コンピュータ可読媒体。
７７．フラグがpps_chroma_tool_present_flagである、条項７６に記載の非一時的コンピュータ可読媒体。
７８．命令の組が、
pps_chroma_tool_present_flagが１に等しいことに応答し、１つ又は複数のスライスレベルクロマデブロッキングパラメータをシグナリングすること
を少なくとも１つのプロセッサに更に行わせ、
pps_chroma_tool_present_flagが０に等しい場合、スライスレベルクロマデブロッキングパラメータはシグナリングされない、
条項７７に記載の非一時的コンピュータ可読媒体。
７９．１つ又は複数のスライスレベルクロマデブロッキングパラメータが
slice_cb_beta_offset_div2、slice_cb_tc_offset_div2、slice_cr_beta_offset_div2、又はslice_cb_beta_offset_div2
を含む、条項７８に記載の非一時的コンピュータ可読媒体。
８０．命令の組が、
pps_chroma_tool_present_flagが１に等しいことに応答し、１つ又は複数のピクチャレベルクロマデブロッキングパラメータをシグナリングすること
を少なくとも１つのプロセッサに更に行わせ、
pps_chroma_tool_present_flagが０に等しい場合、ピクチャレベルクロマデブロッキングパラメータはシグナリングされない、
条項７７に記載の非一時的コンピュータ可読媒体。
８１．１つ又は複数のスライスレベルクロマデブロッキングパラメータが
ph_cb_beta_offset_div2、ph_cb_tc_offset_div2、ph_cr_beta_offset_div2、及びph_cb_beta_offset_div2
を含む、条項８０に記載の非一時的コンピュータ可読媒体。
【０１１３】

［0134］一部の実施形態では、命令を含む非一時的コンピュータ可読記憶媒体も提供され、命令は、上記の方法を実行するための装置（開示した符号器及び復号器等）によって実行され得る。一般的な非一時的媒体は、例えば、フロッピー（登録商標）ディスク、フレキシブルディスク、ハードディスク、ソリッドステートドライブ、磁気テープ若しくは他の任意の磁気データ記憶媒体、ＣＤ－ＲＯＭ、他の任意の光学データ記憶媒体、孔のパターンを有する任意の物理媒体、ＲＡＭ、ＰＲＯＭ及びＥＰＲＯＭ、ＦＬＡＳＨ（登録商標）－ＥＰＲＯＭ若しくは他の任意のフラッシュメモリ、ＮＶＲＡＭ、キャッシュ、レジスタ、他の任意のメモリチップ若しくはカートリッジ及びそれらのもののネットワーク化されたバージョンを含む。装置は、１つ又は複数のプロセッサ（ＣＰＵ）、入力／出力インタフェース、ネットワークインタフェース及び／又はメモリを含み得る。

【０１１４】

［0135］本明細書の「第１の」及び「第２の」等の関係語は、あるエンティティ又は操作を別のエンティティ又は操作と区別するために使用されるに過ぎず、それらのエンティティ又は操作間のいかなる実際の関係又は順序も必要としないか又は含意しないことに留意すべきである。更に、「含む」、「有する」、「含有する」及び「包含する」並びに他の同様の形式の用語は、意味の点で均等であることを意図し、これらの用語の何れか１つの後に続くアイテムがかかるアイテムの網羅的列挙であることを意図していないか、又は列挙するアイテムのみに限定されることを意図していない点で非限定的であることを意図する。

【０１１５】

［0136］本明細書で使用するとき、別段の定めがない限り、「又は」という語は、実行不可能な場合を除いて、あり得る全ての組み合わせを包含する。例えば、あるデータベースがＡ又はＢを含み得ると述べた場合、別段の定めがない限り又は実行不可能でない限り、そのデータベースは、Ａ若しくはＢ又はＡ及びＢを含むことができる。第２の例として、あるデータベースがＡ、Ｂ又はＣを含み得ると述べた場合、別段の定めがない限り又は実行不可能でない限り、そのデータベースは、Ａ、Ｂ、Ｃ、Ａ及びＢ、Ａ及びＣ、Ｂ及びＣ、Ａ及びＢ及びＣを含むことができる。

【０１１６】

［0137］上記で説明した実施形態は、ハードウェア、ソフトウェア（プログラムコード）、又はハードウェアとソフトウェアとの組み合わせによって実施できることが理解されるであろう。ソフトウェアによって実施される場合、ソフトウェアは、上記のコンピュータ可読媒体に記憶することができる。ソフトウェアは、プロセッサによって実行されるとき、開示した方法を実行することができる。本開示で説明した計算ユニット及び他の機能ユニットは、ハードウェア、ソフトウェア、又はハードウェアとソフトウェアとの組み合わせによって実施することができる。上記のモジュール／ユニットの複数を１つのモジュール／ユニットとして組み合わせることができ、上記のモジュール／ユニットのそれぞれを複数のサブモジュール／サブユニットに更に分割できることも当業者であれば理解するであろう。

【０１１７】

［0138］上記の本明細書では、実装形態ごとに変わり得る多数の具体的な詳細に関して実施形態を説明してきた。記載した実施形態に対する一定の適応形態及び修正形態がなされ得る。本明細書を検討し、本明細書で開示した本発明を実践することで他の実施形態が当業者に明らかになり得る。本明細書及び例は、専ら例示として検討され、本開示の真の範囲及び趣旨は、添付の特許請求の範囲によって示されることを意図する。図中に示すステップの順序は、例示目的に過ぎず、特定のステップの順序に限定されることを意図しない。そのため、それらのステップは、同じ方法を実装しながら異なる順序で実行できることを当業者であれば理解することができる。

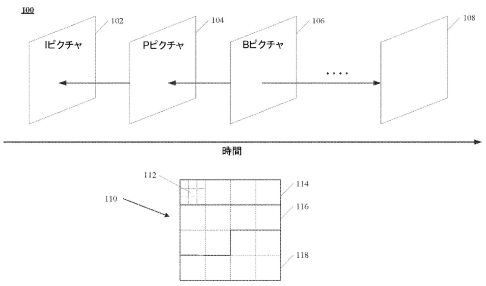
【０１１８】

［0139］図面及び本明細書で例示的実施形態を開示してきた。しかし、それらの実施形態に対する多くの改変形態及び修正形態がなされ得る。従って、特定の用語を使用した

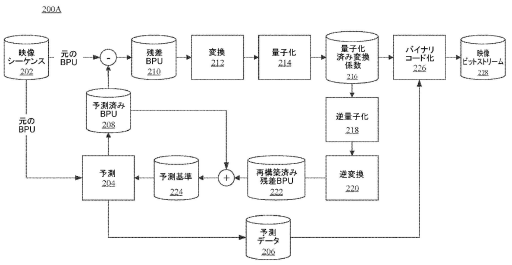
が、それらの用語は、限定目的ではなく、全般的及び説明的な意味で使用されたものに過ぎない。

【図面】

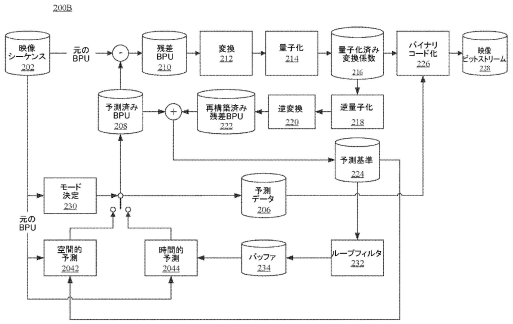
【図１】



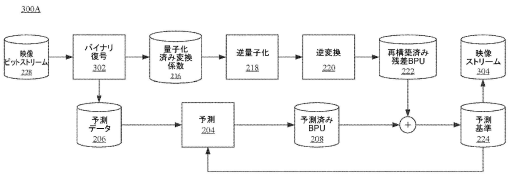
【図２Ａ】



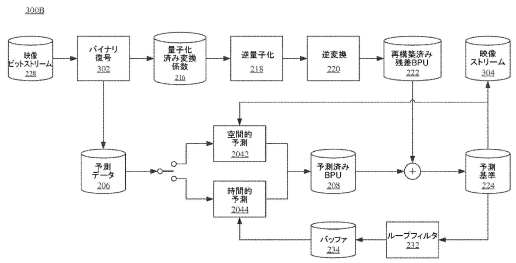
【図２Ｂ】



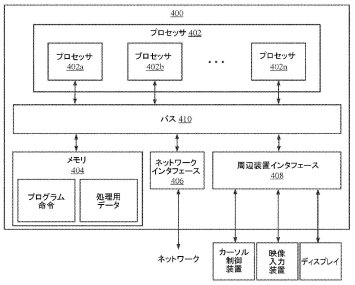
【図３Ａ】



【図３Ｂ】



【図４】



【図５】

表1:ピクチャヘッダ内の例示的なLMCS構文

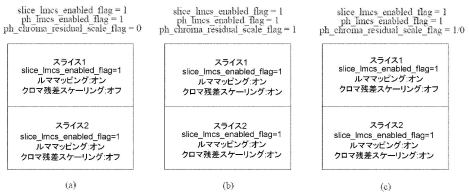
if(sps_lmcs_enabled_flag) {	
ph_lmcs_enabled_flag	u(1)
if(ph_lmcs_enabled_flag) {	
ph_lmcs_aps_id	u(2)
if(ChromaArrayType != 0)	
ph_chroma_residual_scale_flag	u(1)
}	
}	

【図６】

表2:スライスヘッダ内の例示的なLMCS構文

if(ph_lmcs_enabled_flag)	
slice_lmcs_enabled_flag	u(1)

【図７】



2つのスライスに分けられたピクチャに対するLMCSの欠点の説明図

【図８】

表3:ピクチャヘッダ内の例示的なLMCS構文

if(sps_lmcs_enabled_flag) {	
ph_lmcs_enabled_flag	u(1)
if(ph_lmcs_enabled_flag) {	
ph_lmcs_aps_id	u(2)
~~if(ChromaArrayType != 0)~~	
~~**ph_chroma_residual_scale_flag**~~	~~u(1)~~
}	
}	

301

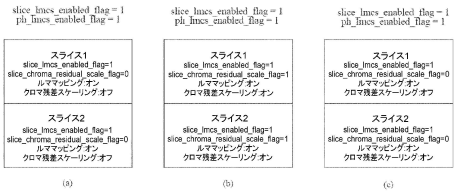
【図９】

表4:スライスヘッダ内の例示的なLMCS構文

if(ph_lmcs_enabled_flag){	
slice_lmcs_enabled_flag	u(1)
if(slice_lmcs_enabled_flag && ChromaArrayType != 0)	
slice_chroma_residual_scale_flag	u(1)
}	

401

【図１０】



クロムスケーリングによるルママッピングのシグナリングと共に映像コンテンツを処理するための方法の説明図

【図１１】

表5:例示的なピクチャヘッダ構文

if(sps_lmcs_enabled_flag) {	
ph_lmcs_enabled_flag	u(1)
if(ph_lmcs_enabled_flag) {	
ph_lmcs_aps_id	u(2)
if(ChromaArrayType != 0)	
ph_chroma_residual_scale_flag	u(1)
}	
}	

【図１２】

表1:例示的なスライスヘッダ構文

if(ph_lmcs_enabled_flag){	
slice_lmcs_enabled_flag	u(1)
if(slice_lmcs_enabled_flag && ChromaArrayType != 0 && ph_chroma_residual_scale_flag)	
slice_chroma_residual_scale_flag	u(1)
}	

601

【図１３】

表7:例示的なピクチャヘッダ構文

if(deblocking_filter_override_enabled_flag && dbf_info_in_ph_flag) {	
ph_deblocking_filter_override_flag	u(1)
if(ph_deblocking_filter_override_flag) {	
ph_deblocking_filter_disabled_flag	u(1)
if(!ph_deblocking_filter_disabled_flag) {	
ph_beta_offset_div2	se(v)
ph_tc_offset_div2	se(v)
if(ChromaArrayType != 0){	
ph_cb_beta_offset_div2	se(v)
ph_cb_tc_offset_div2	se(v)
ph_cr_beta_offset_div2	se(v)
ph_cr_tc_offset_div2	se(v)
}	
}	
}	
}	

【図１４】

表8:例示的なスライスヘッダ構文

if(deblocking_filter_override_enabled_flag && !dbf_info_in_ph_flag)	
slice_deblocking_filter_override_flag	u(1)
if(slice_deblocking_filter_override_flag) {	
slice_deblocking_filter_disabled_flag	u(1)
if(!slice_deblocking_filter_disabled_flag) {	
slice_beta_offset_div2	se(v)
slice_tc_offset_div2	se(v)
if(ChromaArrayType != 0){	
slice_cb_beta_offset_div2	se(v)
slice_cb_tc_offset_div2	se(v)
slice_cr_beta_offset_div2	se(v)
slice_cr_tc_offset_div2	se(v)
}	
}	
}	

【図１５】

表9:例示的なPPS構文

pic_parameter_set_rbsp( ) {	記述子
pps_pic_parameter_set_id	ue(v)
pps_seq_parameter_set_id	u(4)
mixed_nalu_types_in_pic_flag	u(1)
pic_width_in_luma_samples	ue(v)
pic_height_in_luma_samples	ue(v)
pps_conformance_window_flag	u(1)
……	
pps_chroma_format_idc	u(2)
if(pps_chroma_format_idc == 3)	
pps_separate_colour_plane_flag	u(1)
deblocking_filter_control_present_flag	u(1)
if(deblocking_filter_control_present_flag) {	
deblocking_filter_override_enabled_flag	u(1)
pps_deblocking_filter_disabled_flag	u(1)
if(!pps_deblocking_filter_disabled_flag) {	
pps_beta_offset_div2	se(v)
pps_tc_offset_div2	se(v)
if(ChromaArrayType != 0){	
pps_cb_beta_offset_div2	se(v)
pps_cb_tc_offset_div2	se(v)
pps_cr_beta_offset_div2	se(v)
pps_cr_tc_offset_div2	se(v)
}	
}	
}	
}	

【図１６】

表10:pps_chroma_tool_offsets_present_flagをChromaArrayTypeで置換する例示的なPPS構文

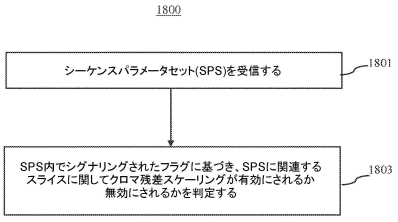
pic_parameter_set_rbsp( ) {	記述子
pps_pic_parameter_set_id	ue(v)
pps_seq_parameter_set_id	u(4)
mixed_nalu_types_in_pic_flag	u(1)
pic_width_in_luma_samples	ue(v)
pic_height_in_luma_samples	ue(v)
pps_conformance_window_flag	u(1)
……	
pps_chroma_format_idc	u(2)
if(pps_chroma_format_idc == 3)	
pps_separate_colour_plane_flag	u(1)
……	
~~pps_chroma_tool_offsets_present_flag~~	~~u(1)~~
if(~~pps_chroma_tool_offsets_present_flag~~ ChromaArrayType != 0) {	
pps_cb_qp_offset	se(v)
pps_cr_qp_offset	se(v)
pps_joint_cbcr_qp_offset_present_flag	u(1)
if(pps_joint_cbcr_qp_offset_present_flag)	
pps_joint_cbcr_qp_offset_value	se(v)
pps_slice_chroma_qp_offsets_present_flag	u(1)
pps_cu_chroma_qp_offset_list_enabled_flag	u(1)
}	
…	
}	
}	

【図１７】

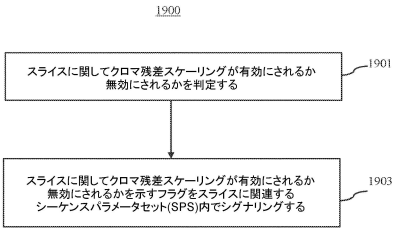
表11:例示的なPPS構文

pic_parameter_set_rbsp( ) {	記述子
~~pps_chroma_tool_offsets_present_flag~~ pps_chroma_tool_present_flag	u(1)
if(~~pps_chroma_tool_offsets_present_flag~~ pps_chroma_tool_present_flag) {	
pps_cb_qp_offset	se(v)
pps_cr_qp_offset	se(v)
pps_joint_cbcr_qp_offset_present_flag	u(1)
if(pps_joint_cbcr_qp_offset_present_flag)	
pps_joint_cbcr_qp_offset_value	se(v)
pps_slice_chroma_qp_offsets_present_flag	u(1)
pps_cu_chroma_qp_offset_list_enabled_flag	u(1)
}	
if(pps_cu_chroma_qp_offset_list_enabled_flag) {	
chroma_qp_offset_list_len_minus1	ue(v)
for(i = 0; i <= chroma_qp_offset_list_len_minus1; i++) {	
cb_qp_offset_list[i]	se(v)
cr_qp_offset_list[i]	se(v)
if(pps_joint_cbcr_qp_offset_present_flag)	
joint_cbcr_qp_offset_list[i]	se(v)
}	
}	
pps_weighted_pred_flag	u(1)
pps_weighted_bipred_flag	u(1)
deblocking_filter_control_present_flag	u(1)
if(deblocking_filter_control_present_flag) {	
deblocking_filter_override_enabled_flag	u(1)
pps_deblocking_filter_disabled_flag	u(1)
if(!pps_deblocking_filter_disabled_flag) {	
pps_beta_offset_div2	se(v)
pps_tc_offset_div2	se(v)
if (pps_chroma_tool_present_flag){	
pps_cb_beta_offset_div2	se(v)
pps_cb_tc_offset_div2	se(v)
pps_cr_beta_offset_div2	se(v)
pps_cr_tc_offset_div2	se(v)
} }	
}	
}	
}	

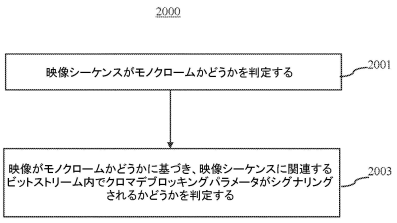
【図１８】



【図１９】


1900
スライスに関してクロマ残差スケーリングが有効にされるか
無効にされるかを判定する
1901
スライスに関してクロマ残差スケーリングが有効にされるか
無効にされるかを示すフラグをスライスに関連する
シーケンスパラメータセット(SPS)内でシグナリングする
1903

【図２０】


2000
映像シーケンスがモノクロームかどうかを判定する
2001
映像がモノクロームかどうかに基づき、映像シーケンスに関連する
ビットストリーム内でクロマデブロッキングパラメータがシグナリング
されるかどうかを判定する
2003

【手続補正書】
【提出日】令和４年１０月４日(２０２２.１０.４)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
映像コンテンツを処理をするためにコンピュータによって実施される方法であって、
映像シーケンスに関連するピクチャパラメータセット（ＰＰＳ）でシグナリングされるフラグの値を決定すること、及び
前記フラグの前記値が第１の値を有することに応答し、前記映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータをシグナリングすること
を含み、
前記フラグの前記値が第２の値を有する場合は、クロマデブロッキングパラメータが前記ビットストリーム内でシグナリングされない、
方法。
【請求項２】
前記クロマデブロッキングパラメータがピクチャヘッダ内でシグナリングされる、請求項１に記載の方法。
【請求項３】
前記クロマデブロッキングパラメータがスライスヘッダ内でシグナリングされる、請求項１に記載の方法。
【請求項４】
更に前記フラグはＰＰＳの未加工バイトシーケンスペイロード（ＲＢＳＰ）シンタックス構造がクロマツール関連シンタックスを含むことを示す、請求項１に記載の方法。
【請求項５】
前記フラグはＰＰＳの未加工バイトシーケンスペイロード（ＲＢＳＰ）シンタックス構造がクロマツール関連シンタックスを含むかどうかを示す、請求項１に記載の方法。
【請求項６】
前記フラグがpps_chroma_tool_offsets_present_flagである、請求項５に記載の方法。
【請求項７】
前記pps_chroma_tool_offsets_present_flagが１に等しいことに応答し、１つ又は複数のスライスレベルクロマデブロッキングパラメータをシグナリングすること
を更に含み、
前記pps_chroma_tool_offsets_present_flagが０に等しい場合、スライスレベルクロマデブロッキングパラメータはシグナリングされない、
請求項６に記載の方法。
【請求項８】
前記１つ又は複数のスライスレベルクロマデブロッキングパラメータが
slice_cb_beta_offset_div2、slice_cb_tc_offset_div2、slice_cr_beta_offset_div2、又はslice_cr_tc_offset_div2
を含む、請求項７に記載の方法。
【請求項９】
前記pps_chroma_tool_offsets_present_flagが１に等しいことに応答し、１つ又は複数のピクチャレベルクロマデブロッキングパラメータをシグナリングすること
を更に含み、
前記pps_chroma_tool_offsets_present_flagが０に等しい場合、ピクチャレベル

クロマデブロッキングパラメータはシグナリングされない、
請求項６に記載の方法。
【請求項１０】
前記１つ又は複数のピクチャレベルクロマデブロッキングパラメータが
ph_cb_beta_offset_div2、ph_cb_tc_offset_div2、ph_cr_beta_offset_div2、又はph_cr_tc_offset_div2
を含む、請求項９に記載の方法。
【請求項１１】
データストリームを記憶する非一時的コンピュータ可読媒体であって、前記データストリームが
映像シーケンスに関連するピクチャパラメータセット（ＰＰＳ）であって、前記映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータがシグナリングされるかどうかを示すフラグを含む、ピクチャパラメータセット（ＰＰＳ）
を含み、
前記フラグの値が第１の値を有する場合、前記クロマデブロッキングパラメータが前記ビットストリーム内でシグナリングされ、
前記フラグの値が第２の値を有する場合、クロマデブロッキングパラメータが前記ビットストリーム内でシグナリングされない、
非一時的コンピュータ可読媒体。
【請求項１２】
前記フラグはＰＰＳの未加工バイトシーケンスペイロード（ＲＢＳＰ）シンタックス構造がクロマツール関連シンタックスを含むかどうかを示す、請求項１１に記載の非一時的コンピュータ可読媒体。
【請求項１３】
前記フラグがpps_chroma_tool_offsets_present_flagである、請求項１２に記載の非一時的コンピュータ可読媒体。
【請求項１４】
前記pps_chroma_tool_offsets_present_flagが１に等しい場合、１つ又は複数のスライスレベルクロマデブロッキングパラメータが前記ビットストリーム内でシグナリングされ、
前記pps_chroma_tool_offsets_present_flagが０に等しい場合、スライスレベルクロマデブロッキングパラメータが前記ビットストリーム内でシグナリングされない、
請求項１３に記載の非一時的コンピュータ可読媒体。
【請求項１５】
前記１つ又は複数のスライスレベルクロマデブロッキングパラメータが
slice_cb_beta_offset_div2、slice_cb_tc_offset_div2、slice_cr_beta_offset_div2、又はslice_cr_tc_offset_div2
を含む、請求項１４に記載の非一時的コンピュータ可読媒体。
【請求項１６】
前記pps_chroma_tool_offsets_present_flagが１に等しい場合、１つ又は複数のピクチャレベルクロマデブロッキングパラメータが前記ビットストリーム内でシグナリングされ、
前記pps_chroma_tool_offsets_present_flagが０に等しい場合、ピクチャレベルクロマデブロッキングパラメータが前記ビットストリーム内でシグナリングされない、
請求項１３に記載の非一時的コンピュータ可読媒体。
【請求項１７】
前記１つ又は複数のピクチャレベルクロマデブロッキングパラメータが
ph_cb_beta_offset_div2、ph_cb_tc_offset_div2、ph_cr_beta_offset_div2、又はph_cr_tc_offset_div2
を含む、請求項１６に記載の非一時的コンピュータ可読媒体。

【請求項１８】
命令を記憶するように考えられるメモリと、
１つ又は複数のプロセッサとを含み、前記１つ又は複数のプロセッサは、
映像シーケンスに関連するピクチャパラメータセット（ＰＰＳ）でシグナリングされるフラグの値を決定すること、及び
前記フラグの前記値が第１の値を有することに応答し、前記映像シーケンスに関連するビットストリーム内でクロマデブロッキングパラメータをシグナリングすること
を機器に行わせるために前記命令を実行するように構成され、
前記フラグの前記値が第２の値を有する場合は、クロマデブロッキングパラメータが前記ビットストリーム内でシグナリングされない、
映像復号機器。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2021/017592

A. CLASSIFICATION OF SUBJECT MATTER
IPC(8) - H04N 19/70; H04N 19/186; H04N 19/105; H04N 19/132; H04N 19/176 (2021.01)
CPC - H04N 19/70; H04N 19/186; H04N 19/105; H04N 19/132; H04N 19/176 (2021.05)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
see Search History document

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
see Search History document

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
see Search History document

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2019/160986 A1 (DOLBY LABORATORIES LICENSING CORPORATION) 22 August 2019 (22.08.2019) entire document	1-3
A	US 2015/0016512 A1 (QUALCOMM INCORPORATED) 15 January 2015 (15.01.2015) entire document	4-8
A	FLYNN et al., " Overview of the Range Extensions for the HEVC Standard: Tools, Profiles, and Performance " , IEEE, January 2016, retrieved on [28.05.2021]. Retrieved from the internet <URL: https://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=7265015> entire document	1-8
A	US 2015/0304682 A1 (INTEL CORPORATION) 22 October 2015 (22.10.2015) entire document	1-8
A	US 2015/0382016 A1 (MITSUBISHI ELECTRIC RESEARCH LABORATORIES, INC.) 31 December 2015 (31.12.2015) entire document	1-8

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
28 May 2021	JUL 01 2021
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US, Commissioner for Patents P.O. Box 1450, Alexandria, VA 22313-1450 Facsimile No. 571-273-8300	Authorized officer Harry Kim Telephone No. PCT Helpdesk: 571-272-4300

Form PCT/ISA/210 (second sheet) (July 2019)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2021/017592

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet(s).

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:
1-8

Remark on Protest

☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.

☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.

☐ No protest accompanied the payment of additional search fees.

Form PCT/ISA/210 (continuation of first sheet (2)) (July 2019)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2021/017592

Continued from Box No. III Observations where unity of invention is lacking

This application contains the following inventions or groups of inventions which are not so linked as to form a single general inventive concept under PCT Rule 13.1. In order for all inventions to be examined, the appropriate additional examination fees must be paid.

Group I, claims 1-8, is drawn to a computer-implemented video processing method, comprising: receiving a sequence parameter set (SPS).

Group II, claims 9-22, is drawn to a computer-implemented method for process video content, comprising: determining whether a video sequence is monochrome.

The inventions listed as Groups I-II do not relate to a single general inventive concept under PCT Rule 13.1 because, under PCT Rule 13.2, they lack the same or corresponding special technical features for the following reasons: the special technical feature of the Group I invention: receiving a sequence parameter set (SPS); and determining, based on a first flag signaled in the SPS, whether chroma residual scaling is enabled or disabled for a slice associated with the SPS as claimed therein is not present in the invention of Group II. The special technical feature of the Group II invention: determining whether a video sequence is monochrome; and in response to a determination that the video sequence is not monochrome, signaling chroma de-blocking parameters in a bitstream associated with the video sequence, wherein when the video sequence is monochrome, no chroma de-blocking parameter is signaled in the bitstream as claimed therein is not present in the invention of Group I.

Groups I and II lack unity of invention because even though the inventions of these groups require the technical feature of a computer-implemented video processing method, this technical feature is not a special technical feature as it does not make a contribution over the prior art.

Specifically, US 2015/0304682 to Intel Corporation teaches a computer-implemented video processing method (Paras. [0032-0034]).

Since none of the special technical features of the Group I or II inventions are found in more than one of the inventions, unity of invention is lacking.

Form PCT/ISA/210 (extra sheet) (July 2019)

フロントページの続き

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,IT,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

(72)発明者　サーヴァー，モハメッド ゴラム
アメリカ合衆国，カリフォルニア州 ９５０１４ クパチーノ メリマン ロード １０４８５
(72)発明者　ルオ，ジャンコン
アメリカ合衆国，ニュージャージー州 ０８５５８ スキルマン リッチモンド ドライブ ２８
(72)発明者　イエ，ヤン
アメリカ合衆国，カリフォルニア州 ９２１３０ サンディエゴ パールマン ウェイ ５００１

Ｆターム（参考）　5C159　KK03 MA04 MA05 MA21 MC11 ME01 PP05 PP06 PP07 PP16
RC12 UA02 UA05 UA16