



(12) 发明专利

(10) 授权公告号 CN 101611496 B

(45) 授权公告日 2012. 11. 28

(21) 申请号 200780051559. 5

(22) 申请日 2007. 12. 10

(30) 优先权数据

11/678, 734 2007. 02. 26 US

(85) PCT申请进入国家阶段日

2009. 08. 20

(86) PCT申请的申请数据

PCT/US2007/025208 2007. 12. 10

(87) PCT申请的公布数据

W02008/105863 EN 2008. 09. 04

(73) 专利权人 伊斯曼柯达公司

地址 美国纽约州

(72) 发明人 K·B·卡亨

(74) 专利代理机构 中国专利代理(香港)有限公

司 72001

代理人 段晓玲 范赤

(51) Int. Cl.

H01L 29/861 (2006. 01)

H01L 29/868 (2006. 01)

H01L 29/06 (2006. 01)

H01L 21/225 (2006. 01)

(56) 对比文件

WO 2004/040627 A2, 2004. 05. 13, 全文.

US 5537000 A, 1996. 07. 16, 说明书第 8 栏第 31 行至第 10 栏第 41 行, 附图 6-8.

WO 2005/094271 A2, 2005. 10. 13, 说明书第 6 页第 4 行至第 9 页第 25 行, 附图 1-3.

US 2005/0150541 A1, 2005. 07. 14, 说明书第 0126-0134 段, 附图 10-11.

US 2005/0150541 A1, 2005. 07. 14, 说明书第 0126-0134 段, 附图 10-11.

US 2006/0292777 A1, 2006. 12. 28, 全文.

审查员 李明

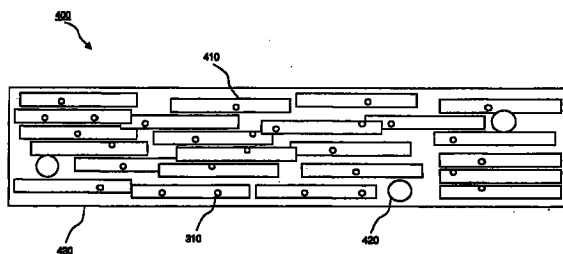
权利要求书 1 页 说明书 13 页 附图 10 页

(54) 发明名称

掺杂纳米颗粒型半导体结

(57) 摘要

公开了用于电子设备中的掺杂半导体结和制造该结的方法。该结包括:在基材之上的用施体或受体掺杂的第一种多晶半导体层,要求该第一种掺杂半导体层具有第一种极性,该第一层包括熔结半导体纳米颗粒;和第二层,它与基材上的第一种半导体层发生接触以形成半导体结。



1. 制造用于电子设备中的掺杂半导体结的方法,该方法包括以下步骤:

(a) 在基材上形成用施体或受体现场掺杂的第一种多晶半导体层,要求现场掺杂的第一种多晶半导体层具有第一种极性,该现场掺杂的第一种多晶半导体层包括半导体纳米颗粒,其中第一种多晶半导体层的现场掺杂包括:

(i) 在胶体溶液中生长具有表面有机配体的现场掺杂的胶体半导体纳米颗粒;

(ii) 在基材上沉积该现场掺杂的胶体半导体纳米颗粒;

(iii) 进行所沉积的现场掺杂的胶体半导体纳米颗粒的第一次退火,以使沸点小于 200℃的表面有机配体从现场掺杂的胶体半导体纳米颗粒的表面上煮掉;

(iv) 进行所沉积的现场掺杂的胶体半导体纳米颗粒的第二次退火,以使现场掺杂的胶体半导体纳米颗粒熔结,从而形成连续掺杂半导体层;和

(b) 形成与在基材上的现场掺杂的第一种多晶半导体层接触的第二层,

由此,由现场掺杂的第一种多晶半导体层和第二层形成半导体结。

2. 权利要求 1 的方法,其中首先形成现场掺杂的第一种多晶半导体层或第二层。

3. 权利要求 1 的方法,其中半导体选自 IV, III-V, II-VI, 或 IV-VI 型半导体材料。

4. 权利要求 3 的方法,其中半导体是 II-VI 型化合物和掺杂剂是 Ia, Ib, III, V 或 VII 族材料。

5. 权利要求 3 的方法,其中半导体是 III-V 型化合物和掺杂原子是 IIa, IIb, IV 或 VI 族材料。

6. 权利要求 3 的方法,其中半导体是 IV 型材料和掺杂原子是 III 或 V 族材料。

7. 权利要求 3 的方法,其中半导体是 IV-VI 型材料和掺杂原子是 III, V 或 VII 族材料。

8. 权利要求 1 的方法,其中第二层是掺杂或无掺杂的半导体,或金属。

9. 权利要求 8 的方法,其中第二层是具有第二极性的半导体。

10. 权利要求 1 的方法,其中第二层是从纳米颗粒形成的。

11. 权利要求 1 的方法,其中半导体结是同质结,异质结,或肖特基结。

12. 权利要求 1 的方法,其中第二层是一种半导体基材。

13. 权利要求 1 的方法,其中第一次退火是在低于 220℃的温度下进行。

14. 权利要求 1 的方法,其中第二次退火是在 250℃和 500℃之间的温度下进行。

15. 用于电子设备中的掺杂半导体结,它包括:

(a) 在基材上的用施体或受体现场掺杂的第一种多晶半导体层,要求现场掺杂的第一种多晶半导体层具有第一种极性,现场掺杂的第一种多晶半导体层包括熔结半导体纳米颗粒,其中第一种多晶半导体层的现场掺杂包括:

(i) 在胶体溶液中生长具有表面有机配体的现场掺杂的胶体半导体纳米颗粒;

(ii) 在基材上沉积该现场掺杂的胶体半导体纳米颗粒;

(iii) 进行所沉积的现场掺杂的胶体半导体纳米颗粒的第一次退火,以使沸点小于 200℃的表面有机配体从现场掺杂的胶体半导体纳米颗粒的表面上煮掉;和

(iv) 进行所沉积的现场掺杂的胶体半导体纳米颗粒的第二次退火,以使现场掺杂的胶体半导体纳米颗粒熔结,从而形成连续掺杂半导体层;和

(b) 与在基材上的现场掺杂的第一种多晶半导体层接触以形成半导体结的第二层。

掺杂纳米颗粒型半导体结

[0001] 本发明的领域

[0002] 本发明涉及含有纳米颗粒的掺杂半导体结和制造该结的方法。

[0003] 本发明的背景

[0004] 各种半导体设备,如双极晶体管,整流二极管,发光二极管(LED),激光器,光检测器,太阳能电池以及设备,需要掺杂半导体结的形成来实现它们的运转。今天使用的大部分半导体设备(无机和有机)都部分地或完全地通过使用昂贵的真空淀积法来形成。人们仍然在寻找低成本制造方法,但迄今为止,设备特性无法满足市场需要。因此,仍然需求用于形成在半导体设备中使用的高质量无机掺杂半导体结的低成本技术。

[0005] 一般,n型和p-型材料都能够称为电荷传输材料,以及含有此类材料的设备的层能够被称作电荷传输层。n-型材料典型地具有过量的传导能带电子,并且本身也被称为电子传输材料。此外,n-型半导体是其中导电主要归因于电子运动的半导体。p-型材料典型地具有过量的“空穴”,并且本身也被称为空穴传输材料。此外,p-型半导体是其中导电主要归因于空穴运动的半导体。电荷传输层的掺杂水平典型地经过设定,要求当这些层与金属接触(为了协助形成欧姆接触)时它们(掺杂水平)是最高的。对于这些层与阳极或阴极接触的情况,该电荷传输层也还典型地被称作接触层。

[0006] 晶体二极管设备自十九世纪后期以来一直在使用。大部分的现代二极管技术是以半导体p-n结,或在p-型和n-型半导体之间的接触为基础的。然而,许多类型的电子设备将受益于较低成本的掺杂半导体结。

[0007] 在光致电压设备的领域中,目前的设备使用半导体材料的薄层,例如,晶体硅,砷化镓等等,引入了p-n结来将太阳能转化成直流电。尽管这些设备可用于某些应用中,它们的效率已经多少受限制,得到典型地稍微优于10-20%的转换效率(例如太阳能至电力)。虽然这些设备的效率已经通过对设备结构的高成本改进来得到改进,但是这些设备的相对低效率连同它们的较高成本已经相结合来抑制太阳能在消费市场上的广泛采用。作为替代,当通常发的电能无法利用时或当与将通常发的电能输送到需要的地方相关的成本更接近地匹配光致电压系统的成本时,主要使用上述此类系统。

[0008] 尽管目前的光致电压技术存在问题,但是仍然希望和需要扩展太阳能电力的使用。尤其,一般需要改进的光生伏打电池,它具有以下的一项或多项:提高的能量转换效率,降低的制造成本,更大的柔性和/或合理的耐久性和/或寿命。事实上,在US专利7,087,832(Scher等人)中公开了可涂覆的纳米颗粒在光致电压设备中所用的聚合物粘结剂中的使用。然而,这些设备的使用性能没有报道,并且该混合光敏层的导电性预计是低的,这归因于聚合物粘结剂的高电阻率。有这些杂化吸收剂的设备的特性的例子是在AM 1.5激发下~1.5%的效率(J. Liu等人, JACS 126,6550(2004))。最近,全部无机溶液加工的太阳能电池是从CdSe和CdTe量子棒形纳米颗粒形成的,但是再次效率是极低的,甚至在400°C下烧结该膜15分钟之后在3%(I. Gur et al., Science 310,462(2005))。大部分的低效率无疑是由于没有掺杂使得膜是绝缘体所引起(甚至在烧结之后)。对于CdTe和CuIn_{1-x}Ga_xSe_{2-y}S(CIGSS)太阳能电池,该窗口层典型地是n-CdS(N. G. Dhere et al., J. Vac.

Sci. Technol. A23, 1208 (2005))。CdS 的掺杂和非掺杂形式已经用于设备中, 优选的沉积技术是化学浴槽沉积 (CBD)。即使溶液加工技术 CBD 包括整个晶片在浴 (它能够是酸性或碱性的) 中的浸泡长达数小时的时间。另外, 该加工对于其起始原料的利用而言是低效率的。总之, 对于列举的光致电压设备, 全部或一部分的半导体结是由低成本方法生产的。然而, 所得光致电压特性是次标准的 (sub-par) 或淀积过程具有主要缺点。

[0009] 图 1 给出了典型的现有技术 LED 设备 105 (它的基础是正 - 本 - 负二极管) 的示意图。全部的设备层沉积在基材 100 上。在基材 100 之上是 p- 接触层 110, p- 传输层 120, 本征发射层 130, n- 传输层 140, 和 n- 接触层 150。阳极 160 与 p- 接触层 110 构成欧姆接触, 而阴极 170 与 n- 接触层 150 构成欧姆接触。现有技术中众所周知的是, LED 结构典型地含有掺杂 n- 和 p- 型传输层, 和更重掺杂的 n- 和 p- 型接触层。它们用作几种不同的目的。如果该半导体是掺杂的, 则将欧姆接触形成为半导体是比较简单的。因为发射层典型地是本征或轻度掺杂的, 使得更容易将欧姆接触形成为掺杂传输层。由于表面等离子体激元 (plasmon) 效果 (K. B. Kahen, Appl. Phys. Lett. 78, 1649 (2001)), 金属层靠近发射层会导致损失发射层效率。因此, 理想的是利用足够厚 (至少 150nm) 的传输层来间隔该发射层与金属接触 (层)。接下来理想的是使用传输层, 它不仅能够容易地将电荷注入发射层中, 而且防止载流子从发射层中渗回来。因此, 传输层将具有设备层的最大带隙。正如现有技术中众所周知的, 高度掺杂宽带隙半导体是困难的, 由于自补偿效果所引起。因此, 将欧姆接触形成为这些层能够证明是困难的。结果, 偶然将接触层添加到设备层中, 它的带隙小于传输层的带隙。除这些优点外, 掺杂该传输层还会降低欧姆加热效应 (它对于激光设备是非常重要的) 并导致相应 n- 或 p- 费米能级的更大分离 (它也协助激光, 正 - 本 - 负二极管, 和光致电压设备)。以上讨论说明, 若能够产生掺杂半导体结会对于许多半导体电子设备导致很多的优点。

[0010] 自二十世纪六十年代 (1960' s) 早期以来已制造出 LED 设备并且目前被制造出来用于宽范围的消费品和工业应用领域。包括 LED 的层通常是以结晶性半导体材料 (为了它们的生长需要超高真空技术) 为基础的, 如金属有机化学品蒸汽沉积 (MOCVD)。另外, 这些层典型地需要在几乎晶格匹配的基材上生长, 为的是形成没有缺陷的层。这些结晶型无机 LED 具有高亮度 (由于高导电性的层), 长寿命, 良好环境稳定性和良好外部量子效率的诸多优点。传输层的高导电性是从高活动性 (由于膜的结晶性质) 和容易用施体和受体掺杂结晶层的能力所导致的。带来全部这些优点的结晶性半导体层的使用也会导致许多缺点。占优势的缺点是高制造成本, 从同一芯片中产生多色输出的困难, 和需要高成本和硬度基材。

[0011] 形成低成本 LED 的方式自二十世纪八十年代通过引入有机发光二极管 (OLED) 而开始了 (Tang et al, Appl. Phys. Lett. 51, 913 (1987))。这些设备的传输层与在结晶 LED 中使用的那些相比是高电阻性的 (10^8 欧姆 - 厘米)。新近试图掺杂这些层 (J. Huang 等人, Appl. Phys. Lett. 80, 139 (2002)) 已经导致在 10^4 - 10^6 欧姆 - 厘米范围内的层电阻率。然而, 这些掺杂剂中的许多是不稳定的且电阻率比 ~ 0.1 欧姆 - 厘米的结晶 LED 值高许多个数量级。使用电阻层的结果是遭遇到欧姆加热效应; 难以形成欧姆接触; 和因为设备的驱动电流受限制, 使得设备的总亮度也是如此。

[0012] 以上实施例说明了更高特性的半导体设备能够从结晶性半导体材料生产; 但是具

有高制造成本的缺点。通过使用有机材料降低制造成本的尝试会导致获得更低特性的设备,该设备的规格有时下降到明显达不到市场要求(例如,有机型光致电压设备)。降低结晶性半导体材料的成本的两种途径是使用无定形或多晶无机半导体材料;然而,这两种途径具有众所周知的缺点。以从无定形 Si 形成的设备为例,薄膜晶体管和光致电压(PV)设备两者具有明显降低的特性,这归因于低的活动性(和对于 PV 的斯特布勒-弗龙斯基(Staebler-Wronski)效应)。多晶型设备的特性用从例如溅射和 CBD 之类的方法形成的设备来改进。然而,溅射是较高的成本,真空型淀积方法和 CBD(虽然化学方式)具有长的沉淀时间并且在起始原料的使用中是低效率的,正如前面所述。

[0013] 生产低成本半导体设备的最新方式是从无机半导体纳米颗粒形成这些层。为了获得这些晶体颗粒在半导体传输层中使用的全部优点,纳米颗粒应该既是掺杂的(以提高它们的本征载流子浓度)又在它们的表面上缺少有机配体(它阻碍电荷传输)。尽管有大量的关于掺杂胶态纳米颗粒改善它们的发射和磁特性的报道(S. C. Erwin 等人, Nature 436, 91(2005)),但是有非常有限的研究被投入到改进纳米颗粒的载流子浓度(D. Yu et al., Science 300, 1277(2003))。在 Yu 等人的工作中(D. Yu 等人, Science 300, 1277(2003)),即使他们掺杂纳米颗粒膜,也是通过高真空,后沉积,真空蒸发方法添加钾来进行的。一般,即使纳米颗粒通过退火过程被夺去了它们的绝缘有机配体,没有所添加的杂质原子来改进施体或受体浓度,但是所得到的纳米颗粒具有有限的导电性(I. Gur et al., Science 310, 462(2005))。结果,引入了这些纳米颗粒的相应半导体结将具有次标准的性能特征。

[0014] 本发明的概述

[0015] 根据本发明,提供用于电子设备中的掺杂半导体结,它包括:

[0016] (a) 在基材上的用施体或受体掺杂的第一种多晶半导体层,要求第一种掺杂半导体层具有第一种极性,该第一层包括熔结半导体纳米颗粒;和

[0017] (b) 与在基材上的第一种半导体层接触以形成半导体结的第二层。

[0018] 掺杂半导体结是由包括以下步骤的方法形成的:

[0019] (a) 在基材上形成用施体或受体掺杂的第一种多晶半导体层,要求第一种掺杂半导体层具有第一种极性,该第一层包括半导体纳米颗粒;和

[0020] (b) 形成与在基材上的第一种半导体层接触的第二层以形成半导体结;和

[0021] (c) 在形成第二层之前或之后将所沉积的第一种半导体层退火。

[0022] 本发明使用掺杂无机纳米颗粒来产生掺杂半导体结,以便用于各种的电子设备中。与引入了无掺杂纳米颗粒的类似结相比,掺杂纳米颗粒能够由现场或现场外掺杂方法形成。从掺杂纳米颗粒层得到的半导体结显示出了增强的特性。使用纳米颗粒形成掺杂半导体结的能力与纳米颗粒型电子设备的固有低成本特性相结合,将得到具有由掺杂多晶类型设备所显示出的性能特征的低成本无机半导体设备。

[0023] 本发明的优点是使有形成由纳米颗粒组成的掺杂半导体结的简单方法。半导体纳米颗粒由现场或现场外方法掺杂。对于现场掺杂程序,在胶态纳米颗粒的合成生长的过程中添加掺杂剂材料。对于现场外掺杂程序,设备层是通过在表面上涂覆半导体和掺杂材料纳米颗粒的混合物来形成的,其中进行退火来熔结半导体纳米颗粒和让掺杂材料原子从掺杂材料纳米颗粒中扩散出来并进入到熔结半导体纳米颗粒网络中。由无机纳米颗粒组成的半导体结典型地是高度电阻性的,这限制了引入了这些结的那些设备的用途,尽管它们的

成本低。通过形成引入了现场或现场外掺杂无机纳米颗粒的掺杂半导体结,能够以低成本生产半导体结设备,同时仍然保持良好的设备特性。掺杂半导体结通过增大 n- 和 p- 费米能级的分离(距离)来有助于提高设备特性,减少欧姆加热,和有助于形成欧姆接触。通过从无机纳米颗粒形成掺杂半导体结,设备层能够由低成本方法如滴液流延、旋涂和喷墨法沉积。所得到的纳米颗粒型设备也能够在此许多的基材包括柔性基材上形成。

[0024] 附图简述

[0025] 图 1 显示了现有技术的无机发光设备的示意性侧视图;

[0026] 图 2 显示了胶体无机纳米颗粒的示意图;

[0027] 图 3 显示了现场掺杂量子线 (quantum wire) 纳米颗粒的示意图;

[0028] 图 4 显示了含有半导体和掺杂材料纳米颗粒的现场外掺杂半导体电荷传输层的示意图;

[0029] 图 5 显示了掺杂半导体结的示意图;

[0030] 图 6 给出了掺杂 CdSe 量子线的膜电阻的两点探针测量的 IV 响应;

[0031] 图 7 给出了 n-CdSe:p-Si 二极管设备的 IV 响应曲线;

[0032] 图 8 给出了 Cu 掺杂 ZnTe 的膜电阻的两点探针测量的 IV 响应;

[0033] 图 9 给出了 p-ZnTe:n-Si 二极管设备的 IV 响应曲线;和

[0034] 图 10 给出了 p-ZnTe:n-CdSe:n-Si 二极管设备的 IV 响应曲线。

[0035] 本发明的详细说明

[0036] 希望形成不仅具有良好特性而且是低成本并能够在任意基材上沉积的半导体电子设备。通过使用掺杂胶态型纳米颗粒作为掺杂半导体结的结构单元将得到一些半导体电子设备,该设备具有这些优点。典型的胶体无机纳米颗粒 205 示于图 2 中。在该图中,无机纳米颗粒 205 由半导体或金属芯 200 组成,在它的表面上粘结了有机配体 210。该有机配位体 210 为所得胶态分散体(无机纳米颗粒 205 和合适的溶剂)提供稳定性。即使在图 2 中所示的无机纳米颗粒 205 是球形,但纳米颗粒能够合成为具有量子限制效果的从量子棒和量子线到四脚体(tetrapod)和其它多重连接(multiply connected)的纳米颗粒的大范围内的形状。

[0037] 半导体薄膜能够以许多方式掺杂。这些中的一些是外在处理过程(现场外),即在包括该层的材料已经生长或合成之后进行掺杂。例如,外在施体和受体能够通过离子注入和通过扩散过程(P. J. George 等人,Appl. Phys. Lett. 66, 3624(1995))被引入层中。对于该扩散过程,掺杂材料的来源能够是固体来源(在层表面上的金属),液态源(含有合适的金属离子),和蒸汽源(例如,含有升华金属来源的闭管扩散(closed tube diffusion))。即使该半导体工业具有实施这些外在掺杂程序的悠久历史,但是它们牵涉到额外加工步骤,如,一旦扩散过程完成就移走固体扩散源。产生施体和受体的另一个途径是本征缺陷(native defect)的产生。在化合物半导体中它们能够通过合适的过压条件下将这些层退火来产生。一般这一方法不是优选的。优选的掺杂方法被称作现场掺杂-当在合成过程中施体或受体被引入半导体材料中时所进行。对于结晶半导体,现场掺杂是很成功的,尤其通过使用超高真空方法如 MOCVD 和分子束外延(MBE)。

[0038] 对无机纳米颗粒 205 采用现场掺杂具有与它有关的若干挑战性问题。最重要的是以下问题:掺杂水平典型地在 10^4 - 10^5 范围内的 1 部分(1 part in 10^4 - 10^5 range),而 4nm 球

形纳米颗粒仅仅含有大约 1000 个原子 (C. B. Murray 等人, JACS 115, 8706 (1993))。结果, 许多的纳米颗粒不含有掺杂原子 310。这一情形会引起诸多问题, 因为如果大部分的纳米颗粒是未掺杂的, 则这些纳米颗粒将是高度电阻性的, 这将导致设备层也是高度电阻性的。解决这一问题的唯一途径是将纳米颗粒烧结在一起, 所达到的程度使得分离的纳米颗粒的个体性被除去。另一个问题是在纳米颗粒中引入杂质原子对于某些晶体结构表明是困难的 (S. C. Erwin 等人, Nature 436, 91 (2005)), 如, 闪锌矿。

[0039] 解决这些问题的策略是使用量子线 300 作为掺杂平台 (参见图 3)。量子线 300 具有 1-20nm 的直径, 长度达到 1-10 μm 。以具有 3nm 的直径和 1 μm 的长度的量子线为例, 它将含有 $\sim 3 \times 10^5$ 个原子。假定以上讨论的典型掺杂水平, 这隐含了各个量子线 300 将含有许多的杂质原子和, 因此, 将显示出合理的传导性能。对于晶体结构问题, 许多化合物半导体的量子线 300 显示出纤锌矿结构 (N. Pradhan 等人, Nano Letters 6, 720 (2006)), 尽管相应的点 (dots) (例如, CdSe) 具有闪锌矿结构。

[0040] 胶态量子线 300 能够以几种不同方法生长。具有较大直径的量子线 300 能够由溶液-液体-固体方法 (H. Yu 等人, JACS 125, 16168 (2003)) 和纳米微孔模板方法 (D. J. Pena 等人, J. Phys. Chem B 106, 7558 (2002)) 生长。具有较小直径的胶态量子线 300 (它们是优选的, 因为它们能够在较低温度下熔结) 能够通过取向粘附途径来生长。这一途径如此命名, 因为它与一种现象相关: 通过沿着给定的结晶方向粘附所存在的球形纳米颗粒来产生量子线 300。粘附的纳米颗粒能够在单独的反应中预生长 (Z. Tang 等人, Science 297, 237 (2002)) 或在取向粘附过程中生长 (N. Pradhan 等人, Nano Letters 6, 720 (2006))。

[0041] 为了举例说明形成现场掺杂半导体纳米颗粒 305 的方法, 该半导体纳米颗粒 205 被取作 II-VI 化合物。用 III 栏元素如 Al、Ga 和 In 掺杂这些会导致 II-VI 半导体的 n 型掺杂。在选择 n 型掺杂原子 310 的合适化学前体时, 优选的是它与阳离子前体的反应性匹配。例如, 如果该阳离子是 Cd 和它的前体是乙酸镉, 则适当匹配的掺杂原子 310 前体将是乙酸铟。迄今在我们的实验中该掺杂原子 310 前体与阳离子前体同时添加; 然而, 正如现有技术中众所周知, 该掺杂原子 310 前体也能够以一定的时间间隔添加或连续地滴加。应该指出的是, 选择具有不同反应性的阳离子和掺杂原子 310 前体也能够成功实现。取代性的掺杂剂的三种其它情况是受体替代阳离子 (例如, Li 替代 II-VI 化合物), 施体替代阴离子 (例如, Cl 替代 II-VI 化合物) 和受体替代阴离子 (例如, N 替代 II-VI 化合物)。在这三种情况中的每一种中, 在掺杂剂前体的反应性与阳离子 / 阴离子前体的反应性之间有类似的考虑。最后, 该无机纳米颗粒 205 能够是除量子线 300 之外的其它物质, 只要它们的原子尺寸使得它们平均含有一种以上的掺杂剂物质 / 每个纳米颗粒就行。可能的纳米颗粒物质将是显示出量子限制效果的支化纳米晶体和其它多重连接的纳米颗粒。

[0042] 一般构成该掺杂半导体层的材料能够选自 II-VI, III-V, IV-VI 或 IV 型半导体材料。具体的 IV 型半导体是 Si, Ge 和 Sn。具体 III-V 型半导体是 AlN, AlP, AlAs, 和 AlSb; GaN, GaP, GaAs 和 GaSb; 以及 InN, InP, InAs 和 InSb。具体的 II-VI 半导体是 ZnS, ZnSe 和 ZnTe; CdS, CdSe 和 CdTe, HgS, HgSe 和 HgTe。具体的 IV-VI 半导体是 PbS, PbSe 和 PbTe。这些各种半导体材料能够由下列材料现场掺杂。对于 IV 型半导体, 该掺杂原子 310 能够选自 III 或 V 族材料。对于 III-V 型半导体, 该掺杂原子 310 能够选自 IIa, IIb, IV 或 VI 族

材料。对于 II-VI 型半导体,该掺杂原子 310 能够选自 Ia, Ib, III, V 或 VII 族材料。对于 IV-VI 型半导体,该掺杂原子 310 能够选自 III, V 或 VII 族材料。

[0043] 如以上所讨论,用于形成掺杂半导体层的其它方式是使用现场外掺杂程序。下面讨论低成本的、纳米颗粒型的现场外掺杂剂扩散方法(参见图 4)。代替从半导体层 430 之外的来源中扩散出掺杂原子 310 的是,掺杂材料纳米颗粒 420 是与半导体纳米颗粒 410 一起形成和共分散,使得掺杂原子 310 的扩散源是在半导体层 430 之内。用这种方式,在半导体层 430 之内的各掺杂材料纳米颗粒 420 用作掺杂原子 310 的内部来源。两组的退火是对于含有半导体 410 和掺杂材料 420 纳米颗粒的半导体层 430 进行的。较低温度退火(低于 220℃)用来煮掉该绝缘有机配体 210。更高温度退火(在 250 和 500℃之间)用来熔结半导体纳米颗粒 410,导致形成连续半导体层,并且同时引起掺杂原子 310 从掺杂材料纳米颗粒 420 中扩散出来并进入到连续半导体层中以提供合适的掺杂,从而形成现场外掺杂半导体层 400。掺杂原子 310 的内部来源与普通方法相比具有几个优点:1) 不需要单独的退火步骤来扩散该掺杂剂,因为它在半导体纳米颗粒 410 的熔结过程中发生;2) 不需要额外的和高成本的加工步骤来沉积该扩散源并在一旦退火完成之后移走它(扩散源);和 3) 扩散更快速地和在较低温度下发生,因为该扩散源是纳米颗粒,该半导体基质最初是多孔性的(在熔结过程中变得较少这样),并且该扩散源分布在整个半导体基质中(移动较少距离)。即使图 4 显示半导体纳米颗粒 410 的形状是量子棒或量子线,但它能够是具有量子尺寸效应的任何胶态纳米颗粒,其中包括具有量子限制效果的量子点、量子棒、支化的量子棒、四脚体和任何其它多重连接的纳米颗粒。类似地,图 4 显示该掺杂材料纳米颗粒 420 是量子点,然而,它也可以是单个或多重连接的具有量子尺寸效应的任何胶态纳米颗粒。

[0044] 一般构成该现场外掺杂半导体层 400 的半导体纳米颗粒 410 能够选自 II-VI, III-V, IV-VI 或 IV 型半导体材料。具体的 IV 型半导体是 Si, Ge 和 Sn。具体 III-V 型半导体是 AlN, AlP, AlAs, 和 AlSb; GaN, GaP, GaAs 和 GaSb; 以及 InN, InP, InAs 和 InSb。具体的 II-VI 半导体是 ZnS, ZnSe 和 ZnTe; CdS, CdSe 和 CdTe, HgS, HgSe 和 HgTe。具体的 IV-VI 半导体是 PbS, PbSe 和 PbTe。这些半导体能够用众所周知系列的施体和受体原子掺杂。对于本发明的低成本现场外掺杂方法,掺杂原子 310 的选择受到了能够合成仅仅由那些原子组成的或由这些原子作为外壳组成的纳米颗粒的要求所限制。相应地,常用的施体和受体稍微减少而仅仅包括在室温下物质状态是金属或半导体的那些元素。由于有这一限制,II-VI, III-V, IV-VI 和 IV 类型半导体材料能够通过使用以下所列的掺杂原子由本发明的现场外掺杂方法来掺杂。对于 IV 型半导体,该掺杂原子 310 能够选自 III 或 V 族材料。对于 III-V 型半导体,该掺杂原子 310 能够选自 IIa, IIb, IV 或 VI 族材料。对于 II-VI 型半导体,该掺杂原子 310 能够选自 Ia, Ib, III 或 V 族材料。对于 IV-VI 型半导体,该掺杂原子 310 能够选自 III 或 V 族材料。从这一列表中能够看出, VII 族掺杂剂已经被排除,因为它们在室温下是气体。

[0045] 胶态半导体纳米颗粒 410 通过现有技术中众所周知的化学方法制备。典型的合成路线是分子前体高温下在络合溶剂中的分解(C. B. Murray 等人, Annu. Rev. Mater. Sci. 30, 545(2000)), 溶剂热法(solvothermal method)(O. Masala and R. Seshadri, Annu. Rev. Mater. Res. 34, 41(2004)) 和捕获沉淀(R. Rossetti 等人, J. Chem. Phys. 80, 4464(1984))。

[0046] 胶态掺杂材料纳米颗粒 420 也通过现有技术中众所周知的化学方法制备的。如以

上所讨论,该掺杂剂能够或者是金属原子(如,Mg,Cu,Zn 或 In)或者是半导体原子(如,Si,Ge 或 Te)。Au、Ag 和 Cu 的金属纳米颗粒以及 Si 和 Ge 的半导体纳米颗粒的胶态合成已经由 Masala 等人评述 (O. Masala and R. Seshadri, *Annu. Rev. Mater. Res.* 34, 41 (2004))。Al 纳米颗粒的胶态合成已由 Jouet 等人讨论 (R. J. Jouet 等人, *Chem. Mater.* 17, 2987 (2005))。

[0047] 在半导体纳米颗粒 410 和掺杂材料纳米颗粒 420 生长之后,理想的是形成它们的混合分散体并将分散体沉积在表面上以形成现场外掺杂半导体层 400。在半导体中典型的掺杂剂浓度是在 10^4 - 10^6 范围内的 1 部分。然而已经发现,典型地发生不完全的掺杂原子活化。结果,在混合分散体中掺杂材料原子与半导体原子的比率通常远高于在 10^4 - 10^6 范围内的 1 部分,其中有时候该范围达到在 10^3 - 10^2 范围内的 1 部分。在实践中,为了实现特殊的掺杂剂(掺杂半导体层的导电性结果)活化所需要的合适比率需要由实验来测定。

[0048] 正如现有技术中众所周知的,用于形成纳米颗粒膜的三种低成本技术是由滴液流延、旋涂和喷墨法来沉积无机纳米颗粒 205 的胶态分散体。用于滴液流延无机纳米颗粒 205 的常用溶剂是己烷:辛烷的 9:1 混合物 (C. B. Murray et al., *Annu. Rev. Mater. Sci.* 30, 545 (2000))。有机配体 210 需要进行选择,要求无机纳米颗粒 205 可溶于非极性溶剂中。本身,具有烃类尾链的有机配体是良好选择,如,烷基胺类。通过使用现有技术中众所周知的程序,来自生长程序中的配体(例如氧化三辛基膦)能够交换所选择的有机配体 210 (C. B. Murray et al., *Annu. Rev. Mater. Sci.* 30, 545 (2000))。当旋涂无机纳米颗粒 205 的胶态分散体时,溶剂的要求是它们容易铺展在沉积表面上以及在旋涂过程中溶剂以适当速率蒸发。已经发现醇类极性溶剂是良好的选择;例如,将低沸点醇如乙醇与高沸点醇如丁醇-己醇混合物或 1-丙醇掺混,导致良好的薄膜形成。相应地,配体交换能够用于附着有机配体 210(到无机纳米颗粒 205 上),后者的尾链可溶于极性溶剂;吡啶是合适配体的例子。

[0049] 从这三个沉积方法得到的掺杂(由现场或现场外方法)半导体层是电阻性的,因为非导电性有机配体 210 分离开该现场掺杂半导体纳米颗粒 305 或该半导体纳米颗粒 410。为了增强掺杂半导体层的导电性,优选的是附着于现场掺杂半导体纳米颗粒 305 上或半导体 410 和掺杂材料 420 纳米颗粒上的有机配体 210 因为在惰性气氛中或在真空下掺杂半导体层的退火而蒸发。通过选择该有机配体 210 具有低沸点(低于 200°C),使得它们能够在退火温度低于 220°C 的退火过程中从膜上蒸发掉 (C. B. Murray 等人, *Annu. Rev. Mater. Sci.* 30, 545 (2000))。因此,对于用非极性溶剂滴液流延所形成的膜,短链伯胺如己胺是优选的;对于用极性溶剂旋涂所形成的膜,吡啶是优选的配体。

[0050] 在退火步骤煮掉有机配体 210 之后,掺杂半导体层保持电阻性的,因为在无机纳米颗粒 205 与电子之间有微弱连接性并且空穴能够被纳米颗粒的表面态(surface state)所截获。微弱连接性的问题可通过利用其中纳米颗粒在比它们的体型对应物低得多的温度下熔化的结果来减轻 (A. N. Goldstein et al., *Science* 256, 1425 (1992))。因此,希望现场掺杂半导体纳米颗粒 305 和半导体纳米颗粒 410 两者具有低于 5nm 的直径,以便增强该烧结过程,优选尺寸为 1-3nm。典型的退火温度是在 250 和 500°C 之间。退火能够在管式炉或快速热退火炉中进行,其中各种气体(如,氮气,氩气,氧气,氢气,或合成气体)都能够根据所需结果来使用。正如现有技术中众所周知,其它加热装置也能够用于退火掺杂半导体层。被表面态截获也部分地通过该烧结过程来减轻;然而,许多表面态在典型的退火之后保留。

[0051] 对于现场外掺杂方法,在升高的温度下的第二次退火用于附加目的。即,不仅它引起半导体纳米颗粒 410 熔结和形成连续半导体层;而且,同时引起掺杂原子 310 从掺杂材料纳米颗粒 420 中扩散出来并进入到连续半导体层中以提供合适的掺杂,从而形成现场外掺杂半导体层 400。现场外掺杂方法的优点之一是掺杂原子 310 的扩散与半导体纳米颗粒 410 的熔结同时发生,形成连续半导体层。

[0052] 在最简单的情况下掺杂半导体结 500 是 p-n 同质结 (homojunction)。除 p-n 结之外,该结能够是 p-p 结, n-n 结, p-i 结 (其中 i 指本征半导体), 和 n-i 结。结也可以是半导体 / 金属结 (肖特基结 (Schottky junction)), 或半导体 / 绝缘体结。该结也可以是两种不同的半导体材料的结 (异质结 (heterojunction)), 掺杂半导体与掺杂或未掺杂半导体的结,或在具有不同的掺杂剂浓度的区域之间的结。包括该结的设备层能够是 IV, II-VI, III-V 和 IV-VI 型半导体材料的任何结合物,例如从 p- 型 II-VI 和 n 型 III-V 形成的 p-n 结。除这些单种材料可能性之外,半导体材料的结合物能够用于设备层。例子是由 II-VI 和 III-V 半导体材料组成的 n- 层。

[0053] 掺杂半导体结 500 的第一种半导体层 510 能够通过使用场或现场外掺杂方法 (或两者的结合) 来形成。然而,其它可能的方法,现场或现场外,能够被实施来产生掺杂的、纳米颗粒型的多晶半导体结层。为了形成该掺杂半导体结 500,典型的程序是第一种半导体层 510 (n- 或 p- 型极性) 被沉积在基材 100 上。基材 100 能够是刚性的或柔性的,透明或不透明的,以及绝缘或导电性的。在纳米颗粒型分散体的涂覆之前按照标准半导体程序来清洗基材 100。如以上所讨论,含有无机纳米颗粒 205 的分散体能够由低成本方法如滴液流延、旋涂和喷墨法在惰性气氛条件或在环境条件下沉积。在涂覆过程之后是一个或两个退火步骤。在低于 220°C 的温度下的低温退火汽化掉有机配位体 210 和有机溶剂,同时使得第一种半导体层 510 适合于在它本身之上的附加沉积。在那时,进行第二次更高温度退火 (在 250-500°C 之间) 或沉积该结的第二层 520。在沉积该结的第二层 520 之前,按照标准的半导体程序来清洗第一种半导体层 510 的表面。如果在空气中进行该沉积,则需要采取附加的公知步骤从第一种半导体层 510 上除去表面氧化物。

[0054] 如以上所讨论,该结的第二层 520 能够是掺杂半导体层,无掺杂的 (可能本征的) 半导体层,金属,或绝缘体。如果第二层 520 是半导体,则它的极性能够与第一种半导体层 510 相同或不同。如果第二层 520 是半导体,则它能够是与第一种半导体层 510 的材料相同的材料 (同质结) 或不同的材料 (异质结)。如果第二层 520 是半导体,则它能够通过使用用于沉积无定形、多晶或结晶性半导体的许多众所周知的方法来形成。这些方法中的一些是 MBE, MOCVD, 化学浴沉积, 溅射, 热蒸发, 化学蒸汽沉积, 等离子体增强的化学蒸汽沉积, 和密闭空间升华。第二层 520 也能够由用于形成第一种半导体层 510 的纳米颗粒型方法来形成。正如现有技术中所众所周知,第二层 520 能够首先沉积在基材上,随后在其上沉积第一种半导体层 510。另外,第二层 520 能够是基材。如果第二层 520 由现场或现场外掺杂方法 (或两者的结合) 来形成,则在它的沉积之后该结需要进行低温退火 (低于 220°C), 随后进行高温退火 (在 250-500°C 之间)。下列实施例是为了进一步理解本发明而给出,不认为是对本发明的限制。

[0055] 实施例 1

[0056] 在本实施例中,在 p-Si 基材与用 In 现场掺杂的 n-CdSe 层之间形成掺杂半导体

结 500。该 p-Si 基材具有 ~ 5 欧姆 - 厘米的电阻率。掺杂 CdSe 量子线 300 是通过用于形成无掺杂 CdSe 纳米线 (nanowire) 的以 Pradhan 等人 (N. Pradhan 等人, Nano Letters 720 (2006)) 的方法为基础的方法来形成的。在我们的发明中镉前体是乙酸镉, 铟前体是乙酸铟水合物, 和 Se 前体是硒脲。在该合成中乙酸镉和硒脲以等摩尔 (1.27×10^{-4} 摩尔) 量使用。实验揭示, 当 In 摩尔浓度是镉摩尔浓度的 0.1% 时, 掺杂 CdSe 层的电阻率是最低的。生长用的络合溶剂是辛胺 (OA), 在它的使用之前它在 30°C 下脱气 30 分钟。

[0057] 为了形成该镉前体, 在干燥箱之内的小管形瓶中, 将 0.03g 的乙酸镉添加到 4ml OA 中。在恒定的旋转下温和地加热这一混合物后, 溶液在 5-10 分钟中变澄清。为了形成该铟前体, 乙酸铟水合物被添加到在小的管形瓶内的 OA 中形成 $6.2 \times 10^{-4}\text{M}$ 溶液。在温和加热和连续搅拌下, 混合物在 5-10 分钟后变澄清。为了将 0.1% 的铟前体添加到镉前体溶液中, 将 $200 \mu\text{l}$ 的 $6.2 \times 10^{-4}\text{M}$ 溶液与镉前体溶液一起添加到三颈烧瓶中。然后将该三颈烧瓶放置于希莱克管线上, 然后在室温下内容物进行三个周期的抽空, 随后氩气再填充。在第三个周期之后, 该烧瓶内容物被升温至 120°C 。为了制备 Se 前体, 将 0.016g 的硒脲添加到在干燥箱之内的小管形瓶中的 $550 \mu\text{l}$ 的 OA 中。在温和加热和连续搅拌下, 溶液在 10 分钟后变澄清。该硒脲溶液被转移到注射器中并注入到三颈烧瓶中, 该三颈烧瓶的内容物处于 120°C 。在注射后的几秒钟之内, 烧瓶混合物变成深红色。在缓慢搅拌下, 掺杂 CdSe 量子线的生长在 120°C 下继续进行 4-6 小时, 随后是在 140°C 下最终 20 分钟的退火。掺杂线发射光 (绿黄色) 在室内光中清楚可见, 虽然比典型的 CdSe 量子点亮度更低。

[0058] 在形成 0.1% In 掺杂量子线粗溶液之后, 用作为溶剂的醇类形成分散体。更具体地说, 将 $\sim 1\text{-}2\text{mL}$ 的粗溶液添加到在离心管内的 3ml 的甲苯和 10mL 的甲醇中。在离心几分钟后, 上层清液变澄清。离心, 添加 3-4mL 的吡啶。该栓塞物 (plug) 迅速地溶于吡啶中形成透明溶液。溶液在 80°C 下在连续搅拌下加热 24 小时, 以便将 OA 有机配体 210 交换为吡啶有机配体 210。过量吡啶中的一些然后通过真空除去, 之后将 $\sim 13\text{mL}$ 的己烷添加到吡啶溶液中。这一溶液然后进行离心, 上层清液被离心掉, 将 1-丙醇和乙醇的混合物添加到该栓塞物中, 以得到澄清的分散体。

[0059] 为了用 p-Si 形成 p-n 二极管设备, $\sim 19\text{mm}$ 正方形 p-Si 试件通过在丙酮、甲醇和水中漂洗来清洗, 然后用氮气吹干。接下来它们在 5 : 1 缓冲 HF 中蚀刻 30 秒 (以除去表面氧化物), 随后用水漂洗, 用氮气吹干。在蚀刻步骤之后, 该 p-Si 试件立即被放入到热蒸发器中。在达到 10^{-6} 托的真空度后, 在 p-Si 试件的背面上沉积了 100nm 的 Al。

[0060] 在 p-Si 试件的正面上滴液流延掺杂量子线分散体之前, 该试件再一次由丙酮、甲醇和水清洗, 然后在 5 : 1 缓冲 HF 中蚀刻 30 秒。在氧化蚀刻步骤之后, p-Si 试件立即被放入到干燥箱中以防止在清洗过的 Si 正面上的氧化物形成。在将分散体滴液流延在 p-Si 试件上之后, 该二极管在管式炉 (有流动氩气) 中在 160°C 下退火 30 分钟 (以煮掉吡啶配体), 随后在 300°C 下经历 45 分钟, 以便将该掺杂 CdSe 量子线在它们本身当中烧结和烧结到该 p-Si 表面之上。接下来, 接触金属通过阴影掩模被蒸发到 n-CdSe 膜表面上。在金属蒸发之前, 膜用丙酮、甲醇和水漂洗, 然后用氮气吹干。蒸发的金属 (按沉积顺序) 是 50nm 的 In, 40nm 的 Cr, 和 350nm 的 Au。铟是 CdSe 的众所周知的欧姆接触, 而 Au 被沉积以便协助探针探测该欧姆接触。金属在 $\sim 10^{-6}$ 托的真空度下沉积。这些接触点然后在管式炉中在流动氩气中于 240°C 退火 5 分钟。

[0061] 单独地,通过在硼硅酸盐玻璃上沉积该膜,验证了在沉积金属和掺杂 CdSe 膜之间形成欧姆接触。图 6 给出了在膜表面上的分离的金属接触之间所进行的两点探针测量的 IV 特性。欧姆接触形成的证据是对于正反电流在大的动态范围中 IV 迹是线性的。该测量通过使用 Keithley 6220 精密电流源和 Keithley 6514 静电计的组合来进行。从图 6 中所求得的电阻是 $4.8\text{G}\Omega$ 。将这一结果与由 4 点探针技术对其它样品进行的那些试验的结果相结合,得到了掺杂 CdSe 膜的 1.8×10^5 欧姆-厘米的平均膜电阻率值。

[0062] 最终,对于 n-CdSe:p-Si 设备获得 IV 曲线。图 7 显示代表性的 IV 响应曲线。在该图中符号是数据,而实线是对数据的拟合。曲线显示接通电压是 $\sim 0.3\text{V}$ 。在 -16V 的电压下,反向电流是 $-50\mu\text{A}$ 。二极管的正向偏置串联电阻 (forward bias series resistance) 是 ~ 250 欧姆。

[0063] 实施例 2

[0064] 在本实施例中在用 Cu 现场外掺杂的 p-ZnTe 层与 n-Si 基材之间形成掺杂半导体结 500。该 n-Si 基材具有 ~ 5 欧姆-厘米的电阻率。无掺杂的 ZnTe 半导体纳米颗粒 410 通过采用通常用于形成 ZnSe 球形点的方法来合成 (M. A. Hines et al., J. Phys. Chem. B102, 3655 (1998))。更具体地说,将 4g 的干燥和脱气的十六烷基胺 (HDA) 加入到三颈烧瓶中,然后在在氩气氛围中在希莱克管线上加热至 290°C 。对于 Te 前体,通过在真空下于 190°C 下加热 Te 粉末和三辛基膦 (TOP) 的混合物,同时剧烈搅拌 $\sim 3-4$ 小时,形成了 Te 在 TOP 中的 0.25M 溶液 (称作 TOPTe)。所得溶液是澄明的和具有绿黄色外观。在干燥箱中,在注射器中装入 0.4mmol 的二乙基锌 (从 1M 的二乙基锌在己烷中的溶液), 1.6mmol 的 TOPTe 和 2.0mL 的附加 TOP。注射器内容物迅速地被注入到该三颈烧瓶中,同时溶液剧烈搅拌。由于注入该室温 Zn/Te 贮备溶液的结果,反应温度立即下降 $\sim 25^\circ\text{C}$ 。它在 265°C 下维持 10 分钟,以便形成橙红色发光的 ZnTe 纳米晶体 (在室内光下观察)。ZnTe 量子点粗溶液的 UV-VIS 吸收光谱表明,该点具有在 $\sim 430\text{nm}$ 处的明显室温第一个激子吸收峰。

[0065] 按照 Hambrock 等人的文献程序 (J. Hambrock 等人, Chem. Commun. 69 (2002)) 来形成铜纳米颗粒。在该程序中,铜前体物质是烷氧基铜。为了形成该烷氧基铜, Singh 等人的合成过程 (J. V. Singh 等人, Z. Anorg. Allg. Chem. 477, 235 (1981)) 根据下列程序进行改进。在 500-mL 圆底烧瓶上安装磁力搅拌棒和 vigerux 柱。在该烧瓶中添加 50ml 的 N, N-二甲基氨基-2-丙醇, 250ml 的甲苯和 2.0g (0.016mol) 的甲氧铜。混合物被加热至回流。在 $65-100^\circ\text{C}$ 下 4 小时之后,在氮气过压下的同时让溶剂蒸发掉;溶剂的剩余部分在真空下蒸发掉。留下的深色残留物在高真空下干燥,然后转移到干燥箱中,在其中它被放置在升华舟上。残留物升华获得 3.0g 的暗紫色晶体 (64% 收率)。

[0066] 按照 Hambrock 等人 (J. Hambrock 等人, Chem. Commun. 68 (2002)), 制备烷氧基铜在脱气辛胺中的 0.3M 溶液 (它是棕褐色的)。然后将 7g 的 HDA (干燥和脱气) 加入到三颈烧瓶中并在希莱克管线上加热到 300°C (在氮气中)。在 300°C 下剧烈搅拌 HDA 的同时, 4mL 的 0.3M 铜前体溶液快速地注入到该三颈烧瓶中。在铜前体溶液的注射之后,反应混合物立即变成暗红色。在注射之后,烧瓶内容物被冷却至 225°C , 保持搅拌 30 分钟。铜粗溶液的 UV-VIS 吸收光谱表明,铜纳米颗粒等离子体激元峰位于 $\sim 565\text{nm}$ 处,与 Hambrock 等人的结果一致 (J. Hambrock et al., Chem. Commun. 68 (2002))。TEM 表明铜纳米颗粒是粒径在 6 和 12nm 之间的球形。

[0067] 在形成 ZnTe 和 Cu 纳米颗粒后,用作为溶剂的醇形成分散体。对于 ZnTe 纳米颗粒,将~1-2mL 的粗溶液添加到在离心管内的 3ml 的甲苯和 10mL 的甲醇中。在离心几分钟后,上层清液变澄清。离心,添加 3-4mL 的吡啶。该堵塞物迅速地溶于吡啶中形成透明溶液。溶液在 80℃ 下在连续搅拌下加热 24 小时,以便将 TOP 和 HDA 有机配体 210 交换为吡啶有机配体 210。过量吡啶中的一些然后通过真空除去,之后将~13ml 的己烷添加到吡啶溶液中。这一溶液然后进行离心,上层清液被离心掉,将 1-丙醇和乙醇的混合物添加到该堵塞物中,以得到澄清的分散体。对于 Cu 纳米颗粒,按照类似的程序来用吡啶有机配体 210 替代胺有机配体 210 来生产在 1-丙醇中的分散体。

[0068] 为了形成 Cu 掺杂 ZnTe 层,需要形成含有合适比率的 ZnTe 与 Cu 纳米颗粒的混合分散体。各种比率的 ZnTe 与 Cu 纳米颗粒进行尝试,以便将 Cu 掺杂 ZnTe 层的电阻率减到最小。对于含有~35 : 1 比率的 ZnTe 与 Cu 纳米颗粒的混合分散体获得最佳结果。

[0069] 在 n-Si 基材上形成 Cu 掺杂 ZnTe 膜之前,对于无掺杂的 ZnTe 和 Cu 纳米颗粒进行附加试验。对于 ZnTe 纳米颗粒,相应的醇型分散体在空气氛围中被旋涂在预先清洗的硼硅酸盐玻璃上。通过使用具有流动氩气的管式炉,该纳米颗粒型膜在 160℃ 下退火 30 分钟(以煮掉吡啶配体),随后在 300℃ 下退火 30 分钟(烧结该 ZnTe 纳米颗粒)。膜的 X 射线衍射分析揭示它是立方体形 ZnTe。Scherrer 公式应用于(111)峰揭示了 ZnTe 的平均微晶尺寸是 3.4nm。对于 Cu 纳米颗粒制备相应的膜,以便验证能够形成高度导电性的金属膜。因为 Cu 在空气中非常快速地氧化,Cu 分散体在干燥箱之内滴液流延在预先清洗的硼硅酸盐玻璃上。通过使用具有流动氩气的管式炉,该 Cu 膜在 160℃ 下退火 30 分钟,随后在 300℃ 下退火 30 分钟。两点探针然后用于测量退火 Cu 膜的电阻。其中探针尖头相隔 1cm,测量的电阻是~10 欧姆。虽然不低到体型金属膜(~2-3 欧姆),但是所得膜电阻是足够的小,这验证了纳米颗粒是金属的和膜不含有足够量的不希望有的有机污染物。

[0070] 接着形成 p-ZnTe:n-Si 二极管。正如在实施例 1 中所讨论,按照类似的程序来清洗(和蚀刻)该 19mm 正方形 n-Si 试件,在它们的背面上沉积 100nm 的 Al,然后清洗(和蚀刻)它们的正面,为滴液流延 Cu 和 ZnTe 纳米颗粒的混合分散体作准备。因为 Cu 的空气敏感性,该滴液流延在干燥箱中进行。通过使用具有流动氩气的管式炉,二极管在 160℃ 下退火 30 分钟(以煮掉吡啶配体),随后在 450℃ 下保持 30 分钟(以便将 ZnTe 纳米颗粒在它们本身当中烧结和烧结到 n-Si 表面之上)。经由接触掩模在 Cu 掺杂 ZnTe 膜的表面上沉积欧姆接触(2mm 正方形),以便进行二极管的 IV 特性的测量。金属(按沉积顺序)由 150nm 的 Pd(溅射)和 300nm 的 Ag(热蒸发)组成。钯是 ZnTe 的众所周知的欧姆接触,而沉积 Ag 以便协助探针测量欧姆接触。在金属蒸发前,膜用丙酮、甲醇和水清洗,然后用氮气吹干。这些接触点在管式炉中在流动氩气中于 240℃ 下退火 5 分钟。

[0071] 单独地,通过在硼硅酸盐玻璃上沉积该膜,侧得了在沉积金属和 Cu 掺杂 ZnTe 膜之间形成欧姆接触。图 8 给出了在膜表面上的分离的金属接触(contacts)之间所进行的两点探针测量的 IV 特性。欧姆接触形成的证据是对于正反电流来说 IV 径迹是线性的。该测量通过使用 Keithley 6220 精密电流源和 Keithley 6514 静电计的组合来进行。从图 8 中所求得的电阻是 0.46GΩ。将这一结果与由 4 点探针技术对其它样品进行的那些试验的结果相结合,得到了 Cu 掺杂 ZnTe 膜的 3.8×10^4 欧姆-厘米的平均膜电阻率值。

[0072] 最终,对于 p-ZnTe:n-Si 设备获得 IV 曲线。图 9 显示代表性的 IV 响应曲线。在

该图中符号是数据,而实线是对数据的拟合。曲线显示接通电压是 $\sim 0.3\text{V}$ 。在 -10.1 的电压下,反向电流是 $-20\mu\text{A}$ 。二极管的正向偏置串联电阻是 ~ 190 欧姆。

[0073] 实施例 3

[0074] 在最后的实施例中在用 Cu 现场外掺杂的 p-ZnTe 层与用 In 现场掺杂的 n-CdSe 层之间形成掺杂半导体结 500。为了便于接触该 n-CdSe,它被沉积在 n-Si 上,而不是在玻璃上。因此,总的二极管结构是 p-ZnTe:n-CdSe:n-Si。通过分别使用与用于实施例 2 和 1 中的相同分散体,形成 Cu 掺杂 ZnTe 层和 In 掺杂 CdSe 层。用 19mm 正方形 n-Si 试件开始,按照类似的程序(参见实施例 1 和 2)将 Al 金属施涂于 n-Si 背面,然后滴液流延两种纳米颗粒型分散体。全部的滴液流延是在干燥箱中进行,以防止在半导体表面上的氧化物形成。在将混合的 Cu 和 ZnTe 分散体滴液流延在 n-CdSe 膜表面上之前,膜表面用丙酮和甲醇洗涤。在 In 掺杂 n-CdSe 薄膜沉积之后,该二极管按照在实施例 1 中所述的方法进行退火;在 Cu 掺杂的 p-ZnTe 膜沉积之后,该二极管按照在实施例 2 中所述方法进行退火。按照在实施例 2 中所述的用于沉积和退火 Pd/Ag 的程序来将欧姆接触施加于 p-ZnTe 上。

[0075] 对于 p-ZnTe:n-CdSe:n-Si 设备获得 IV 曲线。图 10 显示代表性的 IV 响应曲线。在该图中符号是数据,而实线是对数据的拟合。曲线显示接通电压是 $\sim 0.65\text{V}$ 。在 -16V 的电压下,反向电流是 $-500\mu\text{A}$ 。二极管的正向偏置串联电阻是 183 欧姆。

[0076] 总之,全部三个实施例表明,掺杂纳米颗粒型二极管设备能够通过使用低成本方法来制造并生产出具有良好的工作特性的多晶半导体结。

[0077] 部件列表

[0078]	100	基材
[0079]	105	发光二极管设备
[0080]	110	p- 接触层
[0081]	120	p- 传输层
[0082]	130	本征发射层
[0083]	140	n- 传输层
[0084]	150	n- 接触层
[0085]	160	阳极
[0086]	170	阴极
[0087]	200	半导体芯
[0088]	205	无机纳米颗粒
[0089]	210	有机配体
[0090]	300	量子线
[0091]	305	现场掺杂半导体纳米颗粒
[0092]	310	掺杂原子
[0093]	400	现场外掺杂半导体层
[0094]	410	半导体纳米颗粒
[0095]	420	掺杂材料纳米颗粒
[0096]	430	半导体层
[0097]	500	掺杂半导体结

[0098]	510	第一种半导体层
[0099]	520	第二层

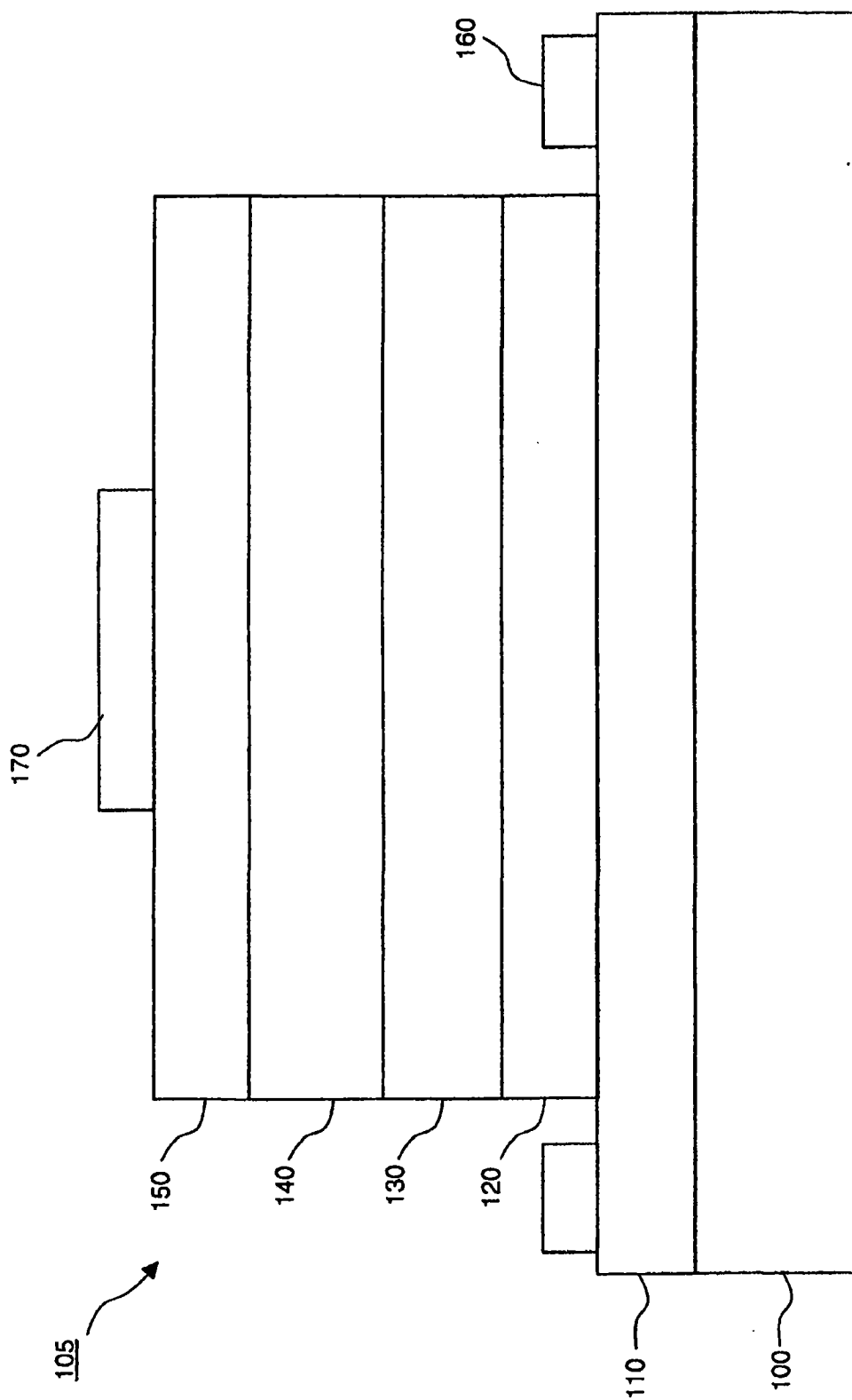


图 1

现有技术

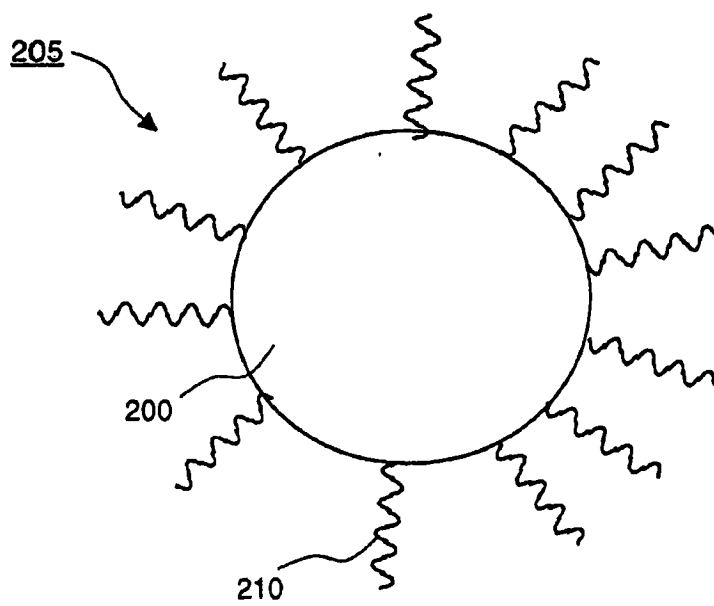


图 2

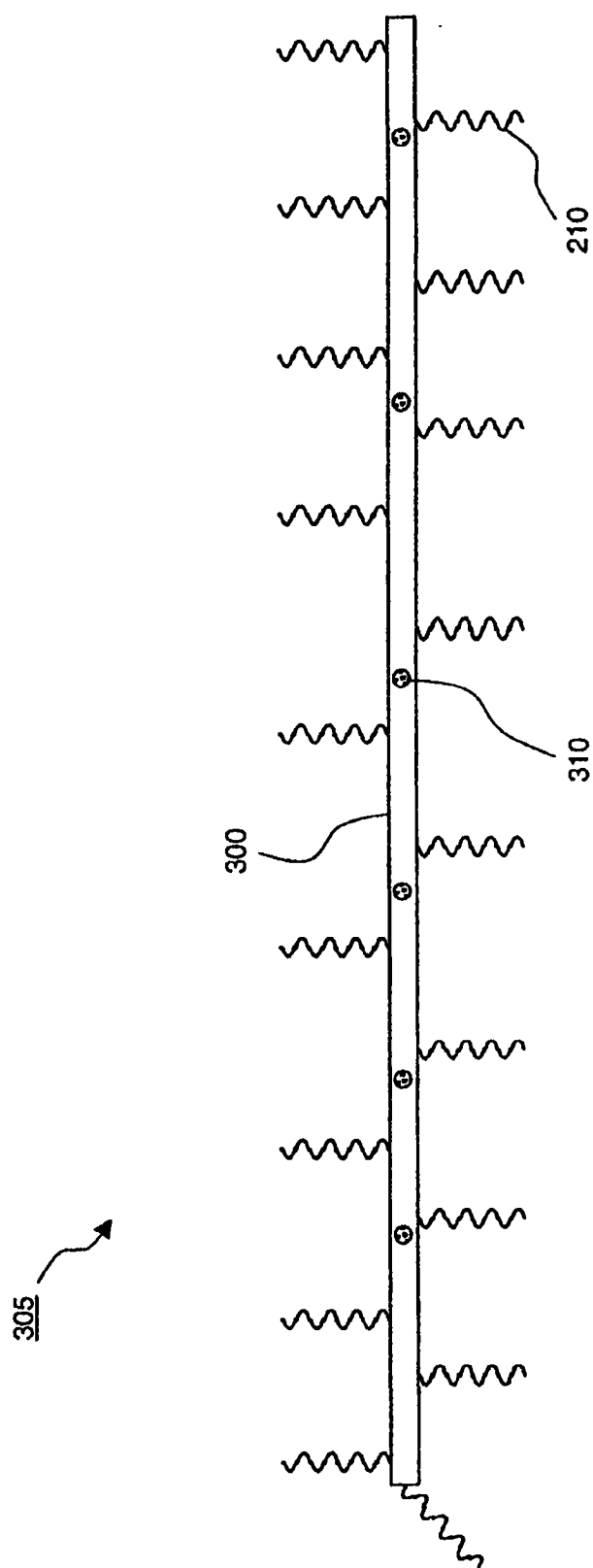


图 3

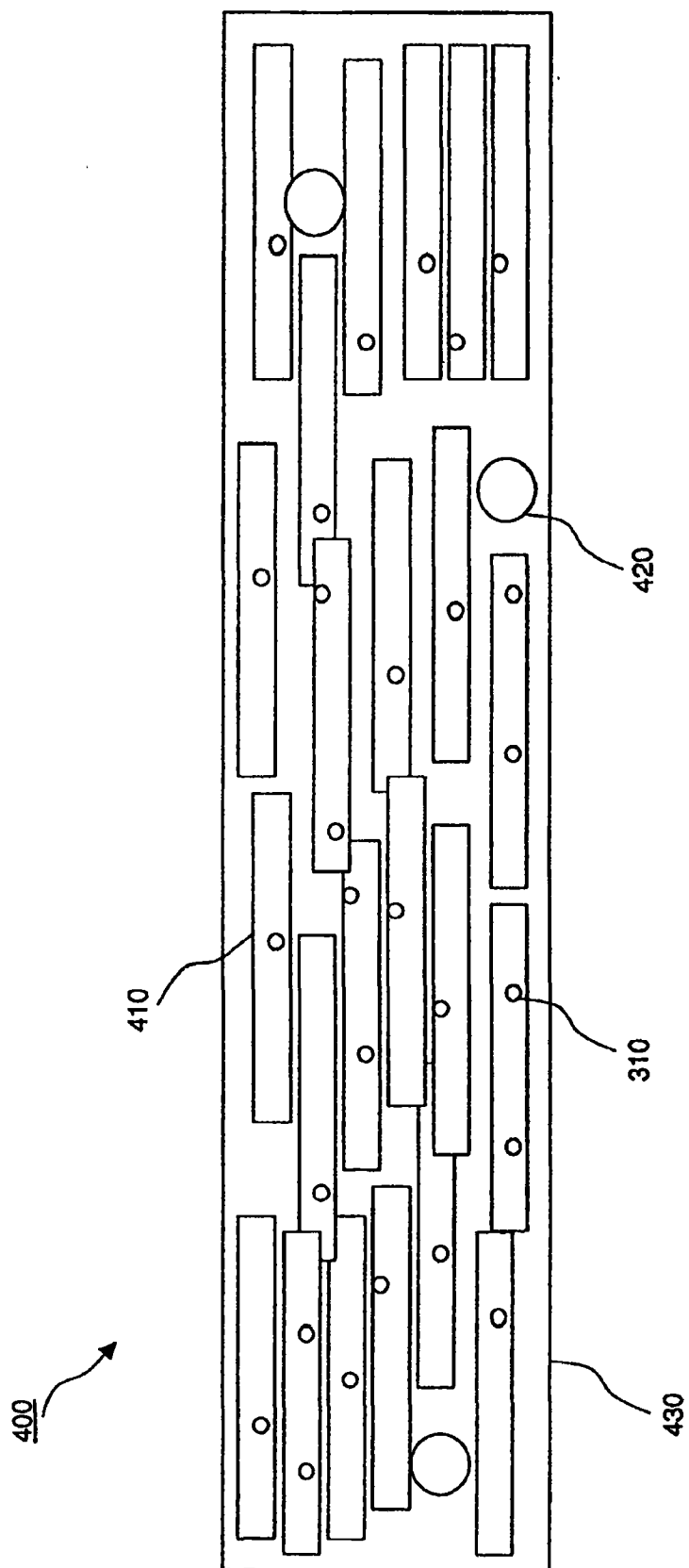


图 4

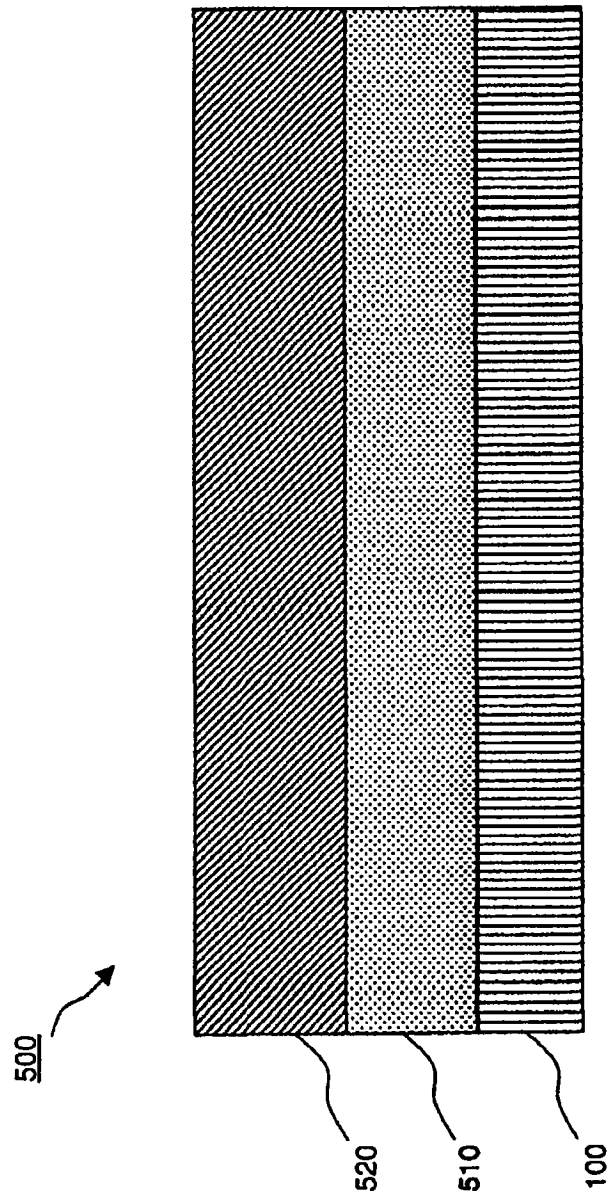


图 5

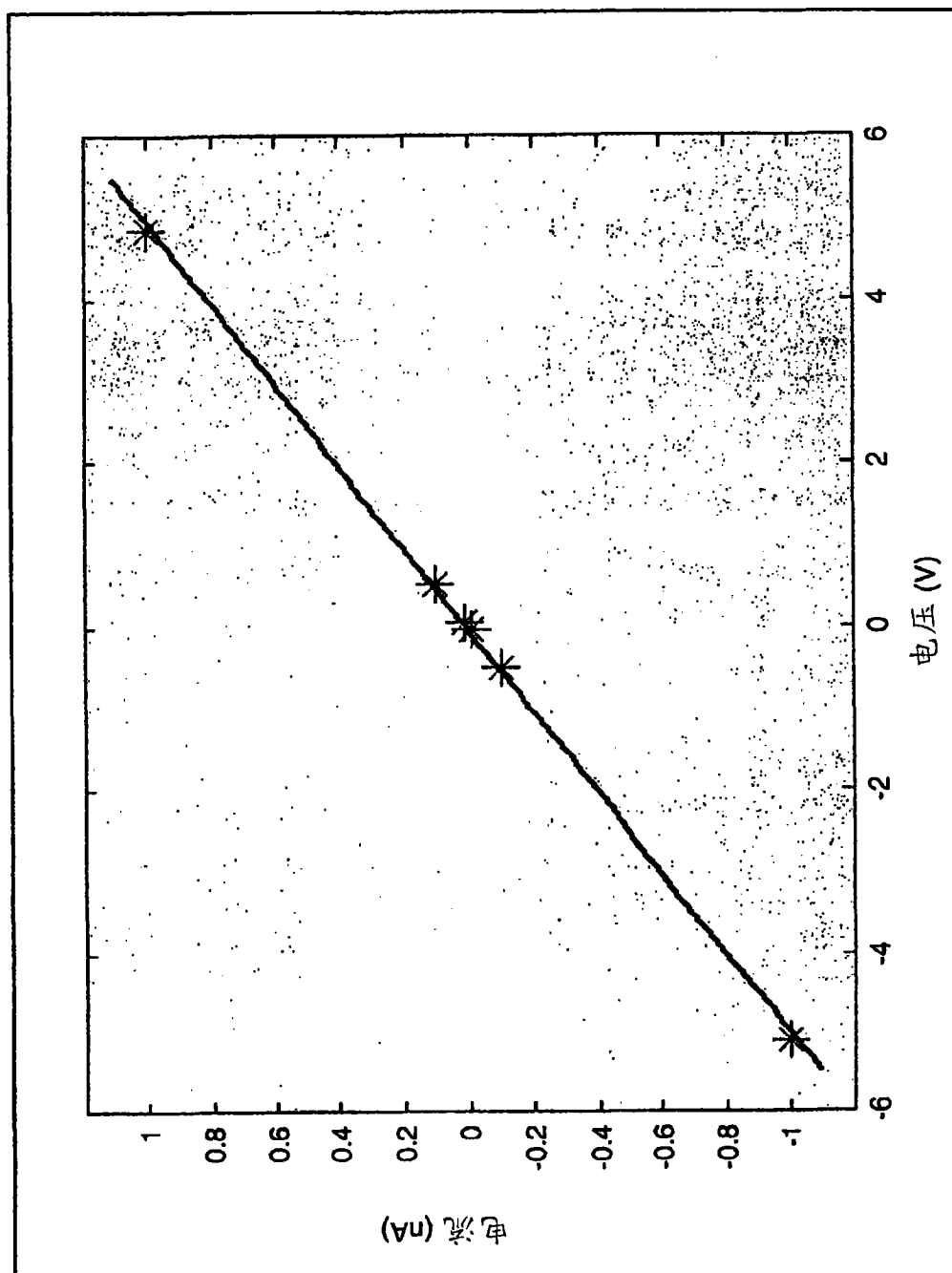


图 6

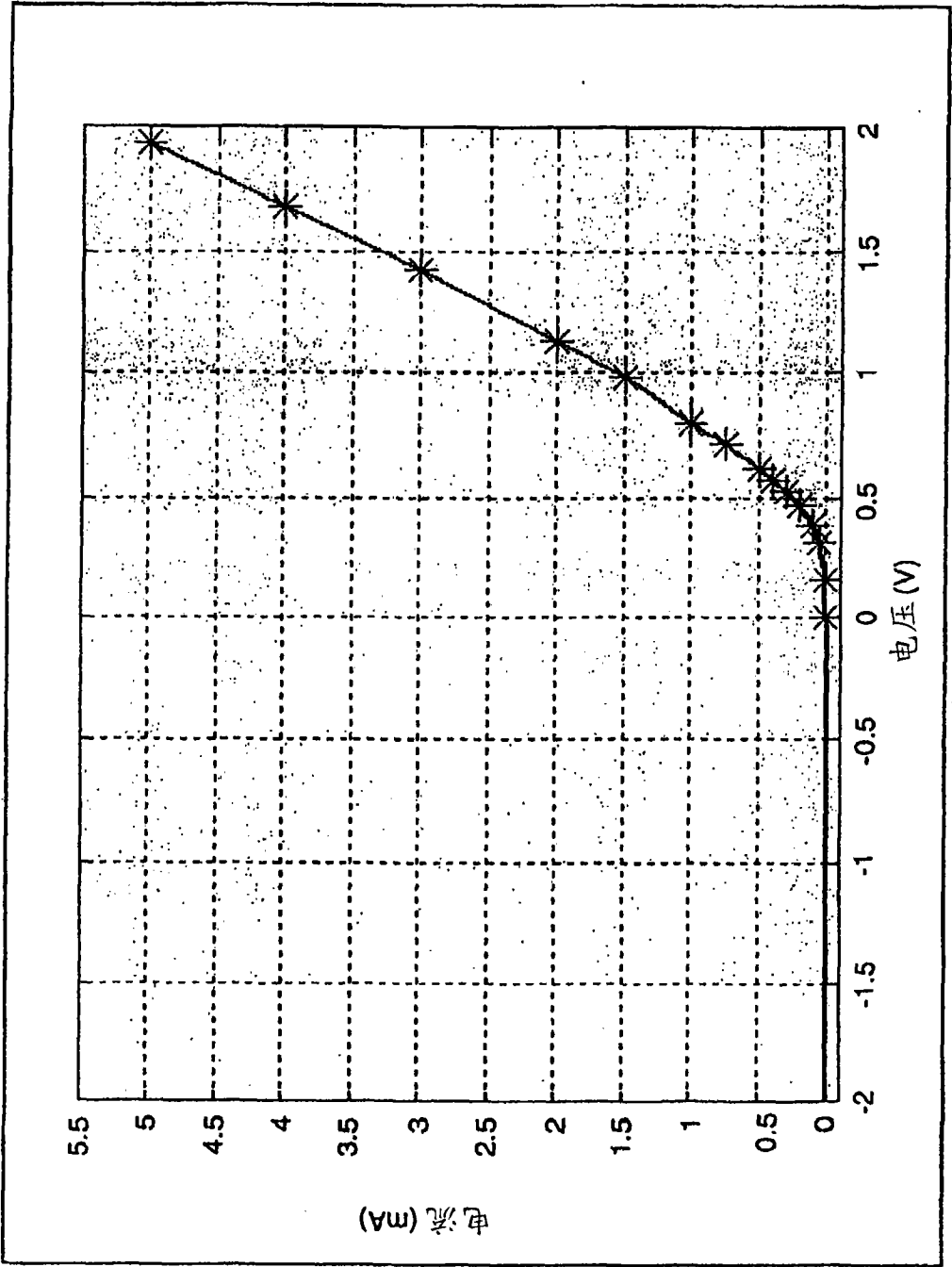


图 7

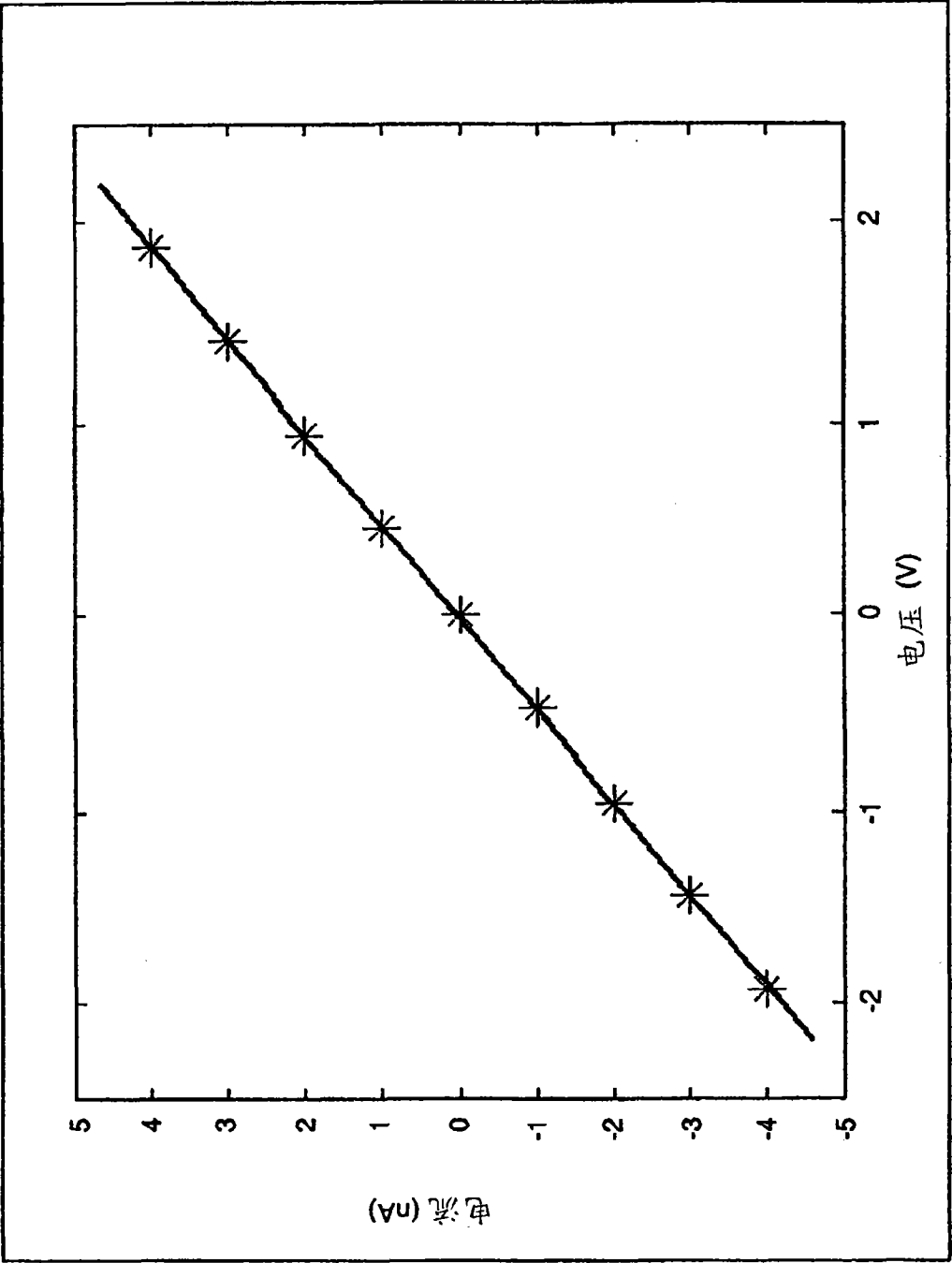


图 8

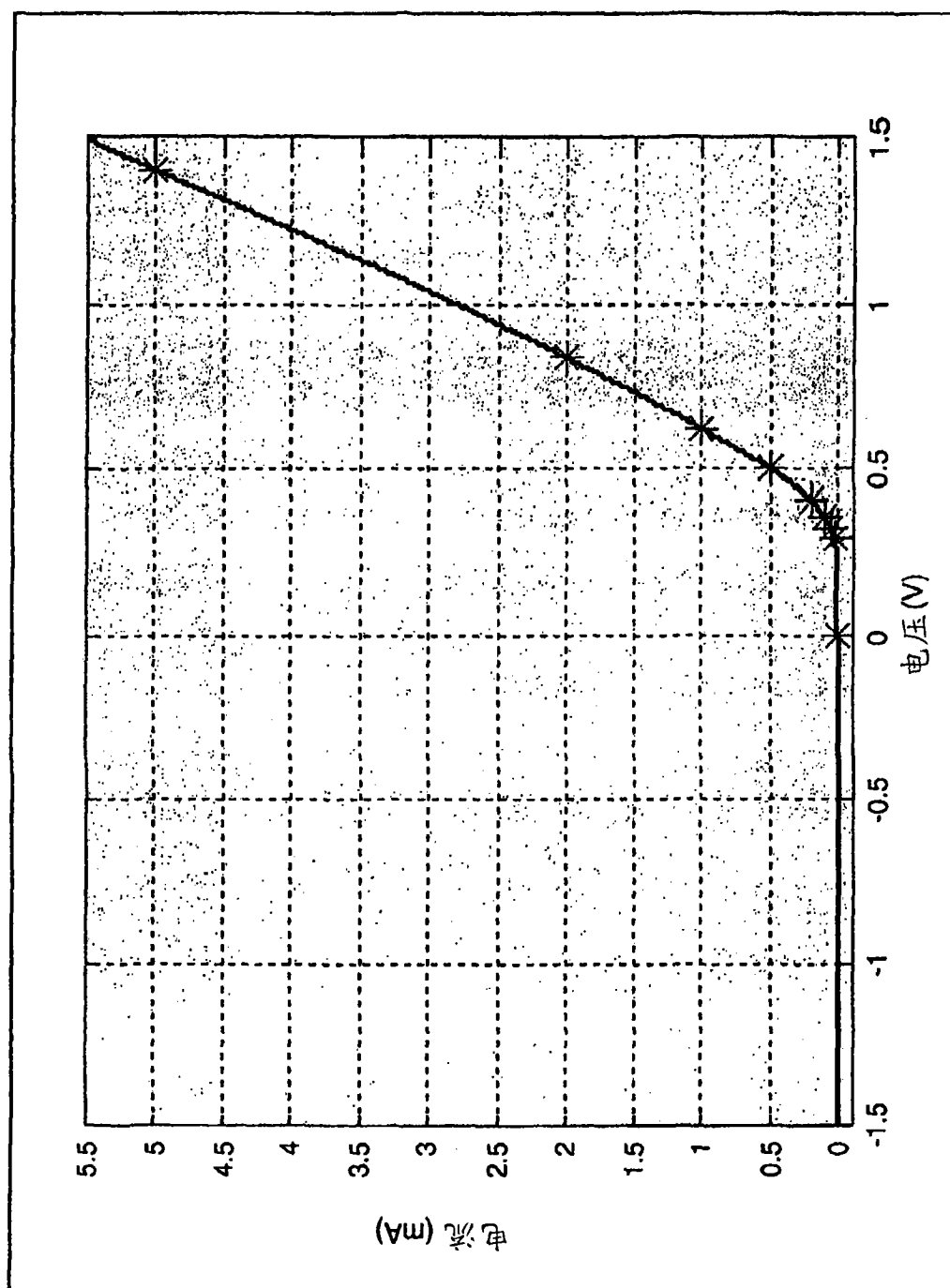


图 9

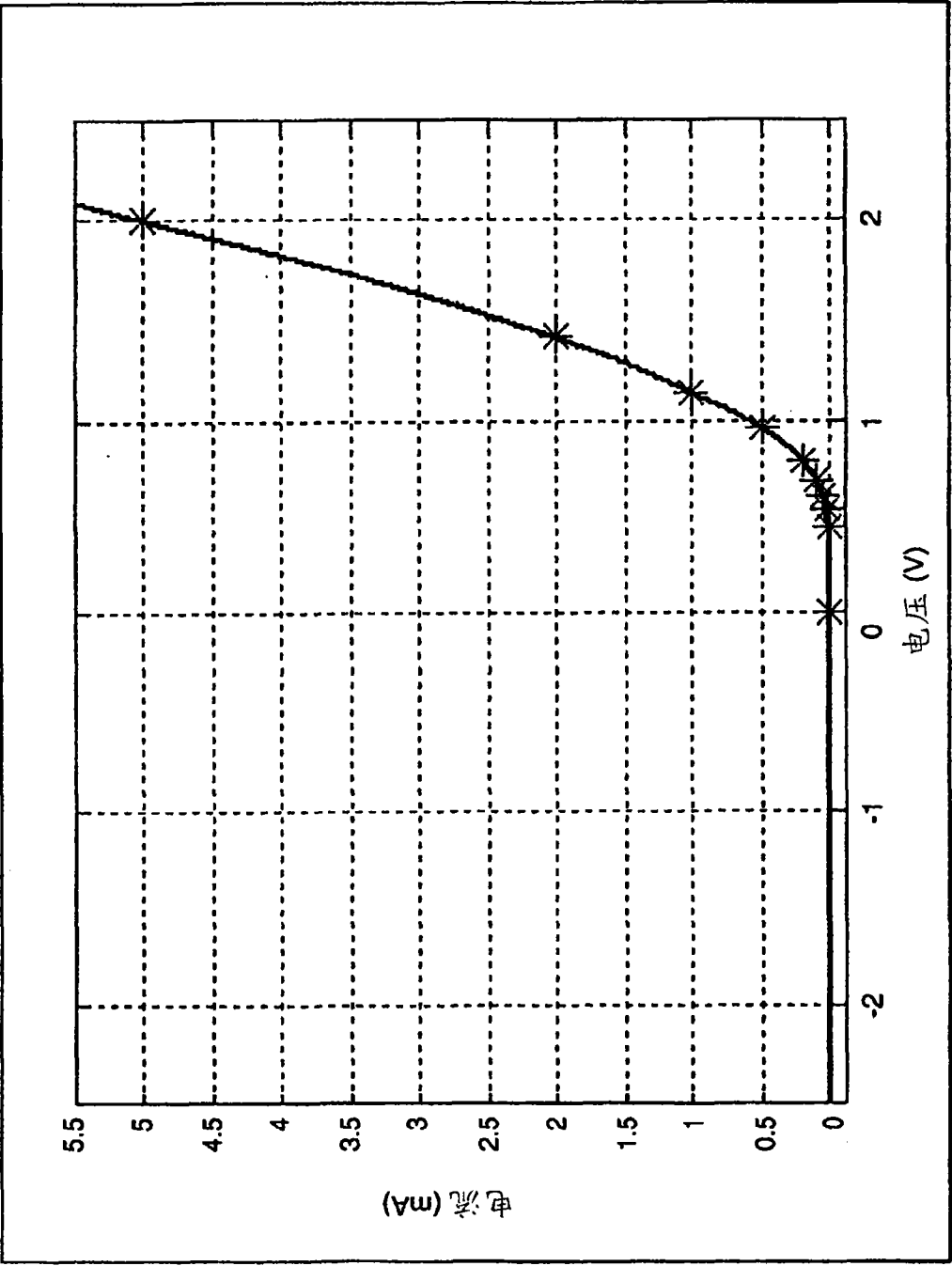


图 10