

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成20年1月31日(2008.1.31)

【公開番号】特開2002-258319(P2002-258319A)

【公開日】平成14年9月11日(2002.9.11)

【出願番号】特願2001-54854(P2001-54854)

【国際特許分類】

G 0 2 F 1/1368 (2006.01)

G 0 2 F 1/1345 (2006.01)

H 0 1 L 21/28 (2006.01)

H 0 1 L 21/3205 (2006.01)

H 0 1 L 21/768 (2006.01)

H 0 1 L 29/786 (2006.01)

【F I】

G 0 2 F 1/1368

G 0 2 F 1/1345

H 0 1 L 21/28 L

H 0 1 L 21/88 B

H 0 1 L 21/90 A

H 0 1 L 29/78 6 1 2 C

【手続補正書】

【提出日】平成19年11月13日(2007.11.13)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】薄膜トランジスタアレイ基板およびそれを用いた表示装置

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】画素電極と、該画素電極に接続されたスイッチング素子と、該スイッチング素子に接続されたゲート配線およびソース配線とを備える表示部が表面に形成され、さらに該表示部の外側に、前記ゲート配線および前記ソース配線に外部信号源からの電気配線を接続するための端子部が形成されてなる薄膜トランジスタアレイ基板であって、前記端子部が、前記外部信号源からの電気配線が接続される端子電極と、該端子電極の下層に配置されコンタクトホールを介して該端子電極へと接続される第 1 の金属配線および第 2 の金属配線を有し、前記第 1 の金属配線は前記表示部側に形成され、前記第 2 の金属配線は基板切断または面取りがなされる側に形成され、前記第 1 の金属配線と前記第 2 の金属配線とはあいだに絶縁膜を介しており、前記第 1 の金属配線は前記絶縁膜より上層に形成され、前記第 2 の金属配線は前記絶縁膜より下層に形成されていることを特徴とする薄膜トランジスタアレイ基板。

【請求項 2】前記第 1 または第 2 の金属配線の一方が前記ソース配線と同層で形成され、他方の金属配線が前記ゲート配線と同層で形成されていることを特徴とする請求項 1 記載の薄膜トランジスタアレイ基板。

【請求項 3】 前記第 1 の金属配線が前記ソース配線へと接続されていることを特徴とする請求項 1 または 2 記載の薄膜トランジスタアレイ基板。

【請求項 4】 前記第 1 の金属配線が前記ゲート配線へと接続されていることを特徴とする請求項 1 または 2 記載の薄膜トランジスタアレイ基板。

【請求項 5】 請求項 1 ～ 4 のいずれかに記載の薄膜トランジスタアレイ基板を用いた表示装置。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

【発明の属する技術分野】

本発明は、薄膜トランジスタアレイ基板およびそれを用いた表示装置に関し、とくに薄膜トランジスタ（以下、TFTともいう）をスイッチング素子として搭載したアクティブマトリクス型の薄膜トランジスタアレイ基板に関するものである。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0002

【補正方法】変更

【補正の内容】

【0002】

【従来の技術】

薄膜トランジスタアレイ基板は、一对の基板間に液晶材料を挟持してなる。図 5 に、一方の基板について、その拡大平面図を示す。図 5 に示すように、一方の基板には縦横のマトリクス状に画素電極 15 が設けられ、各画素電極への電圧印加を制御するためにスイッチング素子が設けられている。スイッチング素子としては薄膜トランジスタ 17 が用いられることが多い。そのため、この基板は TFT アレイ基板と呼ばれる。TFT アレイ基板には、さらに、各 TFT 17 に電気信号を供給するために、ゲート配線 2 およびソース配線 9 が設けられている。ゲート配線 2 への信号印加によって TFT 17 をオンにすると、ソース配線 9 の電位が画素電極 15 へと書き込まれる。もう一方の基板の表面には、対向電極が設けられており、対向電極－画素電極間の電位差によってあいだに挟まれた液晶が駆動され、所望の表示を得ることができる。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0004

【補正方法】変更

【補正の内容】

【0004】

製造工程中に静電気などによって TFT 17 が破壊されることがないように、ソース端子 18 およびゲート端子 19 は、ショートリング 23 に接続されている。製造工程の最終段階で、TFT アレイ基板の端部を切り落としてショートリング 23 を除去し、その後、各ソース端子 18、ゲート端子 19 に信号源からの配線を接続して薄膜トランジスタアレイ基板は完成する。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【0020】

本発明は、叙上のような問題点を解消するためになされたもので、基板の切断および面取りによる金属層のはがれを防止して、信頼性の高い薄膜トランジスタアレイ基板を得ることを目的とする。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

【課題を解決するための手段】

本発明にかかわる薄膜トランジスタアレイ基板は、一対の基板間に液晶材料を挟持してなり、一方の基板に、画素電極と、該画素電極に電氣的に接続されたスイッチング素子と、該スイッチング素子に電氣的に接続されたゲート配線およびソース配線とを備える表示部が形成され、さらに該表示部の外側に、前記ゲート配線および前記ソース配線に外部信号源からの電気配線を接続するための端子部が形成されてなる薄膜トランジスタアレイ基板であって、前記端子部が、基板の最上層に位置し前記外部信号源からの電気配線が接続される端子電極と、該端子電極の下層に配置されコンタクトホールを介して該端子電極へと接続される第1の金属配線および第2の金属配線を有し、前記第1の金属配線は前記表示部側に形成され、前記第2の金属配線は基板切断または面取りがなされる側に形成され、前記第1の金属配線と前記第2の金属配線とはあいだに絶縁膜を介しており、前記第1の金属配線は前記絶縁膜より上層に形成され、前記第2の金属配線は前記絶縁膜より下層に形成されていることを特徴とする。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正の内容】

【0023】

また、第1および第2の金属配線の一方がソース配線へと接続されていることを特徴とする。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

【0024】

あるいは、第1および第2の金属配線の一方がゲート配線へと接続されていることを特徴とする。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正の内容】

【0026】

図1、2は本発明の実施の形態1による薄膜トランジスタアレイ基板について、TFTおよびソース端子の製造工程を示す断面図である。

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】0032

【補正方法】変更

【補正の内容】

【0032】

つぎに、本実施の形態による薄膜トランジスタアレ基板の製造方法を説明する。まず、図1(a)に示すように、絶縁性基板1の表面にたとえばCuやAlなどの金属膜をスパッタ法により成膜したあと、写真製版法より形成したレジストを用いてパターンニングし、ゲート配線2およびショートリングへの取り出し配線3を形成する。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正の内容】

【0039】

以上の工程により形成されたTFTアレ基板の表面にさらに配向膜を形成し、透明絶縁性基板上に遮光膜、対向電極、配向膜などを形成してなる対向基板を対向配置し、両基板のあいだに液晶材料を注入してシール材で封止し、そののちTFTアレ基板の端部を切断してショートリング23を除去し、切断面の面取りを行なうことにより薄膜トランジスタアレ基板を構成する。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正の内容】

【0040】

本実施の形態による薄膜トランジスタアレ基板においては、図3のソース端子18の拡大図に示すように、端子部形成時に端子電極16の下層の金属配線を、表示部側と基板端部側とでそれぞれ別の金属層から形成する。つまり、表示部側の金属配線であるソース配線9はソース電極7やドレイン電極8と同一の金属層から形成され、基板端部側すなわちショートリング側の金属配線である取り出し配線3はゲート配線2と同一の金属層から形成される。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0041

【補正方法】変更

【補正の内容】

【0041】

本発明によれば、図3に示した切断位置24において、金属配線すなわち取り出し配線3がゲート絶縁膜4よりも下層にある。したがって、基板切断時の面取りによって取り出し配線3が削られることがなくなる、あるいは削られる量が少なくなり、金属膜片の発生を最小限に抑制することができる。また、上層に位置するゲート絶縁膜4が抑えの役割を果たすため、この点からも、取り出し配線3の剥離を抑制して金属膜片の発生を防ぎ、端子間短絡の発生を防止することができる。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0043

【補正方法】変更

【補正の内容】

【0043】

【発明の効果】

以上のように、本発明によれば、端子部で端子電極の下層に位置する金属配線において、基板端部側の金属配線を表示部側の金属配線と別層に形成しているため、基板の切断お

よび面取り工程時に、金属配線がはがれて金属膜片を生じること 방지、金属膜片による端子間ショート防止して、より信頼性の高い薄膜トランジスタアレイ基板を得ることができる。また、切断および面取りを行なう位置を端子電極のすぐ近くとしても端子間ショートを生じることがないため、高精度の切断面取り設備が不要となる、薄膜トランジスタアレイ基板の小型化が可能となる、切断しろを小さくして材料の無駄を少なくすることができるなどの利点がある。

【手続補正 16】

【補正対象書類名】明細書

【補正対象項目名】図面の簡単な説明

【補正方法】変更

【補正の内容】

【図面の簡単な説明】

【図 1】

本発明の実施の形態 1 による 薄膜トランジスタアレイ基板 の製造工程を示す断面図である。

【図 2】

本発明の実施の形態 1 による 薄膜トランジスタアレイ基板 の製造工程を示す断面図であり、図 1 に続く工程を表わした図である。

【図 3】

本発明の実施の形態 1 による 薄膜トランジスタアレイ基板 について、端子部を拡大して示した平面図、および断面図である。

【図 4】

薄膜トランジスタアレイ基板 の全体を示す概略平面図である。

【図 5】

薄膜トランジスタアレイ基板 を示す平面図であり、とくに表示部の画素を示す図である。

【図 6】

従来技術による 薄膜トランジスタアレイ基板 の製造工程を示す断面図である。

【図 7】

従来技術による 薄膜トランジスタアレイ基板 の製造工程を示す断面図である。

【図 8】

従来技術による 薄膜トランジスタアレイ基板 について、端子部を拡大して示した平面図、および断面図である。

【符号の説明】

- 1 基板
- 2 ゲート配線
- 3 ショートリングへの取り出し配線
- 4 ゲート絶縁膜
- 5 半導体層
- 6 コンタクト層
- 7 ソース電極
- 8 ドレイン電極
- 9 ソース配線
- 10 チャンネル部
- 11 パッシベーション膜
- 12、13、14 コンタクトホール
- 15 画素電極
- 16 端子電極
- 17 T F T
- 18 ソース端子

- 1 9 ゲート端子
- 2 0、2 1 端子部
- 2 2 表示部
- 2 3 ショートリング
- 2 4 切断位置