

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成25年11月28日 (2013.11.28)

【公表番号】特表2012-530276(P2012-530276A)

【公表日】平成24年11月29日 (2012.11.29)

【年通号数】公開・登録公報2012-050

【出願番号】特願2012-516118(P2012-516118)

【国際特許分類】

G 0 2 B 26/00 (2006.01)

G 0 2 B 26/02 (2006.01)

G 0 9 G 3/34 (2006.01)

B 8 1 B 7/02 (2006.01)

B 8 1 B 3/00 (2006.01)

【 F I 】

G 0 2 B 26/00

G 0 2 B 26/02 E

G 0 9 G 3/34 D

B 8 1 B 7/02

B 8 1 B 3/00

【誤訳訂正書】

【提出日】平成25年10月9日 (2013.10.9)

【誤訳訂正 1】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項 1】

光を調整するためのデバイスであって、

第 1 の層 (1 1 0 2) と、

第 2 の層 (1 1 1 0) であって、前記第 1 と第 2 の層との間にギャップが存在し、及び前記第 1 及び第 2 の層が互いに関連して固定されている、第 2 の層と、

前記第 1 と第 2 の層との間の前記ギャップ内に配置された第 3 の層 (1 1 0 6) と、

前記第 1 の層と前記第 2 の層にわたってバイアス電圧を印加することにより、前記第 1 と第 2 の層との間に電場を選択的に誘導するように構成された制御回路 (1 1 2 0) と、

前記第 3 の層に固定電荷を加えるように構成された電荷ポンプ (1 1 1 8) と、

を備えており、

前記固定電荷が加えられた後で前記第 3 の層が電氣的に分離され、

前記制御回路は、前記バイアス電圧を変化させることにより前記第 3 の層が前記ギャップ内を移動することを引き起こすように構成されており、前記第 3 の層の前記移動は、電場と前記第 3 の層に加えられた固定電荷との間の静電力と、前記第 3 の層上に作用する機械的復元力とに基づいており、前記デバイスは、前記第 3 の層 (1 1 0 6) の位置に応じて、異なる波長の光を反射するように構成されているデバイス。

【請求項 2】

少なくとも一つの抵抗素子 (9 1 6) が前記第 1 の層の下部に配置されている請求項 1 に記載のデバイス。

【請求項 3】

前記第 3 の層を電氣的に分離するためのスイッチ (1 1 2 2) をさらに備えている請求

項 1 または 2 に記載のデバイス。

【請求項 4】

前記第 3 の層を電氣的に分離するための薄膜半導体または M E M S スイッチ (1 1 2 2) をさらに備えている請求項 1 または 2 に記載のデバイス。

【請求項 5】

前記第 3 の層は光学ミラーを備えている請求項 1 から 4 のいずれか一項に記載のデバイス。

【請求項 6】

前記第 2 の層は薄い光学吸収体を備えている請求項 1 から 5 のいずれか一項に記載のデバイス。

【請求項 7】

前記制御回路は、前記デバイスがキャリブレーションモードにあるとき、前記バイアス電圧として第 1 の電圧を印加するように構成されている請求項 1 から 6 のいずれか一項に記載のデバイス。

【請求項 8】

前記第 1 の電圧が印加された後で、前記静電力は、前記機械的復元力におおよそ等しい請求項 7 に記載のデバイス。

【請求項 9】

前記制御回路は、前記デバイスがキャリブレーションモードにあるとき、前記バイアス電圧として第 1 の電圧を印加するように構成されており、前記第 1 の電圧を印加した後で、前記第 3 の層が前記第 1 の層の抵抗素子に接触する請求項 2 から 6 のいずれか一項に記載のデバイス。

【請求項 10】

前記第 3 の層は、前記バイアス電圧に一次比例して移動するように構成されている請求項 1 から 9 のいずれか一項に記載のデバイス。

【請求項 11】

アナログ干渉モジュレータをキャリブレーションするための方法であって、

第 1 の電極 (1 1 0 2) 及び第 2 の電極 (1 1 1 0) を提供する段階であって、前記第 1 の電極及び前記第 2 の電極の間にギャップが存在するところの段階と、

前記第 1 の電極と前記第 2 の電極との間に電場を誘導するために、前記第 1 の電極及び前記第 2 の電極にわたってバイアス電圧を印加する段階と、

第 3 の電極 (1 1 0 6) 上に固定電荷を誘導する段階であって、前記固定電荷が加えられた後で前記第 3 の電極は電氣的に分離されている段階と、

前記バイアス電圧を変化させることにより前記ギャップ内で前記第 3 の電極を移動させる段階と、

を備えており、

前記第 3 の電極の移動は、電場と前記第 3 の電極に加えられた固定電荷との間の静電力と、前記第 3 の電極上に作用する機械的復元力とに基づいており、前記デバイスは、前記第 3 の電極 (1 1 0 6) の位置に応じて、異なる波長の光を反射するように構成されている方法。

【請求項 12】

固定電荷の量を決定する段階であって、

前記第 1 の電極上に堆積された少なくとも一つの抵抗素子を提供する段階と、

前記第 1 の電極及び前記第 2 の電極に前記バイアス電圧としてキャリブレーション電圧を印加する段階と、

前記キャリブレーション電圧により誘導された前記電場が、前記第 1 の電極の少なくとも一つの抵抗素子に前記第 3 の電極が接触することを引き起こすように、前記第 3 の電極上の固定電荷を調整する段階と、

を備えている段階、をさらに備えている請求項 11 に記載の方法。

【請求項 13】

前記静電力が、前記機械的復元力と約等しくなるように、前記第 3 の電極上の固定電荷を調整する段階をさらに備えている請求項 1 1 または 1 2 に記載の方法。

【請求項 1 4】

前記誘導する段階は、前記第 3 の電極の変位が前記**バイアス**電圧に一次比例して応答するように、前記第 3 の電極上に固定電荷を誘導する段階を備えている請求項 1 1 から 1 3 のいずれか一項に記載の方法。

【請求項 1 5】

光を調整するためのデバイスであって、

電流を伝導するための第 1 の手段 (1 1 0 2) と、

電流を伝導するための第 2 の手段 (1 1 1 0) であって、前記第 1 の伝導手段及び前記第 2 の伝導手段との間にギャップが存在する第 2 の手段と、

前記第 1 の伝導手段と前記第 2 の伝導手段との間に電場を誘導するために、前記第 1 の伝導手段及び前記第 2 の伝導手段にわたってバイアス電圧を印加するための手段 (1 1 2 0) と、

電流を伝導するための第 3 の手段 (1 1 0 6) 上に固定電荷を誘導するための手段 (1 1 1 8) と、

を備えており、

前記電流を伝導するための第 3 の手段は、前記固定電荷が**加えられた**後で、電氣的に分離され、

前記バイアス電圧を印加するための手段は、前記バイアス電圧を変化させることにより前記電流を伝導するための第 3 の手段が前記ギャップ内を移動することを引き起こすように構成されており、前記電流を伝導するための第 3 の手段の前記移動は、前記電場と前記電流を伝導するための第 3 の手段に**加えられた**固定電荷との間の静電力と、前記電流を伝導するための第 3 の手段上に作用する機械的復元力とに基づいて**おり**、前記デバイスは、前記電流を伝導するための第 3 の手段 (1 1 0 6) の位置に応じて、異なる波長の光を反射するように構成されているデバイス。

【請求項 1 6】

前記印加手段は、制御回路を備えている請求項 1 5 に記載のデバイス。

【請求項 1 7】

前記誘導手段は、電荷ポンプを備えている請求項 1 5 または 1 6 に記載のデバイス。

【請求項 1 8】

前記第 3 の伝導手段を電氣的に分離するための手段 (1 1 2 2) をさらに備えている請求項 1 5 から 1 7 のいずれか一項に記載のデバイス。

【請求項 1 9】

前記電氣的に分離するための手段は、スイッチを備えている請求項 1 8 に記載のデバイス。

【請求項 2 0】

前記電氣的に分離するための手段は、薄膜半導体を備えている請求項 1 8 に記載のデバイス。

【請求項 2 1】

前記第 2 の伝導手段の頂部上に絶縁層が配置されている請求項 1 5 から 2 0 のいずれか一項に記載のデバイス。

【請求項 2 2】

前記第 3 の伝導手段上に硬化層 (9 0 8) が配置されている請求項 1 5 から 2 1 のいずれか一項に記載のデバイス。

【請求項 2 3】

前記第 3 の伝導手段にキャパシタ (1 3 4 4) が**連通している**請求項 1 5 から 2 2 のいずれか一項に記載のデバイス。

【請求項 2 4】

前記第 1 の伝導手段は電極を備えており、前記第 2 の伝導手段は電極を備えており、及

び前記第3の伝導手段は電極を備えている請求項15から23のいずれか一項に記載のデバイス。

【請求項25】

誘導するための手段はさらに、前記第3の伝導手段の移動が、前記バイアス電圧に一次比例するように、前記電流を伝導するための第3の手段上に前記電荷を誘導するように構成されている請求項15から24のいずれか一項に記載のデバイス。

【誤訳訂正2】

【訂正対象書類名】明細書

【訂正対象項目名】0001

【訂正方法】変更

【訂正の内容】

【0001】

本願発明は、アナログ干渉モジュレータの駆動方式及びキャリブレーション方法に関連している。

【誤訳訂正3】

【訂正対象書類名】明細書

【訂正対象項目名】0005

【訂正方法】変更

【訂正の内容】

【0005】

方法及びデバイスは、アナログ干渉モジュレータに関連してここで説明される。アナログ干渉モジュレータは、光学特性を有するいくつかの異なる状態へ駆動されうる。様々な状態を達成するように、アナログ干渉モジュレータの駆動をキャリブレーション及び制御するための特定の方法及びデバイスが説明される。

【誤訳訂正4】

【訂正対象書類名】明細書

【訂正対象項目名】0070

【訂正方法】変更

【訂正の内容】

【0070】

図13は、図12のアナログ干渉モジュレータ1300がキャリブレーションされる工程1400を図示している。前記キャリブレーション工程は、特定の電圧が印加されたとき、前記中間電極1306が上部電極1302と下部電極1310の間の周知の位置に移動するように前記モジュレータ1300を構成させる。工程1400は、前記キャリブレーション工程1400の様々な状態で干渉モジュレータ1300を図示している図14を参照しながら以下で説明される。

【誤訳訂正5】

【訂正対象書類名】明細書

【訂正対象項目名】0073

【訂正方法】変更

【訂正の内容】

【0073】

振動を検知することに加えて、平衡電荷 Q_e を得るためにステップ1412でスイッチ1522と断絶するときを決定するための他の変数が存在する。キャリブレーション工程の一つの実施形態において、スイッチ1522は、中間電極1506が抵抗柱1516と接触するときに関われている。前記電荷を徐々になくするとき、中間プレートは、前記抵抗柱1516から分離し、及び平衡電荷を保つ。別の実施形態において、スイッチ1522は、中間電極1506が抵抗柱1516にスナップするのに十分な電荷を取得しているが、中間電極1506が抵抗柱1516に接触する前に、開かれている。十分な電荷を取得するのに必要な期間は、以前のキャリブレーション工程の実行の間に計算されるかまたは

確立されうる。

【誤訳訂正 6】

【訂正対象書類名】明細書

【訂正対象項目名】0078

【訂正方法】変更

【訂正の内容】

【0078】

- 12、12a、12b 干渉モジュレータ
- 14、14a、14b 可動反射層
- 16、16a、16b 光学スタック
- 18 支柱
- 19 ギャップ
- 20 基板
- 21 プロセッサ
- 22 アレイドライバ
- 24 行ドライバ回路
- 26 列ドライバ回路
- 27 ネットワークインターフェイス
- 28 フレームバッファ
- 29 ドライバコントローラ
- 30 ディスプレイアレイ
- 32 テザー
- 34 変形可能層
- 40 ディスプレイデバイス
- 41 ハウジング
- 42 支柱ブラグ
- 43 アンテナ
- 44 バス構造
- 45 スピーカ
- 46 マイクロフォン
- 47 トランシーバ
- 48 入力デバイス
- 50 電源
- 52 コンディショニングハードウェア
- 800 アナログ干渉モジュレータ
- 802 上部電極
- 803 硬化層
- 804 絶縁柱
- 806 中間電極
- 808 硬化層
- 810 下部電極
- 812 基板
- 814 パッシベーション層
- 900 アナログ干渉モジュレータ
- 902 上部電極
- 903 硬化層
- 906 中間電極
- 908 硬化層
- 910 下部電極
- 912 基板

9 1 4 誘電体パッシベーション
9 1 6 抵抗素子
1 0 0 0 モジュレータ
1 1 0 0 アナログ干渉モジュレータ
1 1 0 2 上部電極
1 1 0 4 絶縁柱
1 1 0 6 中間電極
1 1 1 0 下部電極
1 1 1 8 電荷ポンプ
1 1 2 0 制御回路
1 1 2 2 スイッチ
1 2 0 0 アナログ干渉モジュレータ
1 2 0 2 上部電極
1 2 0 6 中間電極
1 2 1 0 下部電極
1 2 1 2 基板
1 2 3 0、1 2 3 2、1 2 3 4、1 2 3 6 位置
1 3 0 0 アナログ干渉モジュレータ
1 3 0 2 上部電極
1 3 0 3 パッシベーション
1 3 0 6 中間電極
1 3 1 0 下部電極
1 3 1 4 パッシベーション層
1 3 2 0 制御回路
1 3 4 0 寄生容量
1 3 4 2 寄生容量
1 3 4 4 キャパシタ
1 4 0 0 キャリブレーション工程
1 5 0 0 干渉モジュレータ
1 5 0 2 上部電極
1 5 0 6 中間電極
1 5 1 0 下部電極
1 5 1 6 抵抗柱
1 5 2 0 制御回路
1 5 2 2 スイッチ
1 5 4 8 ソース抵抗