



(12) 发明专利申请

(10) 申请公布号 CN 102123553 A

(43) 申请公布日 2011. 07. 13

(21) 申请号 201110065809. 9

(22) 申请日 2011. 03. 18

(71) 申请人 复旦大学

地址 200433 上海市杨浦区邯郸路 220 号

(72) 发明人 郭俊彦 李文宏

(74) 专利代理机构 上海正旦专利代理有限公司

31200

代理人 陆飞 盛志范

(51) Int. Cl.

H05B 37/02 (2006. 01)

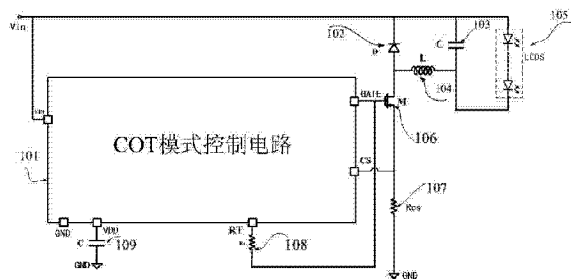
权利要求书 1 页 说明书 3 页 附图 2 页

(54) 发明名称

一种 COT 模式 LED 照明驱动电路

(57) 摘要

本发明属于 LED 照明电源转换器技术领域，具体为一种 COT 模式 LED 照明驱动电路。包括降压 Buck 电路、采样电路、辅助电路、COT 模式控制电路；其中，COT 模式控制电路分别与降压 Buck 电路、采样电路相连；降压型 Buck 电路与采样滤波电路相连；三者构成反馈环路，控制降压 Buck 电路电流输出，从而控制 LED 灯的亮度。COT 模式可避免峰值电流控制电路的占空比大于 0.5 所引起的次级谐波振荡问题。本发明在固定关断时间模式下关断时间可调，该方案结构简单，适应于大规模集成实现，从而降低成本，可广泛用于因降压型 LED 驱动照明领域。



1. 一种 COT 模式 LED 照明驱动电路,其特征在于包括降压 Buck 电路、采样电路、辅助电路、COT 模式控制电路;其中,COT 模式控制电路分别与降压 Buck 电路、采样电路相连;降压型 Buck 电路与采样滤波电路相连;三者构成反馈环路,控制降压 Buck 电路电流输出,从而控制 LED 灯的亮度。

2. 根据权利要求 1 所述的 COT 模式 LED 照明驱动电路,其特征在于所述 COT 模式控制电路包括三部分:基准电压电路(201)、保护电路(202)、COT 模式控制核心电路(203);基准电压电路(201)为整个电路提供所需的基准电压;保护电路(202)包括欠压保护电路、过温保护电路和上电复位电路,用于保护电路正常工作;COT 模式控制核心电路(203)使电路工作在 COT 模式下。

3. 根据权利要求 2 所述的 COT 模式 LED 照明驱动电路,其特征在于所述的 COT 模式控制核心电路包括:调整电阻(108),运算放大器(301),第一比较器(302),第二比较器(303),RS 触发器(304),数字逻辑(305),迟滞比较器(306),由第一 NMOS 管(M1)、第二 PMOS 管(M2)、第三 PMOS 管(M3)、第四 NMOS 管(M4)、第五 NMOS 管(M5)和电容 C 构成的充放电系统;其中调整电阻(108)一端和 GATE 信号相连,另一端与运算放大器(301)的负端及第一 NMOS 管(M1)的源极相连;运算放大器(301)的正端接基准电压电路(201)的输出信号 vref1、运算放大器(301)的负端与调整电阻(108)的一端和第一 NMOS 管(M1)的源极相连、运算放大器(301)的输出端与第一 NMOS 管(M1)的栅极相连;第一 NMOS 管(M1)漏极与第二 PMOS 管(M2)的漏极和栅极相连;第二 PMOS 管(M2)的源极和第三 PMOS 管(M3)源极与电源 VDD 相连;第三 PMOS 管(M3)的栅极与第二 PMOS 管(M2)的栅极相连、第三 PMOS 管(M3)的漏极与第四 NMOS 管(M4)的漏极、第五 NMOS 管(M5)的漏极、电容 C 的上极板、第一比较器(302)的正端、第二比较器(303)的负端相连;电容 C 的下极板与 GND 相连;第四 NMOS 管(M4)的源极和第五 NMOS 管(M5)的源极和 GND 相连;第四 NMOS 管(M4)的栅极与保护电路(202)的输出 POR 信号相连;第五 NMOS 管(M5)的栅极与 RS 触发器(304)的输出 CLK 相连;第一比较器(302)的负端与基准电压电路(201)的输出信号 VH 相连、输出端与 RS 触发器(304)的 S 端相连;第二比较器(303)的正端与基准电压电路(201)的输出信号 VL 相连、输出端与 RS 触发器的 R 端相连;RS 触发器(304)的输出端 CLK 信号进入数字逻辑(305);数字逻辑(305)同时接受迟滞比较器(306)输出信号 RESET,同时数字逻辑(305)的输出与 GATE 信号相连;迟滞比较器(306)的正端接受采样信号 CS,负端与基准电压电路(201)的输出信号 vref2 相连。

## 一种 COT 模式 LED 照明驱动电路

### 技术领域

[0001] 本发明属于 LED 照明电源转换器技术领域,具体涉及一种 COT 模式 LED 照明驱动电路。

### 背景技术

[0002] 随着能源日益紧张,LED 以其发光效率高,稳定可靠等优点,取代传统的照明方式已成为趋势,因而基于 LED 照明的电源驱动电路成为当前节能环保的热门研究课题。

[0003] 基于 LED 的电源驱动电路一般主要有三种实现形式:线性稳压源(LDO),开关电容形式(有电容无电感),开关电源形式(有电容有电感)。三种形式中,线性稳压源的使用范围相对较小,只能降压且只在输出电压比输入电压相差不多的情况下使用,这样来保证较高的转换效率;开关电容形式(有电容无电感)由于开关电容采用的是电荷泵输出的方式,所以输出电压是一些离散的值,不能保证输出电压的连续性,同时由于无电感,系统很难提供大电流输出,而且电流和电压的纹波都比较大,所以不太适合用在 LED 照明领域;开关电源形式由于有电感,因而可以提供较大的电流,同时成熟的电源拓扑结构可以实现升压降压等多种输出需求,所以现有的产品方案中,照明用 LED 驱动电路以开关电源居多。

[0004] 开关电源的多种拓扑结构升压,降压,升降压,多种控制模式,电压环控制,峰值电流控制,滞回控制等特点极大的扩展了开关电源的应用范围。由于 LED 灯的亮度是主要由其电流的大小决定的所以会采样 LED 等上的电流做为反馈信号进行处理,得到恰当的占空比信号,完成电路的驱动。由于电流控制模式在占空比大于 0.5 的情况下会引起次级谐波振荡,所以需要特殊的电路进行处理如斜率补偿电路等,而这些斜率补偿电路在片内集成会占用大量的芯片面积。

### 发明内容

[0005] 本发明的目的在于提供一种避免可次级谐波振荡的 LED 照明驱动电路。

[0006] 本发明提供的 LED 照明驱动电路,采用 COT 模式控制方案,克服在占空比大于 0.5 时系统产生的次级谐波振荡问题,同时的固定关断时间是可以调整的。具体由降压 Buck 电路、采样滤波电路、辅助电路和 COT 控制电路组成。其中:COT 控制电路分别与降压 Buck 电路、采样滤波电路相连;降压 Buck 电路与采样滤波电路相连;三者构成反馈环路,以控制降压 Buck 电路电流输出,从而控制 LED 灯的亮度。

[0007] 本发明中,所述的 COT 控制电路可以使系统工作在 COT 模式下。此时开关管的关断时间固定但其大小可以调整。

[0008] 具体原理如下:当基准电压电路 201 输出正常、保护电路 202 使能信号,使 COT 模式控制核心电路 203 开始工作,由于端口 RT 与 GATE 相连,此时的 GATE 信号被上电复位信号置为低,此时电路开始对电容 C 充电,信号 VC 慢慢增加,经过一段固定的时间后,产生时钟 CLK,此时钟 CLK 经过后续数字逻辑电路 305 后使 GATE 端为高电平;当 GATE 信号为高的时候使充放电系统进入休眠状态,与此同时开始有电流流过采样电阻  $R_{cs}$ ,由于有电感的存

在,电路的电流逐渐增加,使得CS端的电压高过内部设定的阈值 $v_{ref2}$ 后,经过迟滞比较器306,产生控制信号RESET,进入数字逻辑电路305,使GATE变为低电平,此时开关管106关闭;当GATE变为低电平时,充放电系统从休眠中恢复,开始工作,经过一段固定的时间后,电路产生时钟CLK,此时钟经过后续数字逻辑电路305后使GATE端为高电平,此时电路重新进入休眠状态,不进行充放电,而开关管106开启,如此往复形成COT控制模式。

#### 附图说明

- [0009] 图1是COT模式LED照明驱动电路结构图。  
[0010] 图2是COT模式控制电路结构框图。  
[0011] 图3是COT模式控制核心电路实现示意图。  
[0012] 图4是COT模式控制电路主要节点波形图。

#### 具体实施方式

[0013] 本发明公开了一种用于LED照明的COT模式模拟电源驱动电路,主要包括:COT模式控制电路101,由二极管102、电容103、电感104和开关管106构成的降压型BUCK电路,LED阵列105,采样电阻107,调整电阻108,稳压电容109。具体结构如图1所示:二极管102的正极与开关管106的漏极和电感104的负极相连;电容103的正极、二极管102的负极和LED阵列105的正端与电源VIN相连;电容103的负极、LED阵列105的负端与电感104的正极相连,开关管106的漏极与二极管102的正极、源极与采样电阻107的上端相连、栅极与COT模式控制电路101的输出信号GATE相连;采样电阻107一段与开关管106的源极相连另一端与GND相连;调整电阻108一段和开关管106的栅极GATE相连另一端和COT模式控制电路101的RT端相连;稳压电容109正极和COT模式控制电路101的端口VDD相连,负端与GND相连。COT模式控制电路101从CS端接受采样电阻107的电压,经过内部处理输出GATE信号控制开关管106栅极开启和关闭。调整电阻108改变固定关断时间的大小。稳压电容109保证内部芯片电压稳定。LED阵列105是电路的负载。

[0014] COT模式控制电路包括三部分:基准电压电路201、保护电路202、COT模式控制核心电路203。具体结构如图2所示。基准电压电路201为整个电路提供所需的基准电压;保护电路202包括欠压保护,过温保护,上电复位等电路,保护电路正常工作;COT模式控制核心电路203是本发明的重点可使电路工作在COT模式下。

[0015] COT模式控制核心电路203如图3所示,包括:调整电阻108,运算放大器301,第一比较器302,第二比较器303,RS触发器304,数字逻辑305,迟滞比较器306,由第一NMOS管M1、第二PMOS管M2、第三PMOS管M3、第四NMOS管M4、第五NMOS管M5和电容C构成的充放电系统;其中调整电阻108一端和GATE信号相连,另一端与运算放大器301的负端及第一NMOS管M1的源极相连;运算放大器301的正端接基准电压电路201的输出信号 $v_{ref1}$ 、运算放大器301的负端与调整电阻108的一端和第一NMOS管M1的源极相连、运算放大器301的输出端与第一NMOS管M1的栅极相连;第一NMOS管M1漏极与第二PMOS管的漏极和栅极相连;第二PMOS管M2的源极和第三PMOS管M3源极与电源VDD相连;第三PMOS管M3的栅极与第二PMOS管M2的栅极相连、第三PMOS管M3的漏极与第四NMOS管M4的漏极、第五NMOS管M5的漏极、电容C的上极板、第一比较器301的正端、第二比较器303的负端相

连;电容 C 的下极板与 GND 相连;第四 NMOS 管 M4 的源极和第五 NMOS 管的源极和 GND 相连;第四 NMOS 管的栅极与保护电路 202 的输出 POR 信号相连;第 5NMOS 管的的栅极与 RS 触发器 304 的输出 CLK 相连;第一比较器 302 的负端与基准电压电路 201 的输出信号 VH 相连、输出端与 RS 触发器 304 的 S 端相连;第二比较器 303 的正端与基准电压电路 201 的输出信号 VL 相连、输出端与 RS 触发器的 R 端相连;RS 触发器 304 的输出端 CLK 信号进入数字逻辑 305;数字逻辑 305 同时接受迟滞比较器 306 输出信号 RESET,同时数字逻辑 305 的输出与 GATE 信号相连;迟滞比较器 306 的正端接受采样信号 CS,负端与基准电压电路 201 的输出信号 vref2 相连。

[0016] COT 模式控制原理阐述如下:当基准电压电路 201 输出正常、保护电路 202 使能信号,使 COT 模式控制核心电路 203 开始工作,由于端口 RT 与 GATE 相连,此时的 GATE 信号被上电复位信号置为低,此时电路开始对电容 C 充电,信号 VC 慢慢增加,经过一段固定的时间后,产生时钟 CLK,此时钟 CLK 经过后续数字逻辑电路 305 后使 GATE 端为高电平;当 GATE 信号为高的时候使充放电系统进入休眠状态,与此同时开始有电流流过采样电阻 Rcs,由于有电感的存在,电路的电流逐渐增加,使得 CS 端的电压高过内部设定的阈值 vref2 后,经过迟滞比较器 306,产生控制信号 RESET,进入数字逻辑电路 305,使 GATE 变为低电平,此时开关管 106 关闭;当 GATE 变为低电平时,充放电系统从休眠中恢复,开始工作,经过一段固定的时间后,电路产生时钟 CLK,此时钟经过后续数字逻辑电路 305 后使 GATE 端为高电平,此时电路重新进入休眠状态,不进行充放电,而开关管 106 开启,如此往复形成 COT 控制模式。

[0017] 本发明采用峰值电流 COT 模式控制方式实现对 LED 电流的控制,可以避免峰值电流控制电路的占空比大于 0.5 所引起的次级谐波振荡问题。本发明结构简单,适应性强,更适应于集成实现从而降低成本,可广泛应用在 LED 驱动照明领域。

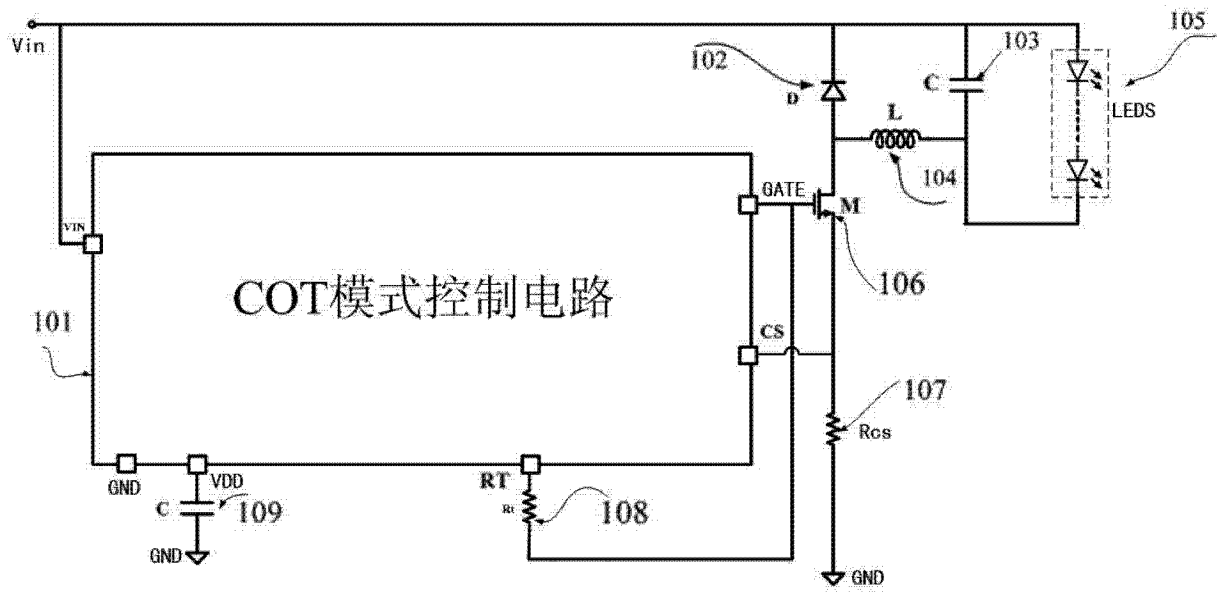


图 1

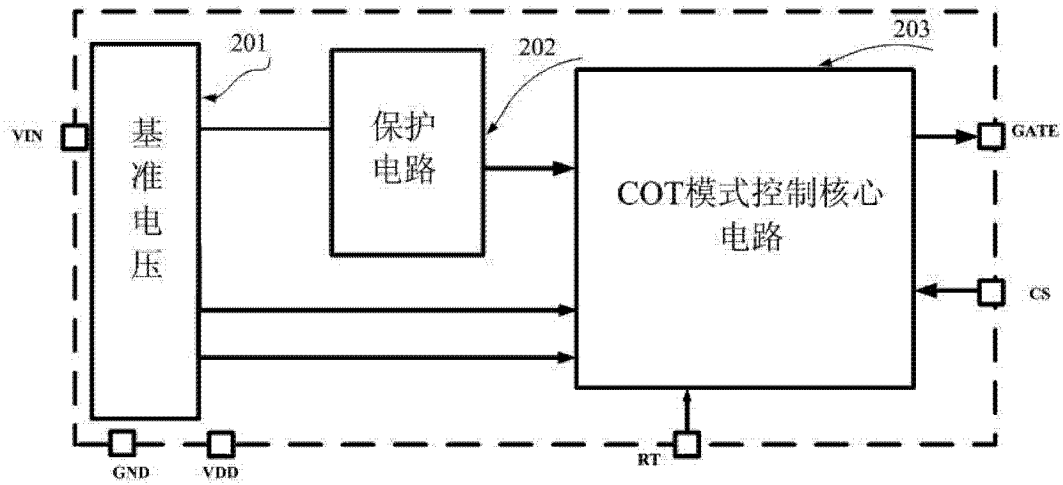


图 2

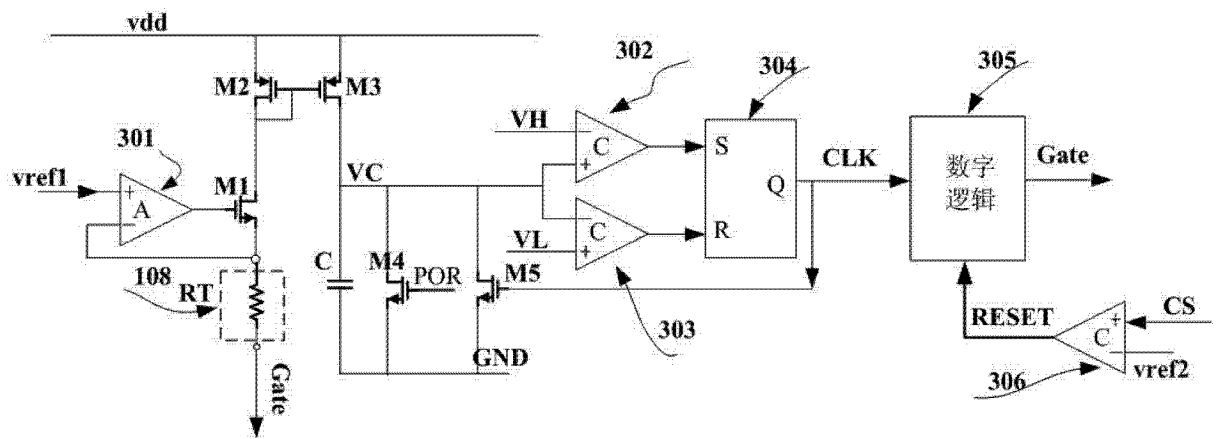


图 3

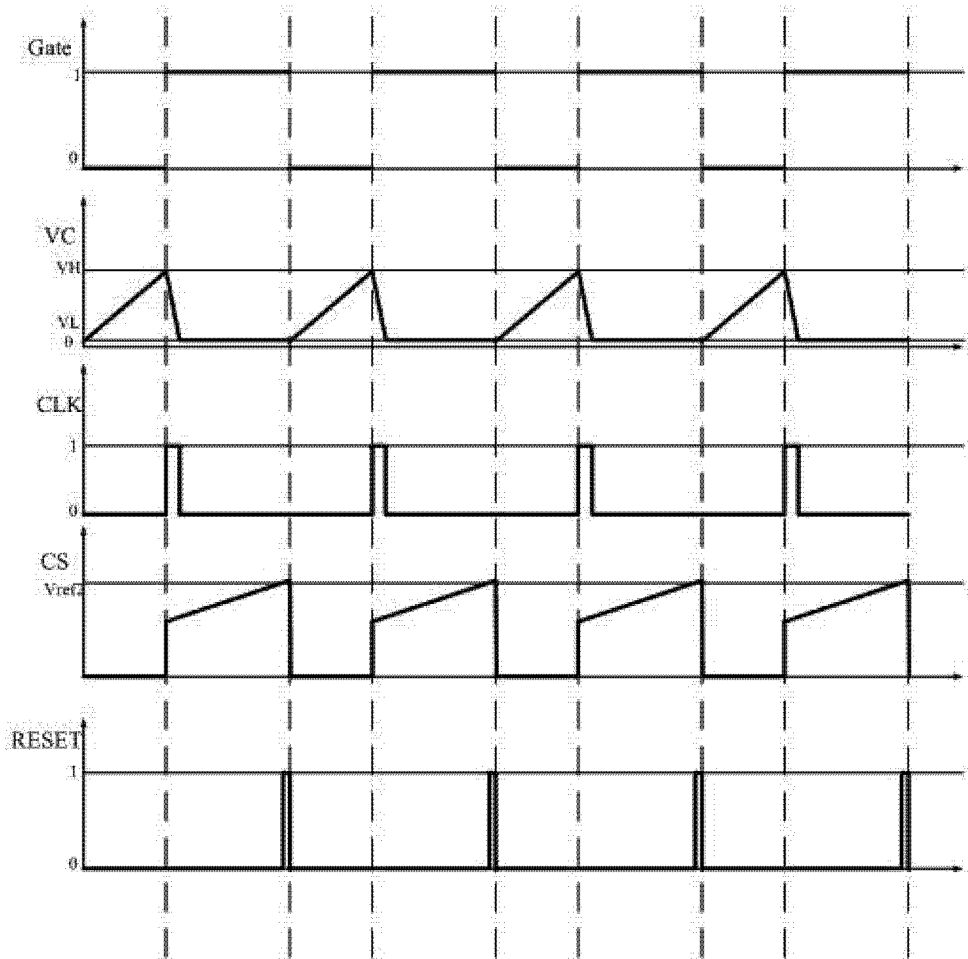


图 4