

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2022年9月29日(29.09.2022)



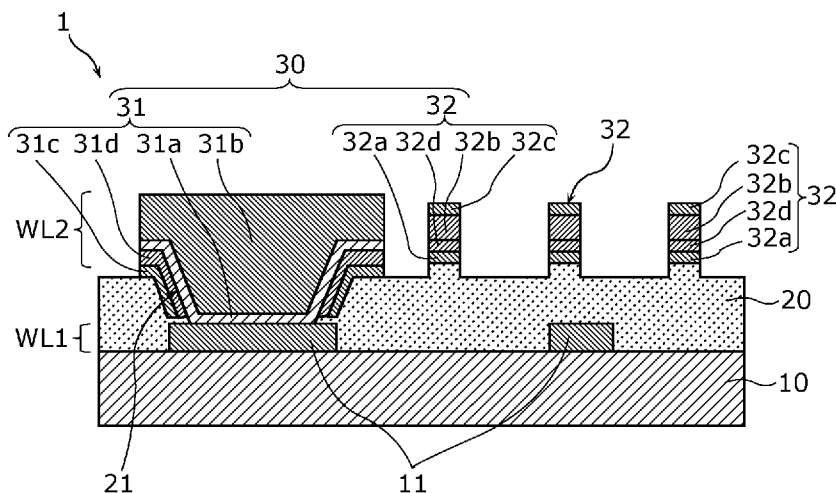
(10) 国際公開番号

WO 2022/202553 A1

- (51) 国際特許分類:  
H05K 3/18 (2006.01) H05K 3/40 (2006.01)  
H05K 3/20 (2006.01) H05K 3/42 (2006.01)
- (21) 国際出願番号: PCT/JP2022/011952
- (22) 国際出願日: 2022年3月16日(16.03.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2021-047463 2021年3月22日(22.03.2021) JP
- (71) 出願人: パナソニックIPマネジメント株式会社(PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) [JP/JP]; 〒5406207 大阪府大阪府中央区城見2丁目1番61号 Osaka (JP).
- (72) 発明者: 二連木 隆佳(NIRENGI, Takayoshi). 大石 章博(OISHI, Akihiro). 相阪 勉(AISAKA, Tsutomu). 松下 大介(MATSUSHITA, Daisuke). 岩永 純平(IWANAGA, Jumpei). 東條 正(TOJO, Tadashi).
- (74) 代理人: 新居 広守, 外(NII, Hiromori et al.); 〒5320011 大阪府大阪市淀川区西中島5丁目3番10号タナカ・イトーピア新大阪ビル6階新居国際特許事務所内 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) Title: WIRING BODY, MOUNTING SUBSTRATE, WIRING TRANSFER BOARD WITH WIRING, INTERMEDIATE MATERIAL FOR WIRING BODY, AND MANUFACTURING METHOD FOR WIRING BODY

(54) 発明の名称: 配線体、実装基板、配線付き配線転写版、配線体用中間材、及び、配線体の製造方法



(57) Abstract: Provided is a wiring body (30) which is arranged on top of a substrate (10) having a conductor (11) and which comprises: a via electrode (31) that is provided inside a via hole (21) formed in an insulation layer (20) located on top of the substrate (10) and that is connected to the conductor (11) via the via hole (21); and wiring (32) that is provided above the substrate (10) with the insulation layer (20) therebetween, wherein the via electrode (31) has a seed layer (31a) formed inside the via hole (21), along the inner surface of the insulation layer (20) from the top of the conductor (11), a via electrode body layer (31b) formed being located on top of the seed layer (31a) and so as to fill the inside of the via hole (21), and an adhesive layer (31c) formed inside the via hole (21) in between the seed layer (31a) and the inner surface of the insulation layer (20).



WO 2022/202553 A1

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,  
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,  
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,  
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保  
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,  
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,  
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,  
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,  
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,  
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,  
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,  
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

(57) 要約：導電体（11）を有する基板（10）の上に配置される配線体（30）であって、基板（10）の上に位置する絶縁層（20）に形成されたビアホール（21）内に設けられ、ビアホール（21）を介して導電体（11）に接続されたビア電極（31）と、絶縁層（20）を介して基板（10）の上方に設けられる配線（32）と、を備え、ビア電極（31）は、ビアホール（21）内で導電体（11）の上から絶縁層（20）の内側面に沿って形成されたシード層（31a）と、シード層（31a）の上に位置し且つビアホール（21）内を埋めるように形成されたビア電極本体層（31b）と、ビアホール（21）内でシード層（31a）と絶縁層（20）の内側面との間に形成された密着層（31c）とを有する。

## 明 細 書

発明の名称：

配線体、実装基板、配線付き配線転写版、配線体用中間材、及び、配線体の製造方法

### 技術分野

[0001] 本開示は、配線体、実装基板、配線付き配線転写版、配線体用中間材、及び、配線体の製造方法に関し、特に、半導体パッケージ基板等である実装基板の配線層又は再配線層（RDL；Re Distribution Layer）として用いることができる配線体等に関する。

### 背景技術

[0002] 半導体装置の小型化、高集積化及び高機能化への要求から、半導体装置のパッケージング技術が種々検討されている。近年、半導体装置のパッケージング技術としては、異種複数の半導体装置が搭載されたシリコンインターポーザを半導体パッケージ基板上に搭載した2.5D半導体パッケージが主流になっている。2.5D半導体パッケージでは、複数の半導体装置間の信号接続がシリコンインターポーザ上の微細回路で接続されており、シリコンインターポーザ全体が機能集積された1つのSoC（System on chip）とみなすことができる。

[0003] シリコンインターポーザは、シリコンウエハによって構成されている。シリコンインターポーザでは、シリコンウエハの半導体装置が搭載される表面には半導体プロセスによって微細多層配線層が形成され、シリコンウエハの裏面には半導体パッケージ基板に接続される接続端子及び電気回路が形成され、そして、表裏の回路がシリコンウエハを貫通するTSV（Through Silicon Via）で電気接続されている。

[0004] しかしながら、ウエハレベルの製造プロセスを必要とするシリコンインターポーザは、製造コストが高いという課題がある。そのため、シリコンインターポーザは、サーバやハイエンドPC、ハイエンドグラフィック等、コス

トよりも性能が要求されるものへの適用に限られることが多く、普及の障害になっている。

[0005] また、シリコンは半導体であるため、シリコンウエハ上に直接配線層を形成すると電気特性が劣化するという課題がある。さらに、半導体パッケージ基板にシリコンインターポーザを搭載して半導体装置を実装する場合、半導体パッケージ基板に直接半導体装置を実装する場合に比べ、シリコンインターポーザの分だけ、半導体パッケージ基板からの伝送距離が長くなり、ノイズが乗りやすくなるという課題がある。

[0006] 一方、シリコンインターポーザよりも安価な新たなパッケージング技術として、従来の有機半導体パッケージ基板の装置搭載面側の多層配線層を、シリコンインターポーザに近い配線密度にすることで、シリコンインターポーザが不要な有機半導体パッケージ基板、いわゆる2.1D半導体パッケージ基板が提案されている（例えば特許文献1参照）。

[0007] しかしながら、2.1D半導体パッケージ基板では、シリコンインターポーザに近い薄層の微細配線を多層で形成する必要があるという課題がある。例えば、2.1D半導体パッケージ基板では、少なくともL/Sが2/2 $\mu$ m~5/5 $\mu$ mで、1層当たりの配線層厚が3~10 $\mu$ mとなるように、薄層の微細配線を形成することが要求される。

[0008] この場合、これまでの技術によって微細配線を形成するには、通常のプロセスで製造された半導体パッケージ基板の半導体素子搭載面の最表層の配線1層分をCMP（Chemical Mechanical Polishing）によって研磨して平坦化する必要があるが、CMPを用いた研磨平坦化処理は高価であり、半導体パッケージ基板の分野に単純に適用することは難しい。

[0009] また、多層配線層を有する半導体パッケージ基板等の実装基板に、L/S=2/2 $\mu$ m~5/5 $\mu$ mの微細配線をめっき法で形成する技術が知られている。例えば、めっき法で微細配線を形成する技術として、セミアディティブプロセス（SAP; Semi Additive Process）及び

モディファイドセミアディティブプロセス (MSAP ; Modified Semi Additive Process) が知られている。

[0010] 多層配線層を有する半導体パッケージ基板等の実装基板においては、配線体として、配線とビア電極とが設けられている。ビア電極は、上下の配線層の配線同士を接続するために配線層間に形成された層間絶縁層に設けられる。このようなビア電極をめっき法で形成する場合、層間絶縁層内に形成されたビアホール内にシード層 (シード電極) を形成し、このシード層にめっき膜を積層することでビア電極を形成することができる。

### 先行技術文献

#### 特許文献

[0011] 特許文献1：特開2020-107681号公報

#### 発明の概要

##### 発明が解決しようとする課題

[0012] しかしながら、従来のめっき法で形成されたビア電極では、シード層と絶縁層との密着性が悪いため、ビア電極の信頼性が低い。

[0013] 本開示は、このような課題を解決するためになされたものであり、信頼性の高いビア電極を有する配線体及び実装基板等を提供することを目的とする。

##### 課題を解決するための手段

[0014] 上記目的を達成するために、本開示に係る配線体の一態様は、導電体を有する基板の上に配置される配線体であって、前記基板の上に位置する絶縁層に形成されたビアホール内に設けられ、前記ビアホールを介して前記導電体に接続されたビア電極と、前記絶縁層を介して前記基板の上方に設けられた配線と、を備え、前記ビア電極は、前記ビアホール内で前記導電体の上から前記絶縁層の内側面に沿って形成されたシード層と、前記シード層の上に位置し且つ前記ビアホール内を埋めるように形成されたビア電極本体層と、前記ビアホール内で前記シード層と前記絶縁層の内側面との間に形成された密

着層とを有する。

[0015] また、本開示に係る実装基板の一態様は、導電体を有する基板と、前記基板の上に位置し、請求項1～4のいずれか1項に記載の配線体と、を備える。

[0016] また、本開示に係る配線付き配線転写版の一態様は、他の部材に転写するための転写用配線が形成された配線転写版である配線付き配線転写版であって、基材と、前記基材の上に形成された離型層と、前記離型層の上に開口部を有するように前記基材を覆う転写版絶縁層と、前記転写版絶縁層に形成され、前記配線が転写される部材の絶縁層にビア電極用のビアホールを形成するための突起構造と、前記開口部内において前記離型層の上に形成されたためつき膜と、少なくとも前記突起構造の側面を覆う密着膜と、を備え、前記ためつき膜と前記密着膜とは、他の部材に転写される転写用配線である。

[0017] また、本開示に係る配線体用中間材の一態様は、導電体を有する基板の上に配置される配線体の中間材である配線体用中間材であって、前記基板の上に位置し、凹部を有する絶縁層と、前記凹部における内側面及び底面と前記絶縁層の主面にわたって形成された密着膜と、前記密着膜の上に位置する配線と、を備え、前記凹部は、前記導電体の上に位置し且つ前記絶縁層の主面から窪むように形成されている。

[0018] また、本開示に係る配線体の製造方法の一態様は、導電体を有する基板を準備する工程と、配線転写版に配線が形成された配線付き配線転写版を準備する工程と、前記基板と前記配線付き配線転写版との間に絶縁材料を配置して前記基板と前記配線付き配線転写版との間に絶縁層を形成する工程と、前記配線付き配線転写版に含まれる前記配線転写版を前記絶縁層から分離する工程と、を含み、前記配線付き配線転写版は、基材と、前記基材の上に形成された離型層と、前記離型層の上に開口部を有するように前記基材を覆う転写版絶縁層と、前記転写版絶縁層に形成され、前記絶縁層にビアホールを形成するための突起構造と、前記開口部内において前記離型層の上に形成されたためつき膜と、少なくとも前記突起構造の側面を覆う密着膜と、を備え、前

記絶縁層を形成する工程では、前記配線付き配線転写版の前記突起構造を前記絶縁材料内に配置し、前記配線転写版を分離することで、前記導電体の上の前記絶縁層の部分に前記ビアホールに対応する凹部が形成されるとともに前記密着膜が前記絶縁層の前記凹部の内側面に転写され、かつ、前記配線付き配線転写版に形成されていた前記めっき膜が前記絶縁層に転写される。

### 発明の効果

[0019] 本開示によれば、シード層と絶縁層との密着性を向上させることができるので、信頼性の高いビア電極を有する配線体及び実装基板を得ることができる。

### 図面の簡単な説明

[0020] [図1]図1は、実施の形態1に係る実装基板の配線体における1つの配線層の配線パターンの一例を示す平面図である。

[図2]図2は、図1のII-II線における実装基板のビア間配線部の断面図である。

[図3]図3は、図1のIII-III線における実装基板の層間接続部の断面図である。

[図4]図4は、実施の形態1に係る配線体及び実装基板1を製造する際に用いられる配線付き配線転写版の作製方法を説明するための図である。

[図5]図5は、配線転写版の作製方法を説明するための図である。

[図6A]図6Aは、配線転写版の変形例を示す断面図である。

[図6B]図6Bは、変形例に係る実装基板のビア間配線部の断面図である。

[図6C]図6Cは、変形例に係る実装基板の層間接続部の断面図である。

[図7]図7は、図4で作製された配線付き配線転写版を別の断面で切断したときの構成を示す図である。

[図8]図8は、実施の形態1に係る配線体の製造方法及び実装基板の製造方法を説明するための図（図2のビア間配線部に対応する部分の断面図）である。

[図9]図9は、実施の形態1に係る配線体の製造方法及び実装基板の製造方法

を説明するための図（図3の層間接続部に対応する部分の断面図）である。

[図10]図10は、実施の形態1に係る配線体の第1適用例を示す実装基板の断面図である。

[図11]図11は、実施の形態1に係る配線体の第2適用例を示す実装基板の断面図である。

[図12]図12は、実施の形態1に係る配線体の第3適用例を示す実装基板の断面図である。

[図13]図13は、実施の形態2に係る実装基板の断面図である。

[図14]図14は、実施の形態2に係る配線体の製造方法及び実装基板の製造方法を説明するための図である。

[図15]図15は、実施の形態3に係る実装基板の断面図である。

[図16]図16は、配線転写版の製造方法の他の例を説明するための図である。

### 発明を実施するための形態

[0021] 以下、本開示の実施の形態について、図面を参照しながら説明する。なお、以下に説明する実施の形態は、いずれも本開示の一具体例を示すものである。したがって、以下の実施の形態で示される、数値、形状、材料、構成要素、構成要素の配置位置及び接続形態等は、一例であって本開示を限定する主旨ではない。よって、以下の実施の形態における構成要素のうち、本開示の最上位概念を示す独立請求項に記載されていない構成要素については、任意の構成要素として説明される。

[0022] なお、各図は、模式図であり、必ずしも厳密に図示されたものではない。したがって、各図において縮尺などは必ずしも一致していない。また、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡略化する。

[0023] （実施の形態1）

まず、実施の形態1に係る配線体30及び実装基板1の構成について、図1～図3を用いて説明する。図1は、実施の形態1に係る実装基板1の配線

体30における1つの配線層の配線パターンの一例を示す平面図である。図2は、図1のII-II線における同実装基板1のビア間配線部の断面図である。また、図3は、図1のIII-III線における同実装基板1の層間接続部の断面図である。

[0024] 実装基板1は、例えば半導体パッケージ基板であり、配線が形成された配線層を複数層備える。したがって、実装基板1は、図1に示すように、配線体30として、配線層間の配線を電氣的に接続するためのビア電極31と、その一つの配線層における配線である配線32とを備える。配線32は、ビア電極31に接続されている。図1に示すように、ビア電極31は、例えば配線32が延在する部分の端部に形成されるが、これに限らない。例えば、ビア電極31は、配線32の途中に形成されていてもよい。

[0025] また、各配線層において、ビア電極31及び配線32は、複数形成されている。一例として、実装基板1は、配線32が高密度に実装された小型の超高密度実装基板である。配線32は、例えば、 $L/S = 5/5 \mu m$ 以下の微細配線である。このため、配線32は、2つのビア電極31の間を通るように複雑な配線パターンで形成される。この場合、ビア電極間（ビアピッチ）は狭くなるので、狭いビア電極間に配線32を複数引き回すために、配線32は狭ピッチで形成されている。

[0026] 図2及び図3に示すように、実装基板1は、基板10と、基板10の上に位置する絶縁層20及び配線体30とを備える。上述のように、配線体30は、導電部材として、少なくともビア電極31と配線32とを備える。なお、絶縁層20は、配線体30の一部の構成要素であってもよい。

[0027] 基板10は、導電体11を有する。導電体11は、例えば、配線32とは別の配線層に形成された配線又は電極等である。一例として、基板10は、銅箔等で形成された配線を有する配線付き基板である配線基板であって、例えば、ビルドアップ基板、多層配線基板、両面配線基板、又は、片面配線基板等である。したがって、基板10には、導電体11として複数の配線等が単層又は複数層にわたって設けられている。なお、図2及び図3では、基板

10が有する導電体11のうち最表面層に形成された導電体11のみが模式的に示されている。

[0028] 本実施の形態において、実装基板1は超高密度実装基板であり、基板10としては、ビルドアップ基板が用いられている。なお、基板10は、ビルドアップ基板等の配線基板に限るものではなく、導電体11として配線又は電極等を有するものであれば、ICパッケージ基板であってもよいし、ICチップそのものであってもよい。

[0029] 絶縁層20は、基板10の上に形成されている。具体的には、絶縁層20は、基板10の表面層の導電体11を覆うように基板10の全体を覆っている。

[0030] また、絶縁層20は、基板10の導電体11と配線32との間に配置されている。したがって、絶縁層20は、層間絶縁層である。具体的には、図2及び図3に示すように、基板10の表面層の導電体11である配線が形成された配線層を第1配線層WL1とし、配線体30の配線32が形成された配線層を第2配線層WL2とすると、絶縁層20は、第1配線層WL1と第2配線層WL2との間の層間絶縁層である。

[0031] 絶縁層20には、ビアホール21が形成されている。ビアホール21は、基板10の導電体11の上に形成された貫通孔である。ビアホール21内にはビア電極31が形成されている。ビアホール21は、内側面が傾斜する傾斜面（テーパ面）となった円錐台形状である。したがって、ビアホール21の開口形状（上面視形状）は、円形であり、ビアホール21の断面形状は、台形である。なお、ビアホール21の形状は、四角錐台状等の角錐台形状であってもよいし、円柱状又は角柱状等であってもよい。

[0032] 絶縁層20は、絶縁材料によって構成されている。絶縁層20を構成する絶縁材料は、例えば絶縁樹脂である。この場合、絶縁層20を形成する際の絶縁樹脂材料は、紫外線硬化性樹脂等の光硬化性樹脂又は熱硬化性樹脂によって構成された流動性を有する液状の絶縁樹脂材料であってもよいし、熱硬化性樹脂又は熱可塑性樹脂によって構成されたフィルム状の絶縁樹脂からな

るプリプレグであってもよい。フィルム状の絶縁樹脂としては、絶縁樹脂シートを用いることができる。この場合、絶縁樹脂シートは、粘着性を有しているとよい。なお、絶縁層20を構成する絶縁材料は、絶縁樹脂等の有機絶縁材料に限るものではなく、シリコン酸化膜又はシリコン窒化膜等の無機絶縁材料であってもよい。

[0033] 配線体30は、導電体11を有する基板10の上に配置される。具体的には、配線体30のビア電極31は、基板10の導電体11の上に配置され、配線体30の配線32は、絶縁層20を介して基板10の上方に配置されている。具体的には、配線32は、絶縁層20の上に配置されている。図2に示すように、配線32は、絶縁層20を介して基板10の配線としての導電体11の上方に配置されるが、これに限らない。

[0034] 詳細は後述するが、配線32は、配線転写版を用いた転写法によって絶縁層20に形成される。なお、配線32の全部が絶縁層20の表面上に位置していなくてもよく、配線32の下部は絶縁層20内に位置していてもよい。

[0035] ビア電極31は、絶縁層20のビアホール21を介して基板10の導電体11に接続されている。ビア電極31は、絶縁層20を挟む上下の配線を接続するプラグである。具体的には、ビア電極31は、絶縁層20の直下に位置する第1配線層WL1の配線（導電体11）と絶縁層20の直上に位置する第2配線層WL2の配線（配線32）とを接続している。

[0036] ビア電極31は、少なくとも一部がビアホール21内に設けられている。具体的には、ビア電極31は、ビアホール21内に隙間なく埋め込まれている。また、ビア電極31は、ビアホール21の内部だけではなく、絶縁層20の表面から突出してはみ出すように形成されている。ビア電極31の絶縁層20の表面からの高さは、配線32の絶縁層20の表面からの高さよりも高い。

[0037] 図2に示すように、本実施の形態において、ビア電極31は、基板10の導電体11の上と絶縁層20の上とにわたって形成されている。つまり、ビア電極31は、絶縁層20のビアホール21の内部から絶縁層20の表面に

乗り上げるように形成されている。したがって、ビア電極 31 の絶縁層 20 からはみ出した部分の平面視の面積は、ビア電極 31 のビアホール 21 に埋め込まれている部分の最大径面積よりも大きい。

[0038] また、ビア電極 31 のビアホール 21 に埋め込まれている部分の形状は、ビアホール 21 の形状と同じである。したがって、本実施の形態において、ビア電極 31 のビアホール 21 に埋め込まれている部分の形状は、側面が傾斜する傾斜面（テーパ面）となった円錐台形状である。ビア電極 31 のビアホール 21 に埋め込まれている部分の最小径は、配線 32 の幅よりも大きい。

[0039] ビア電極 31 は、シード層 31 a と、シード層 31 a の上に設けられたビア電極本体層 31 b と、密着層 31 c とを有する。ビア電極 31 は、さらに、密着層 31 c とシード層 31 a との間に無電解めっき層 31 d を含んでいる。なお、無電解めっき層 31 d は、無くてもよい。

[0040] シード層 31 a は、ビアホール 21 内で基板 10 の導電体 11 の上に形成されている。具体的には、シード層 31 a は、導電体 11 に接するように導電体 11 の上面に形成されている。シード層 31 a は、ビアホール 21 内で導電体 11 の上から絶縁層 20 の内側面に沿って形成されている。

[0041] 本実施形態において、シード層 31 a は、絶縁層 20 の主面の上にまで形成されている。つまり、基板 10 の導電体 11 の上と絶縁層 20 の主面の上とにわたって形成されている。シード層 31 a の膜厚は、一定である。したがって、シード層 31 a は、ビアホール 21 内の導電体 11 から絶縁層 20 の主面に乗り上げるように形成されている。

[0042] シード層 31 a は、ビア電極本体層 31 b をめっき法により形成するための導電材料からなるシード電極である。したがって、シード層 31 a は、電気抵抗が低い導電材料によって構成されているとよい。本実施の形態において、シード層 31 a は、例えば低抵抗材料である銅を含む金属材料によって構成された金属膜である。この場合、シード層 31 a は、銅のみによって構成されているのではなく、銅とニッケル等の他の金属とを含んでいてもよい。

。なお、シード層31aは、1つのみの金属膜によって構成された単膜であってもよいし、複数の金属膜が積層された積層膜であってもよい。

[0043] ビア電極本体層31bは、シード層31aに積層されためっき膜である。本実施の形態において、ビア電極本体層31bは、電解めっき法により形成された電解めっき膜である。具体的には、ビア電極本体層31bは、銅によって構成された電解Cuめっき膜である。

[0044] ビア電極本体層31bは、シード層31aの上に位置し且つビアホール21内を埋めるように形成されている。本実施形態において、ビア電極本体層31bは、絶縁層20の主面の上にまで形成されている。具体的には、ビア電極本体層31bは、シード層31aの上において導電体11の上と絶縁層20の上とにわたって形成されている。つまり、ビア電極本体層31bは、絶縁層20のビアホール21の内部から絶縁層20の主面に乗り上げるように形成されている。

[0045] ビア電極本体層31bは、ビア電極31の大部分を構成している。本実施の形態において、ビア電極本体層31bは、図2の断面視においてビア電極31の90%以上を占めている。

[0046] 密着層31cは、少なくともビアホール21内に形成されている。具体的には、密着層31cは、ビアホール21内でシード層31aと絶縁層20の内側面との間に形成されている。密着層31cは、シード層31aと絶縁層20とに挟持されており、シード層31aに接するとともに絶縁層20に接している。本実施の形態において、密着層31cは、シード層31aと同様に、絶縁層20の主面の上にまで形成されている。したがって、密着層31cは、ビアホール21内の絶縁層20の内側面に対向する位置と絶縁層20の主面の上とにわたって形成されている。密着層31cの膜厚は、一定である。したがって、密着層31cは、ビアホール21内から絶縁層20の主面に乗り上げるように形成されている。

[0047] 密着層31cにおける絶縁層20の上に位置する部分は、ビア電極本体層31bにおける絶縁層20の上に位置する部分と絶縁層20との間に位置す

る。ビア電極 3 1 における絶縁層 2 0 の上に位置する部分では、絶縁層 2 0 の上に、密着層 3 1 c、無電解めっき層 3 1 d、シード層 3 1 a 及びビア電極本体層 3 1 b がこの順で積層されており、ビア電極 3 1 における絶縁層 2 0 の上に位置する部分において、密着層 3 1 c は、ビア電極 3 1 における絶縁層 2 0 の上に位置する部分の最下層になっている。なお、ビア電極 3 1 における絶縁層 2 0 のビアホール 2 1 内の部分においては、シード層 3 1 a がビア電極 3 1 の最下層となる。

[0048] ビア電極 3 1 の密着層 3 1 c (第 1 密着層) は、後述する配線 3 2 の密着層 3 2 a (第 2 密着層) と同層に形成されている。つまり、ビア電極 3 1 の密着層 3 1 c と配線 3 2 の密着層 3 2 a とは、同じ材料によって構成されており、同じ工程で形成される。

[0049] 無電解めっき層 3 1 d は、無電解めっき法により形成された無電解めっき膜である。具体的には、無電解めっき層 3 1 d は、銅によって構成された無電解 Cu めっき膜である。このように、ビア電極 3 1 において、ビア電極本体層 3 1 b と無電解めっき層 3 1 d とは、いずれも Cu めっき膜であるが、無電解めっき層 3 1 d は無電解 Cu めっき膜であるが、ビア電極本体層 3 1 b は電解 Cu めっき膜である。したがって、ビア電極本体層 3 1 b と無電解めっき層 3 1 d とは、結晶粒径が異なる銅を含む。具体的には、電解 Cu めっき膜であるビア電極本体層 3 1 b を構成する銅の平均結晶粒径は、無電解めっき膜である無電解めっき層 3 1 d を構成する銅の平均結晶粒径よりも大きい。言い換えると、無電解めっき膜である無電解めっき層 3 1 d を構成する銅の平均結晶粒径は、電解 Cu めっき膜であるビア電極本体層 3 1 b を構成する銅の平均結晶粒径よりも小さい。

[0050] 配線 3 2 は、配線 3 2 における下部層として設けられた密着層 3 2 a と、密着層 3 2 a の上に設けられた配線本体層 3 2 b とを有する。本実施の形態において、密着層 3 2 a は、配線 3 2 の最下層である。密着層 3 2 a は、絶縁層 2 0 の主面上に設けられている。

[0051] 配線 3 2 は、さらに、配線本体層 3 2 b の上に設けられた導電層 3 2 c と

、密着層32aと配線本体層32bとの間に設けられた無電解めっき層32dとを有する。つまり、配線32は、絶縁層20から離れる方向に、密着層32a、無電解めっき層32d、配線本体層32b及び導電層32cがこの順で積層された積層構造である。なお、配線本体層32bの下部と密着層32aは同じ線幅である。

[0052] 密着層32aは、配線32と絶縁層20とを密着させやすくするために設けられている。つまり、密着層32aは、配線32と絶縁層20との密着性を高めるための機能又は構造を有する。本実施の形態において、密着層32aは、配線32と絶縁層20との密着性を高めるための構造として、微細凹凸構造を有する。密着層32aは、層全体が微小凹凸構造になっているが、これに限るものではないが、微小凹凸構造が密着層32aの一部である場合、微小凹凸構造は、密着層32aの絶縁層20側に形成されている。このように、微小凹凸構造を有する密着層32aを設けることで、アンカー効果によって密着層32aが絶縁層20に密着しやすくなる。

[0053] このような密着層32aの微小凹凸構造は、例えば高さが500nm以下の針状の凹凸形状である。一例として、密着層32aは、銅を含む金属膜によって構成されている。この場合、密着層32aの微小凹凸構造は、銅及び/又は酸化銅によって構成されている。具体的には、銅表面に針状結晶を有する酸化銅を形成して粗化することで、微小凹凸構造を形成することができる。また、酸化銅を形成するのではなく、マイクロ粗化エッチングにより、銅表面をわずかにエッチングして表面を粗化することで、微小凹凸構造を形成してもよい。なお、密着層32aは、銅以外の金属元素によって構成されていてもよい。

[0054] 上述のように、配線32の密着層32aとビア電極31の密着層31cとは、同層に形成されている。つまり、配線32における下部層である密着層32aとビア電極31における絶縁層20の上に位置する下部層である密着層31cとは、同じ材料によって構成されており、同じ微細凹凸構造を有する。なお、密着層32aは、無電解めっき層32d上に形成されていてもよ

い。

[0055] 配線本体層 3 2 b は、導電層 3 2 c の下に積層されためっき膜である。本実施の形態において、配線本体層 3 2 b は、無電解めっき法により形成された無電解めっき膜である。具体的には、配線本体層 3 2 b は、銅によって構成された無電解 Cu めっき膜である。

[0056] このように、配線 3 2 の配線本体層 3 2 b とビア電極 3 1 のビア電極本体層 3 1 b とは、いずれも Cu めっき膜であるが、配線本体層 3 2 b は無電解 Cu めっき膜であり、ビア電極本体層 3 1 b は電解 Cu めっき膜である。したがって、ビア電極本体層 3 1 b と配線本体層 3 2 b とは、結晶粒径が異なる銅を含む。具体的には、電解 Cu めっき膜であるビア電極本体層 3 1 b を構成する銅の平均結晶粒径は、無電解めっき膜である配線本体層 3 2 b を構成する銅の平均結晶粒径よりも大きい。言い換えると、無電解めっき膜である配線本体層 3 2 b を構成する銅の平均結晶粒径は、電解 Cu めっき膜であるビア電極本体層 3 1 b を構成する銅の平均結晶粒径よりも小さい。

[0057] このように、ビア電極本体層 3 1 b を比較的到低応力の電解めっき膜とすることで、ビア電極 3 1 に内部応力によるめっき剥がれやクラックが発生することを抑制できる。また、配線本体層 3 2 b を均一な膜厚にできる無電解めっき膜にすることで、大面積でありながら膜厚が均一な複数の配線 3 2 を容易に形成することができる。

[0058] また、配線 3 2 の配線本体層 3 2 b とビア電極 3 1 のビア電極本体層 3 1 b とは、いずれもめっき膜であるが、配線 3 2 は、下部層としてシード層を有していない。つまり、ビア電極 3 1 は、下部層としてシード層 3 1 a を有しているが、配線 3 2 は、下部層としてシード層を有していない。

[0059] 配線 3 2 の配線本体層 3 2 b は、配線 3 2 の大部分を構成している。本実施の形態において、配線本体層 3 2 b は、図 2 の断面視において配線 3 2 の 90% 以上を占めている。

[0060] 配線本体層 3 2 b の上に形成された導電層 3 2 c は、配線 3 2 の導電体の一部として機能するとともに、配線本体層 3 2 b を保護する保護層として機

能する。つまり、導電層32cによって、シード膜をエッチングしてパターンニングしてビア電極31のシード層31aを形成する際に、配線本体層32bがエッチングされて膜減りすることを抑制できる。つまり、シード膜をエッチングする際に、配線本体層32bが導電層32cによって保護することができる。このように、導電層32cは、エッチング時に配線本体層32bを保護する保護層として機能する。

[0061] 導電層32cは、配線本体層32bと同様に無電解めっき膜である。ただし、導電層32cは、配線本体層32bとは異なる材料又は構造によって構成されている。本実施の形態において、導電層32cは、配線本体層32bとは異なる導電材料によって構成されている。具体的には、配線本体層32bは、銅によって構成されているので、導電層32cは、銅以外の導電材料によって構成されている。例えば、導電層32cは、ニッケル(Ni)、パラジウム(Pd)、白金(Pt)、銀(Ag)のいずれかを含む材料によって構成されている。つまり、導電層32cは、これらのいずれかの材料を含む無電解めっき膜である。

[0062] 無電解めっき層32dは、配線本体層32bと同様に、無電解めっき法により形成された無電解めっき膜である。具体的には、無電解めっき層32dは、銅によって構成された無電解Cuめっき膜である。ただし、配線本体層32bの無電解めっき膜と無電解めっき層32dの無電解めっき膜とは、別々の工程で成膜される。また、配線本体層32bの無電解めっき膜は、電極上に選択的に析出させるタイプのものであり、無電解めっき層32dの無電解めっき膜は、絶縁層上にも全面に均一に形成できるタイプのものである。

[0063] 次に、本実施の形態に係る配線体30の製造方法及び実装基板1の製造方法について、図4～図9を用いて説明する。図4は、実施の形態1に係る配線体30及び実装基板1を製造する際に用いられる配線付き配線転写版200の作製方法を説明するための図である。図5は、配線転写版100の作製方法を説明するための図である。図6Aは、配線転写版の変形例を示す断面図である。図6Bは、変形例に係る実装基板のビア間配線部の断面図である。

。図6Cは、変形例に係る実装基板の層間接続部の断面図である。また、図7は、図4で作製された配線付き配線転写版200を別の断面で切断したときの構成を示す図である。図8及び図9は、実施の形態1に係る配線体30の製造方法及び実装基板1の製造方法を説明するための図である。なお、図8は、図2のビア間配線部に対応する部分の製造方法を示しており、図9は、図3の層間接続部に対応する部分の製造方法を示している。

[0064] 本実施の形態において、配線体30及び実装基板1は、配線転写版100を用いて作製される。配線転写版100は、他の部材（被転写部材）に転写するための配線（転写用配線）を所定のパターンで形成するための配線パターン版である。具体的には、本実施の形態における配線転写版100は、転写用配線として無電解めっき膜を形成するためのめっき用パターン版である。配線転写版100で形成された無電解めっき膜は、他の部材に転写される配線の少なくとも一部になる。

[0065] 以下に、配線転写版100を用いた配線体30及び実装基板1の製造方法について説明する。

[0066] まず、図4に示すように、配線転写版100を用いて、配線付き配線転写版200を予め作製しておく。配線付き配線転写版200は、配線転写版100に転写用配線が形成されたものである。つまり、配線付き配線転写版200は、転写用配線が形成された状態の配線転写版100である。本実施の形態における配線付き配線転写版200には、実装基板1を構成する部材に転写するための転写用配線36が形成される。

[0067] 具体的には、図4の(a)に示すように、配線転写版100を準備する。配線転写版100は、図5に示すようにして予め作製しておく。

[0068] ここで、配線転写版100の作製方法を図5を用いて説明する。

[0069] まず、図5の(a)に示すように、支持基板となる基材110の上にめっき母材層130が形成されためっき母材付き基材を受け入れる。基材110としては、ガラス基板又は金属基板等の剛性の高い基板を用いるとよい。本実施の形態では、基材110として、SUSからなる金属基板を用いた。ま

た、めっき母材層130は、無電解めっき膜を形成するための触媒母材層である。めっき母材層130を構成するめっき母材としては、ニッケル(Ni)、パラジウム(Pd)、白金(Pt)、クロム(Cr)及び鉄(Fe)等の中から選ばれる1つ又は複数の材料を用いることができる。一例として、めっき母材層130は、ニッケル膜である。

[0070] その後、図5の(b)に示すように、めっき母材層130の上に、転写版絶縁層となる絶縁層120を形成する。絶縁層120としては、例えばフォトレジストを用いることができる。

[0071] その後、図5の(c)及び(d)に示すように、フォトレジストである絶縁層120を露光及び現像することで、絶縁層120に複数の開口部121を形成してめっき母材層130を露出させる。つまり、絶縁層120は、めっき母材層130の上に開口部121を有するように基材110を覆っている。

[0072] その後、図5の(e)に示すように、ベイクを行う。

[0073] その後、図5の(f)に示すように、絶縁層120に突起構造140を形成する。具体的には、絶縁層120の上に突起構造140を形成する。これにより、配線転写版100が完成する。

[0074] 絶縁層120に形成された突起構造140は、配線転写版100により転写用配線が転写される部材(被転写部材)の絶縁層にビア電極用のビアホールを形成するためのピラーである。突起構造140は、形成予定のビアホールの数に応じて1つ又は複数形成される。

[0075] 突起構造140は、絶縁層120の主面から突出するように凸状に形成された凸部である。一例として突起構造140は、柱状である。突起構造140は、ビアホール形成用の凸部であるので、ビアホールの形状と同じ形状になっている。言い換えると、ビアホールは、突起構造140と同じ形状になる。つまり、突起構造140の形状がビアホールとして絶縁層に転写される。本実施の形態において、突起構造140は、側面が傾斜する傾斜面(テーパ面)となった円錐台形状である。なお、突起構造140は、四角錐台状等

の角錐台形状であってもよいし、円柱状又は角柱状等であってもよい。突起構造140の側面は、絶縁層120の主面に対して傾斜していなくてもよいが、突起構造140の側面を傾斜面にしておくことで、ビアホールを形成する際に被転写部材の絶縁層から突起構造140が抜けやすくなる。

[0076] 突起構造140は、有機材料及び無機材料のいずれによって構成されていてもよいが、塑性変形することのない高い剛性を有するとよい。本実施の形態において、突起構造140は、絶縁性を有する樹脂材料によって構成されている。この場合、突起構造140は、硬質の樹脂材料によって構成されているとよい。なお、突起構造140は、導電性を有する樹脂材料によって構成されていてもよいし、樹脂材料以外の材料によって構成されていてもよい。例えば、突起構造140は、金属材料又はセラミック材料等によって構成されていてもよい。

[0077] また、突起構造140は、絶縁層120と同じ材料によって構成されていてもよい。この場合、突起構造140は、絶縁層120と別体に形成されているのではなく、絶縁層120と一体に形成されていてもよい。突起構造140が絶縁層120を同じ材料によって構成されている場合、図5の(f)の工程を設けずに、絶縁層120を露光及び現像する際に、突起構造140を形成してもよい。

[0078] なお、このようにして作製された配線転写版100において、めっき母材層130は離型層として機能するが、めっき母材層130に対してさらに離型性を付与する離型処理を行ってもよい。めっき母材層130に離型性を付与するとは、めっき母材層130の触媒反応効果を弱めることである。例えば、絶縁層120から露出するめっき母材層130に酸化処理を施すことで、めっき母材層130に離型性を付与することができる。めっき母材層130への離型処理は、酸化処理に限らない。

[0079] また、図5では、めっき母材層130は、連続膜としたが、これに限らない。例えば、図6Aに示される配線転写版100Aのように、めっき母材層130をパターンニングして分離して、開口部121ごとにめっき母材層13

0 Aが形成されていてもよい。

[0080] 次に、このようにして作製された配線転写版100を用いて、配線転写版100に、転写用配線36を形成する。

[0081] 具体的には、まず、図4の(b)及び(c)に示すように、無電解めっき法によりめっき母材層130の上に無電解めっき膜(無電解めっき層)を形成する。例えば、配線転写版100の絶縁層120の開口部121内において、めっき母材層130の触媒による触媒反応によって金属を析出して成長させることで、めっき母材層130の上に無電解めっき膜を形成する。このとき、めっき母材層130の上には、無電解めっき膜として、異なる材料からなる導電層32cと配線本体層32bとが積層される。この場合、本実施の形態では、めっき母材層130がニッケル膜であるので、めっき母材層130の上には、無電解Niめっき膜、無電解銀めっき膜、無電解Ptめっき膜又は無電解Pdめっき膜からなる導電層32cが形成され、導電層32cの上には無電解Cuめっき膜からなる配線本体層32bが積層される。また、導電層32cは、好ましくは無電解めっき膜である。導電層32cを無電解めっき膜とすることで、導電層32cを薄くかつ膜厚を均一に形成することができる。ただし、導電層32cは、無電解めっき膜ではなく、電解めっき膜であってもよい。

[0082] なお、導電層32cが無電解Ni膜又は無電解銀めっき膜である場合、後々の工程で配線体とする際に、無電解Ni膜又は無電解銀めっき膜はCuをほとんど浸食せずに除去することが可能であるために、配線体を容易にCuのみの構造にすることができる。無電解Ni膜が残存すると、一般的に無電解Ni膜はボロンやリンなどの物質を含むため抵抗が高く、配線体の配線抵抗が高くなる懸念がある。また、無電解Ni膜は磁性を持つ点も高周波特性等が劣化する懸念がある。また、銀はイオンマイグレーションを生じやすい金属のため信頼性の特性が劣化する懸念がある。そこで、導電層32cが無電解Ni膜又は無電解銀めっき膜である場合、導電層32cは除去してもよい。この場合、導電層32cを除去したときの変形例に係る実装基板の配線

体30Aについて、図1のII-II線に対応する実装基板のビア間配線部の断面図を図6Bに示すとともに、図1のIII-III線に対応する実装基板の層間接続部の断面図を図6Cに示す。図6Bに示すように、ビア電極31Aと配線32Aとの接続部には導電層32cが残存することになるが、導電層32cとして無電解Ni膜又は無電解銀めっき膜を用いた場合、無電解Ni膜又は無電解銀めっき膜と無電解Cu膜となるシード層31aとしては良好な接続特性を得ることができる。

[0083] 一方、導電層32cが無電解Pd膜又は無電解Pt膜である場合、無電解Pd膜又は無電解Pt膜は一般的には不純物をほとんど含まないため配線の表面抵抗を低く保つことができる上に、磁性を持たない点で高周波特性にも有利である。また、無電解Pd膜又は無電解Pt膜を構成するPd又はPtは、Cuと比較すると安定な金属であるためイオンマイグレーションを抑制するバリア層として機能させることも可能となる。

[0084] また、後述する実施の形態2のように、めっき母材層130の材料によっては、導電層32cを形成させることなく無電解Cuめっき膜からなる配線本体層32bのみを形成させることもできる。つまり、めっき母材層130には、少なくとも配線本体層32bが形成されていればよい。また、導電層32cは、好ましくは無電解めっき膜である。導電層32cを無電解めっき膜とすることで、導電層32cの膜厚を均一に形成することができる。ただし、導電層32cは、無電解めっき膜ではなく、電解めっき膜であってもよい。

[0085] 次に、図4の(d)に示すように、無電解めっき法によって無電解めっき膜33を形成する。例えば、無電解めっき膜33として無電解Cuめっき膜を形成する。このとき、無電解めっき膜33は、金属の上だけではなく絶縁材料の上にも形成されるので、無電解めっき膜33は、配線本体層32bの上と絶縁層120の上とに形成される。この場合、無電解めっき膜33は銅の上には自己成長しにくいので、配線本体層32b上の無電解めっき膜33は、絶縁層120上の無電解めっき膜よりも薄くなる。

- [0086] 次に、図4の(e)に示すように、密着膜34を形成する。密着膜34は、少なくとも突起構造140の側面を覆っている。本実施の形態において、密着膜34は、突起構造140の側面だけではなく上面も覆っている。具体的には、密着膜34は、突起構造140と無電解めっき膜33とを覆うように絶縁層120の全面に形成されている。つまり、密着膜34は、基材110の上方の全面にわたって形成されている。
- [0087] 例えば、基材110に上方の全面にわたって銅からなる銅膜等の金属膜を形成し、この金属膜に密着性を付与する密着処理を行うことで密着膜34を形成することができる。この場合、密着処理として金属膜に粗化処理を施すことで、微小凹凸構造を有する密着膜34を形成することができる。
- [0088] これにより、図4の(d)に示すように、転写用配線36を構成する導電層32cと配線本体層32bと無電解めっき膜33と密着膜34とが配線転写版100に形成された配線付き配線転写版200が完成する。なお、層間接続部においては、配線付き配線転写版200は、図7に示されるような構造になる。
- [0089] このように作製された配線付き配線転写版200は、転写用配線36を他の部材に転写させることができる。つまり、導電層32c、配線本体層32b、無電解めっき膜33及び密着膜34は、他の部材に転写される転写用配線36である。
- [0090] なお、配線付き配線転写版200の転写用配線36を他の部材に転写した後の配線転写版100は、図4の(a)の状態に戻り、繰り返し用いることができる。つまり、配線転写版100は、再利用することができる。具体的には、図4の(b)～(e)に示すように、配線転写版100に無電解めっき膜等を成膜して再び転写用配線36を形成し、その転写用配線36を他の部材に転写することができる。
- [0091] そして、本実施の形態においては、この配線付き配線転写版200を用いることで配線体30及び実装基板1を作製している。以下、実装基板1のビア間配線部の断面を示す図8と、実装基板1の層間接続部の断面を示す図9

とを用いて説明する。

[0092] まず、図8の(a)～(c)及び図9の(a)～(c)に示すように、基板10の上に絶縁層20を介して転写用配線36を配置する。本実施の形態において、転写用配線36は、予め準備した配線付き配線転写版200を用いて転写法によって形成される。

[0093] 具体的には、図8の(a)及び図9の(a)に示すように、導電体11を有する基板10を準備する。例えば、基板10として、最上層に導電体11として配線及び電極等が形成されたビルドアップ基板を準備する。

[0094] 次に、図8の(b)及び図9の(b)に示すように、導電体11を有する基板10と配線付き配線転写版200との間に絶縁材料を配置して、基板10と配線付き配線転写版200との間に絶縁層20を形成する。

[0095] 具体的には、導電体11を有する基板10の上に絶縁層20となる絶縁材料を配置して、その絶縁材料の上に配線付き配線転写版200を配置する。つまり、基板10と配線付き配線転写版200との間に絶縁層20の絶縁材料を挿入する。このとき、配線付き配線転写版200は、転写用配線36と突起構造140とが絶縁層20側となるように配置する。この場合、突起構造140は、ビア電極を接続する導電体11に対向するように配置される。

[0096] 例えば、絶縁層20の絶縁材料として流動性のある液状の絶縁樹脂材料を用いる場合、導電体11を有する基板10の上に液状の絶縁樹脂材料を塗布し、その上に配線付き配線転写版200を配置して液状の絶縁樹脂材料を硬化する。このとき、液状の絶縁樹脂材料が熱硬化性樹脂である場合は加熱又は乾燥することで硬化させ、液状の絶縁樹脂材料が光硬化性樹脂である場合は光を照射することで硬化させる。これにより、突起構造140が絶縁層20内に埋め込まれた状態で、基板10と配線付き配線転写版200との間に絶縁層20を形成することができる。

[0097] また、絶縁層20の絶縁材料としてフィルム状の絶縁樹脂シートを用いる場合、導電体11を有する基板10の上にフィルム状の絶縁樹脂シートを配置し、その上に配線付き配線転写版200を配置して熱圧着する。このとき

、配線付き配線転写版 200 が基板 10 に向けて押し付けられるので、突起構造 140 に対応する部分の絶縁樹脂シートは突起構造 140 によって押し広げられる。これにより、突起構造 140 が絶縁層 20 内に埋め込まれた状態で、基板 10 と配線付き配線転写版 200 との間に絶縁層 20 を形成することができる。

[0098] この工程において、配線付き配線転写版 200 の突起構造 140 は、絶縁材料内に配置される。この場合、突起構造 140 は、密着膜 34 を介して先端部が導電体 11 に対向するようにして絶縁材料内に配置される。また、突起構造 140 の上面を覆う密着膜 34 は、導電体 11 に接する。これにより、突起構造 140 は、先端部が導電体 11 に接触又は近接する状態で絶縁層 20 内に埋め込まれる。ただし、突起構造 140 の上面を覆う密着膜 34 と導電体 11 との間の一部又は全部には、極薄の絶縁薄膜 20a が存在することがある。また、配線転写版 100 の絶縁層 120 の主面に形成された部分の密着膜 34 は、絶縁層 20 の上面に形成されることになる。

[0099] 次に、図 8 の (c) 及び図 9 の (c) に示すように、配線付き配線転写版 200 に含まれる配線転写版 100 を絶縁層 20 から分離する。つまり、配線転写版 100 と絶縁層 20 とを分離する。これにより、配線付き配線転写版 200 の転写用配線 36 がめっき母材層 130 (離型層) から離れて基板 10 側に転写される。具体的には、配線付き配線転写版 200 の転写用配線 36 が絶縁層 20 に転写されて、絶縁層 20 に転写用配線 36 が形成された状態になる。本実施の形態では、導電層 32c と配線本体層 32b と無電解めっき膜 33 と密着膜 34 とが絶縁層 20 に転写される。

[0100] また、突起構造 140 を有する配線転写版 100 を絶縁層 20 から分離することで、突起構造 140 が埋め込まれていた絶縁層 20 には、導電体 11 の上の絶縁層 20 にビアホール 21 に対応する凹部 21a が形成される。凹部 21a は、導電体 11 の上に位置し且つ絶縁層 20 の主面から窪むように形成されている。

[0101] このように、配線転写版 100 を分離することで、導電体 11 の上の絶縁

層 20 の部分にビアホール 21 に対応する凹部 21 a が形成されるとともに無電解めっき膜 33 及び密着膜 34 が絶縁層 20 の凹部 21 a の内側面に転写され、かつ、配線付き配線転写版 200 に形成されていた無電解めっき膜（導電層 32 c、配線本体層 32 b）が絶縁層 20 に転写される。具体的には、無電解めっき膜 33 及び密着膜 34 は、絶縁層 20 の凹部 21 a の内側面だけでなく底面にも転写される。

[0102] このとき、本実施の形態では、配線転写版 100 のめっき母材層 130 は離型性を有しているので転写用配線 36 はめっき母材層 130 から容易に分離し、また、転写用配線 36 は密着膜 34 を有しているので絶縁層 20 に密着しやすい。これにより、転写用配線 36 を絶縁層 20 に容易に転写させることができる。つまり、導電層 32 c と配線本体層 32 b との積層配線と無電解めっき膜 33 と密着膜 34 とを絶縁層 20 に容易に転写させることができる。

[0103] なお、絶縁層 20 の絶縁材料としてフィルム状の絶縁樹脂シートを用いる場合、絶縁樹脂シートは粘着性を有するとよい。これにより、転写用配線 36 の密着膜 34 が絶縁層 20 にさらに密着しやすくなるので、転写用配線 36 を絶縁層 20 に一層容易に転写させることができる。

[0104] このように、配線付き配線転写版 200 によって転写用配線 36 が転写されるとともに絶縁層 20 に凹部 21 a が形成された部材は、基板 10 の上に配置される配線体 30 の中間材である配線体用中間材 300 である。したがって、配線体用中間材 300 は、基板 10 の上に位置し、凹部 21 a を有する絶縁層 20 と、凹部 21 a における内側面及び底面と絶縁層 20 の上に形成された密着膜 34 と、密着膜 34 の上に位置する配線として機能する導電層 32 c 及び配線本体層 32 b の積層体（積層配線）とを備える。本実施の形態における配線体用中間材 300 は、配線付き配線転写版 200 を用いて形成され、凹部 21 a は、配線付き配線転写版 200 における突起構造 140 により形成されている。

[0105] 次に、図 8 の（d）及び図 9 の（d）に示すように、導電体 11 上に存在

する無電解めっき膜 33 及び密着膜 34 を除去する。このとき、ビアホール 21 内における絶縁層 20 の絶縁材料の残渣も除去する。例えば、導電体 11 の上に絶縁層 20 の絶縁材料の残渣として残った絶縁薄膜 20a も除去する。導電体 11 上の無電解めっき膜 33 及び密着膜 34 と絶縁材料の残渣とは、レーザパターニングによって除去してもよいし、エッチングによって除去してもよい。なお、ドライ又はウェットによるアッシングによって除去してもよい。

[0106] この除去処理を行うことで、基板 10 の導電体 11 の表面が露出する。なお、この除去処理を行ったものを配線体用中間材 300 としてもよい。

[0107] 次に、図 8 の (e) 及び図 9 の (e) に示すように、露出させた導電体 11 と無電解めっき膜と配線本体層 32b とを覆うようにシード膜 35 を形成する。具体的には、デスマリア処理をしてレーザ処理による絶縁層 20 の残渣を除去した後に、無電解めっき法又はスパッタにより、基板 10 の上方の全面にわたってシード膜 35 を形成する。また、本実施の形態では、配線本体層 32b の上に導電層 32c が存在するので、シード膜 35 は、導電体 11 と無電解めっき膜 33 と導電層 32c との各々に積層される。

[0108] シード膜 35 は、ビア電極 31 のビア電極本体層 31b を電解めっき法により形成するためのシード電極であるが、このシード膜 35 を導電体 11 の上だけではなく配線本体層 32b 及び導電層 32c も覆っているため、以降の工程においてシード膜 35 を除去するまでシード膜 35 によって配線本体層 32b 及び導電層 32c を保護することができる。なお、シード膜 35 は、導電層 32c の上部だけではなく配線本体層 32b 及び導電層 32c の各々の側部も覆っている。このため、配線本体層 32b 及び導電層 32c の上部及び側部には、微量のシード膜 35 の成分 (Pd 等) が存在することになる。

[0109] なお、本実施の形態において、シード膜 35 は、銅を含む金属材料によって構成された金属膜である。この場合、シード膜 35 は、銅のみによって構成されている場合もあるが、銅とニッケル等の他の金属とを含んでいる場合

もある。

[0110] 次に、図8の(f)及び図9の(f)に示すように、導電体11を覆う部分のシード膜35が露出するようにシード膜35の上に選択的にレジスト40を形成する。具体的には、レジスト40には、導電体11の上方に開口部41が形成されている。レジスト40は、配線本体層32bを覆っている。レジスト40としては、例えば、ドライフィルムレジスト(DFR)を用いることができる。

[0111] 次に、図8の(g)及び図9の(g)に示すように、露出させたシード膜35の上にビア電極本体層31bを形成する。具体的には、レジスト40の開口部41内を埋めるようにしてビア電極本体層31bを形成する。本実施の形態では、ビア電極本体層31bとして、電解めっき法により開口部41のシード膜35の上に電解めっき膜を形成する。一例として、ビア電極本体層31bは、電解Cuめっき膜である。

[0112] このとき、図9の(g)に示すように、層間接続部においては、ビア電極本体層31bの一部は、転写用配線36の端部の上に乗上げるように形成される。具体的には、ビア電極本体層31bの一部は、転写用配線36に積層されたシード膜35の上に形成される。

[0113] 次に、図8の(h)及び図9の(h)に示すように、レジスト40を除去する。具体的には、ドライフィルムレジストであるレジスト40を剥離する。これにより、レジスト40で覆われていた部分のシード膜35が露出する。

[0114] 次に、図8の(i)及び図9の(i)に示すように、露出するシード膜35を除去するとともに、その露出するシード膜35の下に存在する無電解めっき膜33及び密着膜34を除去する。つまり、配線本体層32bを覆う部分のシード膜35を除去するとともに、配線本体層32b及びビア電極本体層31bとで覆われていない部分の無電解めっき膜33と密着膜34とを除去する。具体的には、露出するシード膜35とその露出するシード膜35の下に存在する無電解めっき膜33と密着膜34とをエッチング液を用いてエ

ッチングにより除去する。

- [0115] このとき、シード膜35と転写用配線36の導電層32cとが異なる導電材料によって構成されているので、導電層32cをエッチングさせることなくシード膜35を選択的にエッチングさせることができる。これにより、このエッチングによって転写用配線36の下部層がアンダーカットされてしまうことを抑制できるので、配線32の下部層の線幅が減少することを抑制できる。
- [0116] このようにシード膜35と無電解めっき膜33及び密着膜34とをエッチングすることで、ビア電極本体層31bの下にはシード膜35と無電解めっき膜33及び密着膜34が残って、この残ったシード膜35がシード層31aになり、残った無電解めっき膜33が無電解めっき層31dとなり、残った密着膜34が密着層31cになる。これにより、シード層31aと無電解めっき層31dとビア電極本体層31bと密着層31cとを有するビア電極31が形成される。
- [0117] また、転写用配線36の部分では、シード膜35と無電解めっき膜33及び密着膜34とをエッチングすることで、配線本体層32bの下には無電解めっき膜33及び密着膜34が残って、この残った無電解めっき膜33が無電解めっき層32dになり、また、残った密着膜34が密着層32aになり、密着層32aと無電解めっき層32dと配線本体層32bと導電層32cとを有する配線32が形成される。
- [0118] なお、上記のように、配線本体層32bに積層された無電解めっき膜33は、絶縁層120上に積層された無電解めっき膜よりも薄くなるので、配線32における無電解めっき層32dの厚さは、ビア電極31における無電解めっき層31dの厚さよりも薄くなる。言い換えると、ビア電極31における無電解めっき層31dの厚さは、配線32における無電解めっき層32dの厚さよりも厚い。
- [0119] このようにして、ビア電極31及び配線32を有する配線体30が形成されるとともに、配線体30を有する実装基板1を作製することができる。つ

まり、導電体 11 を有する基板 10 の上に配線体 30 を作製することができるとともに、基板 10 の上に配線体 30 が配置された実装基板 1 を作製することができる。

[0120] このように、本実施の形態において、配線体 30 の配線 32 は、転写法によって形成される。具体的には、配線転写版 100 を用いて配線 32 を形成している。

[0121] これにより、被転写部材である基板 10 の表面（被転写面）に配線又は電極等の凹凸があっても、微細な配線 32 を精度よく形成することができる。つまり、フォトリソグラフィ法で配線を形成する場合に配線を形成する部分の表面に凹凸が存在すると、フォーカスがずれてしまって微細な配線を精度よく形成することができないが、本実施の形態のように、配線転写版 100 を用いて配線 32 を転写して形成することで、配線 32 を形成する部分の表面に凹凸があっても平坦性が良くない場合であっても、その凹凸を吸収することができ、微細な配線 32 を精度よく形成することができる。しかも、配線転写版の基材 110 としてガラス基板又は金属板の剛性の高いものを用いることで、高い位置合わせ精度で配線 32 を形成することができる。

[0122] 本実施の形態では、配線転写版 100 を用いて配線体 30 及び実装基板 1 を製造する場合、突起構造 140 を有する配線転写版 100 に転写用配線 36 が形成された配線付き配線転写版 200 を用いている。この場合、配線付き配線転写版 200 は、転写用配線 36 として、配線転写版 100 の突起構造 140 の少なくとも側面を覆う密着膜 34 と、導電層 32c 及び配線本体層 32b の積層配線とを備える。

[0123] そして、本実施の形態における配線体 30 の製造方法では、導電体 11 を有する基板 10 を準備する工程と、配線付き配線転写版 200 を準備する工程と、基板 10 と配線付き配線転写版 200 との間に絶縁材料を配置して基板 10 と配線付き配線転写版 200 との間に絶縁層 20 を形成する工程と、配線付き配線転写版 200 に含まれる配線転写版 100 を絶縁層 20 から分離する工程と、を含んでおり、絶縁層 20 を形成する工程では、配線付き配

線転写版 200 の突起構造 140 を絶縁材料内に配置しており、配線転写版 100 を分離することで、導電体 11 の上の絶縁層 20 の部分にビアホール 21 に対応する凹部 21 a が形成されるとともに密着膜 34 が絶縁層 20 の凹部 21 a の内側面に転写され、かつ、配線付き配線転写版 200 に形成されていためっき膜である導電層 32 c 及び配線本体層 32 b が絶縁層 20 に転写される。

[0124] このように、本実施の形態に係る配線転写版 100 は、少なくとも側面に密着膜 34 が形成された突起構造 140 を備えているので、この配線転写版 100 を有する配線付き配線転写版 200 を用いることで、ビア電極 31 用の凹部 21 a と密着膜 34 とを基板 10 に同時に形成することができる。

[0125] これにより、内側面に密着膜 34 が形成された凹部 21 a を絶縁層 20 に同時に形成することができるので、その凹部 21 a の内面に沿ってシード層 31 a を形成することで、シード層 31 a と絶縁層 20 との密着性を向上させることができる。これにより、シード層 31 a にめっき膜であるビア電極本体層 31 b を形成してビア電極 31 を形成することで、信頼性の高いビア電極 31 を有する配線体 30 及び実装基板 1 を得ることができる。

[0126] また、本実施の形態における配線付き配線転写版 200 における密着膜 34 は、突起構造 140 と導電層 32 c 及び配線本体層 32 b の積層配線とを覆うように配線転写版 100 の絶縁層 120 の上に形成されている。

[0127] これにより、配線付き配線転写版 200 を用いた転写法によって転写用配線 36 を絶縁層 20 に転写することで、内側面に密着膜 34 が形成された凹部 21 a が絶縁層 20 に形成されると同時に、絶縁層 20 の主面上には、密着膜 34 と、密着膜 34 の上に位置する配線としての導電層 32 c 及び配線本体層 32 b とが転写される。つまり、内側面に密着膜 34 が形成された凹部 21 a と絶縁層 20 上の配線（導電層 32 c、配線本体層 32 b）とが同時に形成された配線体用中間材 300 を得ることができる。

[0128] そして、このようにして製造された本実施の形態に係る配線体 30 及び実装基板 1 は、基板 10 の上に位置する絶縁層 20 に形成されたビアホール 2

1内に設けられ、ビアホール21を介して導電体11に接続されたビア電極31と、絶縁層20を介して基板10の上方に設けられた配線32と、を備え、ビア電極31は、ビアホール21内で導電体11の上から絶縁層20の内側面に沿って形成されたシード層31aと、シード層31aの上に位置し且つビアホール21内を埋めるように形成されたビア電極本体層31bと、ビアホール21内でシード層31aと絶縁層20の内側面との間に形成された密着層31cとを有する。

[0129] この構成により、ビアホール21内の側方においてシード層31aと絶縁層20との間に密着層31cが介在する。つまり、ビアホール21内において、密着層31cを介してシード層31aと絶縁層20とを密着させている。このように密着層31cを設けることで、シード層31aと絶縁層20との密着性を向上させることができる。したがって、信頼性が高いビア電極31を有する配線体30及び実装基板1を得ることができる。

[0130] また、本実施の形態における配線体30及び実装基板1において、ビア電極31の密着層31cは、絶縁層20の主面の上にまで形成されている。つまり、密着層31cは、ビアホール21内だけではなく絶縁層20の主面にまで乗り上げるようにして形成されている。

[0131] この構成により、絶縁層20の上においても密着層31cを絶縁層20に密着させることができる。この結果、シード層31aと絶縁層20との密着性がさらに向上するので、ビア電極31の信頼性がさらに向上する。

[0132] また、本実施の形態における配線体30及び実装基板1において、シード層31a及びビア電極本体層31bは、絶縁層20の主面の上にまで形成されており、ビア電極31の密着層31cにおける絶縁層20の上に位置する部分は、ビア電極本体層31bにおける絶縁層20の上に位置する部分と絶縁層20との間に位置する。

[0133] この構成により、絶縁層20の上においても密着層31cを介してシード層31aと絶縁層20とを密着させることができる。これにより、シード層31aと絶縁層20との密着性を大幅に向上させることができる。したがっ

て、さらに高い信頼性のビア電極 31 を有する配線体 30 及び実装基板 1 を実現することができる。

[0134] また、本実施の形態における配線体 30 及び実装基板 1 において、ビア電極 31 の密着層 31c は、微小凹凸構造を有する。

[0135] この構成により、アンカー効果によって密着層 31c が絶縁層 20 及びシード層 31a に密着しやすくなる。これにより、シード層 31a と絶縁層 20 との密着性がさらに向上する。

[0136] また、本実施の形態における配線 32 の線幅は、 $5\mu\text{m}$  以下であるとよく、より好ましくは  $2\mu\text{m}$  以下である。配線 32 をこのような微細配線にすることで、ビア間配線部に多数の微細配線を通すことができ、少ない数の配線層で高密度実装が可能になる。さらに、本実施の形態における配線 32 の厚みのばらつきは、 $\pm 10\%$  以下又は  $\pm 1\mu\text{m}$  以下である。このような厚みばらつきで微細配線である配線 32 を形成することで、特性インピーダンスのばらつきを抑制することが可能となる。

[0137] また、このようにして作製された配線体 30 は、半導体パッケージ基板における配線層又は再配線層 (RDL) として用いることができる。

[0138] 例えば、図 10 に示すように、配線体 30 は、2.1D 半導体パッケージ基板 (有機インターポーザ) である実装基板 1A における再配線層として用いることもできるし、図 11 に示すように、配線体 30 は、2.3D 半導体パッケージ基板 (有機インターポーザ) である実装基板 1B における再配線層として用いることができる。図 10 及び図 11 において、基板 10 は、ビルドアップ基板である。

[0139] また、図 12 に示すように、配線体 30 は、2.5D 半導体パッケージ基板 (Si 又は Glass インターポーザ) である実装基板 1C における再配線層として用いることができる。

[0140] その他に、配線体 30 は、FO-WLP (Fan Out-Wafer Level Package) である実装基板における再配線層として用いることもできる。

[0141] なお、図10～図12に示される実装基板1A、1B、1Cは、以下の実施の形態2、3にも適用することができる。

[0142] その他に、配線体30は、再配線層ではなく、一般的なビルドアップ基板のビルドアップ層（配線層）そのものにも適用することもできる。例えば、配線体30は、図11～図13に示されるビルドアップ基板である基板10の配線層に適用することができる。これにより、従来では形成が困難であった5 $\mu$ m以下の微細な配線32を形成する形態が実現できるので、インターポーザ又は再配線層が不要な半導体パッケージ基板を得ることができる。さらに、このような構造にすることで、インダクタ又はコンデンサなどのコアに形成される電子部品から半導体への配線距離が短くなるため電気的特性が向上する上、インターポーザ又は再配線層が不要となるため、安価な半導体パッケージとすることができる。

[0143] （実施の形態2）

次に、実施の形態2に係る配線体30D及び実装基板1Dについて、図13を用いて説明する。図13は、実施の形態2に係る実装基板1Dの断面図である。

[0144] 上記実施の形態1における配線32は、配線本体層32bの上に導電層32cが形成されていたが、図13に示すように、本実施の形態に係る配線体30D及び実装基板1Dにおける配線32Dは、配線本体層32bの上に導電層32cが形成されていない。具体的には、配線32Dは、密着層32a、無電解めっき層32d及び配線本体層32bのみによって構成されている。

[0145] また、上記実施の形態1における配線体30及び実装基板1では、ビア電極31のシード層31aと配線32の配線本体層32bとは同じ金属を含んでいたが、本実施の形態に係る配線体30D及び実装基板1Dでは、ビア電極31Dのシード層31aDと配線32Dの配線本体層32bとは、異なる種類の金属を含んでいる。具体的には、上記実施の形態1において、シード層31aと配線本体層32bとは、いずれも銅を含む金属膜であるが、本実

施の形態において、配線本体層 3 2 b は、銅のみによって構成された金属膜であるが、シード層 3 1 a D は、銅以外の金属を含む金属膜である。つまり、本実施の形態において、配線 3 2 D の配線本体層 3 2 b は、上記実施の形態 1 と同じであるが、ビア電極 3 1 D のシード層 3 1 a D は、上記実施の形態 1 とは異なり、銅以外の金属を含んでいる。

[0146] なお、配線 3 2 D が導電層 3 2 c を有していないことと、シード層 3 1 a D と配線本体層 3 2 b とが異なる種類の金属を含んでいることと以外は、本実施の形態に係る配線体 3 0 D 及び実装基板 1 D は、上記実施の形態 1 に係る配線体 3 0 及び実装基板 1 と同じである。

[0147] このように構成される配線体 3 0 D 及び実装基板 1 D は、図 1 4 に示される方法で製造される。図 1 4 は、実施の形態 2 に係る配線体 3 0 D の製造方法及び実装基板 1 D の製造方法を説明するための図である。

[0148] 本実施の形態でも、突起構造 1 4 0 を有する配線転写版 1 0 0 に転写用配線 3 6 D が形成された配線付き配線転写版 2 0 0 D を用いている。つまり、本実施の形態においても、配線 3 2 D は、予め準備した配線付き配線転写版 2 0 0 D を用いて転写法によって形成される。ただし、配線付き配線転写版 2 0 0 D において、転写用配線 3 6 D は、導電層 3 2 c を有していない。具体的には、転写用配線 3 6 D は、配線本体層 3 2 b と無電解めっき膜 3 3 と密着膜 3 4 とによって構成されている。

[0149] まず、図 1 4 の (a) ~ (c) に示すように、基板 1 0 の上に絶縁層 2 0 を介して転写用配線 3 6 D を配置する。

[0150] 具体的には、図 1 4 の (a) に示すように、図 8 の (a) の工程と同様に、導電体 1 1 を有する基板 1 0 を準備する。

[0151] 次に、図 1 4 の (b) に示すように、図 8 の (b) の工程と同様に、導電体 1 1 を有する基板 1 0 と配線付き配線転写版 2 0 0 D との間に絶縁材料を配置して、基板 1 0 と配線付き配線転写版 2 0 0 D との間に絶縁層 2 0 を形成する。

[0152] 次に、図 1 4 の (c) に示すように、図 8 の (c) の工程と同様に、配線

付き配線転写版 200D に含まれる配線転写版 100 を絶縁層 20 から分離する。これにより、配線付き配線転写版 200D の転写用配線 36D がめっき母材層 130 から離れて基板 10 側に転写される。具体的には、配線付き配線転写版 200D の転写用配線 36D は、絶縁層 20 に転写されて絶縁層 20 の上に形成された状態になる。本実施の形態では、配線本体層 32b と無電解めっき膜 33 と密着膜 34 とが絶縁層 20 に転写される。

[0153] また、突起構造 140 を有する配線転写版 100 を絶縁層 20 から分離することで、突起構造 140 が埋め込まれていた絶縁層 20 には、導電体 11 の上の絶縁層 20 にビアホール 21 に対応する凹部 21a が形成される。つまり、本実施の形態でも、ビア電極 31D 用の凹部 21a と配線 32D とを基板 10 に同時に形成することができる。

[0154] 次に、図 14 の (d) に示すように、図 8 の (d) の工程と同様に、導電体 11 上の無電解めっき膜 33 及び密着膜 34 を除去する。この場合、本実施の形態でも、無電解めっき膜 33 及び密着膜 34 とともに絶縁層 20 の絶縁材料の残渣も除去してもよい。例えば、導電体 11 の上に絶縁層 20 の絶縁材料の残渣として残った絶縁薄膜 20a を除去する。

[0155] 次に、図 14 の (e) に示すように、図 8 の (e) の工程と同様に、露出させた導電体 11 と無電解めっき膜 33 と配線本体層 32b とを覆うようにシード膜 35D を形成する。具体的には、基板 10 の上方の全面にわたってシード膜 35D を形成する。シード膜 35D は、配線本体層 32b と異なる種類の金属を含んでいる。具体的には、配線本体層 32b は、銅のみによって構成されているが、シード膜 35D は、銅以外の金属を含んでいる。

[0156] 次に、図 14 の (f) に示すように、図 8 の (f) の工程と同様に、導電体 11 を覆う部分のシード膜 35D が露出するようにシード膜 35D の上に選択的にレジスト 40 を形成する。

[0157] 次に、図 14 の (g) に示すように、図 8 の (g) の工程と同様に、露出させたシード膜 35D の上にビア電極本体層 31b を形成する。具体的には、レジスト 40 の開口部 41 内を埋めるようにしてビア電極本体層 31b を

形成する。本実施の形態でも、ビア電極本体層 3 1 b は、電解めっき法により開口部 4 1 のシード膜 3 5 D に積層された電解めっき膜である。具体的には、ビア電極本体層 3 1 b は、電解 Cu めっき膜である。

[0158] 次に、図 1 4 の (h) に示すように、図 8 の (h) の工程と同様に、レジスト 4 0 を除去する。これにより、レジスト 4 0 で覆われていた部分のシード膜 3 5 D が露出する。

[0159] 次に、図 1 4 の (i) に示すように、図 8 の (i) の工程と同様に、露出するシード膜 3 5 D とその露出するシード膜 3 5 D の下に存在する無電解めっき膜 3 3 及び密着膜 3 4 とをエッチング液を用いてエッチングにより除去する。つまり、配線本体層 3 2 b を覆う部分のシード膜 3 5 D を除去するとともに、配線本体層 3 2 b 及びビア電極本体層 3 1 b とで覆われていない部分の無電解めっき膜 3 3 及び密着膜 3 4 とを除去する。

[0160] このとき、本実施の形態では、転写用配線 3 6 D の配線本体層 3 2 b は、シード膜 3 5 D と異なる金属を含んでいるので、シード層 3 1 a D とビア電極本体層 3 1 b と無電解めっき層 3 1 d と密着層 3 1 c とを有するビア電極 3 1 D が形成されるとともに、密着層 3 2 a と無電解めっき層 3 1 d と配線本体層 3 2 b とを有する配線 3 2 D が形成される。

[0161] このようにして、ビア電極 3 1 D 及び配線 3 2 D を有する配線体 3 0 D が形成されるとともに、配線体 3 0 D を有する実装基板 1 D を作製することができる。つまり、導電体 1 1 を有する基板 1 0 の上に配線体 3 0 D を作製することができるとともに、基板 1 0 の上に配線体 3 0 D が配置された実装基板 1 D を作製することができる。

[0162] 以上、本実施の形態においても、上記実施の形態 1 と同様の効果が得られる。例えば、本実施の形態における配線体 3 0 D 及び実装基板 1 D についても、ビアホール 2 1 内でシード層 3 1 a D と絶縁層 2 0 の内側面との間に密着層 3 1 c が形成されている。これにより、シード層 3 1 a D と絶縁層 2 0 との密着性が向上するので、信頼性の高いビア電極 3 1 D を得ることができる等の効果を奏する。

[0163] なお、本実施の形態において、配線 3 2 D は、導電層 3 2 c を有していなかったが、配線 3 2 D は、導電層 3 2 c を有していてもよい。

[0164] (実施の形態 3)

次に、実施の形態 3 に係る配線体 3 0 E 及び実装基板 1 E について、図 1 5 を用いて説明する。図 1 5 は、実施の形態 3 に係る実装基板 1 E の断面図である。

[0165] 上記実施の形態 1 において、配線 3 2 は、微小凹凸構造を有する密着層 3 2 a と、Cu の無電解めっき膜である無電解めっき層 3 2 d (シード層) と、Cu の無電解めっき膜である配線本体層 3 2 b と、Cu の無電解めっき膜である導電層 3 2 c (保護層) とによって構成されていたが、これに限らない。

[0166] 具体的には、図 1 5 に示すように、本実施の形態に係る配線体 3 0 E 及び実装基板 1 E では、配線 3 2 E は、保護層である導電層 3 2 c を有しておらず、密着層 3 2 a E と、無電解めっき層 3 2 d と、配線本体層 3 2 b E とによって構成されている。

[0167] また、本実施の形態において、密着層 3 2 a E は、酸化銅処理等によって微小凹凸構造を形成したものではなく、有機系密着処理によって有機系薄膜を形成したものになっている。例えば、絶縁層 2 0 を構成する樹脂との密着力が高い有機成分を配線本体層 3 2 b E を構成する銅の表面に導入することで、密着層 3 2 a E として、絶縁層 2 0 を構成する樹脂と化学結合した有機成分と配線本体層 3 2 b E を構成する銅と化学結合した有機成分とからなる有機系薄膜を形成することができる。酸化銅処理によって密着層 3 2 a を形成すると、酸化銅処理時に無電解めっき層 3 2 d (シード層) が剥がれたり、酸化銅が酸に弱いためにエッチング時に配線 3 2 が剥がれたりするという不具合が生じるおそれがあるが、本実施の形態のように、有機系密着処理によって密着層 3 2 a E を形成することで、このような不具合が生じることを抑制できる。

[0168] また、本実施の形態において、配線本体層 3 2 b E は、無電解めっき膜で

はなく、電気めっき膜である。具体的には、配線本体層 3 2 b E は、銅からなる電気めっき膜である。これにより、電気めっき膜である配線本体層 3 2 b E と無電解めっき膜である無電解めっき層 3 2 d とはエッチング選択性があるため、実施の形態 1 のような保護層としての導電層 3 2 c が不要になる。

[0169] なお、配線 3 2 E の構成以外は、本実施の形態に係る配線体 3 0 E 及び実装基板 1 E は、上記実施の形態 1 に係る配線体 3 0 及び実装基板 1 と同じである。また、本実施の形態は、上記実施の形態 1 だけではなく、上記実施の形態 2 にも適用することができる。

[0170] (変形例)

以上、本開示に係る配線体及び実装基板等について、実施の形態に基づいて説明したが、本開示は、上記実施の形態 1 ~ 3 に限定されるものではない。

[0171] 例えば、上記実施の形態 1 ~ 3 では、配線転写版 1 0 0 における転写版絶縁層となる絶縁層 1 2 0 はレジストであったが、これに限らない。例えば、絶縁層 1 2 0 は、 $\text{SiO}_2$  等の無機材料からなる絶縁性樹脂材料であってもよい。この場合、図 1 6 に示される方法で、絶縁層 1 2 0 B を有する配線転写版 1 0 0 B を作製することができる。

[0172] まず、図 1 6 の (a) に示すように、支持基板となる基材 1 1 0 の上にめっき母材層 1 3 0 が形成されためっき母材付き基材を受け入れる。その後、図 1 6 の (b) に示すように、めっき母材層 1 3 0 の上に  $\text{SiO}_2$  からなる絶縁層 1 2 0 B (転写版絶縁層) を形成する。その後、図 1 6 の (c) に示すように、絶縁層 1 2 0 の上にレジスト 1 5 0 を形成する。その後、図 1 6 の (d) に示すように、レジスト 1 5 0 を露光及び現像する等して、レジスト 1 5 0 をパターンニングしてレジスト 1 5 0 に開口部 1 5 1 を形成し、絶縁層 1 2 0 を露出させる。次に、図 1 6 の (e) に示すように、開口部 1 5 1 を有するレジスト 1 5 0 をマスクにしてプラズマエッチングを行うことで絶縁層 1 2 0 に開口部 1 2 1 を形成してめっき母材層 1 3 0 を露出させる。その

後、図16の(f)に示すように、レジスト150を除去する。次に、図16の(g)に示すように、絶縁層120Bの上に突起構造140を形成する。これにより、配線転写版100Bが完成する。

[0173] なお、上記実施の形態1～3において、無電解めっき膜は、電気めっき膜であってもよいし、電気めっき膜は、電解めっき膜であってもよい。つまり、無電解めっき膜と電気めっき膜とは、区別することなく、めっき膜としてもよい。

[0174] また、その他に、上記の各実施の形態に対して当業者が思い付く各種変形を施して得られる形態や、本開示の趣旨を逸脱しない範囲で各実施の形態における構成要素及び機能を任意に組み合わせることで実現される形態も本開示に含まれる。

### 産業上の利用可能性

[0175] 本開示に係る配線体は、半導体パッケージ基板等の実装基板における配線層等として有用である。

### 符号の説明

[0176] 1、1A、1B、1C、1D、1E 実装基板  
10 基板  
11 導電体  
20 絶縁層  
20a 絶縁薄膜  
21 ビアホール  
21a 凹部  
30、30A、30D、30E 配線体  
31、31A、31D ビア電極  
31a、31aD シード層  
31b ビア電極本体層  
31c 密着層  
31d 無電解めっき層

- 3 2、3 2 A、3 2 D、3 2 E 配線
- 3 2 a、3 2 a E 密着層
- 3 2 b、3 2 b E 配線本体層
- 3 2 c 導電層
- 3 2 d 無電解めっき層
- 3 3 無電解めっき膜
- 3 4 密着膜
- 3 5、3 5 D シード膜
- 3 6、3 6 D 転写用配線
- 4 0 レジスト
- 4 1 開口部
- 1 0 0、1 0 0 A、1 0 0 B 配線転写版
- 1 1 0 基材
- 1 2 0、1 2 0 B 絶縁層
- 1 2 1 開口部
- 1 3 0、1 3 0 A めっき母材層
- 1 4 0 突起構造
- 1 5 0 レジスト
- 1 5 1 開口部
- 2 0 0、2 0 0 D 配線付き配線転写版
- 3 0 0 配線体用中間材

## 請求の範囲

- [請求項1] 導電体を有する基板の上に配置される配線体であって、  
前記基板の上に位置する絶縁層に形成されたビアホール内に設けられ、前記ビアホールを介して前記導電体に接続されたビア電極と、  
前記絶縁層を介して前記基板の上方に設けられた配線と、を備え、  
前記ビア電極は、前記ビアホール内で前記導電体の上から前記絶縁層の内側面に沿って形成されたシード層と、前記シード層の上に位置し且つ前記ビアホール内を埋めるように形成されたビア電極本体層と、  
前記ビアホール内で前記シード層と前記絶縁層の内側面との間に形成された密着層とを有する、  
配線体。
- [請求項2] 前記密着層は、前記絶縁層の主面の上にも形成されている、  
請求項1に記載の配線体。
- [請求項3] 前記シード層及び前記ビア電極本体層は、前記絶縁層の主面の上にも形成されており、  
前記密着層における前記絶縁層の上に位置する部分は、前記シード層における前記絶縁層の上に位置する部分と前記絶縁層との間に位置する、  
請求項2に記載の配線体。
- [請求項4] 前記密着層は、微小凹凸構造を有する、  
請求項1～3のいずれか1項に記載の配線体。
- [請求項5] 導電体を有する基板と、  
前記基板の上に位置し、請求項1～4のいずれか1項に記載の配線体と、を備える、  
実装基板。
- [請求項6] 他の部材に転写するための転写用配線が形成された配線転写版である配線付き配線転写版であって、  
基材と、

前記基材の上に形成された離型層と、  
前記離型層の上に開口部を有するように前記基材を覆う転写版絶縁層と、  
前記転写版絶縁層に形成され、前記配線が転写される部材の絶縁層にビア電極用のビアホールを形成するための突起構造と、  
前記開口部内において前記離型層の上に形成されためっき膜と、  
少なくとも前記突起構造の側面を覆う密着膜と、を備え、  
前記めっき膜と前記密着膜とは、他の部材に転写される転写用配線である、  
配線付き配線転写版。

[請求項7] 前記密着膜は、前記突起構造の上面も覆っている、  
請求項6に記載の配線付き配線転写版。

[請求項8] 前記密着膜は、前記めっき膜を覆うように前記転写版絶縁層の全面に形成されている、  
請求項6又は7に記載の配線付き配線転写版。

[請求項9] 前記めっき膜は、無電解めっき膜である、  
請求項6～8のいずれか1項に記載の配線付き配線転写版。

[請求項10] 導電体を有する基板の上に配置される配線体の中間材である配線体用中間材であって、前記基板の上に位置し、凹部を有する絶縁層と、  
前記凹部における内側面及び底面と前記絶縁層の主面にわたって形成された密着膜と、  
前記密着膜の上に位置する配線と、を備え、  
前記凹部は、前記導電体の上に位置し且つ前記絶縁層の主面から窪むように形成されている、  
配線体用中間材。

[請求項11] 導電体を有する基板を準備する工程と、  
配線転写版に配線が形成された配線付き配線転写版を準備する工程

と、

前記基板と前記配線付き配線転写版との間に絶縁材料を配置して前記基板と前記配線付き配線転写版との間に絶縁層を形成する工程と、

前記配線付き配線転写版に含まれる前記配線転写版を前記絶縁層から分離する工程と、を含み、

前記配線付き配線転写版は、

基材と、

前記基材の上に形成された離型層と、

前記離型層の上に開口部を有するように前記基材を覆う転写版絶縁層と、

前記転写版絶縁層に形成され、前記絶縁層にビアホールを形成するための突起構造と、

前記開口部内において前記離型層の上に形成されためっき膜と、

少なくとも前記突起構造の側面を覆う密着膜と、を備え、

前記絶縁層を形成する工程では、前記配線付き配線転写版の前記突起構造を前記絶縁材料内に配置し、

前記配線転写版を分離することで、前記導電体の上の前記絶縁層の部分に前記ビアホールに対応する凹部が形成されるとともに前記密着膜が前記絶縁層の前記凹部の内側面に転写され、かつ、前記配線付き配線転写版に形成されていた前記めっき膜が前記絶縁層に転写される

、

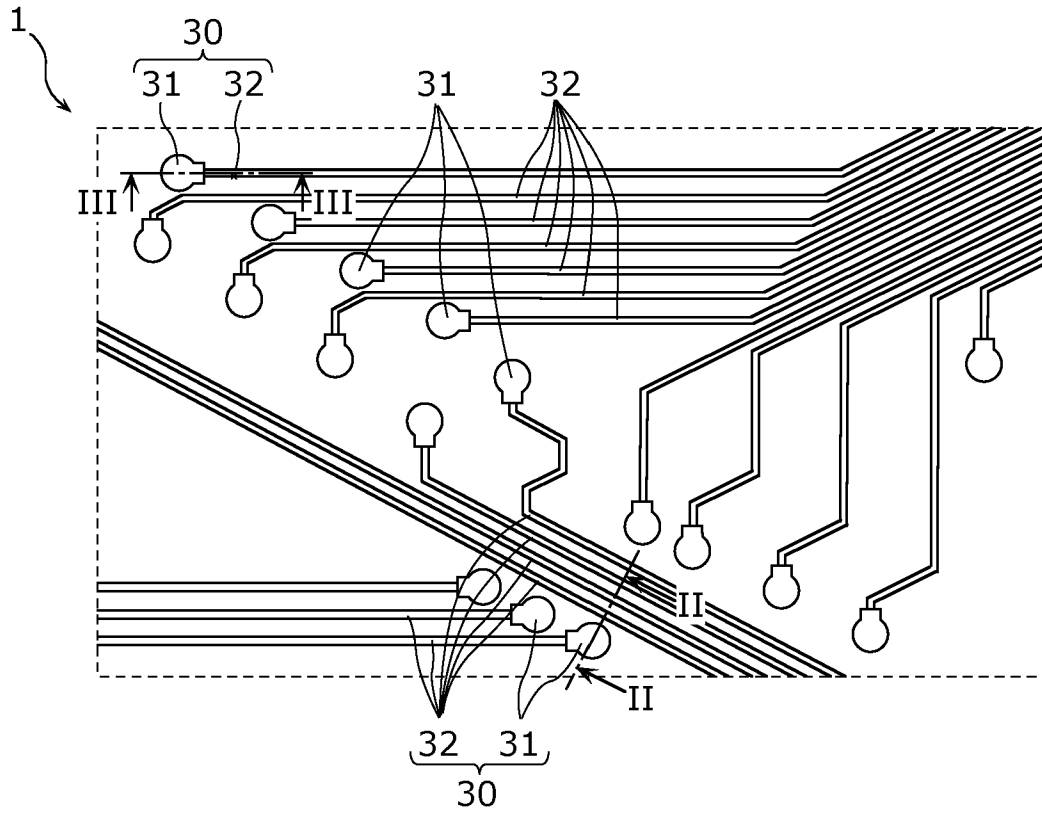
配線体の製造方法。

[請求項12]

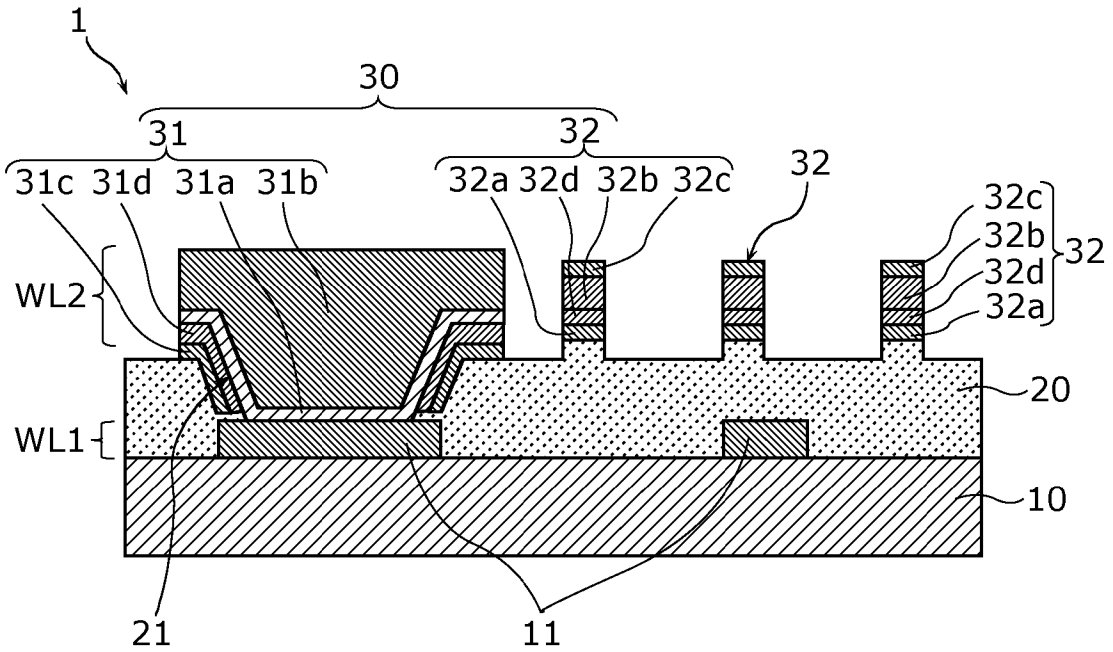
前記密着膜は、前記突起構造及び前記めっき膜を覆うように前記転写版絶縁層の上に形成されている、

請求項11に記載の配線体の製造方法。

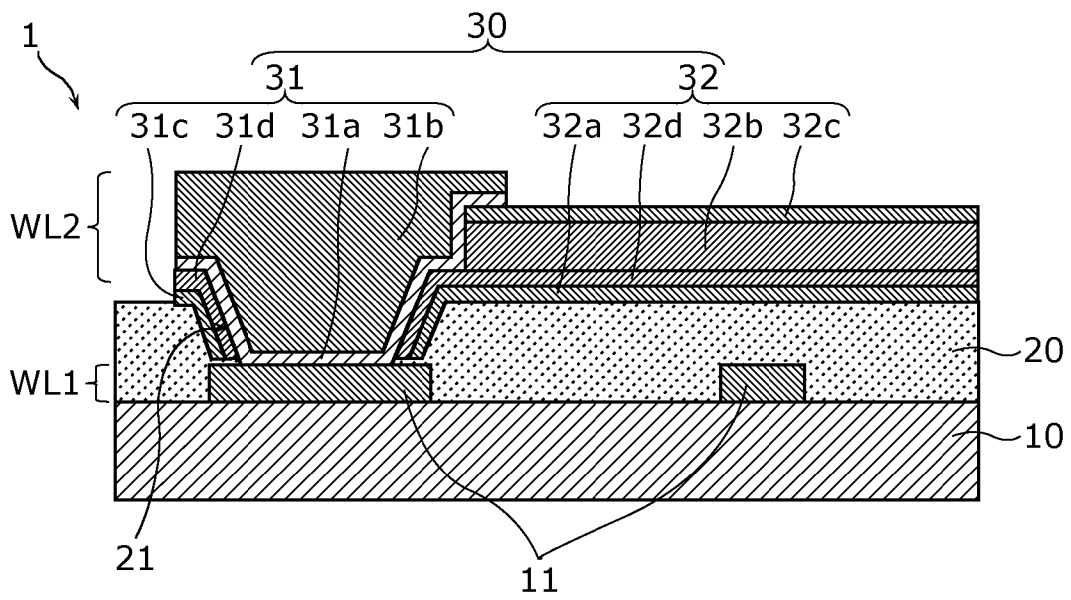
[図1]



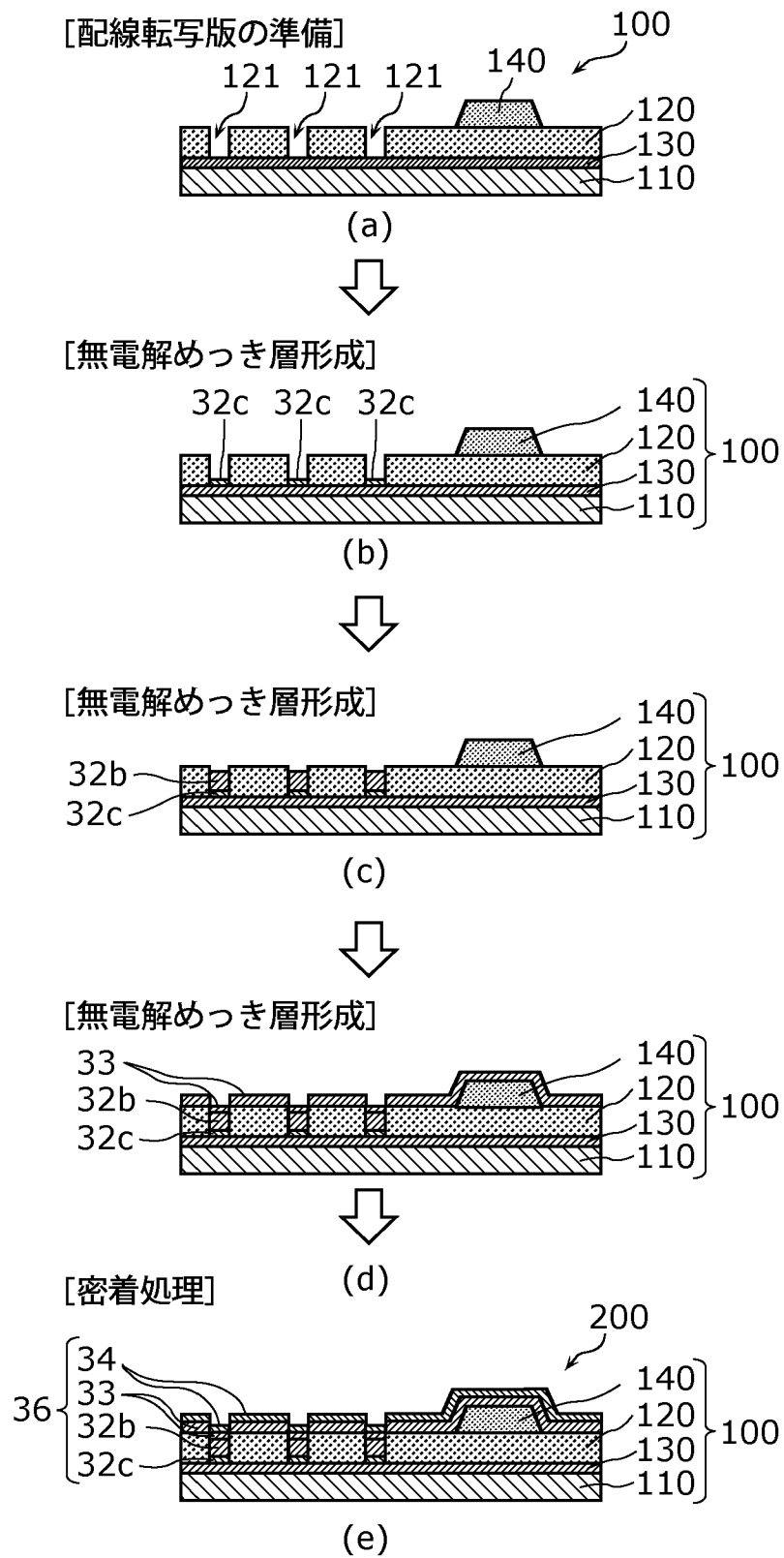
[図2]



[図3]

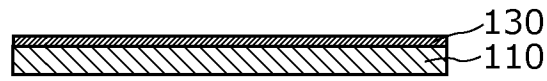


[図4]



[図5]

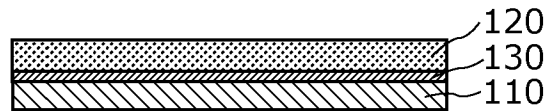
[触媒母材付き基材の受け入れ]



(a)



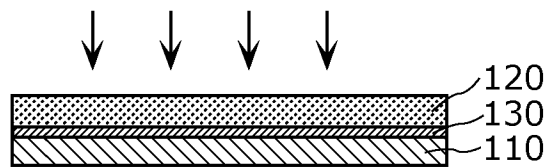
[絶縁層形成]



(b)



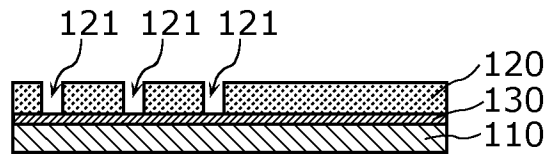
[露光]



(c)



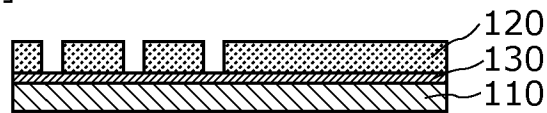
[現像]



(d)



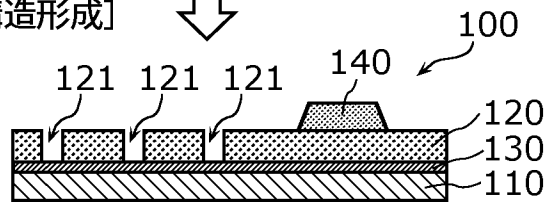
[バイク]



(e)

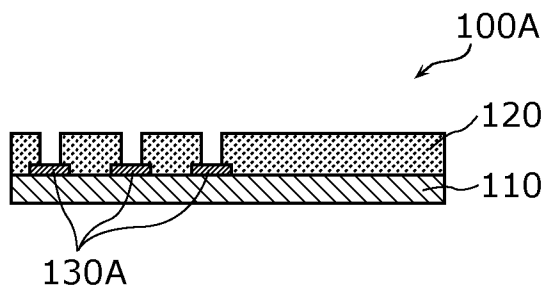


[突起構造形成]

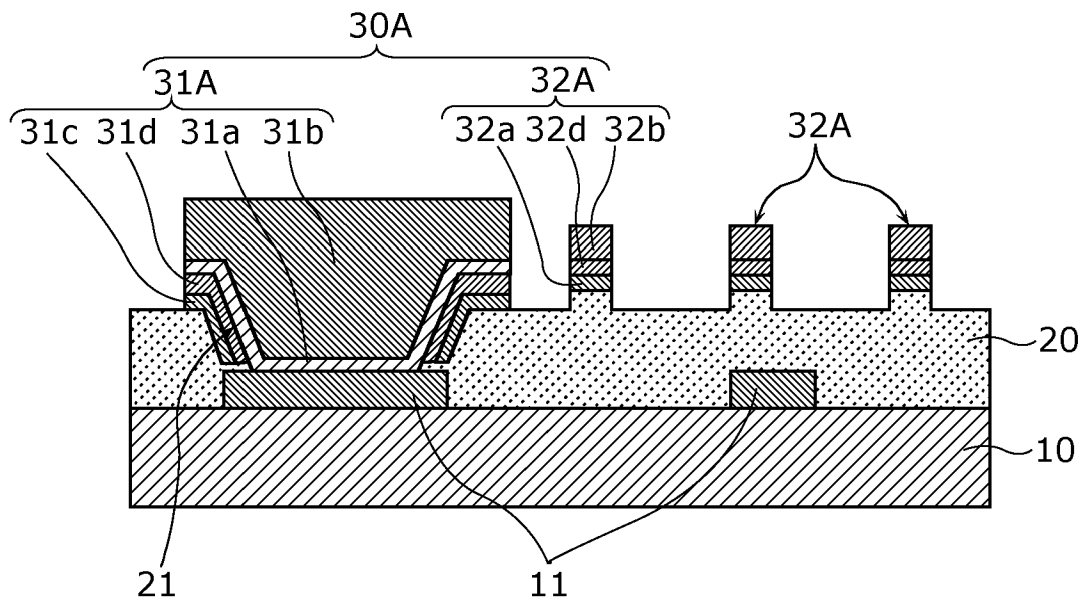


(f)

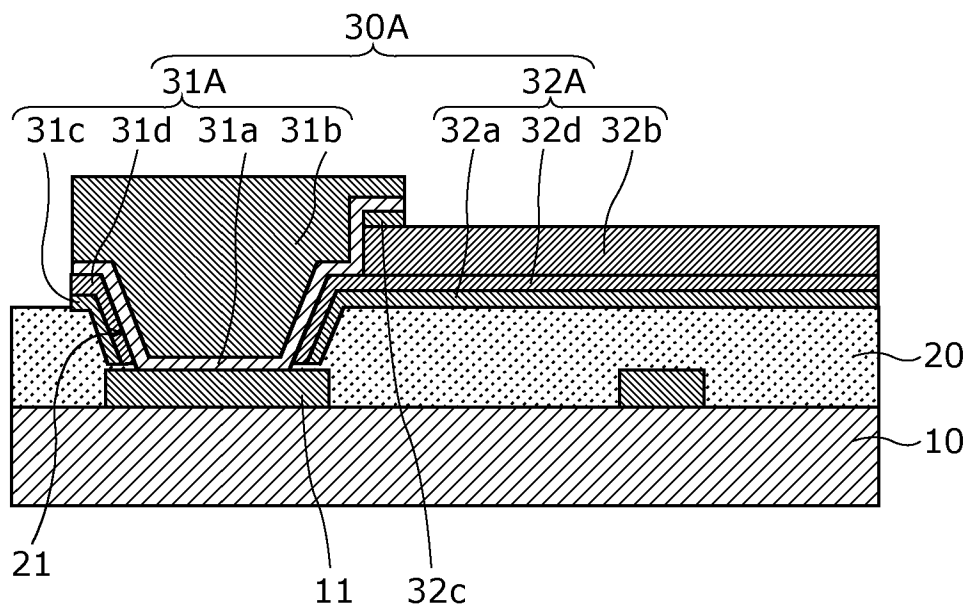
[図6A]



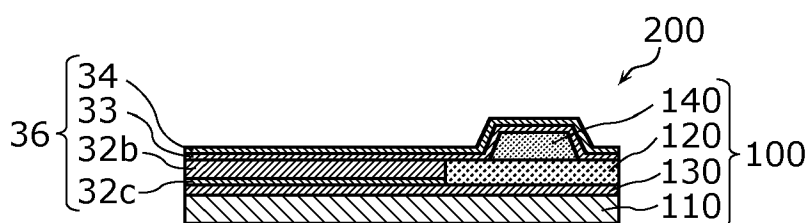
[図6B]



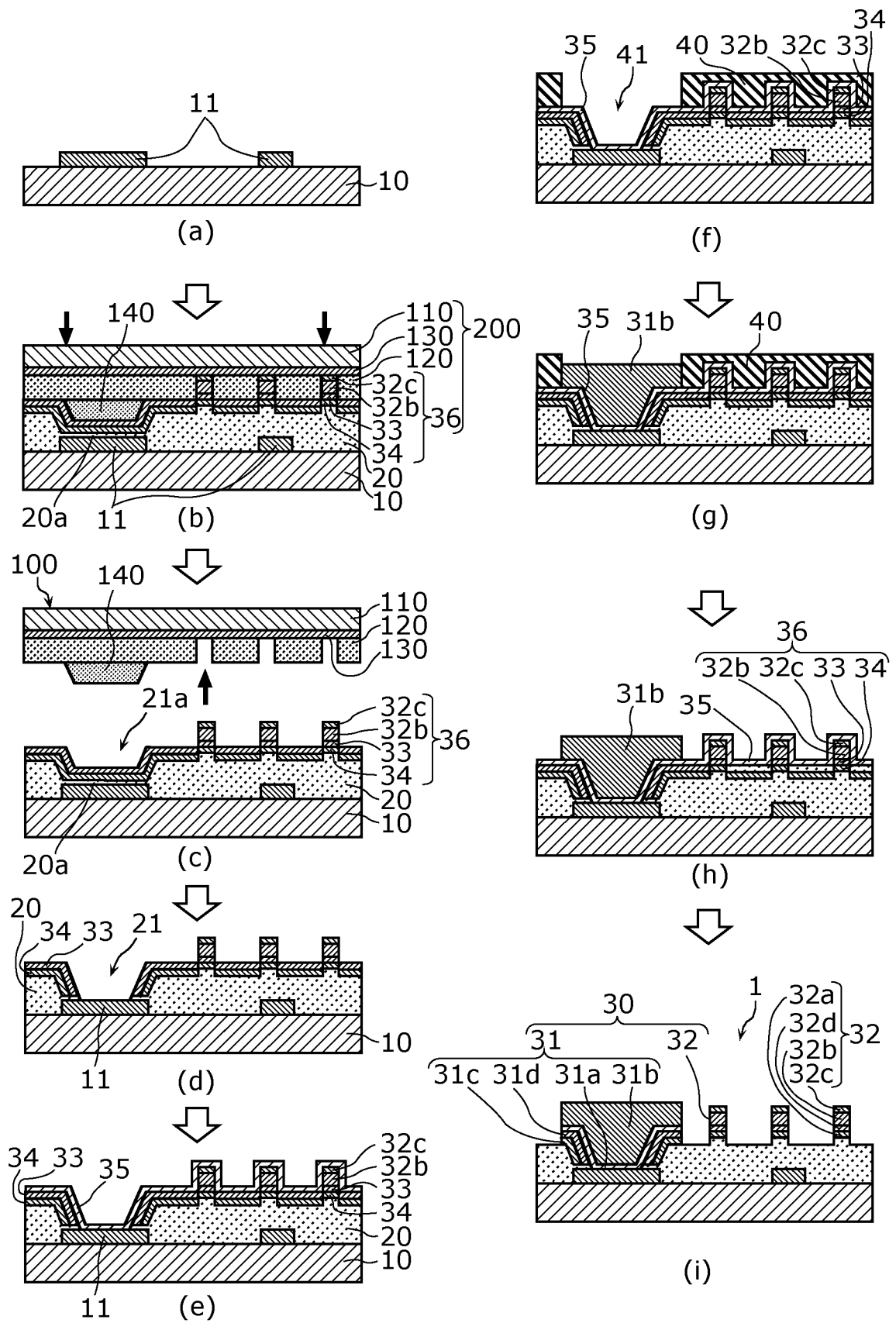
[図6C]



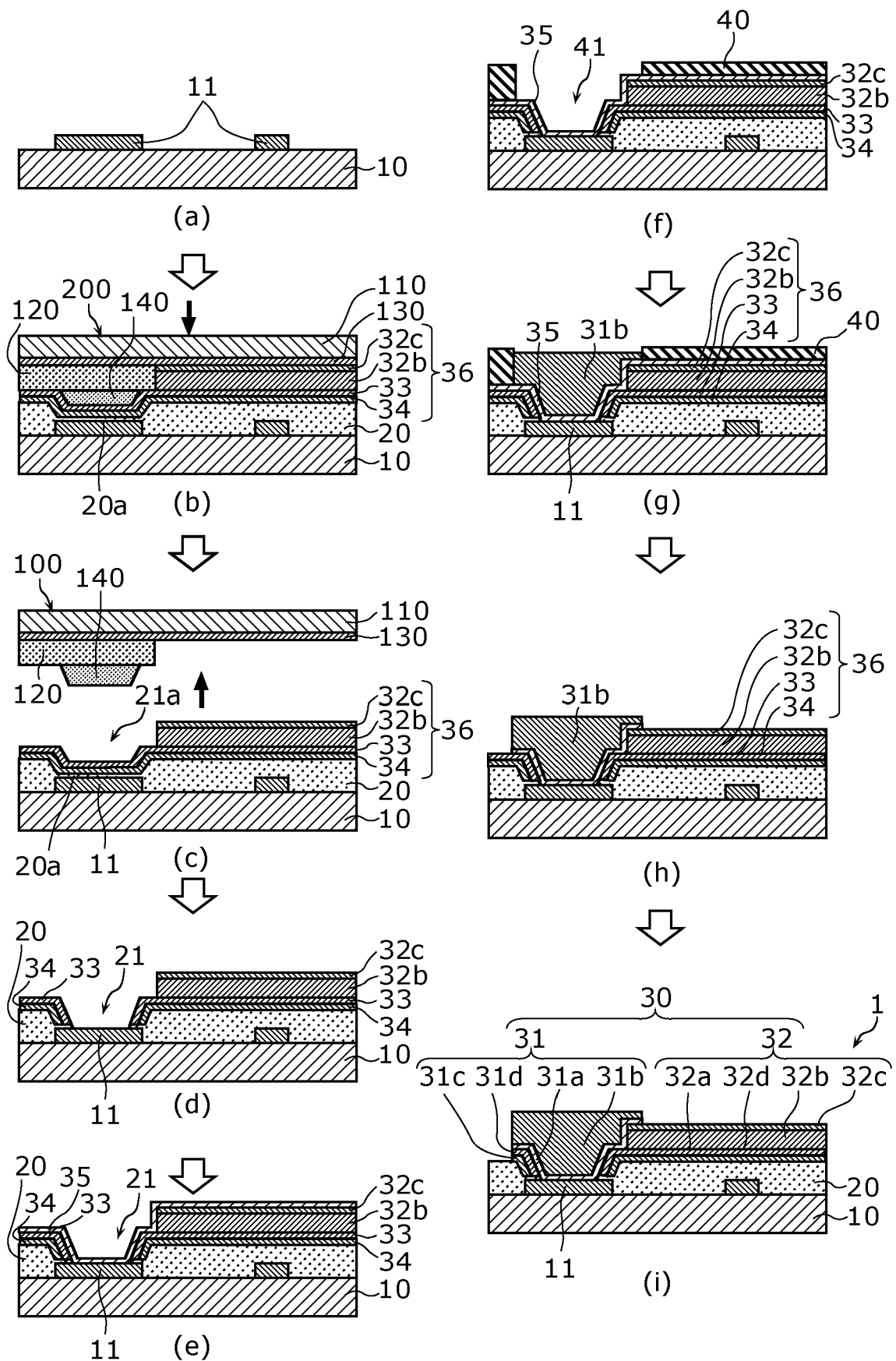
[図7]



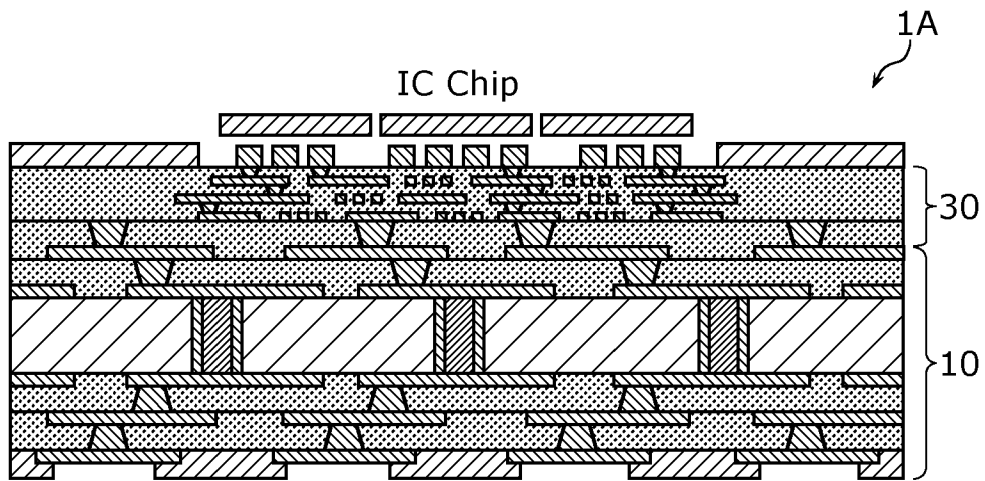
[図8]



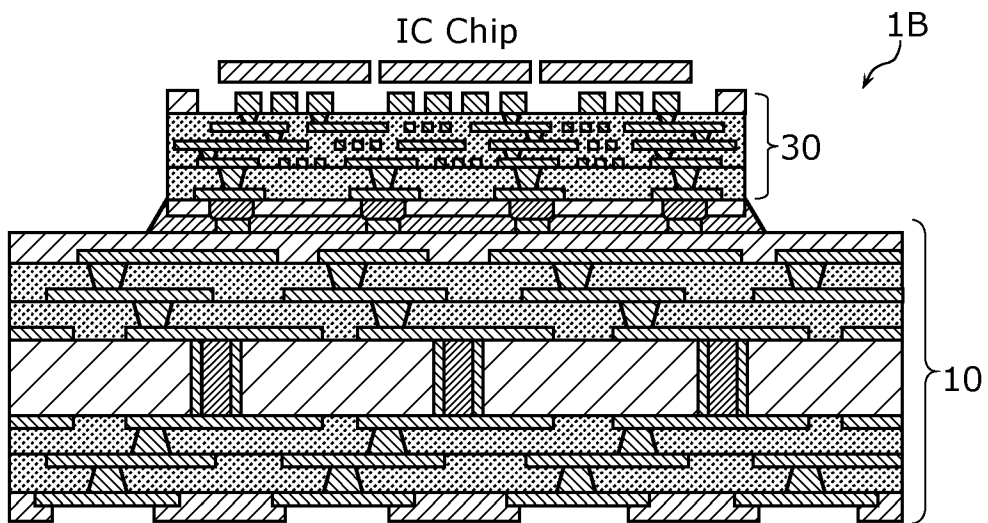
[図9]



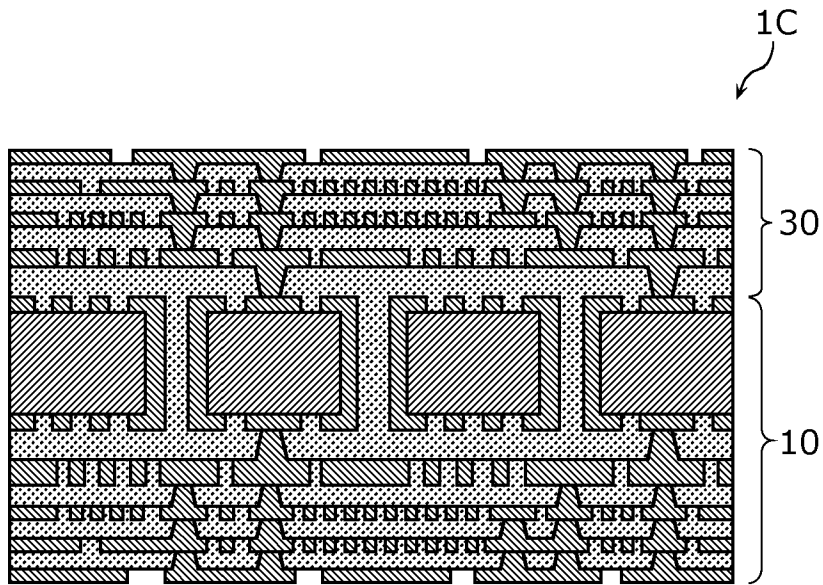
[図10]



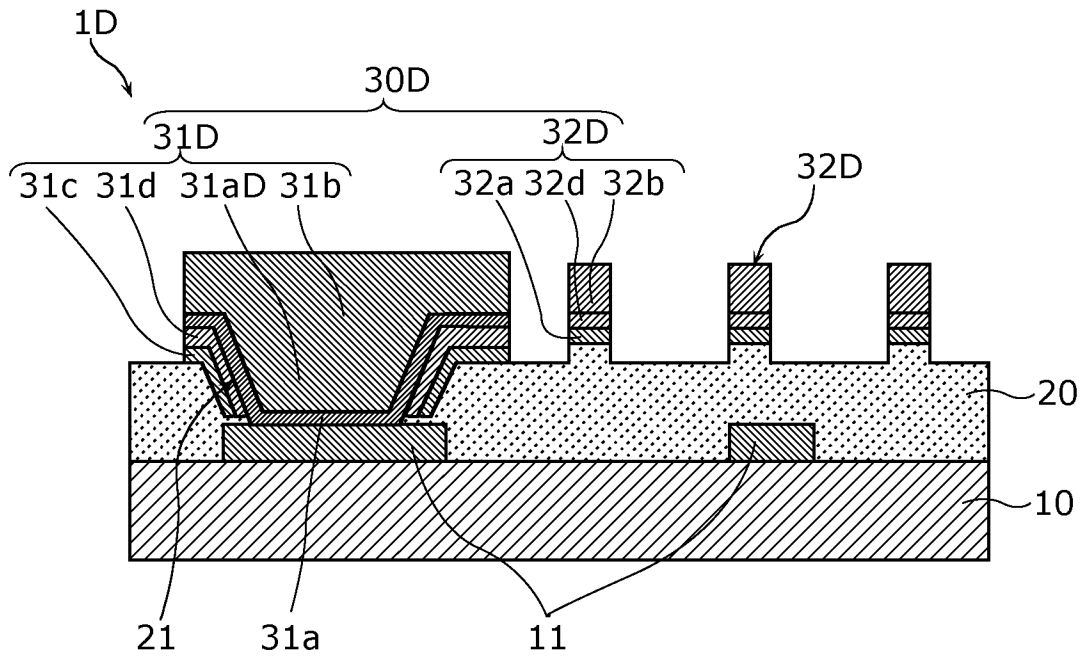
[図11]



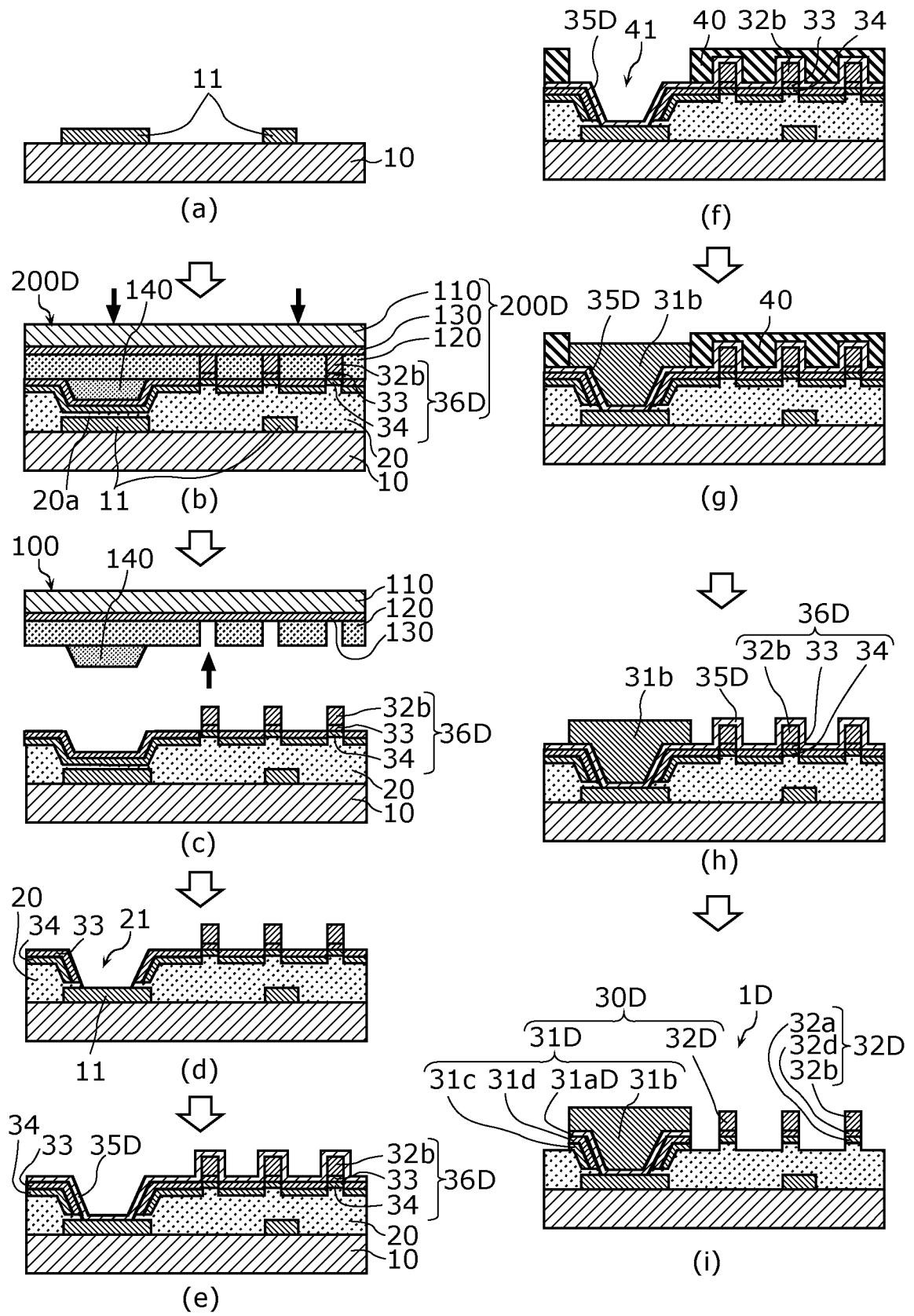
[図12]



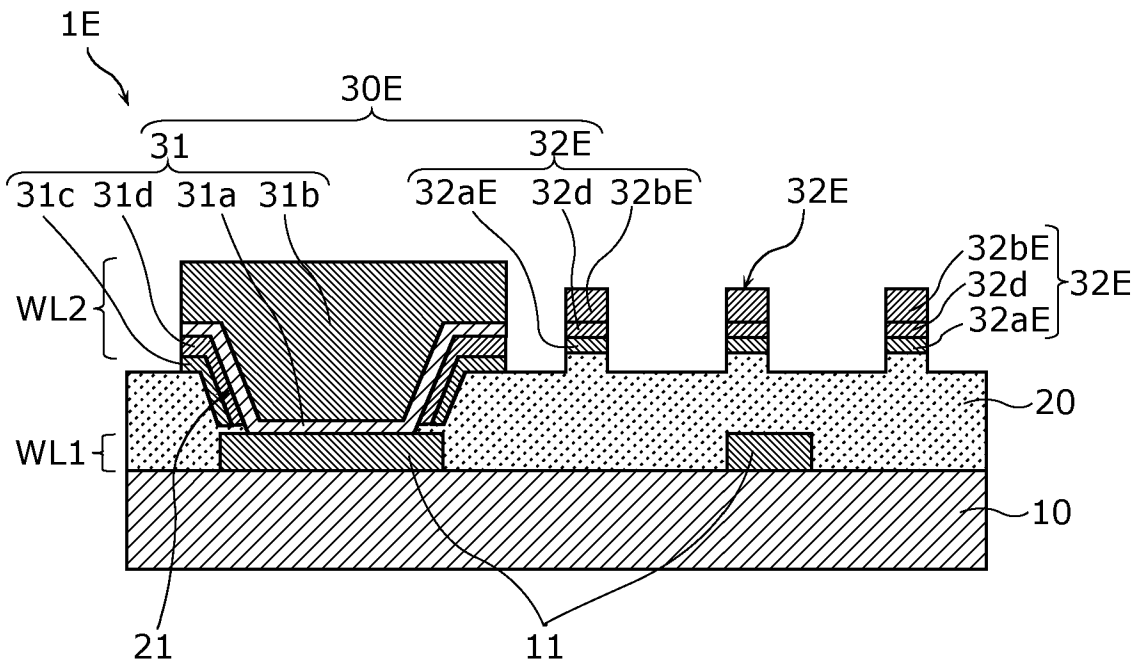
[図13]



[図14]

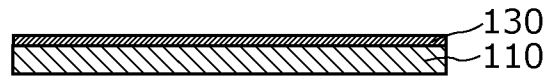


[図15]



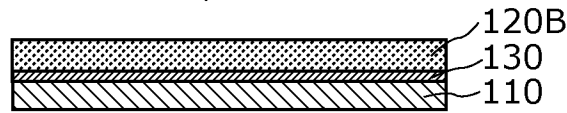
[図16]

[触媒母材付き基材の受け入れ]



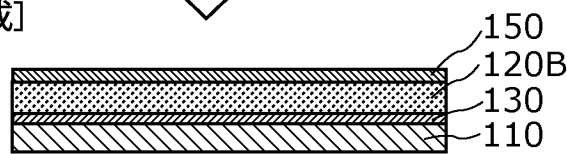
(a)

[絶縁層形成]



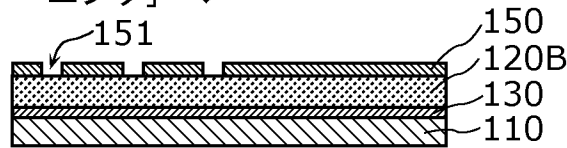
(b)

[レジスト形成]



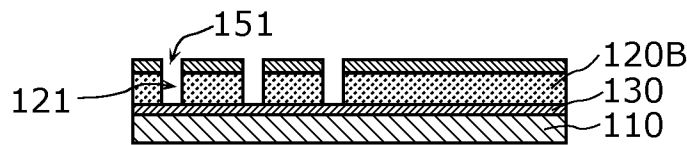
(c)

[レジストパターンニング]



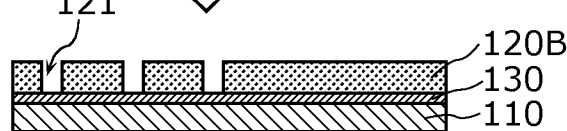
(d)

[プラズマエッチング]



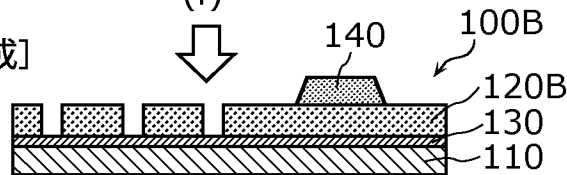
(e)

[レジスト剥離]



(f)

[突起構造形成]



(g)

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/011952

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<b>H05K 3/18</b> (2006.01)i; <b>H05K 3/20</b> (2006.01)i; <b>H05K 3/40</b> (2006.01)i; <b>H05K 3/42</b> (2006.01)i FI: H05K3/42 650C; H05K3/40 K; H05K3/20 B; H05K3/18 Z		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H05K3/18; H05K3/20; H05K3/40; H05K3/42		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2022 Registered utility model specifications of Japan 1996-2022 Published registered utility model applications of Japan 1994-2022		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2017-73530 A (FUJITSU LTD) 13 April 2017 (2017-04-13)	1-5, 10
A	paragraphs [0067]-[0087], fig. 2F	6-9, 11, 12
A	US 2008/0052905 A1 (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 06 March 2008 (2008-03-06)	1-12
A	JP 11-112126 A (MATSUSHITA ELECTRIC IND CO LTD) 23 April 1999 (1999-04-23)	6-9, 11, 12
A	JP 2009-221498 A (SEIKO EPSON CORP) 01 October 2009 (2009-10-01)	6-9, 11, 12
A	WO 2011/058978 A1 (FUJIKURA LTD) 19 May 2011 (2011-05-19)	6-9, 11, 12
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family	
"A" document defining the general state of the art which is not considered to be of particular relevance		
"E" earlier application or patent but published on or after the international filing date		
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)		
"O" document referring to an oral disclosure, use, exhibition or other means		
"P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search	Date of mailing of the international search report	
<b>03 June 2022</b>	<b>14 June 2022</b>	
Name and mailing address of the ISA/JP	Authorized officer	
<b>Japan Patent Office (ISA/JP)</b> <b>3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915</b> <b>Japan</b>		
	Telephone No.	

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No. <b>PCT/JP2022/011952</b>
---

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2017-73530 A	13 April 2017	(Family: none)	
US 2008/0052905 A1	06 March 2008	KR 10-0761706 B1	
JP 11-112126 A	23 April 1999	US 6162569 A	
JP 2009-221498 A	01 October 2009	(Family: none)	
WO 2011/058978 A1	19 May 2011	US 2012/0216946 A1	
		CN 102598881 A	
		TW 201146114 A	

<p>A. 発明の属する分野の分類（国際特許分類（IPC））</p> <p>H05K 3/18(2006.01)i; H05K 3/20(2006.01)i; H05K 3/40(2006.01)i; H05K 3/42(2006.01)i                  FI: H05K3/42 650C; H05K3/40 K; H05K3/20 B; H05K3/18 Z</p>																							
<p>B. 調査を行った分野</p> <p>調査を行った最小限資料（国際特許分類（IPC））</p> <p>H05K3/18; H05K3/20; H05K3/40; H05K3/42</p> <p>最小限資料以外の資料で調査を行った分野に含まれるもの</p> <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2022年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2022年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2022年</td> </tr> </table> <p>国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）</p>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2022年	日本国実用新案登録公報	1996 - 2022年	日本国登録実用新案公報	1994 - 2022年													
日本国実用新案公報	1922 - 1996年																						
日本国公開実用新案公報	1971 - 2022年																						
日本国実用新案登録公報	1996 - 2022年																						
日本国登録実用新案公報	1994 - 2022年																						
<p>C. 関連すると認められる文献</p> <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>JP 2017-73530 A（富士通株式会社）13.04.2017（2017-04-13） 段落[0067]-[0087], 図2F</td> <td>1-5, 10</td> </tr> <tr> <td>A</td> <td></td> <td>6-9, 11, 12</td> </tr> <tr> <td>A</td> <td>US 2008/0052905 A1（SAMSUNG ELECTRO-MECHANICS CO., LTD.）06.03.2008（2008-03-06）</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>JP 11-112126 A（松下電器産業株式会社）23.04.1999（1999-04-23）</td> <td>6-9, 11, 12</td> </tr> <tr> <td>A</td> <td>JP 2009-221498 A（セイコーエプソン株式会社）01.10.2009（2009-10-01）</td> <td>6-9, 11, 12</td> </tr> <tr> <td>A</td> <td>WO 2011/058978 A1（株式会社フジクラ）19.05.2011（2011-05-19）</td> <td>6-9, 11, 12</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	X	JP 2017-73530 A（富士通株式会社）13.04.2017（2017-04-13） 段落[0067]-[0087], 図2F	1-5, 10	A		6-9, 11, 12	A	US 2008/0052905 A1（SAMSUNG ELECTRO-MECHANICS CO., LTD.）06.03.2008（2008-03-06）	1-12	A	JP 11-112126 A（松下電器産業株式会社）23.04.1999（1999-04-23）	6-9, 11, 12	A	JP 2009-221498 A（セイコーエプソン株式会社）01.10.2009（2009-10-01）	6-9, 11, 12	A	WO 2011/058978 A1（株式会社フジクラ）19.05.2011（2011-05-19）	6-9, 11, 12
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																					
X	JP 2017-73530 A（富士通株式会社）13.04.2017（2017-04-13） 段落[0067]-[0087], 図2F	1-5, 10																					
A		6-9, 11, 12																					
A	US 2008/0052905 A1（SAMSUNG ELECTRO-MECHANICS CO., LTD.）06.03.2008（2008-03-06）	1-12																					
A	JP 11-112126 A（松下電器産業株式会社）23.04.1999（1999-04-23）	6-9, 11, 12																					
A	JP 2009-221498 A（セイコーエプソン株式会社）01.10.2009（2009-10-01）	6-9, 11, 12																					
A	WO 2011/058978 A1（株式会社フジクラ）19.05.2011（2011-05-19）	6-9, 11, 12																					
<p><input type="checkbox"/> C欄の続きにも文献が列挙されている。</p> <p><input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。</p>																							
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&amp;” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献										
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの																						
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの																						
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの																						
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献																						
“O” 口頭による開示、使用、展示等に言及する文献																							
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献																							
<p>国際調査を完了した日</p> <p>03.06.2022</p>	<p>国際調査報告の発送日</p> <p>14.06.2022</p>																						
<p>名称及びあて先</p> <p>日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号</p>	<p>権限のある職員（特許庁審査官）</p> <p>黒田 久美子 5D 8393</p> <p>電話番号 03-3581-1101 内線 3551</p>																						

国際調査報告  
 パテントファミリーに関する情報

国際出願番号  
 PCT/JP2022/011952

引用文献	公表日	パテントファミリー文献	公表日
JP 2017-73530 A	13.04.2017	(ファミリーなし)	
US 2008/0052905 A1	06.03.2008	KR 10-0761706 B1	
JP 11-112126 A	23.04.1999	US 6162569 A	
JP 2009-221498 A	01.10.2009	(ファミリーなし)	
WO 2011/058978 A1	19.05.2011	US 2012/0216946 A1	
		CN 102598881 A	
		TW 201146114 A	