

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 12 月 24 日(24.12.2014)



(10) 国際公開番号
WO 2014/203458 A1

- (51) 国際特許分類:
H01L 33/40 (2010.01) *H01L 33/38* (2010.01)
- (21) 国際出願番号: PCT/JP2014/002738
- (22) 国際出願日: 2014 年 5 月 26 日(26.05.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-128427 2013 年 6 月 19 日(19.06.2013) JP
- (71) 出願人: 信越半導体株式会社 (SHIN-ETSU HAN-
DOTAI CO., LTD.) [JP/JP]; 〒1000004 東京都千代田
区大手町二丁目 6 番 2 号 Tokyo (JP).
- (72) 発明者: 石崎 順也 (ISHIZAKI, Junya); 〒3790196
群馬県安中市磯部 2 丁目 1 3 番 1 号信越半導体
株式会社 半導体磯部研究所内 Gunma (JP).
- (74) 代理人: 好宮 幹夫 (YOSHIMIYA, Mikio); 〒
1100005 東京都台東区上野 7 丁目 6 番 1 1 号第
一下谷ビル 8 F Tokyo (JP).

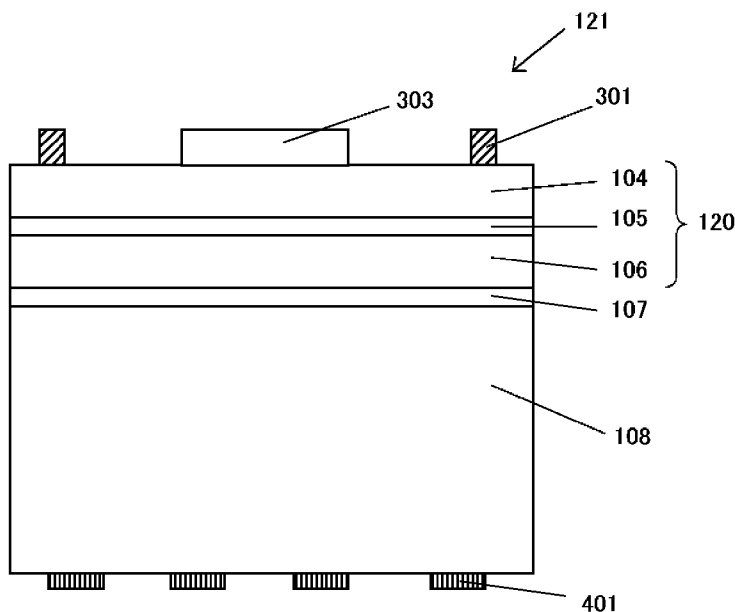
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,
PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ
ア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML,
MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: LIGHT-EMITTING ELEMENT

(54) 発明の名称: 発光素子



(57) Abstract: The present invention is a light-emitting element having: a light-emitting portion in which at least a first semiconductor layer of a first conductivity type, an active layer, and a second semiconductor layer of a second conductivity type are formed in the mentioned order; and a first electrode portion having a pad electrode portion in contact with the second semiconductor layer, and a thin-wire electrode portion in contact with the second semiconductor layer and connected to the pad electrode portion. The light-emitting element is characterized in that: if the second semiconductor layer is n-type, then the pad electrode portion does not include any metal forming a p-type dopant nor any metal forming an n-type dopant with respect to the second semiconductor layer, or includes one or more types of metals forming p-type dopants with respect to the second semiconductor layer, and the thin-wire electrode portion includes one or more types of metals forming n-type dopants with respect to the second semiconductor layer; and if the second semiconductor layer is p-type, then the pad electrode portion does not include any metal forming a p-type dopant nor any metal forming an n-type dopant with respect to the second semiconductor layer, or

includes one or more types of metals forming n-type dopants with respect to the second semiconductor layer, and the thin-wire electrode portion includes one or more types of metals forming p-type dopants with respect to the second semiconductor layer. As a result, a light-emitting element is provided having a chip structure which is inexpensive and capable of suppressing occurrence of electrode peeling while maintaining optical output efficiency from the chip.

(57) 要約:

[続葉有]

WO 2014/203458 A1



本発明は、少なくとも第一導電型を有する第一半導体層と活性層と第二導電型を有する第二半導体層がこの順序で形成された発光部と、前記第二半導体層と接するパッド電極部と前記第二半導体層と接するパッド電極部とを有する第一電極部とを有する発光素子であつるとともに前記パッド電極部に接続される細線電極部とを有する第二電極部とを有する発光素子であつて、前記第二半導体層がn型の場合、前記パッド電極部が前記第二半導体層に対してp型ドーパントとなる金属もn型ドーパントとなる金属も含まないか、又は、前記第二半導体層に対してp型ドーパントとなる1種類以上の金属を含み、前記細線電極部が前記第二半導体層に対してn型ドーパントとなる1種類以上の金属を含み、前記第二半導体層がp型の場合、前記パッド電極部が前記第二半導体層に対してp型ドーパントとなる金属もn型ドーパントとなる金属も含まないか、又は、前記第二半導体層に対してn型ドーパントとなる1種類以上の金属を含み、前記細線電極部が前記第二半導体層に対してp型ドーパントとなる1種類以上の金属を含むことを特徴とする発光素子である。これにより、チップからの光出力効率を維持しつつ、安価かつ電極剥離の発生を抑制できるチップ構造を有する発光素子を提供される。

明 細 書

発明の名称：発光素子

技術分野

[0001] 本発明は、化合物半導体発光素子に関し、特にパッド電極部を有する化合物半導体発光素子に関する。

背景技術

[0002] 近年、モバイル機器へのＬＥＤ（発光ダイオード）の採用が行われている。モバイル機器にＬＥＤを組み込むためには小型のモジュールが必要であり、そのために、チップはより少ない容積が必要となる。特にチップ厚さがモジュールの厚さを決定するため、薄いチップを実現する事が容積を減らす鍵となる。

[0003] その一方で、薄いチップを作製するためには、デバイス形成後のウエハを薄く削る必要があり、加工に要するコストがチップコストを引き上げる要因になる。また、加工に起因する歩留まり低下の問題もある。さらに、薄い発光素子は電流拡散に十分なエピタキシャル膜厚を設けることができない。

そして、十分な電流拡散が行われない発光素子は、電流が発光素子の一部に集中するため、特に電極直下が発光しやすくなり、ＥＬ（Ｅｌｅｃｔｒｏ－ｌｕｍｉｎｅｓｃｅｎｃｅ）発光分布が一様にならず、光出力が稼げなくなる。

[0004] 上記のことを回避するためには、電極直下の電流の集中を回避する事が肝要となる。そのために、特許文献１に示すように、電極直下にＳｉＯ₂等の絶縁物からなるブロック層を設けることが提案されている。

また、特許文献２には、透明導電層を設け、パッド電極中に透明電極層を還元する物質を含む還元電極を設け、かつ、還元電極層下部にブロック層を設けることが記載されている。

先行技術文献

特許文献

[0005] 特許文献1：特開2012-160665号公報

特許文献2：特開2012-186199号公報

発明の概要

発明が解決しようとする課題

[0006] 上述したように、モバイル機器へLEDを採用する場合に、電極直下の電流の集中を回避することが望まれており、そのために、特許文献1、特許文献2のような提案がなされている。

[0007] しかしながら、発明者らは、以下の問題点があることを見出した。

すなわち、特許文献1に記載されている方法では、電極直下に絶縁物が挿入されているため、電流を電極直下に流さないことには効果があるが、SiO₂の成膜とパターン形成のためのフォトリソグラフィ工程、エッチング工程と多くの工程を必要とする。

また、ブロック層としてSiO₂を形成する場合、半導体によるブロック層より、ブロック層自体の材料費は安価である。しかしながら、半導体層とオーミック金属層の界面に合金層を形成していないため、いわゆる接着の状態であり、物理的な力に対しては剥離しやすい。その結果、電極剥離が発生させやすいため、好ましい方法ではない。

剥離を回避するためには、パッド電極部の膜厚そのものは維持するか、又は、厚くする必要があり、コストアップ要因となる。本質的には、パッド電極部と半導体の接触部においては合金層を有することが、電極剥離を防ぐ上で好適である。

剥離の点では、透明導電層とパッド金属部とが合金層を形成する特許文献2は、特許文献1より好ましい構造になっているが、透明導電層の成膜、還元電極層の成膜とフォトリソグラフィ工程、電極パターン形成と、特許文献2は特許文献1より多くの工程を必要とする。

また、ブロック層をエピタキシャル層で設けることは、SiO₂膜や透明導電膜を設けるよりも、非常に大きなコストアップ要因となるため、安価なチップを作製する上では好ましい方法ではない。

[0008] すなわち、電流をパッド電極直下に流さないことに対して、特許文献1及び特許文献2は効果があるが、多くの追加工程を必要とし、電極を形成するためのコストが大きくなり、従来の技術では、発光出力を維持しつつ、チップコストを低減することが難しかった。

[0009] 本発明は、上記問題点に鑑みてなされたものであって、チップからの光出力を維持しつつ、安価かつ電極剥離の発生を抑制できるチップ構造を有する発光素子を提供することを目的とする。

課題を解決するための手段

[0010] 上記目的を達成するために、本発明は、少なくとも第一導電型を有する第一半導体層と活性層と第二導電型を有する第二半導体層がこの順序で形成された発光部と、前記第二半導体層と接するパッド電極部と前記第二半導体層と接するとともに前記パッド電極部に接続される細線電極部とを有する第一電極部と、第一半導体層側に設けられた第二電極部と、を有する発光素子であって、前記第二半導体層がn型の場合、前記パッド電極部がAl、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上の金属を含む1層以上の層構造からなり、前記パッド電極部が前記第二半導体層に対してp型ドーパントとなる金属もn型ドーパントとなる金属も含まないか、又は、前記第二半導体層に対してp型ドーパントとなる1種類以上の金属を含み、前記細線電極部がAl、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上の金属を含む1層以上の層構造からなり、前記細線電極部が前記第二半導体層に対してn型ドーパントとなる1種類以上の金属を含み、前記第二半導体層がp型の場合、前記パッド電極部が、Al、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上の金属を含む1層以上の層構造からなり、前記パッド電極部が前記第二半導体層に対してp型ドーパントとなる金属もn型ドーパントとなる金属も含まないか、又は、前記第二半導体層に対してn型ドーパントとなる1種類以上の金属を含み、前記細線電極部がAl、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上の金属を含む1層以上の層構造からなり、前記細線電極部が前記第二半導体層に対してp型ド

ーパントとなる1種類以上の金属を含むことを特徴とする発光素子を提供する。

[0011] このように、パッド電極部、細線電極部、及び、第二半導体層を上記のような構成とすることで、パッド電極部と第二半導体層との間でオーミック接触とならずに、ショットキー接触となるため、パッド電極部直下の領域は高抵抗となる一方で、細線電極部と第二半導体層の間はオーミック接触となり細線電極部直下の領域は低抵抗となるので、パッド部直下には電流が流れず、細線電極部にのみ電流が流れるため、細線電極部に電流が集中し、パッド電極直下にブロック層を設けた場合と同等の効果を得ることができ、安価で高輝度な発光素子の実現できる。

[0012] ここで、前記第一半導体層の前記活性層と反対側に、厚さが $10\mu\text{m}$ 以上の窓層が形成されていることが好ましい。

このような窓層を形成することで、発光部からの光が発光素子の外部により出やすくなるので、より高輝度の発光素子とすることができる。

[0013] また、前記第一半導体層と前記窓層との間に、組成調整層を有することが好ましい。

このように、第一半導体層と前記窓層との間に組成調整層を有することで、第一半導体層と窓層の格子定数が異なる場合に、第一半導体層上に結晶性の良好な窓層をエピタキシャル成長させることができる。

[0014] ここで、下面に前記第二電極を有する支持基板と、前記支持基板上に設けられ、反射層として機能する接合金属層と、前記接合金属層と前記第一半導体層との間に設けられる誘電体層と、前記誘電体層の一部を貫通し、前記接合金属層及び前記第一半導体層と接する界面電極とをさらに有することができる。

このような構成にすることで、発光部の第一半導体層側に反射層を設けることができるので、さらに高輝度な発光素子の実現できる。

[0015] ここで、前記第二半導体層が AlGaInP 系の化合物半導体、 AlGaInN 系の化合物半導体、又は AlGaAs 系の化合物半導体からなり、前

記第二半導体層に対して p 型ドーパントとなる金属は Be、Zn、Mg、C のいずれかであり、前記第二半導体層に対して n 型ドーパントとなる金属は、S、Se、Si、Ge のいずれかであることができる。

このように、第二半導体層が AlGaInP 系の化合物半導体、AlGaInN 系の化合物半導体、又は AlGaAs 系の化合物半導体からなる場合に、上記のようなドーパント金属を好適に用いることができる。

[0016] ここで、前記パッド電極部の厚さが、前記細線電極部より 200 nm 以上厚く、前記パッド電極部と前記細線電極部の境界部の電極の幅が 5 μ m 以上であることが好ましい。

このようなパッド電極部の厚さとすることで、ワイヤーボンディング時の衝撃を吸収できる厚さを確保することができる。

また、上記のようなパッド電極部と細線電極部の境界部の電極の幅とすることで、パッド電極部と細線電極部とを低い抵抗で電氣的に接続することができる。

[0017] また、前記活性層が $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{P}$ ($0 \leq x \leq 1$ 、 $0.35 \leq y \leq 0.65$) からなり、前記第一半導体層及び第二半導体層が $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{P}$ ($0 \leq x \leq 1$ 、 $0.35 \leq y \leq 0.65$) からなるようにすることができる。

[0018] また、前記活性層が $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$) からなり、前記第一半導体層及び第二半導体層が $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$) からなるようにすることができる。

[0019] さらに、前記活性層が $(\text{Al}_x\text{Ga}_{1-x})\text{As}$ ($0 \leq x \leq 1$) からなり、前記第一半導体層及び第二半導体層が $(\text{Al}_x\text{Ga}_{1-x})\text{As}$ ($0 \leq x \leq 1$) 又は $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{P}$ ($0 \leq x \leq 1$ 、 $0.35 \leq y \leq 0.65$) からなるようにすることができる。

このように、発光部の活性層、第一半導体層、及び、第二半導体層として、上記のような材料を好適に用いることができる。

発明の効果

[0020] 以上のように、本発明によれば、第二半導体層の導電型に応じてパッド電極部及び細線電極部に含まれるドーパント金属を変えることで、パッド電極部直下に流れる電流を抑制する一方で、細線電極部直下に電流を流すようにするとともに、パッド電極部と第二半導体層との界面に合金層を形成できるので、チップからの光出力を維持しつつ、安価かつ電極剥離の発生を抑制できるチップ構造を有する発光素子を実現できる。

図面の簡単な説明

[0021] [図1]本発明の第一の実施形態の発光素子を製造するために用いられるエピタキシャルウェーハの断面図である。

[図2]本発明の第一の実施形態の発光素子の概略断面図である。

[図3]本発明の第一の実施形態の発光素子の上面図である。

[図4]本発明の第一の実施形態の発光素子の下面図である。

[図5]本発明の第二の実施形態の発光素子を製造するために用いられるエピタキシャルウェーハの断面図である。

[図6]本発明の第二の実施形態の発光素子の製造工程を示す工程断面図である。

[図7]本発明の第二の実施形態の発光素子の概略断面図である。

[図8]本発明の第二の実施形態の発光素子の上面図である。

[図9]比較例1の発光素子の上面図である。

[図10]比較例2の発光素子の上面図である。

[図11]比較例3の発光素子の上面図である。

[図12]比較例4の発光素子の上面図である。

[図13]比較例1乃至比較例3の実施例1に対する相対発光出力を示すグラフである。

[図14]比較例4の発光素子に対する実施例2の発光素子の発光出力、VF値、発光効率の比率を示すグラフである。

発明を実施するための形態

[0022] 以下、本発明について、実施態様の一例として、図を参照しながら詳細に

説明するが、本発明はこれに限定されるものではない。

前述のように、モバイル機器へLEDを採用する場合に、電極直下の電流の集中を回避することが望まれている。

電極直下の電流の集中を回避するための様々な技術が提案されているが、多くの追加工程を必要とし、電極を形成するためのコストが大きくなり、従来の技術では、発光出力を維持しつつ、チップコストを低減することが難しかった。

[0023] そこで、発明者らは、発光出力を維持しつつ、チップコストを低減できる発光素子について鋭意検討を重ねた。

その結果、第二半導体層の導電型に応じてパッド電極部及び細線電極部に含まれるドーパント金属を変えることで、パッド電極部直下に流れる電流を抑制する一方で、細線電極部直下に電流を流すようにすることができ、さらにパッド電極部と第二半導体層との界面に合金層を形成できるので、発光出力を維持しつつ、チップコストを低減でき、さらに電極剥離の発生を抑制できることを見出し、本発明をなすに至った。

[0024] まず、本発明の第一の実施形態の発光素子について、図1乃至図4を用いて説明する。

図1は、本発明の第一の実施形態の発光素子を製造するために用いられるエピタキシャルウェーハの断面図である。

図2は、本発明の第一の実施形態の発光素子の概略断面図である。

図3は、本発明の第一の実施形態の発光素子の上面図（第二半導体層側から見た平面図）である。

図4は、本発明の第一の実施形態の発光素子の下面図（窓層側から見た平面図）である。

図1に示すように、エピタキシャルウェーハ100は、出発基板101上に緩衝層102、エッチング阻止層103を形成し、その後、第二導電型の第二半導体層104、活性層105、第一導電型の第一半導体層106を積層して発光部120を形成する。

例えば、出発基板 101 が GaAs の場合、発光部の材料は $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0 \leq x \leq 1$ 、 $0.35 \leq y \leq 0.65$)、 $Al_zGa_{1-z}As$ ($0 \leq z \leq 1$)、あるいは、 $(Al_xGa_{1-x})_yIn_{1-y}N$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$) を選択することができる。

また、出発基板 101 が Ge や ZnO の場合、緩衝層 102 は格子不整が調整される効果が含まれた層となる。

また、活性層 105 はキャリア閉じ込め効果を出すため、第一半導体層 106 及び第二半導体層 104 より小さいバンドギャップを有する組成に調整される。

[0025] 発光部 120 上に、エピタキシャル成長によって窓層 108 を形成する。

出発基板 101 が GaAs の場合、窓層 108 は、成長中に基板に不純物を拡散させない材料であれば、どのような材料でも選択可能であるが、活性層 105 より発した光に対して透明である GaPAs、GaP、AlGaAs、AlAs、GaPN 等が選択可能である。

また、窓層 108 はその膜厚が厚いほど光取り出し効果が高まるため、厚い方が好ましい。1 μm 程度の厚さでも光取り出し効果の高まりは期待できるが、後工程のため、10 μm 以上の厚さで窓層を設けることが好適である。

また、窓層 108 と第二半導体層 106 との間で格子定数が著しく異なる場合、組成調整層 107 を設けたほうが表面ラフネスを抑制するためには効果的であるが、組成調整層 107 はなくてもよい。

[0026] また、第二半導体層 104 は電流の分散効果を高めるため、二種類以上のドーピング濃度を有する領域を設けることが効果的である。第二半導体層 104 の出発基板 101 側の領域から活性層 105 に接する方向にかけて、一方の層のドーピング濃度が他方の層のドーピング濃度の 2 倍以上であるようなドーピング濃度の異なる層の対を 1 組以上配することが好適である。

すなわち、低濃度ドーピング層と高濃度ドーピング層との界面で電流が横方向に分散し、高濃度ドーピング層で電流が低抵抗で流れることで、薄膜で

あっても効果的な電流分散を実現することができる。

前述の低濃度ドーピング層及び高濃度ドーピング層の対を複数組み合わせると、電流分散の効果を一層高めることができる。

[0027] また、電流分散の効果が顕著であるのは、低濃度ドーピング層のドーピング濃度が $3 \times 10^{17} / \text{cm}^3$ 以下の領域であり、かつ、高濃度ドーピング層のドーピング濃度が $6 \times 10^{17} / \text{cm}^3$ 以上の領域である。

電流分散の効果は、ドーピング濃度差による効果であり、低濃度ドーピング層はエピタキシャル層形成時に 50 nm 以上の膜厚を有していればよい。

低濃度ドーピング層が $3 \times 10^{17} / \text{cm}^3$ より高く、高濃度ドーピング層が $6 \times 10^{17} / \text{cm}^3$ 未満であっても、低濃度ドーピング層及び高濃度ドーピング層の対を2組以上設ければ、膜厚が厚くなるためにコストアップの要因になるものの、同様の効果が得られる。

[0028] 窓層108は本実施形態において第一導電型（すなわち、第一半導体層106と同じ導電型）であり、 $1 \times 10^{17} / \text{cm}^3$ 以上のドーピング濃度を有していることが好適である。

第一半導体層106のドーピング濃度が一様であり、かつ、窓層108の領域のドーピング濃度が $1 \times 10^{17} / \text{cm}^3$ 未満になると、電流分散が阻害され、活性層からの発光が均一にならない場合がある。

なお、窓層108の領域のドーピング濃度が $1 \times 10^{17} / \text{cm}^3$ 未満である場合には、電流分散を均一にするためには、第二半導体層104の場合と同様に、第一半導体層106は、低濃度と高濃度の二種類のドーピング領域を有することが好ましい。

[0029] 窓層108を形成した後、図4に示すように、窓層108に接するようにドット状電極401を形成する。

その後出発基板101及び緩衝層102を除去する。例えば、出発基板101がGaAsの場合、アンモニアと過酸化水素水の混合液で除去する。

エッチング阻止層103を例えば、AlInP層とした場合、前述の混合液を用いればエッチングの選択性により、エッチング阻止層103でエッチ

ングが停止する。

出発基板 101 及び緩衝層 102 を除去後、エッチング阻止層 103 を除去し、第二半導体層 104 を露出させる。

エッチング阻止層 103 の除去は、例えば、SPM（硫酸過水）液等を用いると選択的な除去が可能である。

[0030] その後、図 2 に示すように、露出させた第二半導体層 104 上に、Al、Ag、Au、Pt、Cu、Ti、Ni のいずれか 1 種類以上を含む金属からなる 1 層以上の構造の細線電極部 301 を形成する。第二導電型（すなわち、第二半導体層 104 の導電型）が p 型の場合、細線電極部 301 は Be、Zn、Mg、C のいずれか 1 種類以上の金属（すなわち、第二半導体層 104 に対して p 型ドーパントとなる金属）を含む。第二導電型が n 型の場合、細線電極部 301 は S、Se、Si、Ge のいずれか 1 種類以上の金属（すなわち、第二半導体層 104 に対して n 型ドーパントとなる金属）を含む。

[0031] 細線電極部 301 は第二半導体層 104 に電流を分散させる機能を有する電極部であるため、断面積が小さくなると抵抗が高くなり、電流分散の機能を果たせなくなる。Al、Ag、Au、Pt、Cu、Ti、Ni などは発光素子の電流分散に用いるには十分抵抗の低い金属ではあるが、限界となる断面積がある。

従って、 $0.1\ \mu\text{m}^2$ 以上の断面積を設けておくことが好ましい。例えば、本実施形態では、第二導電型が n 型である場合、第二半導体層 104 上に Ti 層 100 nm、AuGe 合金層 50 nm、Au 層 100 nm を蒸着法で積層する。

Au 層は Ag、Al、Pt、Cu としてもよく、Ti 層は無くてもかまわないし、Ni に代えても良い。また、積層順番は、本実施形態で提示した順序に限らない。また、膜厚は本例示にとられるものではなく、断面積 $0.1\ \mu\text{m}^2$ 以上の範囲内で自由に選択可能であるため、細線電極 301 の幅が広くなれば本例示より薄くすることが可能であり、狭くなれば本例示より厚くすることが可能であることは言うまでもない。

[0032] 本実施形態では、ドーパント源GeとしてAuGe合金を用いたが、これは蒸着法では合金の方が扱いやすいためである。

例えば、スパッタ法やMOVPE（有機金属気相成長）法、MBE（分子線エピタキシー）法など蒸着法以外の他の方法で形成する場合、Geのみとしても良い。これはS、Se、Siに対しても同様である。

第二導電型がp型である場合、先の例のAuGe合金層をAuZnなどの合金層に置き換えればよい。また、第二導電型がp型であっても積層順序は先の例にとらわれず、種々の順序が選択可能である。

[0033] 図3に示すように細線電極部301と重なる領域302を有する様に、パッド電極部303を形成する。

パッド電極部303はAl、Ag、Au、Pt、Cu、Ti、Niの1種類以上を含む金属で形成する。

第二導電型がp型の場合、パッド電極部303には、S、Se、Si、Geのいずれか1種類以上の金属（すなわち、第二半導体層104に対してn型ドーパントとなる金属）を含ませるか、あるいは、Be、Zn、Mg、C、S、Se、Si、Geのいずれの金属も含まない（すなわち、第二半導体層104に対してp型ドーパントとなる金属もn型ドーパントとなる金属も含まない）構造で形成する。

第二導電型がn型の場合、パッド電極部303には、Be、Zn、Mg、Cいずれか1種類以上の金属（すなわち、第二半導体層104に対してp型ドーパントとなる金属）を含ませるか、あるいはBe、Zn、Mg、C、S、Se、Si、Geのうち、いずれかの金属も含まない（すなわち、第二半導体層104に対してp型ドーパントとなる金属もn型ドーパントとなる金属も含まない）構造で形成する。

[0034] 本実施形態では、パッド電極部303として第二半導体層104上にTi層100nm、Au層900nmを積層した。Au層はAg、Al、Pt、Cuとしても良く、Ti層は無くてもかまわないし、Niに代えても良い。

また、本例示ではTi層の上はAu層単独の層としているが、AlとAu

が積層された構造や、A g と A u が積層された構造など種々の構造の組み合わせが選択可能である。

さらに、本例示ではパッド電極部 303 の厚さを 1000 nm としたが、ワイヤーボンディング時の衝撃を吸収できる厚さを設けておけば良いため、本例示の厚さに限らず、薄くてもかまわない。厚さが厚いほど、ワイヤーボンディング時の衝撃吸収力が高まるが、コストアップ要因になるため、過剰に厚くすることは好ましい設計ではなく、3000 nm 程度の厚さで抑えることが好ましい。

また、パッド電極部 303 の厚さが、細線電極部 301 より 200 nm 以上厚いことが好ましい。このように、パッド電極部 303 の厚さを、細線電極部 301 より 200 nm 以上厚くすることで、ワイヤーボンディング時の衝撃を吸収できる厚さを確保することができる。

また、パッド電極部 303 と前記細線電極部の境界部の電極（重なり領域 302）の幅が 5 μ m 以上であることが好ましい。このように、パッド電極部と細線電極部の境界部の電極の幅を 5 μ m 以上とすることで、パッド電極部と細線電極部とを低い抵抗で電氣的に接続することができる。

[0035] 細線電極部 301、パッド電極部 303 を形成した状態で熱処理を施す。この熱処理により金属と接触している半導体層に合金層が形成される。合金層形成時には金属層から半導体層へ、半導体層から金属層へ相互拡散が起こるため、機械的に強固な層が形成される。

ワイヤーボンディング時の電極部の剥離現象は層間の界面で発生するが、熱処理により電極部の金属と半導体層との間で、合金層を介して連続的に組成が変化する層が形成され、原理的に界面が存在しないため、ワイヤーボンディング時に電極部が半導体層から剥離することを抑制することができる。

[0036] 第二導電型が p 型の場合でパッド電極部 303 に S、Se、Si、Ge のいずれか 1 種類以上のドーパント金属を含む場合、熱処理によりドーパント金属が半導体層に拡散しても半導体の抵抗を下げず、むしろ p 型ドーパントを補償することにより半導体層の抵抗を上げる効果として作用する。その結

果、パッド電極部 303 と接触する半導体層との抵抗は非常に大きくなる。

[0037] 第二導電型が n 型の場合でパッド電極部 303 に Be、Zn、Mg、C のいずれか 1 種類以上のドーパント金属を含む場合、熱処理によりドーパント金属が半導体層に拡散しても半導体の抵抗を下げず、むしろ n 型ドーパントを補償することにより半導体層の抵抗を上げる効果として作用する。その結果、パッド電極部 303 と接触する半導体層との抵抗は非常に大きくなる。

[0038] パッド電極部 303 がドーパント金属 Be、Zn、Mg、C、S、Se、Si、Ge のいずれの金属も含まない構造で形成する場合、熱処理によりドーパント金属が半導体層に拡散しないため、半導体層側の抵抗が下がらない。従って、パッド電極部 303 と接触する半導体層との抵抗は大きくなる。

[0039] 以上に述べたように、細線電極部 301 に選択的に電流が流れ、パッド電極部 303 には電流が流れないか、極めて流れにくくなる構造を有する発光素子 121 が実現できる。

[0040] 次に、図 5、図 6、図 7、図 8 を用いて第二の実施形態を説明する。

図 5 は本発明の第二の実施形態の発光素子を製造するために用いられるエピタキシャルウェーハの断面図である。

図 6 は本発明の第二の実施形態の発光素子の製造工程を示す工程断面図である。

図 7 は本発明の第二の実施形態の発光素子の概略断面図である。

図 8 は本発明の第二の実施形態の発光素子の上面図（第二半導体層側から見た平面図）である。

図 5 に示すように、エピタキシャルウェーハ 500 は、出発基板 501 上に緩衝層 502、エッチング阻止層 503 を形成し、その後、第二導電型の第二半導体層 504、活性層 505、第一導電型の第一半導体層 506 を積層して発光部 520 を形成する。

例えば、出発基板 501 が GaAs の場合、発光部の材料は $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0 \leq x \leq 1$ 、 $0.35 \leq y \leq 0.65$)、 $Al_zGa_{1-z}As$ ($0 \leq z \leq 1$)、あるいは、 $(Al_xGa_{1-x})_yIn_{1-y}N$ ($0 \leq x \leq 1$ 、

$0 \leq y \leq 1$) を選択することができる。

また、出発基板 501 が Ge や ZnO の場合、緩衝層 502 は格子不整が調整される効果が含まれた層となる。

また、活性層 505 はキャリア閉じ込め効果を出すため、第一半導体層 506 及び第二半導体層 504 より小さいバンドギャップを有する組成に調整される。

さらに、発光部 520 上にコンタクト層 507 を形成すると、上部に形成する金属電極との接触抵抗が低減されるため好適であるが、必ずしも設けなくともよい。

コンタクト層 507 を設ける場合、電極とのオーミックを形成するため $3 \times 10^{18} / \text{cm}^3$ 以上のドーピング濃度を持たせて設けることが好ましいが、特に $6 \times 10^{18} / \text{cm}^3$ 以上のドーピング濃度を有することが好適である。

[0041] また、第二半導体層 504 は電流の分散効果を高めるため、二種類以上のドーピング濃度を有する領域を設けることが効果的である。第二半導体 504 の出発基板 501 側の領域から活性層 505 に接する方向にかけて、一方の層のドーピング濃度が他方の層のドーピング濃度の 2 倍以上であるようなドーピング濃度の異なる層の対を 1 組以上配することが好適である。

低濃度ドーピング層と高濃度ドーピング層の界面で電流が横方向に分散し、高濃度ドーピング層で電流が低抵抗で流れることで、薄膜でも効果的な電流分散を実現する。

前述の低濃度ドーピング層及び高濃度ドーピング層の対を複数組み合わせると、電流分散の効果を一層高めることができる。

また、電流分散の効果が顕著であるのは、低濃度ドーピング層のドーピング濃度が $3 \times 10^{17} / \text{cm}^3$ 以下の領域であり、かつ、高濃度ドーピング層のドーピング濃度が $6 \times 10^{17} / \text{cm}^3$ 以上の領域である。

電流分散の効果は、ドーピング濃度差による効果であり、低濃度ドーピング層はエピタキシャル層形成時に 50 nm 以上の膜厚を有していればよい。

低濃度ドーピング層が $3 \times 10^{17} / \text{cm}^3$ より高く、高濃度ドーピング層が

$6 \times 10^{17} / \text{cm}^3$ 未満であっても、低濃度ドーピング層及び高濃度ドーピング層の対を2組以上設ければ、膜厚が厚くなるためにコストアップの要因になるものの、同様の効果が得られる。

[0042] 図6(a)に示すように、コンタクト層507形成後に、コンタクト層507上に誘電体膜601を設ける。誘電体膜601は酸化シリコン、窒化シリコン、酸化ガリウム、サファイアなどより選択することができるが、ウェットエッチングでパターン形成を行う場合、酸化シリコン膜や窒化シリコン膜を選択するとエッチングが容易に行える。

なお、ドライエッチングでパターン形成を行う場合は、上記の全ての材料の選択が可能である。

本実施形態では酸化シリコン膜の場合を例示するが、上記の他の材料を選択しても同様の効果が得られる。

[0043] 誘電体膜601形成後、誘電体膜601の一部を開口し、開口部602を形成する。開口部602にAl、Ag、Au、Pt、Cu、Ti、Niの1種類以上を含む金属で界面電極603を形成する。

この後、誘電体601及び開口部602に形成された界面電極603を被覆するように第一接合金属層604を形成し、発光基板610とする。

第一接合金属層604は、Al、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上を含む金属で形成するが、上記の金属を複数組み合わせた積層構造としてもよく、単一の層としてもよい。

[0044] 次に、図6(b)に示すように、支持基板620上に第二接合金属層621を形成し、台座基板630とする。

なお、支持基板620は、電気抵抗が低く、平坦な基板であればどのような材料も選択可能であり、発光波長に対して不透明なSi、Ge、GaAs、InPの半導体から選択可能である。

また、第二接合金属層621は、Al、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上を含む金属で形成するが、上記の金属を複数組み合わせた積層構造としてもよく、単一の層としてもよい。

[0045] 次に、図6(c)に示すように、第一接合金属層604と第二接合金属層621を向かい合わせて、発光基板610と台座基板630を接合する。

接合に際しては、1000N以上の圧力をかけ、150℃以上の熱を加えることで第一接合金属層604と第二接合金属層621が接合し、発光基板610と台座基板630は接合される。

[0046] 接合後、出発基板501及び緩衝層502を除去する。例えば、出発基板501がGaAsの場合、アンモニアと過酸化水素水の混合液で除去する。エッチング阻止層503を例えば、AlInP層とした場合、前述の混合液ではエッチングの選択性により、エッチング阻止層503でエッチングが停止する。

出発基板501及び緩衝層502を除去後、エッチング阻止層503を除去し、第二半導体層504を露出させる。エッチング阻止層503の除去は、例えばSPM（硫酸過水）液等を用いると選択的な除去が可能である。

[0047] 次に、図7及び図8に示すように、露出させた第二半導体層504上に、Al、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上を含む金属からなる1層以上の構造の細線電極部701を形成する。

第二導電型（第二半導体層504の導電型）がp型の場合、細線電極部701にBe、Zn、Mg、Cのいずれか1種類以上の金属（すなわち、第二半導体層504に対してp型ドーパントとなる金属）を含む。

第二導電型がn型の場合、細線電極部701にS、Se、Si、Geのいずれか1種類以上の金属（すなわち、第二半導体層504に対してn型ドーパントとなる金属）を含む。

[0048] 細線電極部701は第二半導体層504に電流を分散させる機能を有する電極部であるため、断面積が小さくなると抵抗が高くなり、電流分散の機能を果たせなくなる。Al、Ag、Au、Pt、Cu、Ti、Niなどは発光素子の電流分散に用いるには十分抵抗の低い金属ではあるが、限界となる断面積がある。

従って、 $0.1\mu\text{m}^2$ 以上の断面積を設けておくことが好ましい。例えば、

本実施形態では、第二導電型がn型である場合、第二半導体層504上にTi層100nm、AuGe合金層50nm、Au層100nmを蒸着法で積層する。

Au層はAg、Al、Pt、Cuとしてもよく、Ti層は無くてもかまわないし、Niに代えても良い。また、積層順番は、本実施形態で提示した順序に限らない。また、膜厚は本例示にとられるものではなく、断面積0.1 μm^2 以上の範囲内で自由に選択可能であるため、細線電極701の幅が広くなれば本例示より薄くすることが可能であり、狭くなれば本例示より厚くすることが可能であることは言うまでもない。

[0049] 本実施形態では、ドーパント源GeとしてAuGe合金を用いたが、これは蒸着法では合金の方が扱いやすいためである。例えばスパッタ法やMOVPE法、MBE法など蒸着法以外の他の方法で形成する場合、Geのみとしても良い。これはS、Se、Siに対しても同様である。

[0050] 第二導電型がp型である場合、先の例のAuGe合金層をAuZnなどの合金層に置き換えればよい。また、第二導電型がp型であっても積層順序は先の例にとられず、種々の順序が選択可能である。

[0051] 図8に示すように、第二半導体層504上に金属電極を形成後、細線電極部701と重なる領域702を有する様に、パッド電極部703を形成する。パッド電極部703はAl、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上を含む金属で形成する。

第二導電型がp型の場合、パッド電極部703には、S、Se、Si、Geのいずれか1種類以上の金属（すなわち、第二半導体層504に対してn型ドーパントとなる金属）を含ませるか、あるいはBe、Zn、Mg、C、S、Se、Si、Geのいずれの金属も含まない（すなわち、第二半導体層504に対してドーパントとなる金属を含まない）構造で形成する。第二導電型がn型の場合、パッド電極部703には、Be、Zn、Mg、Cのいずれか1種類以上の金属（すなわち、第二半導体層504に対してp型ドーパントとなる金属）を含ませるか、あるいはBe、Zn、Mg、C、S、Se

、S i、G eのいずれの金属も含まない構造で形成する。

[0052] 本実施形態では、パッド電極部703として第二半導体層504上にT i層100nm、Au層900nmを積層した。Au層はAg、Al、Pt、Cuとしても良く、T i層は無くてもかまわないし、Niに代えても良い。

また、本例示ではT i層の上はAu層単独の層としているが、AlとAuが積層された構造や、AgとAuが積層された構造など種々の構造の組み合わせが選択可能である。

さらに、本例示ではパッド電極部703の厚さを1000nmとしたが、ワイヤーボンディング時の衝撃を吸収できる厚さを設けておけば良いため、本例示の厚さに限らず、薄くてもかまわない。厚さが厚いほど、ワイヤーボンディング時の衝撃吸収力が高まるが、コストアップ要因になるため、過剰に厚くすることは好ましい設計ではなく、3000nm程度の厚さで抑えることが好ましい。

[0053] 次に、図7に示すように、支持基板620の下面に裏面金属電極705を形成する。その後、細線電極部701、パッド電極部703、裏面金属電極705を形成した状態で熱処理を施す。この熱処理により金属電極と接触している半導体層に合金層が形成される。合金層形成時には金属層から半導体層へ、半導体層から金属層へ相互拡散が起こるため、機械的に強固な層が形成される。ワイヤーボンディング時の電極部の剥離現象は層間の界面で発生するが、熱処理により電極部の金属と半導体層との間で、合金層を介して連続的に組成が変化する層が形成され、原理的に界面が存在しないため、ワイヤーボンディング時に電極部が半導体層から剥離することを抑制することができる。

[0054] 第二導電型がp型の場合でパッド電極部703にS、Se、Si、Geのいずれか1種類以上のドーパント金属を含む場合、熱処理によりドーパント金属が半導体層に拡散しても半導体層の抵抗を下げず、むしろp型ドーパントを補償することにより半導体層の抵抗を上げる効果として作用する。その結果、パッド電極部703と接触する半導体層との抵抗は非常に大きくなる

。

[0055] 第二導電型がn型の場合でパッド電極部703にBe、Zn、Mg、Cのいずれか1種類以上のドーパント金属を含む場合、熱処理によりドーパント金属が半導体層に拡散しても半導体の抵抗を下げず、むしろn型ドーパント補償することにより半導体層の抵抗を上げる効果として作用する。その結果、パッド電極部703と接触する半導体層との抵抗は非常に大きくなる。

[0056] パッド電極部703がドーパント金属Be、Zn、Mg、C、S、Se、Si、Geのいずれの金属も含まない構造で形成する場合、熱処理によりドーパント金属が半導体層に拡散しないため、半導体層側の抵抗が下がらない。従って、パッド電極部703と接触する半導体層との抵抗は大きくなる。

[0057] なお、パッド電極部703と細線電極部701とを電氣的に接続する背骨電極部704は、パッド電極部703と同様の構成とすることができる、

[0058] 第二導電型がp型であり、パッド電極部703がS、Se、Si、Geなどのドーパント金属を含む場合、領域702は、細線電極部701に含まれるドーパント金属Be、Zn、Mg、Cのいずれか一種類以上の金属と、パッド電極部703に含まれるS、Se、Si、Geのいずれか一種類以上の金属の両者が含まれる領域となる。

第二導電型がn型であり、パッド電極部703がBe、Zn、Mg、Cなどのドーパント金属を含む場合、領域702は、細線電極部701に含まれるドーパント金属S、Se、Si、Geのいずれか一種類以上の金属と、パッド電極部703に含まれるBe、Zn、Mg、Cのいずれか一種類以上の金属の両者が含まれる領域となる。

オーミック接触を実現するためには、一定以上の濃度のドーパント金属が必要であるため、p型ドーパントとn型ドーパントで補償された領域702と半導体層の接触抵抗は、熱処理を施しても細線電極部701と半導体層の接触抵抗より高抵抗になる。

[0059] パッド電極部703がドーパント金属を含まずに形成される場合、領域702はドーパント金属の濃度が細線電極部701より薄い領域となる。オー

ミック接触を実現するためには、一定以上の濃度のドーパント金属が必要であるため、ドーピング濃度の不足により、領域702と半導体層の接触抵抗は、熱処理を施しても細線電極部701と半導体層の接触抵抗より高抵抗になる。

[0060] 従って、重なり領域702を除いた細線電極部701に選択的に電流が流れ、パッド電極部703には電流が流れないか、極めて流れにくくなる構造を有する発光素子521が実現できる。

実施例

[0061] 以下、実施例及び比較例を示して本発明をより具体的に説明するが、本発明はこれらに限定されるものではない。

[0062] (実施例1)

図2に示す構造の第一実施形態の発光素子121を、パッド電極部303のパッド直径を70 μ m～100 μ mの範囲で変えて作製した。

[0063] (実施例2)

図7に示す構造の第二実施形態の発光素子521を、パッド電極部703のパッド直径を70 μ m～100 μ mの範囲で変えて作製した。

[0064] (比較例1)

実施例1と同様にして発光素子を作製した。ただし、比較例1では、図9に示すように、細線電極部201とパッド電極部203は同種のドーパント金属を有する構造とした。

すなわち、第二導電型がp型の場合、細線電極部201とパッド電極部203はAl、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上を含む金属からなる1層以上の構造で構成され、Be、Zn、Mg、Cのいずれか1種類以上の金属を含むようにした。

第二導電型がn型の場合、細線電極部201とパッド電極部203はAl、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上を含む金属からなる1層以上の構造で構成され、S、Se、Si、Geのいずれか1種類以上の金属を含むようにした。

比較例１のメリットは、実施例１と同様にフォトリソグラフィ工程数が少なくできることが挙げられる。

細線電極部２０１とパッド電極部２０３を分けて形成する方がパッド電極部を厚く出来るため、最良であるが、細線電極部２０１とパッド電極部２０３を同時に形成することで一回のフォトリソグラフィだけで形成することも可能である。

[0065]（比較例２）

実施例１と同様にして発光素子を作製した。ただし、比較例２では、図１０（ａ）に示すように、ブロック層の機能（電流をブロックする機能）を有する層（エピ層あるいは SiO_2 等の堆積層）を形成した後に、フォトリソグラフィ工程及びエッチング工程により、パッド電極部２０３に相当する領域のみにブロック層２１０を残し、その後、図１０（ｂ）に示すように、比較例１と同様に、細線電極部２０１及びパッド電極部２０３を形成した。

比較例２では、ブロック層を形成するための材料費と、ブロック層２１０のパターン形成するためのフォトリソグラフィ工程のコストとエッチングコストが必要である。

[0066]（比較例３）

実施例１と同様にして発光素子を作製した。ただし、比較例３では、図１１（ａ）に示すように、第二半導体層１０４上に透明電極膜２１１を積層し、透明導電膜２１１を還元する層（以下、還元層と称する）２１２を積層後、フォトリソグラフィ工程及びエッチング工程により、パッド電極部２０３'に相当する領域にパターンを有する還元層２１２を形成し、その後、図１１（ｂ）に示すように、比較例２と同様に細線電極部２０１'及びパッド電極部２０３'を形成した。

比較例１と比べて、比較例３は、透明導電膜２１１の積層工程、還元層２１２の積層工程、パターン形成のためのフォトリソグラフィ工程、及び、エッチング工程が必要となり、製造コストは実施例１より明らかに高くなっている。

[0067] 第二半導体層を露出させた後、細線電極部及びパッド電極部の形成が完了するまでの工程数を、実施例 1、比較例 1、比較例 2、比較例 3 について示したものが表 1 である。

[0068] [表1]

	実施例 1	比較例 1	比較例 2	比較例 3
フォトリソグラフィ工程数	2	2	3	3
蒸着	2	1~2	2	2
エッチング／リフトオフ	2	1~2	3	4
熱処理	1~2	1~2	1~2	1~2
ブロック層成膜	0	0	1	0
透明導電層成膜	0	0	0	1
還元層成膜	0	0	0	1
総工程数	7~8	5~8	10~11	13~14

[0069] 表 1 からわかるように、比較例 1 は工程数の点では実施例 1 を下回る工程設計が可能だが、比較例 2、比較例 3 では、実施例 1 より工程数を少なく設計することができない。

従って、比較例 2、比較例 3 を用いた場合、実施例 1 より材料費及び製造コストが高くなることが避けられない。

[0070] 図 1 3 に、実施例 1 の発光出力を 1 としたときの比較例 1、比較例 2、比較例 3 の発光出力を示す。

なお、細線電極部の幅は全ての例において 5 μm 幅とし、チップサイズを矩形で一辺が 250 μm とした。

図 1 3 からわかるように、比較例 1 は実施例 1 に比較して大きく発光出力を落とし、パッド電極部の面積を減じても実施例 1 の発光出力と同レベルになることはない。一方、比較例 2、比較例 3 においては、実施例 1 の場合とほぼ同程度の出力となっている。

[0071] 比較例 1 が実施例 1 に比較して大きく発光出力を落としている原因は以下のとおりである。すなわち、比較例 1 では、細線電極部 201 と第二半導体

層 1 0 4 がオーミック接触し、パッド電極部 2 0 3 と第二半導体層 1 0 4 がオーミック接触しているため、細線電極部 2 0 1 と第二半導体層 1 0 4 の単位面積当たりの接触抵抗が、パッド電極部 2 0 3 と第二半導体層 1 0 4 の単位面積当たりの接触抵抗と同じであるため、相対的に面積の大きいパッド電極部 2 0 3 に電流が集中し、細線電極部 2 0 1 に流れる電流は少なくなる。その結果、面積の大きいパッド電極直下の発光のみが強くなるため、活性層 1 0 5 で発光した光の多くが取り出せず、発光素子の出力としては低下するからである。

[0072] なお、図 1 3 ではパッド径が 7 0 μm までの範囲を例示しているが、パッド径 7 0 μm の大きさがアセンブリ（組み立て）上、最も一般的な大きさであるからにすぎず、パッド径が 0（パッド電極が存在しない）状態までこの傾向が維持されると推定される。

また、パッド径が 1 0 0 μm 以上の大きさに関しても、同様の傾向が維持されると推定される。

[0073] 上記の結果から、実施例 1 においては、少ない工程数、すなわち、少ない製造コストで、比較例 2、比較例 3 と同程度の発光出力を維持できる発光素子を実現できることがわかる。

[0074] （比較例 4）

実施例 2 と同様にして、発光素子を作製した。ただし、比較例 4 においては、図 1 2 に示すように細線電極部 8 0 1、パッド電極部 8 0 3、背骨電極部 8 0 4 の電極材料を同じにして、いずれの電極も第二半導体層 5 0 4 とオーミック接触するようにした。

なお、図 1 2 において、界面電極 8 1 3 は、図 7 の界面電極 6 0 3 に対応している。

[0075] 比較例 4 では、界面電極 8 1 3 が背骨電極部 8 0 4 やパッド電極部 8 0 3 に近接すると電流がパッド電極部 8 0 3 あるいは背骨電極部 8 0 4 に集中し、発光部がパッド電極部 8 0 3 あるいは背骨電極部 8 0 4 に集中するため、両者からの距離を細線電極部 8 0 1 からの距離より大きくとる必要があった

。この設計ではパッド電極部 803 及び背骨電極部 804 周辺の発光層を発光に寄与させる事ができないため、輝度が稼げないばかりでなく、通電に寄与する p n 接合面積を減らすことになるため、V F 値が上昇する原因にもなっていた。

[0076] 一方、実施例 2 においては、比較例 4 の背骨電極部 804 に相当する領域の電極は背骨電極部 704 になるが、背骨電極部 704 はパッド電極部 703 と同様に半導体層とは高抵抗で接触しており、電流はパッド電極部 703 及び背骨電極部 704 の直下の領域には流れない。従って、界面電極 603 が背骨電極部 704 やパッド電極部 703 に近接しても電流がパッド電極部 703 あるいは背骨電極部 704 に集中することがないので、界面電極 603 は、比較例 4 における界面電極 813 より長く取ることが可能であり、パッド電極部 703 及び背骨電極部 704 の近傍まで発光領域として利用する事が可能となるため、V F 値を比較例 4 よりも下げる事ができる。

[0077] 図 14 に実施例 2 の比較例 4 に対する発光出力 (P O)、V F 値、発光効率の比率を比較したものを示す。図 14 において、細線電極部の幅は 5 μ m 幅とし、チップサイズを矩形で一辺が 250 μ m とした。なお、チップサイズや細線電極の幅が異なっても同様の傾向を示すものと推定される。

図 14 からわかるように、実施例 2 と比較例 4 の発光出力 (P O) の比較において、実施例 2 は、比較例 4 と比べて、内部量子効率の変化は伴っていないため、大きな差異は見られない。

一方、実施例 2 と比較例 4 の V F 値の比較において、実施例 2 の方が比較例 4 より 10% 以上低くなっている。

V F 値の低下した原因は、実施例 2 において、発光に寄与する領域、言い換えると電流が流れる領域が比較例 4 と比べて増加したため、電流密度が低下し、V F 値が低下したと考えることができる。

その結果、図 14 の発光効率変化率曲線に示すように、10% 以上外部量子効率が比較例 4 と比べて改善している。

[0078] なお、本発明は、上記実施形態に限定されるものではない。上記実施形態

は、例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

請求の範囲

[請求項1]

少なくとも第一導電型を有する第一半導体層と活性層と第二導電型を有する第二半導体層がこの順序で形成された発光部と、前記第二半導体層と接するパッド電極部と前記第二半導体層と接するとともに前記パッド電極部に接続される細線電極部とを有する第一電極部と、第一半導体層側に設けられた第二電極部と、を有する発光素子であって、

前記第二半導体層がn型の場合、

前記パッド電極部がAl、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上の金属を含む1層以上の層構造からなり、前記パッド電極部が前記第二半導体層に対してp型ドーパントとなる金属もn型ドーパントとなる金属も含まないか、又は、前記第二半導体層に対してp型ドーパントとなる1種類以上の金属を含み、

前記細線電極部がAl、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上の金属を含む1層以上の層構造からなり、前記細線電極部が前記第二半導体層に対してn型ドーパントとなる1種類以上の金属を含み、

前記第二半導体層がp型の場合、

前記パッド電極部が、Al、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上の金属を含む1層以上の層構造からなり、前記パッド電極部が前記第二半導体層に対してp型ドーパントとなる金属もn型ドーパントとなる金属も含まないか、又は、前記第二半導体層に対してn型ドーパントとなる1種類以上の金属を含み、

前記細線電極部がAl、Ag、Au、Pt、Cu、Ti、Niのいずれか1種類以上の金属を含む1層以上の層構造からなり、前記細線電極部が前記第二半導体層に対してp型ドーパントとなる1種類以上の金属を含むことを特徴とする発光素子。

[請求項2]

前記第一半導体層の前記活性層と反対側に、厚さが10 μ m以上の

窓層が形成されていることを特徴とする請求項1に記載の発光素子。

[請求項3] 前記第一半導体層と前記窓層との間に、組成調整層を有することを特徴とする請求項2に記載の発光素子。

[請求項4] 下面に前記第二電極を有する支持基板と、
前記支持基板上に設けられ、反射層として機能する接合金属層と、
前記接合金属層と前記第一半導体層との間に設けられる誘電体層と、
前記誘電体層の一部を貫通し、前記接合金属層及び前記第一半導体層と接する界面電極と
をさらに有することを特徴とする請求項1に記載の発光素子。

[請求項5] 前記第二半導体層は、 AlGaInP 系の化合物半導体、 AlGaInN 系の化合物半導体、又は AlGaAs 系の化合物半導体からなり、
前記第二半導体層に対してp型ドーパントとなる金属は、 Be 、 Zn 、 Mg 、 C のいずれかであり、
前記第二半導体層に対してn型ドーパントとなる金属は、 S 、 Se 、 Si 、 Ge のいずれかであることを特徴とする請求項1乃至請求項4のいずれか一項に記載の発光素子。

[請求項6] 前記パッド電極部の厚さが、前記細線電極部より 200nm 以上厚く、
前記パッド電極部と前記細線電極部の境界部の電極の幅が $5\mu\text{m}$ 以上であることを特徴とする請求項1乃至5のいずれか一項に記載の発光素子。

[請求項7] 前記活性層が $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{P}$ ($0 \leq x \leq 1$ 、 $0.35 \leq y \leq 0.65$) からなり、
前記第一半導体層及び第二半導体層が $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{P}$ ($0 \leq x \leq 1$ 、 $0.35 \leq y \leq 0.65$) からなることを特徴とする請求項1乃至6のいずれか一項に記載の発光素子。

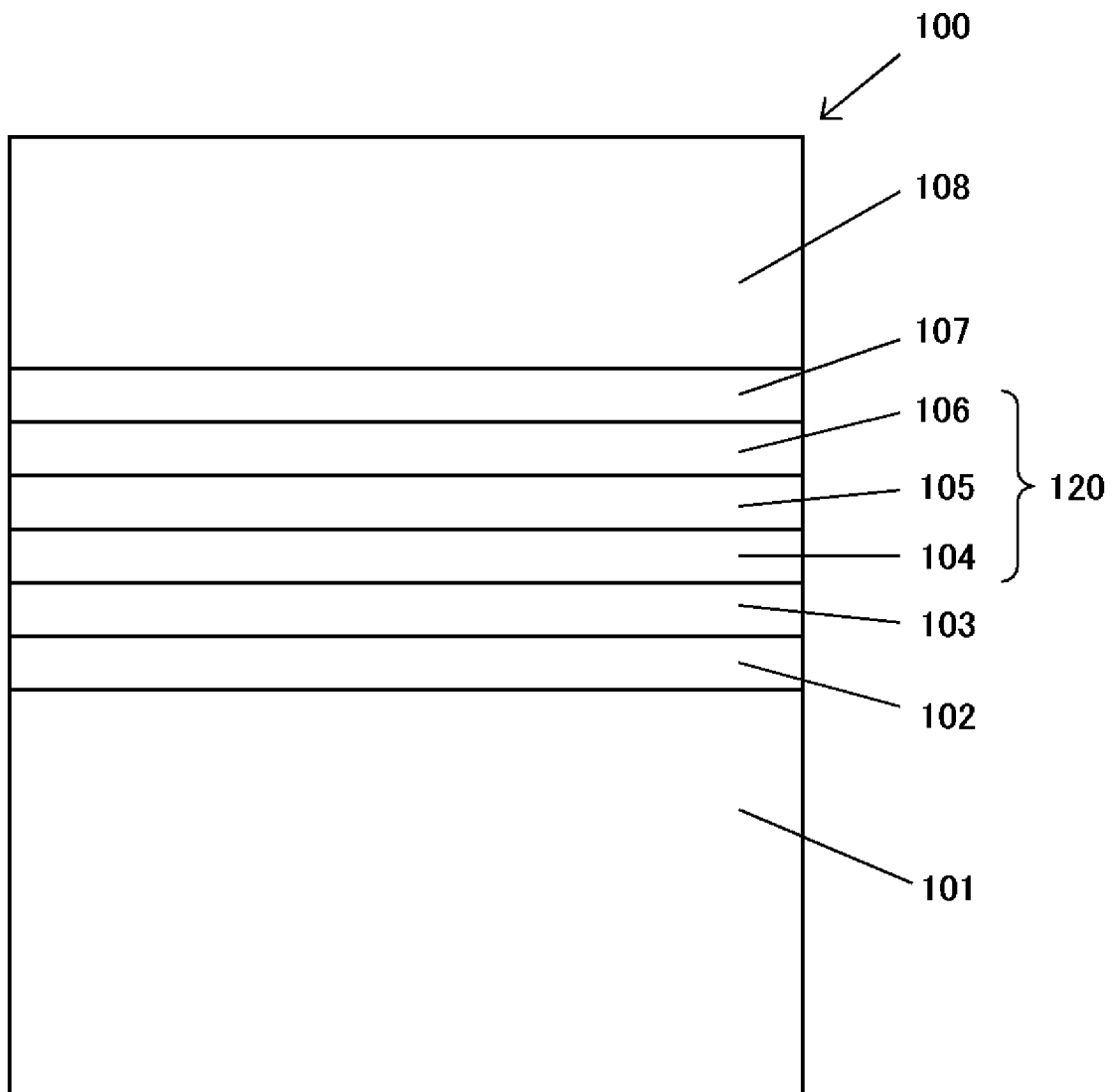
[請求項8] 前記活性層が $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$) からなり、

前記第一半導体層及び第二半導体層が $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$) からなることを特徴とする請求項1乃至6のいずれか一項に記載の発光素子。

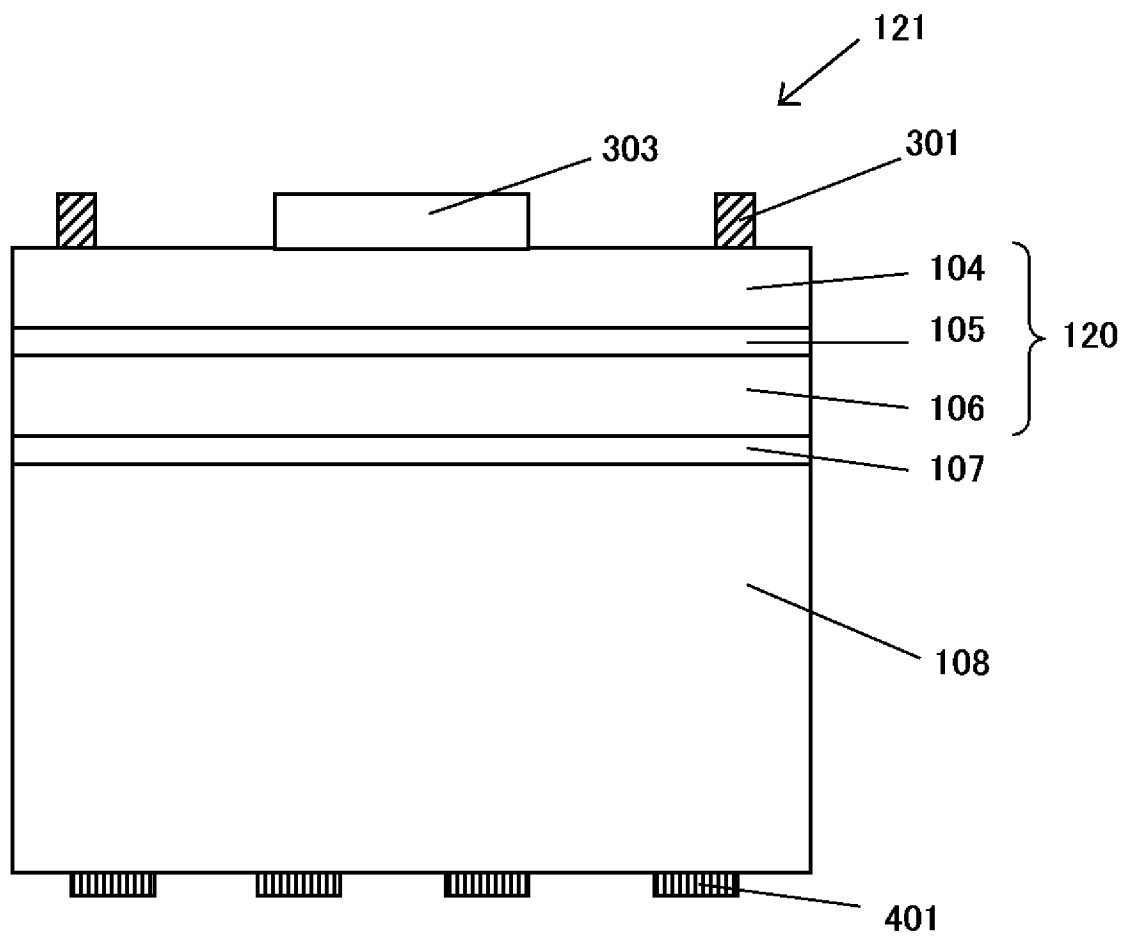
[請求項9] 前記活性層が $(\text{Al}_x\text{Ga}_{1-x})\text{As}$ ($0 \leq x \leq 1$) からなり、

前記第一半導体層及び第二半導体層が $(\text{Al}_x\text{Ga}_{1-x})\text{As}$ ($0 \leq x \leq 1$) 又は $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{P}$ ($0 \leq x \leq 1$ 、 $0.35 \leq y \leq 0.65$) からなることを特徴とする請求項1乃至6のいずれか一項に記載の発光素子。

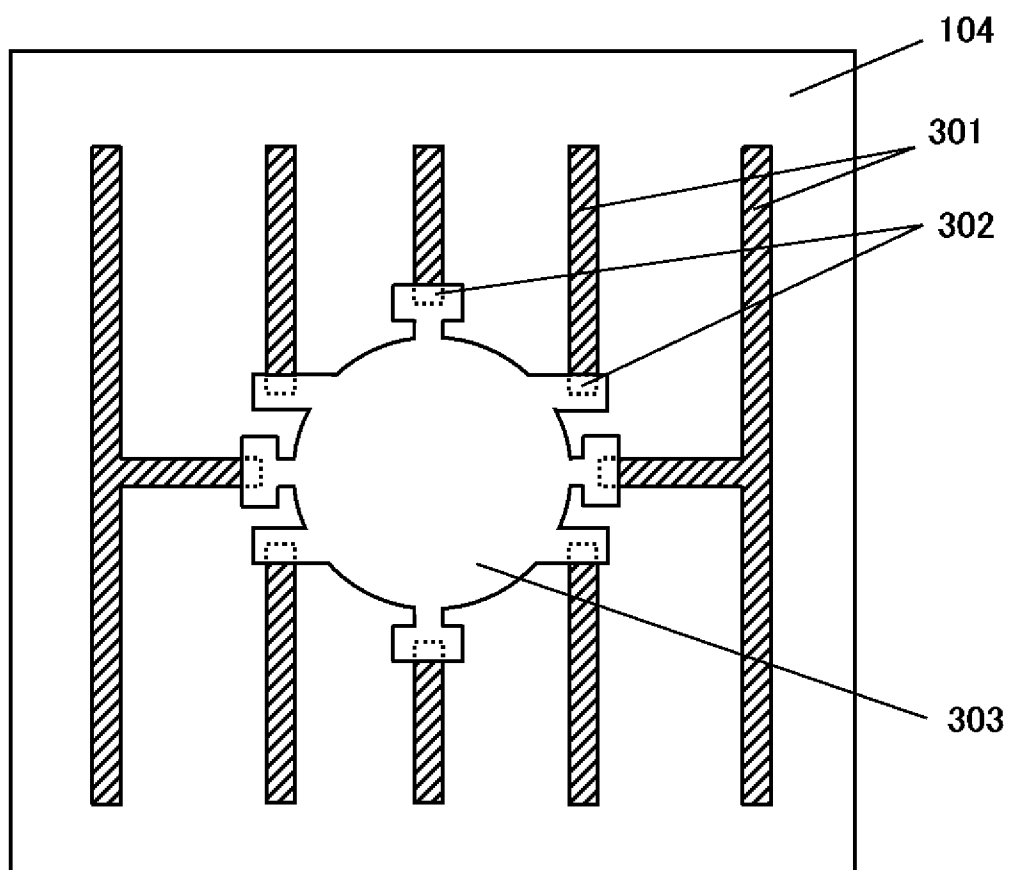
[図1]



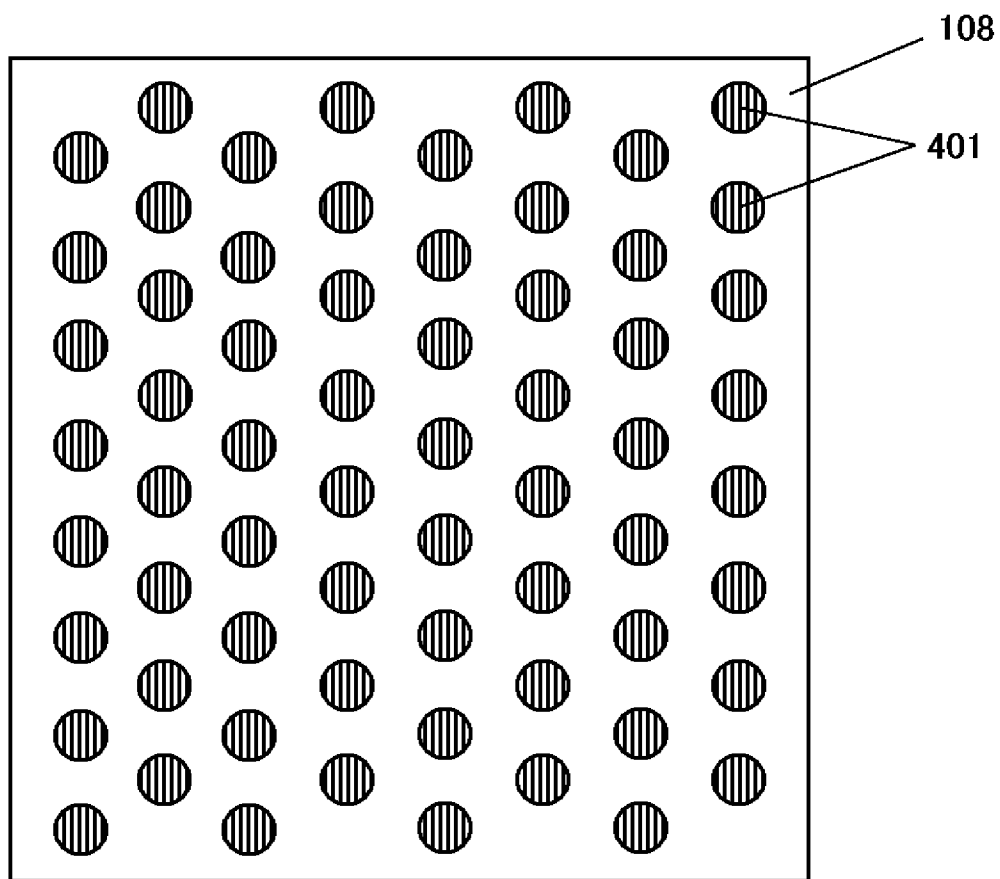
[図2]



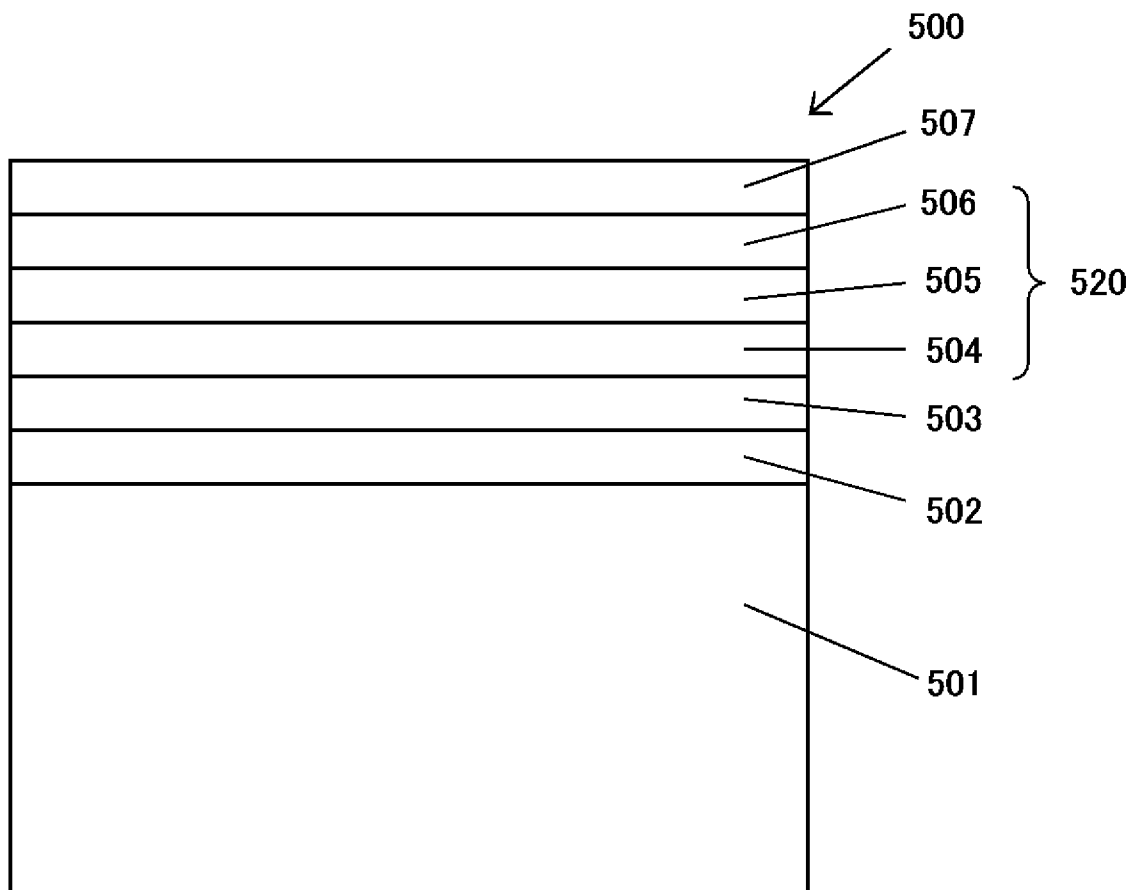
[図3]



[図4]

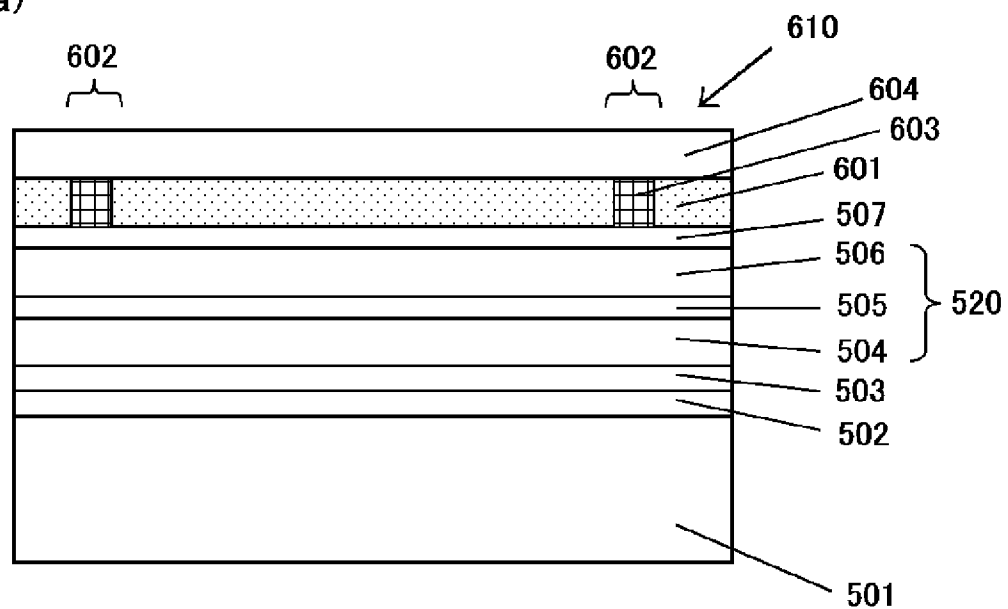


[図5]

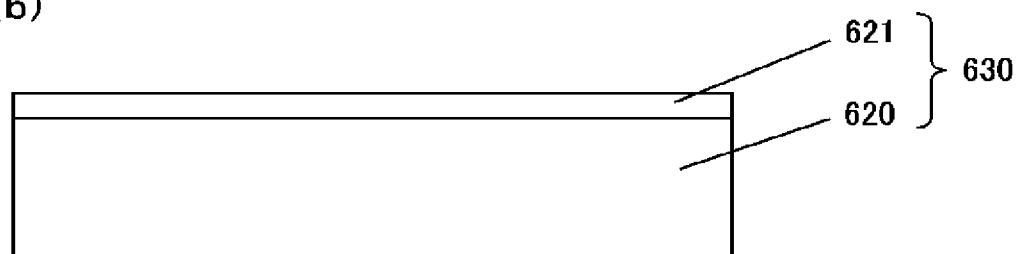


[図6]

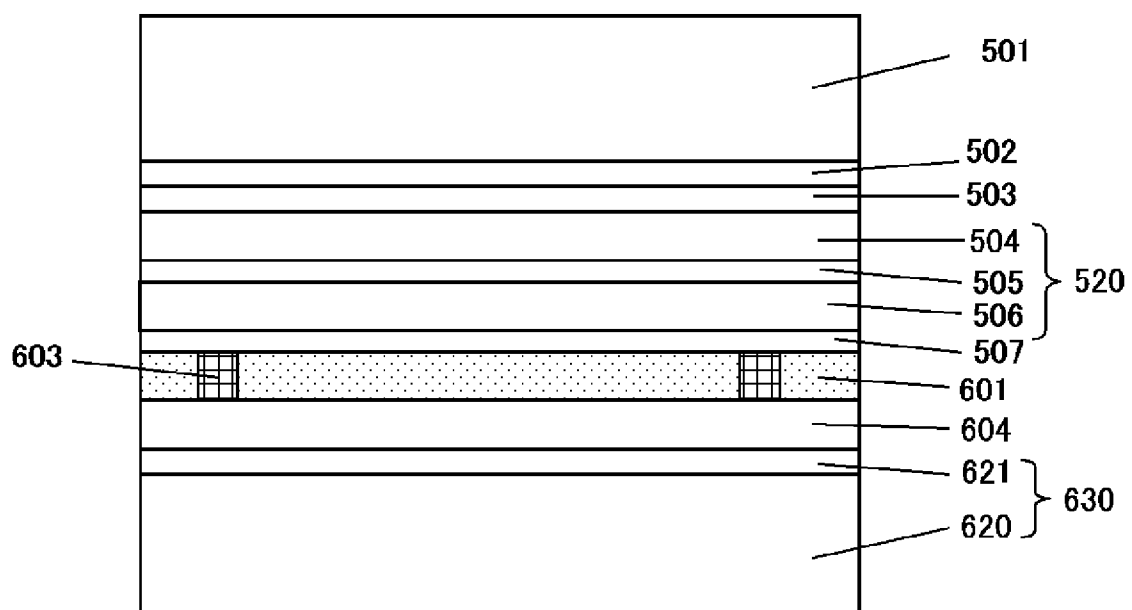
(a)



(b)

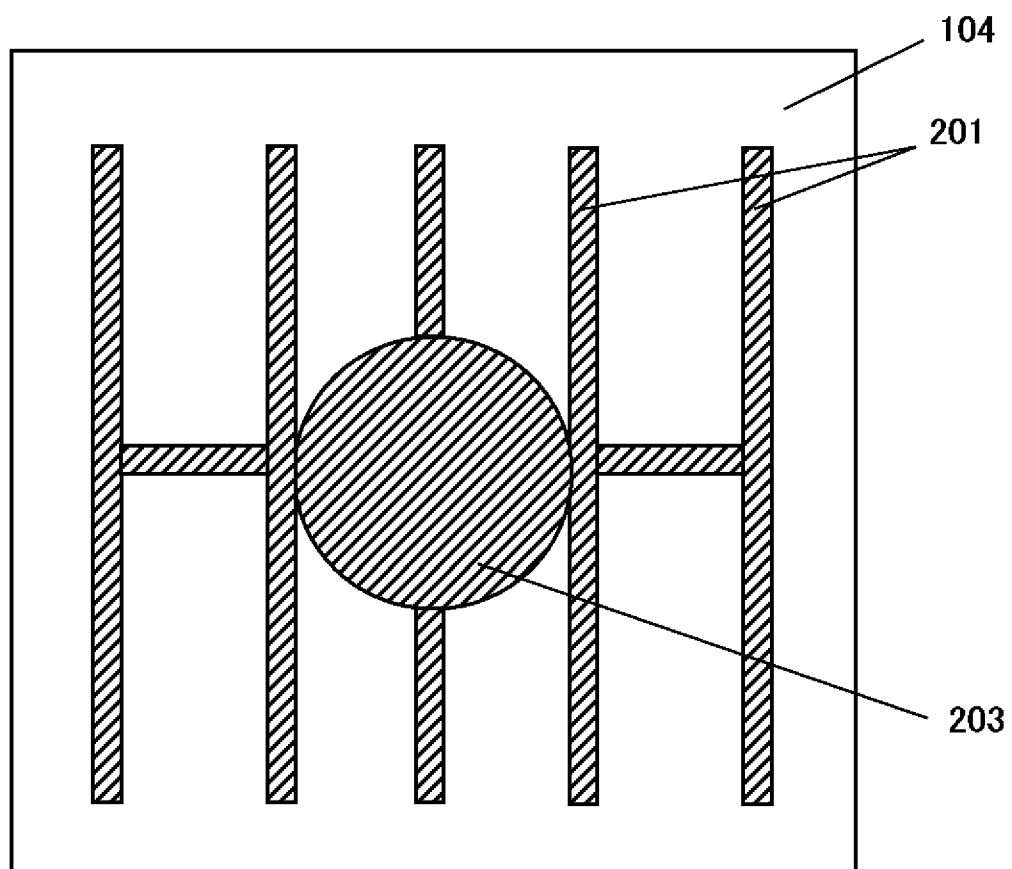


(c)



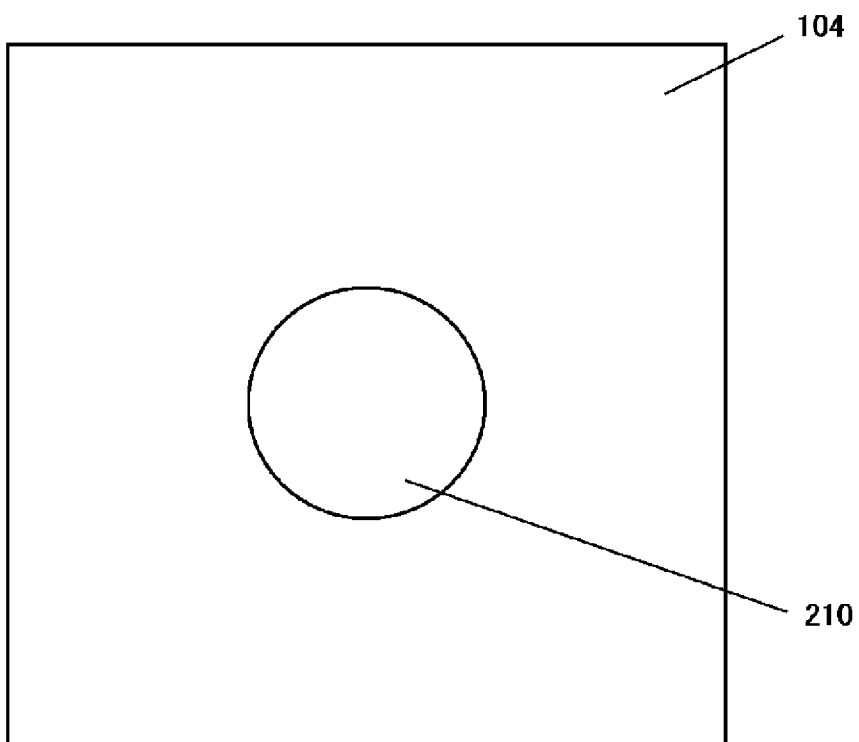
A cross-sectional view of a multi-layered device structure. The structure consists of several horizontal layers. At the top, there is a layer labeled 521, which is a stack of four sub-layers: 504, 505, 506, and 507. Below this stack is a layer labeled 601, which contains a central region with a dotted pattern and two side regions with a grid pattern. The central dotted region is labeled 603. Below layer 601 are three more layers: 604, 621, and 620. Layers 621 and 620 are grouped together by a bracket and labeled 630. The entire stack of layers is labeled 705. On the top surface of layer 521, there are two rectangular features: a central one labeled 703 and two side ones labeled 701. The side features 701 have a diagonal hatching pattern.

【図9】

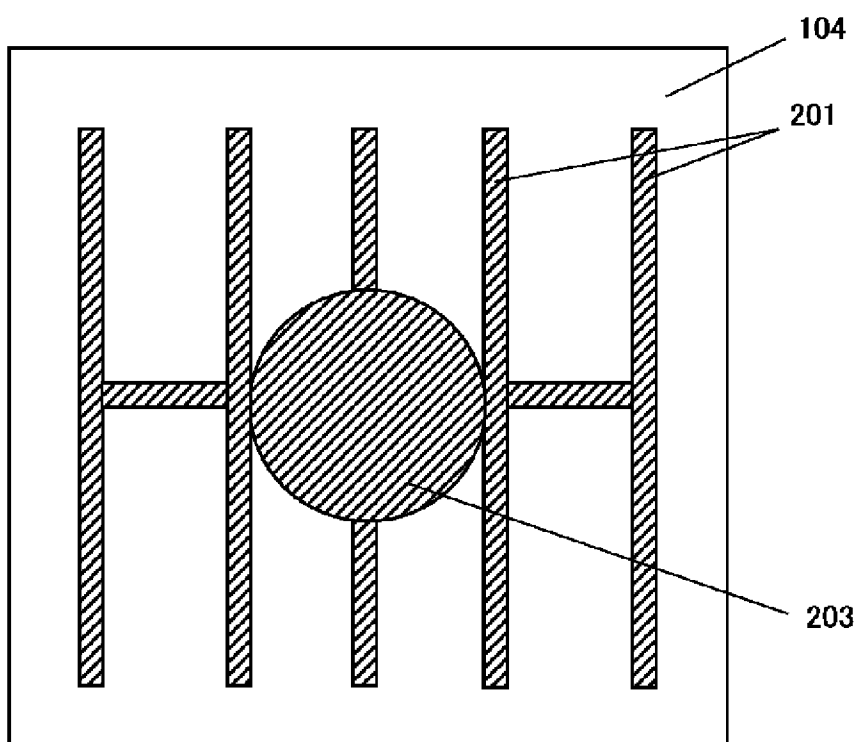


[図10]

(a)

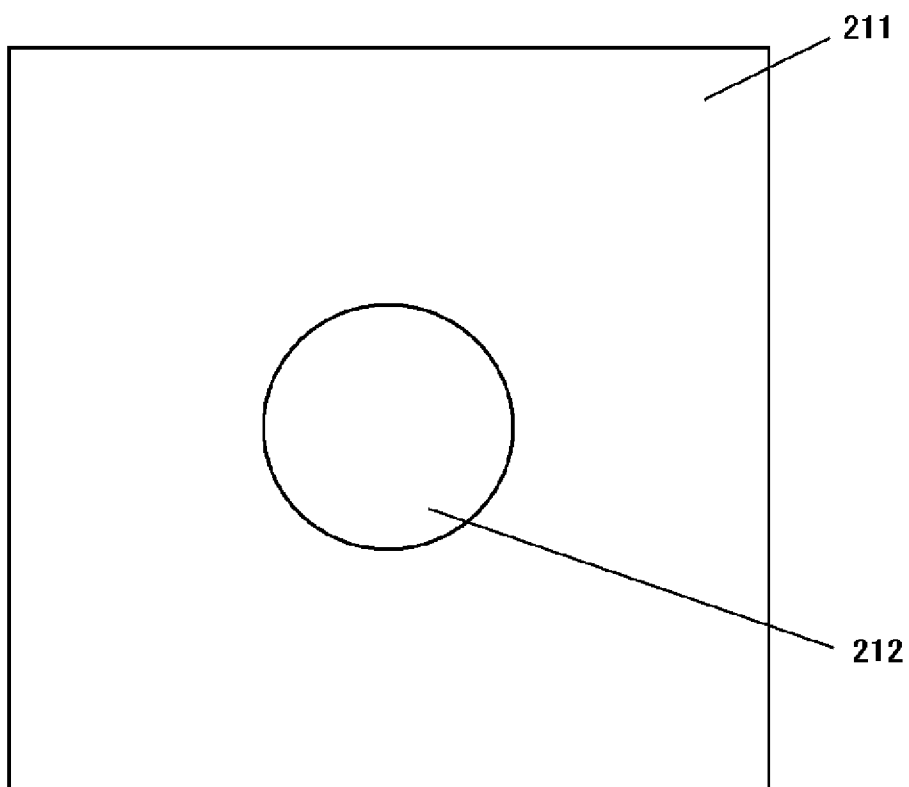


(b)

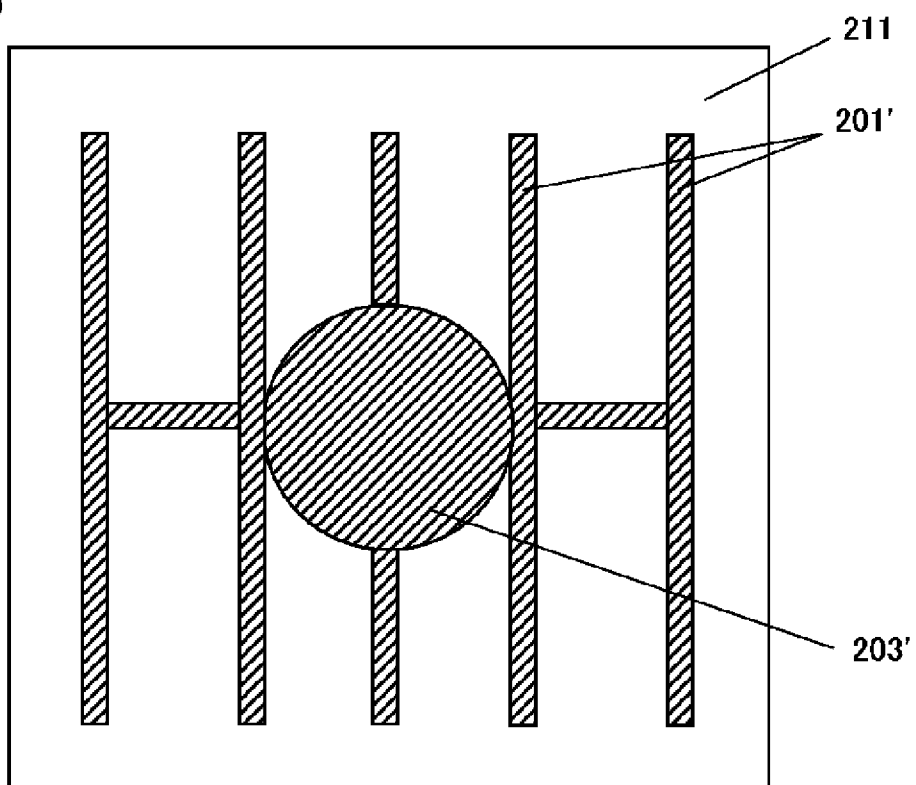


[図11]

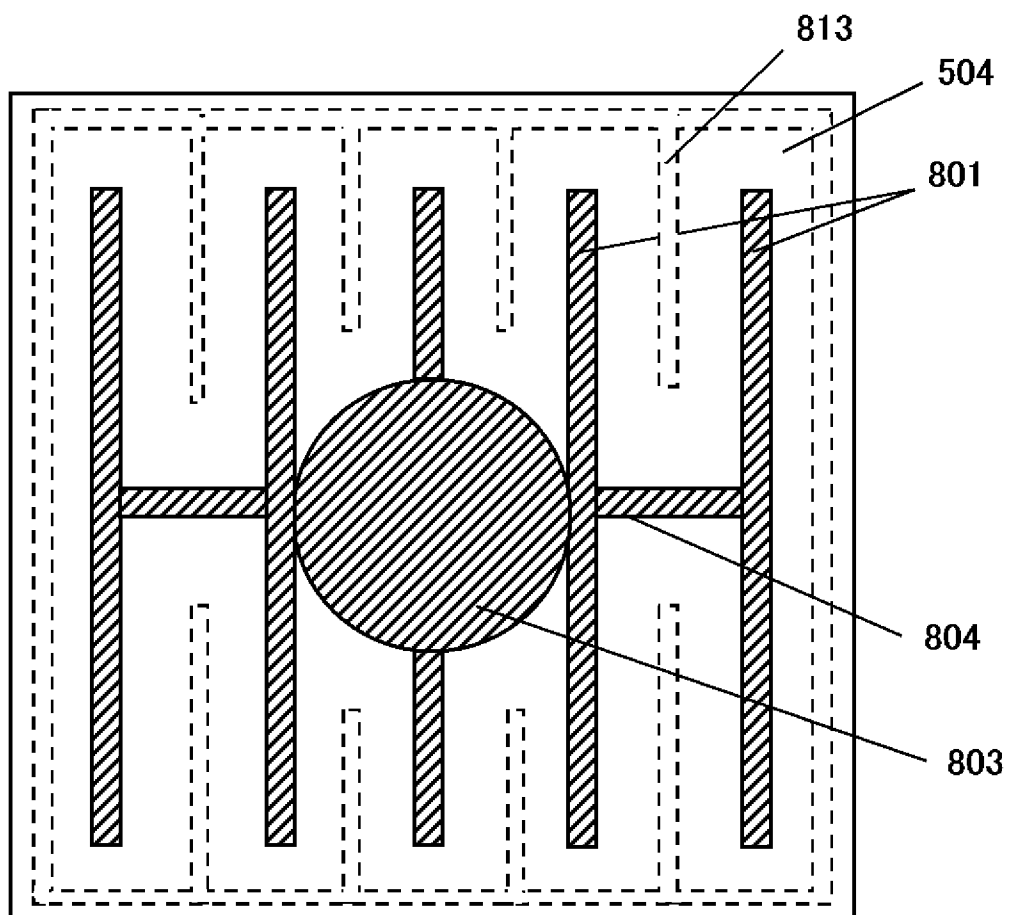
(a)



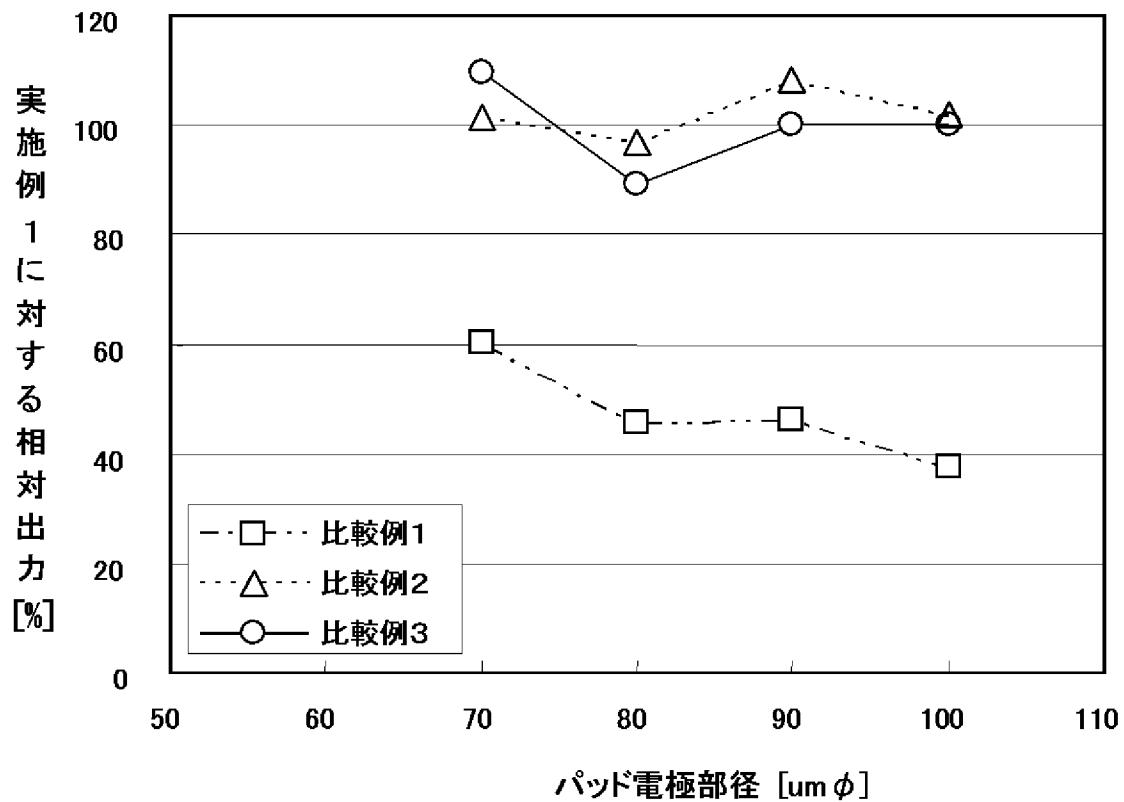
(b)



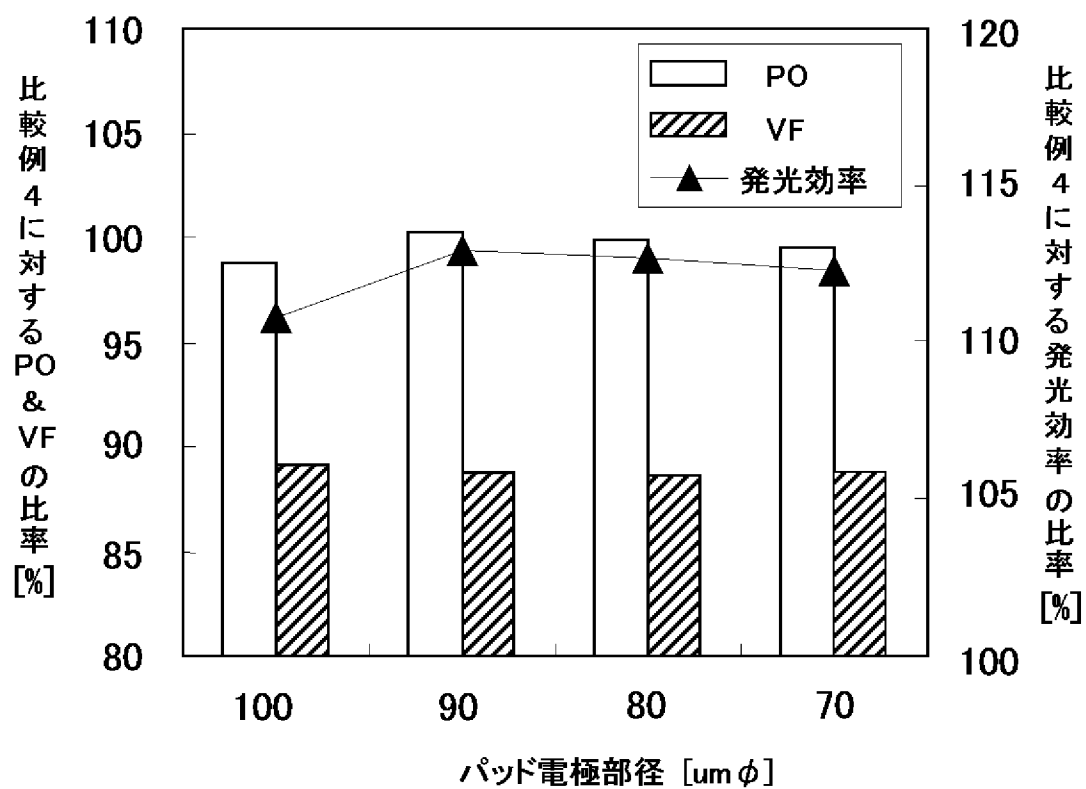
[図12]



[図13]



[図14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/002738

A. CLASSIFICATION OF SUBJECT MATTER

H01L33/40(2010.01) i, H01L33/38(2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/00-33/64

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2004-296979 A (Stanley Electric Co., Ltd.), 21 October 2004 (21.10.2004), paragraphs [0012], [0015] to [0018], [0022]; fig. 1 to 4 (Family: none)	1-3, 5, 6 4, 7, 9 8
Y	JP 2009-4766 A (Hitachi Cable, Ltd.), 08 January 2009 (08.01.2009), paragraphs [0022], [0042], [0044], [0048]; fig. 1 & US 2008/0290349 A1 & CN 101312229 A	4, 7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

18 June, 2014 (18.06.14)

Date of mailing of the international search report

08 July, 2014 (08.07.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/002738

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2011-176268 A (Showa Denko Kabushiki Kaisha), 08 September 2011 (08.09.2011), paragraphs [0007], [0018], [0034]; fig. 4 & US 2012/0168717 A1 & EP 2479806 A1 & WO 2011/034080 A1 & KR 10-2012-0043149 A & CN 102598318 A & TW 201133926 A	9
Y A	JP 2006-237574 A (Mitsubishi Cable Industries, Ltd.), 07 September 2006 (07.09.2006), paragraphs [0011], [0013], [0014]; fig. 1, 3 (Family: none)	1-6, 8 7, 9
Y	JP 11-40848 A (Matsushita Electronics Corp.), 12 February 1999 (12.02.1999), paragraph [0081]; fig. 3 (Family: none)	1-6, 8
Y	JP 2007-258327 A (Mitsubishi Cable Industries, Ltd.), 04 October 2007 (04.10.2007), paragraphs [0032], [0033]; fig. 8 (Family: none)	4

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H01L33/40(2010.01)i, H01L33/38(2010.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H01L33/00-33/64			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
X Y A	JP 2004-296979 A（スタンレー電気株式会社）2004.10.21, 段落 0012, 0015-0018, 0022, 図 1-4（ファミリーなし）	1-3, 5, 6 4, 7, 9 8	
Y	JP 2009-4766 A（日立電線株式会社）2009.01.08, 段落 0022, 0042, 0044, 0048, 図 1 & US 2008/0290349 A1 & CN 101312229 A	4, 7	
☒ C 欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献	
国際調査を完了した日 18.06.2014		国際調査報告の発送日 08.07.2014	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 高 椋 健 司 電話番号 03-3581-1101 内線 3255	2 K 3 7 1 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2011-176268 A (昭和電工株式会社) 2011. 09. 08, 段落 0007, 0018, 0034, 図 4 & US 2012/0168717 A1 & EP 2479806 A1 & WO 2011/034080 A1 & KR 10-2012-0043149 A & CN 102598318 A & TW 201133926 A	9
Y A	JP 2006-237574 A (三菱電線工業株式会社) 2006. 09. 07, 段落 0011, 0013, 0014, 図 1, 3 (ファミリーなし)	1-6, 8 7, 9
Y	JP 11-40848 A (松下電子工業株式会社) 1999. 02. 12, 段落 0081, 図 3 (ファミリーなし)	1-6, 8
Y	JP 2007-258327 A (三菱電線工業株式会社) 2007. 10. 04, 段落 0032, 0033, 図 8 (ファミリーなし)	4