(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 117157745 A
(43)申请公布日 2023.12.01

(21)申请号 202280025778.0
(22)申请日 2022.03.24
(30)优先权数据
17/234,377 2021.04.19 US
(85)PCT国际申请进入国家阶段日
2023.09.27
(86)PCT国际申请的申请数据
PCT/US2022/071320 2022.03.24
(87)PCT国际申请的公布数据
WO2022/226458 EN 2022.10.27
(71)申请人 高通股份有限公司
地址 美国加利福尼亚州
(72)发明人 J·J·朱 鲍军静 G·纳拉帕蒂
(74)专利代理机构 北京市金杜律师事务所 11256
专利代理师 姚宗妮
(51)Int.Cl.
H01L 21/768(2006.01)

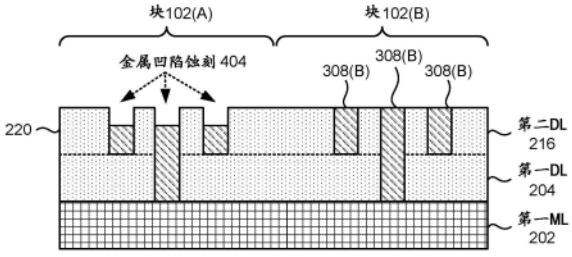
权利要求书3页 说明书14页 附图14页

(54)发明名称

片上系统(SOC)上的多个功能块

(57)摘要

在一个方面,一种片上系统(SOC)包括被共置于该SOC上的多个功能块,包括第一功能块和第二功能块。该SOC包括第一金属层、位于该第一金属层的顶部上的第一电介质层、以及位于该第一电介质层中,并且被用于该第一功能块中的第一过孔。该SOC包括位于该第一电介质层中,并且被用于该第二功能块中的第二过孔,以及位于该第一电介质层上的第二金属层。该第二金属层包括被用于该第一功能块中的第一组连接件和被用于该第二功能块中的第二组连接件。该第一组连接件不同于该第二组连接件。该SOC包括位于该第一电介质层上的第二电介质层。



CN 117157745 A

1.一种包括片上系统(SOC)的装置,包括:

第一金属层;

第一电介质层,位于所述第一金属层的顶部上;

第一过孔,位于所述第一电介质层中,被用于多个功能块中的所述第一功能块中,其中所述多个功能块被共置于所述SOC上;

第二过孔,位于所述第一电介质层中,被用于所述多个功能块中的第二功能块中;

第二金属层,位于所述第一电介质层上,其中所述第二金属层包括:

第一组连接件,被用于所述第一功能块中;以及

第二组连接件,被用于第二功能块中,其中所述第一组连接件不同于所述第二组连接件;以及

第二电介质层,位于所述第一电介质层上。

2.根据权利要求1所述的装置,其中所述第一组连接件的第一深度不同于所述第二组连接件的第二深度。

3.根据权利要求2所述的装置,其中邻近所述第一组连接件的所述第一电介质层的第一厚度不同于邻近所述第二组连接件的所述第一电介质层的第二厚度。

4.根据权利要求3所述的装置,其中所述第一厚度大于所述第二厚度,并且所述第一深度小于所述第二深度。

5.根据权利要求1所述的装置,其中所述第一组连接件凹陷到所述第二电介质层的顶部表面下方,并且所述第二组连接件与所述第二电介质层的所述顶部表面齐平。

6.根据权利要求1所述的装置,其中所述第一过孔具有第一宽度,并且所述第二过孔具有第二宽度,所述第二宽度不同于所述第一宽度。

7.根据权利要求4所述的装置,其中所述第一组连接件各自具有第一宽度,并且所述第二组连接件各自具有第一宽度。

8.根据权利要求1所述的装置,其中所述第一组连接件各自具有第一宽度,并且所述第二组连接件各自具有第二宽度,并且其中所述第一宽度不同于所述第二宽度。

9.根据权利要求1所述的装置,其中所述第二金属层包括铜(Cu)、钴(Co)、钌(Ru)、钨(W)、钼(Mo)、金(Au)、银(Ag)、铝(Al)或锡(Sn)中的至少一种。

10.根据权利要求1所述的装置,其中所述第一金属层包括铜(Cu)、钴(Co)、钌(Ru)、钨(W)、钼(Mo)、金(Au)、银(Ag)、铝(Al)或锡(Sn)中的至少一种。

11.根据权利要求1所述的装置,其中所述第一过孔和所述第一组连接件以及所述第二过孔和所述第二组连接件由相同的材料形成。

12.根据权利要求1所述的装置,其中所述第一过孔和所述第一组连接件由第一材料形成,并且所述第二过孔和所述第二组连接件由第二材料形成,所述第二材料不同于所述第一材料。

13.根据权利要求1所述的装置,其中所述第一组连接件的第一间距不同于所述第二组连接件的第二间距。

14.根据权利要求1所述的装置,其中所述第一组连接件的第一电阻不同于所述第二组连接件的第二电阻。

15.根据权利要求1所述的装置,其中所述第一组连接件的第一电容不同于所述第二组

连接件的第二电容。

16.根据权利要求1所述的装置,其中所述多个功能块包括以下中的至少两者:

微处理器,

图形处理单元(GPU),

通信接口,

输入/输出(I/O)接口,

共享存储器,以及

数字信号处理器(DSP)。

17.根据权利要求1所述的装置,其中所述第一电介质层和所述第二电介质层各自包括以下中的至少一种:

纳米多孔二氧化硅、氢倍半硅氧烷(HSQ)、聚四氟乙烯(PTFE)、氟氧化硅(FSG)、锆钛酸铅(PZT)、五氧化二钽(Ta_2O_5)、氧化铝($Al2O_3$)、二氧化锆(ZrO_2)或二氧化铪(HfO_2)。

18.根据权利要求1所述的装置,其中所述装置被并入设备中,所述设备选自由以下组成的组:音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、计算机、可穿戴设备、物联网(IoT)设备、基站、笔记本计算机、服务器和机动交通工具中的设备。

19.一种制造片上系统(SOC)的方法,包括:

在衬底上沉积第一金属层;

在所述第一金属层上沉积第一电介质层;

在所述第一电介质层中蚀刻第一过孔,所述第一过孔被用于多个功能块中的第一功能块中,其中所述多个功能块被共置于所述SOC上;

蚀刻位于所述第一电介质层中的第二过孔,所述第二过孔被用于所述多个功能块中的第二功能块中;

在所述第一电介质层的顶部上沉积第二金属层,其中所述第二金属层包括:

第一组连接件,被用于所述第一功能块中;以及

第二组连接件,被用于所述第二功能块中,其中所述第一组连接件不同于所述第二组连接件;

移除所述第二金属层的一部分;以及

在所述第一电介质层上沉积第二电介质层。

20.根据权利要求19所述的方法,还包括:

执行所述第二电介质层的化学机械抛光(CMP)。

21.根据权利要求19所述的方法,其中:

所述第一组连接件的第一深度不同于所述第二组连接件的第二深度。

22.根据权利要求21所述的方法,其中:

邻近所述第一组连接件的所述第一电介质层的第一厚度不同于邻近所述第二组连接件的所述第一电介质层的第二厚度。

23.根据权利要求22所述的方法,其中:

所述第一厚度大于所述第二厚度,并且所述第一深度小于所述第二深度。

24.根据权利要求19所述的方法,其中:

所述第一组连接件凹陷到所述第二电介质层的顶部表面下方,并且

所述第二组连接件与所述第二电介质层的所述顶部表面齐平。

25.根据权利要求19所述的方法,其中:

所述第一过孔具有第一宽度,并且所述第二过孔具有第二宽度,所述第二宽度不同于所述第一宽度。

26.根据权利要求19所述的方法,其中所述第二金属层包括铜(Cu)、钴(Co)、钌(Ru)、钨(W)、钼(Mo)、金(Au)、银(Ag)、铝(Al)或锡(Sn)中的至少一种。

27.根据权利要求19所述的方法,其中所述第一金属层包括铜(Cu)、钴(Co)、钌(Ru)、钨(W)、钼(Mo)、金(Au)、银(Ag)、铝(Al)或锡(Sn)中的至少一种。

28.根据权利要求19所述的方法,其中所述第一过孔和所述第一组连接件以及所述第二过孔和所述第二组连接件由相同的材料形成。

29.根据权利要求19所述的方法,其中所述第一过孔和所述第一组连接件由第一材料形成,并且所述第二过孔和所述第二组连接件由不同于所述第一材料的第二材料形成。

30.根据权利要求19所述的方法,其中所述第一组连接件的第一间距不同于所述第二组连接件的第二间距。

31.根据权利要求19所述的方法,其中所述第一组连接件的第一电阻不同于所述第二组连接件的第二电阻。

32.根据权利要求19所述的方法,其中所述第一组连接件的第一电容不同于所述第二组连接件的第二电容。

33.根据权利要求19所述的方法,其中所述多个功能块包括以下中的至少两者:

微处理器,

图形处理单元(GPU),

通信接口,

输入/输出(I/O)接口,

共享存储器,以及

数字信号处理器(DSP)。

34.根据权利要求19所述的方法,其中所述第一电介质层和所述第二电介质层各自包括以下中的至少一种:

纳米多孔二氧化硅、氢倍半硅氧烷(HSQ)、聚四氟乙烯(PTFE)、氟氧化硅(FSG)、锆钛酸铅(PZT)、五氧化二钽(Ta_2O_5)、氧化铝(Al_2O_3)、二氧化锆(ZrO_2)或二氧化铪(HfO_2)。

35.根据权利要求19所述的方法,其中所述SOC被并入装置中,所述装置选自由以下组成的组:音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、计算机、可穿戴设备、物联网(IoT)设备、基站、笔记本计算机、服务器和机动交通工具中的设备。

片上系统(SOC)上的多个功能块

技术领域

[0001] 本公开的各方面总体涉及集成电路(IC)制造,并且特别地涉及针对驻留在同一片上系统(SOC)上的单独的功能块定制标准(诸如电阻(R)、电容(C)等)。

背景技术

[0002] SOC可以包括多个功能块,其中每个功能块被设计成执行特定功能(例如,微处理器功能、图形处理单元(GPU)功能、通信功能(例如,Wi-Fi、蓝牙和其他通信)等)。SOC上的单独的功能块和特定类型的路径可以具有针对电阻(R)、电容(C)等的特定标准。例如,用作唤醒功能的功能块可能不经常使用,并且可能能够以相对高电阻的连接起作用。相比之下,经常执行大量操作的功能块(诸如GPU)可能会在低电阻连接的情况下执行得更快,从而减少热量积聚和过热的可能性。然而,当前的集成电路(IC)加工技术不提供适应功能块的不同标准(例如,R、C等)的灵活性。

发明内容

[0003] 以下给出了与本文公开的一个或多个方面相关的简要发明内容。因此,以下发明内容不应被视为与所有考虑方面相关的广泛综述,也不应将以下发明内容视为与所有考虑各方面相关联的关键或重要元件或描绘与任何特定方面相关的范围。因此,以下发明内容的唯一目的是在下面呈现的详细描述之前以简化的形式呈现涉及与本文所公开的机制相关的一个或多个方面的某些概念。

[0004] 在第一方面,一种装置包括片上系统(SOC),其包括共置于SOC上的多个功能块。SOC包括:第一金属层;第一电介质层,其位于第一金属层的顶部上;第一过孔,位于第一电介质层中,被用于多个功能块中的第一功能块中;第二过孔,位于第一电介质层中,被用于多个功能块中的第二功能块中;以及第二金属层,位于第一电介质层上。第二金属层包括在第一功能块中使用的第一组连接件和在第二功能块中使用的第二组连接件。第一组连接件可以不同于第二组连接件。SOC包括位于第一电介质层上的第二电介质层。

[0005] 在第二方面,一种制造片上系统(SOC)的方法包括在衬底上沉积第一金属层、在第一金属层上沉积第一电介质层、以及在第一电介质层中蚀刻第一过孔。第一过孔在多个功能块中的第一功能块中使用。多个功能块被共置于SOC上。该方法包括蚀刻位于在多个功能块中的第二功能块中使用的第一电介质层中的第二过孔,以及在第一电介质层的顶部上沉积第二金属层。第二金属层包括在第一功能块中使用的第一组连接件和在第二功能块中使用的第二组连接件。第一组连接件不同于第二组连接件。该方法包括移除第二金属层的一部分并且在第一电介质层上沉积第二电介质层。

[0006] 基于附图和具体实施方式,与本文公开的各方面相关联的其他目的和优点对于本领域技术人员来说将是显而易见的。

附图说明

[0007] 呈现附图是为了帮助描述本公开的各个方面并且提供附图仅是为了说明这些方面,而不是对其进行限制。通过结合附图参考以下具体实施方式可以获得对本公开的更完整的理解。在附图中,附图标记的(一个或多个)最左边的数字表示该附图标记首次出现的附图。不同附图中的相同附图标记指示类似或相同的项目。

[0008] 图1图示了根据本公开的各种方面的示例性片上系统(SOC)。

[0009] 图2A、图2B、图2C、图2D、图2E和图2F图示了根据本公开的各方面的包括形成具有不同宽度的过孔的第一后段工艺(BEOL)工艺。

[0010] 图3A、图3B、图3C、图3D、图3E、图3F和图3G图示了根据本公开的各方面的包括形成具有不同深度的过孔的第二BEOL工艺。

[0011] 图4A、图4B、图4C、图4D、图4E、图4F和图4G图示了根据本公开的各方面的包括形成凹陷的过孔的第三BEOL工艺。

[0012] 图5图示了根据本公开的各方面的包括在第一电介质层上沉积第二金属层的示例工艺。

[0013] 图6图示了根据本公开的各方面的包括形成一个或多个凹陷蚀刻的示例工艺。

[0014] 图7图示了根据本公开的一个或多个方面的集成器件的部件。

[0015] 图8图示了根据本公开的一个或多个方面的示例性移动设备。

[0016] 图9图示了根据本公开的一个或多个方面的可以与集成器件或半导体器件集成的各种电子设备。

具体实施方式

[0017] 所公开的是用于为位于单个片上系统(SOC)上的单独的功能块定制标准(诸如电阻(R)和电容(C))的系统和技术。集成电路(IC)制造具有两个主要步骤,(1)前段工艺(FEOL)和后段工艺(BEOL)。在BEOL期间,使用金属化层将单独的器件(晶体管、电容器、电阻器等)与晶片上的布线互连。当第一层金属被沉积在晶片上时,BEOL开始。BEOL包括接触件、绝缘层(电介质)、金属层以及用于芯片到封装件连接件的接合位点。互连件的特性可以包括宽度、厚度、间隔(相同水平上的第一互连件和第二互连件之间的距离)、间距(宽度和间隔的总和)和纵横比(AR=厚度除以宽度)。由于设计规则使得互连件(以及IC)能够使用特定技术以合理的产量制造,因此宽度、间隔、AR和间距可能会被约束为最小值和最大值。例如,当前最小BEOL间距是28纳米(nm)。

[0018] 使用单一金属(诸如铜(Cu))用于互连件可能无法使得功能块的不同偏好被适应。通过在BEOL期间使用多种金属,不同类型的功能块可以使用不同的金属用于互连。例如,根据正在执行的功能,一些功能块可能受益于使用具有低R、低C等的金属。本文所描述的系统和技术使得能够使用多种金属进行互连。多种金属可以例如包括铜(Cu)、钴(Co)、钌(Ru)、钨(Tungsten/Wolfram)(W)、钼(Mo)、金(Au)、银(Ag)、铝(Al)、锡(Sn)等。

[0019] 本文所描述的系统和技术可以用于创建SOC。例如,在用以创建SOC的BEOL期间,在第一金属层上沉积第一电介质层之后,可以蚀刻第一金属层以创建一个或多个过孔。过孔是绝缘氧化物层中的开口以使能不同层之间的导电连接件。针对每个功能块,第二金属层可以被沉积在第一电介质层的顶部上,然后被蚀刻。第二金属层可以例如使用与第一金属

层(例如,Cu)不同的金属(例如,Co、Ru、W、Mo等),并且可以专用于功能块。在蚀刻第二金属层之后,可以沉积第二电介质层并且可以执行化学机械抛光(CMP)以完成BEOL。为了适应不同的功能块,用于第二金属层的金属可以专用于特定功能块。例如,第二金属层可以使用第二金属用于第一功能块并且可以使用第三金属用于第二功能块。在此示例中,使用三个金属层,例如,第一金属用于第一功能块的第一金属层,第二金属用于第一功能块的第二金属层,并且第三金属用于第二功能块的第二金属层。当然,不同的金属可以针对用于附加的功能块的第二金属层,导致使用3种以上金属。

[0020] 在针对出于说明目的而提供的各种示例的以下描述和相关附图中提供了本公开的各方面。在不脱离本公开的范围的情况下可以设计备选方面。另外,将不详细描述或将省略本公开的众所周知的元件,以免混淆本公开的相关细节。

[0021] 词语“示例性(example)”和/或“示例(example)”在本文中用于表示“用作示例、实例或说明”。本文中描述为“示例性(example)”和/或“示例(example)”的任何方面不一定被解释为比其他方面更优选或更有利。同样,术语“本公开的各方面”不要求本公开的所有方面都包括所讨论的特征、优点或操作模式。

[0022] 本领域技术人员应理解的是,下面描述的信息和信号可以使用多种不同技术和工艺中的任一种来表示。例如,在下面的描述中可能提到的数据、指令、命令、信息、信号、位、符号和码片可以部分地根据特定的应用、部分地根据期望的设计、部分地根据对应的技术等而由电压、电流、电磁波、磁场或粒子、光场或粒子或其任意组合来表示。

[0023] 此外,许多方面是根据要由例如计算设备的元件执行的动作序列来描述的。将认识到,本文所描述的各种动作可以由特定电路(例如,专用集成电路(ASIC))、由一个或多个处理器执行的程序指令或由两者的组合来执行。另外,本文所描述的(一个或多个)动作序列可以被认为完全在任何形式的非暂态计算机可读存储介质中实施,该存储介质中存储有对应的一组计算机指令,该对应的一组计算机指令在执行时将导致或指示设备的相关联的处理器执行本文所描述的功能。因此,本公开的各个方面可以以各种不同的形式来实施,所有这些都被认为在所要求保护的主题的范围内。此外,对于本文所描述的每个方面,任何此类方面的对应形式在本文中可以被描述为诸如“被配置为”执行所描述的动作的“逻辑”。

[0024] 如本文所用,除非另有说明,否则术语“用户设备”(UE)和“基站”并且不旨在是特定的或限于任何特定的无线电接入技术(RAT)。一般来说,UE可以是用户用来通过无线通信网络进行通信的任何无线通信设备(例如,移动电话、路由器、平板计算机、膝之上型计算机、跟踪设备、可穿戴设备(例如,智能手表、眼镜、增强现实(AR)/虚拟现实(VR)耳机等)、交通工具(例如,汽车、摩托车、自行车等)、物联网(IoT)设备等)。UE可以是移动的或可以(例如,在某些时候)是固定的,并且可以与无线电接入网(RAN)进行通信。如本文所用,术语“UE”可以互换地称为“接入终端”或“AT”、“客户端设备”、“无线设备”、“订户设备”、“订户终端”、“订户站”、“用户终端”或UT、“移动设备”、“移动终端”、“移动站”或其变型。一般来说,UE可以经由RAN与核心网络进行通信,并且通过核心网络,UE可以与外部网络(诸如互联网)以及其他UE进行连接。当然,连接到核心网络和/或互联网的其他机制对于UE也是可能的,诸如通过有线接入网络、无线局域网(WLAN)网络(例如,基于电气和电子工程师协会(IEEE)802.11等)等等。

[0025] 根据基站所部署的网络,基站可以根据与UE进行通信的若干RAT中的一种RAT进行

操作,并且可以备选地称为接入点(AP)、网络节点、节点B、演进节点B(eNB)、下一代eNB(ng-eNB)、新无线电(NR)节点B(也称为gNB或gNodeB)等。基站可以主要用于支持UE的无线接入,包括支持用于所支持的UE的数据、语音和/或信令连接。在一些系统中,基站可以提供纯粹的边缘节点信令功能,而在其他系统中,基站可以提供附加的控制和/或网络管理功能。UE可以通过其向基站发送RF信号的通信链路被称为上行链路(UL)信道(例如,反向业务信道、反向控制信道、接入信道等)。基站可以通过其向UE发送RF信号的通信链路被称为下行链路(DL)或前向链路信道(例如,寻呼信道、控制信道、广播信道、前向业务信道等)。如本文所使用,术语业务信道(TCH)可以指上行链路/反向或下行链路/前向业务信道。

[0026] 术语"基站"可以指单个物理发送-接收点(TRP),或者指可以共置或可以不共置的多个物理TRP。例如,在术语"基站"指单个物理TRP的情况下,该物理TRP可以是对应于基站的小区(或若干小区扇区)的基站的天线。在术语"基站"是指多个共置物理TRP的情况下,物理TRP可以是基站的天线阵列(例如,在多输入多输出(MIMO)系统中或在基站采用波束形成的情况下)。在术语"基站"指多个非共置的物理TRP的情况下,物理TRP可以是分布式天线系统(DAS)(经由传递介质连接到公共源的空间上分离的天线的网络)或远程无线电头端(RRH)(连接到服务基站的远程基站)。备选地,非共置物理TRP可以是从UE接收测量报告的服务基站和UE正在测量其参考RF信号(或简称为"参考信号")的相邻基站。因为如本文所用,TRP是基站发送和接收无线信号的点,所以对来自基站的发送或在基站处的接收到的引用应被理解为是指基站的特定TRP。

[0027] 在支持UE定位的一些实现方式中,基站可能不支持UE的无线接入(例如,可能不支持UE的数据、语音和/或信令连接),而是可以向UE发送参考信号以由UE进行测量,和/或可以接收和测量由UE发送的信号。此类基站可以被称为定位信标(例如,当向UE发送信号时)和/或被称为位置测量单元(例如,当接收和测量来自UE的信号时)。

[0028] "RF信号"包括给定频率的电磁波,该给定频率的电磁波通过发射器和接收器之间的空间传递信息。如本文所用,发射器可以向接收器发射单个"RF信号"或多个"RF信号"。然而,由于RF信号通过多径信道的传播特性,接收器可能接收对应于每个发射的RF信号的多个"RF信号"。在发射器与接收器之间的不同路径上发送的相同RF信号可以被称为"多路径"RF信号。如本文所用,RF信号也可以被称为"无线信号"、"雷达信号"、"无线电波"、"波形"等,或简称为"信号",其中从上下文中可以清楚地看出,术语"信号"是指无线信号或RF信号。

[0029] 图1图示了根据本公开的各种方面的示例性片上系统(SOC)100。SOC 100可以包括多个(例如,N个,其中N>0)功能块,诸如功能块102(A)、功能块102(B)、直至功能块102(N)。功能块102中的每个功能块可以执行特定功能。例如,功能块102可以包括微处理器(例如,具有多核)功能、图形处理单元(GPU)功能、通信接口功能(例如,Wi-Fi、蓝牙和其他通信)、输入/输出(I/O)功能、共享存储器功能(例如,在SOC上的功能块之间共享)、数字信号处理(DSP)功能、另一种类型的功能或其任意组合。

[0030] 功能块102中的每个功能块可以具有相关联的标准,该标准标识针对SOC 100上的单独的连接件(诸如过孔、特定(例如,关键)路径和其他连接件)的电阻、电容、宽度、深度等。关键路径是使得沿着该电路路径的信号中的延迟可以确定(例如选通)整个功能块的频率的此类电路路径。减少关键路径的RC延迟增加了功能块可以操作的频率。功能块102(A)

可以具有相关联的标准104(A),功能块102(B)可以具有相关联的标准104(B),并且功能块102(N)可以具有相关联的标准104(C)。可以基于与对应功能块102中的每一个相关联的标准104来选择一种或多种金属用于SOC 100的第二金属层。例如,基于标准104(A),第一金属可以在功能块102(A)的第二金属层中使用,基于标准104(B),第二金属可以在功能块102(B)的第二金属层中使用,并且基于标准104(N),第三金属可以在功能块102(N)的第二金属层中使用。在一些情况下,第一金属、第二金属和第三金属可以是相同的金属。在其他情况下,金属中的两种可以相同,而金属中一种可以不同。在其他情况下,所有三种金属可以彼此不同。

[0031] 因此,将特定金属用于特定功能块的第二金属层的优点在于可以满足与特定功能块相关联的标准。例如,不经常使用的功能块(诸如唤醒功能块)可以使用具有相对高电阻的金属,因为可能不经常遇到速度、热量积聚等。作为另一示例,频繁使用或执行大量操作的功能块(诸如GPU)可以使用具有相对低电阻的金属来使能高性能的高速数据交换以减少热量积聚等。

[0032] 图2A、图2B、图2C、图2D、图2E和图2F图示了根据本公开的各方面的包括形成具有不同宽度的过孔的第一后段工艺(BEOL)工艺的各阶段。图2A、图2B、图2C、图2D、图2E和图2F图示了在SOC上形成两个功能块102(A)和102(B)。应理解的是,两个功能块102(A)、102(B)是为了说明的目的而示出的并且本文所描述的系统和技术可以用于在SOC上创建两个以上的功能块。

[0033] 在图2A中,可以沉积第一金属层(ML)202。例如,第一金属层202可以包括Cu、Co、Ru、W、Mo、Au、Ag、Al、Sn、其他类型的金属或其任意组合。在一些情况下,第一层可以是W或Co的中段工艺(MOL)导体层。MOL使用一系列接触结构连接分离的晶体管和互连件。在此类情况下,第二层是BEOL第一金属层202。第一金属层202也可以是使用金属(诸如例如,Cu或Co)的第一BEOL层(并且因此第二层是第二BEOL层)。针对未来的节点(例如,使用小于22nm的第一BEOL金属层间距),BEOL第一金属层202导体材料可以包括诸如Ru、Co、W或Mo。

[0034] 在图2B中,第一电介质层(DL)204可以被沉积在例如第一金属层202的顶部上。第一电介质层204可以是低k电介质(诸如,例如SiCOH或SiO_2)。在图2C中,可以蚀刻第一电介质层204以在功能块102(A)中创建至少一个过孔(例如,过孔206(A))并且在功能块102(B)中创建至少一个过孔(例如,过孔206(B))。过孔206(A)可以具有不同于过孔206(B)的宽度208(A)的宽度208(A)。例如,如图2C所示,宽度208(B)可以大于宽度208(A)。功能块102(B)可以传送大量数据或执行大量事务并且可以使用过孔206(B)的宽度208(B)来提高数据传送速度、减少热量积聚或两者兼有。

[0035] 在图2D中,第二金属层210(A)可以被沉积在功能块102(A)的经蚀刻的第一电介质层204上,包括填充过孔206(A)。第二金属层210(B)可以被沉积在功能块102(B)的经蚀刻的第一电介质层204上,包括填充过孔206(B)。在公开的各种方面,金属层210(A)使用与金属层210(B)相同的材料。金属层210(A)、210(B)中的每一者可以包括Cu、Co、Ru、W、Mo、Au、Ag、Al、Sn、另一种类型的金属或其任意组合,并且优选地Ru或Co。例如,第一金属层202可以包括Cu,第二金属层210(A)可以包括Co(或W),并且第二金属层210(B)可以包括Co(或W)。然而,应理解的是,各种方面不限于此配置并且在其他情况下,例如,根据与功能块102(A)相关联的标准104(A)和与功能块102(B)相关联的标准104(B),金属层210(A)可以不同于金属

层210(B)。

[0036] 图2E图示了对第二金属层210(A)、210(B)执行金属蚀刻212的结果。可以使用等离子体蚀刻来执行金属蚀刻212。例如,CF4/O2等离子体可以被用于Ru蚀刻。当然,选择用以执行金属蚀刻212的化学物质取决于正在被蚀刻的金属。通常,不同的金属需要不同的化学物质。图2F图示了执行电介质填充214以在经蚀刻的第二金属层210(A)、210(B)的顶部添加第二电介质层216,并且对第二电介质层216的顶部表面220执行化学机械抛光(CMP)218的结果。如图2F中可见,用第二金属层210(B)填充的过孔206(B)的宽度208(B)大于用第二金属层210(A)填充的过孔206(A)的宽度208(A)。以此方式,可以在SOC制造的BEOL部分期间实现与特定功能块相关联的标准,诸如更宽的关键路径、更低的电阻连接件(诸如过孔)等。

[0037] 第一电介质层204和第二电介质层216可以包括(a)低K(其中K是材料的电介质常数)电介质材料(诸如,例如纳米多孔二氧化硅、氢倍半硅氧烷(HSQ)、聚四氟乙烯(PTFE)和氟氧化硅(FSG))中的一种或多种,或(b)高K(例如,10<K<100)电介质材料(诸如,例如锆钛酸铅(PZT)、五氧化二钽(Ta_2O_5)、氧化铝(Al_2O_3)、二氧化锆(ZrO_2)和二氧化铪(HfO_2))中的一种或多种。

[0038] 图3A、图3B、图3C、图3D、图3E、图3F和图3G图示了根据本公开的各方面的包括形成具有不同深度的过孔的第二BEOL工艺的各阶段。图3A、图3B、图3C、图3D、图3E、图3F和图3G图示了在SOC上形成两个功能块102(A)和102(B)。应理解的是,两个功能块102(A)、102(B)是为了说明的目的而示出的,并且本文所描述的系统和技术可以用于在SOC上创建两个以上的功能块。

[0039] 在图3A中,可以沉积第一金属层(ML)202。例如,第一金属层202可以包括Cu、Co、Ru、W、Mo、Au、Ag、Al、Sn、其他类型的金属或其任意组合。

[0040] 在图3B中,第一电介质层(DL)204可以被沉积在例如第一金属层202的顶部上。在图3C中,可以执行第一电介质层204的层蚀刻302以移除第一电介质层204的一部分。如图3C中所示,对特定功能块(例如功能块102(B))执行层蚀刻302。图3D图示了执行层蚀刻302以在功能块102(A)中创建至少一个过孔(例如,过孔206(A))并且在功能块102(B)中创建至少一个过孔(例如,过孔206(B))的结果。过孔206(A)可以具有与过孔206(B)相同宽度的宽度304。应注意的是,由于层蚀刻302,过孔206(A)的深度不同于过孔206(A)的深度。

[0041] 在图3E中,第二金属层210(A)可以被沉积在功能块102(A)的经蚀刻的第一电介质层204上,包括填充过孔206(A)。第二金属层210(B)可以被沉积在功能块102(B)的经蚀刻的第一电介质层204上,包括填充过孔206(B)。在一些情况下,金属层210(A)可以与金属层210(B)相同,而在其他情况下,例如,根据与功能块102(A)相关联的标准104(A)和与功能块102(B)相关联的标准104(B),金属层210(A)可以不同于金属层210(B)。金属层210(A)、210(B)中的每一者可以包括Cu、Co、Ru、W、Mo、Au、Ag、Al、Sn、另一种类型的金属或其任意组合。例如,第一金属层202可以包括Cu,第二金属层210(A)可以包括Co(或W),并且第二金属层210(B)可以包括W(或Co)。

[0042] 图3F图示了对第二金属层210(A)、210(B)执行金属蚀刻212的结果。图3G图示了执行电介质填充214以在经蚀刻的第二金属层210(A)、210(B)的顶部添加电介质层216,并且对第二电介质层216的顶部表面220执行CMP 218的结果。如图3G中可见,功能块102(A)的连接件308(A)具有比功能块102(B)的连接件308(B)的深度306(B)小的深度306(A)。较深的深

度306(B)导致对308(B)的较低电阻(和较高电容)。此较低的电阻是为偏好较低R(并且可以容许较高电容)的电路或功能块提供的。

[0043] 图4A、图4B、图4C、图4D、图4E、图4F和图4G图示了根据本公开的各方面的包括形成凹陷的过孔的第三BEOL工艺的各阶段。图4A、图4B、图4C、图4D、图4E、图4F和图4G图示了在SOC上形成两个功能块102(A)和102(B)。应理解的是,两个功能块102(A)、102(B)是为了说明的目的而示出的并且本文所描述的系统和技术可以用于在SOC上创建两个以上的功能块。

[0044] 在图4A中,可以沉积第一金属层(ML)202。例如,第一金属层202可以包括Cu、Co、Ru、W、Mo、Au、Ag、Al、Sn、其他类型的金属或其任意组合。

[0045] 在图4B中,第一电介质层(DL)204可以被沉积在例如第一金属层202的顶部上。在图4C中,可以蚀刻第一电介质层204以在功能块102(A)中创建至少一个过孔(例如,过孔206(A))并且在功能块102(B)中形成至少一个过孔(例如,过孔206(B))。过孔206(A)可以具有与过孔206(B)相同宽度的宽度402。

[0046] 在图4D中,第二金属层210(A)可以被沉积在功能块102(A)的经蚀刻的第一电介质层204上,包括填充过孔206(A)。第二金属层210(B)可以被沉积在功能块102(B)的经蚀刻的第一电介质层204上,包括填充过孔206(B)。在一些情况下,金属层210(A)可以与金属层210(B)相同,而在其他情况下,例如,根据与功能块102(A)相关联的标准104(A)和与功能块102(B)相关联的标准104(B),金属层210(A)可以不同于金属层210(B)。金属层210(A)、210(B)中的每一者可以包括Cu、Co、Ru、W、Mo、Au、Ag、Al、Sn、另一类型的金属或其任意组合。例如,第一金属层202可以包括Cu,第二金属层210(A)可以包括Co(或W),并且第二金属层210(B)可以包括W(或Co)。

[0047] 图4E图示了对图4D的第二金属层210(A)、210(B)执行金属蚀刻212的结果。图4F图示了执行电介质填充214以在经蚀刻的第二金属层210(A)、210(B)的顶部添加第二电介质层216,并且对第二电介质层216的顶部表面220执行CMP 218的结果。

[0048] 图4G图示了在特定功能块(例如功能块102(A))上执行金属凹陷蚀刻以使特定功能块的连接件308(A)凹陷到第二电介质层216的顶部表面220下方的结果。其他功能块(例如功能块102(B))的连接件308(B)保持在与顶部表面220相同的水平。使用金属凹陷蚀刻404使金属线凹陷导致功能块102(A)中较低的金属电容(和较高的金属R)。当功能块偏好较低的金属电容(并且可以容许较高的金属R)时,金属凹陷蚀刻404有益于功能块102(A)。

[0049] 上面描述的BEOL工艺并不旨在相互排斥,而是为了说明可以如何使用该系统和技术而在同一SOC上提供至少两个不同的功能块。不同的图可以以不同的方式组合,如下面的流程图所示以定制SOC上的每个功能块。

[0050] 在图5和图6的流程图中,每个框表示可以以硬件、软件或其组合来实现的一个或多个操作。在软件的上下文中,块表示计算机可执行指令,该计算机可执行指令在由一个或多个处理器执行时使处理器执行所叙述的操作。一般来说,计算机可执行指令包括执行特定功能或实现特定抽象数据类型的例程、程序、对象、模块、部件、数据结构等。描述框的顺序不旨在被解释为限制,并且任何数量的所描述的操作可以以任何顺序和/或并且组合来实现这些工艺。出于讨论的目的,如上面所描述的,参考图1、图2A至图2F、图3A至图3G和图4A至图4G来描述工艺500和600,尽管可以使用其他模型、框架、系统和环境来实现这些工

艺。

[0051] 图5图示了根据本公开的各方面的示例工艺500,包括在第一电介质层上沉积第二金属层。工艺500可以在SOC的加工期间(诸如在BEOL期间)执行。

[0052] 在502处,该工艺可以沉积第一金属层(例如,在晶片上)。例如,在图2A、图3A和图4A中,该工艺可以沉积第一金属层202。

[0053] 在504处,该工艺可以在第一金属层的顶部上沉积第一电介质层。例如,在图2B、图3B和图4B中,该工艺可以沉积第一电介质层204。

[0054] 在506处,该工艺可以在第一电介质层中蚀刻一个或多个过孔。例如,在图2C、图3D和图4C中,该工艺可以在功能块102(A)中蚀刻至少一个过孔206(A),并且可以在功能块102(B)中蚀刻至少一个过孔206(B)。

[0055] 在508处,针对单独的功能块,该工艺可以在第一电介质层的顶部上沉积第二金属层。例如,在图2D、图3E和图4D中,该工艺可以沉积用于功能块102(A)的第二金属层210(A)并且沉积用于功能块102(B)的第二金属层210(B)。

[0056] 在510处,针对单独的功能块,该工艺可以蚀刻以移除第二金属层的一部分。例如,在图2E、图3F和图4E中,该工艺可以执行金属蚀刻212以移除第二金属层210(A)、210(B)的一部分。

[0057] 在512处,该工艺可以在第二金属层的顶部上沉积第二电介质层。例如,在图2F、图3G和图4F中,该工艺可以执行电介质填充214以添加第二电介质层216。

[0058] 在514处,该工艺可以对第二电介质层执行化学机械抛光(CMP)。例如,在图2F、图3G和图4F中,该工艺可以对第二电介质层216的顶部表面220执行CMP 218。

[0059] 因此,在BEOL期间,基于与特定功能块相关联的特定标准,可以在第二金属层中使用不同的金属。例如,具有相对低电阻的金属可以用作发送大量数据或如果内部连接件中电阻太大则可能过热的功能块的第二金属层。具有相对高电阻的金属可以用作不经常使用的功能块(诸如唤醒功能)的第二金属层。

[0060] 图6图示了根据本公开的各方面的包括形成一个或多个凹陷蚀刻的示例工艺600。工艺600可以在SOC的加工期间(诸如在BEOL期间)执行。

[0061] 在602处,该工艺可以沉积第一金属层(例如,在晶片上)。例如,在图2A、图3A和图4A中,该工艺可以沉积第一金属层202。

[0062] 在604处,该工艺可以在第一金属层的顶部上沉积第一电介质层。例如,在图2B、图3B和图4B中,该工艺可以沉积第一电介质层204。

[0063] 在606处,在一些情况下,针对单独的功能块,该工艺可以经由蚀刻移除第一电介质层的一部分。例如,在图3C中,该工艺可以执行层蚀刻302以移除功能块102(B)的第一电介质层204的一部分(例如,在不影响功能块102(A)的第一电介质层204的情况下)。

[0064] 在608处,针对单独的功能块,该工艺可以在第一电介质层中蚀刻一个或多个过孔。例如,在图2C、图3D和图4C中,该工艺可以在功能块102(A)中蚀刻至少一个过孔206(A),并且可以在功能块102(B)中蚀刻至少一个过孔206(B)。

[0065] 在610处,针对单独的功能块,该工艺可以在第一电介质层的顶部上沉积第二金属层。例如,在图2D、图3E和图4D中,该工艺可以沉积用于功能块102(A)的第二金属层210(A)并且沉积用于功能块102(B)的第二金属层210(B)。

[0066] 在612处,针对单独的功能块,该工艺可以蚀刻以移除第二金属层的一部分。例如,在图2E、图3F和图4E中,该工艺可以执行金属蚀刻212以移除第二金属层210(A)、210(B)的一部分。

[0067] 在614处,该工艺可以在第二金属层的顶部上沉积第二电介质层。例如,在图2F、图3G和图4F中,该工艺可以执行电介质填充214以添加第二电介质层216。

[0068] 在616处,该工艺可以对第二电介质层执行化学机械抛光(CMP)。例如,在图2F、图3G和图4F中,该工艺可以对第二电介质层216的顶部表面220执行CMP 218。

[0069] 在618处,在一些情况下,针对单独的功能块,该工艺可以经由蚀刻移除过孔中的一个或多个的一部分以创建一个或多个凹陷连接件。例如,在图4G中,金属凹陷蚀刻404可以用于使连接器凹陷到顶部表面220下方。

[0070] 因此,由本文所描述的BEOL工艺提供的优点是功能块可以被定制以满足与每个功能块相关联的不同标准。例如,特定功能块可以使用与另一功能块不同的金属作为第二金属层,特定功能块可以具有比另一功能块更宽的过孔,特定功能块可以具有与另一功能块相比具有更大深度的连接器,特定功能块可以具有与另一功能块相比凹陷的连接器、过孔或两者,或其任意组合。以此方式,可以满足与每个功能块相关联的不同电阻和电容标准,从而使能更快的吞吐量(例如,由于更低的电阻)、更少的热量积聚等。

[0071] 图7图示了根据本公开的一个或多个方面的集成器件700的部件。不管上面讨论的各种BEOL技术如何,应理解的是,SOC 100可以被配置为耦合到PCB 790。PCB 790还耦合到电源780(例如,电源管理集成电路(PMIC)),这允许封装件720和SOC 100电耦合到PMIC 780。特别地,一条或多条电源(VDD)线791和一条或多条地(GND)线792可以被耦合到PMIC 780以经由VDD BGA引脚725和GND BGA引脚727将功率分配到PCB 790、封装件720并且经由裸片凸块712(其可以是如上所讨论的耦合到封装件720的顶部金属层/M1层726的各种尺寸和间距的电镀UBM)将功率分配到裸片710。VDD线791和GND线792各自可以由PCB 790的一个或多个金属层(例如,层1至6)中的迹线、形状或图案形成,该迹线、形状或图案由穿过将PCB 790中的金属层1至6分离的绝缘层的一个或多个过孔耦合。如本领域技术人员所知,PCB 790可以具有一个或多个PCB电容器(PCB cap)795,该一个或多个PCB电容器可以用于调节电源信号。附加的连接件和器件可以经由封装件720上的一个或多个附加的BGA引脚(未图示)耦合到PCB 790和/或穿过PCB 790到达封装件720。应理解的是,提供所示配置和描述仅是为了帮助解释本文所公开的各种方面。例如,PCB 490可以具有更多或更少的金属层和绝缘层,可以有多条线向各种部件提供功率等。因此,前述说明性示例和关联附图不应被解释为限制本文公开和要求保护的各种方面。

[0072] 根据本文公开的各种方面,至少一个方面包括具有多个功能块的SOC。SOC的单独的功能块可以包括具有特定R特性、特定C特性或两者的连接件。在各种技术优点中,所公开的各种方面在至少一些方面,提供了定制位于同一SOC上的单独的功能块的不同连接件(包括过孔)的电阻(R)、电容(C)或两者。以此方式,执行大量操作、传送大量数据等的功能块受益于部分基于第二金属层中使用的金属、连接件的宽度、连接件的深度等提供较低电阻的路径以增加吞吐量、减少热量积聚等。将从本文公开的各种方面认识到其他技术优点并且这些技术优点仅作为示例提供并且不应被解释为限制本文公开的各种方面中的任一方面。

[0073] 图8图示了根据本公开的一些示例的示例移动设备。现在参考图8,描绘了根据示

例性方面配置的移动设备的框图并且总体上指定为移动设备800。在一些方面,移动设备800可以被配置为无线通信设备。如图中示出的,移动设备800包括处理器801。处理器801可以通过链路通信地耦合到存储器832,该链路可以是裸片到裸片或芯片到芯片的链路。移动设备800还包括显示器828和显示控制器826,其中显示控制器826耦合到处理器801和显示器828。

[0074] 在一些方面,图8可以包括:耦合到处理器801的编码器/解码器(CODEC)834(例如,音频和/或语音CODEC);耦合到CODEC 834的扬声器836和传声器838;以及耦合到无线天线842和处理器801的无线电路840(其可以包括调制解调器、RF电路系统、滤波器等,可以使用一个或多个倒装芯片器件来实现,如本文所公开)。

[0075] 在特定方面,在存在上述块中的一个或多个块的情况下,处理器801、显示控制器826、存储器832、CODEC 834和无线电路840可以被包括在片上系统(SOC)100中,该片上系统可以使用本文公开的BEOL技术来整体或部分地实现。输入设备830(例如,物理键盘或虚拟键盘)、电源844(例如,电池)、显示器828、输入设备830、扬声器836、传声器838、无线天线842和电源844可以在SOC 100的外部,并且可以耦合到SOC 100的部件(诸如接口或控制器)。

[0076] 应注意的是,尽管图8描绘了移动设备800,但是处理器801和存储器832也可以被集成到机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、个人数字助理(PDA)、固定位置数据单元、计算机、膝上型计算机、平板计算机、通信设备、移动电话或其他类似设备中。

[0077] 图9图示了根据本公开的各种示例的可以与任一前述集成器件或半导体器件集成的各种电子设备。例如,移动电话设备902、膝上型计算机设备904和固定位置终端设备906各自一般被视为用户设备(UE)并且可以包括如本文中所描述的倒装芯片器件900。倒装芯片器件900可以是例如本文所描述的集成电路、裸片、集成器件、集成器件封装件、集成电路件、器件封装件、集成电路(IC)封装件、层叠封装器件中的任一者。图9所示的设备902、904、906仅是示例性的。其他电子设备也可以以倒装芯片器件900为特征,包括但不限于一组设备(例如,电子设备),该一组设备包括移动设备、手持个人通信系统(PCS)单元、便携式数据单元(诸如个人数字助理)、全球定位系统(GPS)使能设备、导航设备、机顶盒、音乐播放器、视频播放器、娱乐单元、固定位置数据单元(诸如仪表读取设备)、通信设备、智能电话、平板计算机、计算机、可穿戴设备、服务器、路由器、机动交通工具(例如,自主交通工具)中实现的电子设备、物联网(IoT)设备或存储或检取数据或计算机指令或其任意组合的任何其他设备。

[0078] 可以注意到的是,尽管在本文的方面中描述了特定的频率、集成电路(IC)、硬件和其他特征,但是备选方面可以变化。也就是说,备选方面可以利用附加的或备选的频率(例如,除了60GHz和/或28GHz频带之外)、天线元件(例如,具有不同大小/形状的天线元件阵列)、扫描周期(包括静态和动态扫描周期两者)、电子设备(例如,WLAN AP、蜂窝基站、智能扬声器、IoT设备、移动电话、平板计算机、个人计算机(PC)等)和/或其他特征。本领域技术人员应理解此类变化。

[0079] 应理解的是,本文使用诸如“第一”、“第二”等名称对元件的任何引用一般不限制这些元件的数量或顺序。而是,这些指定可以在本文中用作区分两个或更多个元件或元件的实例的便利方法。因此,对第一元件和第二元件的引用并不意味着在那里可以仅采用两

个元件或第一元件必须以某种方式在第二元件之前。此外,除非另有说明,否则一组元件可以包括一个或多个元件。另外,在说明书或权利要求中使用的术语形式“A、B或C中的至少一者”或“A、B或C中的一者或多者”或“由A、B和C组成的组中的至少一者”表示“A或B或C或这些元件的任意组合”。例如,此术语可以包括A、或B、或C、或A和B、或A和C、或A和B和C、或2A、或2B、或2C等等。

[0080] 在上面的详细描述中,可以看出不同的特征在示例中被组合在一起。此公开方式不应被理解为示例条款具有比每个条款中明确提到的更多的特征的意图。而是,本公开的各个方面可以包括少于所公开的单个示例条款的所有特征。因此,以下条款应被视为并入说明书中,其中每个条款本身可以作为单独的示例。尽管每个从属条款可以在条款中引用与其他条款中的一个的特定组合,但是该从属条款的(一个或多个)方面不限于该特定组合。应理解的是,其他示例条款也可以包括(一个或多个)从属条款方面与任何其他从属条款或独立条款的主题的组合,或任何特征与其他从属条款和独立条款的组合。本文公开的各个方面明确地包括这些组合,除非明确地表达或可以容易地推断出不旨在进行特定的组合(例如,矛盾的方面,诸如将元件定义为绝缘体和导体两者)。此外,进一步旨在条款的各方面可以被包括在任何其他独立条款中,即使该条款不直接从属于该独立条款。在以下编号的条款中描述实现方式示例:

[0081] 条款1.一种包括片上系统(SOC)的装置,包括:第一金属层;第一电介质层,位于第一金属层的顶部上;第一过孔,位于第一电介质层中,被用于多个功能块中的第一功能块中,其中多个功能块被共置于SOC上;第二过孔,位于第一电介质层中,被用于多个功能块中的第二功能块中;第二金属层,位于该第一电介质层上,其中该第二金属层包括:第一组连接件,被用于第一功能块中;以及第二组连接件,被用于第二功能块中,其中第一组连接件不同于第二组连接件;以及第二电介质层,位于第一电介质层上。

[0082] 条款2.根据条款1所述的装置,其中第一组连接件的第一深度不同于第二组连接件的第二深度。

[0083] 条款3.根据条款2所述的装置,其中邻近第一组连接件的第一电介质层的第一厚度不同于邻近第二组连接件的第一电介质层的第二厚度。

[0084] 条款4.根据条款3所述的装置,其中第一厚度大于第二厚度并且第一深度小于第二深度。

[0085] 条款5.根据条款1所述的装置,其中第一组连接件凹陷到第二电介质层的顶部表面下方,并且第二组连接件与第二电介质层的顶部表面齐平。

[0086] 条款6.根据条款1所述的装置,其中第一过孔具有第一宽度并且第二过孔具有第二宽度,该第二宽度不同于该第一宽度。

[0087] 条款7.根据条款4至6中任一项所述的装置,其中第一组连接件各自具有第一宽度并且第二组连接件各自具有第一宽度。

[0088] 条款8.根据条款1至6中任一项所述的装置,其中该第一组连接件各自具有第一宽度,并且该第二组连接件各自具有第二宽度,并且其中该第一宽度不同于该第二宽度。

[0089] 条款9.根据条款1至8中任一项所述的装置,其中第二金属层包括铜(Cu)、钴(Co)、钌(Ru)、钨(Tungsten/Wolfram)(W)、钼(Mo)、金(Au)、银(Ag)、铝(Al)或锡(Sn)中的至少一种。

[0090] 条款10.根据条款1至9中任一项所述的装置,其中第一金属层包括铜(Cu)、钴(Co)、钌(Ru)、钨(Tungsten/Wolfram)(W)、钼(Mo)、金(Au)、银(Ag)、铝(Al)或锡(Sn)中的至少一种。

[0091] 条款11.根据条款1至10中任一项所述的装置,其中该第一过孔和第一组连接件以及该第二过孔和第二组连接件由相同的材料形成。

[0092] 条款12.根据条款1至10中任一项所述的装置,其中第一过孔和第一组连接件由第一材料形成,并且第二过孔和第二组连接件由第二材料形成,该第二材料不同于该第一材料。

[0093] 条款13.根据条款1至12中任一项所述的装置,其中第一组连接件的第一间距不同于第二组连接件的第二间距。

[0094] 条款14.根据条款1至13中任一项所述的装置,其中第一组连接件的第一电阻不同于第二组连接件的第二电阻。

[0095] 条款15.根据条款1至14中任一项所述的装置,其中第一组连接件的第一电容不同于第二组连接件的第二电容。

[0096] 条款16.根据条款1至15中任一项所述的装置,其中该多个功能块包括以下中的至少两者:微处理器、图形处理单元(GPU)、通信接口、输入/输出(I/O)接口、共享存储器和数字信号处理器(DSP)。

[0097] 条款17.根据条款1至16中任一项所述的装置,其中该第一电介质层和该第二电介质层各自包括纳米多孔二氧化硅、氢倍半硅氧烷(HSQ)、聚四氟乙烯(PTFE)、氟氧化硅(FSG)、锆钛酸铅(PZT)、五氧化二钽(Ta_2O_5)、氧化铝(Al_2O_3)、二氧化锆(ZrO_2)或二氧化铪(HfO_2)中的至少一种。

[0098] 条款18.根据条款1至17中任一项所述的装置,其中该装置被并入设备中,所述设备选自由以下组成的组:音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、计算机、可穿戴设备、物联网(IoT)设备、基站、笔记本计算机、服务器和机动交通工具中的设备。

[0099] 条款19.一种制造片上系统(SOC)的方法,包括:在衬底上沉积第一金属层;在第一金属层上沉积第一电介质层;在该第一电介质层中蚀刻第一过孔,该第一过孔被用于多个功能块中的第一功能块中,其中该多个功能块被共置于该SOC上;蚀刻位于第一电介质层中的第二过孔,该第二过孔被用于该多个功能块中的第二功能块中;在该第一电介质层的顶部上沉积第二金属层,其中该第二金属层包括:第一组连接件,被用于第一功能块中;以及第二组连接件,被用于第二功能块中,其中第一组连接件不同于第二组连接件;移除第二金属层的一部分以及在第一电介质层上沉积第二电介质层。

[0100] 条款20.根据条款19所述的方法,还包括:执行第二电介质层的化学机械抛光(CMP)。

[0101] 条款21.根据条款19至20中任一项所述的方法,其中:第一组连接件的第一深度不同于第二组连接件的第二深度。

[0102] 条款22.根据条款21所述的方法,其中:邻近第一组连接件的第一电介质层的第一厚度不同于邻近第二组连接件的第一电介质层的第二厚度。

[0103] 条款23.根据条款22所述的方法,其中:第一厚度大于第二厚度,并且第一深度小

于第二深度。

[0104] 条款24.根据条款19至20中任一项所述的方法,其中:第一组连接件凹陷到第二电介质层的顶部表面下方,并且第二组连接件与第二电介质层的顶部表面齐平。

[0105] 条款25.根据条款19至20中任一项所述的方法,其中:第一过孔具有第一宽度,并且第二过孔具有第二宽度,该第二宽度不同于该第一宽度。

[0106] 条款26.根据条款19至25中任一项所述的方法,其中该第二金属层包括铜(Cu)、钴(Co)、钌(Ru)、钨(Tungsten/Wolfram)(W)、钼(Mo)、金(Au)、银(Ag)、铝(Al)或锡(Sn)中的至少一种。

[0107] 条款27.根据条款19至26中任一项所述的方法,其中该第一金属层包括铜(Cu)、钴(Co)、钌(Ru)、钨(Tungsten/Wolfram)(W)、钼(Mo)、金(Au)、银(Ag)、铝(Al)或锡(Sn)中的至少一种。

[0108] 条款28.根据条款19至27中任一项所述的方法,其中第一过孔和第一组连接件以及第二过孔和第二组连接件由相同的材料形成。

[0109] 条款29.根据条款19至27中任一项所述的方法,其中第一过孔和第一组连接件由第一材料形成,并且第二过孔和第二组连接件由不同于第一材料的第二材料形成。

[0110] 条款30.根据条款19至29中任一项所述的方法,其中第一组连接件的第一间距不同于第二组连接件的第二间距。

[0111] 条款31.根据条款19至30中任一项所述的方法,其中该第一组连接件的第一电阻不同于该第二组连接件的第二电阻。

[0112] 条款32.根据条款19至31中任一项所述的方法,其中第一组连接件的第一电容不同于第二组连接件的第二电容。

[0113] 条款33.根据条款19至32中任一项所述的方法,其中该多个功能块包括以下中的至少两者:微处理器、图形处理单元(GPU)、通信接口、输入/输出(I/O)接口、共享存储器和数字信号处理器(DSP)。

[0114] 条款34.根据条款19至33中任一项所述的方法,其中该第一电介质层和该第二电介质层各自包括纳米多孔二氧化硅、氢倍半硅氧烷(HSQ)、聚四氟乙烯(PTFE)、氟氧化硅(FSG)、锆钛酸铅(PZT)、五氧化二钽(Ta_2O_5)、氧化铝(Al_2O_3)、二氧化锆(ZrO_2)或二氧化铪(HfO_2)中的至少一种。

[0115] 条款35.根据条款19至34中任一项所述的方法,其中该SOC被并入装置中,该装置选自由以下组成的组:音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、计算机、可穿戴设备、物联网(IoT)设备、基站、笔记本计算机、服务器和机动交通工具中的设备。

[0116] 鉴于上面的描述和解释,本领域技术人员应理解的是,结合本文公开的各方面描述的各种说明性逻辑块、模块、电路和算法步骤可以实现为电子硬件、计算机软件或两者的组合。为了清楚地说明硬件和软件的此可互换性,各种说明性的部件、块、模块、电路和步骤已经在上面根据它们的功能进行了一般描述。此类功能是否实现为硬件或软件取决于特定的应用和对整个系统施加的设计约束。本领域技术人员可以针对每个特定的应用以不同的方式实现所描述的功能,但是此类实现方式决定不应被解释为导致脱离本公开的范围。

[0117] 因此,应理解的是,例如,装置或装置的任何部件可以被配置为(或可操作成或适

于)提供如本文所教导的功能。例如,这可以通过以下方式实现:加工(例如,制造)装置或部件,使得它将提供功能;通过对装置或部件编程,使其将提供功能性;或通过使用一些其他合适的实现技术来实现。作为一个示例,可以制造集成电路来提供必要的功能。作为另一示例,集成电路可以被制造以支持必要的功能性,然后被配置(例如,经由编程)以提供必要的功能。作为另一示例,处理器电路可以执行代码来提供必要的功能。

[0118] 此外,结合本文公开的方面描述的方法、序列和/或算法可以直接在硬件、由处理器执行的软件模块或两者的组合中实施。软件模块可以驻留在随机存取存储器(RAM)、快闪存储器、只读存储器(ROM)、可擦除可编程ROM(EPROM)、电可擦除可编程ROM(EEPROM)、寄存器、硬盘、可移动磁盘、CD-ROM或本领域已知的任何其他形式的存储介质中。示例存储介质耦合到处理器,使得处理器可以从存储介质读取信息以及向存储介质写入信息。在备选方案中,存储介质可以集成到处理器(例如,高速缓冲存储器)中。

[0119] 尽管前述公开内容图示了各种说明性方面,但是应注意的是,在不脱离由所附权利要求限定的范围的情况下,可以对图示的示例进行各种改变和修改。本公开不旨在仅限于具体图示的示例。例如,除非另有说明,根据本文所描述的公开内容的各方面的方法权利要求的功能、步骤和/或动作不需要以任何特定的顺序执行。此外,尽管某些方面可以以单数形式描述或要求保护,但是可以考虑复数形式,除非明确说明限制于单数。

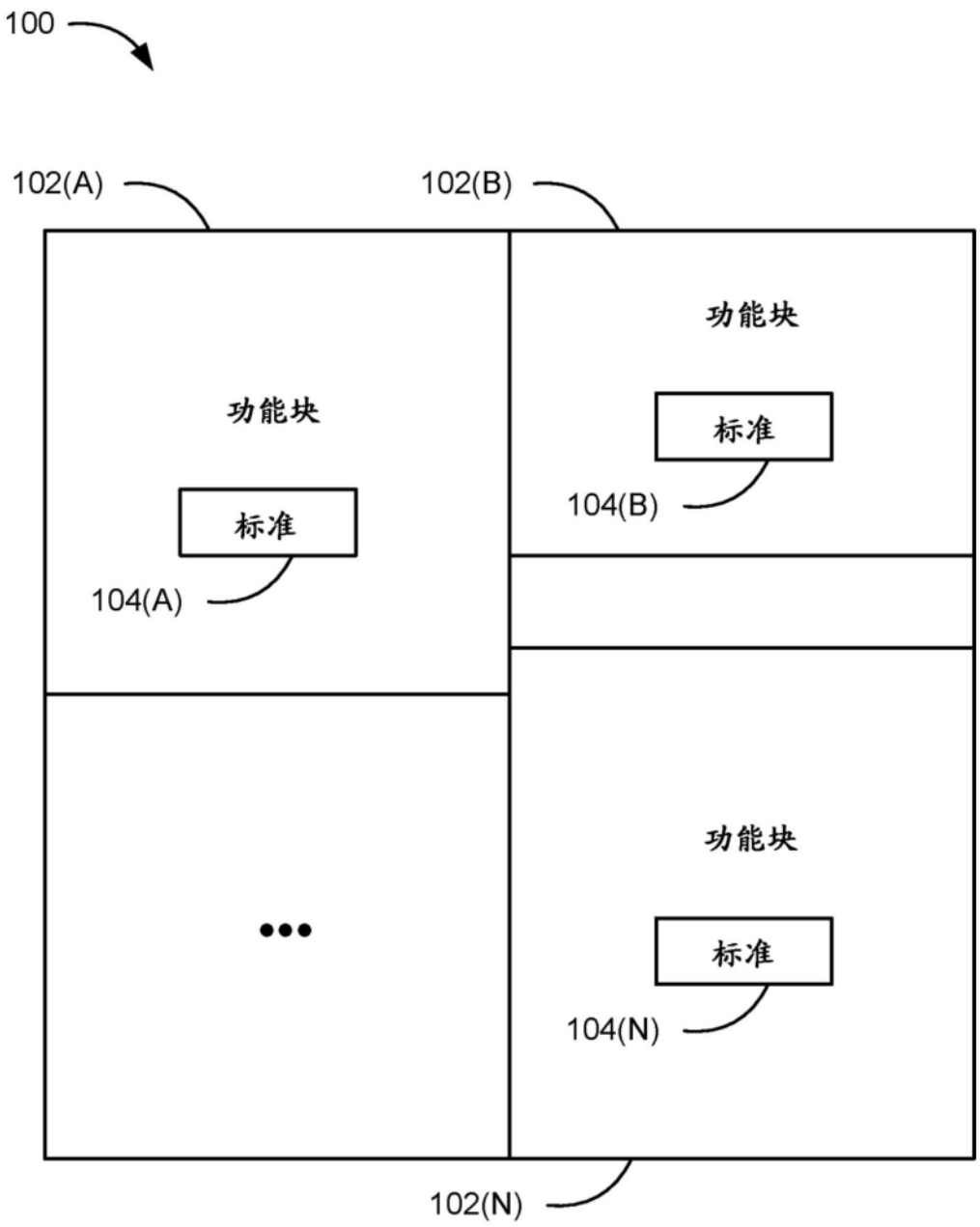

100
102(A)
102(B)
功能块
标准
104(A)
功能块
标准
104(B)
功能块
标准
104(N)
102(N)

图1

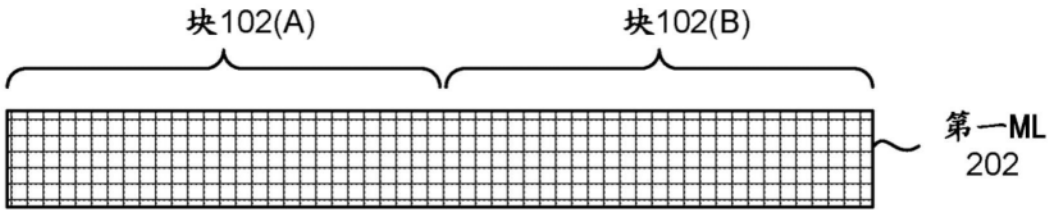

块102(A)
块102(B)
第一ML
202

图2A

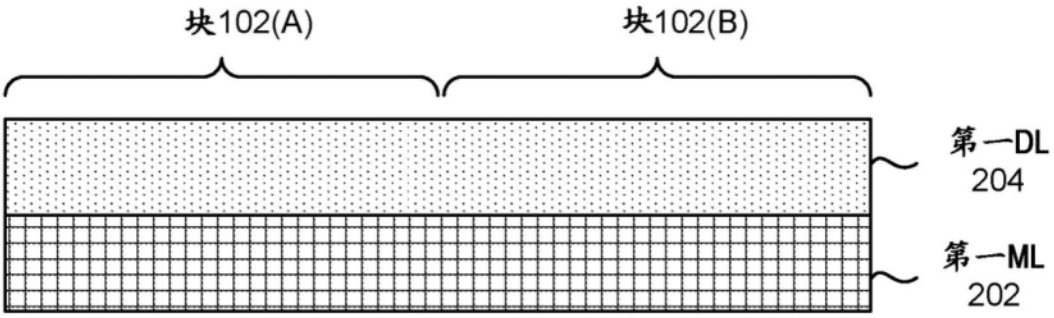
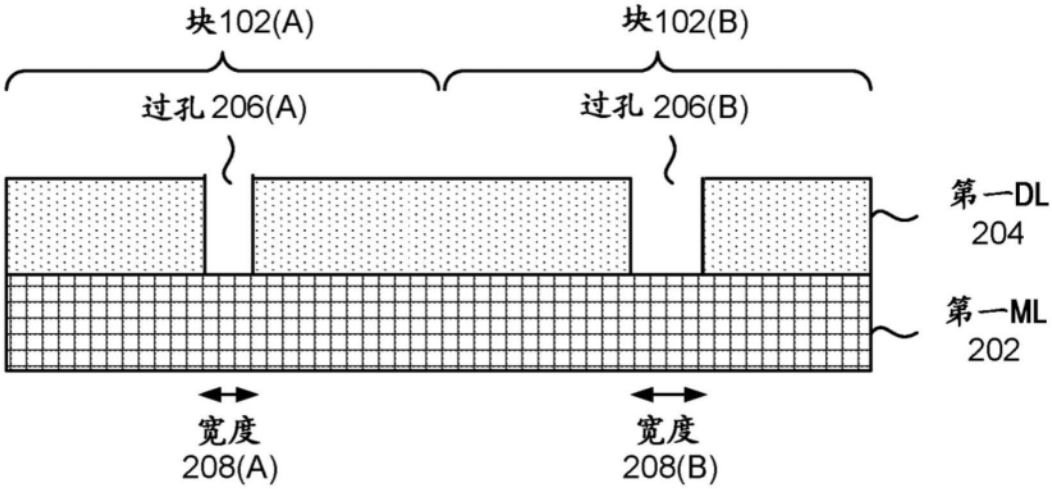


图2B



ML=金属层
DL=电介质层

图2C

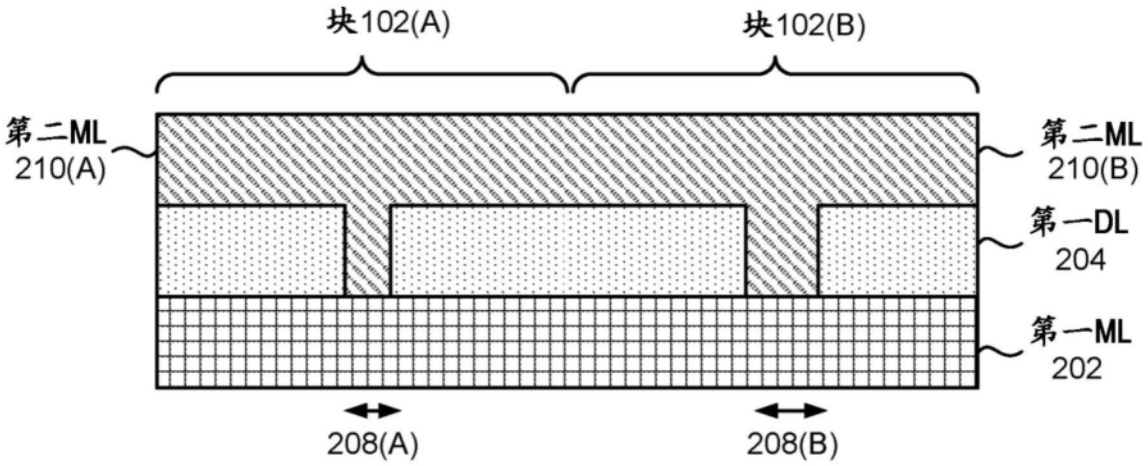

块102(A)
块102(B)
第二ML
210(A)
第二ML
210(B)
第一DL
204
第一ML
202
208(A)
208(B)

图2D

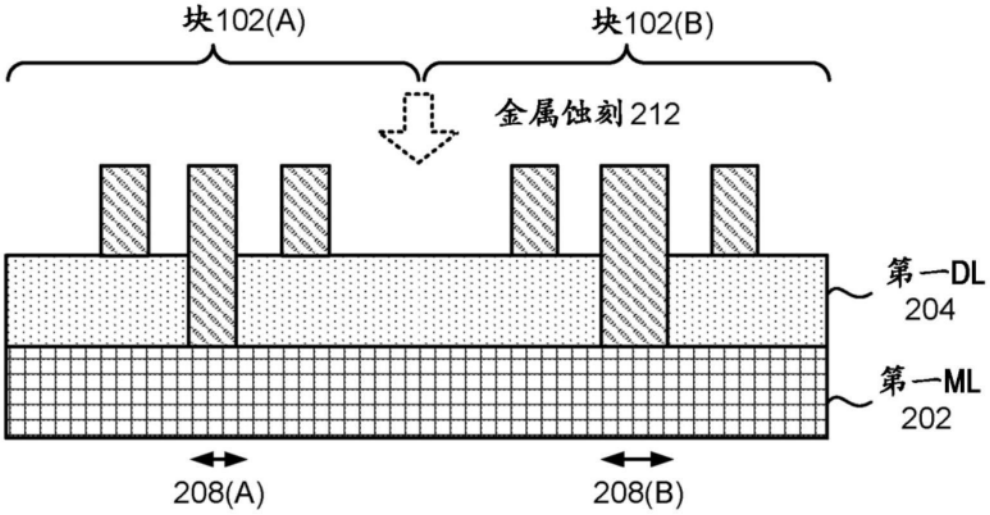

块102(A)
块102(B)
金属蚀刻212
第一DL
204
第一ML
202
208(A)
208(B)

图2E

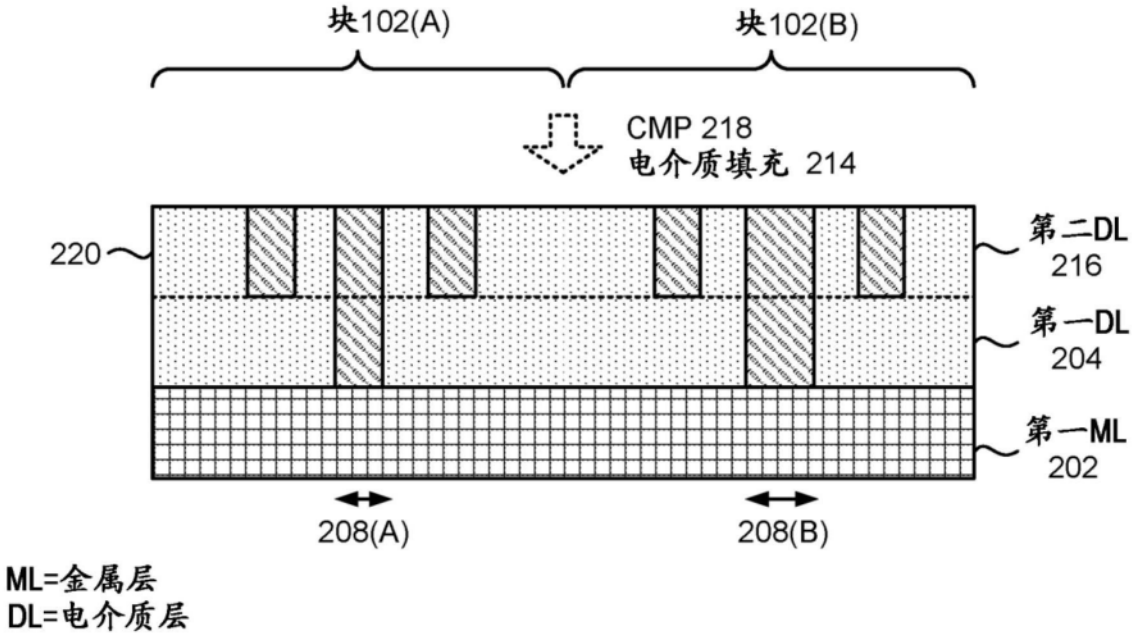

块102(A)
块102(B)
CMP 218
电介质填充 214
220
第二DL
216
第一DL
204
第一ML
202
208(A)
208(B)
ML=金属层
DL=电介质层

图2F

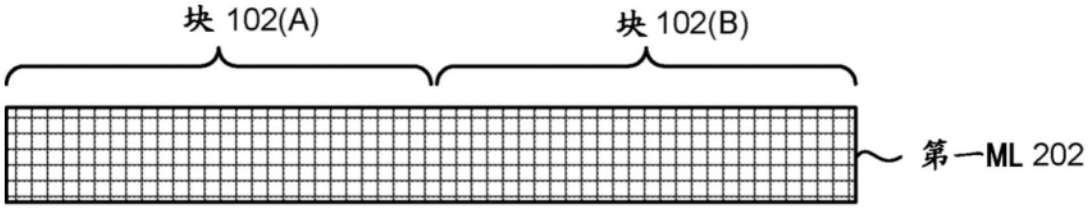

块 102(A)
块 102(B)
第一ML 202

图3A

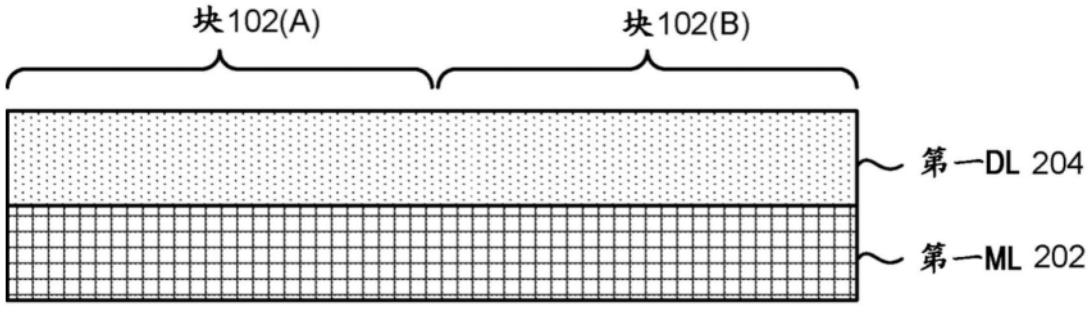

块102(A)
块102(B)
第一DL 204
第一ML 202

图3B

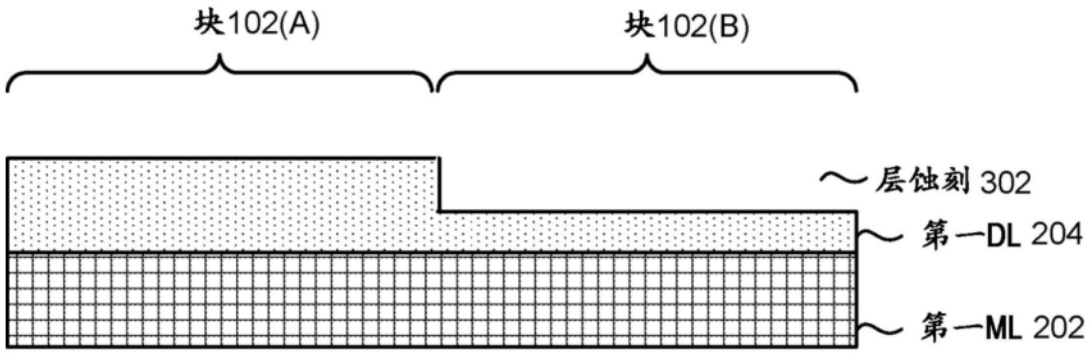

块102(A)
块102(B)
层蚀刻 302
第一DL 204
第一ML 202

图3C

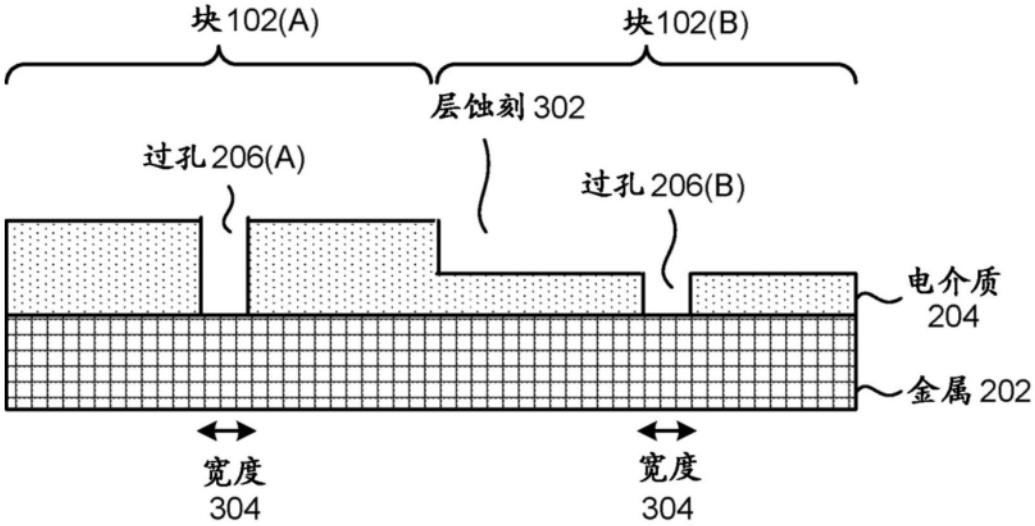

块102(A)
块102(B)
层蚀刻 302
过孔 206(A)
过孔 206(B)
电介质 204
金属 202
宽度 304
宽度 304

图3D

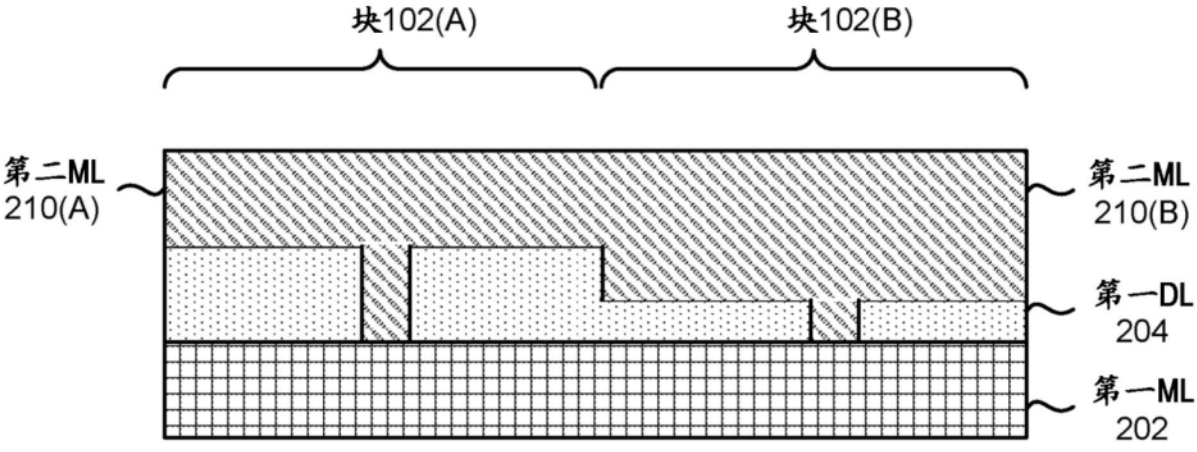

块102(A)
块102(B)
第二ML 210(A)
第二ML 210(B)
第一DL 204
第一ML 202

图3E

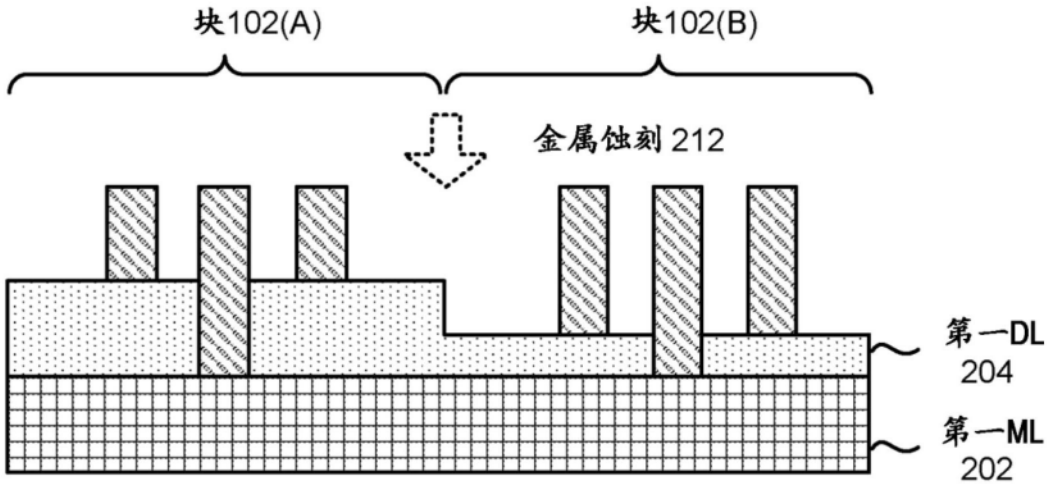

块102(A)
块102(B)
金属蚀刻 212
第一DL
204
第一ML
202

图3F

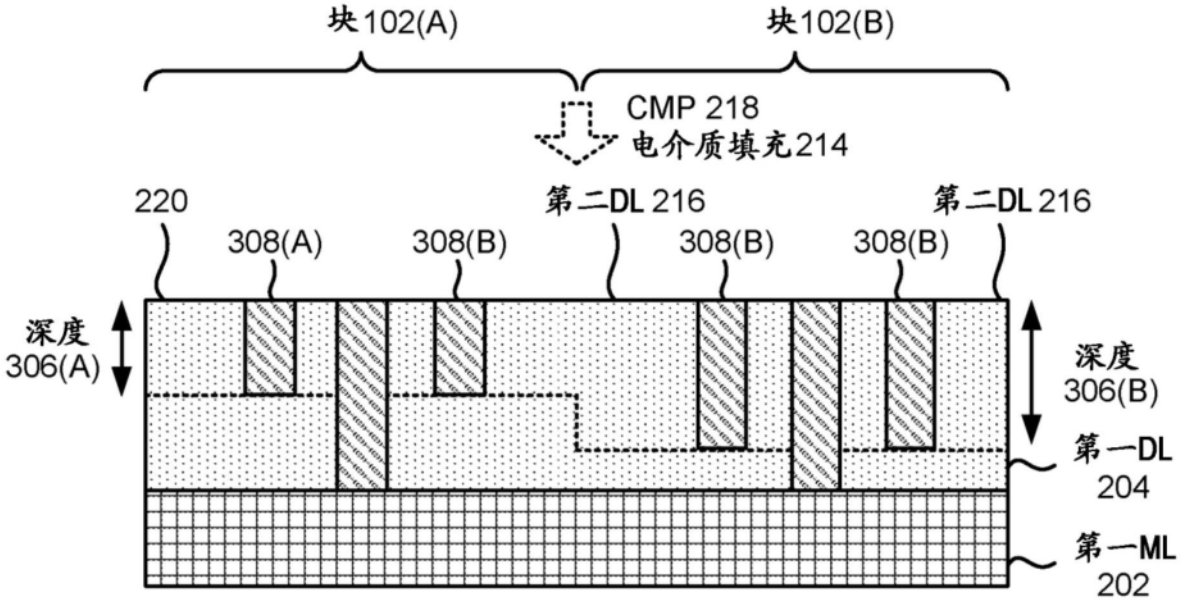

块102(A)
块102(B)
CMP 218
电介质填充214
220
第二DL 216
第二DL 216
308(A)
308(B)
308(B)
308(B)
深度
306(A)
深度
306(B)
第一DL
204
第一ML
202

图3G

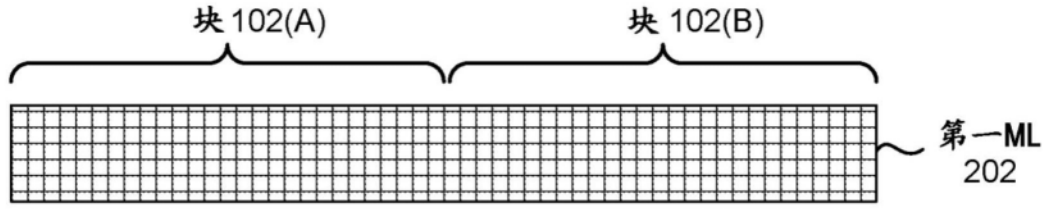

块 102(A)
块 102(B)
第一ML
202

图4A

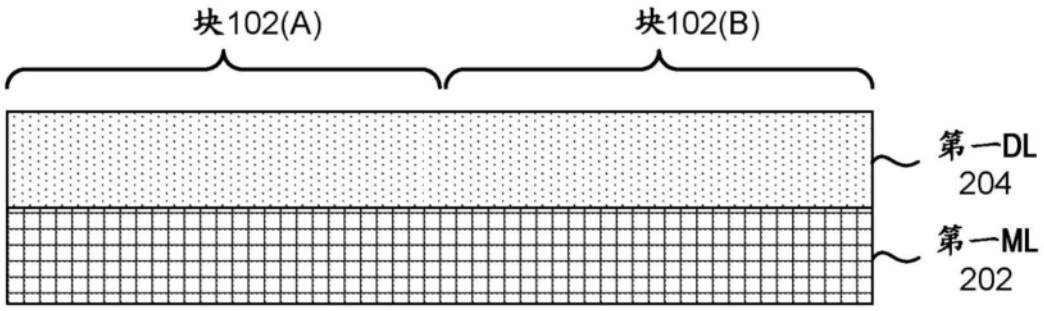

块102(A)
块102(B)
第一DL
204
第一ML
202

图4B

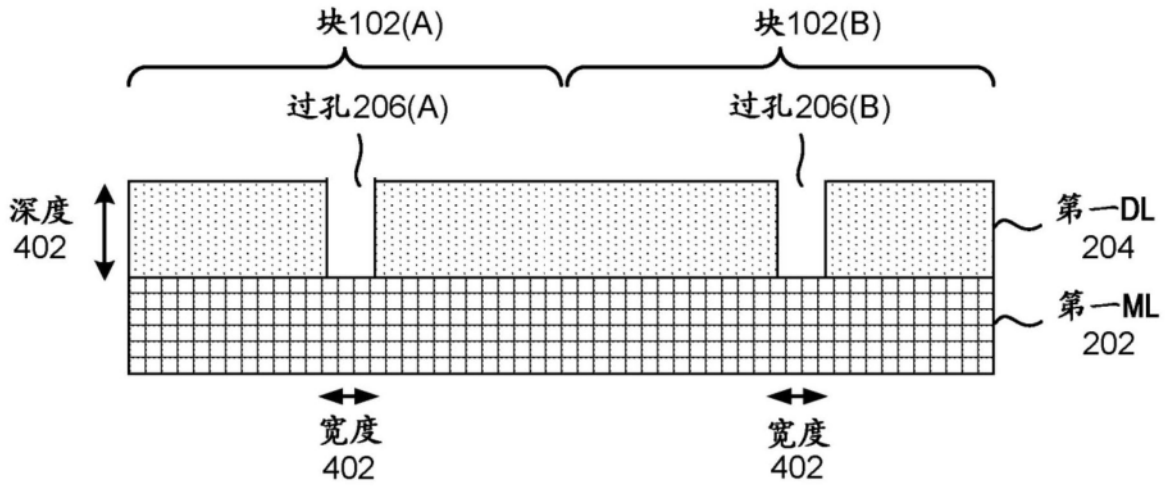

块102(A)
块102(B)
过孔206(A)
过孔206(B)
深度
402
第一DL
204
第一ML
202
宽度
402
宽度
402

图4C

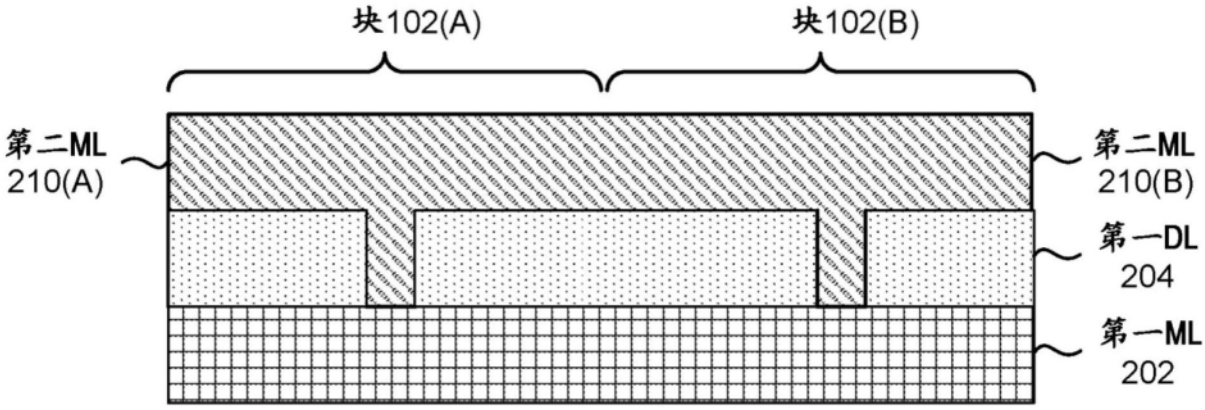

块102(A)
块102(B)
第二ML
210(A)
第二ML
210(B)
第一DL
204
第一ML
202

图4D

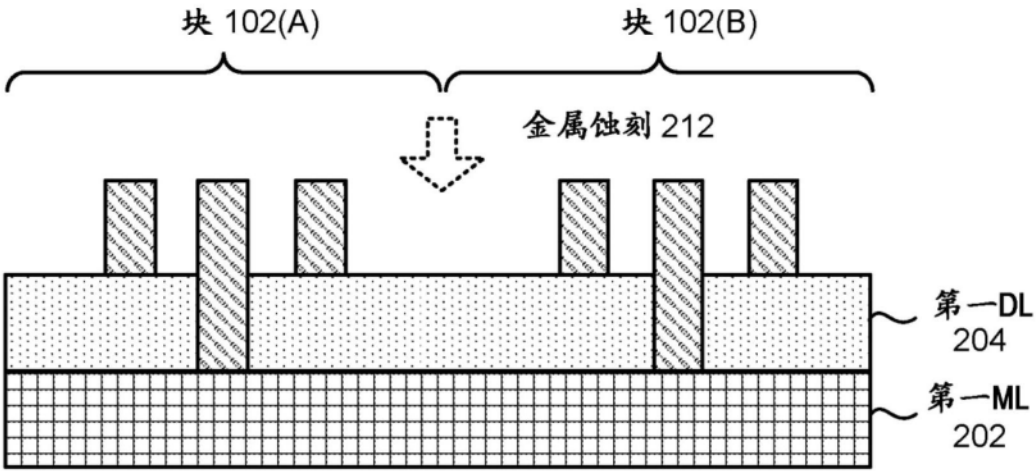

块 102(A)
块 102(B)
金属蚀刻 212
第一DL
204
第一ML
202

图4E

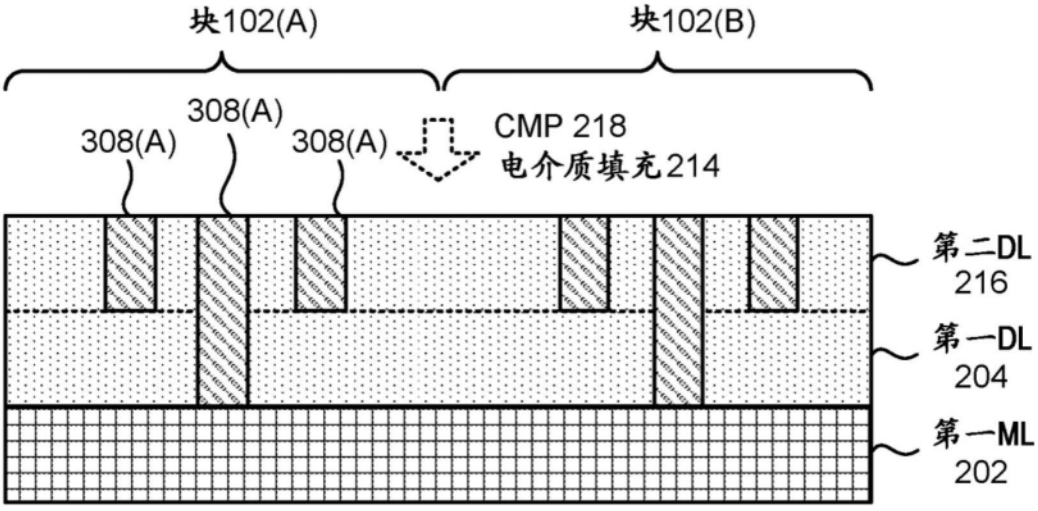

块102(A)
块102(B)
308(A)
308(A)
308(A)
CMP 218
电介质填充214
第二DL
216
第一DL
204
第一ML
202

图4F

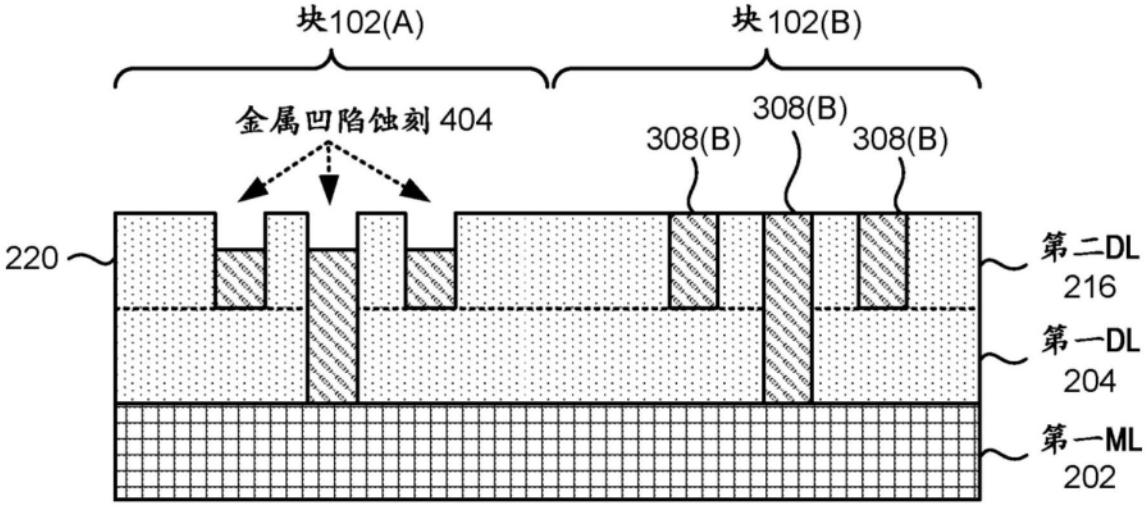

块102(A)
块102(B)
金属凹陷蚀刻 404
308(B)
308(B)
308(B)
220
第二DL
216
第一DL
204
第一ML
202

图4G

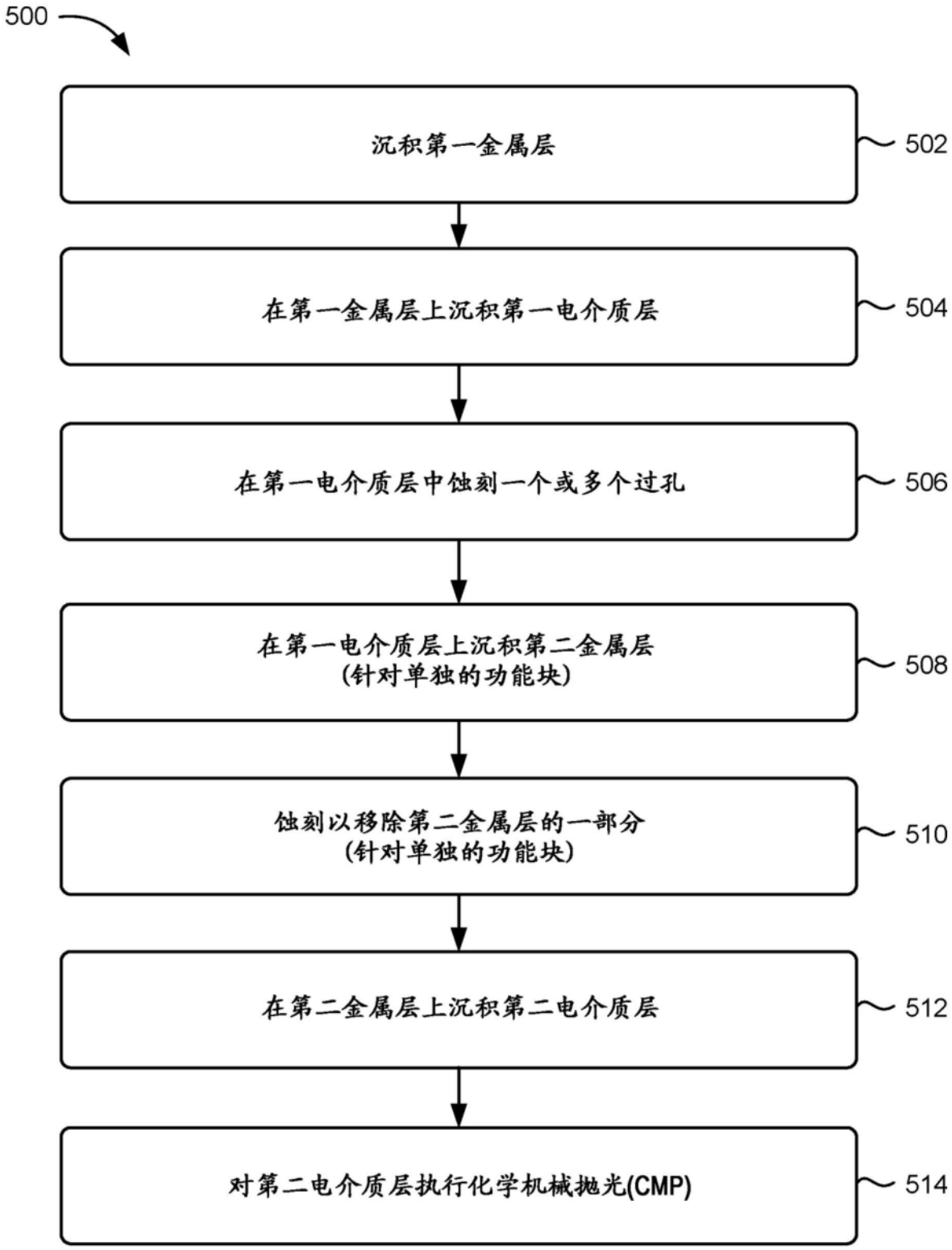

500
沉积第一金属层
502
在第一金属层上沉积第一电介质层
504
在第一电介质层中蚀刻一个或多个过孔
506
在第一电介质层上沉积第二金属层
(针对单独的功能块)
508
蚀刻以移除第二金属层的一部分
(针对单独的功能块)
510
在第二金属层上沉积第二电介质层
512
对第二电介质层执行化学机械抛光(CMP)
514

图5

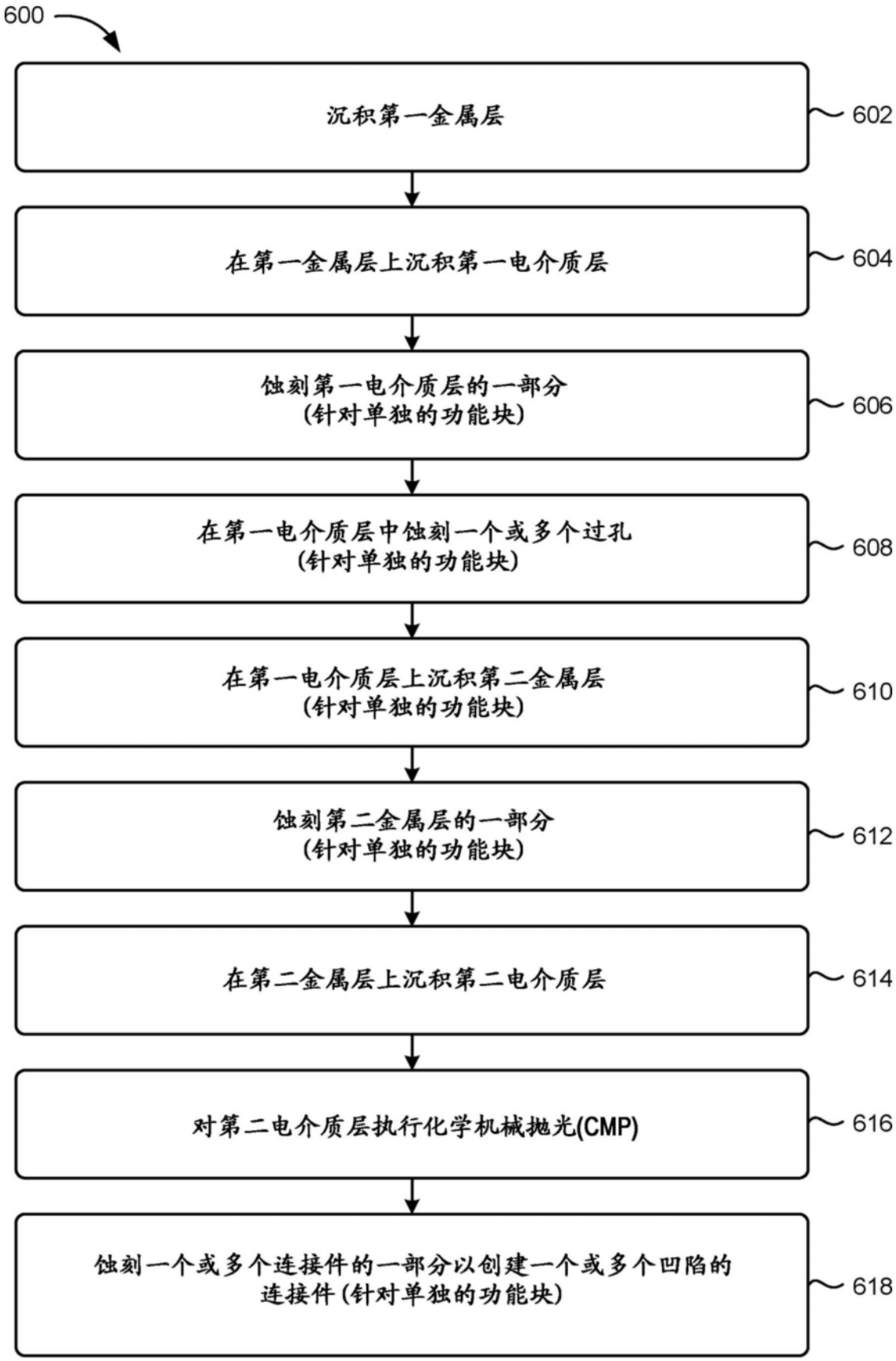

600
沉积第一金属层
602
在第一金属层上沉积第一电介质层
604
蚀刻第一电介质层的一部分
(针对单独的功能块)
606
在第一电介质层中蚀刻一个或多个过孔
(针对单独的功能块)
608
在第一电介质层上沉积第二金属层
(针对单独的功能块)
610
蚀刻第二金属层的一部分
(针对单独的功能块)
612
在第二金属层上沉积第二电介质层
614
对第二电介质层执行化学机械抛光(CMP)
616
蚀刻一个或多个连接件的一部分以创建一个或多个凹陷的
连接件(针对单独的功能块)
618

图6

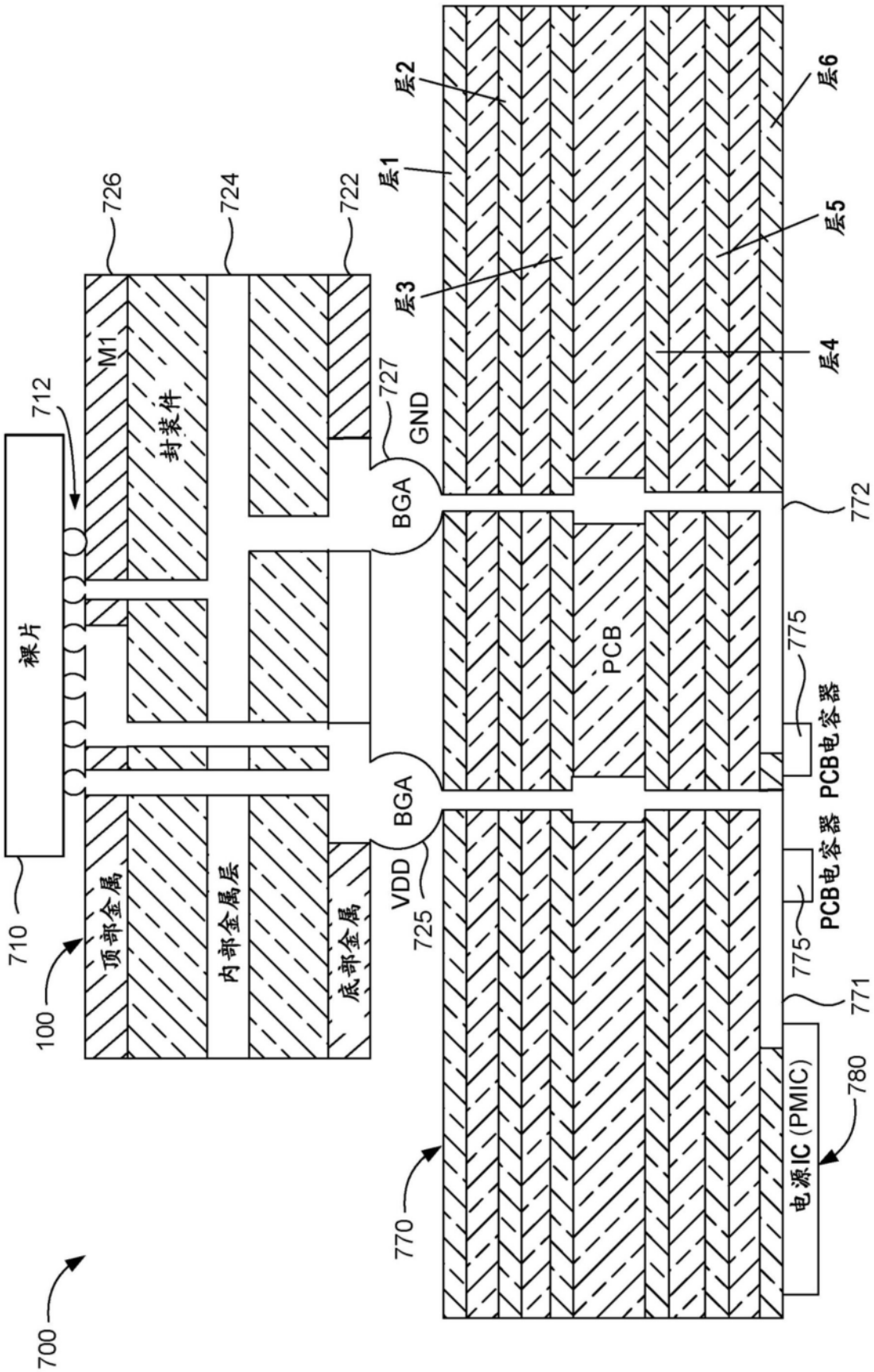

700
710
712
裸片
100
顶部金属
内部金属层
底部金属
M1
封装件
726
724
722
727
GND
BGA
BGA
VDD
725
770
层1
层2
层3
层4
层5
层6
PCB
772
775
PCB电容器
775
PCB电容器
771
电源IC (PMIC)
780

图7

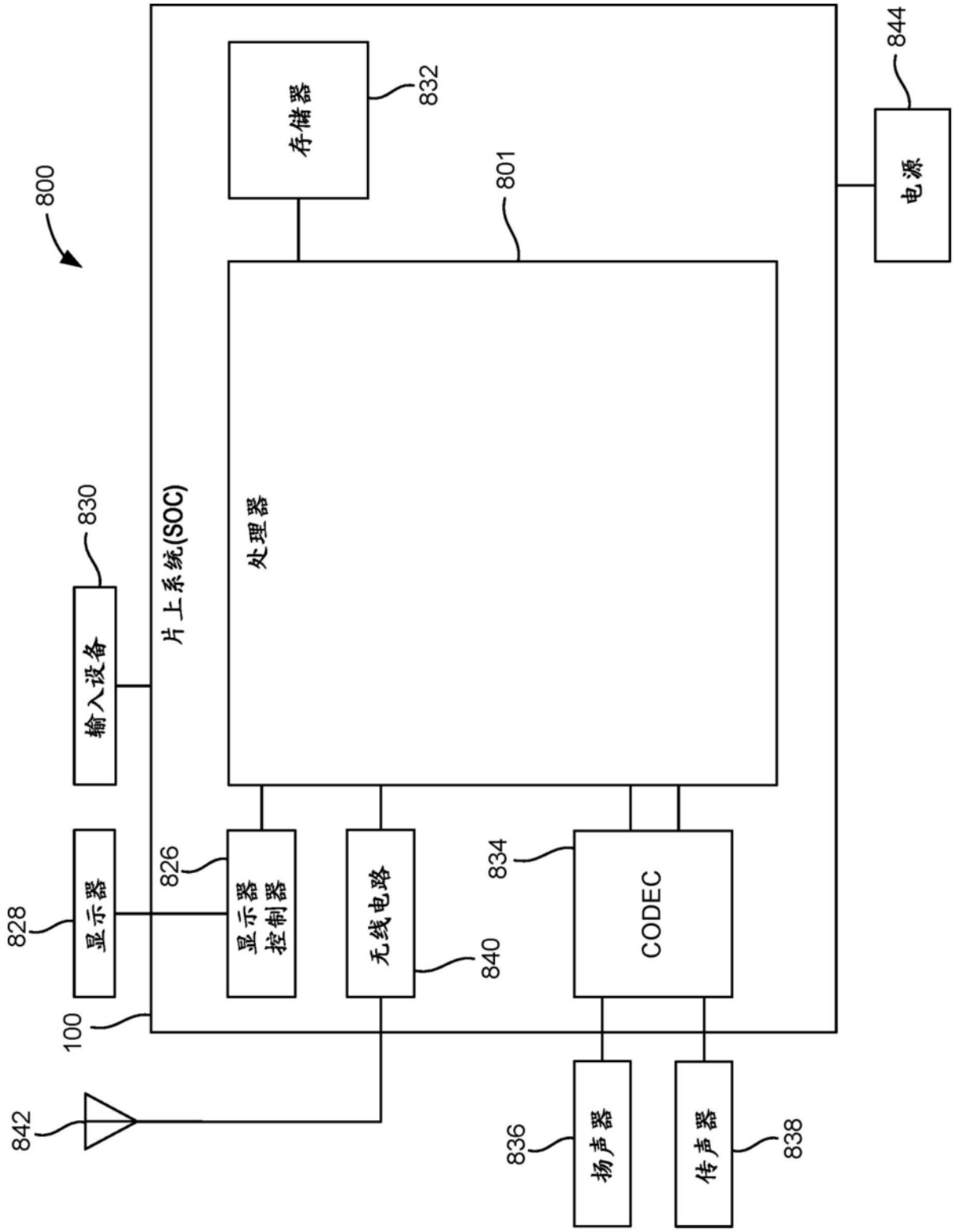

800
存储器
832
844
电源
801
处理器
片上系统(SOC)
830
输入设备
826
显示器
控制器
828
显示器
无线电路
840
834
CODEC
100
842
836
扬声器
传声器
838

图8

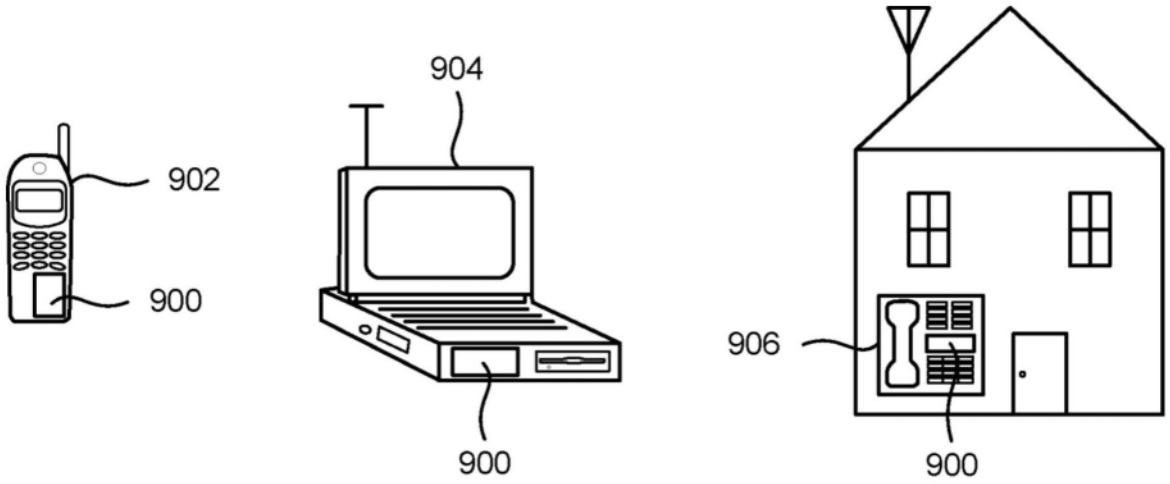


图9