

公告本

A4
C4

申請日期	91 年 3 月 5 日
案 號	91104040
類 別	G02F1/33, G09G3/28

(以上各欄由本局填註)

535022

發明專利說明書

一、發明 名稱	中 文	光電元件之驅動方法、驅動裝置及電子機器
	英 文	
二、發明 創作人	姓 名	(1) 小島大輔 (2) 伊藤昭彦
	國 籍	(1) 日本 (2) 日本
	住、居所	(1) 日本國長野縣諏訪市大和三丁目三番五號 精工愛普生股份有限公司內 (2) 日本國長野縣諏訪市大和三丁目三番五號 精工愛普生股份有限公司內
三、申請人	姓 名 (名稱)	(1) 精工愛普生股份有限公司 セイコーエプソン株式会社
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都新宿區西新宿二丁目四番一號
	代 表 人 姓 名	(1) 草間三郎

裝

訂

線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6
B6

本案已向：

國 (地區) 申請專利，申請日期： 案號： ， ☐有 ☐無主張優先權

日本	2001 年 3 月 9 日	2001-067646	☒ 有主張優先權
日本	2001 年 9 月 26 日	2001-294702	☒ 有主張優先權
日本	2001 年 12 月 11 日	2001-377794	☒ 有主張優先權
日本	2002 年 1 月 23 日	2002-014765	☒ 有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (1)

【發明所屬之技術範圍】

本發明係有關利用脈衝寬度調變，驅動光電元件之畫素的畫素驅動方法，驅動裝置及電子機器。

【以往之技術】

以往，將配置成矩陣狀之複數畫素，使用為選擇該畫素之掃描信號及為規定欲顯示前述畫素之灰階的資料信號加以驅動之畫素之驅動方法。而提案有該畫素之驅動方法中，為提升顯示畫像之畫質等，於設於1圖框內之複數之期間（以下稱子訊場）的各個期間，將前述資料信號之施加對於所有畫素進行的子訊場驅動。

根據該訊場驅動，以前述各子訊場，於各畫素做為前述資料信號，施加為表示開啓（例如黑）之電壓（例如高脈衝），或為表示關閉（例如戶）之電壓（例如低脈衝）中之任一者，由此，於1圖框內，於各畫素，經由前述資料信號施以脈衝寬度調變，就該結果而言，於前述畫素，例如可顯示64灰階之中的一個灰階。

【發明欲解決之課題】

但是，於以往之 2^N 灰階，以N個之子訊場驅動之時，經由由自包含於前述圖框之前述複數之子訊場中，欲施加前述開啓之電壓的訊場，無任何規則性地被選擇，例如縱使原本需顯示同一灰階，起因於被選擇之子訊場間之位置關係之無規則性，會有顯示不同之灰階的問題。

五、發明說明 (2)

又，於 2^N 灰階中，以 $(2^N - 1)$ 個之子訊場驅動之時，子訊場數為多，於 1 訊場期間，在於畫素寫入電壓之次數增加，而使消耗電力增加。

更且，增加灰階之數時，即伴隨多灰階化，由於需將各子訊場之長度變得更短，前述資料信號之施加需於時間上之限制下進行，有難以將前述資料信號之施加高精度進行控制的問題。

為解決上述問題，本發明之目的係提供可避免起因於不規則被選擇之子訊場之位置的灰階之差異的畫素驅動方法、驅動電路及電子機器。

【為解決課題之手段】

有關本發明之光電元件之驅動方法，屬於對應於光電元件透過訊框期間規定欲顯示灰階的灰階資料的期間之間，經由將前述光電元件成為開啓，於前述光電元件顯示前述灰階之光電元件之驅動方法中，其特徵係包含將連續於為確保對應於前述灰階資料期間所使用相互連續的複數之第 1 之子訊場期間，以及該複數之第 1 之子訊場期間，各別實質上相當於前述複數之第 1 之子訊場期間及一之第 1 之子訊場期間之合計期間之長度，相互連續之複數之第 2 之子訊場期間，自接觸位於與前述複數之第 1 之子訊場期間及前述複數之第 2 之子訊場期間之邊界的第 1 之子訊場期間及第 2 之子訊場期間，向位於自前述邊界最遠離的第 1 之子訊場期間及第 2 之子訊場期間之方向，根據前述灰

(請先閱讀背面之注意事項再填寫本頁)

訂

終

五、發明說明 (3)

階資料順序選擇之選擇步驟，和於被選擇之前述子訊場期間之間，令前述光電元件成為開啓的驅動步驟者。

有關本發明之光電元件之其他之驅動方法，屬於對應於光電元件透過訊框期間規定欲顯示灰階的灰階資料的期間之間，經由將前述光電元件成為開啓，於前述光電元件顯示前述灰階之光電元件之驅動方法中，其特徵係包含

將連續於包含於構成前述複數之訊框期間的各訊框期間，為特定對應於前述灰階資料之期間所使用相互連續的複數之第 1 之子訊場期間，以及連續於該複數之第 1 之子訊場期間，各別具有包含於前述複數之訊框期間之所有之第 1 之子訊場期間之合計期間的長度以上的長度，相互連續之複數之第 2 之子訊場期間，於前述各個訊框期間，自接觸位於與前述複數之第 1 之子訊場期間及前述複數之第 2 之子訊場期間之邊界的第 1 之子訊場期間及第 2 之子訊場期間，向位於自前述邊界最遠離的第 1 之子訊場期間及第 2 之子訊場期間之方向，根據前述灰階資料順序選擇之選擇步驟，和於每前述各訊框期間，被選擇之前述子訊場期間之間，令前述光電元件成為開啓的驅動步驟者。

有關本發明之光電元件之其他之驅動方法，屬於令訊框期間做為單位，於光電元件顯示灰階之光電元件之驅動方法中，其特徵係包含將對於存在於前述訊框期間內的基準點，於時間上前方或後方之任一方側相互鄰接，為使前述光電元件開啓或關閉的 2 以上之第 1 之子訊場期間，根據規定前述灰階之資料中的下位位元所示之值，自前述基

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

終

五、發明說明(4)

準點向前述一方之側，順序選擇的同時，對於前述基準點，存在於或相互連接於時間上前方或後方之任一之另一方側的同時，為使前述光電元件開啓或關閉之1以上之第2之子訊場期間中，一之期間則令前述複數之第1之子訊場期間之合計期間以上延長地加以設定之第2之子訊場期間，根據除去前述資料中之前述下位位元的高位位元所示之值，自前述基準點向前述另一方之側順序地加以選擇的選擇步驟，和於被選擇之第1及第2之子訊場期間之間，持續將前述光電元件開啓（或關閉）之驅動步驟者。

有關本發明之光電元件之驅動裝置，屬於對應於光電元件透過訊框期間規定欲顯示灰階的灰階資料的期間之間，經由將前述光電元件成為開啓，於前述光電元件顯示前述灰階之光電元件之驅動裝置中，其特徵係包含將連續於為特定對應於前述灰階資料之期間所使用相互連續的複數之第1之子訊場期間，以及該複數之第1之子訊場期間，各別實質上相當於前述複數之第1之子訊場期間及一之第1之子訊場期間之合計期間的長度而相互連續之複數之第2之子訊場期間，自接觸位於與前述複數之第1之子訊場期間及前述複數之第2之子訊場期間之邊界的第1之子訊場期間及第2之子訊場期間，向位於自前述邊界最遠離的第1之子訊場期間及第2之子訊場期間之方向，根據前述灰階資料選擇之選擇電路，和被選擇之前述子訊場期間之間，令前述光電元件成為開啓的驅動電路者。

有關本發明之光電元件之其他之驅動裝置，屬於對應

五、發明說明 (5)

於光電元件透過訊框期間規定欲顯示灰階的灰階資料的期間之間，經由將前述光電元件成為開啓，於前述光電元件顯示前述灰階之光電元件之驅動裝置中，其特徵係包含將連續於包含於各訊框期間，為特定對應於前述灰階資料之期間所使用相互連續的複數之第 1 之子訊場期間，以及該複數之第 1 之子訊場期間，各別具有包含於前述複數之訊框期間之所有之第 1 之子訊場期間之合計期間的長度以上的長度而相互連續之複數之第 2 之子訊場期間，於各個訊框期間，自接觸位於與前述複數之第 1 之子訊場期間及前述複數之第 2 之子訊場期間之邊界的第 1 之子訊場期間及第 2 之子訊場期間，向位於自前述邊界最遠離的第 1 之子訊場期間及第 2 之子訊場期間之方向，根據前述灰階資料選擇之選擇電路，和於每前述各訊框期間，被選擇之前述子訊場期間之間，令前述光電元件成為開啓的驅動電路者。

有關本發明之光電元件之其他之驅動裝置，屬於令訊框期間做為單位，於光電元件顯示灰階之光電元件之驅動裝置中，其特徵係包含對於存在於前述訊框期間內的基準點，於時間上前方或後方之任一方側相互鄰接，將為使前述光電元件開啓或關閉的 2 以上之第 1 之子訊場期間，根據規定前述灰階之資料中的下位位元所示之值，自前述基準點向前述一方之側，順序選擇的同時，對於前述基準點，存在或相互連接於時間上前方或後方之任一之另一方側的同時，為使前述光電元件開啓或關閉之 1 以上之第 2 之

五、發明說明 (6)

子訊場期間中，一之期間則令前述複數之第 1 之子訊場期間之合計期間以上延長地加以設定之第 2 之子訊場期間，根據除去前述資料中之前述下位位元之上位位元所示之值，自前述基準點向前述另一方之側順序地加以選擇的選擇電路，和於被選擇之第 1 及第 2 之子訊場期間之間，持續將前述光電元件開啓（或關閉）之驅動電路者。

有關本發明之電子機器，其特徵係包含配置成為矩陣狀之複數之光電元件，具備為顯示關連於電子機器之畫像的顯示裝置，和上述任一光電元件之驅動裝置者。

【發明之實施形態】

以下，對於本發明之實施形態，參照圖面加以說明。

【第 1 之實施形態】

對於使用有關本發明之畫素之驅動方法之子訊場驅動方法的光電裝置加以說明。

圖 1 係顯示第 1 之實施形態之光電裝置之構成。該光電裝置係於元件基板及對向基板間，具備成矩陣狀之複數之畫素，1 圖框，即於 1 圖框之期間，將並排於行方向（X）之所定數之畫素同時選擇的情形，向垂直方向順序進行。即，進行線順序的同時，經由將為規定灰階之信號，即將 0 或 $\pm V$ 施加於畫素，於各畫素顯示前述灰階。更詳細而言，前述光電裝置係例如將排列於一之行的所定數之畫素，於每構成 1 圖框之複數之子訊場之各子訊場加以選

（請先閱讀背面之注意事項再填寫本頁）

訂

裝

五、發明說明(7)

擇。以任一之子訊場，於前述畫素經由是否施加電壓，於 1 訊場內，於前述前畫素施加脈衝寬度調變。由此，改變施加於前述畫素之電壓實效值，可於前述畫素 1 圖框間顯示灰階。

以下，將施加 $\pm V$ 稱之為「開啓」，施加 0 稱之為「關閉」。然而，由於液晶需交流驅動之故， $+V$ 之施加和 $-V$ 之施加由灰階之觀點視之，實質上為相同的。

圖 10 係顯示子訊場。1 訊場 (1 F) 係如示於圖 10，由子訊場 SF1 ~ SF7 所構成。子訊場 SF1 ~ SF3 之長度之加權則設定為小，另一方面，子訊場 SF5 ~ SF7 之長度之加權係設定為大。例如，供予光電裝置，規定畫素欲顯示之灰階的灰階資料經由 4 位元，假定定為 16 灰階。子訊場 SF1 ~ SF3 之長度係相當於「1」灰階，另一方面，子訊場 SF5 ~ SF7 之長度係相當於「4」灰階。即，子訊場 SF5 ~ SF7 之長度係實質上相當於合計 3 個之子訊場 SF1 ~ SF3 之合計長度，和此等中之 1 個之子訊場之長度的長度。為供予關於液晶之驅動的臨限值電壓 V_{th} ，將前述子訊場 SF1 ~ SF3 及前述子訊場 SF5 ~ SF7 間所設之子訊場 SF4，無關於灰階，經常成為開啓狀態。

子訊場 SF5 ~ SF7 (畫素) 之開啓／關閉狀態係經由上述 4 位元之灰階資料的上位 2 位元而定。換言之，子訊場 SF5 ~ SF7 係根據前述上位 2 位元，沿子訊場 SF5 至子訊場 SF7 之方向，順序加以選擇。例如，上

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

綴

五、發明說明 (8)

位 2 位元為 " 0 0 " 之時，僅將子訊場 S F 5 成為開啓狀態，" 1 0 " 之時，將子訊場 S F 5 及 S F 6 成為開啓狀態，" 1 1 " 之時，將子訊場 S F 5 ~ S F 7 之所有成為開啓狀態。

子訊場 S F 1 ~ S F 3 之開啓／關閉狀態係經由上述 4 位元之灰階資料之下位 2 位元而定。換言之，子訊場 S F 1 ~ S F 3 係根據前述下述 2 位元，自子訊場 S F 3 沿子訊場 S F 1 之方向順序加以選擇。例如，下位 2 位元為 " 0 0 " 時，子訊場 S F 1 ~ S F 3 之所有則成為關閉狀態，" 0 1 " 之時，僅子訊場 S F 3 成為開啓狀態，" 1 0 " 之時，將子訊場 S F 2 及 S F 3 成為開啓狀態，" 1 1 " 之時，將子訊場 S F 1 ~ S F 3 之所有成為開啓狀態。

對於子訊場 S F 5 ~ S F 7 及子訊場 S F 1 ~ S F 3 之開啓／關閉狀態，更加以詳述之時，例如灰階資料規定「9」灰階之 " 1 0 0 1 " 時，如圖 1 0 所示，將子訊場 S F 1 及 S F 6 成為開啓狀態，且將子訊場 S F 3 成為開啓狀態。又，例如規定灰階資料規定「14」灰階之 " 1 1 1 0 " 時，如圖 1 0 所示，將子訊場 S F 5 ~ 7 之所有成為開啓狀態，且子訊場 S F 2 及 S F 3 成為開啓狀態。

在此，將規定 2 之 N 次（N 係 2 以上之整體）之灰階數之灰階的 N 位元之灰階資料，假想分為上位 M 位元（M 係較 N 小的正之整數）和下位（N - M）位元時，對應於

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (9)

前述下位 ($N - M$) 位元之複數之第 1 之子訊場之個數，及對應於前述上位 M 位元之複數之前述第 2 之子訊場的個數係各為 ($2^{N-M} - 1$) 個、($2^M - 1$) 個，更且前述第 1 之子訊場之加權假設為 α 時，前述第 2 之子訊場之加權則成為 $\alpha 2^{N-M}$ 。

如上所述，對應於前述灰階資料，將相互連續之複數之子訊場 ($S F 5 \sim S F 7$)，和相互連續之複數之子訊場 ($S F 1 \sim S F 3$)，自實質上相互鄰接之子訊場 $S F 5$ 及 $S F 3$ 間之境界 (基準點)，換言之，自子訊場 $S F 4$ (之後端)，向子訊場 $S F 1$ 或子訊場 $S F 7$ 之方向，順序加以選擇。即，將上述子訊場 $S F 1 \sim S F 3$ 、子訊場 $S F 5 \sim S F 7$ ，自訊場期間之中央向外側順序選擇。因此，無關於灰階資料之值，可連續選擇欲成為開啓狀態之子訊場，由此，可迴避起因於子訊場之非連續性的灰階之不妥。

又，於上位位元之子訊場和下位位元之子訊場的臨界，經由設置經常成為開啓的子訊場 $S F 4$ ，維持上述之連續性的情況下，可將對應於液晶之特性的電壓實效值，施加於液晶之故，可將灰階控制確實地加以進行。

回到圖 1，光電裝置係如圖 1 所示，包含顯示部 101a，和振盪電路 150，和定時信號生成電路 200，和資料變換電路 300，和掃描線驅動電路 130，和資料線驅動電路 140。

於顯示部 101a 中，前述複數之畫素 110 排列成

五、發明說明(10)

為 m 行 $\times$ n 列，為選擇該複數之畫素 1 1 0 之掃描線

1 1 2 則延伸存在於 X (行) 方向加以形成，另一方面，於前述複數之畫素 1 1 0，為供予規定前述灰階之資料信號的資料線 1 1 4 則延伸存在於 Y (列) 方向而形成。

定時信號生成電路 2 0 0 中，根據自上位裝置 (未圖示) 供給之垂直掃描信號 V_s 、水平掃描信號 H_s 及輸入灰階資料 $D_0 \sim D_3$ 之點時脈信號 $DCLK$ 、以及自振盪電路 1 5 0 供給之讀取時間之基本時脈 $RCLK$ ，生成如圖 1 所示之信號 $LCOM$ 、 FR 、 DY 、 CLY 、 LP 及 CLX 。

驅動信號 $LCOM$ 係為驅動前述複數之畫素，施加於對向基板之對向電極的一定電位 (零電位)。交流化信號 FR 係於每 1 圖框，將向液晶之施加電壓，指示極性反轉之時間。開始脈衝 DY 係指示各子訊場 $SF_1 \sim SF_7$ 之位置。時脈信號 CLY 係為規定掃描側 (Y 側) 之水平掃描期間而使用。閘鎖脈衝 LP 係規定水平掃描期間 (1 H)。時脈信號 CLX 係顯示用之點時脈信號。

資料變換電路 3 0 0 係以 4 位元規定 16 灰階之灰階資料 $D_0 \sim D_3$ 。在此，例如 D_3 係最上位位元，另一方面， D_0 係最下位位元。資料變換電路 3 0 0 係根據前述灰階資料 $D_0 \sim D_3$ ，生成資料信號 D_s ，將該資料信號 D_s 輸出至資料線驅動電路 1 4 0。

掃描線驅動電路 1 3 0 係於包含於前述顯示部

1 0 1 a 之 m 條之掃描線 1 1 2，根據自定時信號生成電

五、發明說明 (11)

路 2 0 0 輸出之信號 D Y 及 C L Y，各供給掃瞄信號 G 1、G 2、G 3、...、G m，於水平掃瞄期間 1 H 之期間，複數次選擇各前述 m 條之掃瞄線 1 1 2，更具體而言，於 1 圖框內，7 次選擇各掃瞄線 1 1 2。資料線驅動電路 1 4 0 係於關於被選擇之掃瞄線 1 1 2 的 1 行分之畫素 1 1 0，根據自前述定時信號生成電路 2 0 0 輸出之信號 F R、L P 及 C L X，以及自資料變換電路 3 0 0 輸出之資料信號 D s，將資料信號 d 1、d 2、d 3、...、d n，藉由 n 條之資料線 1 1 4，各別加以供給。

圖 2 (a) 係顯示設於顯示部之畫素的構成。如圖所示，薄膜電晶體 (T F T) 1 1 6 之閘極、源極及汲極各連接於前述掃瞄線 1 1 2、前述資料線 1 1 4、及畫素電極 1 1 8，於畫素電極 1 1 8 和對向電極 1 0 8 間，挾持有光電材料之液晶 1 0 5。於畫素電極 1 1 8 和對向電極 1 0 8 間，形成為保持電荷的蓄積容量 1 1 9。

為減輕對畫素電極 1 1 8 之施加電壓及對資料線 1 1 4 之施加電壓之間之偏移電壓，經由示於圖 2 (a) 構成之畫素，將圖 2 (b) 所示 P 通道型電晶體和 N 通道型電晶體互補加以組合的構成畫素為佳。如圖 2 (a) 所示，使用一方之通道型之電晶體時，需要偏移電壓。

圖 3 (a)、(b) 係顯示光電裝置之構造。該光電裝置 1 0 0 係加上圖 1 所示之構成要素，例如具備密封材 1 0 4、遮光膜 1 0 6、偏向板、配向膜及彩色濾色片。

圖 4 係顯示資料線驅動電路之構成。圖 1 所示之資料

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

線驅動電路 1 4 0 係如圖 4 所示，由 X 偏移暫存器 1 4 0 2，和第 1 之閘鎖電路 1 4 0 4，和第 2 之閘鎖電路 1 4 0 6，和電位選擇電路 1 4 0 8 加以構成。

X 偏移暫存器 1 4 0 2 係將自定時信號生成電路 2 0 0 供給之閘鎖脈衝 L P，根據自前述定時信號生成電路 2 0 0 供給之時脈信號 C L X，做為閘鎖信號 S 1、S 2、S 3、...、S n，順序供給至第 1 之閘鎖電路 1 4 0 4。

第 1 之閘鎖電路 1 4 0 4 係將自資料變換電路 3 0 0 輸出之前述資料信號 D s，於前述閘鎖源極 S 1、S 2、S 3、...、S n 之下降，順序加以閘鎖。第 2 之閘鎖電路 1 4 0 6 係將經由第 1 之閘鎖電路 1 4 0 4 所閘鎖之前述資料信號 D s，於前述閘鎖脈衝 L P 之下降，一起加以閘鎖，傳送至電位選擇電路 1 4 0 8。

電位選擇電路 1 4 0 8 係根據自定時信號生成電路 2 0 0 輸出之前述交流化信號 F R，將前述閘鎖之資料信號 D s 變換至資料信號 d 1、d 2、d 3、...、d n，施加於資料線 1 1 4。即，交流化信號 F R 為 L 位準時，將資料信號 d 1、d 2、d 3、...、d n 之 H 位準變換至 + V 1，另一方面，交流化信號 F R 為 H 位準時，將資料信號 d 1、d 2、d 3、...、d n 之 H 位準變換至 - V 1。交流化信號 F R 無關乎 L 或 H，將資料信號 d 1、d 2、d 3、...、d n 之 L 位準變換至 0 電位。

圖 5 係顯示開始脈衝產生電路之構成，又，圖 6 係顯

(請先閱讀背面之注意事項再填寫本頁)

訂

裝

五、發明說明 (13)

示開始脈衝產生電路之動作的時間圖。開始脈衝產生電路 2 1 0 係設於圖 1 所示之定時信號生成電路 2 0 0，生成開始脈衝 D Y。

開始脈衝產生電路 2 1 0 係如圖 5 所示，由計數器 2 1 1、比較電路 2 1 2、多工器 2 1 3、環狀計數器 2 1 4、D 觸發電路 2 1 5 及 O R 電路 2 1 6 所構成。

環狀計數器 2 1 4 係計數開始脈衝 D Y 之數，多工器 2 1 3 係根據環狀計數器 2 1 4 之計數結果 S 2 1 4，選擇輸出顯示子訊場 S F 1 ~ S F 7 之時間的計數資料 D c 1、D c 2、...、D c 7。

比較電路 2 1 2 係比較計數器 2 1 1 之計數值 S 2 1 1 和多工器 2 1 3 之輸出資料值 S 2 1 3，當兩者一致時，輸出 H 位準之一致信號 S 2 1 2。比較電路 2 1 2 係計數器 2 1 1 之計數值 S 2 1 1，當到達子訊場之區分時，輸出一致信號 S 2 1 2。該一致信號係藉由 O R 電路 2 1 6，於計數器 2 1 1 之重置端子反饋，計數器 2 1 1 係自子訊場之區分再開始計數。

D 觸發電路 2 1 5 係將 O R 電路 2 1 6 之輸出信號，經由線時脈信號 L C L K 加以門鎖，生成開始脈衝 D Y。

於 O R 電路 2 1 6 之一方之輸入端，於圖框之開始時，供給僅線時脈信號 L C L K 之 1 周期之期間成為 H 位準的重置信號 R E S E T。由此，計數器 2 1 1 之計數值係重置於圖框之開始時點。

一致信號 S 2 1 2 升起時，首先，於線時脈信號

五、發明說明 (14)

L C L K 之昇起時間，開始脈衝 D Y 則升起。另一方面，經由線時脈信號 L C L K 之昇起時間，計數值 S 2 1 1 和輸出資料值 S 2 1 3 會變得不一致之故，一致信號 S 2 1 2 係成為 L 位準。因此，接著當線時脈信號 L C L K 升起之時，由於該 L 位準之一致信號 S 2 1 2 門鎖於 D 觸發電路 2 1 5，開始脈衝 D Y 成為 L 位準。如此地，於各子訊場之最初輸出開始脈衝 D Y。

圖 7 係顯示資料變換電路之構成。圖 1 所示之資料變換電路 3 0 0 係包含寫入位址控制部 3 1 0、解碼器 3 1 2、複數之記憶區塊 3 2 1、3 2 7、顯示位址控制部 3 3 0、及 O R 電路 3 3 2。

記憶區塊 3 2 1 係輸入灰階資料 D 0 ~ D 3 時，將前述灰階資料 D 0 ~ D 3 變換為對應各子訊場 S F 1 ~ S F 3、S F 5 ~ S F 7 之開啓／關閉狀態的位元資料的子訊場資料 S D 1 ~ S D 3、S D 5 ~ S D 7。記憶區塊 3 2 1 ~ 3 2 7 係為記憶各子訊場資料 S D 1 ~ S D 3、S D 5 ~ S D 7 而設置者，具有對應於元件基板 1 0 1 之顯示範圍（m 行×n 列）之各 m×n 位元之記憶空間。記憶區塊 3 2 1 ~ 3 2 7 係非同步於寫入或讀取動作，且獨立地加以執行。

寫入位址控制部 3 1 0 係同步於垂直同步信號 V s、水平同步信號 H s 及點時脈信號 D C L K，將寫入允許信號 W E 及寫入位址 W A D 供予各記憶區塊。即，寫入位址控制部 3 1 0 係累算點時脈信號 D C L K，將此計數結果

五、發明說明 (15)

做為寫入位址 W A D 加以輸出的同時，每當寫入位址 W A D 之值被確定，輸出寫入允許信號 W E 。又，寫入位址控制部 3 1 0 之計數結果，係於每當輸入垂直同步信號 V s 而重置。由此，各記憶區塊 3 2 1 ~ 3 2 7 中，供給順序存取該 m × n 位元之記憶空間的寫入位址 W A D ，子訊場資料 S D 1 ~ S D 3 、 S D 5 ~ S D 7 係順序收容於對應於對應記憶區塊內之顯示位置的位址。

顯示位址控制部 3 3 0 係開始上述各子訊場期間時，輸出存取對祇之顯示行之位元資料的位址信號 R A D 。位址信號 R A D 係同步於時脈信號 C L X ，對應於顯示列數，增加「 n - 1 」次。由此，對於對應之顯示行，輸出順序存取第 1 列 ~ 第 n 列之位元的位址信號 R A D 。

讀取信號 R D 1 ~ 3 、 R D 5 ~ 7 係各在對應之子訊場 S F 1 ~ S F 3 、 S F 5 ~ S F 7 之期間中，經常成為許可狀態，於除此之外的子訊場期間中，則成為關閉狀態。由此，各訊場 S F 1 ~ S F 3 、 S F 5 ~ S F 7 中，僅對應之一個記憶區塊成為可讀取狀態，其他之記憶區塊則成為讀取禁止狀態。由此，當子訊場 S F 1 開始之時，自記憶區塊 3 2 1 ，順序讀取 m 行 × n 列之子訊場資料 S D 1 。

子訊場 S F 2 、 S F 3 中，同樣地存取記憶區塊 3 2 2 、 3 2 3 ，順序順取各 m 行 × n 列之子訊場資料 S D 2 、 S D 3 。接著，於子訊場 S F 4 中，開啓信號 S _ o n 保持於 H 位準。然而，開啓信號 S _ o n 係於子訊

五、發明說明 (16)

場 S F 4 以外之期間，則保持於 L 位準。接著，於子訊場 S F 5 ~ S F 7 中，同樣存取記憶區塊 3 2 5 ~ 3 2 7，順序順取各 m 行 x n 列之子訊場資料 S D 5 ~ S D 7。

O R 電路 3 3 2 係將此等子訊場資料 S D 1 ~ S D 3、S D 4 ~ S D 7 及開啓信號 S _ o n 之邏輯和做為資料信號 D s 加以輸出。

圖 8 係顯示使用解碼器之真值表。使用解碼器 3 1 2 之該真值表係顯示規定灰階資料，和子訊場 S F 1 ~ S F 3、S F 5 ~ S F 7 之開啓／關閉的子訊場資料 (S D 1 ~ S D 3、S D 5 ~ S D 7) 中之 1 或 0 之對應關係。例如、為顯示「5」灰階 (0 1 0 1)，由於子訊場資料 S D 3 及 S D 5 為 1，令子訊場 S F 3 及 S F 5 成為開啓狀態。

圖 9 係顯示第 1 之實施形態之信號之波形。交流化信號 F R 成為 L 位準的 1 訊場 (1 F) 中，當供給掃瞄開始脈衝 D Y 時，經由根據掃瞄線驅動電路 1 3 0 所成時脈信號 C L Y 的傳送，掃瞄信號 G 1、G 2、G 3、...、G m 則於期間 (t) 順序排他性地加以輸出。期間 (t) 係設定成較最短之子訊場 S F 1 更為短的期間。

掃瞄信號 G 1、G 2、G 3、...、G m 係具有相當於各時脈信號 C L Y 之半周期的脈衝寬度，又，由上數來，對應於第 1 條之掃瞄線 1 1 2 的掃瞄信號 G 1，你供給掃瞄開始脈衝 D Y 之後，時脈信號 C L Y 自最初上昇，僅至少延遲時脈信號 C L Y 之半周期加以輸出而構成。因此，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (17)

供給掃瞄開始脈衝 D Y 之後，至輸出掃瞄信號 G 1 中，門鎖脈衝 L P 之 1 短訊 (G 0) 則供予資料線驅動電路 1 4 0 。

首先，此門鎖脈衝 L P 之 1 短訊 (G 0) 供予資料線驅動電路 1 4 0 時，根據資料線驅動電路 1 4 0 之時脈信號 C L X 的傳送，門鎖信號 S 1 、 S 2 、 S 3 、 … 、 S n 則於水平期間 (1 H) 順序排他性地加以輸出。然而，門鎖信號 S 1 、 S 2 、 S 3 、 … 、 S n 則具有相當於該各時脈信號 C L X 之半周期的脈衝寬度。

圖 4 之第 1 之門鎖電路 1 4 0 4 係於門鎖信號 S 1 之下降，門鎖由上數來第 1 條之掃瞄線 1 1 2，和對應於自左數來第 1 條之資料線 1 1 4 的交叉之畫素 1 1 0 的資料信號 D s，接著，於門鎖信號 S 2 之下降，門鎖由上數來第 1 條之掃瞄線 1 1 2，和對應於自左數來第 2 條之資料線 1 1 4 的交叉之畫素 1 1 4 的資料信號 D s，以下，同樣地，門鎖由上數來第 1 條之掃瞄線 1 1 2，和對應於自左數來第 n 條之資料線 1 1 4 的交叉之畫素 1 1 0 的資料信號 D s。

由此，首先，於圖 1 中，對應於與自上方第 1 條之掃瞄線 1 1 2 交叉的畫素 1 行分之資料信號 D s，經由第 1 之門鎖電路 1 4 0 4，點順序地加以門鎖。然而，資料變換電路 3 0 0 係配合第 1 之門鎖電路 1 4 0 4 所成門鎖之時間，將各畫素之灰階資料 D 0 ~ D 3，變換為資料信號 D s 加以輸出。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

裝

五、發明說明 (18)

接著，時脈信號 C L Y 則下降，輸出掃瞄信號 G 1 時，於圖 1，選擇自上數來第 1 條之掃瞄線 1 1 2 的結果，對應與該掃瞄線 1 1 2 之交叉的畫素 1 1 0 之電晶體 1 1 6 則所有變成開啓。

另一方面，經由時脈信號 C L Y 之下降，輸出閘鎖脈衝 L P。然後，於此閘鎖脈衝 L P 之下降之時間，第 2 之閘鎖電路 1 4 0 6 係經由第 1 之閘鎖電路 1 4 0 4，將點順序閘鎖之資料信號 D s，藉由電位選擇電路 1 4 0 8，於各對應之資料線 1 1 4，做為資料信號 d 1、d 2、d 3、...、d n，一起加以供給。為此，自上數來第 1 行之畫素 1 1 0 中，同時進行資料信號 d 1、d 2、d 3、...、d n 的寫入。

與此寫入並行，於圖 1 中，對應於與自上數來第 2 條之掃瞄線 1 1 2 交叉的畫素 1 行分之資料信號 D s，則經由第 1 之閘鎖電路 1 4 0 4 點順序地加以閘鎖。然後，以後同樣之動作，則直至輸出對應於第 m 條之掃瞄線 1 1 2 的掃瞄信號 G m 被加以重覆。

即，輸出某掃瞄信號 G i (i 係滿足 $1 < i < m$ 之整數) 的 1 水平掃瞄期間 (1 H) 中，對於對應於第 I 條之掃瞄線 1 1 2 的畫素 1 1 0 的 1 行分的資料信號 d 1、d 2、d 3、...、d n 之寫入，和對於對應於第 (I + 1) 條之掃瞄線 1 1 2 的畫素 1 1 0 之 1 行分的資料信號 D s 的點順序閘鎖則並行地加以進行。然而，寫入至畫素 1 1 0 之資料信號係保持至下個子訊場 S F 2 的寫入。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

裝

五、發明說明 (19)

以下同樣之動作，則規定每當子訊場之開始的開始脈衝 D Y 供給時被加以重覆。更且，1 圖框經過後，交流化信號 F R 反轉至 H 位準之時，於各子訊場重覆同樣之動作。

〔第 1 之實施形態之應用〕

於上述第 1 之實施形態中，於各子訊場之開始時，將指示開啓之電壓 $+V_1$ 或 $-V_1$ 之資料信號，經由薄膜部 116 之開啓，施加於畫素電極 118（開啓畫素寫入）時，於畫素電極 118 和對向電極 108 之間，為挾持液晶 105 所成一種之容量性，該畫素電極 118 之電壓係實際上，不馬上成為該資料信號之電壓。而且，各子訊場之薄膜部 116 之開啓期間係於 1 訊場，與將垂直掃瞄進行 1 次之通常驅動的比較，則極為短暫。為此，欲開啓之畫素之畫素電極 118 之電壓係於 1 次之寫入動作中，伴隨 1 圖框之開啓畫素寫入之次數的增多，畫素電極 118 之電壓係假想接近於 $+V_1$ 或 $-V_1$ 。

為此，畫素之灰階係理想上，於 1 訊場，雖僅依據開啓之子訊場之總期間，實際上，依賴每 1 圖框之開啓畫素寫入之次數的傾向為強。

但是，於第 1 之實施形態中，1 訊場之開啓畫素寫入之次數係於圖 10 中，在於各子訊場之開始期間，如於縱粗線所示，於灰階 0、1、2、3 中，各為 1 次、2 次、3 次、4 次，對於根據灰階，順序地 1 次 1 次地增加，較

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

終

五、發明說明 (20)

灰階 3 高 1 級之灰階 4 中則成為 2 次，相反地轉為減少 2 次，之後，於灰階 5、6、7 中，再根據灰階，順序地 1 次 1 次地增加。同樣，灰階 7 中，對於為 5 次而言，灰階 8 係成為 3 次，對於灰階 1 1 為 6 次灰階 1 2 則成為 4 次，各減少 2 次。

即，於第 1 之實施形態中，每 1 圖框之開啓畫素寫入之次數係並非對應於灰階，一樣地加以增加。

為此，於第 1 之實施形態中，對於畫素指示之灰階（指示灰階），和實際之畫素所成灰階（透過率或反射率）係如示於圖 1 3（a），有部分接近平坦之部分的階梯狀的情形。詳細而言，於示灰階 3、4 中，會產生透過率或反射率幾近無差別的現象。同樣的現象於指示灰階 7、8 之間，於指示灰階 1 1、1 2 之間亦產生。然後，如此之現象係於指示之灰階和實際之灰階會產生差異之故，做為顯示裝置之灰階再現特性則會下降。

為防止如此灰階再現性之下降，本應用例中，將規定各畫素之開啓關閉期間之子訊場之設定，如下地加以改善。

即，將灰階資料分割為上位位元及下位位元時，具有相當於該上位位元之最下位元之加權的期間長度時，經由該上位位元，將相當於可表現之最大值的個數之第 2 2 之子訊場，分割為 2 個以上，分割之子訊場中，執行同一內容之寫入動作地加以改善。

將如此應用例，將 4 位元之灰階資料適用分割為下位

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

結

五、發明說明 (21)

2 位元及上位 2 位元之上述第 1 之實施形態時，如圖 1 1 所示，將子訊場 S F 1 ~ S F 3 之期間長度成為「1」時，將具有「4」之期間長度的子訊場 S F 5，例如二分割具有「1」及「3」之期間長度的子訊場 S F 5 a 及 S F 5 b 的同時，分割之子訊場中，執行同一內容之寫入動作。同樣地，對於各子訊場 S F 6 和 S F 7，各分割為子訊場 S F 6 a 和 S F 7 a、和 S F 6 b 和 S F 7 b 的同時，分割之子訊場中，執行同一內容之寫入動作。

如此地設定子訊場時，一訊場之開啓畫素寫入之次數係例如較灰階 3 高一級之灰階 4 中為 3 次，減少部分僅需 1 次。同樣地，對於灰階 7 為 6 次，灰階 8 中成為 5 次，對於灰階 1 1 為 8 次，灰階 1 2 中成為 7 次，各僅止於 1 次分之減少。

因此，於此應用例中，可減少實際之灰階之寫入次數的依賴性（實際之灰階於 1 圖框中不單是開啓之子訊場之總期間，亦依附於開啓畫素寫入之次數的性質）。

結果，指示灰階，和實際之畫素所成灰階係如圖 1 3（b）所示，可解除部分平坦之部分，而可防止灰階再現特性之下降。

在此，子訊場之分割係將開始脈衝產生電路 2 1 0，成為如圖 1 2 所示之構成，於分割之子訊場之期間的開啓時，將上述開始脈衝 D Y 經由各別輸出構成而可容易達成。

即，於多工器 2 1 3，變換為圖 5 之計數資料 D c 5

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (22)

、D c 6、D c 7，子訊場 S F 5 a、S 5 6 b、S F 6 a、S F 6 b、S F 7 a、S F 7 b，比較電路 2 1 2 比較計數器 2 1 1 之計數值 S 2 1 1，和多工器 2 1 3 之輸出資料值 S 2 1 3，當兩者一致之時，成為輸出 H 準位之一致信號 S 2 1 2 之構成即可。

又，子訊場 S F 5 a、S F 5 b 中，各供給與分割前之子訊場 S F 5 同一之資料信號 D s 即可之故，顯示位址控制部 3 3 0 係跨足於子訊場 S F 5 a、S F 5 b，於記憶區塊 3 2 5 輸出 2 次、位址信號 R A D 即可。同樣地，顯示位址控制部 3 3 0 係跨足於子訊場 S F 6 a、S F 6 b，於記憶區塊 3 2 6 輸出 2 次、跨足於子訊場 S F 7 a、S F 7 b，於記憶區塊 3 2 7 輸出 2 次、各位址信號 R A D 即可。

然而，代替 2 分割對應於各灰階資料中之上位 2 位元所表示之加權的前述第 2 之子訊場期間 S F 5、S F 6 及 S F 7，例如 3 分割亦可。又，第 2 之子訊場期間一律代替 2 分割，例如，將某第 2 之子訊場期間 2 分割，將其他之子訊場期間 3 分割地，於第 2 之子訊場期間之間，成為相互不同之分割數亦可。

將分割數於第 2 之子訊場期間之間加以異化之時，該上位位元中，對於對應於某位元之子訊場之分割數，較此對應於下位之位元的子訊場之分割數，不設定成大者為佳。換言之，對於第 2 之子訊場之分割數，愈接近第 1 之訊場的臨界（基準點）（即對應之位元化加權愈小）設定為

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

終

五、發明說明 (23)

大者為佳。

例如，於上述應用例中，對於子訊場 S F 5 、 S F 6 、 S F 7 之分割數，於圖 1 4 所示，將此等之子訊場之分割數，設定為 $S F 5 \geq S F 6 \geq S F 7$ 為佳。在此，於圖 1 4 中，將子訊場 S F 1 ~ S F 3 之期間長度成為「1」時，具有「4」之期間長度之子訊場 S F 5 係各分割為具有「1」、「1」以及「2」之期間長度的子訊場 S F 5 a 、 S F 5 b 及 S F 5 c 。對於子訊場 S F 6 、 S F 7 ，同樣亦 3 分割。如此進行 3 分割時，以上述應用例所說明，於開始脈衝產生電路 2 1 0 ，變更供予多工器 2 1 3 之計數資料的同時，亦可控制顯示位址控制部 3 3 0 之存取。

如此地，將第 2 之子訊場之分割數，愈接近於第 1 之子訊場之臨界設定成大者之原因在於如下所述。即，各子訊場之電晶體 1 1 6 之開啓期間係於 1 訊場，令垂直掃描與 1 次通常之驅動比較，極為短暫。又，欲開啓之畫素的畫素電極 1 1 8 的電壓係於 1 次之寫入動作中，成為無法到達 + V 1 或 - V 1 之狀態，尤其於低溫狀態產生。換言之，伴隨 1 訊場之開啓畫素之次數的變多，畫素電極 1 1 8 之電壓係接近 + V 1 或 - V 1 ，在某次數下假定為飽和。為此，接近第 2 子訊場之臨界，將分割數變大，幾近成為幾近飽和之寫入次數，不需增加寫入次數亦可。

然而，對於第 2 之子訊場，不一定考量上述理由亦可。例如，如圖 1 5 所示，僅分割位於第 2 之子訊場期間

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

終

五、發明說明 (24)

S F 5 ~ S F 7 中之中間的第 2 之子訊場期間 S F 6 的同時，不分割殘留之第 2 之子訊場 S F 5 及 S F 7，又，僅分割自前述第 2 之子訊場 S F 5 ~ S F 7 中之前述臨界最遠離的第 2 之子訊場期間 S F 7 的同時，不分割殘留之第 2 之子訊場 S F 5 及 S F 6 亦可。即，僅分割第 2 之子訊場期間 S F 5 ~ S F 7 中之任意之第 2 之子訊場期間亦可。

對於第 2 之子訊場之分割比率，除圖 1 1、圖 1 4 及圖 1 5 以外亦可。例如，將具有「4」之期間長度的子訊場，如「1.2」及「2.8」2 分割亦可。

惟，子訊場 S F 1 ~ S F 4 之期間長度為「1」之關係上，於將此期間成為整數倍的期間長，設定子訊場 S F 5 a、S F 5 b 等之期間者，即第 2 之子訊場之分割期間係將第 1 之子訊場期間之任一為單位者，於多工器 2 1 3 可不供給伴隨小數之計數資料之故，非常有利。

【第 2 之實施形態】

對於第 2 之實施形態之光電裝置，參照圖 1 6 ~ 圖 1 9 加以說明。

圖 1 9 係顯示第 2 之實施形態之子訊場。與顯示圖 1 9 和第 1 之實施形態之子訊場的圖 1 0 比較可明白，於第 2 之實施形態之訊場 1 F，追加無關灰階資料之關閉狀態的子訊場 S F 8。

圖 1 6 係顯示第 2 之實施形態之開始脈衝產生電路之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

終

五、發明說明 (25)

構成，圖 1 7 係顯示第 2 之實施形態之資料變換電路之構成，圖 1 8 係顯示第 2 之實施形態之信號之波形。第 2 之實施形態之光電裝置係使用上述子訊場 S F 8 而動作，具有圖 1 6 所示之開始脈衝產生電路 2 1 0 及圖 1 7 所示之資料變換電路 3 0 0。開始脈衝產生電路 2 1 0 中，如圖 1 6 所示，為產生對應於子訊場 S F 8 之期間的計數資料 D c 8，則供予多工器 2 1 3 a。資料變換電路 3 0 0 中，如圖 1 7 所示，顯示位址控制部 3 3 0 a 僅當開始脈衝 D Y 指示子訊場 S F 8 時，輸出 S _ o f f 信號。

根據第 2 之實施形態之光電裝置時，為微調整灰階，需多少增加產生子訊場 S F 1 ~ S F 7 之任一期間時，無需增減其他之子訊場 S F 1 ~ S F 3、S F 5 ~ S F 7 之長度，僅於子訊場 S F 8 之期間僅增減前述增減所需長度，可微調整前述灰階之故，可容易進行前述灰階之微調整。

【第 3 之實施形態】

第 3 之實施形態之光電裝置係較第 1 及第 2 之實施形態之光電裝置，顯示更多之多灰階為特徵。對於第 3 之實施形態之光電裝置，參照圖 2 0 ~ 圖 2 3 加以說明。

圖 2 3 係顯示第 3 之實施形態之子訊場。第 3 之實施形態之光電裝置中，顯示規定輸入至該光電裝置之 6 位元之灰階資料 D 0 ~ D 5 的 6 4 灰階地，1 圖框 (1 F) 係如圖 2 3 所示，具有 7 個之子訊場 S F 1 ~ S F 7、7 個

五、發明說明 (26)

之子訊場 S F 9 ~ S F 1 5 及子訊場 S F 8 。子訊場 S F 1 ~ S F 7 之長度係具有「 1 」灰階之加權，子訊場 S F 9 ~ S F 1 5 之長度係具有「 8 」灰階之加權。供予經由液晶之動作特性規定之臨限值 V t h ，將子訊場 S F 8 無關於灰階，經常成為開啓狀態。

子訊場 S F 1 ~ S F 7 之開啓／關閉狀態係經由灰階資料 D 0 ~ D 5 之下位 3 位元 (D 0 ~ D 2) 加以規定，另一方面，子訊場 S F 9 ~ S F 1 5 之開啓／關閉狀態係經由灰階資料 D 0 ~ D 5 之上位 3 位元 (D 3 ~ D 5) 加以規定。例如，灰階資料 D 0 ~ D 5 顯示「 1 0 」灰階之「 0 0 1 0 1 0 」時，將子訊場 S F 6 及 S F 7 成為開啓狀態，且子訊場 S F 9 成為開啓狀態，又，灰階資料 D 0 ~ D 5 顯示「 2 8 」灰階之「 0 1 1 1 0 0 」時，將子訊場 S F 4 ~ S F 7 成為開啓狀態，且子訊場 S F 9 ~ S F 1 1 成為開啓狀態。

如此地，將子訊場 S F 1 ~ S F 7 及子訊場 S F 9 ~ S F 1 5 ，根據下位位元 (D 0 ~ D 2) 之值之增加及上位位元 (D 3 ~ D 5) 之值之增加，將子訊場 S F 7 及 S F 9 間之實質上之臨界做為基點，經由向圖框之外側之方向順序選擇，與第 1 之實施形態同樣地，可確保選擇之子訊場之連續性。

然而，將 6 位元之灰階資料 D 0 ~ D 5 ，代替 3 位元地加以分割，例如可分割成上位 2 位元及下位 4 位元。

圖 2 0 係顯示第 3 之實施形態之開始脈衝產生電路之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

裝

五、發明說明 (27)

構成，圖 2 1 係顯示第 3 之實施形態之資料變換電路之構成，圖 2 2 係顯示第 3 之實施形態之光電裝置之動作。進行上述之動作地，第 3 之實施形態之光電裝置係具有圖 2 0 所示之開始脈衝產生電路，及支援於圖 2 1 之資料變換電路。

開始脈衝產生電路 2 1 0 中，如圖 2 0 所示，為產生對應於子訊場 S F 1 ~ S F 1 5 的期間之計數資料 D c 1 ~ D c 1 5 則供予多工器 2 1 3 b。於資料變換電路 3 0 0 中，如圖 2 1 所示，解碼器 3 1 2 b 係供給灰階資料 D 0 ~ D 6，輸出子訊場資料 S D 1 ~ S D 7、S D 9 ~ S D 1 5，又，顯示位址控制部 3 3 0 b 係每當開始脈衝 D Y 指示子訊場 S F 1 ~ S F 1 5，輸出讀取信號 R D 1 ~ R D 7、R D 9 ~ R D 1 5。

【第 4 之實施形態】

對於第 4 之實施形態之光電裝置，參照圖 2 4 加以說明。

圖 2 4 係顯示第 4 之實施形態之子訊場。第 4 之實施形態之光電裝置係如圖 2 4 所示，無關於第 1 之實施形態所說明之灰階資料，將需經常開啓狀態之子訊場 S F 4，做為原則成為開啓狀態，另一方面，前述灰階資料僅於 0 0 0 0 時，成為開閉狀態。由此，可提升對比提升畫質。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (28)

【第 5 之實施形態】

對於第 5 之實施形態之光電裝置，參照圖 2 4 加以說明。

圖 2 5 係顯示第 5 之實施形態之子訊場。第 5 之實施形態之光電裝置係如圖 2 5 所示，將根據灰階欲選擇之子訊場，於相互連續之圖框間之臨界 F 加以連續。換言之，將第 1 之子訊場和第 2 之子訊場對應於灰階，順序一致選擇時之臨界（3 基準點）P，和圖框之臨界 F 地，構成子訊場。

如此之時，第 1 之子訊場（S F 1 ~ S F 3）係自該臨界，對於時間軸，向後方方向，第 2 之子訊場（S F 5 ~ S F 7）係自該臨界，對於時間軸，向前方方向，各與第 1 之實施形態相反之方向，對應於灰階順序地加以選擇。即，於第 5 之實施形態中，子訊場之選擇方向，看來朝向前圖框及後圖框之中央。

因此，於此第 5 之實施形態中，選擇之子訊場於跨過相連接之 2 個圖框之處，與其他之實施形態不同，對於連續性有所確保之故，與其他之實施形態同樣地，可避免灰階之不妥的產生。

然而，於此第 5 之實施形態，適用有關於上述之第 1 之實施形態之應用例的技術時（即，將第 2 之子訊場間分割為 2 以上之技術）之子訊場，係例如圖 2 6 所示。即，對於第 2 之子訊場之分割數，愈接近與第 1 之子訊場之臨界 P，可設定為大之故，由時間軸方向視之則相反，子訊

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (29)

場 S F 5 、 S F 6 、 S F 7 之分割數係與上述應用例同樣，各例如成為 3 次、2 次、1 次。

【第 6 之實施形態】

對於第 6 之實施形態之光電裝置加以說明。第 6 之實施形態之光電裝置係以上述第 1 ~ 第 5 之實施形態加以說明，組合確保被選擇之子訊場之連續性的技術，和 F R C 調變為特徵。

F R C 調變係非透過 1 個之圖框期間顯示灰階，通過相互連續之複數之圖框，顯示灰階。例如，使用 2 個之連續之圖框，欲顯示 6 4 灰階中之「1 1」灰階時，以第 1 之圖框，顯示「6」灰階，以第 2 之圖框，顯示「5」灰階。又，例如使用 3 個連續之圖框，顯示 6 4 灰階之中之「1 1」灰階時，以第 1 之圖框，顯示「4」灰階，以第 2 之圖框，顯示「4」灰階，以第 3 之圖框，顯示「3」灰階。欲顯示灰階如 6 4 灰階、1 2 8 灰階、2 5 6 灰階，伴隨變得更大，為顯示低灰階之子訊場，例如具有相當於「1」灰階之長度之子訊場之長度不得不變短，F R C 調變係適於將為顯示低灰階之子訊場之開啓／關閉，高精度地加以控制。

在此，構成灰階資料之 N 位元成為上位 M 位元（M 係較 N 小之正整數）及下位（N - M）位元，第 1 之子訊場具有相當於前述下位（N - M）位元中之最下位位元之加權的第 1 之加權，第 2 之子訊場具有相當於前述上位 M 位

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (30)

元中之最下位位元之加權的第 2 之加權，前述複數之圖框之數以 F 個假定時，

各圖框之第 1 之子訊場之個數 b 及第 2 之子訊場之個數 c 係各以

$$b = (2^{N-M} - 1) / F \cdots (1)$$

$$c = (2^M - 1) \cdots (2)$$

加以顯示。惟，於 (1) 式中， $2^{N-M} - 1$ 不能被 F 除盡之時（產生餘數之時），就例外而言，將個數 b，成為於該商之整數部分，加上 1。

更且，第 1 之加權假定為 α 時，第 2 之加權 β 係以

$$\beta = \alpha 2^{N-M} / F \cdots (3)$$

加以顯示。

又，對於 1 個之圖框視之，顯示第 1 及第 2 之子訊場之選擇／非子訊場之組合的選擇圖案之數 Z 係以

$$Z = 2^M (b + 1) \text{ 所示。}$$

更且，根據前述第 1 及前述第 2 之子訊場數之合計為曼小所成之 M 之最佳解答，將前述灰階資料分割成成為上位位元及下位位元者為佳。

五、發明說明 (31)

然而，對於上述式 (1)、(2) 及 (4)，未考量成為上述經常開啓狀態之子訊場及成為經常開閉常態之子訊場。

以下，將經由 6 位元之灰階資料規定之 64 灰階，對於使用 3 個連續之圖框顯示之 64 灰階 3 F R C，將該灰階資料分割成上位 2 位元及下位 4 位元之時為例加以說明。

此時，為 $N = 6$ 、 $M = 2$ 、 $F = 3$ 之故，經由上述式 (1)， $b = 5$ ，經由上述式 (2)， $c = 3$ 、經由上述式 (3)， $\beta = 5 \cdot 33 \alpha$ ，經由上述式 (4)， $Z = 5$ 。

對於此狀態，參照圖 30 加以說明時，透過 3 個之圖框，將以灰階資料之下位 4 位元欲表現之 16 灰階顯示用之 15 個之副圖框，分割成為該 3 個之圖框的結果，具有最下位之加權之 5 個 ($b = 5$) 之子訊場 S F 1 ~ S F 5，設於各圖框。

另一方面，相當於灰階資料之上位 2 位元中之最下位位元之加權的 3 個 ($c = 3$) 之子訊場 S F 7 ~ S F 9，則設於各圖框。詳細而言，將灰階資料之最下位位元之加權成為「1」時，灰階資料之上位 2 位元中之最下位位元之加權成為「16」，將此分散成為 3 個圖框之結果，子訊場 S F 7 ~ S F 9 之期間長度係成為「5, 33」(將子訊場 S F 1 ~ S F 5 之期間長度為「1」之時)。

結果，於各圖框中，設置對應於下位 4 位元之子訊場

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

統

五、發明說明 (32)

S F 1 ~ S F 5 、對應於上位 2 2 位元之 S F 7 ~ S F 9 及成為經常開啓之子訊場 S F 6 之合計 9 個之子訊場。

圖 3 0 中，對應於下位位元之子訊場 S F 1 ~ S F 5 之個數為 5，另一方面，對應於上位位元之子訊場 S F 7 ~ S F 9 之個數為 3，選擇圖案顯示為有 2 4 (= (5 + 1) × (3 + 1)) 種類。此部分，可由 $Z = 2 4$ 可得知。

圖 3 1 係顯示成為 6 4 灰階 3 F R C 之時，於各訊場中欲選擇之選擇圖案的圖表。例如，灰階資料顯示「7」灰階 (0 0 0 1 1 1) 時，於第 1 之訊場中，包含該第 1 之圖框的子訊場中，為構成圖 3 0 所示顯示範圍選擇圖案 3，選擇必要之子訊場，即選擇子訊場 S F 4 及 S F 5，於第 3 之訊場，或包含該第 3 之訊場中，選擇為構成選擇圖案 2 所需之子訊場，即選擇子訊場 S F 4 及 S F 5。

圖 2 7 係顯示為 6 4 灰階 3 F R C 之資料變換電路之構成圖。如示於此圖，資料變換電路 3 0 0 s 係與上述第 1 之實施形態同樣地，具有寫入位址控制部 3 1 0 s、顯示位址控制部 3 3 0 s、圖框記憶體 3 2 1 s 及解碼器 3 1 2 s。

灰階資料 D 0 ~ D 5 係解碼器 3 1 2 s 之記憶範圍中，於寫入位址 W A D 所示之位址，暫時寫入之後，自以位址信號 R A D 所示之位址讀取，輸出至解碼器 3 1 2 s。

解碼器 3 1 2 s 係經由信號 F R D 0 . F R D 1 特定之圖框號碼中，對應於以經由信號 S F D 0 ~ S F D 3 特

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (33)

定之圖框號碼所規定之子訊場期間（詳細而言，根據圖 28 所示之真值表），將該灰階資料向資料信號 D_s 解碼。

根據此資料變換電路 300s 時，例如，顯示「1」之灰階資料（000001）係 3 個之圖框中，經由信號 $F_{RD0} \cdot F_{RD1}$ ，特定第 1 之圖框 F_{R1} ，更且，子訊場 $S_{F1} \sim S_{F9}$ 中，經由信號 $S_{FD0} \sim S_{FD3}$ ，特定子訊場 S_{F5} 時，變換至指示畫素成為開啓之意旨之「1」之資料信號 D_s 。

圖 29 係顯示 64 灰階 3 FRC 之信號之波形。圖 29 所厚之信號波形係與第 1 之實施形態之信號之波形大約相同。

接著，將經由 6 位元之灰階資料規定之 64 灰階，對於使用 2 個圖框顯示之 64 灰階 2 FRC，將該灰階資料分割成上位 3 位元及下位 3 位元之時為例加以說明。

此時，為 $N = 6$ 、 $M = 3$ 、 $F = 2$ 之故，經由上述式（1）之例外， $b = 4$ ，經由上述式（2）， $c = 7$ 、經由上述式（3）， $\beta = 4\alpha$ ，經由上述式（4）， $Z = 40$ 。

對於此狀態，參照圖 33 加以說明時，具有灰階資料之最下位之加權之 4 個（ $b = 4$ ）之子訊場 $S_{F1} \sim S_{F4}$ ，設於各圖框，另一方面，相當於灰階資料之上位 3 位元中之最下位位元之加權的 7 個（ $c = 7$ ）之子訊場 $S_{F6} \sim S_{F12}$ ，則設於各圖框。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (34)

然而，將子訊場 S F 1 ~ S F 4 之各期間長度成爲「1」時，子訊場 S F 6 ~ S F 12 之各期間長度係成爲「4」。

結果，於各圖框中，設置對應於下位 3 位元之子訊場 S F 1 ~ S F 4、對應於上位 3 位元之 7 個之 S F 6 ~ S F 12 及成爲經常開啓之子訊場 S F 5 之合計 12 個之子訊場。

爲此，1 圖框之選擇圖框係如圖 33 所示，成爲 40 ($= (4 + 1) \times (7 + 1)$) 種類。此部分，可由 $Z = 40$ 得知。

圖 34 係顯示成爲 64 灰階 2 F R C 之時，於各訊場中欲選擇之選擇圖案的圖表。例如，灰階資料顯示「6」灰階 (000110) 時，於第 1 之訊場中，包含該第 1 之圖框的子訊場中，爲構成圖 33 所示選擇圖案 4，選擇必要之子訊場 S F 1 ~ S F 4，於第 2 之訊場中，包含該第 2 之訊場中，選擇爲構成選擇圖案 3 所需之子訊場 S F 2 ~ S F 4。

然而，對於第 6 之實施形態，使用 6 位元之灰階資料的 64 灰階外，當然可使用 8 位元之灰階資料的 256 灰階等。

如以上所說明，根據第 6 之實施形態，經由使用 F R C 調變，欲設於各圖框，可減低加權小之子訊場之個數，由此，可將前述加權之小之子訊場之期間變長，可延長對畫素之寫入時間。由此，可將對液晶之資料信號，容

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (35)

易地高精度地加以施加。

然而，做為第 1 之實施形態之應用例，經由使用圖 1 1，進行上述動作，於本第 6 之實施形態之 F R C，可將第 2 之子訊場複數分割加以驅動。

【第 7 之實施形態】

對於第 7 之實施形態之電子機器加以說明。

圖 3 5 係顯示第 7 之實施形態之電子機器的構成。該電子機器係如圖 3 所示，主要具備輸出畫像信號等之顯示資訊的顯示資訊輸出源 1 0 0 0，和自前述顯示資訊順序生成數位信號的顯示資訊處理電路 1 0 0 2，和以上述各實施形態所說明之光電裝置 1 0 0 1，和包含驅動該光電裝置 1 0 0 1 之上述掃描線驅動電路 1 3 0 及資料線驅動電路 1 4 0 的驅動電路 1 0 0 4，和時脈產生電路 1 0 0 8，和電源電路 1 0 1 0。做為第 1 0 之實施形態之代表性電子機器，有投影機、行動型電腦、及攜帶電話器。

圖 3 6 (a) 係顯示投影機之構成，圖 3 6 (b) 係顯示行動型電腦之構成，圖 3 6 (c) 係顯示攜帶電話器之構成。投影機 1 4 3 0 係如圖 3 6 (a) 所示，做為液晶調變裝置 1 0 0 R、1 0 0 G、1 0 0 B，具有上述光電裝置，行動型電腦 1 2 0 0 係如圖 3 6 (b) 所示，做為顯示單元 1 2 0 6，具備上述光電裝置 1 0 0 及背光，攜帶電話器 1 3 0 0 係如圖 3 6 (c) 所示，做為顯示部

五、發明說明 (36

，具備上述之光電裝置。

然而，以上述例設定之各訊場之加權，係可考量液晶之特性加以調整。又，於上述之例中，對於液晶顯示裝置做了說明，但亦可適用於電激發光（E L）顯示器，電漿顯示器或數位微透鏡裝置（D M D）顯示器等之光電元件。

【發明之效果】

如上所述，根據本發明之畫素之驅動方法時，為確保欲選擇開啓之子訊場之連續性，可改善灰階之偏移，提升畫質，更且，欲施加於畫素之電壓不變化至高頻之故，可減低消耗電力。

【圖面之簡單說明】

【圖 1】顯示第 1 之實施形態之光電裝置之構成圖。

【圖 2】顯示設於第 1 之強磁性層之顯示部的畫素之構成圖。

【圖 3】顯示第 1 之實施形態之光電裝置之構造圖。

【圖 4】顯示第 1 之實施形態之資料線驅動電路之構造圖。

【圖 5】顯示第 1 之實施形態之開始脈衝產生電路之構成圖。

【圖 6】顯示第 1 之實施形態之開始脈衝產生電路之動作的時間圖。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (37)

【圖 7】顯示第 1 之實施形態之資料變換電路之構成圖。

【圖 8】顯示第 1 之實施形態之解碼所使用之真值表圖。

【圖 9】顯示第 1 之實施形態之信號之波形的時間圖。

【圖 10】顯示第 1 之實施形態之子訊場圖。

【圖 11】顯示有關於第 1 之實施形態之應用例之子訊場圖。

【圖 12】顯示第 1 之實施形態之應用例之開始脈衝產生電路之構成圖。

【圖 13】(a) 係顯示第 1 之實施形態之灰階－透過率特性圖，(b) 係顯示應用例之灰階－透過率特性圖。

【圖 14】於應用例，例示分割數非均勻之時之圖。

【圖 15】於應用例，例示將欲分割之子訊場異化之時之圖。

【圖 16】顯示第 2 之實施形態之開始脈衝產生電路之構成圖。

【圖 17】顯示第 2 之實施形態之資料變換電路之構成圖。

【圖 18】顯示第 2 之實施形態之信號之波形的時間圖。

【圖 19】顯示第 2 之實施形態之子訊場圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (38

【圖 2 0】顯示第 3 之實施形態之開始脈衝產生電路之構成圖。

【圖 2 1】顯示第 3 之實施形態之資料變換電路之構成圖。

【圖 2 2】顯示第 3 之實施形態之光電裝置之動作圖。

【圖 2 3】顯示第 3 之實施形態之子訊場圖。

【圖 2 4】顯示第 4 之實施形態之子訊場圖。

【圖 2 5】顯示第 5 之實施形態之子訊場圖。

【圖 2 6】於第 5 之實施形態中，例示分割數非均勻之時之圖。

【圖 2 7】顯示第 6 之實施形態之資料變換電路之構成圖。

【圖 2 8】顯示第 6 之實施形態之解碼所使用之真值表圖。

【圖 2 9】顯示第 6 之實施形態之信號之波形的時間圖。

【圖 3 0】顯示第 6 之實施形態之子訊場圖。

【圖 3 1】顯示第 6 之實施形態之各圖框之選擇圖案圖。

【圖 3 2】顯示第 6 之實施形態之資料變換電路之構成圖。

【圖 3 3】顯示第 6 之實施形態之子訊場圖。

【圖 3 4】顯示第 6 之實施形態之各圖框之選擇圖案

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (39)

圖。

【圖 3 5】顯示第 7 之實施形態之電子機器之構成圖。

【圖 3 6】顯示投影機、行動型之電腦及攜帶電話器之構成圖。

【符號說明】

- 1 0 1 a 顯示部
- 1 5 0 振盪電路
- 2 0 0 定時信號生成電路
- 3 0 0 資料變換電路
- 1 3 0 掃描線驅動電路
- 1 4 0 資料線驅動電路

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：光電元件之驅動方法、驅動裝置及電子機器)

本發明係有關光電元件之驅動方法，驅動裝置及電子機器，乃避免起因於被選擇之子訊場間之位置關係之無規則性的灰階之差異。其解決手段乃有關本發明之畫素之驅動方法係包含將相互連續之複數之第1之子訊場期間、及連續於該複數之第1之子訊場期間的相互連續之複數之第2之子訊場期間，令前述複數之第1之子訊場期間及前述複數之第2之子訊場期間之臨界，各基點離開之方向，根據灰階資料順序選擇之選擇步驟，和於被選擇之前述子訊場期間之間，令前述畫素開啓之驅動步驟。

英文發明摘要(發明之名稱：

)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

A8
B8
C8
D8

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍 ¹

1、一種光電元件之驅動方法，屬於對應於光電元件透過訊框期間規定欲顯示灰階的灰階資料的期間之間，經由將前述光電元件成爲開啓，於前述光電元件顯示前述灰階之光電元件之驅動方法中，其特徵係包含將連續於爲確保對應於前述灰階資料期間所使用相互連續的複數之第1之子訊場期間，以及該複數之第1之子訊場期間，各別實質上相當於前述複數之第1之子訊場期間及一之第1之子訊場期間之合計期間之長度，相互連續之複數之第2之子訊場期間，自接觸位於與前述複數之第1之子訊場期間及前述複數之第2之子訊場期間之邊界的第1之子訊場期間及第2之子訊場期間，向位於自前述邊界最遠離的第1之子訊場期間及第2之子訊場期間之方向，根據前述灰階資料順序選擇之選擇步驟，

和於被選擇之前述子訊場期間之間，令前述光電元件成爲開啓的驅動步驟者。

2、如申請專利範圍第1項之光電元件之驅動方法，其中，前述複數之第1之子訊場期間及前述複數之第2之子訊場期間係包含於同一之訊框期間者。

3、如申請專利範圍第1項之光電元件之驅動方法，其中，前述複數之第1之子訊場期間及前述複數之第2之子訊場期間之一部分之子訊場期間，係包含於連續2個之訊框期間中之一方之訊框期間，其他部分之子訊場期間係包含於另一方之訊框期間。

4、如申請專利範圍第3項之光電元件之驅動方法，

六、申請專利範圍 2

其中，前述一部分之子訊場期間係前述複數之第 1 之子訊場期間及前述複數之第 2 之子訊場期間中之一方之子訊場期間，前述其他部分之子訊場期間係另一方之子訊場期間。

5、如申請專利範圍第 1 項之光電元件之驅動方法，其中，前述驅動步驟係無關於前述灰階資料，將前述光電元件成為開啓之期間插入前述邊界者。

6、如申請專利範圍第 1 項之光電元件之驅動方法，其中，前述驅動步驟係前述灰階資料表示零時，令前述光電元件成為開閉，除此以外時，將前述光電元件成為開啓之期間插入前述邊界者。

7、如申請專利範圍第 1 項之光電元件之驅動方法，其中，於前述選擇步驟選擇第 2 之子訊場期間時，於前述驅動步驟，將被選擇之前述第 2 之子訊場期間中之至少一個第 2 之子訊場期間，分割成為複數之分割期間成為開啓者。

8、如申請專利範圍第 7 項之光電元件之驅動方法，其中，於前述驅動步驟，被選擇之前述第 2 之子訊場期間中，將位於接近前述邊界之第 2 之子訊場期間優先地加以分割成為開啓者。

9、如申請專利範圍第 8 項之光電元件之驅動方法，其中，於前述選擇步驟，選擇 2 以上之第 2 之子訊場期間時，於驅動步驟，於被選擇之前述 2 以上之前述第 2 之子訊場期間中，將相互鄰接之第 2 之子訊場期間中，遠離前

六、申請專利範圍 3

述邊界之第 2 之子訊場期間，分割成爲與接近前述邊界之第 2 之子訊場期間的分割數同數或以下而成爲開啓者。

1 0、如申請專利範圍第 7 項之光電元件之驅動方法，其中，於前述驅動步驟，分割被選擇之前述第 2 之子訊場期間之所有而成爲開啓者。

1 1、如申請專利範圍第 7 項之光電元件之驅動方法，其中，於前述驅動步驟中，前述複數之分割期間中之至少一個之分割期間，係相當於一之第 1 之子訊場期間者。

1 2、如申請專利範圍第 1 項之光電元件之驅動方法，其中，前述灰階資料係爲規定具有 2 之 N 次方之種類的前述灰階的 N 個位元（N 係 2 以上之整數）所成，

前述 N 個之位元中之上位側 M 個之位元係規定前述複數之第 2 之子訊場期間所欲表示之灰階，

前述 N 個之位元中之下位側（N - M）個之位元係規定前述複數之第 1 之子訊場期間所欲表示之灰階，

前述 M 係前述訊框期間假設包含（ $2^{N-M} - 1$ ）個之第 1 之子訊場期間時所供予的 M 之最佳解答。

1 3、如申請專利範圍第 1 項之光電元件之驅動方法，其中，前述灰階資料係爲規定具有 2 之 N 次方之種類的前述灰階的 N 個位元（N 係 2 以上之整數）所成，

前述各第 2 之子訊場期間之長度係相當於爲表示規定包含於前述 N 個之位元之上位側 M 個之位元中之最下位位元的灰階的期間之長度，

前述複數之第 2 之子訊場期間之個數係相當於經由前

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

六、申請專利範圍 4

述 M 個之位元表示之最大數，

前述各第 1 之子訊場期間之長度係相當於為表示規定包含於前述 N 個之位元的下位側 (N - M) 個之位元中之最下位位元的灰階的期間之長度，

前述複數之第 1 之子訊場期間之個數係相當於經由前述 (N - M) 個之位元表示之最大數。

1 4、一種光電元件之驅動方法，屬於對應於光電元件透過訊框期間規定欲顯示灰階的灰階資料的期間之間，經由將前述光電元件成為開啓，於前述光電元件顯示前述灰階之光電元件之驅動方法中，其特徵係包含

將連續於包含於構成前述複數之訊框期間的各訊框期間，為特定對應於前述灰階資料之期間所使用相互連續的複數之第 1 之子訊場期間，以及連續於該複數之第 1 之子訊場期間，各別具有包含於前述複數之訊框期間之所有之第 1 之子訊場期間之合計期間的長度以上的長度，相互連續之複數之第 2 之子訊場期間，於前述各個訊框期間，自接觸位於與前述複數之第 1 之子訊場期間及前述複數之第 2 之子訊場期間之邊界的第 1 之子訊場期間及第 2 之子訊場期間，向位於自前述邊界最遠離的第 1 之子訊場期間及第 2 之子訊場期間之方向，根據前述灰階資料順序選擇之選擇步驟，

和於每前述各訊框期間，被選擇之前述子訊場期間之間，令前述光電元件成為開啓的驅動步驟者。

1 5、如申請專利範圍第 1 4 項之光電元件之驅動方

六、申請專利範圍 5

法，其中，前述選擇步驟係將於每前述各訊框期間欲選擇之第1之子訊場期間之個數，根據透過包含於前述灰階資料中之前述複數之訊框期間之前述複數之第1之子訊場期間，規定欲顯示灰階之灰階資料部分加以決定者。

16、如申請專利範圍第14項之光電元件之驅動方法，其中，前述選擇步驟係根據規定透過前述複數之訊框期間欲顯示之前述灰階，和於前述各訊框期間規定前述複數之第1之子訊場期間及前述複數之第2之子訊場期間中之欲選擇之子訊場期間之位置的對應關係之表，加以選擇者。

17、如申請專利範圍第14項之光電元件之驅動方法，其中，於前述選擇步驟選擇第2之子訊場期間時，於前述驅動步驟，將被選擇之前述第2之子訊場期間中之至少一個第2之子訊場期間，分割成為複數之分割期間成為開啓者。

18、如申請專利範圍第17項之光電元件之驅動方法，其中，於前述驅動步驟，被選擇之前述第2之子訊場期間中，將位於接近前述邊界之第2之子訊場期間優先地加以分割成為開啓者。

19、如申請專利範圍第18項之光電元件之驅動方法，其中，於前述選擇步驟，選擇2以上之第2之子訊場期間時，於驅動步驟，於被選擇之前述2以上之前述第2之子訊場期間中，將相互鄰接之第2之子訊場期間中，遠離前述邊界之第2之子訊場期間，分割成為與接近前述邊

六、申請專利範圍 6

界之第 2 之子訊場期間的分割數同數或以下而成為開啓者。

20、如申請專利範圍第 17 項之光電元件之驅動方法，其中，於前述驅動步驟，分割被選擇之前述第 2 之子訊場期間之所有而成為開啓者。

21、如申請專利範圍第 17 項之光電元件之驅動方法，其中，於前述驅動步驟中，前述複數之分割期間中之至少一個之分割期間，係相當於一之第 1 之子訊場期間者。

22、如申請專利範圍第 14 項之光電元件之驅動方法，其中，前述灰階資料係為規定具有 2 之 N 次方之種類的前述灰階的 N 個位元（N 係 2 以上之整數）所成，

前述 N 個之位元中之上位側 M 個之位元係規定前述複數之第 2 之子訊場期間所欲表示之灰階，

前述 N 個之位元中之下位側（N - M）個之位元係規定前述複數之第 1 之子訊場期間所欲表示之灰階，

前述 M 係前述訊框期間假設包含 $(2^{N-M} - 1) / F$ 個（F 係表示複數之訊框數）之第 1 之子訊場期間時所供予的 M 之最佳解答。

23、如申請專利範圍第 22 項之光電元件之驅動方法，其中，前述 $(2^{N-M} - 1) / F$ 產生剩餘之時，做為前述第 1 之子訊場期間之數，使用在於前述 $(2^{N-M} - 1) / F$ 之商之整數部分加上 1 之數者。

24、一種光電元件之驅動方法，屬於令訊框期間做

六、申請專利範圍 7

為單位，於光電元件顯示灰階之光電元件之驅動方法中，其特徵係包含將對於存在於前述訊框期間內的基準點，於時間上前方或後方之任一方側相互鄰接，為使前述光電元件開啓或關閉的2以上之第1之子訊場期間，根據規定前述灰階之資料中的下位位元所示之值，自前述基準點向前述一方之側，順序選擇的同時，

對於前述基準點，存在於或相互連接於時間上前方或後方之任一之另一方側的同時，為使前述光電元件開啓或關閉之1以上之第2之子訊場期間中，一之期間則令前述複數之第1之子訊場期間之合計期間以上延長地加以設定之第2之子訊場期間，根據除去前述資料中之前述下位位元的上位位元所示之值，自前述基準點向前述另一方之側順序地加以選擇的選擇步驟，

和於被選擇之第1及第2之子訊場期間之間，持續將前述光電元件開啓（或關閉）之驅動步驟者。

25、如申請專利範圍第24項之光電元件之驅動方法，其中，於前述選擇步驟選擇第2之子訊場期間時，於前述驅動步驟，將被選擇之前述第2之子訊場期間中之至少一個第2之子訊場期間，分割成為複數之分割期間成為開啓者。

26、如申請專利範圍第25項之光電元件之驅動方法，其中，於前述驅動步驟，被選擇之前述第2之子訊場期間中，將位於接近前述邊界之第2之子訊場期間優先地加以分割成為開啓者。

六、申請專利範圍 8

27、如申請專利範圍第26項之光電元件之驅動方法，其中，於前述選擇步驟，選擇2以上之第2之子訊場期間時，於驅動步驟，於被選擇之前述2以上之前述第2之子訊場期間中，將相互鄰接之第2之子訊場期間中，遠離前述邊界之第2之子訊場期間，分割成為與接近前述邊界之第2之子訊場期間的分割數同數或以下而成為開啓者。

28、如申請專利範圍第24項之光電元件之驅動方法，其中，於前述驅動步驟，分割被選擇之前述第2之子訊場期間之所有而成為開啓者。

29、如申請專利範圍第24項之光電元件之驅動方法，其中，於前述驅動步驟中，前述複數之分割期間中之至少一個之分割期間，係相當於一之第1之子訊場期間者。

30、一種光電元件之驅動裝置，屬於對應於光電元件透過訊框期間規定欲顯示灰階的灰階資料的期間之間，經由將前述光電元件成為開啓，於前述光電元件顯示前述灰階之光電元件之驅動裝置中，其特徵係包含

將連續於為特定對應於前述灰階資料之期間所使用相互連續的複數之第1之子訊場期間，以及該複數之第1之子訊場期間，各別實質上相當於前述複數之第1之子訊場期間及一之第1之子訊場期間之合計期間的長度而相互連續之複數之第2之子訊場期間，自接觸位於與前述複數之第1之子訊場期間及前述複數之第2之子訊場期間之邊界

六、申請專利範圍 9

的第 1 之子訊場期間及第 2 之子訊場期間，向位於自前述邊界最遠離的第 1 之子訊場期間及第 2 之子訊場期間之方向，根據前述灰階資料選擇之選擇電路，

和被選擇之前述子訊場期間之間，令前述光電元件成為開啓的驅動電路者。

3 1、一種光電元件之驅動裝置，屬於對應於光電元件透過訊框期間規定欲顯示灰階的灰階資料的期間之間，經由將前述光電元件成為開啓，於前述光電元件顯示前述灰階之光電元件之驅動裝置中，其特徵係包含

將連續於包含於各訊框期間，為特定對應於前述灰階資料之期間所使用相互連續的複數之第 1 之子訊場期間，以及該複數之第 1 之子訊場期間，各別具有包含於前述複數之訊框期間之所有之第 1 之子訊場期間之合計期間的長度以上的長度而相互連續之複數之第 2 之子訊場期間，於各個訊框期間，自接觸位於與前述複數之第 1 之子訊場期間及前述複數之第 2 之子訊場期間之邊界的第 1 之子訊場期間及第 2 之子訊場期間，向位於自前述邊界最遠離的第 1 之子訊場期間及第 2 之子訊場期間之方向，根據前述灰階資料選擇之選擇電路，

和於每前述各訊框期間，被選擇之前述子訊場期間之間，令前述光電元件成為開啓的驅動電路者。

3 2、一種光電元件之驅動裝置，屬於令訊框期間做為單位，於光電元件顯示灰階之光電元件之驅動裝置中，其特徵係包含對於存在於前述訊框期間內的基準點，於時

六、申請專利範圍 10

間上前方或後方之任一方側相互鄰接，將為使前述光電元件開啓或關閉的2以上之第1之子訊場期間，根據規定前述灰階之資料中的下位位元所示之值，自前述基準點向前述一方之側，順序選擇的同時，

對於前述基準點，存在或相互連接於時間上前方或後方之任一之另一方側的同時，為使前述光電元件開啓或關閉之1以上之第2之子訊場期間中，一之期間則令前述複數之第1之子訊場期間之合計期間以上延長地加以設定之第2之子訊場期間，根據除去前述資料中之前述下位位元的上位位元所示之值，自前述基準點向前述另一方之側順序地加以選擇的選擇電路，

和於被選擇之第1及第2之子訊場期間之間，持續將前述光電元件開啓（或關閉）之驅動電路者。

33、一種電子機器，其特徵係包含配置成為矩陣狀之複數之光電元件，具備為顯示關連於電子機器之畫像的顯示裝置，和如申請專利範圍第30項之光電元件之驅動裝置者。

34、一種電子機器，其特徵係包含配置成為矩陣狀之複數之光電元件，具備為顯示關連於電子機器之畫像的顯示裝置，和如申請專利範圍第31項之光電元件之驅動裝置者。

35、一種電子機器，其特徵係包含配置成為矩陣狀之複數之光電元件，具備為顯示關連於電子機器之畫像的顯示裝置，和如申請專利範圍第32項之光電元件之驅動

六、申請專利範圍 11

裝置者。

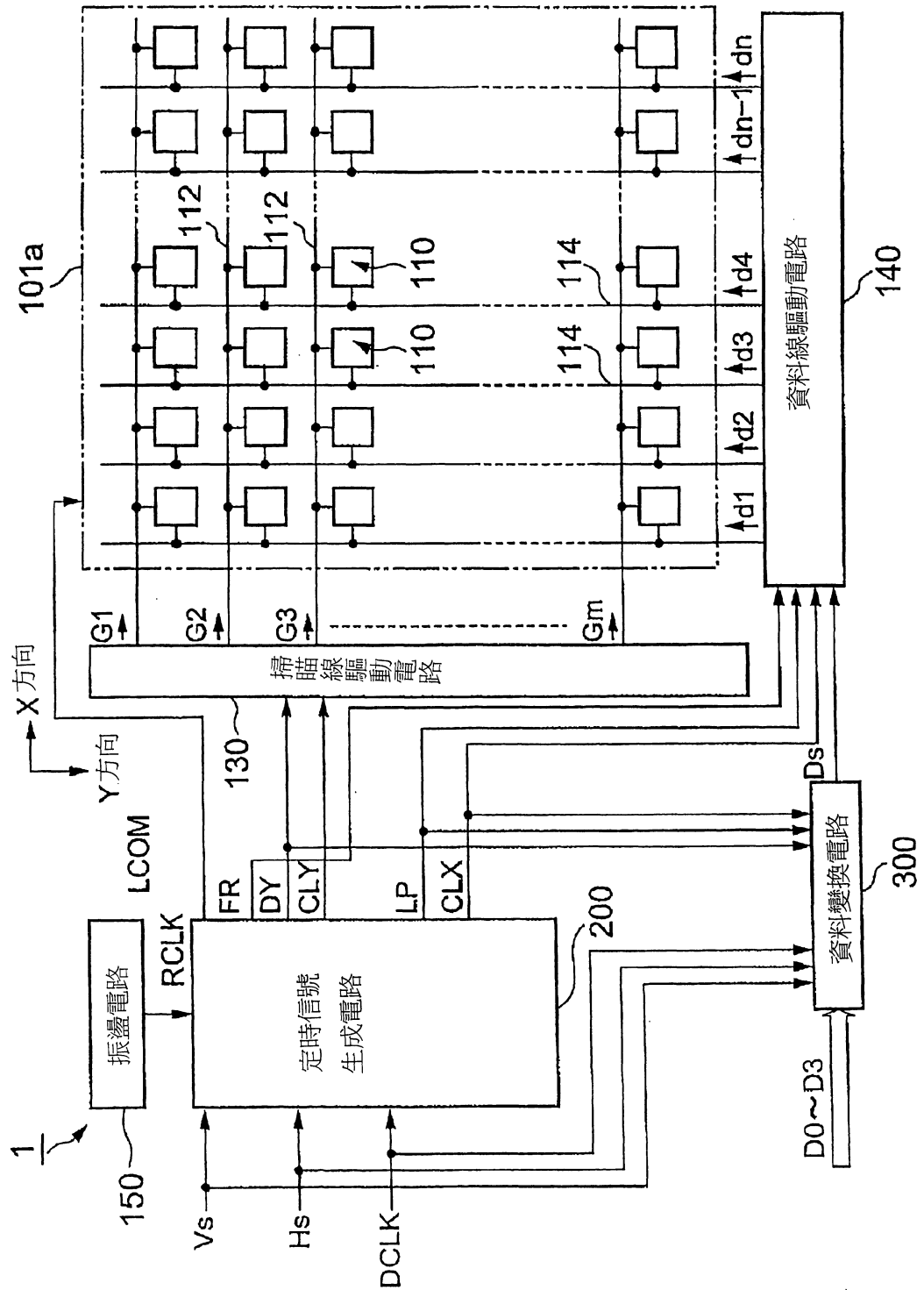
(請先閱讀背面之注意事項再填寫本頁)

裝

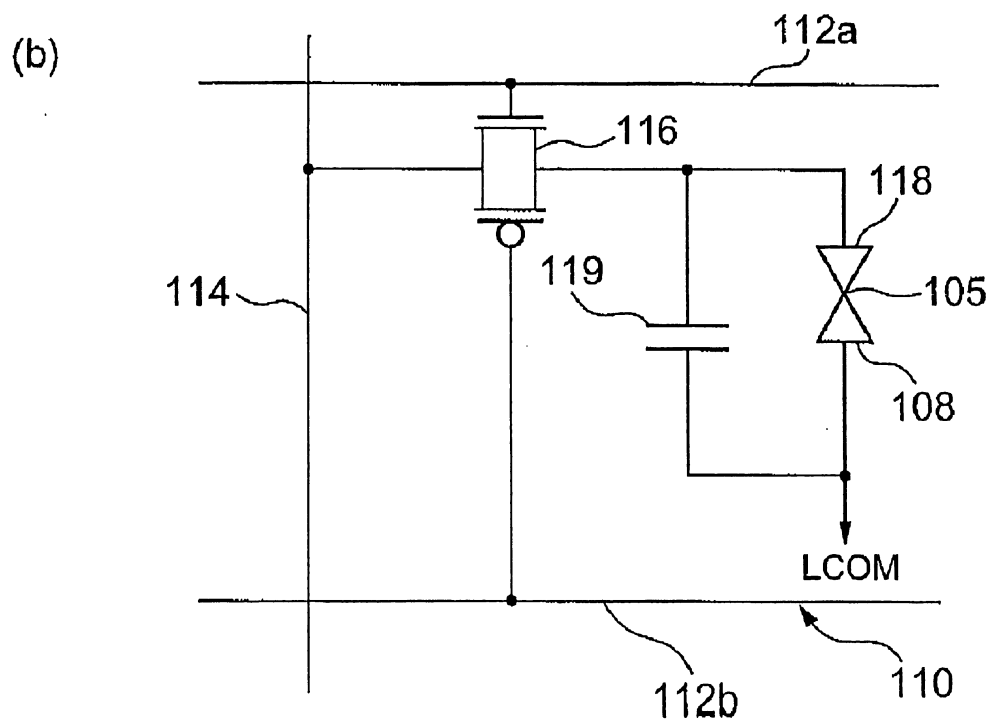
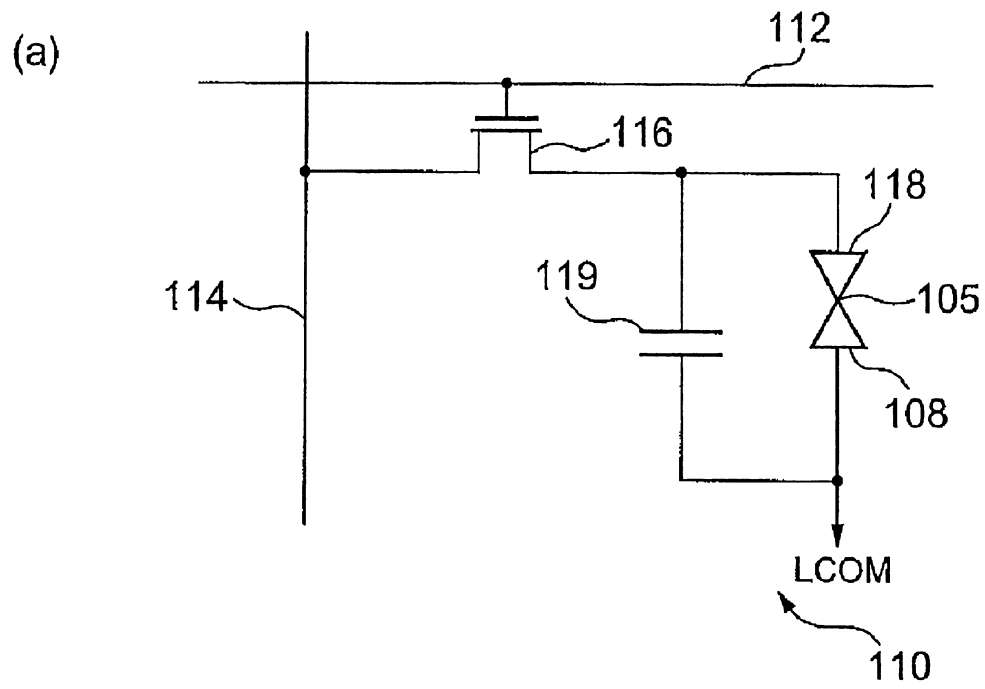
訂

線

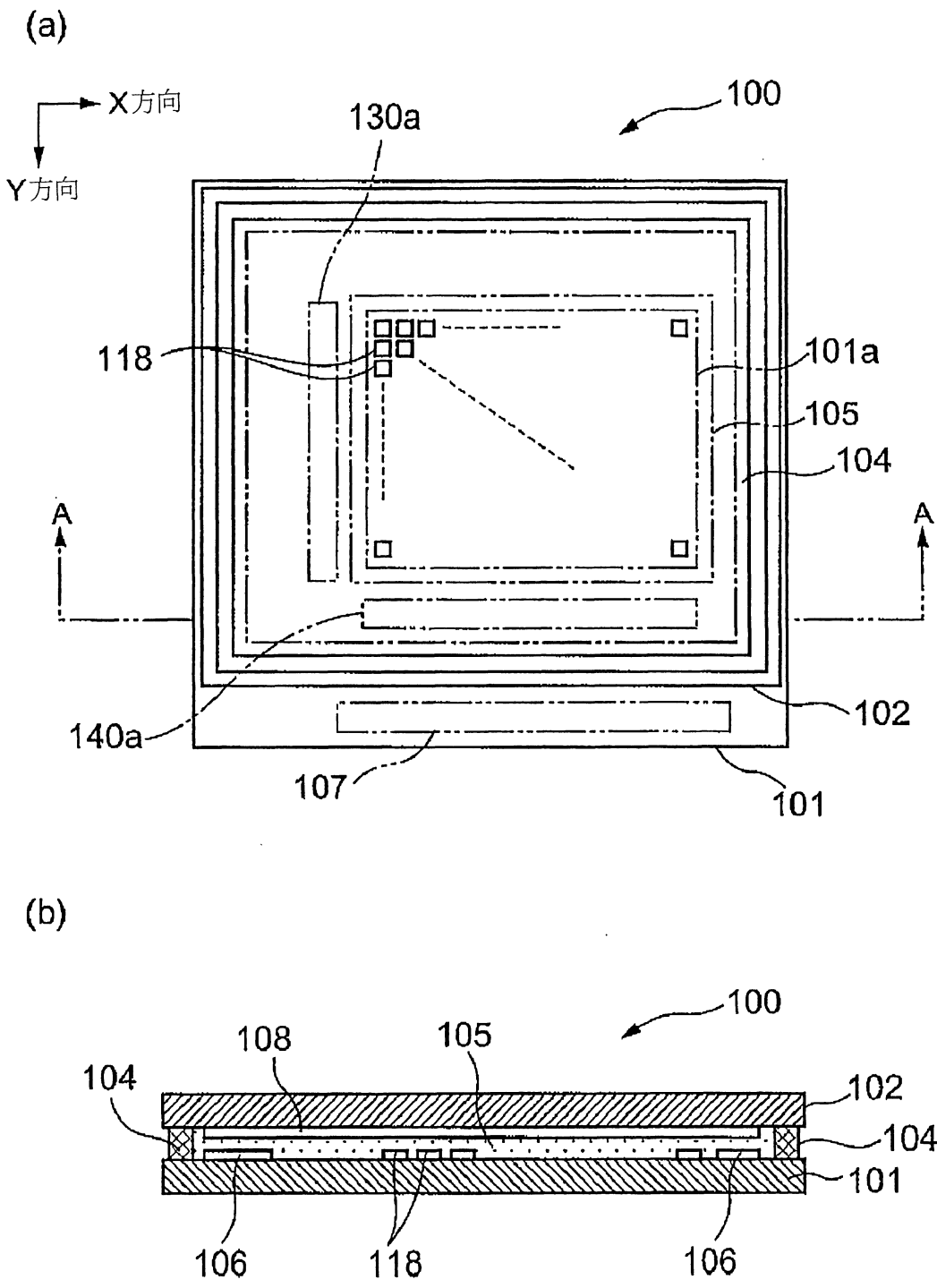
第 1 圖



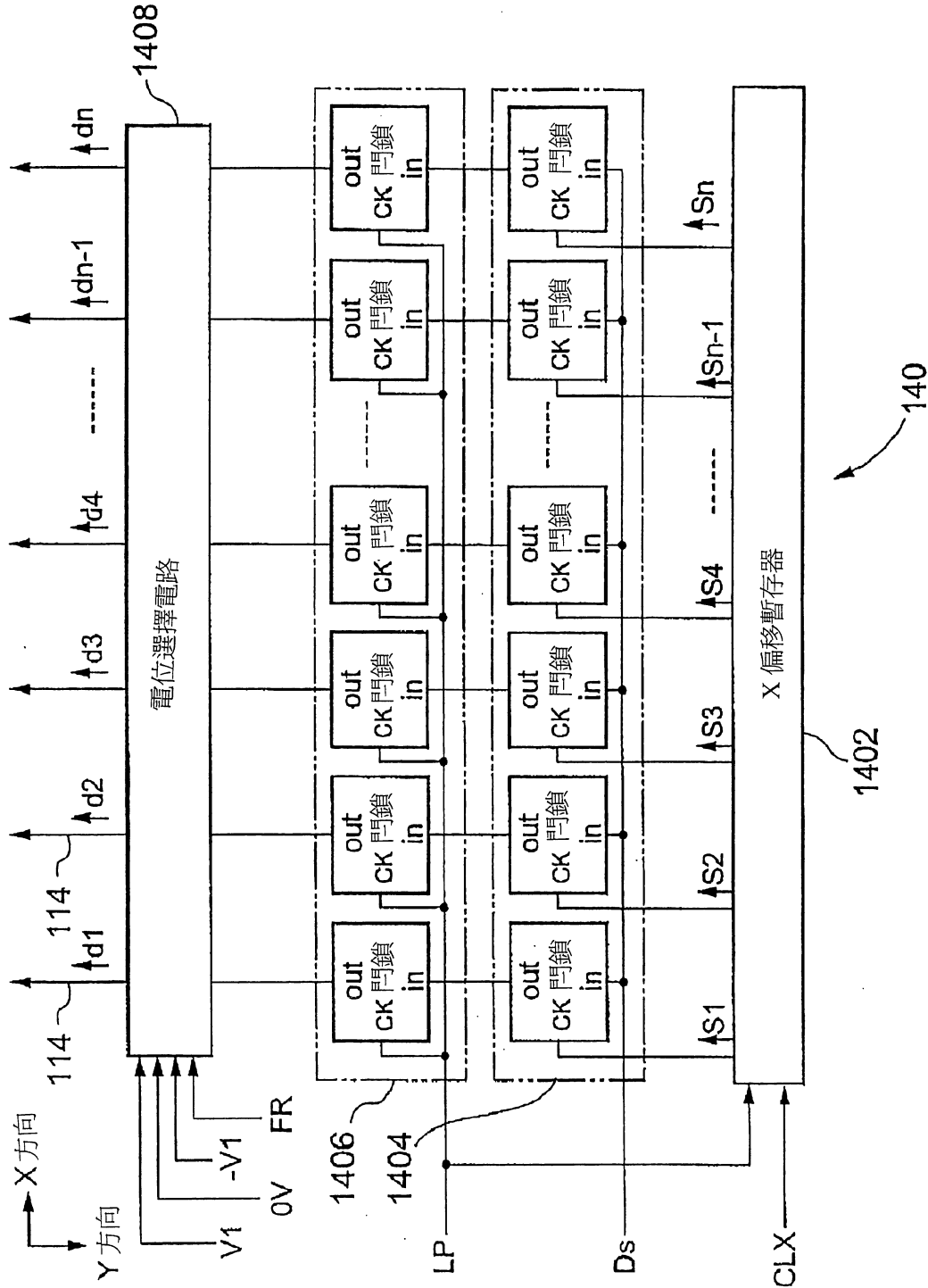
第 2 圖



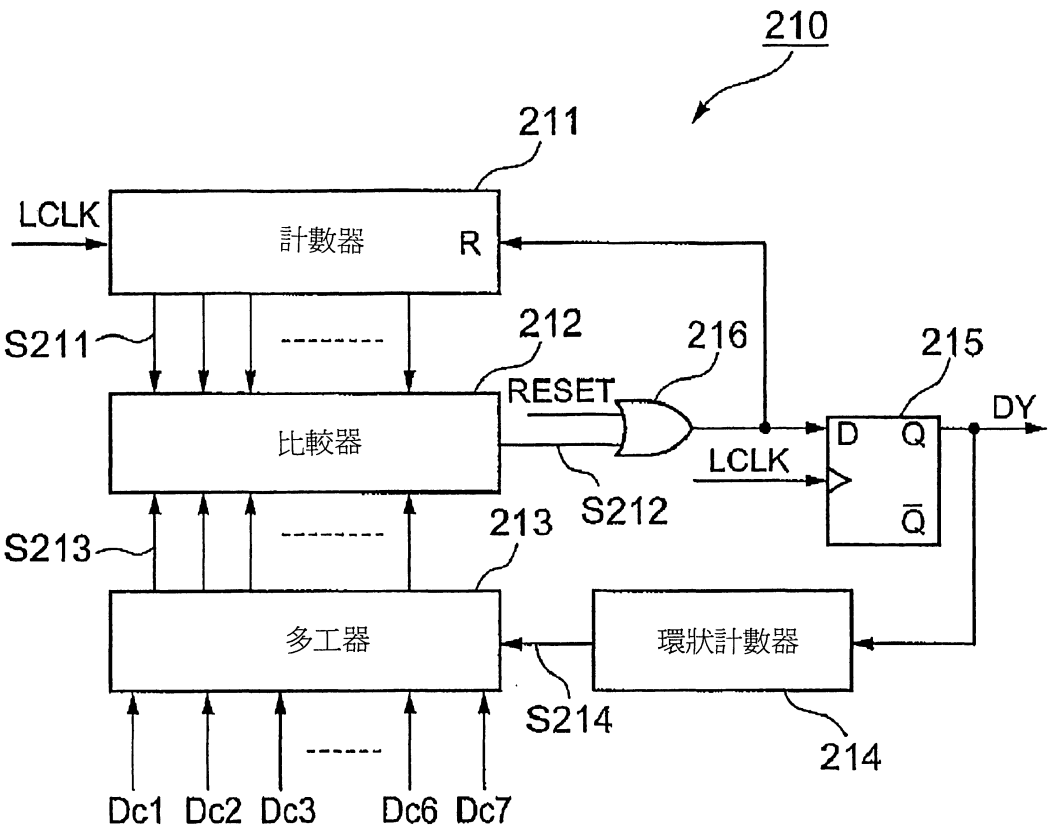
第 3 圖



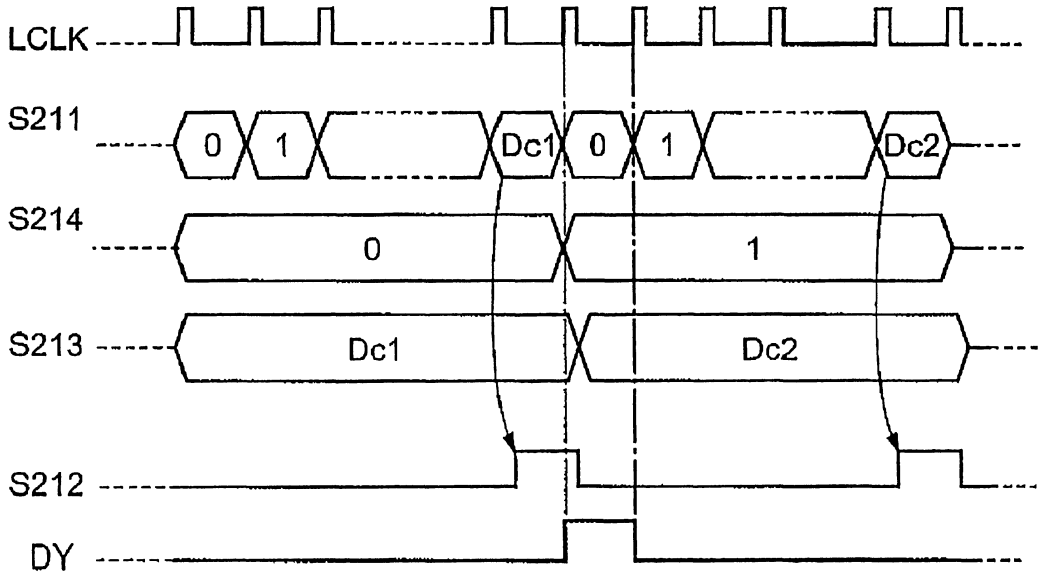
第 4 圖



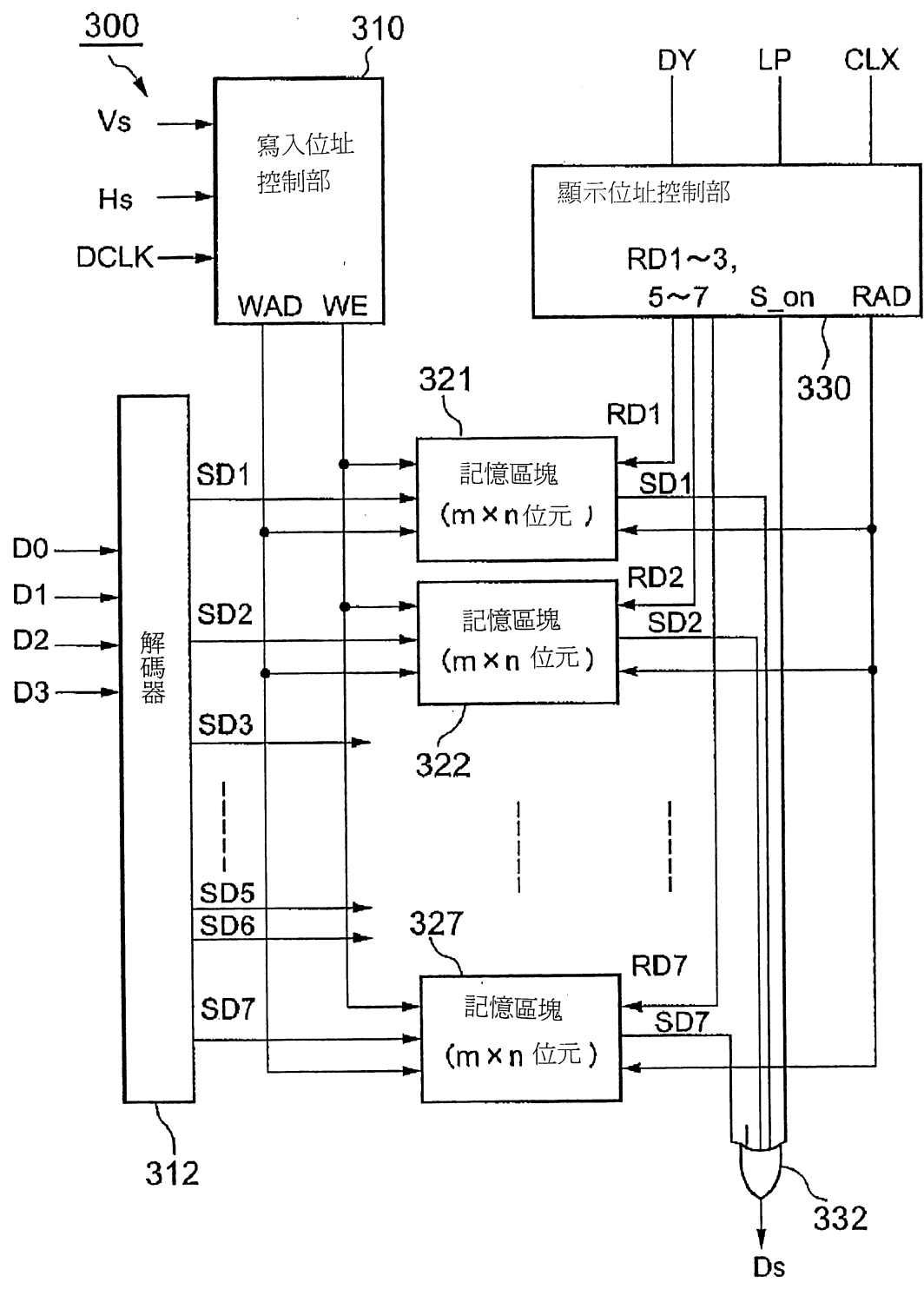
第 5 圖



第 6 圖



第 7 圖

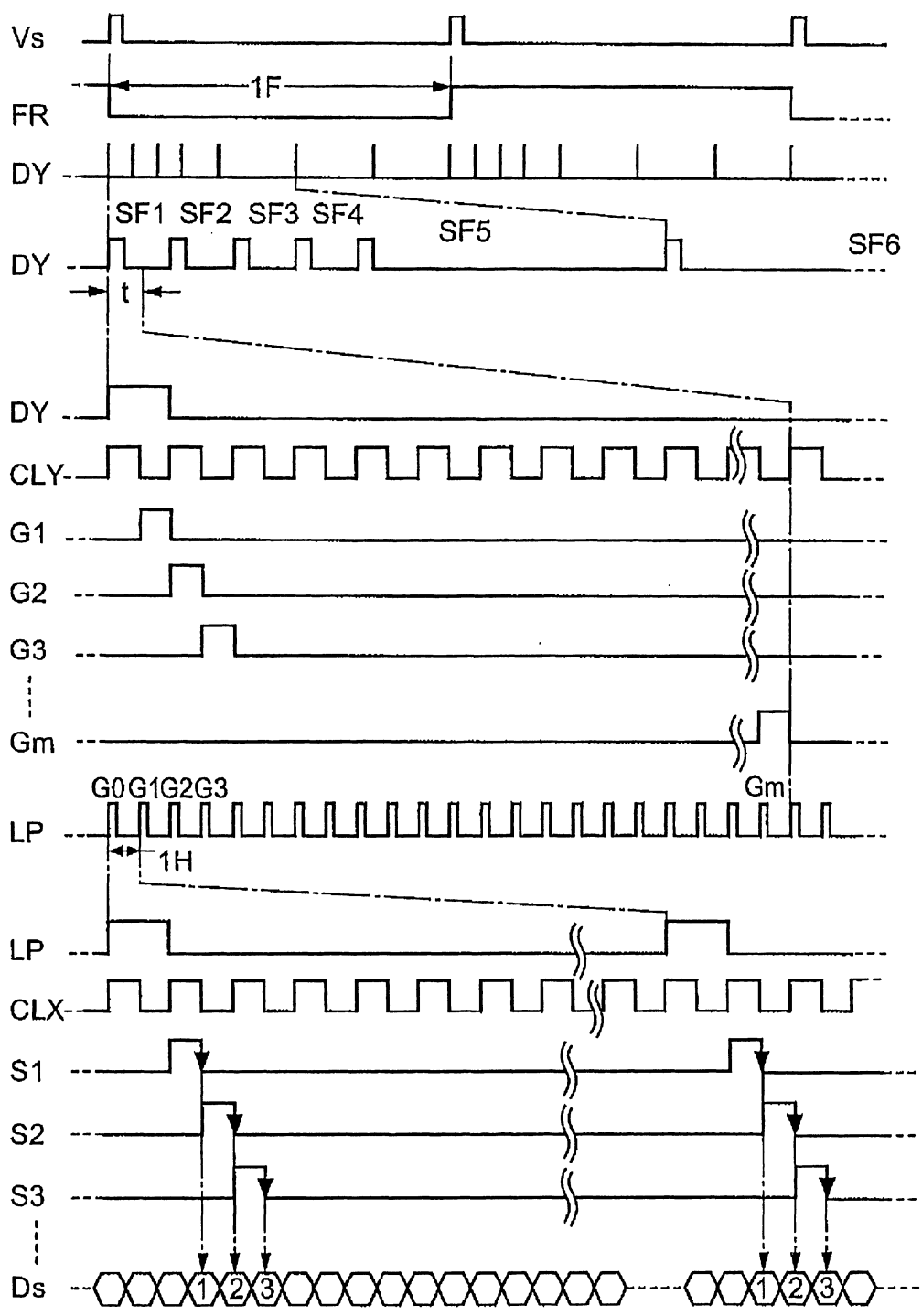


第 8 圖

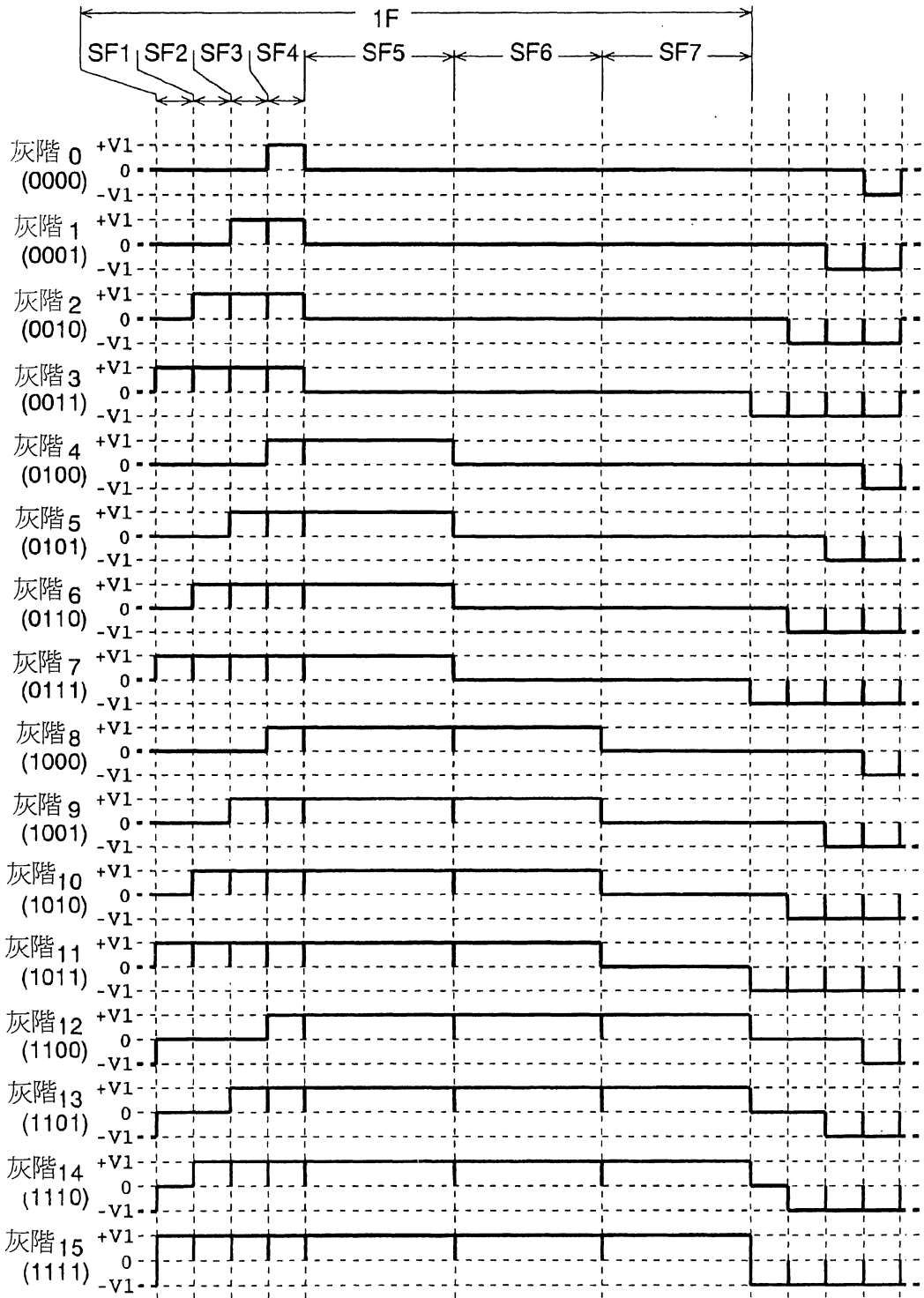
資料變換電路之解碼真值表 (16 灰階 7sf)

	資料	SD1	SD2	SD3	SD5	SD6	SD7
0	0000	0	0	0	0	0	0
1	0001	0	0	1	0	0	0
2	0010	0	1	1	0	0	0
3	0011	1	1	1	0	0	0
4	0100	0	0	0	1	0	0
5	0101	0	0	1	1	0	0
6	0110	0	1	1	1	0	0
7	0111	1	1	1	1	0	0
8	1000	0	0	0	1	1	0
9	1001	0	0	1	1	1	0
10	1010	0	1	1	1	1	0
11	1011	1	1	1	1	1	0
12	1100	0	0	0	1	1	1
13	1101	0	0	1	1	1	1
14	1110	0	1	1	1	1	1
15	1111	1	1	1	1	1	1

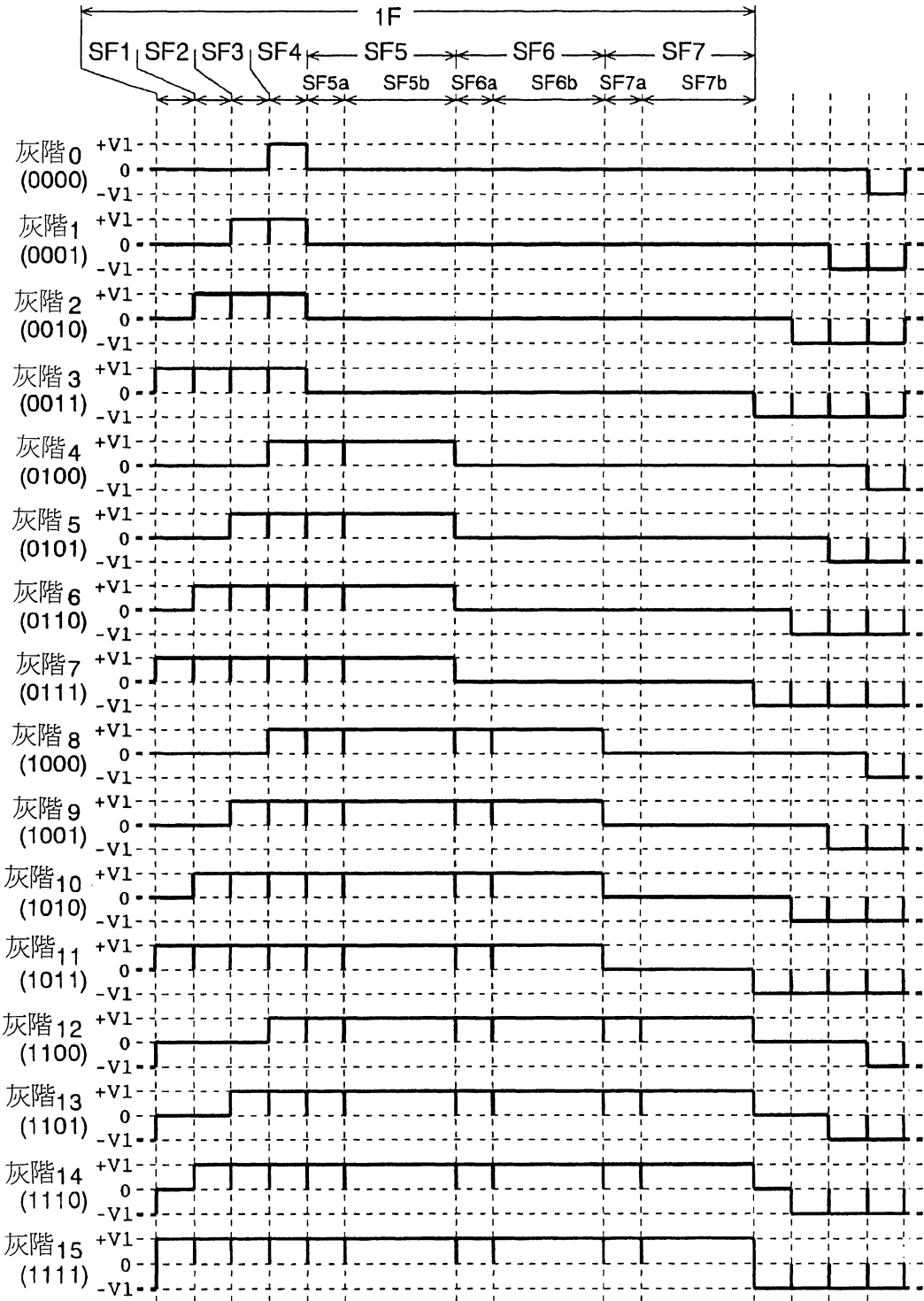
第 9 圖



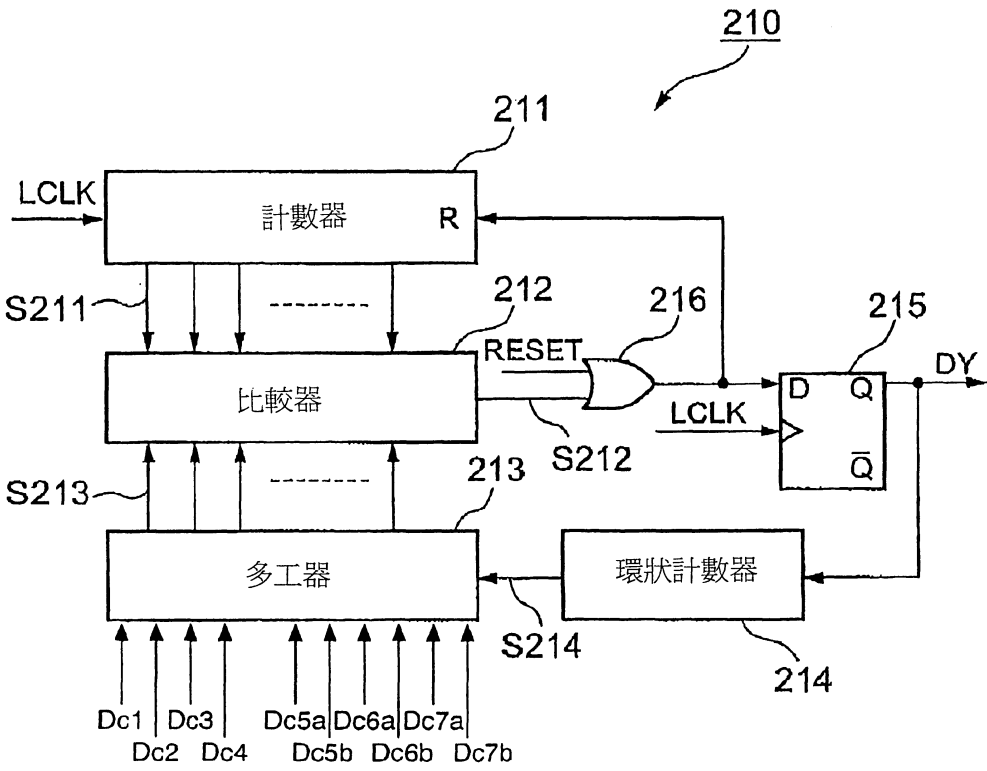
第 10 圖



第 11 圖

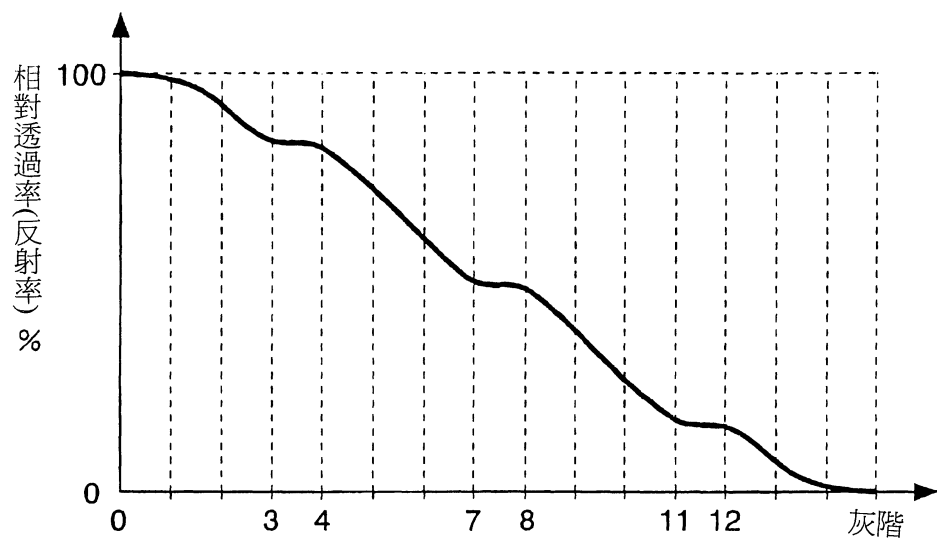


第 12 圖

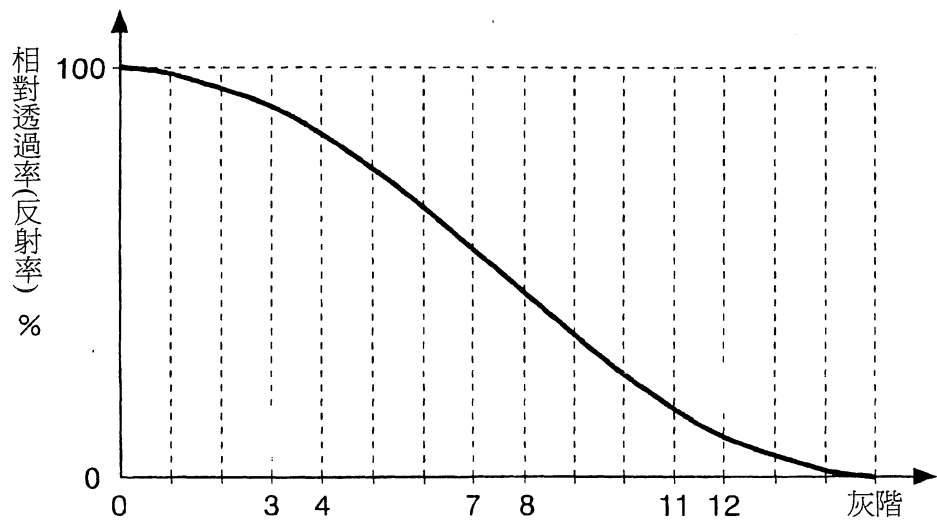


第 13 圖

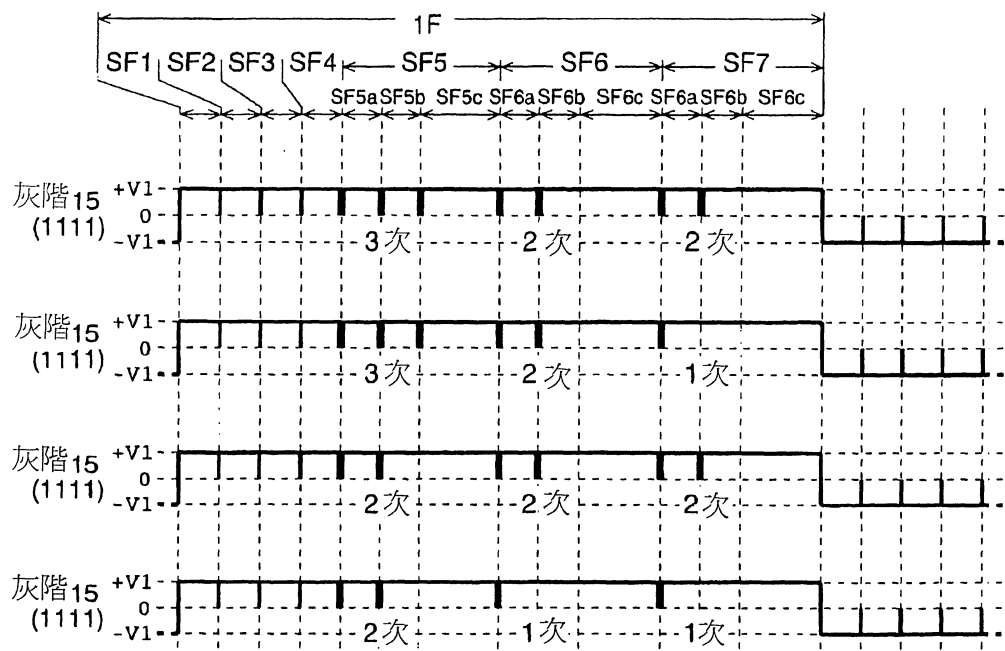
(a)



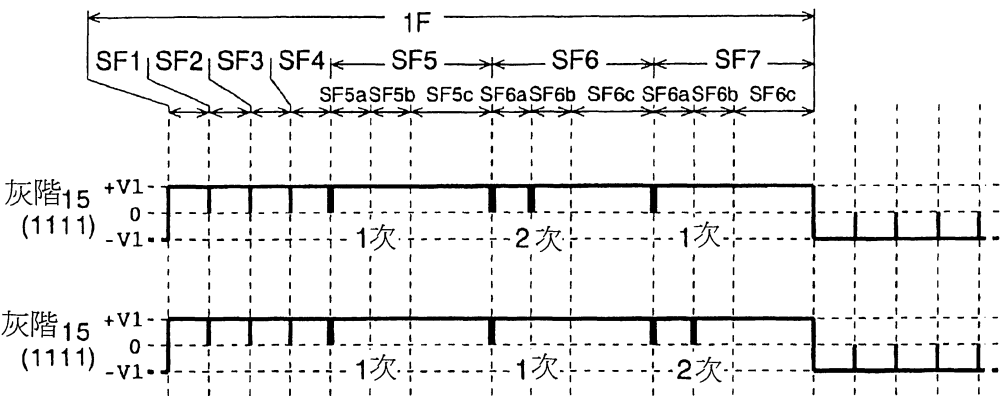
(b)



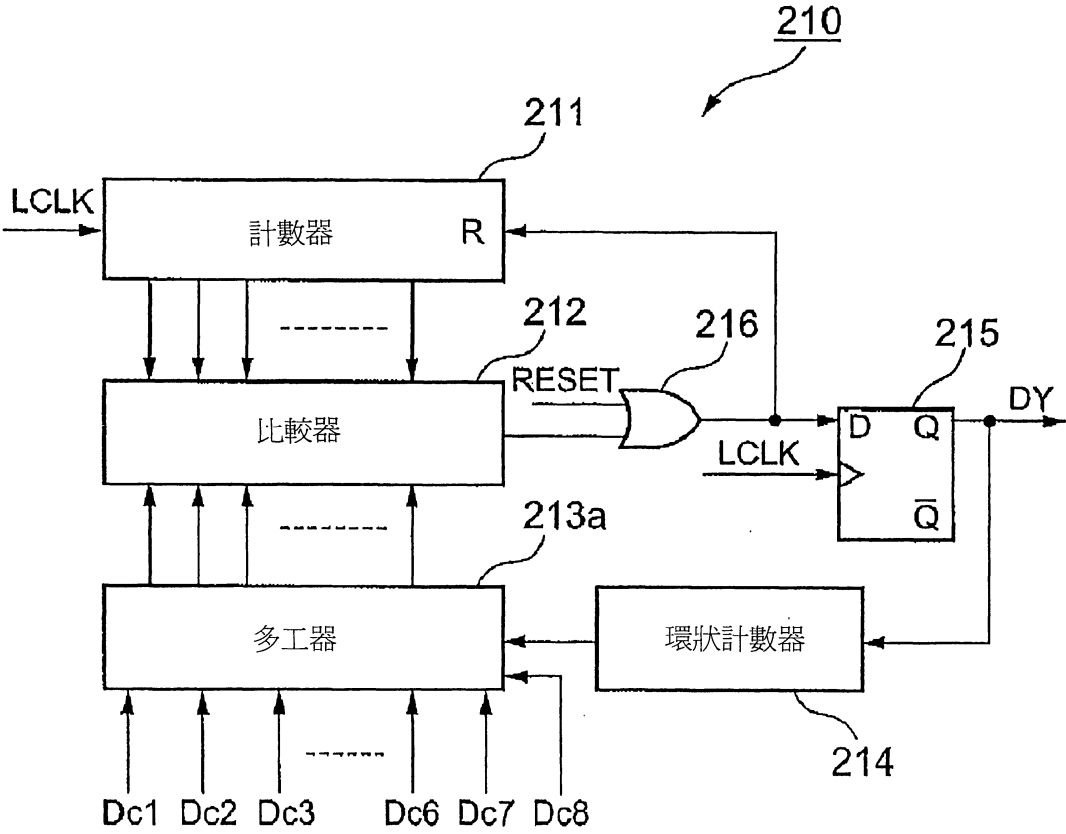
第 14 圖



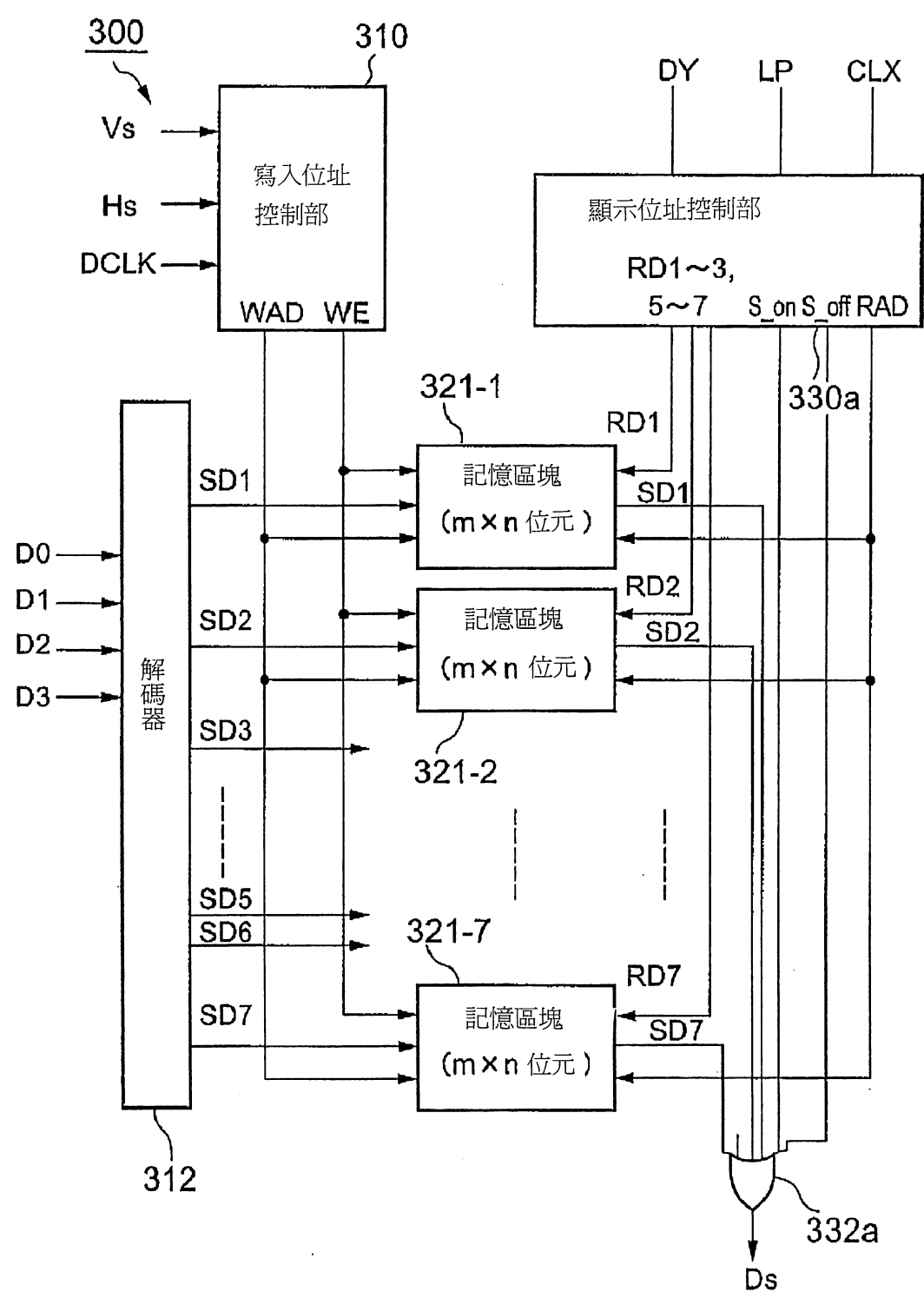
第 15 圖



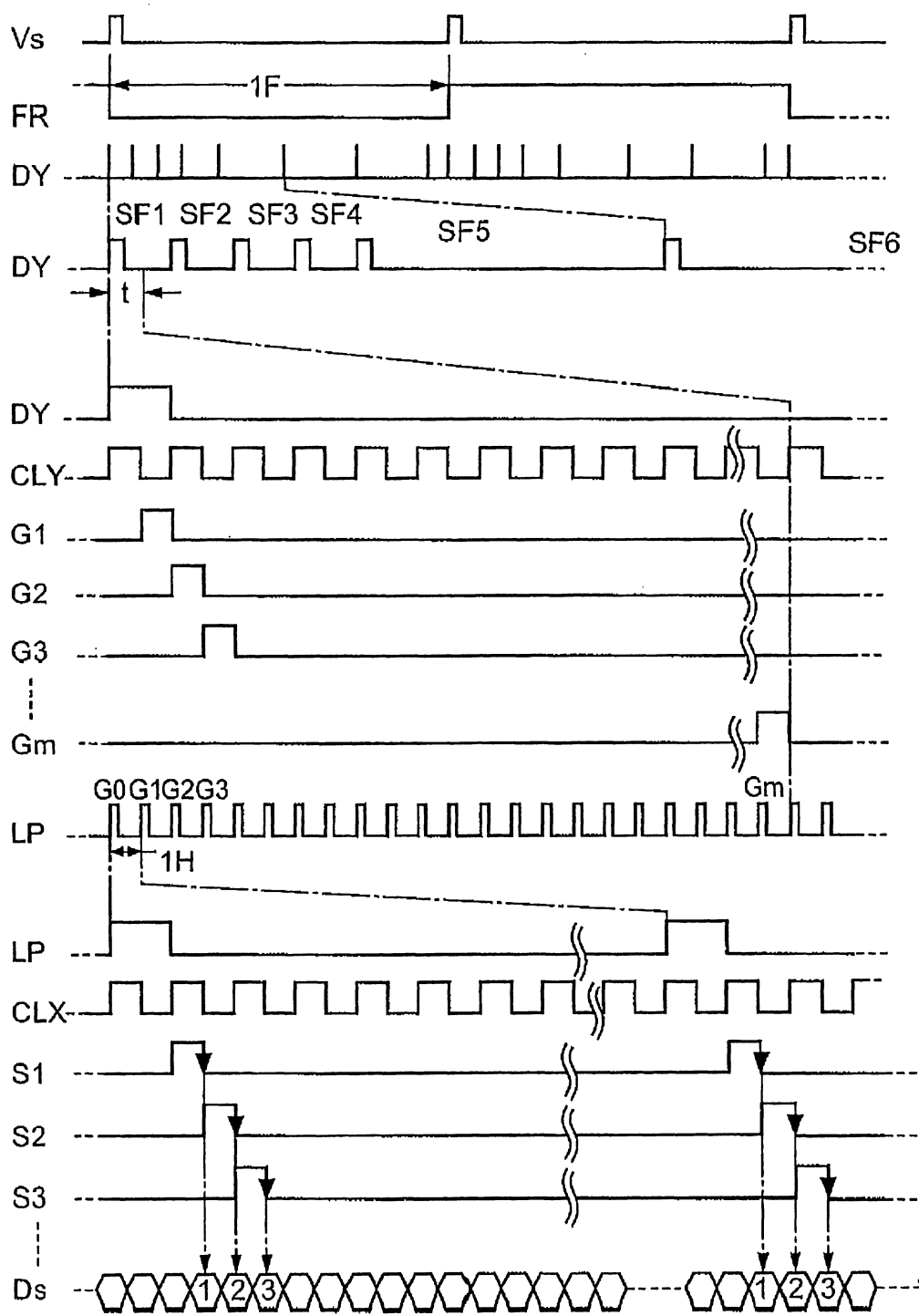
第 16 圖



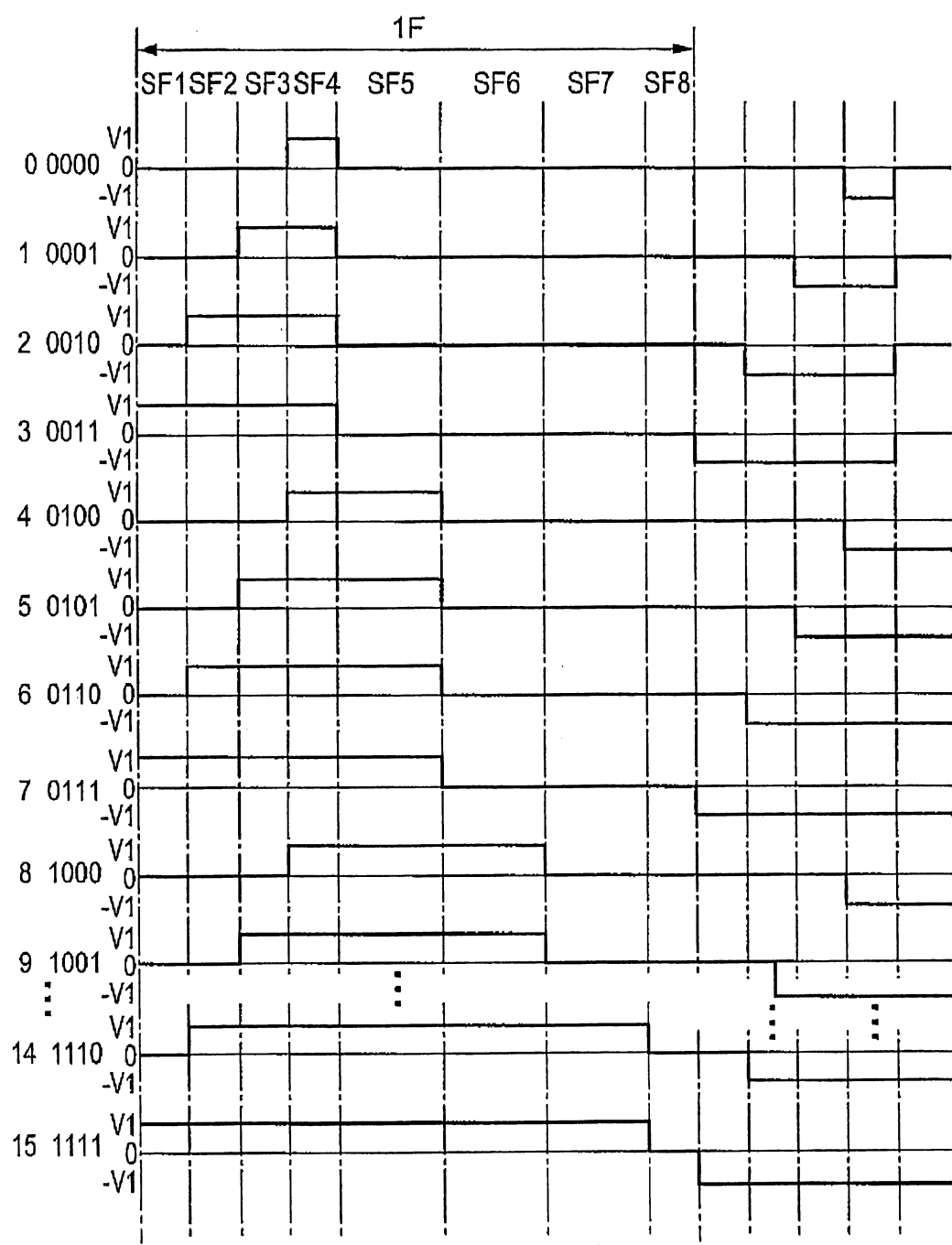
第 17 圖



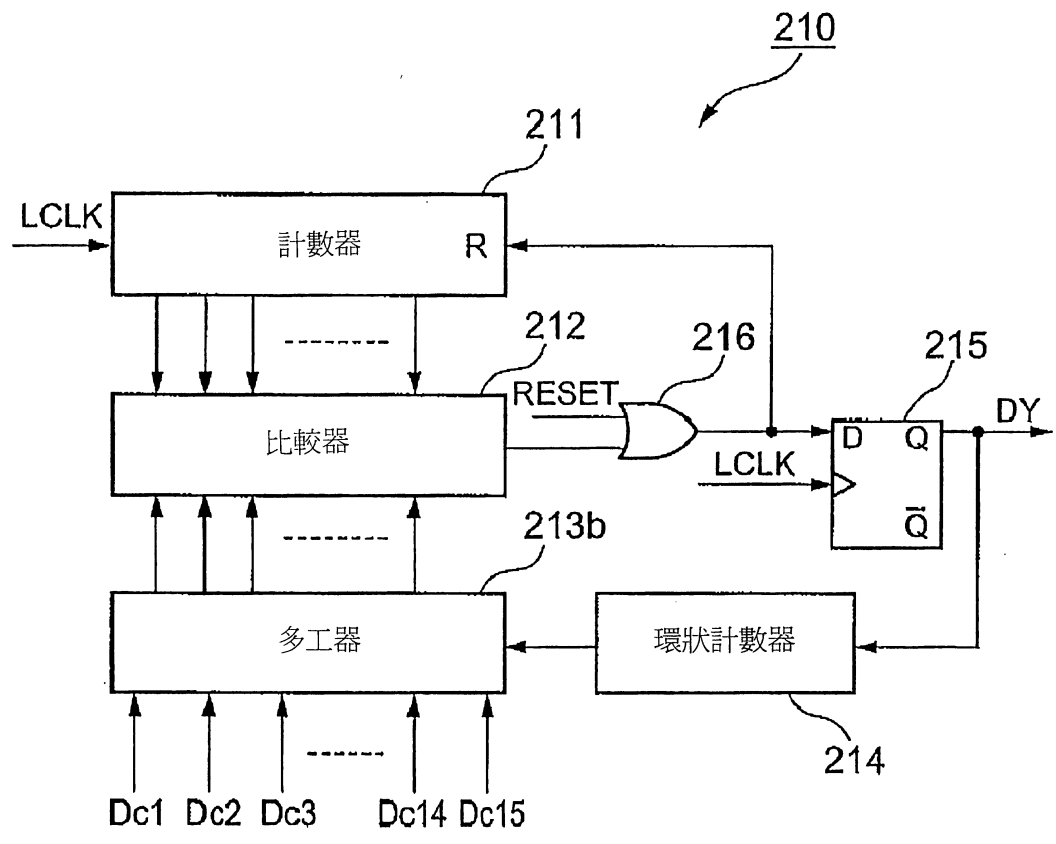
第 18 圖



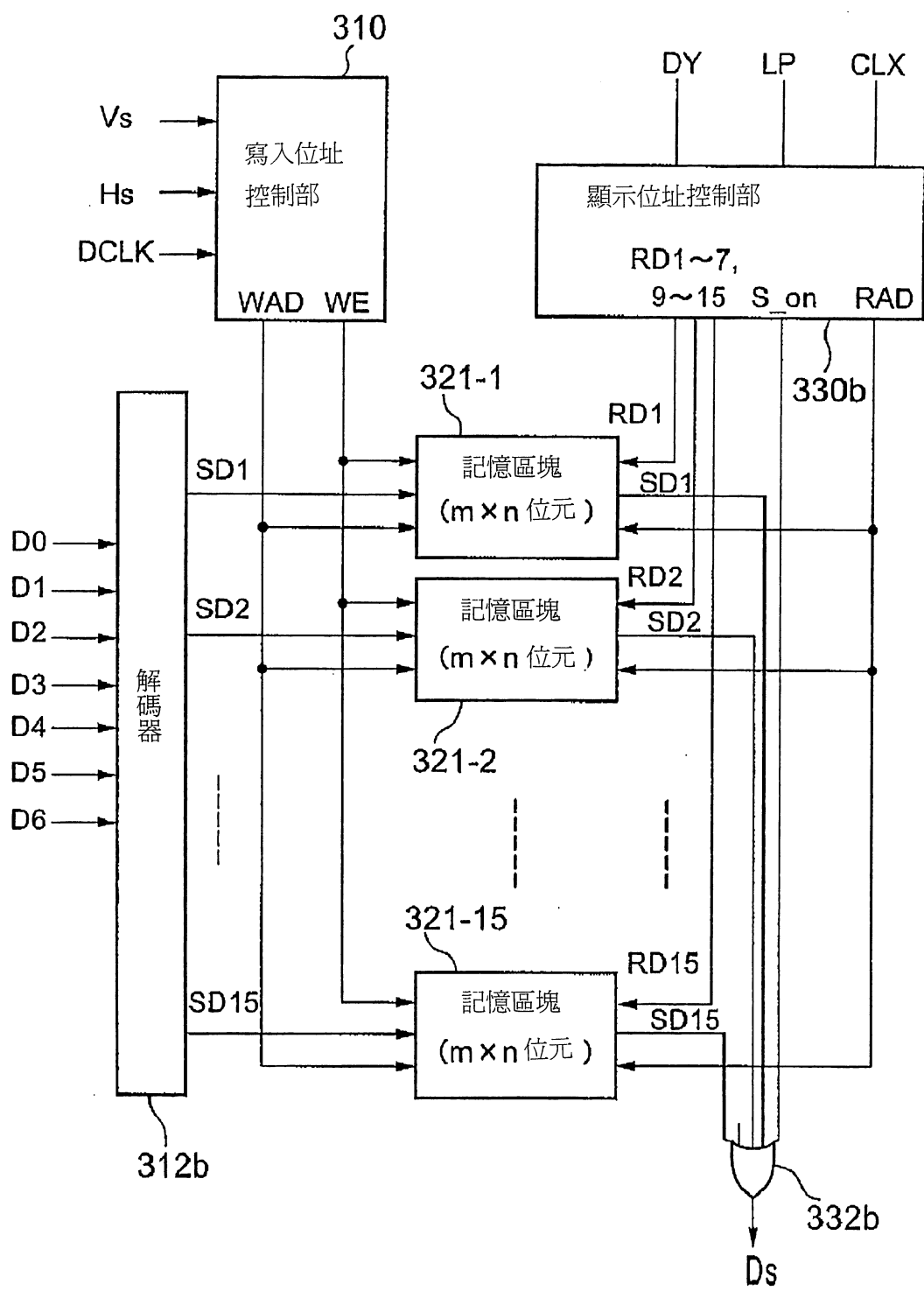
第 19 圖



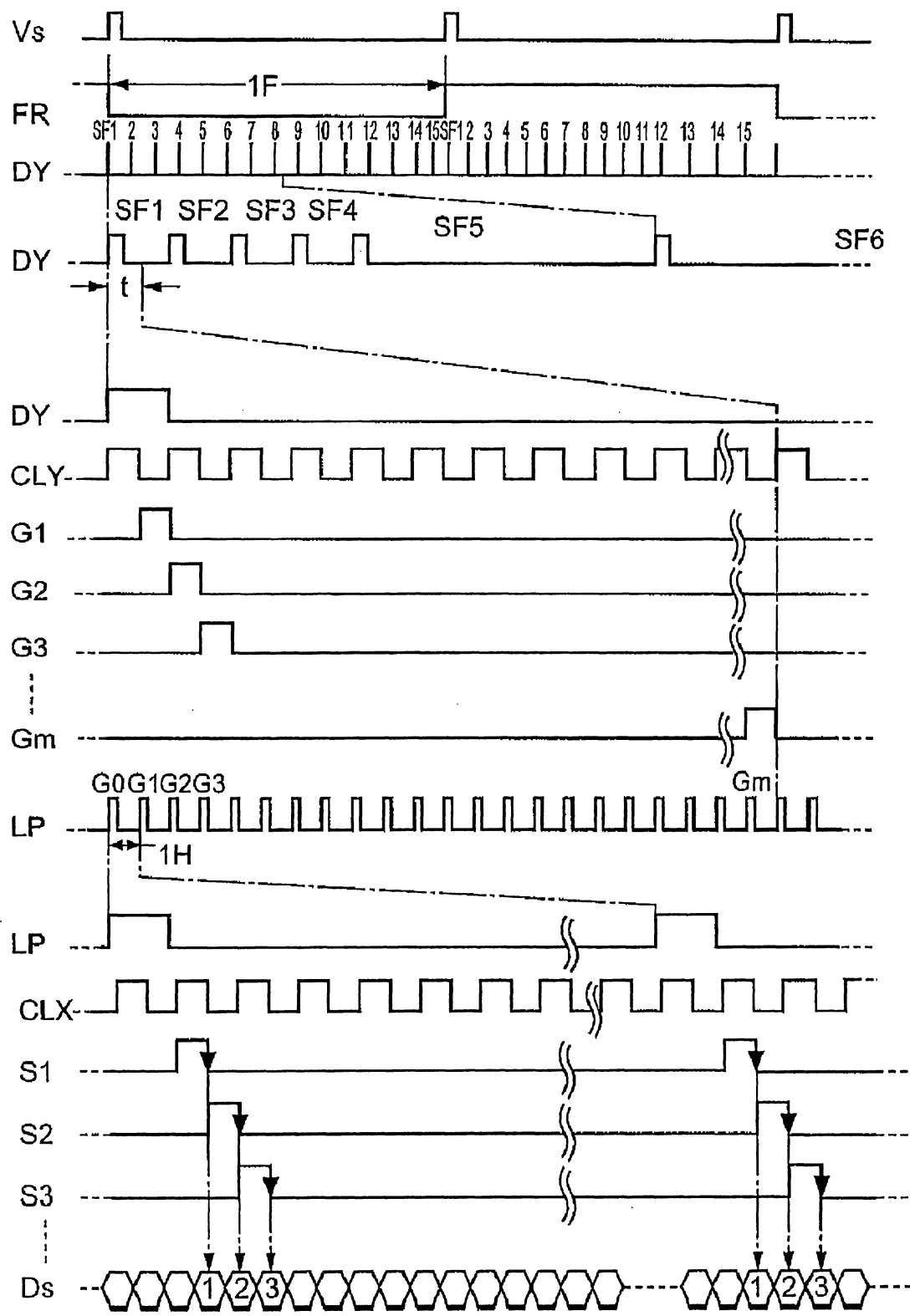
第 20 圖



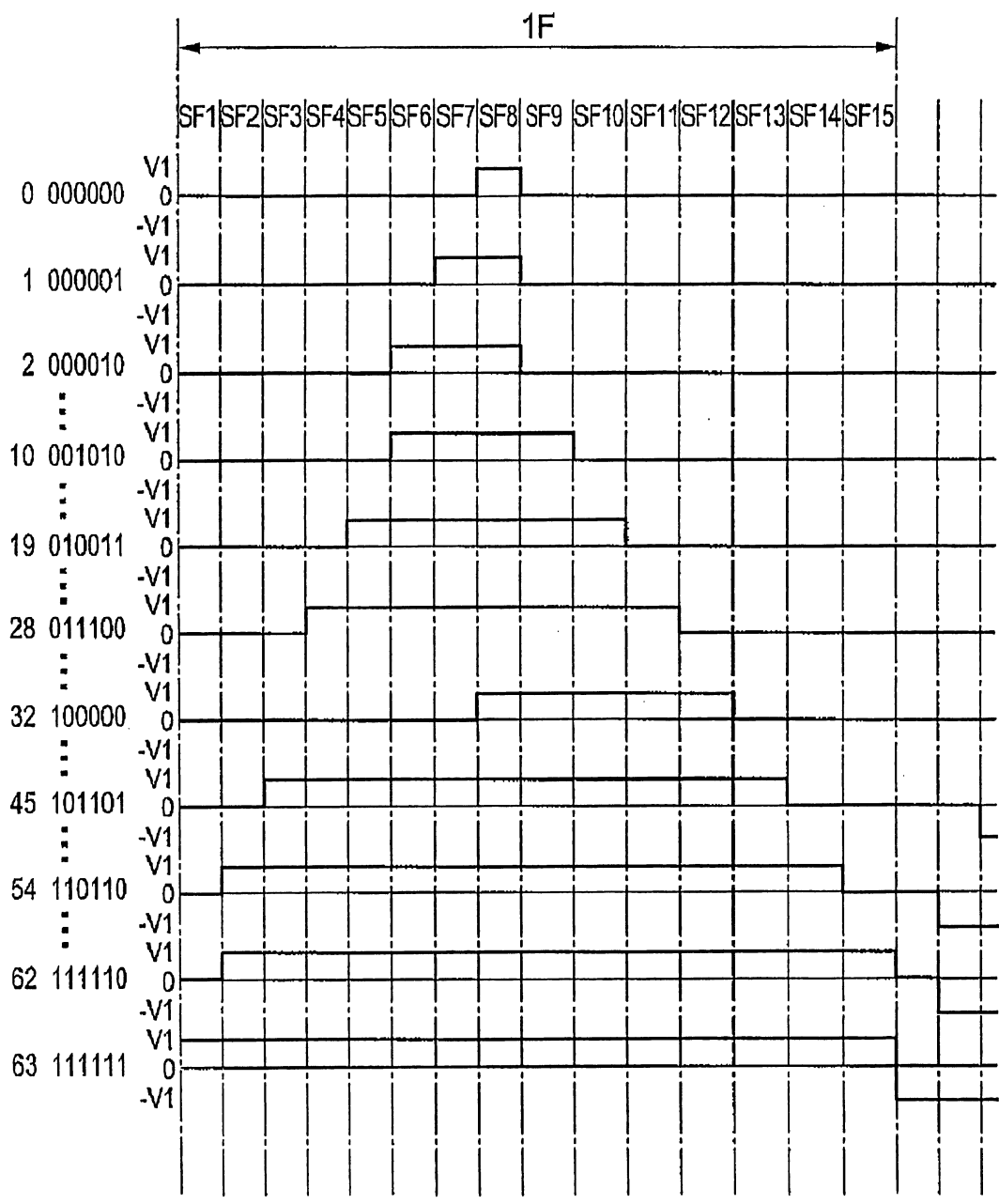
第 21 圖



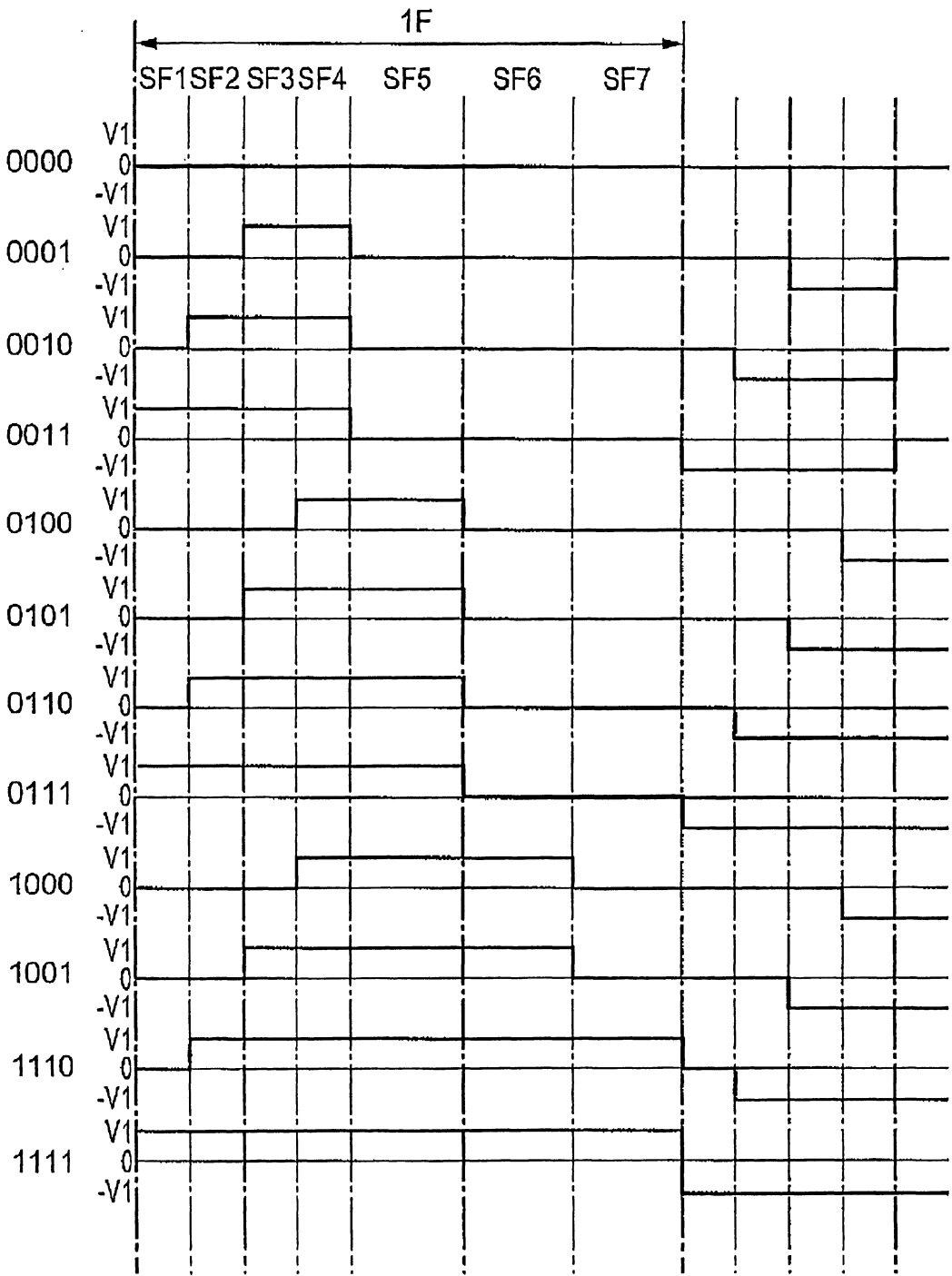
第 22 圖



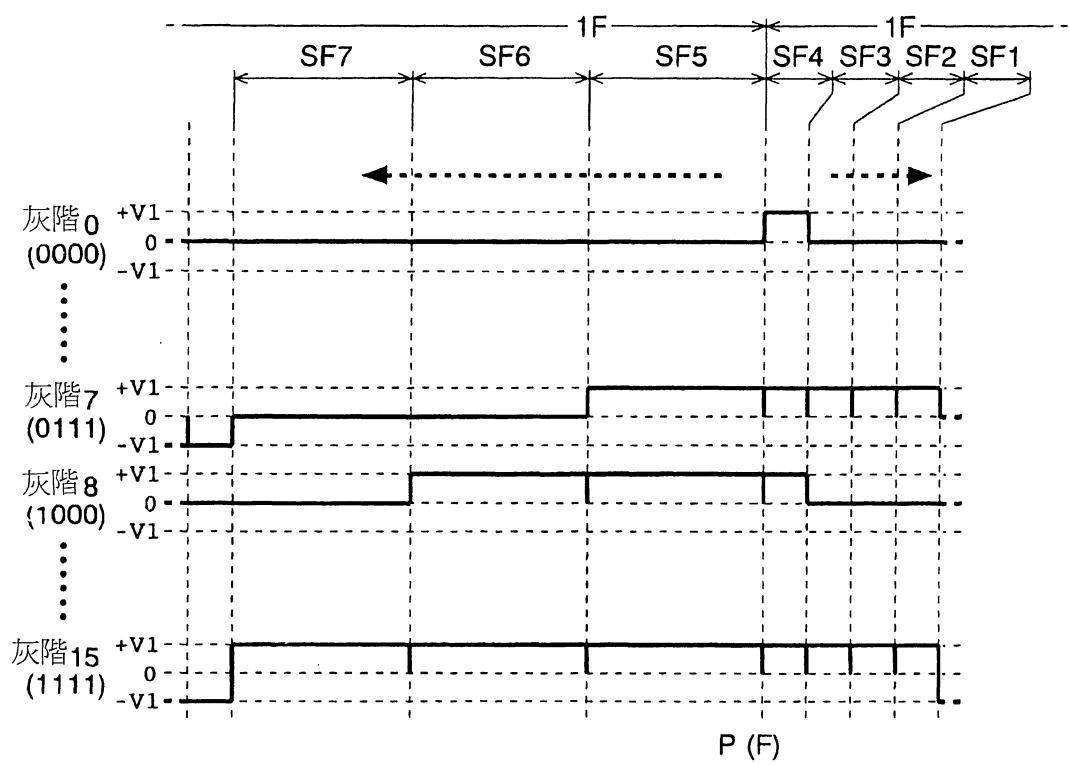
第 23 圖



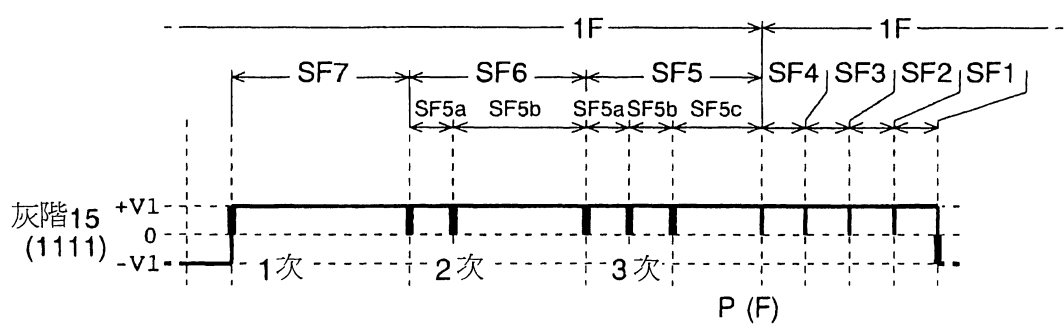
第 24 圖



第 25 圖

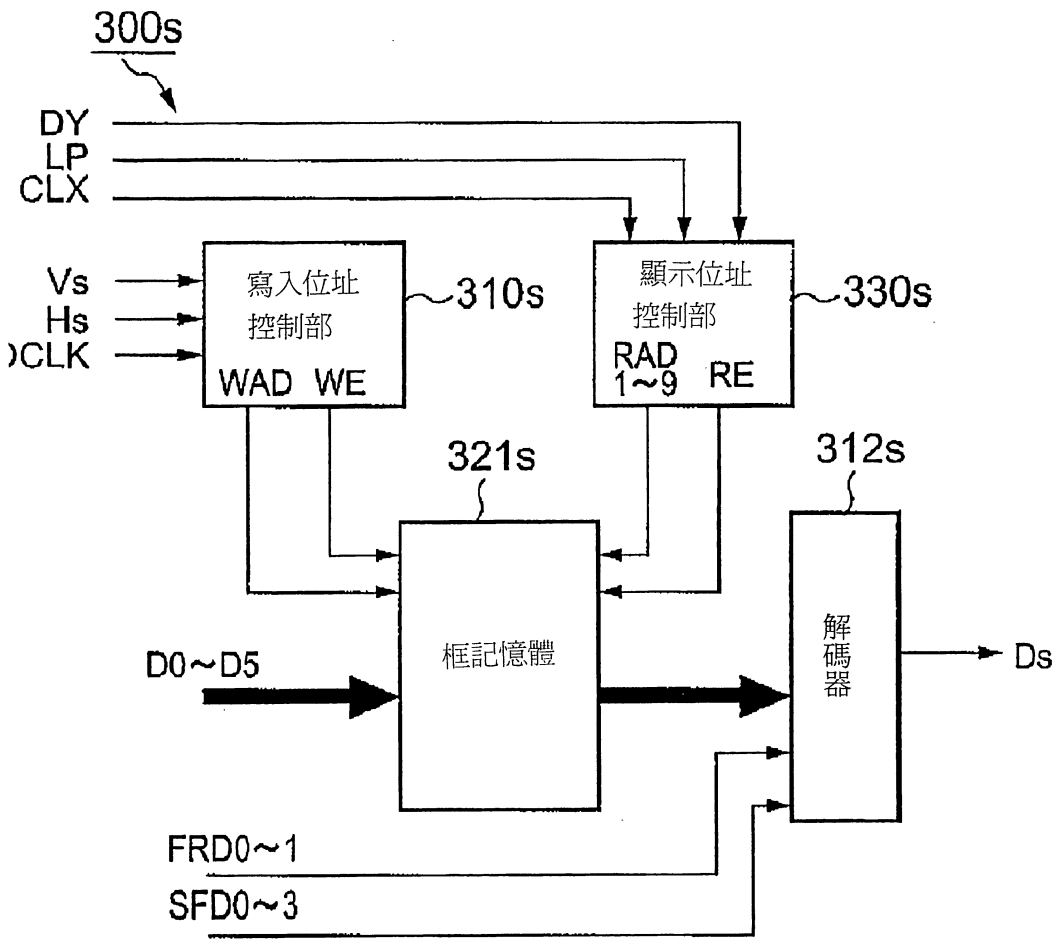


第 26 圖



第 27 圖

64 灰階 (3FRC) 之資料變換電路方塊圖

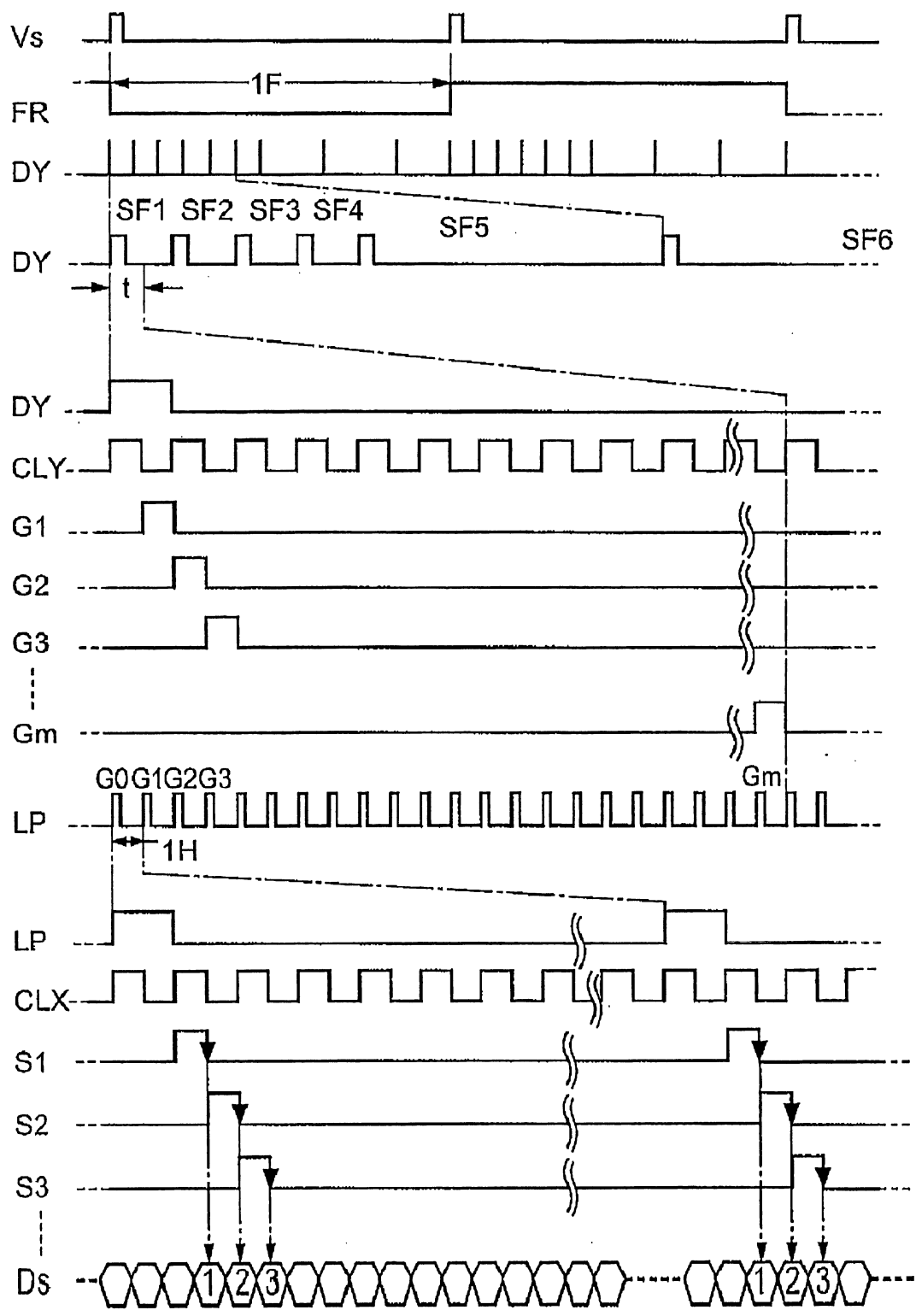


第 28 圖

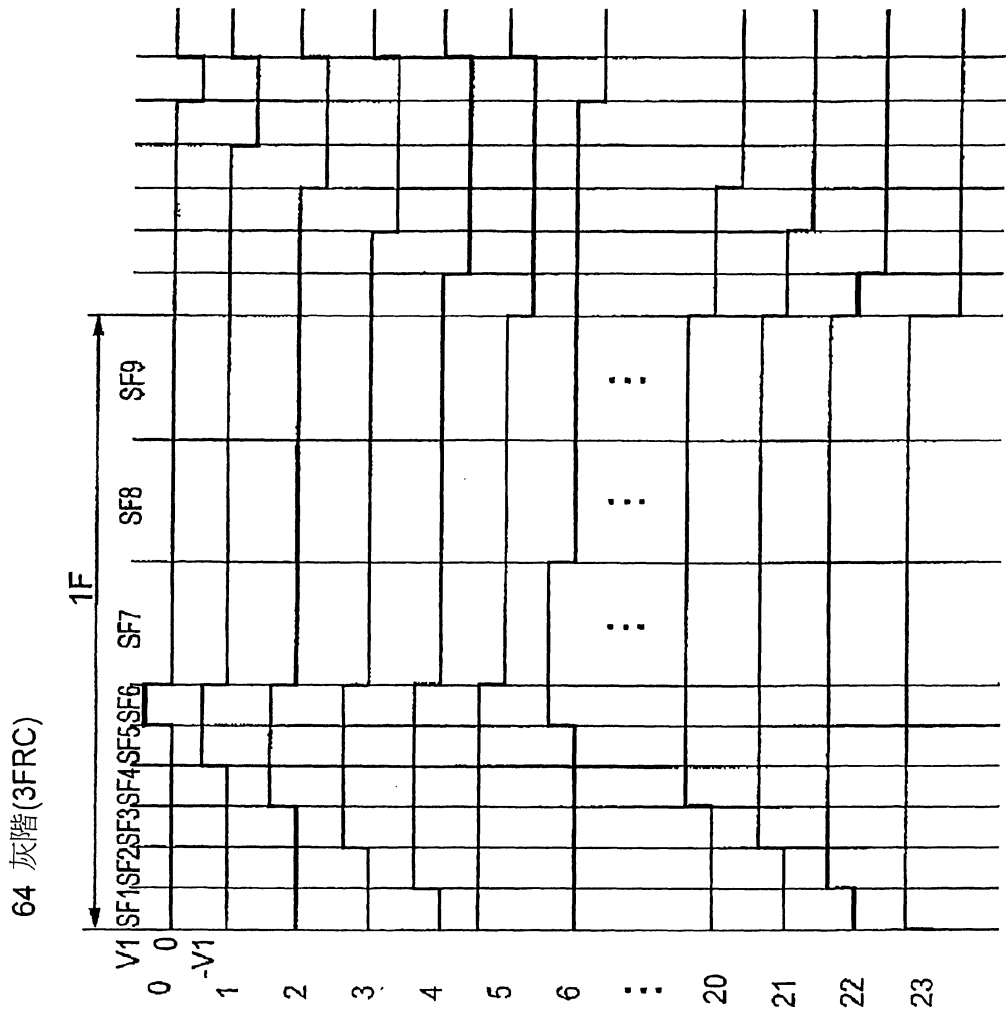
64 灰階 (3FRC) 之資料真值表

[illegible]

第 29 圖



第 30 圖



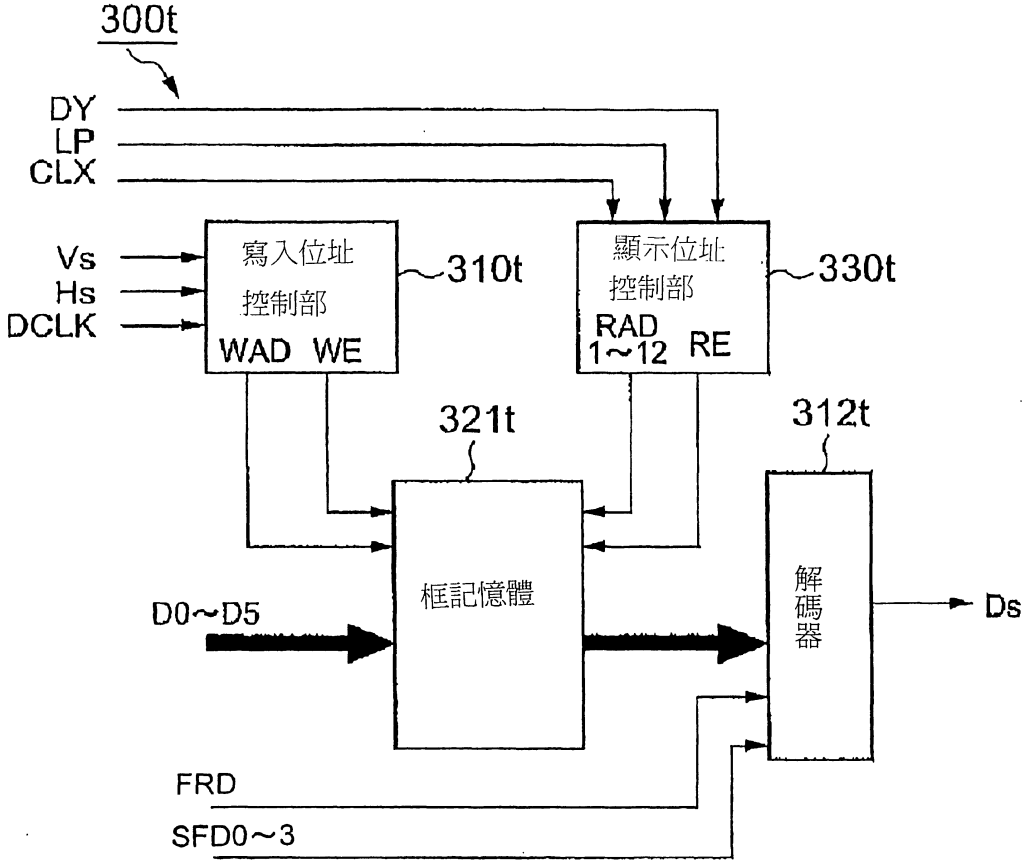
第 31 圖

64 灰階 (3FRC)

資料	FR1	FR2	FR3
000000	0	0	0
000001	1	0	0
000010	1	1	0
000011	1	1	1
000100	2	1	1
000101	2	2	1
000110	2	2	2
000111	3	2	2
010000	6	6	6
010001	7	6	6
010010	7	7	6
010011	7	7	7
100000	12	12	12
100001	13	12	12
100010	13	13	12
100011	13	13	13
111100	22	22	22
111101	23	22	22
111110	23	23	22
111111	23	23	23

第 32 圖

64 灰階 (2FRC) 之資料變換電路方塊圖



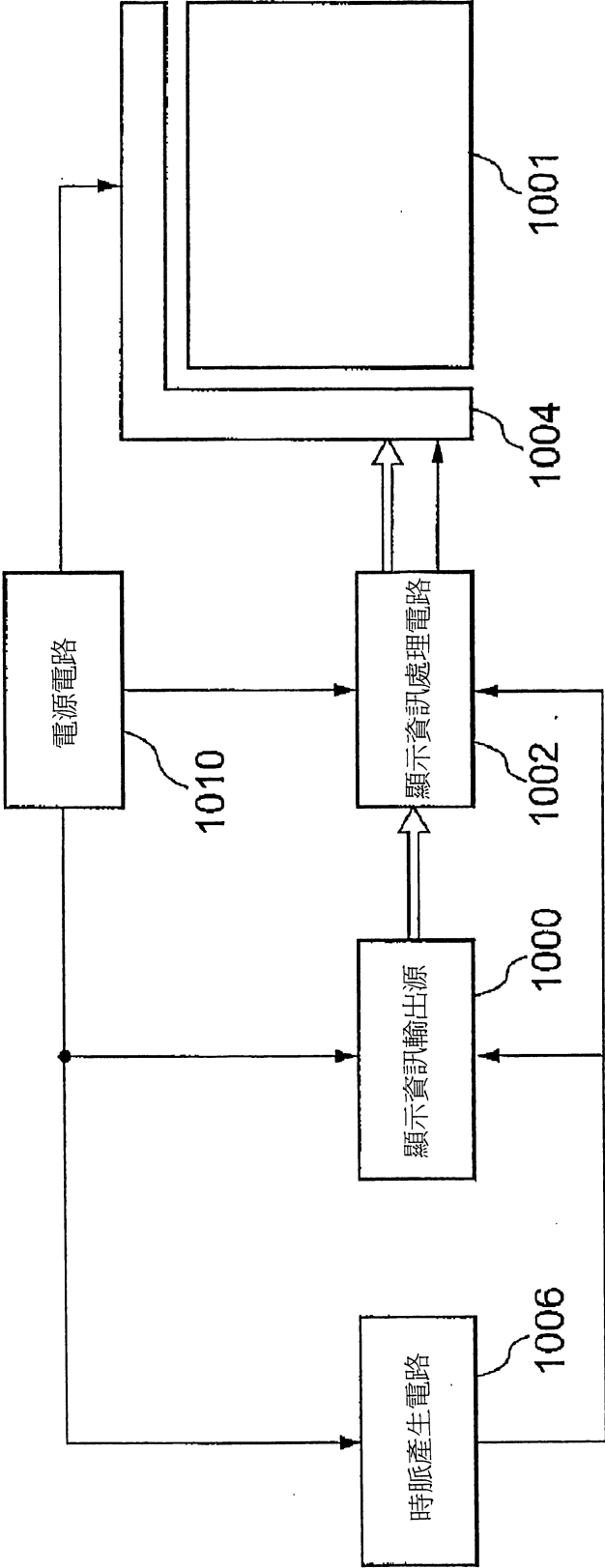
第 33 圖

第 34 圖

64 灰階 (2FRC)

資料	FR1	FR2
000000	1	0
000001	1	1
000010	2	1
000011	2	2
000100	3	2
000101	3	3
000110	4	3
000111	4	4
001000	6	5
001001	6	6
010000	11	10
010001	11	11
010010	12	11
010011	12	12
100000	21	20
100001	21	21
100010	22	21
100011	22	22
111100	38	37
111101	38	38
111110	39	38
111111	39	39

第 35 圖



第 36 圖

