

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 7 部門第 2 区分
【発行日】令和 6 年 8 月 16 日(2024.8.16)

【公開番号】特開 2024-13570(P2024-13570A)
【公開日】令和 6 年 2 月 1 日(2024.2.1)
【年通号数】公開公報(特許)2024-020
【出願番号】特願 2022-115749(P2022-115749)
【国際特許分類】

H 0 1 L 23/36(2006.01)

10

H 0 1 L 25/07(2006.01)

【F I】

H 0 1 L 23/36 D

H 0 1 L 25/04 C

【手続補正書】
【提出日】令和 6 年 8 月 7 日(2024.8.7)
【手続補正 1】

【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】

20

【特許請求の範囲】
【請求項 1】

電極を有する半導体素子と、
前記半導体素子が搭載されている第 1 放熱基板と、
前記電極に対向するように配置された放熱ブロックと、
前記放熱ブロックから見て前記電極と反対側に配置された第 2 放熱基板と、
前記放熱ブロックの側面を覆い、前記半導体素子の前記電極および前記第 2 放熱基板に
接した接合材とを備えた半導体装置。

30

【請求項 2】

前記半導体装置は、
第 1 貫通孔を有する端子を備え、
前記端子は、
前記半導体素子の前記電極と対面している第 1 端子主面と、
前記第 1 端子主面の反対にある第 2 端子主面とを有し、
前記第 1 貫通孔は、前記第 1 端子主面から前記第 2 端子主面にまで到達するように形成
され、

前記端子は、前記第 1 貫通孔の内部に前記放熱ブロックが配置されるように、前記半導
体素子の前記電極と前記第 2 放熱基板との間に配置され、
前記接合材は、前記端子と接している、請求項 1 に記載の半導体装置。

40

【請求項 3】

前記接合材は前記第 1 貫通孔の内部から前記第 1 端子主面上および前記第 2 端子主面上
にまで延在している、請求項 2 に記載の半導体装置。

【請求項 4】

前記第 1 貫通孔は、前記第 1 貫通孔の内周面に形成された凹部を有する、請求項 2 に記
載の半導体装置。

【請求項 5】

前記第 1 貫通孔は、前記第 1 貫通孔の径方向における面積が最小となる第 1 領域を有し
、

50

前記第 1 領域における前記面積に対して、

前記第 1 端子主面上の前記第 1 貫通孔の第 1 開口部面積と、前記第 2 端子主面上の前記第 1 貫通孔の第 2 開口部面積とが大きい、請求項 2 に記載の半導体装置。

【請求項 6】

前記放熱ブロックは、

前記半導体素子の前記電極と対面している第 1 放熱ブロック主面と、

前記第 1 放熱ブロック主面の反対にある第 2 放熱ブロック主面とを有し、

前記第 1 放熱ブロック主面の第 1 表面積は、前記第 2 放熱ブロック主面の第 2 表面積より大きい、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体装置。

【請求項 7】

10

前記放熱ブロックは、

前記半導体素子の前記電極と対面している第 1 放熱ブロック主面と、

前記第 1 放熱ブロック主面の反対にある第 2 放熱ブロック主面とを有し、更に、

前記放熱ブロックは、前記第 1 放熱ブロック主面から前記第 2 放熱ブロック主面にまで到達するように形成された第 2 貫通孔を有する、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体装置。

【請求項 8】

前記接合材を構成する材料は、はんだ、焼結材、および接着剤からなる群から選択されるいずれか 1 つを含む、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体装置。

【請求項 9】

20

前記電極、前記端子、前記第 2 放熱基板、および前記放熱ブロックからなる群から選択されるいずれか 1 つは、前記接合材と接する領域に形成されためっき層を含む、請求項 2 から請求項 5 のいずれか 1 項に記載の半導体装置。

【請求項 10】

前記めっき層は、ニッケル、銀、金、および錫からなる群から選択される少なくとも 1 つを主成分とする、請求項 9 に記載の半導体装置。

【請求項 11】

前記第 1 放熱基板および前記第 2 放熱基板は、アルミニウムまたは銅を主成分とする、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体装置。

【請求項 12】

30

前記第 1 放熱基板および前記第 2 放熱基板は、

互いに対面する面と反対の面に接続された絶縁放熱シートをそれぞれ備え、

前記絶縁放熱シートは、

絶縁層と、

前記絶縁層と積層された金属層とを含む、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体装置。

【請求項 13】

前記第 1 放熱基板あるいは前記第 2 放熱基板に前記絶縁放熱シートを介して接続された冷却器を備えた、請求項 12 に記載の半導体装置。

【請求項 14】

40

前記第 1 放熱基板あるいは前記第 2 放熱基板に接続された冷却器を備えた、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体装置。

【請求項 15】

前記半導体素子、前記第 1 放熱基板および前記第 2 放熱基板を覆った封止樹脂を備えた、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体装置。

【請求項 16】

前記半導体素子は、絶縁ゲートバイポーラトランジスタである、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体装置。

【請求項 17】

前記半導体素子は、ワイドバンドギャップ半導体を含む、請求項 1 から請求項 5 のい

50

れか 1 項に記載の半導体装置。

【請求項 18】

請求項 1 に記載の半導体装置を有し、入力される電力を変換し出力する主変換回路と、
前記半導体装置を駆動する駆動信号を前記半導体装置に出力する駆動回路と、
前記駆動回路を制御する制御信号を前記駆動回路に出力する制御回路と、
を備えた電力変換装置。

【請求項 19】

第 1 放熱基板、第 2 放熱基板、放熱ブロック、および電極を有する半導体素子を準備する工程と、

前記第 1 放熱基板上に第 1 接合材を介して前記半導体素子を搭載する工程と、

10

前記第 1 接合材を加熱することにより、前記第 1 放熱基板に前記第 1 接合材を介して前記半導体素子を接合する工程と、

前記半導体素子の前記電極上に第 2 接合材を介して前記放熱ブロックを搭載し、更に、
前記放熱ブロックの上に第 3 接合材を介して第 2 放熱基板を搭載する工程と、

前記第 2 接合材および前記第 3 接合材を加熱することにより、前記第 2 接合材および前記第 3 接合材が、前記放熱ブロックの側面を覆うとともに、前記電極と前記第 2 放熱基板とを接合する工程と、を備えた半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0103

20

【補正方法】変更

【補正の内容】

【0103】

1 半導体装置、2 半導体素子、3 電極、4 第 1 放熱基板、5 第 2 放熱基板、
6 放熱ブロック、6 a 第 1 放熱ブロック主面、6 b 第 2 放熱ブロック主面、6 c
放熱ブロック側面、6 d 角部、7、7 a、7 b、7 c 端子、8 a 第 1 貫通孔、8 b
第 2 貫通孔、9 凹部、9 a 第 1 段差面、9 b 第 2 段差面、9 c 第 3 段差面、10
a 第 1 端子主面、10 b 第 2 端子主面、12 めっき層、13 接合材、13 a、1
3 b、13 c、13 d 接合部、14 金属ワイヤ配線、15 絶縁放熱シート、15 a
絶縁層、15 b 金属層、16 封止樹脂、17 冷却器、18 フィン、20 電力変
換装置、21 主変換回路、22 駆動回路、23 制御回路、24 電源、25 負荷
、1 第 1 距離、L 狭小領域、S1 第 1 開口部面積、S2 第 2 開口部面積、S3
最小孔面積、R 中心軸。

30

40

50