

Patent dodatkowy
do patentu nr _____

Zgłoszono: 28.05.76 (P. 189920)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 05.12.77

Opis patentowy opublikowano: 27.02.1982

Int. Cl.²
G11C 27/00

Twórcy wynalazku: Jerzy Dudek, Stanisław Topiński,, Władysław
Torbiez, Ignacy Zawicki

Uprawniony z patentu: Polska Akademia Nauk, Instytut Biocybernetyki
i Inżynierii Biomedycznej, Warszawa (Polska)

Magnetyczna pamięć analogowa

1

Przedmiotem wynalazku jest magnetyczna pamięć analogowa z wielootworowym rdzeniem magnetycznym, należąca do pamięci statycznych.

Znana z polskiego opisu patentowego nr 73739 stałoprądowa pamięć analogowa zbudowana na magnetycznych rdzeniach wielootworowych zawiera transfluktor, w którego pętli sprzężenia zwrotnego znajduje się wzmacniacz sygnału uchybu oraz klucz sterowany poprzez blok separujący. Klucz połączony jest ze wzmacniaczem sygnału uchybu poprzez człon korekcyjny w postaci filtru, zaś wzmacniacz sygnału uchybu stanowi wzmacniacz magnetyczno-tranzystorowy, w którym część magnetyczna stanowi modulator służący do zmiany napięcia uchybu na impulsy, a część tranzystorowa służy do wzmacniania tych impulsów, natomiast blok separujący ma w obwodzie pierwotnym transformatora separującego człon kształtujący czoło impulsu sterującego, a w obwodzie wtórnym transformatora ma multiwibrator monostabilny i wtórnik emiterowy. Część magnetyczna wzmacniacza sygnału uchybu składa się z dwóch transformatorów, których uzwojenia zasilające są połączone przeciwnie, a uzwojenia sterujące oraz wyjściowe są połączone zgodnie. Znany układ pamięciowy wymaga dwu galwanicznie rozdzielonych napięć zasilających. Układ jest czuły na zmiany napięć zasilających.

Znane są również inne pamięci magnetyczne omówione w pracy Energia, 1969, M, A. Bojar-

2

czekow, W. K. Rajew, Ju. D. Rozental: Magnitnyjne elementy na rozvietwiennych serdecznikach oraz w pracy IEEE Transaction on Automatic Control, 1969, Nr 2 C. A. Walton; The transfluktor as an accurate analog magnetic memory.

Pamięć analogowa, według wynalazku, z zapisem w układzie ze sprzężeniem zwrotnym zawiera jako element pamięciowy uzwojony wielootworowy rdzeń magnetyczny, układ odczytu oraz detektor błędu. Wyjście detektora błędu połączone jest z wejściem zapisu elementu pamięci, którego wyjście połączone jest z wejściem układu odczytu. Wyjście układu odczytu połączone jest z wejściem analogowym detektora błędu tworząc pętlę sprzężenia zwrotnego. Do wejścia impulsowego detektora błędu dołączone jest wyjście generatora impulsu spełniającego jednocześnie rolę separatora galwanicznego. Do wejścia sterującego elementu pamięci dołączone jest wyjście generatora pojedynczego impulsu przełączającego przed zapisem nowej informacji rdzeń wielootworowy w kierunku trudniejszego namagnesowania. Wejścia generatora impulsu i generatora pojedynczego impulsu dołączone są do wspólnego zacisku sterującego zapis pamięci. Każde z dwóch uzwojeń wyjściowych rdzenia wielootworowego, będące jednocześnie uzwojeniami odczytu, nawinięte jest na jedno z odgałęzień odczytu. Wzmacniacz wyjściowy pamięci zawiera układ kompensacji temperaturowej, w którym odgałęzienia odczytu rdze-

nia wielootworowego są sprzężone cieplnie z elementami kompensacyjnymi.

Magnetyczna pamięć analogowa według wynalazku zostanie dokładniej omówiona na przykładzie wykonania, którego schemat przedstawiono na rysunku. Na fig. 1 przedstawiono schemat blokowy pamięci, na fig. 2a i fig. 2b obwód odczytu z kompensacją temperatury w dwu wykonaniach, na fig. 3a i fig. 3b detektor błędów i obwód zapisu pamięci w dwu wykonaniach, a na fig. 4a i 4b obwód przygotowania rdzenia bezpośrednio przed zapisem.

Jak pokazano na fig. 1 rysunku pamięć według wynalazku zawiera detektor błędów **DP**, którego wyjście połączone jest z wejściem zapisu elementu pamięci **EP**. Do wyjścia elementu pamięci **EP** dołączony jest układ odczytu **UO**, którego wyjście połączone jest z wejściem analogowym 2 detektora błędów **DB** tworząc pętlę sprzężenia zwrotnego. Wejście impulsowe 3 detektora błędów **DB** połączone jest z wejściem sterującym 5 elementu pamięci **EP** poprzez generator impulsów **GI** spełniający jednocześnie rolę separatora galwanicznego oraz generator pojedynczego impulsu **GPI**. Wejście generatora impulsu **GI** i generatora pojedynczego impulsu **GPI** dołączone są do wspólnego zacisku 4 sterującego zapis pamięci.

Sygnał wejściowy pamięci U_{we} podawany jest na wejście 1 detektora błędów **DB**, a na wejście 2 tego detektora podawany jest sygnał wyjściowy U_{wy} układu pamięciowego. Różnica tych sygnałów wzmacniona i zamieniona na ciąg impulsów o częstotliwości generatora impulsowego **GI** steruje uzwojenie zapisu elementu pamięciowego **EP** w ciągu czasu T (czasu zapisu) narzuconego z zewnątrz za pośrednictwem wejścia 4. Detektor błędów **DB** może zawierać prócz wzmacniacza różnicowego odpowiedni człon korekcyjny zapewniający osiągnięcie przez układ stanu ustalonego w czasie zapisu.

Elementem pamięciowym **EP** jest rozgałęziony rdzeń magnetyczny 3-otworowy, wykonany z materiału o prostokątnej pętli histerezy. Prócz obwodów zapisu odczytu i polaryzacji w układzie pamięciowym według wynalazku zastosowano obwód (**GPI**) sterowany z wejścia 4, służący do sprawdzenia stanu namagnesowania obwodów zapisu do tej samej wartości początkowej przed każdym zapisem nowej wartości U_{we} . Obwód odczytu **UO** zapewnia demodulację sygnału wyjściowego z elementu pamięciowego. Jest to modulacja szerokościowa zależna od poziomu namagnesowania obwodu zapisu.

W odróżnieniu od znanych układów pamięciowych, gdzie stosuje się uzwojenia odczytu i uzwojenia wyjściowe w pamięci według wynalazku odczyt następuje z zastosowaniem jednej pary uzwojeń Z_3 i Z_4 . Demodulacja sygnału wyjściowego polega na uśrednianiu szerokościowo modulowanego napięcia odczytu — za pomocą filtru typu RC. Jak pokazano na fig. 2a rysunku przedstawiającej pierwszą odmianę obwodu odczytu elementem pamięciowym **EP** jest rozgałęziony rdzeń magnetyczny, np. trzyotworowy wykonany z materiału o prostokątnej pętli histe-

rezy zawierający uzwojenia wyposażony w uzwojenia zapisu Z_1 , wyjściowe Z_3 , Z_4 i polaryzacji Z_5 . Uzwojenia wyjściowe Z_3 i Z_4 będące jednocześnie uzwojeniami odczytu nawinięte są na odgałęzienia odczytu **GO1** i **GO2** rdzenia wielootworowego **RW**, połączone są poprzez tranzystory T_1 i T_2 z transformatorem impulsowym **Tr**. Ponadto uzwojenia Z_3 i Z_4 połączone są poprzez filtr dolnoprzepustowy składający się z rezystora R_1 i pojemności C_1 z wejściem odwracającym wzmacniacza wyjściowego **WW** oraz poprzez rezystor R_5 ze źródłem napięciowym $+U$.

Źródło napięciowe połączone jest ponadto poprzez dzielnik napięcia R_6 , P_1 z wejściem nieodwracającym wzmacniacza **WW** oraz z wyjściem wzmacniacza **WW** poprzez obwód kompensacji temperaturowej składający się z rezystora R_2 , tranzystora T_3 i rezystora R_4 . Odgałęzienia odczytu **GO1** i **GO2** rdzenia wielootworowego **RW** są sprzężone cieplnie z elementami kompensacyjnymi opornikiem R_5 i tranzystorem T_3 . Uzwojenie Z_3 i Z_4 zasilane są napięciem U poprzez opornik R_5 , oraz przez tranzystory T_1 i T_2 sterowane są na przemian sygnałem o kształcie prostokąta. Modulowany szerokościowo — poprzez indukcyjność gałęzi zapisu sygnał wyjściowy z uzwojeń Z_3 i Z_4 podawany jest po uprzednim wygładzeniu za pomocą filtru R_1 , C_1 do wyjścia odwracającego wzmacniacza wyjściowego **WW**. Aby skompensować składową stałą napięcia wyjściowego z uzwojeń odczytu, na wejście nieodwracające wzmacniacza wyjściowego podawane jest napięcie stałe ze źródła U . W ten sposób kompensowany jest jednocześnie wpływ napięcia zasilającego U na wartość napięcia wyjściowego U_{wy} .

Jednym ze sposobów kompensacji pełzania napięcia wyjściowego po zapisie, wynikającego z zależności mocy wydzielanej w obwodzie odczytu transformatora od stanu zapisu jest zastosowanie sprzężenia termicznego opornika R_5 z magnetycznymi gałęziami odczytu **GO1**, **GO2** i taki dobór parametrów obwodu odczytu, żeby suma mocy wydzielanych w oporniku R_5 oraz w magnetycznym obwodzie odczytu była stała i niezależna od stanu zapisu.

Innym sposobem kompensacji powyższego wpływu, a jednocześnie wpływu temperatury otoczenia na sygnał wyjściowy pamięci jest zastosowanie układu z tranzystorem T_3 również sprzężonym termicznie z gałęziami odczytu **GO1**, **GO2**, w którym wykorzystuje się zależność temperaturową napięcia U_{CE} oraz sterowanie współczynnika temperaturowych zmian tego napięcia sygnałem zależnym od napięcia wyjściowego pamięci.

Jak pokazano na fig. 2b rysunku, w drugim wariantcie wykonania układu odczytu, uzwojenia Z_3 i Z_4 połączone są poprzez diody D_1 i D_2 z kolektorami tranzystorów T_3 i T_4 , których bazy połączone są z transformatorem impulsowym **Tr**, a emitory ze źródłem napięciowym $+U$ oraz poprzez dzielnik napięciowy R_6 , P_1 z wejściem nieodwracającym wzmacniacza wyjściowego **WW**. Jednocześnie uzwojenia Z_3 i Z_4 połączone są poprzez filtr dolnoprzepustowy R_1 , C_1 z wejściem odwracającym wzmacniacza **WW** oraz poprzez

równolegle połączone rezystory R_{51} , R_{52} i rezystor R_{53} z masą układu.

W drugim wariancie wykonania obwodu, oddzielenie zapamiętanej informacji dokonuje się na oporności składającej się z rezystorów R_{51} , R_{52} , R_{53} , przy czym rezystor R_{51} jest termistorem sprzęgniętym cieplnie z diodami D_1 , D_2 , przez co uzyskuje się stabilizację sygnału wyjściowego w funkcji temperatury. Detektor błęd DB może być zrealizowany w dwu odmianach: jako wzmacniacz różnicowy elektroniczny lub magnetyczny. Fig. 3a przedstawia elektroniczną realizację detektora błęd wraz z uzwojeniem zapisu elementu pamięciowego Z_1 . Układ wejściowy detektora błęd wykonany jest w postaci stałonapięciowego wzmacniacza różnicowego WR , na wyjściu którego znajduje się filtr składający się z szeregowo połączonych elementów C_2 i R_3 zbocznikowanych pojemnością C_3 . Wyjście wzmacniacza różnicowego WR połączone jest poprzez rezystor R_7 z układem kluczującym K . Wejście sterujące układu kluczującego K połączone jest z uzwojeniem wyjściowym Z_6 generatora impulsowego GI , a wyjście układu kluczującego K dołączone jest do uzwojenia zapisu Z_1 zbocznikowanego rezystorem R_9 .

W związku z tym, znany obwód korekcyjny R_7 , C_2 , R_3 uzupełniony jest dodatkowo opornikiem R_9 i kondensatorem C_3 . Obwód R_9 , C_3 narzuca ostatecznie parametry impulsu działającego na obwód zapisu, przez co ułatwiona jest stabilizacja układu podczas zapisu. Kondensator C_3 , będąc źródłem ładunku zależnego od napięcia na R_9 , C_2 stanowi w pewnym sensie źródło o pomijalnie małej oporności niezależnej od R_7 i R_9 , co jest sprawą istotną ze względu na poprawę liniowości charakterystyki obwodu zapisu. Klucz tranzystorowy K sterowany paczką impulsów o czasie trwania równym czasowi zapisu zapewnia próbkowanie sygnału błęd, co jest niezbędnym warunkiem uzyskania odpowiedniej dokładności układu pamięciowego. Galwaniczną separację źródła impulsu sterującego zapisem i podawanego na wejście 4 oraz klucza K uzyskane przez zastosowanie generatora samodźwawnego jako generatora impulsów GI .

Magnetyczną realizację wzmacniacza błęd przedstawiono na rysunku fig. 3b. Detektor błęd DB wykonany jest w postaci impulsowego wzmacniacza magnetycznego MWI , zawiera człon korekcyjny w postaci rezystora R_{10} włączonego równolegle z połączonymi szeregowo uzwojeniami zapisu Z_1 elementu pamięciowego i uzwojeniami wtórnymi Z_7 i Z_8 impulsowego wzmacniacza MWI . Klucz K_1 włączony w obwód zapisu elementu pamięciowego EP dołączony jest do detektora amplitudy impulsów indukowanych na uzwojeniu Z_6 generatora GI . Detektor ten składa się z diody D_5 i pojemności C_4 . Generator impulsów GI uruchamiany za pomocą napięcia podawanego do wejścia 4 na czas zapisu wykorzystywany tu jest jednocześnie zarówno do impulsowania różnicowego wzmacniacza magnetycznego MWI , jak i klucza K_1 , który po zapisie rozłącza obwody odczytu i zapisu. W układzie pamięciowym według wynalazku zastosowano wyżej omówiony sposób

separacji galwanicznej klucza i źródła impulsu sterującego, który jest prostszy niż w układzie opisanym we wzmiarkowanym patencie.

Do sterowania klucza K_1 wykorzystano wyprostowane i wyfiltrowane napięcie z generatora impulsu GI . W celu stabilizacji układu pamięciowego podczas zapisu zastosowano opornik R_{10} bocznikujący połączono szeregowo uzwojenia zapisu elementu pamięciowego i uzwojenia wyjściowe magnetycznego wzmacniacza impulsowego MWI .

W układzie pamięciowym według wynalazku zastosowano obwód przygotowywania rdzenia przed zapisem przedstawiony w dwu odmianach na rysunku fig. 4a i fig. 4b, składający się z oporników R_{12} i R_{13} , diod D_3 , D_4 , kondensatora C_5 i tranzystora T_5 . Zadaniem tego obwodu jest przemagnesowywanie poprzez uzwojenie Z_1 w odmianie układu z fig. 4a, lub poprzez uzwojenie Z_2 w odmianie układu z fig. 4b, magnetycznego obwodu zapisu — przed każdym zapisem nowej informacji — do tego samego stanu początkowego. Odbywa się to przy wykorzystaniu czoła impulsu odmierzającego czas zapisu. Impuls ten, podany na bazę tranzystora T_5 z wejścia 4, spowoduje rozładowanie uprzednio naładowanego kondensatora C_5 . Ładowanie kondensatora C_5 w obwodzie R_{13} , C_5 , D_4 ma miejsce w czasie, gdy element pamięciowy przechowuje zapisaną informację. Rozładowanie odbywa się w obwodzie Z_1 , R_{12} , D_3 , C_5 , T_5 (fig. 4a) lub w obwodzie Z_2 , R_{12} , D_3 , C_5 , T_5 (fig. 4b).

Pamięć analogowa może być stosowana w układach telemetrii bliskosiężnej, umożliwiając cykliczne przesyłanie danych pomiarowych, pochodzących z wielu przetworników i ciągły odczyt tych danych, do budowy wszelkiego rodzaju linii opóźniających dla sygnałów, które mogą przyjmować dowolny poziom napięcia w określonym zakresie. Może mieć zastosowanie w układach automatyki przemysłowej w celu bezzakłócenieowego przechodzenia ze sterowania przez maszynę cyfrową na sterowanie ręczne oraz w analogowych maszynach liczących, służących do rozwiązywania równań różniczkowych cząstkowych, zawierających zmienną czasową, jak również w układach korelatorów przebiegów wolnozmiennych i w układach adaptacyjnych i uczących się oraz wszędzie tam, gdzie dołączanie zasilania nie może spowodować utraty uprzednio zapisanej informacji.

Zastrzeżenia patentowe

1. Magnetyczna pamięć analogowa z zapisem w układzie ze sprzężeniem zwrotnym zawierająca: jako element pamięciowy uzwojony wielootworowy rdzeń magnetyczny, układ odczytu oraz detektor błęd, **znamienna tym**, że wyjście detektora błęd (DB) połączone jest z wejściem zapisu elementu pamięci (EP), którego wyjście połączone jest z wejściem układu odczytu (UO), a wyjście połączone jest z wejściem analogowym detektora błęd (DB) tworząc pętlę sprzężenia zwrotnego, a do wejścia impulsowego detektora błęd (DB) dołączone jest wyjście generatora impulsu (GI),

spełniającego jednocześnie rolę separatora galwanicznego, a do wejścia sterującego elementu pamięci dołączone jest wyjście generatora pojedynczego impulsu (GPI), przełączającego przed zapisem nowej informacji rdzeń wielootworowy w kierunku trudniejszego namagnesowania, przy czym wejścia generatora impulsu (GI) i generatora pojedynczego impulsu (GPI) dołączone są do wspólnego zacisku (4) sterującego zapis pamięci.

2. Magnetyczna pamięć analogowa według zastrz. 1, **znamienna tym**, że każde z dwóch uzwojeń wyjściowych (Z_3) i (Z_4) elementu pamięciowego (EP) będących jednocześnie uzwojeniami odczytu nawinięte jest na jedno z odgałęzień odczytu (GO1), (GO2) a jednocześnie uzwojenia te połączone są poprzez filtr dolnoprzepustowy (R_1), (C_1) z wejściem odwracającym wzmacniacza wyjściowego (WW) oraz poprzez rezystor (R_5) ze źródłem napięciowym (+U), które to źródło połączone jest ponadto poprzez dzielnik napięcia (R_6), (P_1) z wejściem nieodwracającym wzmacniacza (WW) oraz z wyjściem wzmacniacza (WW) poprzez obwód kompensacji temperaturowej składający się z rezystorów (R_2), (R_3), (R_4) oraz tranzystora (T_3), przy czym odgałęzienia odczytu (GO1), (GO2) rdzenia wielootworowego (RW) są sprzężone cieplnie z elementami kompensacyjnymi (R_5) i (T_3).

3. Magnetyczna pamięć analogowa według zastrz. 1, **znamienna tym**, że detektor błędu (DB) wykonany jest w postaci stałonapięciowego wzmacniacza różnicowego (WR) na wyjściu którego znajduje się filtr z szeregowo połączonych elementów (C_2), (R_8) zbocznikowanych pojemnością (C_3), przy czym wyjście wzmacniacza różnicowego (WR) połączone jest poprzez rezystor (R_7) z układem kluczującym (K), którego wejście sterujące połączone jest z uzwojeniem wyjściowym (Z_6) generatora impulsowego (GI), a wyjście układu kluczującego (K) dołączone jest do uzwojenia zapisu (Z_1) zbocznikowanego rezystorem (R_9).

4. Magnetyczna pamięć analogowa z zapisem w układzie ze sprzężeniem zwrotnym zawierająca: jako element pamięciowy uzwojony wielootworowy rdzeń magnetyczny, układ odczytu oraz detektor błędu, **znamienna tym**, że wyjście detektora błędu (DE) połączone jest z wejściem zapisu elementu pamięci (EP), którego wyjście połączone jest z wejściem układu odczytu (UO), a wyjście połączone jest z wejściem analogowym detektora błędu (DB) tworząc pętlę sprzężenia zwrotnego, a do wejścia impulsowego detektora błędu (DB) dołączone jest wyjście impulsu (GI), spełniającego jednocześnie rolę separatora galwanicznego, a do wejścia sterującego elementu pamięci dołączone jest wyjście generatora pojedynczego impulsu (GPI), przełączającego przed zapisem

nowej informacji rdzeń wielootworowy w kierunku trudniejszego namagnesowania, a wejścia generatora impulsu (GI) i generatora pojedynczego impulsu (GPI) dołączone są do wspólnego zacisku (4) sterującego zapis pamięci, przy czym każde z dwóch uzwojeń wyjściowych (Z_3) i (Z_4) elementu pamięciowego odczytu (EP) będących jednocześnie uzwojeniami odczytu nawinięte jest na jedno z odgałęzień odczytu (GO1), (GO2) a jednocześnie uzwojenia te połączone są poprzez diody (D_1) i (D_2) z kolektorami tranzystorów (T_3) i (T_4), których bazy połączone są z transformatorem impulsowym (Tr_0) a emiterzy ze źródłem napięciowym (+U) oraz przez dzielnik napięciowy (R_6), (P_1) z wejściem nieodwracającym wzmacniacza wyjściowego (WW) a ponadto uzwojenia wyjściowe (Z_3), (Z_4) połączone są poprzez filtr dolnoprzepustowy (R_1), (C_1) z wejściem odwracającym wzmacniacza (WW) oraz poprzez równoległe połączone rezystory (R_{51}), (R_{52}) i rezystor (R_{53}) z masą układu, przy czym rezystor (R_{51}) jest termistorem sprzęgniętym cieplnie z diodami (D_1) i (D_2).

5. Magnetyczna pamięć analogowa z zapisem w układzie ze sprzężeniem zwrotnym zawierająca: jako element pamięciowy uzwojony wielootworowy rdzeń magnetyczny, układ odczytu oraz detektor błędu, **znamienna tym**, że wyjście detektora błędu (DE) połączone jest z wejściem zapisu elementu pamięci (EP), którego wyjście połączone jest z wejściem układu odczytu (UO) a wyjście połączone jest z wejściem analogowym detektora błędu (DB) tworząc pętlę sprzężenia zwrotnego, a do wejścia impulsowego detektora błędu (DB) dołączone jest wyjście generatora impulsu (GI), spełniającego jednocześnie rolę separatora galwanicznego, a do wejścia sterującego elementu pamięci dołączone jest wyjście generatora pojedynczego impulsu (GPI), przełączającego przed zapisem nowej informacji rdzeń wielootworowy w kierunku trudniejszego namagnesowania, przy czym wejścia generatora impulsu (GI) i generatora pojedynczego impulsu (GPI) dołączone są do wspólnego zacisku (4) sterującego zapis pamięci, przy czym detektor błędu (DB) wykonany w postaci impulsowego wzmacniacza magnetycznego (MWI) zawiera człon korekcyjny w postaci rezystora (R_{10}) połączonego równoległe z połączonymi szeregowo: uzwojeniem zapisu (Z_1) elementu pamięciowego (EP) i uzwojeniami wtórnymi (Z_7), (Z_8) impulsowego wzmacniacza magnetycznego (MWI), a klucz (K) włączony w obwód zapisu elementu pamięciowego (EP) dołączony jest do detektora amplitudy (D_6), (C_4) impulsów indukowanych na uzwojeniu (Z_9) generatora impulsów (GI), przy czym impulsowy wzmacniacz magnetyczny (MWI) zasilany jest z generatora impulsowego (GI).

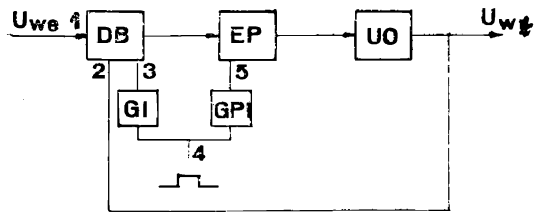


FIG. 1

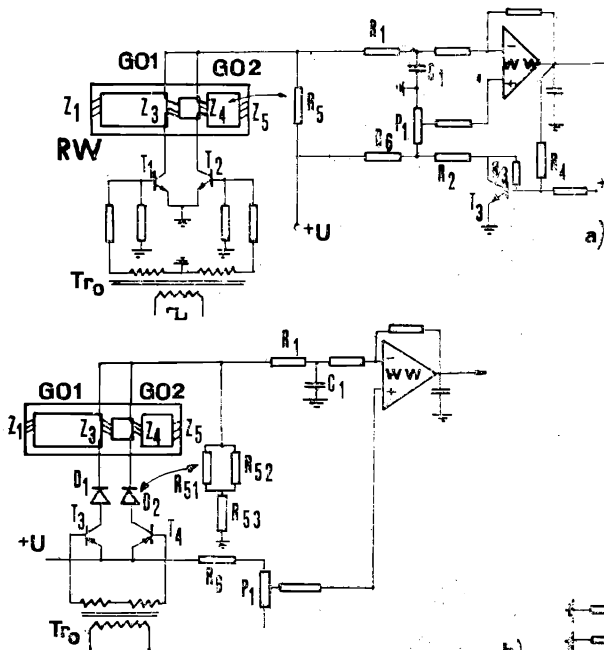


FIG. 2

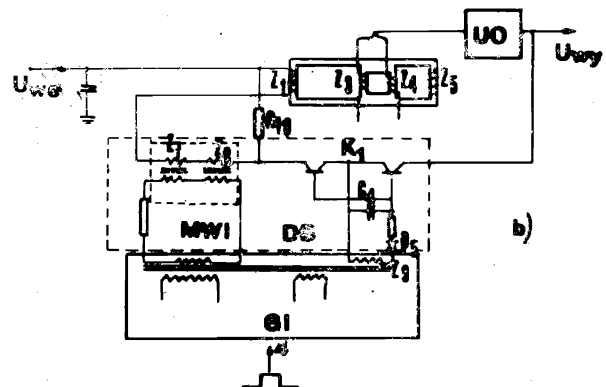
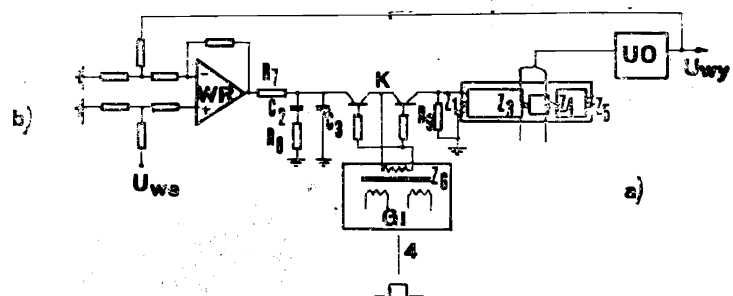


FIG. 3

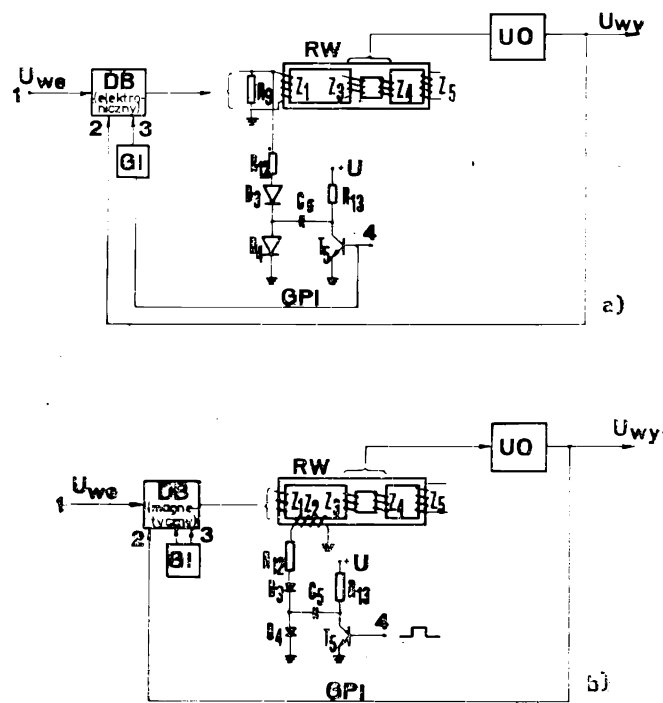


FIG.4