

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第2区分  
 【発行日】平成19年5月17日(2007.5.17)

【公開番号】特開2006-237543(P2006-237543A)

【公開日】平成18年9月7日(2006.9.7)

【年通号数】公開・登録公報2006-035

【出願番号】特願2005-87035(P2005-87035)

【国際特許分類】

H 01 L 31/02 (2006.01)

H 01 L 31/042 (2006.01)

【F I】

H 01 L 31/02 B

H 01 L 31/04 R

【手続補正書】

【提出日】平成19年3月23日(2007.3.23)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数のフォトダイオード素子がプリント基板上に搭載され、前記複数のフォトダイオード素子が電気的に直列接続されて成るワンチップ高電圧光電池であって、前記フォトダイオード素子は、Si(n型)基板の表面にp型拡散層が形成されているとともに、当該p型拡散層とSi(n型)基板とを貫通するSi基板スルーホールが形成されていて、前記Si(n型)基板の裏面側の同一面には当該Si(n型)基板のn層に電気的に導通するシリコンn層電極と、前記Si基板スルーホールを介して前記p型拡散層のp層に電気的に導通するシリコンp層電極とが間隔を介して配置されている構成と成し、前記プリント基板はその表面に前記各フォトダイオード素子の前記シリコンn層電極とシリコンp層電極とが搭載するそれぞれの位置に貫通のスルーホール孔が設けられ、前記プリント基板の裏面には互いに隣り合う一方のフォトダイオード素子のシリコンn層電極側のスルーホール孔と他方のフォトダイオード素子のシリコンp層電極側のスルーホール孔とを導通する配線が施されており、前記各フォトダイオード素子のシリコンn層電極とシリコンp層電極はその搭載位置の前記プリント基板のスルーホール孔にハンダ付け接合されて、各フォトダイオード素子は前記配線を介して直列接続されていることを特徴とするワンチップ高電圧光電池。

【請求項2】

Si(n型)基板に形成されたp型拡散層の表面がフォトダイオード素子を形成する複数の単位素子領域に区分され、各単位素子領域毎にSi基板スルーホールとシリコンn層電極とシリコンp層電極とが形成されている状態で、各単位素子領域のシリコンn層電極とシリコンp層電極とをプリント基板の対応するスルーホール孔上に配置し、前記n層及びp層のそれぞれの電極をスルーホール孔にハンダ付け接合した状態で、各フォトダイオード素子の単位素子領域の境界線に沿ってp型拡散層及びSi(n型)基板を切断してプリント基板上に複数のフォトダイオード素子が分離配置されているものであることを特徴とする請求項1記載のワンチップ高電圧光電池。

【請求項3】

表面にp型拡散層を形成したn型のシリコンウエハーとプリント基板を用意し、

シリコンウェハーはその表面を個々のフォトダイオード素子を形成する複数の単位素子領域に区分し、その各単位素子領域には、前記p型拡散層とn型のシリコンウェハーとを貫通するSi基板スルーホールを形成し、前記n型のシリコンウェハーの裏面側の同一面には各単位素子領域毎に当該n型のシリコンウェハーのn層に電気的に導通するシリコンn層電極と、前記Si基板スルーホールを介して前記p型拡散層のp層に電気的に導通するシリコンp層電極とを間隔を介して形成し、

前記プリント基板はその表面に前記n型のシリコンウェハーの各フォトダイオード素子の単位素子領域が搭載する各搭載領域に前記シリコンn層電極とシリコンp層電極とにそれ位置を対応させてスルーホール孔を形成し、前記プリント基板の裏面には互いに隣り合う一方の搭載領域のシリコンn層電極側位置に対応したスルーホール孔と隣り合う他方の搭載領域のシリコンp層電極側位置に対応したスルーホール孔とを導通する配線を施し、

前記スルーホール孔と配線を形成したプリント基板の表面に、前記Si基板スルーホールとシリコンn層電極とシリコンp層電極とを形成して成るn型のシリコンウェハーの裏面を、前記シリコンn層電極とシリコンp層電極とを対応する前記スルーホール孔に位置させて搭載し、

然る後に、各シリコンn層電極とシリコンp層電極とを対応する前記スルーホール孔にハンダ付け接合し、

然る後に、各フォトダイオード素子の単位素子領域の境界線に沿ってp型拡散層とともにn型のシリコンウェハーをダイシングソーにより切断してプリント基板上に複数のフォトダイオード素子を分離形成するとともに、予め定めた個数のフォトダイオード素子群毎の境界線に沿ってp型拡散層とともにn型のシリコンウェハー及びプリント基板を切断して、切断した各ブロックをワンチップ高電圧光電池とした複数のワンチップ高電圧光電池を切り出し製造するワンチップ高電圧光電池の製造方法。

#### 【請求項4】

シリコンウェハー表面に複数個の位置決め用スルーホール孔を開け、それらの各孔位置に対応するプリント基板の面位置に位置出し用パターンを設け、プリント基板にシリコンウェハーを搭載する際に前記位置出し用パターンと位置決め用スルーホールを合わせることでシリコンウェハーとプリント基板との位置出しを行う請求項3記載のワンチップ高電圧光電池の製造方法。

#### 【請求項5】

シリコンn層電極とシリコンp層電極とをプリント基板の対応するスルーホール孔にハンダ付け実施し、シリコンウェハー側のSi基板スルーホールをX線透過することでハンダ付け実施時のハンダの溶け状態を観察することを特徴とする請求項3又は請求項4記載のワンチップ高電圧光電池の製造方法。

#### 【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【発明の名称】ワンチップ高電圧光電池及びその製造方法

【技術分野】

【0001】

本発明は、ワンチップに集積された赤外線域で高感度な高電圧光電池及びその製造方法に関するものである。

【背景技術】

【0002】

光電池は使用する材料により最小単位電圧以上の電圧を取り出す為には、単位発電素子を直列に複数個接続しなければならない。複数個の発電素子を直列に接続し集積化したア

モルファスシリコン薄膜の太陽電池が現在多数使用されているが、欠点は照射光が可視光の範囲でしか感度がなく、赤外線領域では発電出来ない。

### 【0003】

赤外線領域での高電圧光電池を必要とする場合は、シリコン結晶から成る単位発電素子単体の一個一個を複数個直列にボンディング接続して高電圧光電池を構成していた。単位発電素子を一個一個ボンディング接続する理由は、シリコン発電素子の集積化が困難であった為である。

### 【発明の開示】

#### 【発明が解決しようとする課題】

### 【0004】

光通信分野で、目に見えない赤外線の波長域で大きな光エネルギーを伝送する事が必要な場合、その赤外線エネルギーを有効に受光し発電する高電圧光電池が必要になる。特に、光通信分野では大きなエネルギー(数mW～数10mW)を必要とし、シリコンチップサイズも数mm角前後のチップをワイヤーボンドで接続しているのが現状であり、ワイヤーボンド用の電極パッド面積は無駄な面積を占めている。この無駄な面積を少なくて、入射光の利用率を大幅に向上させる事と、ワイヤーボンド工程を省略させる(無くす)事が本発明の課題である。

### 【課題を解決するための手段】

### 【0005】

本発明は次に示す構成をもって上記課題を解決する手段と成している。すなわち、ワンチップ高電圧光電池の第1の発明は、複数のフォトダイオード素子がプリント基板上に搭載され、前記複数のフォトダイオード素子が電気的に直列接続されて成るワンチップ高電圧光電池であって、前記フォトダイオード素子は、Si(n型)基板の表面にp型拡散層が形成されているとともに、当該p型拡散層とSi(n型)基板とを貫通するSi基板スルーホールが形成されていて、前記Si(n型)基板の裏面側の同一面には当該Si(n型)基板のn層に電気的に導通するシリコンn層電極と、前記Si基板スルーホールを介して前記p型拡散層のp層に電気的に導通するシリコンp層電極とが間隔を介して配置されている構成と成し、前記プリント基板はその表面に前記各フォトダイオード素子の前記シリコンn層電極とシリコンp層電極とが搭載するそれぞれの位置に貫通のスルーホール孔が設けられ、前記プリント基板の裏面には互いに隣り合う一方のフォトダイオード素子のシリコンn層電極側のスルーホール孔と他方のフォトダイオード素子のシリコンp層電極側のスルーホール孔とを導通する配線が施されており、前記各フォトダイオード素子のシリコンn層電極とシリコンp層電極はその搭載位置の前記プリント基板のスルーホール孔にハンダ付け接合されて、各フォトダイオード素子は前記配線を介して直列接続されている構成をもって上記課題を解決する手段と成している。

### 【0006】

また、ワンチップ高電圧光電池の第2の発明は、前記第1の発明の構成を備えた上で、Si(n型)基板に形成されたp型拡散層の表面がフォトダイオード素子を形成する複数の単位素子領域に区分され、各単位素子領域毎にSi基板スルーホールとシリコンn層電極とシリコンp層電極とが形成されている状態で、各単位素子領域のシリコンn層電極とシリコンp層電極とをプリント基板の対応するスルーホール孔上に配置し、前記n層及びp層のそれぞれの電極をスルーホール孔にハンダ付け接合した状態で、各フォトダイオード素子の単位素子領域の境界線に沿ってp型拡散層及びSi(n型)基板を切断してプリント基板上に複数のフォトダイオード素子が分離配置されているものであることを特徴とする。

### 【0007】

さらに、ワンチップ高電圧光電池の製造方法の発明は、表面にp型拡散層を形成したn型のシリコンウェハーとプリント基板を用意し、シリコンウェハーはその表面を個々のフォトダイオード素子を形成する複数の単位素子領域に区分し、その各単位素子領域には、前記p型拡散層とn型のシリコンウェハーとを貫通するSi基板スルーホールを形成し、

前記 n 型のシリコンウエハーの裏面側の同一面には各単位素子領域毎に当該 n 型のシリコンウエハーの n 層に電気的に導通するシリコン n 層電極と、前記 S i 基板スルーホールを介して前記 p 型拡散層の p 層に電気的に導通するシリコン p 層電極とを間隔を介して形成し、前記プリント基板はその表面に前記 n 型のシリコンウエハーの各フォトダイオード素子の単位素子領域が搭載する各搭載領域に前記シリコン n 層電極とシリコン p 層電極とにそれぞれ位置を対応させてスルーホール孔を形成し、前記プリント基板の裏面には互いに隣り合う一方の搭載領域のシリコン n 層電極側位置に対応したスルーホール孔と隣り合う他方の搭載領域のシリコン p 層電極側位置に対応したスルーホール孔とを導通する配線を施し、前記スルーホール孔と配線を形成したプリント基板の表面に、前記 S i 基板スルーホールとシリコン n 層電極とシリコン p 層電極とを形成して成る n 型のシリコンウエハーの裏面を、前記シリコン n 層電極とシリコン p 層電極とを対応する前記スルーホール孔に位置させて搭載し、然る後に、各シリコン n 層電極とシリコン p 層電極とを対応する前記スルーホール孔にハンダ付け接合し、然る後に、各フォトダイオード素子の単位素子領域の境界線に沿って p 型拡散層とともに n 型のシリコンウエハーをダイシングソーにより切断してプリント基板上に複数のフォトダイオード素子を分離形成するとともに、予め定めた個数のフォトダイオード素子群毎の境界線に沿って p 型拡散層とともに n 型のシリコンウエハー及びプリント基板を切断して、切斷した各ブロックをワンチップ高電圧光電池とした複数のワンチップ高電圧光電池を切り出し製造することをもって上記課題を解決する手段としている。

#### 【 0 0 0 8 】

本発明のワンチップ高電圧光電池は、シリコンウエハーにスルーホールを通じて p 電極、n 電極を同一面に構成する。

#### 【 0 0 0 9 】

プリント基板の配線はスルーホールを通じてウエハーとの接合面の反対側に配線している為に、プリント基板に少量の切り込みが入っても良い。

#### 【 0 0 1 0 】

フォトダイオード素子（単位発電素子）間の分離はスライス溝により物理的に完全に分離する。

#### 【 0 0 1 1 】

ウエハー上に集積された素子群は、単位素子群毎にプリント基板と同時に切斷する。

#### 【 発明の効果 】

#### 【 0 0 1 2 】

フォトダイオード素子（赤外受光素子）相互の電気的素子分離が完全である。

#### 【 0 0 1 3 】

素子間の電気的分離に要する無駄なスペースが最小限に抑えられた（従来の様に光学的に無駄な面積であるワイヤーボンドパッドが不用になった）。

#### 【 0 0 1 4 】

シリコンウエハー基板とプリント基板を直接ハンダ付け接合（貼り合せ）処理することでワイヤーボンド工程を無くしハンダ付け検査の方法も簡易化され大幅な組み立て工数の削減が実現した。

#### 【 0 0 1 5 】

赤外線電池に限らず、シリコンウエハーとプリント基板のハンダ付け接合（貼り合せ）が必要なときは、本発明の工程、特に両者の位置決め法、ハンダ付け検査法などは多方面での応用が可能である。

#### 【 発明を実施するための最良の形態 】

#### 【 0 0 1 6 】

以下に、本発明の実施の形態を図面に基き説明する。本発明のワンチップ高電圧光電池は図 1 に示されるように、シリコン（n型）基板 1 とプリント基板 6 とを用いて構成される。シリコン（n型）基板 1 は n 型のシリコンウエハーによって構成され、そのウエハーの表面に p 型拡散層 2 が形成されている。この p 型拡散層 2 の表面は図 2、図 3 に示される

ように、複数の単位素子領域12に区分されており、各単位素子領域12に単位発電素子としてのフォトダイオード素子が形成されている。

【0017】

すなわち、各単位素子領域12にp型拡散層2及びプリント基板6を貫通するシリコン基板スルーホール孔3が開けられ、各単位素子領域12の底面(底面側)には該シリコン基板スルーホール孔3を介してp型拡散層2に電気的に導通するシリコンp層電極4-2が形成されている。そして、単位素子領域12の底面(底面側)の同一面にはシリコンp層電極4-2と間隔を介してシリコン(n型)基板1(シリコンウエハー)のn層に電気的に導通するシリコンn層電極4-1が形成されており、これらの構成によって単位発電素子としてのフォトダイオード素子が構成されている。

【0018】

プリント基板6はその表面に、図1、図2に示されるように、該プリント基板6の上面にシリコン(n型)基板1を相互の相対位置を合わせた状態で重ねたときに、シリコン(n型)基板1側の各単位素子領域12と対向する同じ位置に単位素子対向領域12が形成され、プリント基板6の各単位素子対向領域12の表面(上面)には前記シリコンn層電極4-1とシリコンp層電極4-2にそれぞれ対応する(対向する)位置に基板スルーホール孔が形成されている。そして、各基板スルーホール孔はスルーホールハンダ5によつてシリコンn層電極4-1とシリコンp層電極4-2の対応する電極とハンダ付け接合される構成と成している。

【0019】

プリント基板6の裏面には、互いに隣り合う単位素子対向領域12の一方側の領域12の前記シリコンn層電極4-1に導通する側の基板スルーホール孔と、隣り合う単位素子対向領域12の他方側の領域12のシリコンp層電極4-2に導通する側の基板スルーホールとを電気的に導通する銅配線7が施され(形成され)、この銅配線7を介して各単位素子領域12に形成されたシリコンダイオード素子が直列接続される構成と成している。

【0020】

なお、シリコン(n型)基板1とプリント基板6との相対位置を合わせるために、図4-1に示されるように、シリコン(n型)基板1には複数(図では3個)の位置決め用スルーホール10が設けられ、図4-2に示されるように、プリント基板6には同数の位置決め用パターン11が形成されている。

【0021】

本発明に係るワンチップ高電圧光電池の製造方法について説明すれば、表面にp型拡散層2が形成されて各単位素子領域12にシリコン基板スルーホール孔3、シリコンn層電極4-1及びシリコンp層電極4-2が形成されたシリコン(n型)基板(シリコンウエハー)1と、基板スルーホール孔及び銅配線7が形成されているプリント基板6とを用意し、シリコン(n型)基板1に大き目に開けられた複数個の位置決め用スルーホール孔10を通して既に予備ハンダコートされたプリント基板上の位置決めパターン11を観測して、図4-3に示すように、シリコン基板1とプリント基板6の相対位置を決定してプリント基板6の上面にシリコン(n型)基板1の裏面を重ねる。3個所での位置決めが適當と思われる。

【0022】

位置決めが決ると、シリコン(n型)基板1の各単位素子領域12はプリント基板6の各単位素子対向領域12に対応(対向)し、図1に示されるように、シリコン(n型)基板1の底面の各シリコンn層電極4-1及びシリコンp層電極4-2はプリント基板6の対応する基板スルーホール孔の上に搭載された状態となる。この状態で、互いに対応する各シリコンn層電極4-1及びシリコンp層電極4-2と、プリント基板6の対応する基板スルーホール孔とがプリント基板スルーホールハンダ5によりハンダ付け接合が行われる。

【0023】

ハンダ付け接合が終了したシリコン基板1とプリント基板6の貼り合せ基板(ハンダ付

け接合によってシリコン（n型）基板1とプリント基板6とが一体化された基板）は、X線検査で単位素子内（単位素子対向領域12内）のハンダ接続状況を検査する。シリコン基板1にはP型拡散層2をシリコンp層電極4-2に導通するスルーホール孔3（位置合せ用より小さい）が開けられているが、ハンダ付けが実施されると、このシリコンp層電極4-2に対応するプリント基板6上のシリコンp層電極4-2のハンダがシリコン基板スルーホール孔3に吸い上げられて孔の部分だけハンダ層が無くなるか、薄くなるのでX線検査するとハンダの黒い像の中に白い円形像が観測され、ハンダが溶けた事と、位置ずれ検査ができる。この検査で両基板のハンダでの貼り合せ（ハンダ付け接続）が正しく行われたことが確認できる。

## 【0024】

次にダイシングソーにより単位素子分離の切断を行う。ダイシングソーのカットの高さ位置をシリコン基板1は完全に切断するがプリント基板6を切断しない程度の高さに調整して各単位素子領域12の境界線（シリコン基板分離溝8）に沿ってp型拡散層2及びシリコン（n型）基板1をカットすることで、単位素子分離カット（各フォトダイオード素子間の分離切断）が終了する。例えそのカットが終了しても単位素子（フォトダイオード素子）はプリント基板6にハンダで固定されている為にプリント基板6から分離しない。

## 【0025】

次に、単位素子群（フォトダイオード素子群）毎の分離切断に入る。単位素子群は必要電圧により予め決められた複数個の単位素子（フォトダイオード素子）の集団に纏められている。単位素子群毎に各単位素子群の境界線（シリコン基板及びプリント基板分離溝9）に沿って、シリコン基板1とプリント基板6とを同時に切断する。ここで切断されたブロック即ち、単位素子群が、必要電圧のワンチップ高電圧光電池単体となる。

## 【図面の簡単な説明】

## 【0026】

【図1】本発明に係るワンチップ高電圧光電池の構成及びワンチップ高電圧光電池の製造方法の実施形態例の説明図である。

【図2】各フォトダイオード素子の形成区分領域（単位素子領域）と各ワンチップ高電圧光電池の領域（単位素子群領域）との関係を示す図である。

【図3】各フォトダイオード素子の形成区分領域（単位素子領域）とワンチップ高電圧光電池の領域（単位素子群領域）の拡大上面図である。

【図4-1】シリコン基板に形成する位置決め用スルーホール孔の形成例を示す図である。

【図4-2】プリント基板に形成する位置決め用パターンの形成例を示す図である。

【図4-3】シリコン基板の位置決め用スルーホール孔とプリント基板の位置決め用パターンを用いてシリコン基板とプリント基板の位置合わせを行っている状態を示す図である。

## 【符号の説明】

## 【0027】

- |     |                               |
|-----|-------------------------------|
| 1   | シリコン（n型）基板                    |
| 2   | p型拡散層                         |
| 3   | シリコン基板スルーホール孔                 |
| 4-1 | シリコンn層電極                      |
| 4-2 | シリコンp層電極                      |
| 5   | プリント基板スルーホールハンダ               |
| 6   | プリント基板                        |
| 7   | プリント基板上の銅配線（ジャンピング配線、引き出し電極等） |
| 8   | シリコン基板分離溝                     |
| 9   | シリコン基板及びプリント基板分離溝             |
| 10  | シリコン基板内の位置決め用スルーホール孔          |
| 11  | プリント基板上の位置決め用パターン             |

1 2  
1 3

単位素子領域  
単位素子群領域