

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 2 区分  
 【発行日】平成 21 年 1 月 8 日 (2009.1.8)

【公表番号】特表 2008-526019 (P2008-526019A)  
 【公表日】平成 20 年 7 月 17 日 (2008.7.17)  
 【年通号数】公開・登録公報 2008-028  
 【出願番号】特願 2007-548229 (P2007-548229)  
 【国際特許分類】

H 0 5 K 3/38 (2006.01)

H 0 5 K 1/03 (2006.01)

【F I】

H 0 5 K 3/38 A

H 0 5 K 1/03 6 7 0 A

【手続補正書】  
 【提出日】平成 20 年 11 月 13 日 (2008.11.13)

【手続補正 1】  
 【補正対象書類名】特許請求の範囲  
 【補正対象項目名】全文  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項 1】

基板、

前記基板上に配置され、少なくとも約 10.0 原子百分率のケイ素を含むプラズマ蒸着層、及び

前記プラズマ蒸着層より上に配置されたパターン化導電層、を含む電子回路製品。

【請求項 2】

ポリイミド基板、

前記ポリイミド基板上に配置され、少なくとも約 50.0 原子百分率の有機ケイ素化合物を含む気体から誘導されているプラズマ蒸着層、

及び前記プラズマ蒸着層より上に配置されたパターン化導電層、を含む電子回路製品。

【請求項 3】

前記プラズマ蒸着層が、約 0.5 ナノメートルから約 10.0 ナノメートルの範囲の厚みを有する、請求項 1 または 2 に記載の電子回路製品。

【請求項 4】

前記厚みが約 1.0 ナノメートル～約 5.0 ナノメートルである、請求項 1 または 2 に記載の電子回路製品。

【請求項 5】

プラズマ蒸着により基板上にケイ素含有層を形成させる工程、

前記ケイ素含有層より上に導電性材料の層を被着させる工程、及び

前記導電性材料層をパターン化する工程、を含む、電子回路製品の形成方法。

【請求項 6】

約 0.5 ナノメートルから約 10.0 ナノメートルまでの範囲の厚みを有する前記ケイ素含有層を提供するのに有効な曝露時間、前記基板をプラズマに対し曝露する工程をさらに含む、請求項 5 に記載の方法。

## 【請求項 7】

約 1 . 0 ナノメートルから約 5 . 0 ナノメートルまでの範囲の厚みを有する前記ケイ素含有層を提供するのに有効な曝露時間、前記基板をプラズマに対し曝露する工程をさらに含む、請求項 6 に記載の方法。