

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 2 月 21 日 (21.02.2019)



(10) 国际公布号
WO 2019/033709 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01) **G09G 3/3266** (2016.01)

(21) 国际申请号: PCT/CN2018/073502

(22) 国际申请日: 2018 年 1 月 19 日 (19.01.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710702249.0 2017 年 8 月 16 日 (16.08.2017) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 石龙强 (SHI, Longqiang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 陈书志 (CHEN, Shujih); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 广州三环专利商标代理有限公司 (SCIHEAD IP LAW FIRM); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,

(54) Title: SCANNING DRIVE CIRCUIT, ARRAY SUBSTRATE AND DISPLAY PANEL

(54) 发明名称: 扫描驱动电路、阵列基板与显示面板

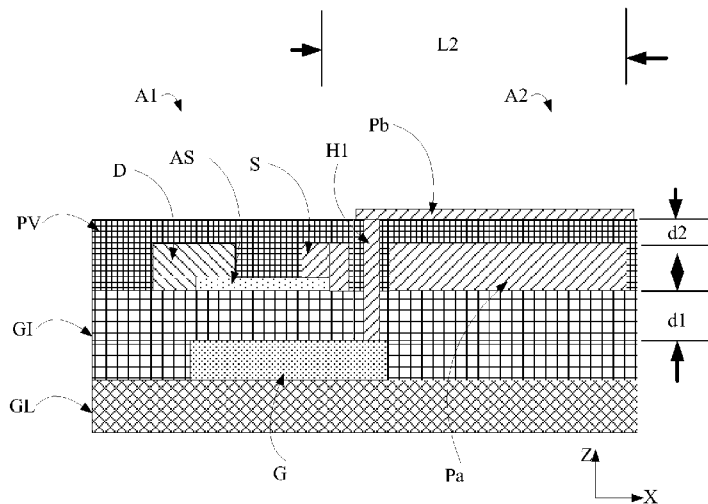


图 8

(57) Abstract: Disclosed are a scanning drive circuit (103), an array substrate (10c) provided with the scanning drive circuit (103), and a display panel (10). The scanning drive circuit (103) comprises a pull-up unit (42) and a bootstrap unit (43) arranged on a surface of a base (GL), wherein the pull-up unit (42) comprises a pull-up thin film transistor (T21) used for outputting a scanning drive signal; the bootstrap unit (43) comprises a bootstrap capacitor (Cb) electrically connected to the pull-up thin film transistor (T21) and used for maintaining the stability of the scanning drive signal; the pull-up thin film transistor (T21) comprises a gate electrode (G), a first insulating layer (GI), a source electrode (S) and a drain electrode (D) successively stacked on the surface of the base (GL); and the bootstrap capacitor (Cb) comprises a first conductive electrode (Pa) and a second conductive electrode (Pb), wherein the first conductive electrode (Pa) and the source electrode (S) are arranged on the same layer and are electrically connected to each other; a second insulating

MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

layer (PV) is arranged between the second conductive electrode (Pb) and the first conductive electrode (Pa); and the second conductive electrode (Pb) is electrically connected to the gate electrode (G) via a first via hole (H1), and the first via hole (H1) runs through the second insulating layer (PV) and the first insulating layer (GI).

(57) 摘要: 一种扫描驱动电路(103)以及具有扫描驱动电路(103)的阵列基板(10c)与显示面板(10), 扫描驱动电路(103)包括设置于基底(GL)表面的上拉单元(42)与自举单元(43), 上拉单元(42)包括用于输出扫描驱动信号的上拉薄膜晶体管(T21), 自举单元(43)包括电性连接于上拉薄膜晶体管(T21)用于维持扫描驱动信号稳定的自举电容(Cb)。上拉薄膜晶体管(T21)包括自基底(GL)表面依次层叠设置的栅极(G)、第一绝缘层(GI)、源极(S)与漏极(D)。自举电容(Cb)包括第一导电电极(Pa)与第二导电电极(Pb), 第一导电电极(Pa)与源极(S)在同一层设置且相互电性连接, 第二导电电极(Pb)与第一导电电极(Pa)之间设置有第二绝缘层(PV), 第二导电电极(Pb)通过第一过孔(H1)与栅极(G)电性连接, 第一过孔(H1)贯穿第二绝缘层(PV)与所述第一绝缘层(GI)。

扫描驱动电路、阵列基板与显示面板

本发明要求 2017 年 08 月 16 日递交的发明名称为“扫描驱动电路、阵列基板与显示面板”的申请号 201710702249.0 的在先申请优先权，上述在先申请的内容以引入的方式并入本文本中。

5

技术领域

本发明涉及显示器领域，尤其涉及显示器图像显示扫描驱动领域。

背景技术

10

为了提高显示器的显示效果，无论是应用于户外的大型显示屏幕或者应用于消费性电子的小型显示屏幕，越来越多的人开始将注意力投向显示装置的窄边框设计，窄边框显示装置可以有效降低拼接屏中非显示区域的面积，有效提高屏占比，显著提高整体的显示效果。由此，窄边框成为目前显示器领域中亟待解决的问题。

15

发明内容

为解决窄边框的问题，本发明提供一种占据面积较小的扫描驱动电路。

进一步地，本发明还提供具有前述扫描驱动电路的阵列基板与显示面板。

一种扫描驱动电路，所述扫描驱动电路包括设置于基底表面的上拉单元与自举单元，所述上拉单元包括用于输出扫描驱动信号的上拉薄膜晶体管，所述自举单元包括电性连接于所述上拉薄膜晶体管用于维持所述扫描驱动信号稳定的自举电容，所述自举电容具有第一电容值。上拉薄膜晶体管包括自基底表面依次层叠设置的栅极、第一绝缘层、源极与漏极。自举电容包括第一导电电极与第二导电电极，所述第一导电电极与所述源极在同一层设置且相互电性连接。所述第二导电电极与所述第一导电电极之间设置有第二绝缘层，所述第二导电电极通过第一过孔与所述栅极电性连接，所述第一过孔贯穿所述第二绝缘层与所述第一绝缘层。

20

25

一种阵列基板包括显示区与非显示区，所述显示区多条扫描线与数据线，

其中,所述扫描线沿着所述第一方向延伸并且沿着第二方向间隔预定距离相互绝缘排列设置,所述数据线沿所述第二方向延伸并且沿着第一方向间隔预定距离相互绝缘排列设置,所述多条扫描线与所述数据线交叉处形成像素单元,所述非显示区设置有前述扫描驱动电路,所述扫描驱动电路电性连接所述扫描线,用于输出所述扫描驱动信号至所述像素单元,所述第一方向、所述第二方向以及所述第三方向相互垂直。

一种显示面板包括相对设置的对向基板与前述的阵列基板,且所述对向基板与所述阵列基板之间夹设有显示介质。

相较于现有技术,第一导电电极与第二导电电极构成的自举电容结构由平坦化层作为绝缘介质,由于平坦化层的厚度相对较薄,因此能够有效缩小自举电容两个电极之间的距离,对应地则可以减小自举电容沿着第一方向的尺寸,第二方向为阵列基板的宽度方向,进而有效缩小了阵列基板中非显示区域在第一方向的尺寸,达到窄边框的目的。

附图说明

为了更清楚地说明本发明实施例的技术方案,下面将对实施例中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

图1为本发明一实施例所述的显示装置的立体结构图。

图2为图1所示显示面板中阵列基板的平面结构示意图。

图3为如图2所示显示面板中扫描驱动电路与扫描线的连接示意图。

图4为如图3所示其中一个扫描驱动单元的电路框图。

图5为如图4所示上拉薄膜晶体管与自举电容在阵列基板上平面结构示意图。

图6为如图5所示沿着VI-VI线的剖面结构示意图。

图7为本发明第一实施例中如图4所示上拉薄膜晶体管与自举电容在阵列基板10c上平面结构示意图。

图 8 为如图 7 所示沿着 VIII-VIII 线的剖面结构示意图。

图 9 为本发明第二实施例中如图 4 所示上拉薄膜晶体管与自举电容在阵列基板 10c 上平面结构示意图。

图 10 为如图 9 所示沿着 X-X 线的剖面结构示意图。

5 图 11 本发明第三实施例中如图 4 所示上拉薄膜晶体管与自举电容在阵列基板 10c 上平面结构示意图。

图 12 为如图 11 所示沿着 XII-XII 线的剖面结构示意图。

图 13 本发明第四实施例中如图 4 所示上拉薄膜晶体管与自举电容在阵列基板 10c 上平面结构示意图。

10 图 14 为如图 13 所示沿着 XIV-XIV 线的剖面结构示意图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

图 1 为本发明一实施例中所述的显示装置立体结构示意图。如图 1 所示，显示装置 100 包括显示器面板 10 与作为光学模组的背光模组，其中，显示面板 10 包括图像用显示区 10a 与非显示区 10b。显示区 10a 用作图像显示，非显示区 10b 环绕设置于显示区 10a 周围并作为非出光区域，并不用作图像显示。其中，显示面板 10 还包括有阵列基板 10c 与对向基板 10d，以及夹设于阵列基板 10c 与对向基板 10d 的液晶层 10e。本实施例中，显示装置 100 中的显示面板 10 以液晶材料作为显示介质。当然，在本发明其他变更实施例中，显示装置 100 中的显示面板 10 可以有机发光半导体材料（Organic Electroluminescence Diode, OLED）作为显示介质，并不以此为限。为了便于说明，先定义由相互垂直的第一方向 X、第二方向 Y 以及第三方向 Z 构成的三维直角坐标系。其中，显示装置 100 沿着第三方向 Z 为其厚度方向。

请参阅图 2，其为图 1 所示显示面板 10 阵列基板 10c 的平面结构示意图。如图 2 所示，阵列基板 10c 中对应图像显示区 10a 的第一区域（未标示）包括

多个呈矩阵排列的 $m \times n$ 像素单元(Pixel)110、 m 条 (Data Line) 数据线(Scan Line)120 以及 n 条扫描线 130, m 、 n 为大于 1 的自然数。

其中, 该多条数据线 120 沿第一方向 Y 间隔第一预定距离相互绝缘且平行排列, 该多条扫描线 130 沿第二方向 X 亦间隔第二预定距离相互绝缘且平行排列, 并且该多条扫描线 130 与该多条数据线 120 相互绝缘, 所述第一方向 X 与第二方向 Y 相互垂直。为便于说明, 所述 m 条数据线 120 分别定义为 $D1$ 、 $D2$ 、....., D_{m-1} 、 D_m ; 所述 n 条扫描线 130 分别定义为 $G1$ 、 $G2$ 、....., G_{n-1} 、 G_n 。多个所述像素单元 110 分别位于该多条数据线 120、扫描线 130 构成的矩阵中, 并且与对应的其中数据线 120 以及扫描线 130 电性连接。

对应显示面板 10 的非显示区 10b, 显示装置 100 (图 1) 进一步包括设置于非显示区 10b 的用于驱动多个矩阵排列的像素单元 110 进行图像显示的控制电路 101、数据驱动电路(Data Driver)102 以及扫描驱动电路(Scan Driver)103, 设置于阵列基板 11c 的第二区域 (未标示)。其中, 数据驱动电路 102 与该多条数据线 120 电性连接, 用于将待显示用的图像数据通过该多条数据线 120 以数据电压的形式传输至该多个像素单元 110。扫描驱动电路 103 用于与该多条扫描线 130 电性连接, 用于通过该多条扫描线 130 输出扫描信号用于控制像素单元 110 何时接收图像数据进行图像显示。控制电路 101 分别与数据驱动电路 102 和扫描驱动电路 103 电性连接, 用于控制数据驱动电路 102 与扫描驱动电路 103 的工作时序, 也即是输出对应的时序控制信号至数据驱动电路 102 以及扫描驱动电路 103。

本实施例中, 扫描驱动电路 103 直接设置于显示面板 11 的非显示区 10b, 控制电路 101 与数据驱动电路 102 则独立于阵列基板 11c 设置于其他的承载电路板上。本实施例中, 扫描驱动电路 103 中的电路元件与显示面板 11 中的像素单元 110 同一制程制作于显示面板 11 中, 也即是 GOA (Gate on Array) 技术。另外, 像素单元 110 对应包括的薄膜晶体管、像素电极等可采用低温多晶硅 (Low Temperature Poly-Silicon, LTPS) 制程形成, 当然, 扫描驱动电路 103 也均一并采用 LTPS 制程形成。

可以理解, 显示面板 10 还包括有其他辅助电路用于共同完成图像的显示, 例如图像接收处理电路 (Graphics Processing Unit, GPU)、电源电路等, 本实施例中不再对其进行赘述。

请参阅图 3，其为如图 2 所示显示面板 10 中扫描驱动电路 103 与扫描线 130 的连接示意图。

所述扫描驱动电路 103 对应包括有 n 个依次级联的扫描驱动 $SD_1 \sim SD_n$ ， n 个扫描驱动单元 $SD_1 \sim SD_n$ 分别与 n 条扫描线 130 电性连接，且按照时序输出对应的 n 个扫描信号 Sc 至对应的扫描线 130，进而控制与其电性连接的像素单元 110 处于可接收数据电压的状态。为便于制作，通常将多个扫描驱动单元 SD 分为一组。为便于所说明，本实施例中，如图 3 所示，将 8 个扫描驱动单元 SD 分为一组。如图 3 所示，扫描驱动单元 $SD_1 \sim SD_8$ 定义为一组扫描驱动单元，其分别对应于扫描线 $G_1 \sim G_8$ ，用于分别为 $G_1 \sim G_8$ 输出扫描驱动信号。其中，每一个扫描驱动单元 SD 均沿着第一方向 X 作为长度方向延伸，沿着第二方向 Y 作为宽度方向延伸。

请参阅图 4，其为如图 3 所示其中一个扫描驱动单元 SD_i 的电路框图。

每一个扫描驱动单元 SD_i 均包括有上拉控制单元 41、上拉单元 42、自举单元 43、下拉单元 44、下拉维持单元 45 以及下传单元 46。

其中，上拉控制单元 41 用于接收驱动信号 STV ，并且在驱动信号 STV 控制下输出控制信号至上拉单元 42，上拉单元 42 在控制信号控制下依据时钟信号 CK 输出扫描驱动信号。本实施例中，上拉控制单元 41 采用薄膜晶体管 T_{11} 来实现，而上拉单元 42 包括上拉薄膜晶体管 T_{21} ，其中，上拉薄膜晶体管 T_{21} 的栅极 G 电性连接上拉控制单元 41，用于接收控制信号；上拉薄膜晶体管 T_{21} 的源极 S 电性连接扫描输出端 O ，用于输出扫描驱动信号；上拉薄膜晶体管 T_{21} 的漏极 D 电性连接时钟信号端 C ，用于接收时钟信号 CK 。自举单元 43 包括自举电容 C_b 构成，电性连接于栅极 G 与源极 S 之间，用于维持扫描输出信号的波形。其中，自举电容 C_b 具有第一电容值。

下拉单元 44 有两个镜像连接的薄膜晶体管 T_{31} 与 T_{41} 构成实现，且分别电性连接上拉单元 42。下拉维持单元 45 电性连接上拉控制单元 41 与扫描输出端 O ，用于维持扫描输出端 O 在非扫描期间控制扫描输出端 O 处于非扫描驱动信号输出状态，保证扫描输出的 O 正确输出信号。下传单元 46 电性连接上拉控制单元与时钟信号端 C 之间，用于在控制扫描输出端 O 输出完成扫描驱动信号后将扫描驱动信号传输至与扫描驱动单元 SD_i 邻近的下一个扫描驱动单元 SD_{i+1} ，以驱动扫描驱动单元 SD_{i+1} 在下一个扫描时刻输出扫描驱动信

号。

请参阅图 5，其为如图 4 所示上拉薄膜晶体管与自举电容在阵列基板 10c 上平面结构示意图。

如图 5 所示，上拉薄膜晶体管 T21 与自举电容 Cb 沿着第一方向 X 相互平行设置。其中，自举电容 Cb 在第一方向 X 具有第一尺寸 L1。上拉薄膜晶体管 T21 的栅极 G 与自举电容 Cb 的其中一个电极沿着第一方向 X 同层设置，上拉薄膜晶体管 T21 的源极 S 与自举电容 Cb 的另外一个电极沿着第一方向 X 同层设置。

进一步，请参阅图 6，其为如图 5 所示沿着 VI-VI 线的剖面结构示意图。

如图 6 所示，上拉薄膜晶体管 21 与自举电容 Cb 沿着第三方向 Z 层叠设置于阵列基板 10c 的基底 GL 表面。具体地，对上拉薄膜晶体管 21 而言，自基底 GL 表面开始，依次设置栅极 G、栅极绝缘层 GI、半导体层 As、源极 S 与漏极 D 以及平坦化层 PV，其中，源极 S 与漏极 D 间隔预定距离沿着第一方向 X 同层设置于对应半导体层 As 以及栅极绝缘层 GI 的表面。对自举电容 Cb 而言，其中一个电极 P1 由栅极 G 在第一方向 X 延伸形成，而另外一个电极 P2 则由源极 S 在栅极绝缘层 GI 表面沿着第一方向 X 延伸形成，栅极绝缘层 GI 作为自举电容 Cb 电极件的绝缘材料。

经过研究发现，自举电容 Cb 的电容值是保证扫描驱动信号正确输出的关键，这是因为自举电容 Cb 的电容值越大，结合电容不会不会突变的性能，自举电容 Cb 越能够保证扫描驱动信号的波形收到外部信号的干扰以及衰减，从而使得扫描驱动信号的波形接近理想状态。但是，依据电容量的计算公式，自举电容 Cb 所具有的第一电容量 $C1 = A\epsilon/d$ ，其中， ϵ 为两个电极之间介质的介电常数，A 为极板面积，也即是 $w1 * L1$ ，d 为极板间的距离，也即是源极 S 与栅极 D 之间栅极绝缘层 GI 沿着第三方向 Z 的第一尺寸 d1。为了使得自举电容 Cb 的电容值尽可能的大，就要求作为自举电容 Cb 的两个电极的面积 A 尽可能大以及电极之间的距离 d 尽可能小。另外，为了保证制程稳定性，使得上拉薄膜晶体管 T21 的工作性能较为稳定可靠，上拉薄膜晶体管 T21 的源极与栅极之间绝缘层就需要尽量大。如此，为了使得自举电容 Cb 的电容值尽可能大，就需要将自举电容 Cb 的两个电极的面积 A 做的更大，当电容在阵列基板 10c 沿着第二方向 Y 的尺寸固定时，就是的自举电容 Cb 沿着第一方向 X 的尺

寸增大,从而导致了目前阵列基板 10c 与显示面板 10 非显示区域沿着第一方向 X 的尺寸无法减小,更无法满足窄边框的需求。

请一并参阅图 7 与图 8,其为本发明第一实施例中如图 4 所示上拉薄膜晶体管与自举电容在阵列基板 10c 上平面结构示意图,图 8 为如图 7 所示沿着 VIII-VIII 线的剖面结构示意图。

如图 7 所示,上拉薄膜晶体管 T21 与自举电容 Cb 沿着第一方向 X 平行设置。其中,阵列基板 10c 对应上拉薄膜晶体管 T21 与电容自举 Cb 分别定义为第一区域 A1 与第二区域 A2,第一区域 A1 与第二区域 A2 分别沿着第一方向 X 与第二方向 Y 延伸,并且第一区域 A1 与第二区域 A2 沿着垂直于基底 GL 方向在基底 GL 的投影基本无重叠。

对应第一区域 A1,上拉薄膜晶体管 T21 沿着第三方向 Z 自基底 GL 表面依次层叠设置。对应第二区域 A2,电容 Cb 沿着第三方向 Z 自基底 GL 表面依次层叠设置。

具体地,请参阅图 8,对应第一区域 A1,自基底 GL 表面开始,上拉薄膜晶体管 T21 的栅极 G、栅极绝缘层 GI、依次设置栅极 G、作为第一绝缘层的栅极绝缘层 GI、半导体层 As、源极 S 与漏极 D 以及作为第二绝缘层的平坦化层 PV,源极 S 与漏极 D 间隔预定距离同层设置于对应半导体层 As 的表面。其中,栅极绝缘层 GI 沿着第三方向 Z 具有第一尺寸 d1。

对应第二区域 A2,自基底 GL 表面开始,依次为栅极绝缘层 GI、第一导电电极 Pa,平坦化层 PV 以及第二导电电极 Pb。其中,第一导电电极 Pa 与源极 S 同一层设置,也即是均设置于栅极绝缘层 GI 表面。第二导电电极 Pb 与第一导电电极 Pa 之间的平坦化层 PV 沿着第三方向 Z 具有第二尺寸 d2,其中, $d2=1/2d1$ 。第二导电电极 Pb 通过第一过孔 H1 与栅极 G 电性连接。对应源极 S 与第一导电电极 Pa 之间的位置,所述过孔 H1 自平坦化层 PV 表面开始贯穿平坦化层 PV、栅极绝缘层 GI 直至抵达栅极 G 的表面。

进一步,第二导电电极 Pb 与第一导电电极 Pa 沿着第三方向 Z 在基底 GL 的投影重合,且第二导电电极 Pb 在基底 GL 的投影面积大于第一导电电极 Pa 在基底 GL 的投影面积。另外,第二导电电极 Pb 与源极 S 与 D 漏极沿着第三方向 Z 在基底 GL 的投影无交叠。第一导电电极 Pa 与栅极 G 沿着第一方向 X 在基底 GL 的投影无交叠,也即本实施例中栅极 G 仅设置于第一区域 A 内,

并不会延伸至第二区域 A2 中。

本实施例中，第一导电电极 Pa 的材料与源极 S 的材料相同，二者在同一制程中制作完成且相互电性连接。第二导电电极 Pb 的材料为氧化铟锡(Indium tin oxide, ITO)。栅极绝缘层 GI 与平坦化层 PV 均为绝缘材料构成。

- 5 第一导电电极 Pa 与第二导电电极 Pb 构成的电容结构具有第一电容值 C_1 ，且依据电容计算公式可知， $C_1 = A_1 \epsilon / d_2$ ，由于 $A_2 = w_1 * L_2$ ， $d_2 = 1/2 d_1$ ，在保证第一电容值 C_1 不变的情况下，在每一个驱动单元 SDi 沿着第二方向 Y 的尺寸不变从而使得构成自举电容 C_b 沿着第二方向 Y 的尺寸 w_1 保持固定尺寸时，每一个驱动单元 SDi 中自举电容 C_b 沿着第一方向 X 的尺寸 L_2 为 L_1 的 $1/2$ 。
- 10 由于第一方向 X 为阵列基板 10c 的宽度方向，从而有效缩小了阵列基板 10c 中非显示区域在第一方向 X 的尺寸，达到窄边框的目的。

可以理解，虽然本实施例中 $d_2 = 1/2 d_1$ ，但是，可变更地，仅需保证平坦化层 PV 的第二尺寸 d_2 小于栅极绝缘层 GI 的第一尺寸 d_1 即可保证自举电容 C_b 沿着第一方向 X 的尺寸减小，进而达到窄边框的目的。

- 15 请一并参阅图 9 与图 10，图 9 为本发明第二实施例中如图 4 所示上拉薄膜晶体管与自举电容在阵列基板 10c 上平面结构示意图，图 10 为如图 9 所示沿着 X-X 线的剖面结构示意图。

- 本实施例中，上拉薄膜晶体管 T21 与自举电容 C_b 的结构与第一实施例所示结构基本相同，区别仅在于栅极 G 的结构。具体地，栅极 G 自第一区域 A1 延伸至第二区域 A2，并且第一导电电极 Pa 与栅极 G 沿着第三方向 Z 在基底 GL 的投影重合，且栅极 G 沿着第三方向 Z 在基底 GL 的投影完全覆盖第一导电电极 Pa 沿着第三方向 Z 在基底 GL 的投影。
- 20

- 此时，对于第二区域 A2 中的自举电容 C_b 而言，第一电容电极 Pa 与栅极 G 在第三方向 Z 构成第一子电容 C_a ，所述第一子电容的电容量为 $1/2 C_1$ ；第二导电电极 Pb 与第一导电电极 Pa 在所述第三方向 Z 构成第二子电容 C_b ，所述第一子电容与所述第二子电容在所述第三方向 Z 并联，所述第二子电容 C_b 的电容量如第一实施方式所述为 C_1 ；且 $C_a + C_b = 3/2 C_1$ 。如此可见，在本实施例中，在减小了自举电容 C_b 沿第一方向 X 的尺寸同时还提高了电容量，也即是在达成减小非显示区域的面积同时还能够有效保证扫描驱动信号的驱动特性。
- 25
- 30

请一并参阅图 11 与图 12，图 11 为本发明第三实施例中如图 4 所示上拉薄膜晶体管与自举电容在阵列基板 10c 上平面结构示意图，图 12 为如图 11 所示沿着 XII-XII 线的剖面结构示意图。

本实施例中，上拉薄膜晶体管 T21 与自举电容 Cb 的结构与第一实施例基本相同，区别仅在于上拉薄膜晶体管 T21 与自举电容 Cb 在第一区域 A1 层叠设置，完全省略了先前技术以及第一实施例、第二实施例中的第二区域 A2。

具体地，源极 S 同时作为所述第一导电电极 Pa。第二导电电极 Pb 对应源极 S、漏极 D 的位置设置于平坦化层 PV 的表面，也即是，第二导电电极 Pb 沿着第三方向 Z 在基底 GL 的投影覆盖源极 S、漏极 G 以及栅极 G 沿着所述第三方向在基底 GL 的投影。其中，源极 S 与所述第二导电电极 Pb 构成的电容结构具有第一电容值 C1。

本实施例中，上拉薄膜晶体管 T21 与自举电容 Cb 公用一个区域，也即是相较于图 5 中的阵列基板 10c 而言，完全省略了自举电容 Cb 所占用的区域，更大程度地减小了自举电容 Cb 所占用的阵列基板 10c 的非显示区的沿着第一方向的尺寸，从而使得阵列基板更容易实现窄边框的目标。

请一并参阅图 13 与图 14，图 13 为本发明第四实施例中如图 4 所示上拉薄膜晶体管与自举电容在阵列基板 10c 上平面结构示意图，图 14 为如图 11 所示沿着 XIV-XIV 线的剖面结构示意图。

本实施例中，上拉薄膜晶体管 T21 与自举电容 Cb 的结构与第三实施例中基本相同，区别仅在于第二导电电极 Pb 的结构。

具体地，源极 S 同时作为所述第一导电电极 Pa。第二导电电极 Pb 仅对应源极 S 的位置设置于平坦化层 PV 的表面，而并未延伸至漏极 D 对应的平坦化层 PV 的表面。也即是，第二导电电极 Pb、源极 S 以及栅极 G 沿着第三方向 Z 在基底 GL 的投影重合，并且，第二导电电极 Pb 与漏极 D 沿着第三方向 Z 在基底 GL 的投影无交叠。其中，源极 S 与所述第二导电电极 Pb 构成的电容结构具有第一电容值 C1。

本实施例中，第二导电电极 Pb 并未在第三方向覆盖上拉薄膜晶体管 T21 的漏极 D，从而能够有效减小第二导电电极 Pb 与漏极 D 之间的电容，以避免增加上拉薄膜晶体管 T21 的额外功耗，增加上拉薄膜晶体管 T21 的工作稳定性。

以上所述的实施方式，并不构成对该技术方案保护范围的限定。任何在上述实施方式的精神和原则之内所作的修改、等同替换和改进等，均应包含在该技术方案的保护范围之内。

权利要求

1.一种扫描驱动电路,所述扫描驱动电路包括设置于基底表面的上拉单元与自举单元,所述上拉单元包括用于输出扫描驱动信号的上拉薄膜晶体管,所述自举单元包括电性连接于所述上拉薄膜晶体管,且用于维持所述扫描驱动信号稳定的自举电容,其中:

上拉薄膜晶体管包括自基底表面依次层叠设置的栅极、第一绝缘层、源极与漏极;

自举电容包括第一导电电极与第二导电电极,所述第一导电电极与所述源极在同一层设置且相互电性连接;

所述第二导电电极与所述第一导电电极之间设有第二绝缘层,所述第二导电电极通过第一过孔与所述栅极电性连接,所述第一过孔贯穿所述第二绝缘层与所述第一绝缘层。

2.根据权利要求1所述的扫描驱动电路,其中,所述源极与所述漏极沿着第一方向间隔预定距离设置,所述上拉薄膜晶体管与所述自举电容沿着第三方向层叠设置于所述基底上,所述第一方向与所述第三方向相互垂直,且所述第三方向与所述基底所在平面垂直,所述栅极与所述源极之间的所述第一绝缘层沿着第三方向具有第一尺寸,所述第一导电电极与所述第二导电电极之间的所述第二绝缘层沿着第三方向具有第二尺寸,所述第二尺寸小于所述第一尺寸。

3.根据权利要求2所述的扫描驱动电路,其中,所述第二导电电极与所述第一导电电极沿着第三方向在所述基底的投影重合,所述第二导电电极、所述源极与所述漏极沿着第三方向在所述基底的投影无交叠。

4.根据权利要求3所述的扫描驱动电路,其中,所述第一导电电极与所述栅极沿着第三方向在所述基底的投影无交叠。

5.根据权利要求3所述的扫描驱动电路,其中,所述第一导电电极与所述栅极沿着第三方向在所述基底的投影重合。

6.根据权利要求5所述的扫描驱动电路,其中,所述第一导电电极与所述栅极在第三方向构成第一子电容,所述第二导电电极与所述第一导电电极在所述第三方向构成第二子电容,所述第一子电容与所述第二子电容在所述第三方向并联。

7.根据权利要求2所述的扫描驱动电路,其中,所述源极同时作为所述第

一导电电极，所述第二导电电极沿着第三方向在所述基底的投影覆盖所述源极、所述漏极以及所述栅极沿着所述第三方向在所述基底的投影。

5 8.根据权利要求 2 所述的扫描驱动电路，其中，所述源极同时作为所述第一导电电极，所述第二导电电极、所述源极以及所述栅极沿着所述第三方向在所述基底的投影重合，所述第二导电电极与所述漏极沿着第三方向在所述基底的投影无交叠。

9.根据权利要求 2 所述的扫描驱动电路，其中，所述第二尺寸为所述第一尺寸的 1/2。

10 10.一种阵列基板，其特征在于，包括显示区与非显示区，所述显示区多条扫描线与数据线，其中，所述扫描线沿着所述第一方向延伸并且沿着第二方向间隔预定距离相互绝缘排列设置，所述数据线沿所述第二方向延伸并且沿着第一方向间隔预定距离相互绝缘排列设置，所述多条扫描线与所述数据线交叉处形成像素单元，所述非显示区设置有权利要求 1 所述的扫描驱动电路，所述扫描驱动电路电性连接所述扫描线，用于输出所述扫描驱动信号至所述像素单元，所述第一方向、所述第二方向以及所述第三方向相互垂直。

15 11.一种显示面板，其中，包括相对设置的对向基板与权利要求 10 所述的阵列基板，且所述对向基板与所述阵列基板之间夹设有显示介质。

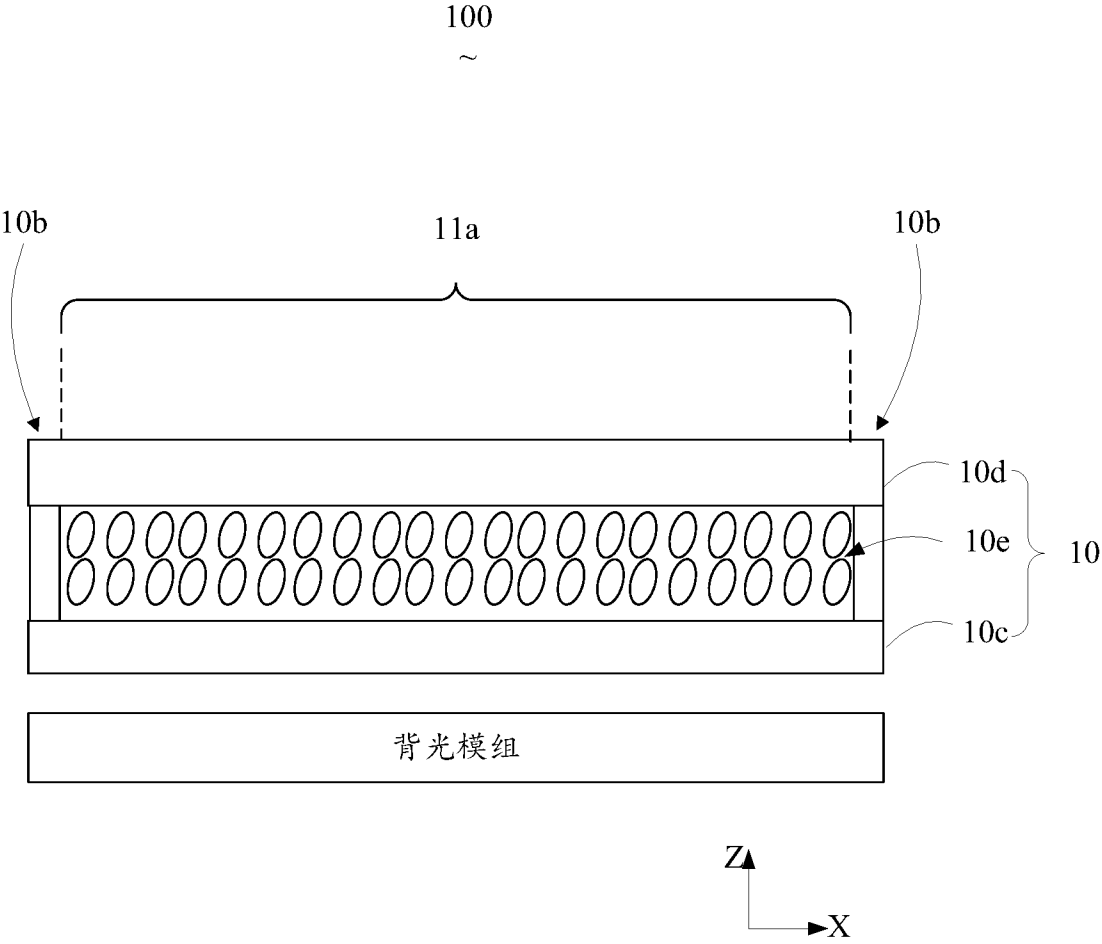


图 1

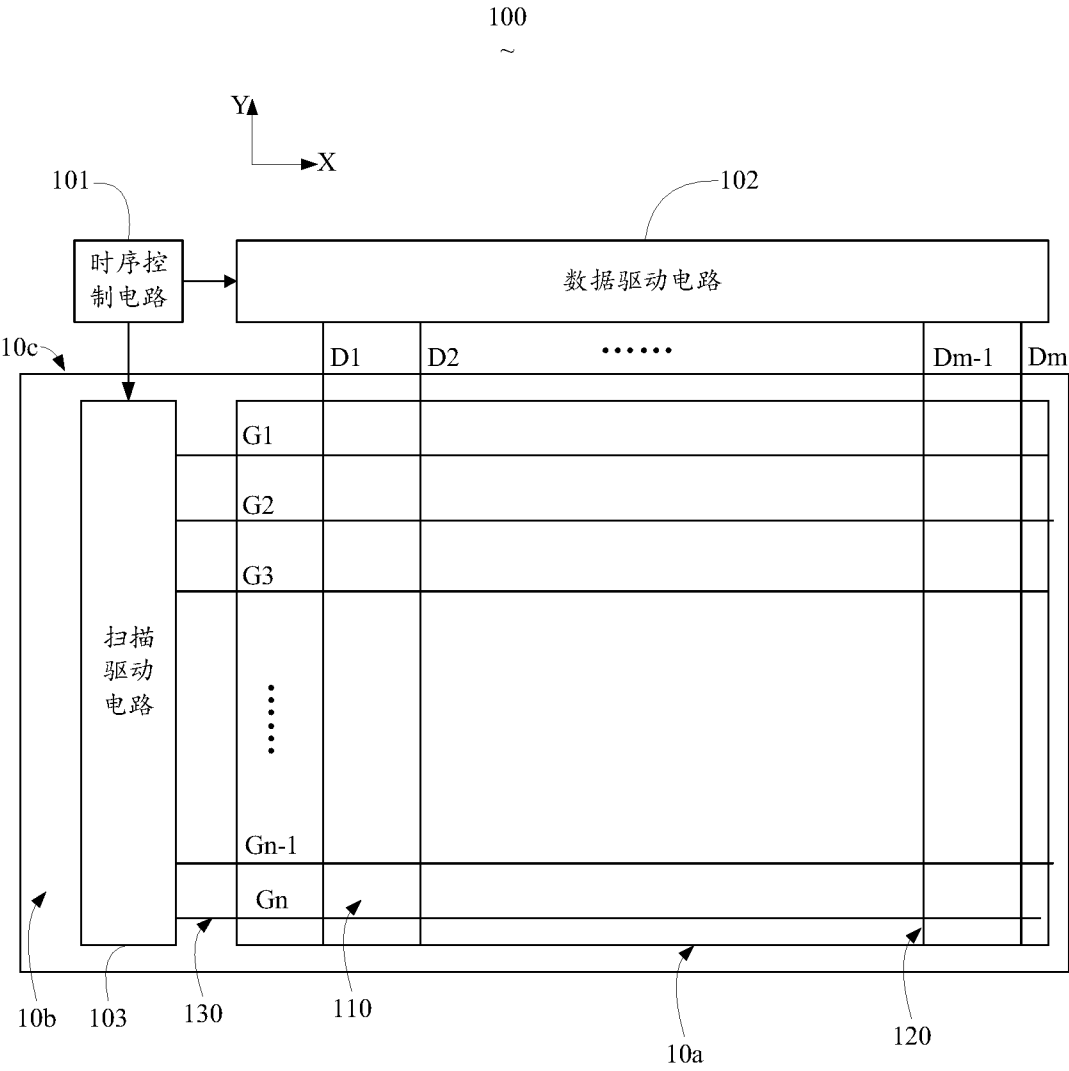


图 2

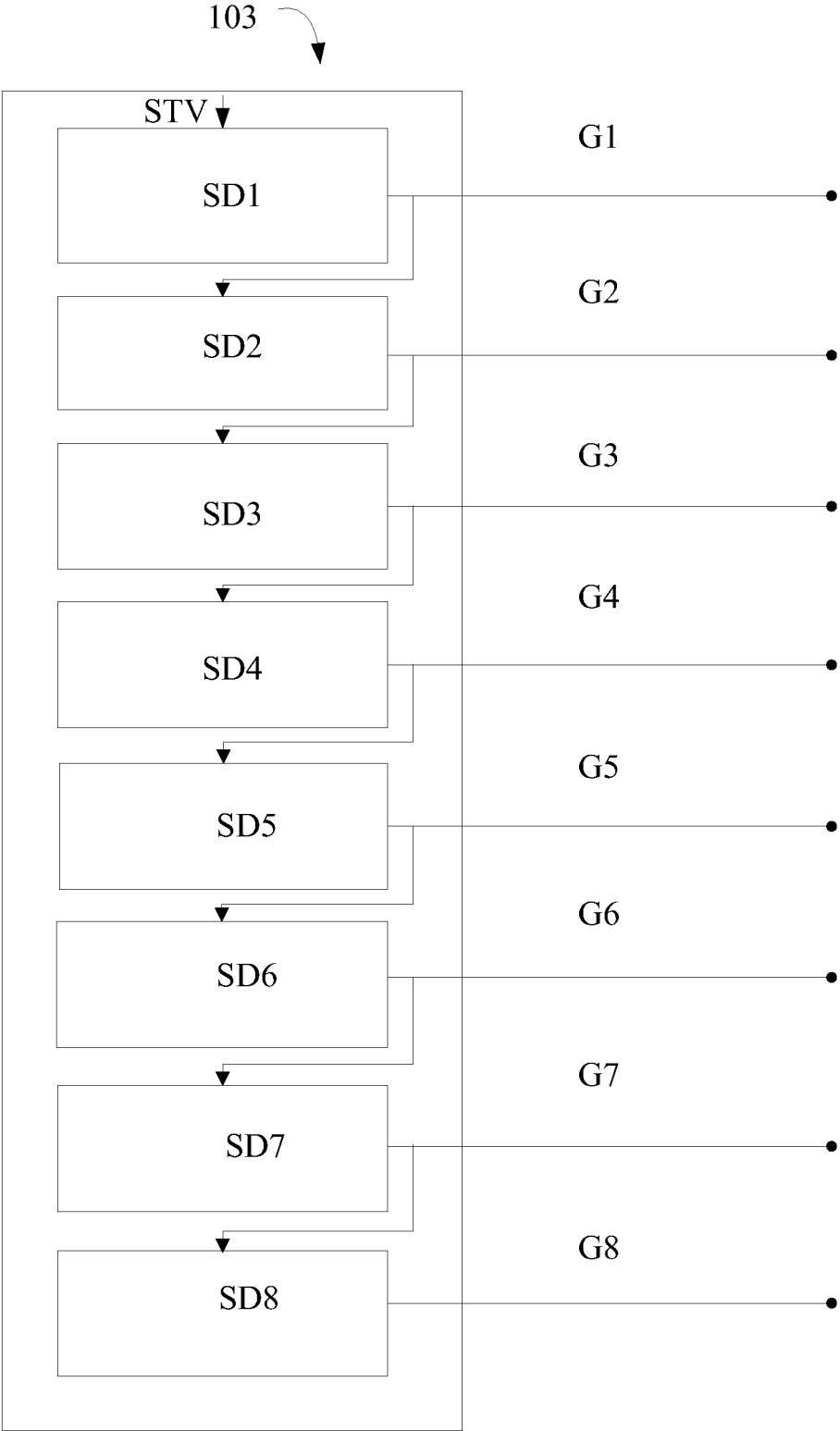


图 3

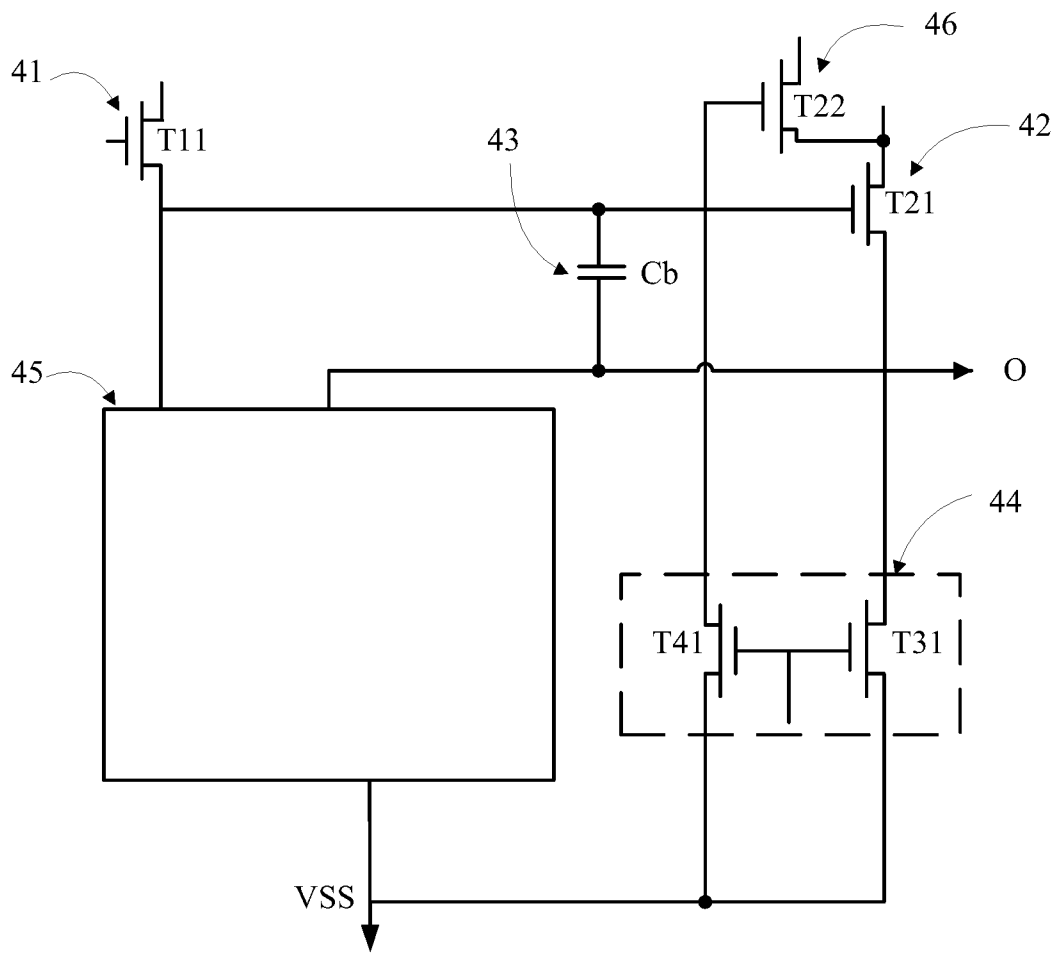


图 4

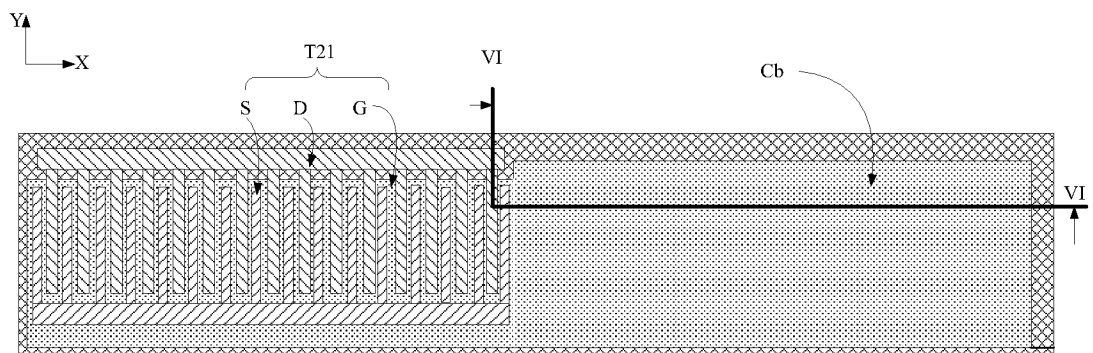


图 5

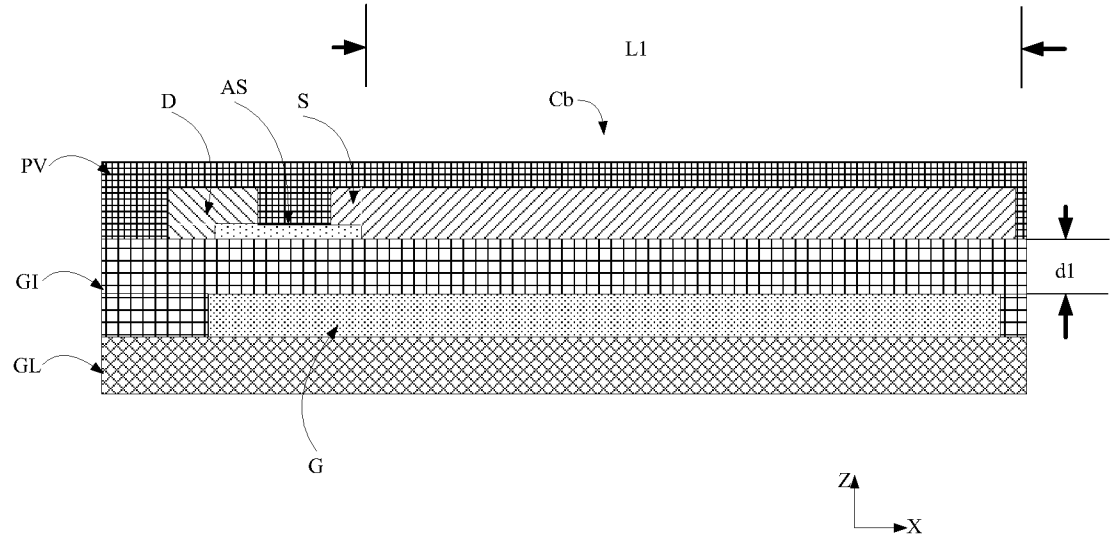


图 6

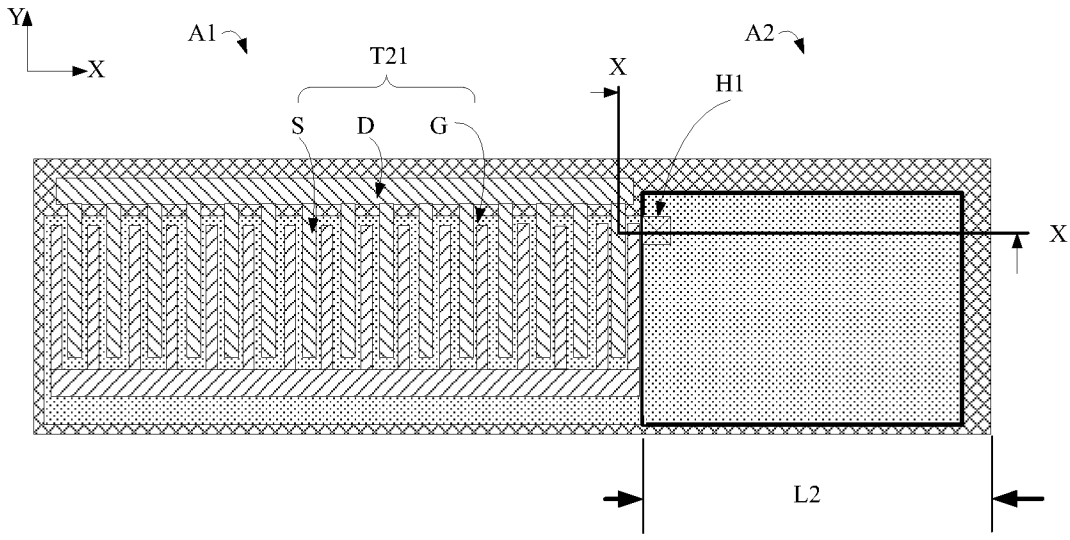


图 7

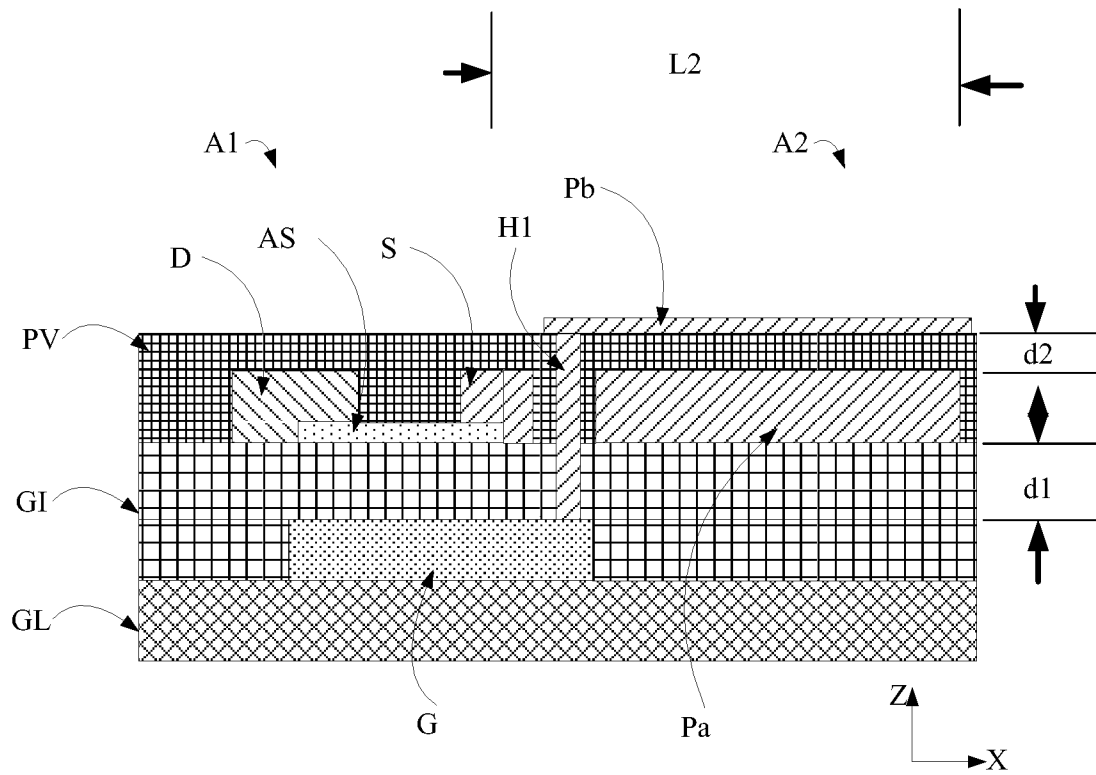


图 8

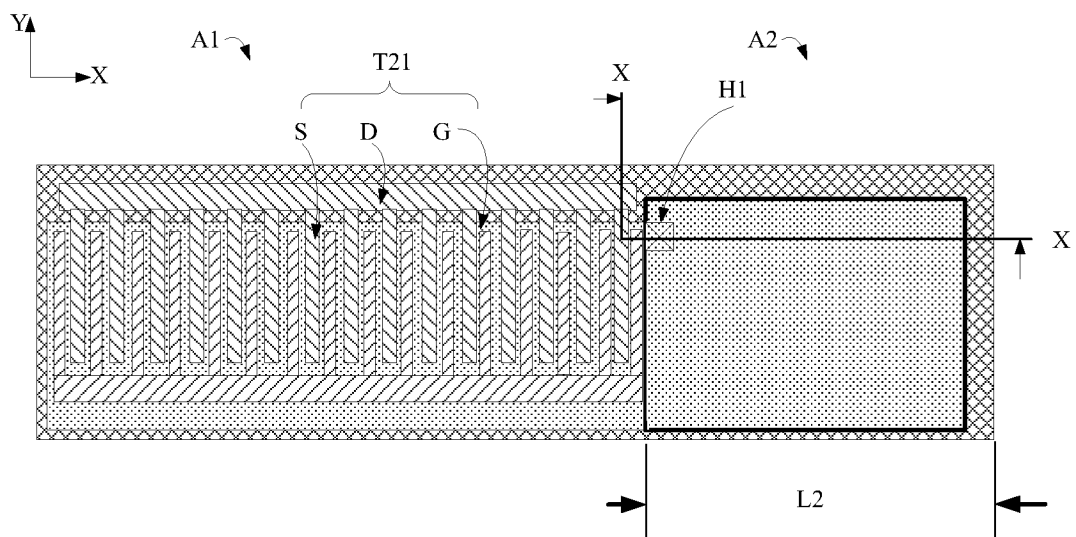


图 9

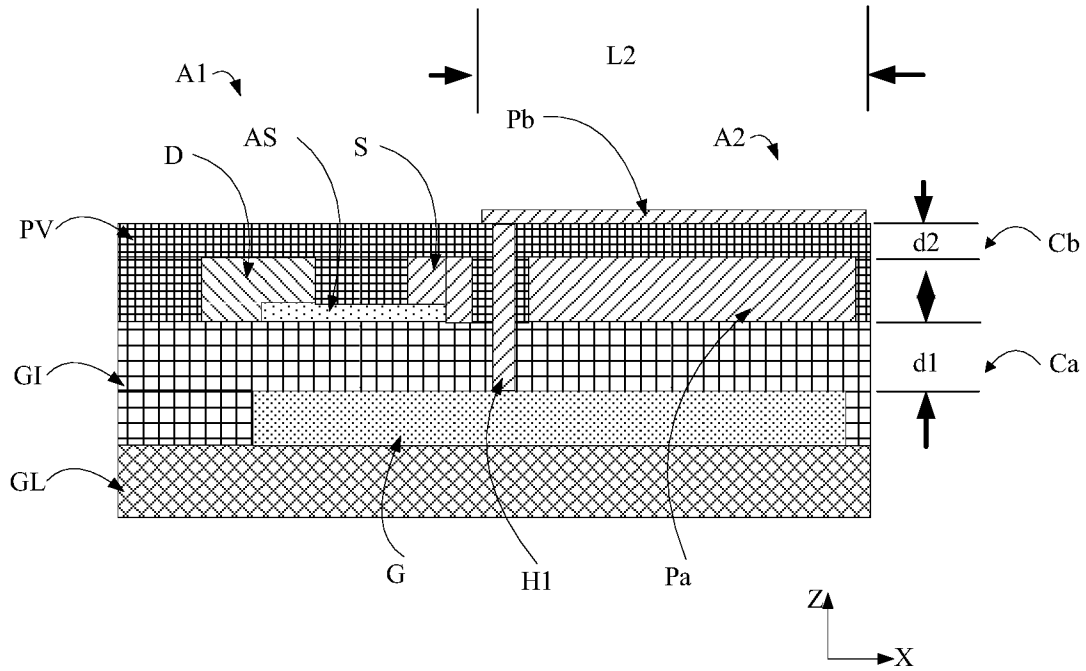


图 10

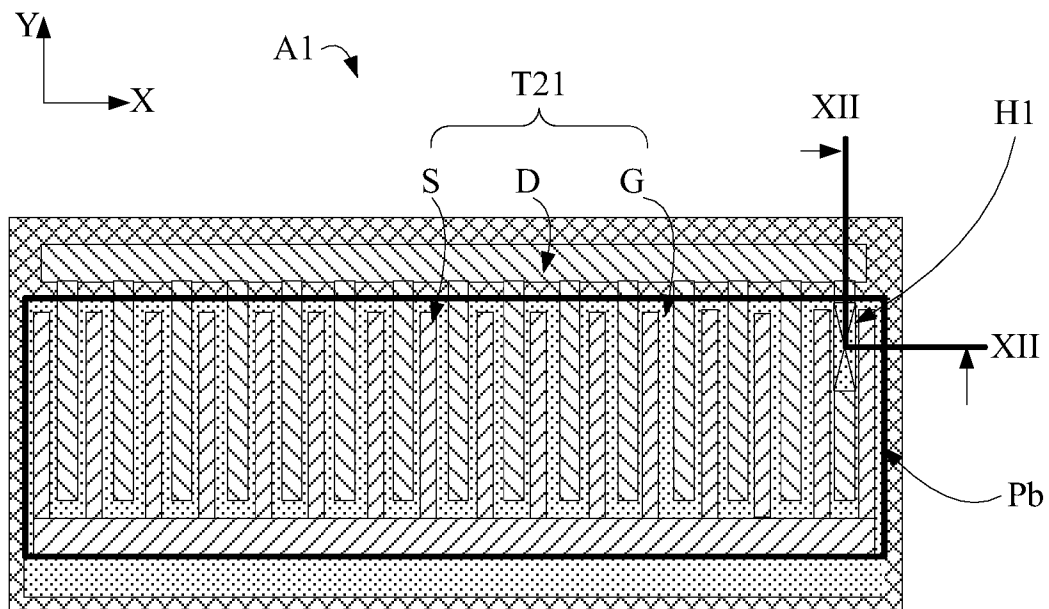


图 11

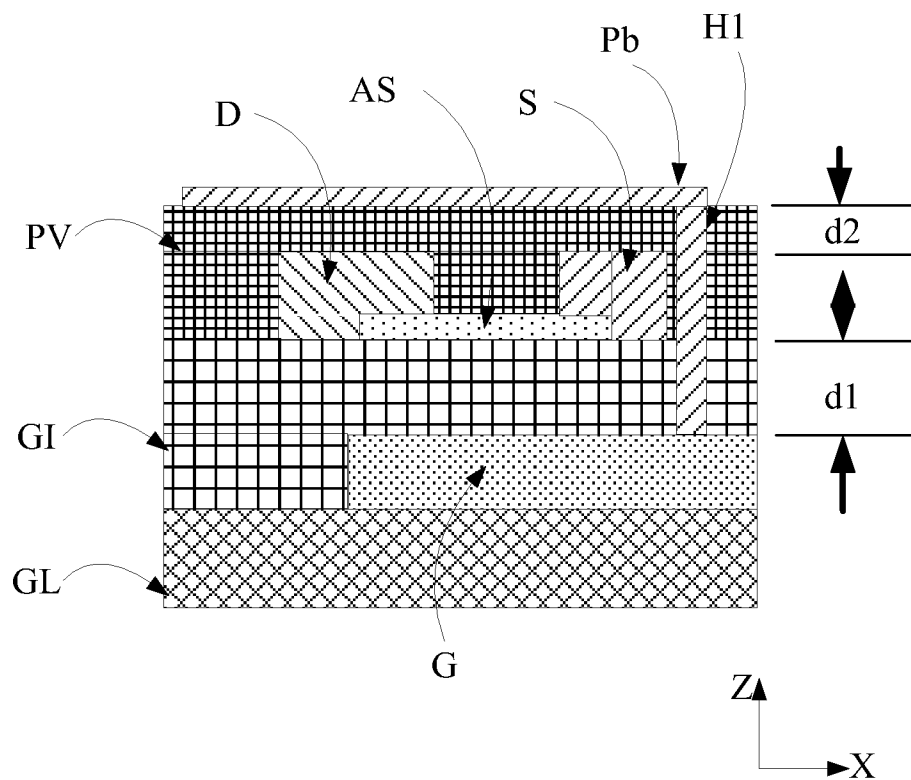


图 12

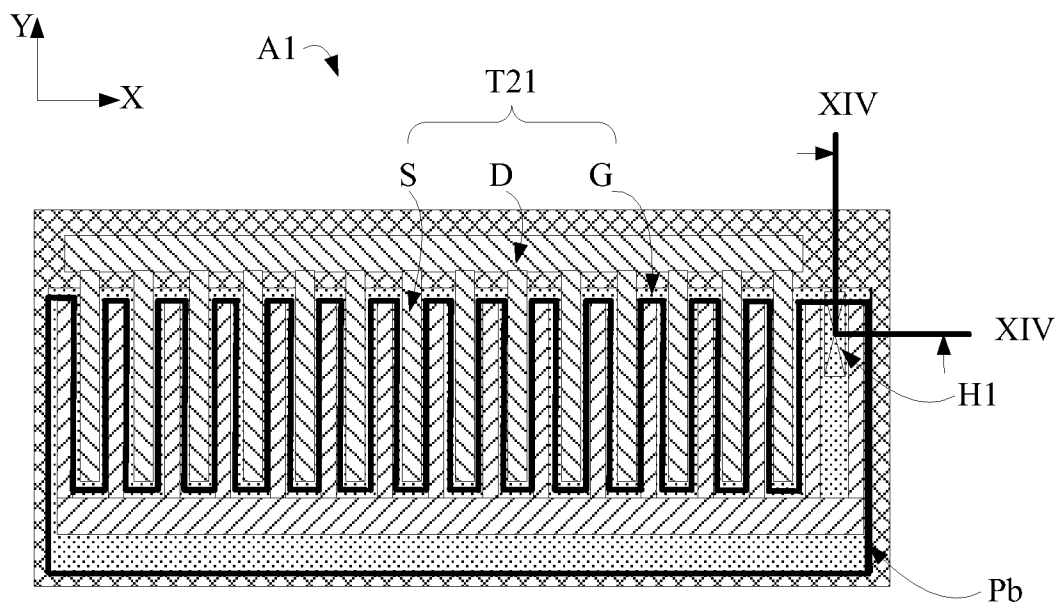


图 13

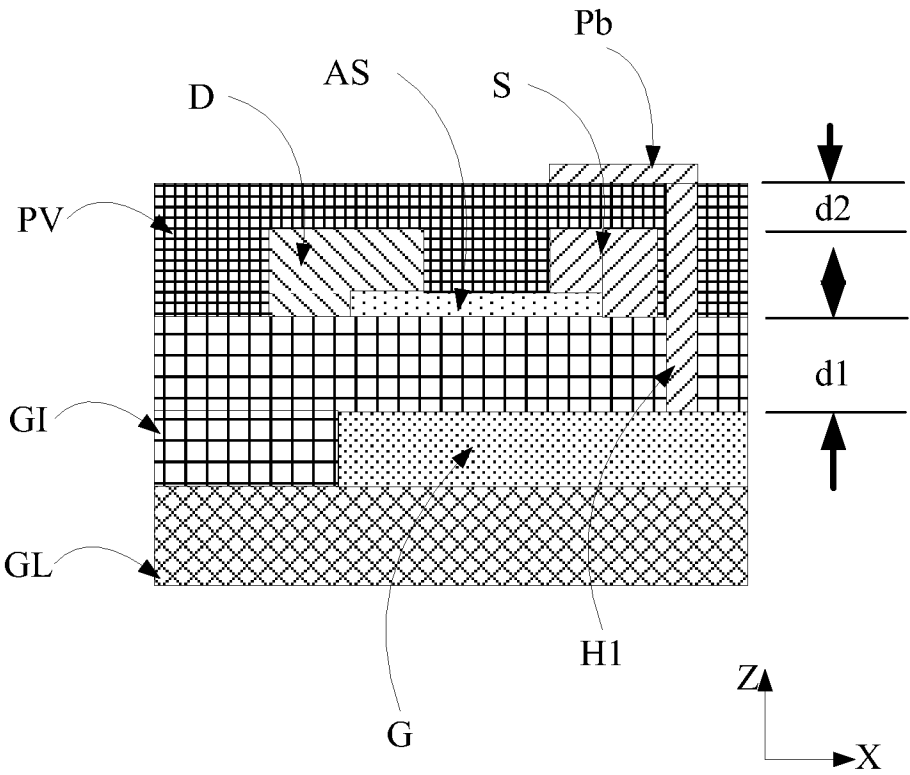


图 14

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2018/073502

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i; G09G 3/3266 (2016.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
CNPAT, CNKI, WPI, EPODOC: 扫描驱动, 栅极驱动, GOA, 减小, 降低, 电容, 晶体管, 层, 窄, 缩小, 框, 同, 尺寸, 电极, 源极; gate, scan+, driv???, capacitance?, transistor?, narrow??, small??, side, border, frame?, margin, isolat+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 107527599 A (SHENZHEN HUAXING PHOTOELECTRIC SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.), 29 December 2017 (29.12.2017), description, paragraphs [0025]-[0060], and claims 1-11, and figures 1-14	1-11
A	CN 105097826 A (BOE TECHNOLOGY GROUP CO., LTD.), 25 November 2015 (25.11.2015), description, paragraphs [0040]-[0075], and figures 1-3	1-11
A	CN 103018991 A (BOE TECHNOLOGY GROUP CO., LTD.), 03 April 2013 (03.04.2013), entire document	1-11
A	CN 104616617 A (BOE TECHNOLOGY GROUP CO., LTD.), 13 May 2015 (13.05.2015), entire document	1-11
A	CN 106252418 A (NANJING HUADONG ELECTRONICS INFORMATION & TECHNOLOGY CO., LTD.), 21 December 2016 (21.12.2016), entire document	1-11
A	US 2016189659 A1 (SAMSUNG DISPLAY CO., LTD.), 30 June 2016 (30.06.2016), entire document	1-11

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	
“A” document defining the general state of the art which is not considered to be of particular relevance	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	“&” document member of the same patent family

Date of the actual completion of the international search 26 April 2018	Date of mailing of the international search report 15 May 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer CHU, Xiaohui Telephone No. 86-(10)-53962577

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2018/073502

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 107527599 A	29 December 2017	None	
CN 105097826 A	25 November 2015	US 9640565 B2	02 May 2017
		US 2016358949 A1	08 December 2016
CN 103018991 A	03 April 2013	US 9659978 B2	23 May 2017
		US 2016064426 A1	03 March 2016
		US 2014175446 A1	26 June 2014
		EP 2747068 A1	25 June 2014
		CN 103018991 B	28 January 2015
		US 9196640 B2	24 November 2015
CN 104616617 A	13 May 2015	US 2017046998 A1	16 February 2017
		WO 2016141666 A1	15 September 2016
		CN 104616617 B	22 March 2017
		US 9679512 B2	13 June 2017
		EP 3270370 A1	17 January 2018
CN 106252418 A	21 December 2016	WO 2018054214 A1	29 March 2018
US 2016189659 A1	30 June 2016	KR 20160079985 A	07 July 2016
		US 9905188 B2	27 February 2018

国际检索报告

国际申请号

PCT/CN2018/073502

A. 主题的分类

G09G 3/36(2006.01)i; G09G 3/3266(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPODOC: 扫描驱动, 栅极驱动, GOA, 减小, 降低, 电容, 晶体管, 层, 窄, 缩小, 框, 同, 尺寸, 电极, 源极; gate, scan+, driv???, capacitance?, transistor?, narrow??. small??. side, border, frame?, margin, isolat+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 107527599 A (深圳市华星光电半导体显示技术有限公司) 2017年 12月 29日 (2017 - 12 - 29) 说明书第[0025]-[0060]段、权利要求1-11、附图1-14	1-11
A	CN 105097826 A (京东方科技集团股份有限公司) 2015年 11月 25日 (2015 - 11 - 25) 说明书第[0040]-[0075]段、附图1-3	1-11
A	CN 103018991 A (京东方科技集团股份有限公司) 2013年 4月 3日 (2013 - 04 - 03) 全文	1-11
A	CN 104616617 A (京东方科技集团股份有限公司) 2015年 5月 13日 (2015 - 05 - 13) 全文	1-11
A	CN 106252418 A (南京华东电子信息科技股份有限公司) 2016年 12月 21日 (2016 - 12 - 21) 全文	1-11
A	US 2016189659 A1 (SAMSUNG DISPLAY CO., LTD.) 2016年 6月 30日 (2016 - 06 - 30) 全文	1-11

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 4月 26日

国际检索报告邮寄日期

2018年 5月 15日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

褚晓慧

电话号码 86-(10)-53962577

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/073502

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107527599	A	2017年 12月 29日	无			
CN	105097826	A	2015年 11月 25日	US	9640565	B2	2017年 5月 2日
				US	2016358949	A1	2016年 12月 8日
CN	103018991	A	2013年 4月 3日	US	9659978	B2	2017年 5月 23日
				US	2016064426	A1	2016年 3月 3日
				US	2014175446	A1	2014年 6月 26日
				EP	2747068	A1	2014年 6月 25日
				CN	103018991	B	2015年 1月 28日
				US	9196640	B2	2015年 11月 24日
CN	104616617	A	2015年 5月 13日	US	2017046998	A1	2017年 2月 16日
				WO	2016141666	A1	2016年 9月 15日
				CN	104616617	B	2017年 3月 22日
				US	9679512	B2	2017年 6月 13日
				EP	3270370	A1	2018年 1月 17日
CN	106252418	A	2016年 12月 21日	WO	2018054214	A1	2018年 3月 29日
US	2016189659	A1	2016年 6月 30日	KR	20160079985	A	2016年 7月 7日
				US	9905188	B2	2018年 2月 27日

表 PCT/ISA/210 (同族专利附件) (2015年1月)