



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I606514 B

(45)公告日：中華民國 106 (2017) 年 11 月 21 日

(21)申請案號：103105352

(22)申請日：中華民國 103 (2014) 年 02 月 18 日

(51)Int. Cl. : H01L21/311 (2006.01)

H01J37/32 (2006.01)

(30)優先權：2013/02/18 日本

2013-029298

2014/02/17 日本

2014-027549

(71)申請人：東京威力科創股份有限公司 (日本) TOKYO ELECTRON LIMITED (JP)
日本

(72)發明人：浦川理史 URAKAWA, MASAFUMI (JP)

(74)代理人：周良謀；周良吉

(56)參考文獻：

TW 200629405

TW 200833180

US 2008/0142476A1

US 2008/0149592A1

US 2011/0177669A1

審查人員：翁佑菱

申請專利範圍項數：13 項 圖式數：10 共 46 頁

(54)名稱

電漿處理方法及電漿處理裝置

PLASMA PROCESSING METHOD AND PLASMA PROCESSING DEVICE

(57)摘要

本發明旨在提供一種電漿處理方法及電漿處理裝置，不需變更構成，同時維持被處理體之被處理面之均一性。

其中該電漿處理方法包含氣體供給程序、電力供給程序、與蝕刻程序。氣體供給程序對配置有被處理體之處理容器之內部供給處理氣體。電力供給程序供給用來產生對處理容器之內部所供給之處理氣體之電漿，頻率為 100MHz~150MHz 之電漿產生用電力，與頻率低於電漿產生用電力之偏壓用電力。蝕刻程序使偏壓用電力脈衝調變，俾負載比為 10%~70%，且頻率為 5kHz~20kHz，同時藉由處理氣體之電漿蝕刻被處理體。

An object of the invention is to maintain the uniformity of a processing target surface of a processing target body without requiring configuration changes.

A plasma processing method includes a gas supply step, a power supply step, and an etching step. In the gas supply step, a process gas is supplied to the interior of a processing chamber in which a processing target body is disposed. In the power supply step, a plasma generation power with a frequency of 100 MHz to 150 MHz, which functions as the power for generating a plasma of the process gas supplied to the interior of the processing chamber, and a bias power which has a lower frequency than the plasma generation power, are supplied to the chamber. In the etching step, the processing target body is etched by the plasma of the process gas while the bias power is pulse-modulated to produce a duty ratio of 10% to 70% and a frequency of 5 kHz to 20 kHz.

指定代表圖：

符號簡單說明：

S101~S103 . . . 步驟

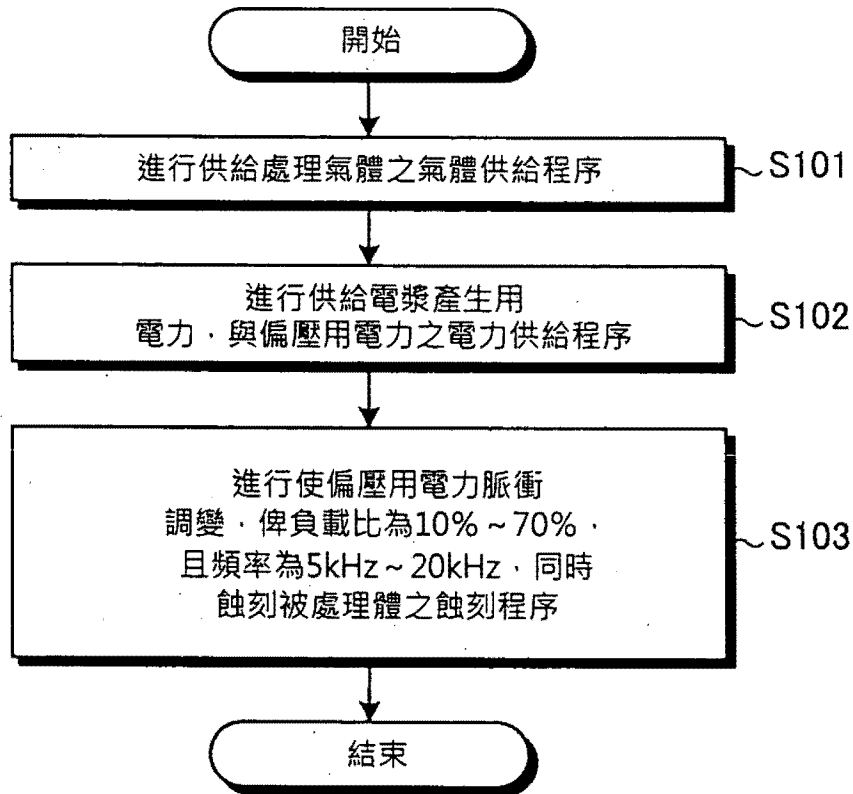


圖 3

發明摘要

※ 申請案號：103105352

※ 申請日：103/02/18

※IPC 分類：H01L 21/311 (2006.01)
H01J 37/32 (2006.01)

【發明名稱】(中文/英文)

電漿處理方法及電漿處理裝置

PLASMA PROCESSING METHOD AND PLASMA PROCESSING
DEVICE

【中文】

本發明旨在提供一種電漿處理方法及電漿處理裝置，不需變更構成，同時維持被處理體之被處理面之均一性。

其中該電漿處理方法包含氣體供給程序、電力供給程序、與蝕刻程序。氣體供給程序對配置有被處理體之處理容器之內部供給處理氣體。電力供給程序供給用來產生對處理容器之內部所供給之處理氣體之電漿，頻率為100MHz~150MHz之電漿產生用電力，與頻率低於電漿產生用電力之偏壓用電力。蝕刻程序使偏壓用電力脈衝調變，俾負載比為10%~70%，且頻率為5kHz~20kHz，同時藉由處理氣體之電漿蝕刻被處理體。

【英文】

An object of the invention is to maintain the uniformity of a processing target surface of a processing target body without requiring configuration changes.

A plasma processing method includes a gas supply step, a power supply step, and an etching step. In the gas supply step, a process gas is supplied to the interior of a processing chamber in which a processing target body is disposed. In the power supply step, a plasma generation power with a frequency of 100 MHz to 150 MHz, which functions as the power for generating a plasma of the process gas supplied to the interior of the processing chamber, and a bias power which has a lower frequency than the plasma generation power,

are supplied to the chamber. In the etching step, the processing target body is etched by the plasma of the process gas while the bias power is pulse-modulated to produce a duty ratio of 10% to 70% and a frequency of 5 kHz to 20 kHz.

【代表圖】

【本案指定代表圖】：第（ 3 ）圖。

【本代表圖之符號簡單說明】：

S101～S103 步驟

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

電漿處理方法及電漿處理裝置

PLASMA PROCESSING METHOD AND PLASMA PROCESSING
DEVICE

【技術領域】

【0001】

本發明之各種面向及實施形態係關於一種電漿處理方法及電漿處理裝置。

【先前技術】

【0002】

半導體之製造程序中，廣泛使用實行以薄膜之沉積或蝕刻等為目的之電漿處理之電漿處理裝置。為獲得高性能且高功能之半導體，宜對被處理體之被處理面進行均一之電漿處理。

【0003】

近年來之電漿處理中，使用利用頻率相對較高之高頻電力產生處理氣體之電漿之電漿處理裝置。此電漿處理裝置作為電漿產生用電力供給頻率例如為 100MHz 之高頻電力。且電漿處理裝置作為用來將電漿中之離子導入被處理體之偏壓用電力，供給頻率低於電漿產生用電力之高頻電力。

【0004】

又，如此之電漿處理裝置中，已知對應被處理體之中央部之電漿密度大於對應被處理體之周緣部之電漿密度，故將用來使電漿密度均一化之構件設於被處理體之載置台。例如專利文獻 1 中揭示：於載置台之內部對應被處理體之中央部之區域設置介電層，以介電層減弱自被處理體之中央部對電漿所供給之電場，藉此使電漿密度均一化。

【先前技術文獻】

【專利文獻】**【0005】****【專利文獻 1】** 日本特開 2008-243973 號公報**【發明內容】****【發明所欲解決之課題】****【0006】**

然而，習知技術中，未考慮到使構成不需變更，同時維持被處理體之被處理面之均一性。亦即，習知技術中，於對應被處理體之中央部之區域設置介電層，藉此使電漿密度均一化，故可維持被處理體之被處理面之均一性，但為設置介電層需重新變更處理裝置內之構成。變更如此之處理裝置內之構成後，即有構成複雜化，或製造成本提高之虞。

【解決課題之手段】**【0007】**

依本發明之一面向之電漿處理方法包含氣體供給程序、電力供給程序、與蝕刻程序。氣體供給程序對配置有被處理體之處理容器之內部供給處理氣體。電力供給程序供給用來產生對處理容器之內部所供給之處理氣體之電漿，頻率為 100MHz～150MHz 之電漿產生用電力，與頻率低於電漿產生用電力之偏壓用電力。蝕刻程序一面對該偏壓用電力施以脈衝調變，使其負載比成為 10%～70%，且頻率為 5kHz～20kHz，一面藉由該處理氣體之電漿蝕刻被處理體。

【發明之效果】**【0008】**

依本發明之各種面向及實施形態，可實現一種電漿處理方法及電漿處理裝置，以不變更構成而維持被處理體之被處理面之均一性之方式，擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【圖式簡單說明】**【0009】**

圖 1 係顯示適用於依本實施形態之電漿處理方法之電漿處理裝置之概略剖面圖。

圖 2A 係顯示依本實施形態之被處理體之構造例（其 1）之剖面圖。

圖 2B 係顯示依本實施形態之被處理體之構造例（其 2）之剖面圖。

圖 2C 係顯示依本實施形態之被處理體之構造例（其 3）之剖面圖。

圖 3 係顯示以依本實施形態之電漿處理裝置進行之電漿處理方法之處理之流程之一例之流程圖。

圖 4A(a)、(b)係顯示依本實施形態之蝕刻程序之一例圖。

圖 4B 係顯示依本實施形態之蝕刻程序之一例圖。

圖 5A 係顯示關於比較例 1 及實施例 1~3 之處理結果圖。

圖 5B 係顯示負載比及頻率對中央領先分布造成之影響之驗證結果（其 1）圖。

圖 6 係顯示關於比較例 2 及實施例 4、5 之處理結果圖。

圖 7A 係顯示關於比較例 3 及實施例 6 之處理結果圖。

圖 7B 係顯示關於比較例 3 及實施例 6 之處理結果圖。

圖 8A 係顯示負載比及頻率對中央領先分布造成之影響之驗證結果（其 2）圖。

圖 8B 係顯示負載比及頻率對中央領先分布造成之影響之驗證結果（其 2）圖。

圖 9A 係顯示依實施例 7~10 之處理結果圖。

圖 9B 係顯示依實施例 7~10 之處理結果圖。

圖 10A 係顯示依實施例 11~實施例 14 之處理結果圖。

圖 10B 係顯示依實施例 11~實施例 14 之處理結果圖。

【實施方式】

【0010】

以下，參照圖式詳細說明關於各種實施形態。又，各圖式中對同一或相當之部分附予同一符號。

【0011】

依本實施形態之電漿處理方法於一實施形態中，包含：

氣體供給程序，對配置有被處理體之處理容器之內部供給處理氣體；

電力供給程序，供給如下之電力：電漿產生用電力，用來產生對該處理容器之內部所供給之處理氣體的電漿，頻率為 100MHz～150MHz；與偏壓用電力，其頻率低於該電漿產生用電力；及

蝕刻程序，一面對該偏壓用電力施以脈衝調變，使其負載比成為 10%～70%，且頻率為 5kHz～20kHz，一面藉由該處理氣體之電漿蝕刻被處理體。

【0012】

依本實施形態之電漿處理方法於一實施形態中，

該蝕刻程序中，一面對該偏壓用電力施以脈衝調變，使其負載比成為 40%～60%，且頻率為 5kHz～10kHz，一面藉由該處理氣體之電漿蝕刻被處理體。

【0013】

依本實施形態之電漿處理方法於一實施形態中，

該偏壓用電力之頻率為 0.4kHz～13.56MHz。

【0014】

依本實施形態之電漿處理方法於一實施形態中，

該被處理體包含多晶矽膜與 SiO₂ 膜或有機膜，

該蝕刻程序中，以該 SiO₂ 膜或該有機膜為遮罩，藉由該處理氣體之電漿蝕刻該多晶矽膜。

【0015】

依本實施形態之電漿處理方法於一實施形態中，

該被處理體包含 SiO₂ 膜與有機膜或多晶矽膜，

該蝕刻程序中，以該有機膜或該多晶矽膜為遮罩，藉由該處理氣體之電漿蝕刻該 SiO₂ 膜。

【0016】

依本實施形態之電漿處理方法於一實施形態中，

該被處理體包含 SiO₂ 膜與多晶矽膜之疊層膜、及有機膜，

該蝕刻程序中，以該有機膜為遮罩，藉由該處理氣體之電漿蝕刻該疊層膜。

【0017】

依本實施形態之電漿處理方法於一實施形態中，
該疊層膜至少堆疊 24 層以上。

【0018】

依本實施形態之電漿處理方法於一實施形態中，
該處理氣體包含溴或氯、氟、與氧。

【0019】

依本實施形態之電漿處理方法於一實施形態中，
該處理氣體更包含氫。

【0020】

依本實施形態之電漿處理方法於一實施形態中，
該處理氣體包含 CF 類氣體。

【0021】

依本實施形態之電漿處理方法於一實施形態中，
該偏壓用電力為 500W～3000W。

【0022】

依本實施形態之電漿處理方法於一實施形態中，

以該蝕刻程序蝕刻之該被處理體之中心位置之蝕刻速率，與自該被處理體之中心位置沿徑向朝周緣側恰偏離既定距離之位置之蝕刻速率之差為 $-1.2 \text{ (nm/min)} \sim 1.2 \text{ (nm/min)}$ 。

【0023】

依本實施形態之電漿處理裝置於一實施形態中包含：

處理容器，配置有被處理體；

排氣部，用來使該處理容器之內部減壓；

氣體供給部，用來對該處理容器之內部供給處理氣體；及

控制部，實行下列程序：

氣體供給程序，對該處理容器之內部供給處理氣體；

電力供給程序，供給如下之電力：電漿產生用電力，用來產生對該處理容器之內部所供給之處理氣體的電漿，頻率為 100MHz～150MHz；與偏壓用電力，其頻率低於該電漿產生用電力；及

蝕刻程序，一面對該偏壓用電力施以脈衝調變，使其負載比成爲 10%～70%，且頻率爲 5kHz～20kHz，一面藉由該處理氣體之電漿蝕刻被處理體。

【0024】

圖 1 係顯示適用於依本實施形態之電漿處理方法之電漿處理裝置之概略剖面圖。圖 1 中，顯示 RIE (Reactive Ion Etching) 電漿處理裝置之一例。此電漿處理裝置 2 包含：

處理容器 21，例如內部由作為密封空間之真空腔室構成；

載置台 3，配置於此處理容器 21 內之底面中央；及

上部電極 51，設於載置台 3 之上方而與此載置台 3 對向。

【0025】

處理容器 21 由小徑之圓筒狀之上部室 21a，與大徑之圓筒狀之下部室 21b 構成。上部室 21a 與下部室 21b 相互連通，處理容器 21 整體氣密地構成。於上部室 21a 之上部，配置上部電極 51，於上部室 21a 內，收納載置台 3 等。於下部室 21b 內，收納支持載置台 3 之支持部 27 及排氣空間。下部室 21b 底面之排氣口 22 經由排氣空間排氣管 23 連接排氣裝置 24。此排氣裝置 24 連接未圖示之壓力調整部，此壓力調整部藉由來自未圖示之控制部之信號使處理容器 21 內整體排氣，維持於所希望之真空度。排氣裝置 24 係用來使處理容器 21 之內部減壓之排氣部之一例。另一方面，於上部室 21a 之側面，設有作為被處理體之晶圓 W 之送入送出口 25，此送入送出口 25 可由閘閥 26 開合。處理容器 21 以鋁等導電性構件構成而接地。

【0026】

載置台 3 呈將例如作為鋁所構成之導電體構件之電漿產生用下部電極 31，與包覆下部電極 31 之上表面而形成之介電層 32 自下方依此順序堆疊之構造，電極膜 33 埋入介電層 32。介電層 32 與電極膜 33 構成靜電吸盤。且載置台 3 包含絕緣構件 41、42，絕緣構件 41 包覆下部電極 31 之側周面，絕緣構件 42 包覆下部電極 31 之底面，下部電極 31 隔著此等絕緣構件 41、42 由設置在支持板 27 上的支持台 31a 固定，呈相對於處理容器 21 充分地電浮接之狀態。

【0027】

於下部電極 31 內，形成用來使冷媒流通之冷媒流路 43，冷媒於此冷媒流路 43 流動，藉此冷卻下部電極 31，將被載置於作為介電層 32 之上表面之載置面之晶圓 W 冷卻至所希望之溫度。

【0028】

且於介電層 32，設有將用來提高載置面與晶圓 W 背面之間之導熱性之熱傳導性背面氣體（導熱氣體）加以釋放之貫通孔 44a。此貫通孔 44a 與形成於下部電極 31 內等之氣體流路 44 連通，經由此氣體流路 44 釋放由未圖示之氣體供給部供給之例如氦（He）等背面氣體。

【0029】

且下部電極 31 分別經由匹配器 46a、46b 連接供給例如頻率為 100MHz～150MHz 之高頻電力之第 1 高頻電源 45a，與供給例如頻率低於第 1 高頻電源 45a 之 0.4kHz～13.56MHz 之高頻電力之第 2 高頻電源 45b。由第 1 高頻電源 45a 供給之高頻電力扮演後述使處理氣體電漿化之角色，由第 2 高頻電源 45b 供給之高頻電力扮演對晶圓 W 施加偏壓電力，藉此將電漿中之離子導入晶圓 W 表面之角色。於以下，為便於說明，有時稱由第 1 高頻電源 45a 供給之高頻電力為電漿產生用電力，稱由第 2 高頻電源 45b 供給之高頻電力為偏壓用電力。

【0030】

且於下部電極 31 之上表面外周部配置聚焦環 47，俾包圍介電層 32。聚焦環 47 扮演調整晶圓 W 之周緣部之外方區域之電漿狀態之角色，例如扮演使電漿較晶圓 W 廣闊，提升晶圓面內之蝕刻速度之均一性之角色。

【0031】

於支持台 31a 之下部外側設置檔板 28，俾包圍支持台 31a。檔板 28 扮演作為使上部室 21a 內之處理氣體經由形成於檔板 28 與上部室 21a 壁部之間之隙朝下部室 21b 流通，藉此使上部室 21a 內之處理氣體之氣流均一、排氣之整流板之角色。

【0032】

且上部電極 51 呈中空狀形成，於其下表面分散形成用來對處理容器 21 內分散供給處理氣體之多數之氣體供給孔 52，俾例如使處理均一，藉此構成氣體噴淋頭。於上部電極 51 之上方設有氣體擴散室 52a，以氣體擴散室

52a 使氣體擴散，朝氣體供給孔供給之。氣體擴散室 52a 亦可分割為複數。且於上部電極 51 之上表面中央設有氣體導入管 53，此氣體導入管 53 貫通處理容器 21 之上表面中央，於上游連接處理氣體供給源 55。此處理氣體供給源 55 包含未圖示之處理氣體供給量之控制機構，可控制對電漿處理裝置 2 處理氣體之供給量之供給與否及增減。上部電極 51、氣體導入管 53 及處理氣體供給源 55 係用來對處理容器 21 之內部供給處理氣體之氣體供給部之一例。且上部電極 51 固定於上部室 21a 之壁部，藉此於上部電極 51 與處理容器 21 之間形成導電路。

【0033】

且於上部室 21a 之周圍，在送入送出口 25 之上下配置二個多極化磁石 56a、56b。配置多極化磁石 56a、56b，俾複數之各異向性節段柱狀磁石安裝於環狀之磁性體之機殼，鄰接之複數之節段柱狀磁石彼此之方向相互逆向。藉此，磁力線於鄰接之節段柱狀磁石間形成，在上部電極 51 與下部電極 31 之間之處理空間之周邊部形成磁場，可封閉電漿於處理空間。又，裝置構成亦可不具有多極化磁石 56a、56b。

【0034】

且電漿處理裝置 2 各構成部連接具有 CPU 之程序控制器 100 而被控制。程序控制器 100 連接程序管理者進行用來管理電漿處理裝置 2 之指令之輸入操作等之鍵盤，或使電漿處理裝置 2 之運轉狀況可視化而顯示之顯示器等所構成之使用者介面 101。

【0035】

且程序控制器 100 連接將記錄有用來藉由控制程序控制器 100 實現由電漿處理裝置 2 實行之各種處理之控制程式，或處理條件資料等之配方加以儲存之記憶部 102。

【0036】

且亦可以來自使用者介面 101 之指示等自記憶部 102 叫出任意之配方，由程序控制器 100 實行，藉此在程序控制器 100 之控制下，於電漿處理裝置 2 進行所希望之處理。配方可利用例如由 CD-ROM、硬碟、軟碟、快閃記憶體等電腦可讀取之記憶媒體儲存之狀態者，或是，自其他裝置經由例如專用線路隨時傳送而利用。程序控制器 100 亦稱「控制部」。

【0037】

例如，程序控制器 100 控制電漿處理裝置 2 各部，俾進行後述之電漿處理方法。舉更詳細之一例說明即知，程序控制器 100 自處理氣體供給源 55 對處理容器 21 之內部供給處理氣體。又，程序控制器 100 供給用來產生對處理容器 21 之內部所供給之處理氣體之電漿，頻率為 100MHz~150MHz 之電漿產生用電力，與頻率低於電漿產生用電力之偏壓用電力。又，程序控制器 100 使偏壓用電力脈衝調變，俾負載比為 10%~70%，且頻率為 5kHz~20kHz，同時藉由處理氣體之電漿蝕刻被處理體。在此，所謂使偏壓用電力脈衝調變包含例如交互重複供給及供給停止偏壓用電力。且所謂負載比係相對於將供給偏壓用電力之供給時間，與停止供給偏壓用電力之停止時間相加而獲得之相加時間之供給時間之比。且被處理體係例如晶圓 W。

【0038】

圖 2A 係顯示依本實施形態之被處理體之構造例（其 1）之剖面圖。圖 2A 所示之被處理體包含作為處理對象膜之多晶矽膜 201，與在多晶矽膜 201 之上呈線狀形成，作為遮罩之 SiO₂ 膜 202。又，圖 2A 中，雖顯示在多晶矽膜 201 之上形成 SiO₂ 膜 202 之例，但亦可在多晶矽膜 201 之上形成有機膜。

【0039】

圖 2B 係顯示依本實施形態之被處理體之構造例（其 2）之剖面圖。圖 2B 所示之被處理體包含作為處理對象膜之 SiO₂ 膜 301，與在 SiO₂ 膜 301 之上呈線狀形成，作為遮罩之有機膜 302。有機膜 302 宜係例如非晶碳、SiCO 等。又，圖 2B 中，雖顯示在 SiO₂ 膜 301 之上形成有機膜 302 之例，但亦可在 SiO₂ 膜 301 之上形成多晶矽膜。

【0040】

圖 2C 係顯示依本實施形態之被處理體之構造例（其 3）之剖面圖。圖 2C 所示之被處理體包含作為處理對象膜之複數之疊層膜 401，與在疊層膜 401 之上呈線狀形成，作為遮罩之有機膜 402。有機膜 402 宜係例如非晶碳、SiCO 等。疊層膜 401 係 SiO₂ 膜 401a 與多晶矽膜 401b 之疊層膜。疊層膜 401 至少形成 24 層以上。

【0041】

其次，更詳細說明關於以依本實施形態之電漿處理裝置 2 進行之電漿

處理方法。圖 3 係顯示以依本實施形態之電漿處理裝置進行之電漿處理方法之處理流程之一例之流程圖。

【0042】

如圖 3 所示，電漿處理裝置 2 進行對配置有被處理體之處理容器 21 之內部供給處理氣體之氣體供給程序（步驟 S101）。例如，電漿處理裝置 2 中，作為處理氣體，對處理容器 21 之內部供給含有溴或氯、氟、與氧之氣體。含有溴或氯、氟、與氧之氣體係例如 $\text{HBr}/\text{NF}_3/\text{O}_2$ 。且例如電漿處理裝置 2 中，作為處理氣體，亦可對處理容器 21 之內部供給 CF 類氣體。CF 類氣體係例如 CF_4 。且作為處理氣體，對處理容器 21 之內部供給含有溴或氯、氟、與氧之氣體時，處理氣體亦可更包含氬。

【0043】

舉更詳細之一例說明之。電漿處理裝置 2 之程序控制器 100 自處理氣體供給源 55，經由作為噴淋頭之上部電極 51 對處理容器 21 之內部供給處理氣體。

【0044】

接著，電漿處理裝置 2 進行供給頻率為 $100\text{MHz}\sim 150\text{MHz}$ 之電漿產生用電力，與頻率低於電漿產生用電力之偏壓用電力之電力供給程序（步驟 S102）。在此，偏壓用電力之頻率例如為 $0.4\text{kHz}\sim 13.56\text{MHz}$ 。且偏壓用電力例如為 $500\text{W}\sim 3000\text{W}$ 。

【0045】

舉更詳細之一例說明之。電漿處理裝置 2 之程序控制器 100 自第 1 高頻電源 45a 對處理容器 21 之內部供給電漿產生用電力，藉此自處理氣體產生電漿。且程序控制器 100 自第 2 高頻電源 45b 對被處理體供給偏壓用電力，藉此將電漿中之離子導入被處理體。

【0046】

接著，電漿處理裝置 2 進行使偏壓用電力脈衝調變，俾負載比為 $10\%\sim 70\%$ ，且頻率為 $5\text{kHz}\sim 20\text{kHz}$ ，同時藉由處理氣體之電漿蝕刻被處理體之蝕刻程序（步驟 S103）。電漿處理裝置 2 宜使偏壓用電力脈衝調變，俾負載比為 $20\%\sim 70\%$ ，且頻率為 $5\text{kHz}\sim 20\text{kHz}$ ，同時藉由處理氣體之電漿蝕刻被處理體。電漿處理裝置 2 更宜使偏壓用電力脈衝調變，俾負載比為 40%

～60%，且頻率為 5kHz～10kHz，同時藉由處理氣體之電漿蝕刻被處理體。以蝕刻程序蝕刻之被處理體之中心位置之蝕刻速率，與自該被處理體之中心位置沿徑向朝周緣側恰偏離既定距離之位置之蝕刻速率之差為-1.2 (nm/min)～1.2 (nm/min)。

【0047】

例如，假定被處理體包含多晶矽膜與 SiO₂ 膜或有機膜之情形。此時，電漿處理裝置 2 以 SiO₂ 膜或有機膜為遮罩，藉由處理氣體之電漿蝕刻多晶矽膜。且例如假定被處理體包含 SiO₂ 膜，與有機膜或多晶矽膜之情形。此時，電漿處理裝置 2 以有機膜或多晶矽膜為遮罩，藉由處理氣體之電漿蝕刻 SiO₂ 膜。且例如假定被處理體包含 SiO₂ 膜與多晶矽膜之疊層膜，及有機膜之情形。此時，電漿處理裝置 2 以有機膜為遮罩，藉由處理氣體之電漿蝕刻疊層膜。

【0048】

圖 4A 及圖 4B 係顯示依本實施形態之蝕刻程序之一例圖。又，圖 4A 及圖 4B 之例中，被處理體如圖 2B 所示，包含作為處理對象膜之 SiO₂ 膜 301，與在 SiO₂ 膜 301 之上呈線狀形成，作為遮罩之有機膜 302。電漿處理裝置 2 之程序控制器 100 自第 2 高頻電源 45b 對晶圓 W 供給偏壓用電力，並使偏壓用電力脈衝調變，俾負載比為 60%，且頻率為 10kHz。亦即，如圖 4B 所示，程序控制器 100 在將電漿中之正離子或負離子導入被處理體時，控制第 2 高頻電源 45b 之 ON/OFF，俾負載比為 60%，且頻率為 10kHz，藉此使偏壓用電力脈衝調變。

【0049】

其結果，第 2 高頻電源 45b 為 ON 時，如圖 4A 之 (a) 所示，正離子及負離子對被處理體上之 SiO₂ 膜 301 之碰撞加速，被處理體上離子鞘之厚度增加。另一方面，第 2 高頻電源 45b 為 OFF 時，如圖 4A 之 (b) 所示，正離子及負離子對被處理體上之 SiO₂ 膜 301 之碰撞受到抑制，被處理體上離子鞘之厚度減少。控制供給偏壓用電力之第 2 高頻電源 45b 為 ON/OFF，藉此圖 4A 之 (a) 所示之離子鞘之狀態與圖 4A 之 (b) 所示之離子鞘之狀態交互重複。如此，被處理體上離子鞘之成長即受到抑制。特別是，形成於對應被處理體之中央部之區域之離子鞘之成長相較於形成於對應被

處理體之周緣部之區域之離子鞘之成長受到抑制。其結果，對應被處理體之中央部之電漿密度與對應被處理體之周緣部之電漿密度被適度地均一化，可維持被處理體上 SiO_2 膜 301 之被處理面之均一性。例如，作為形成於被處理體上之 SiO_2 膜 301 之電洞之寬之 CD (Critical Dimension) 自被處理體之中央部橫跨被處理體之周緣部均一化。

【0050】

又，圖 4A 及圖 4B 之說明中，雖已說明被處理體係圖 2B 所示之被處理體之情形，但揭示之技術不限於此，被處理體亦可係圖 2A 所示之被處理體，或圖 2C 所示之被處理體。首先，假定被處理體如圖 2A 所示，包含作為處理對象膜之多晶矽膜 201，與在多晶矽膜 201 之上呈線狀形成，作為遮罩之 SiO_2 膜 202 之情形。此時，實行依本實施形態之蝕刻程序後，作為形成於被處理體上之多晶矽膜 201 之電洞之寬之 CD 即自被處理體之中央部橫跨被處理體之周緣部均一化。

【0051】

且例如假定被處理體如圖 2C 所示，包含作為處理對象膜之複數之疊層膜 401，與在疊層膜 401 之上呈線狀形成，作為遮罩之有機膜 402。此時，實行依本實施形態之蝕刻程序後，作為形成於被處理體上之疊層膜 401 之電洞之寬之 CD 即自被處理體之中央部橫跨被處理體之周緣部均一化。

【0052】

如上述，依本實施形態，進行下列程序：

氣體供給程序，對處理容器 21 之內部供給處理氣體；

電力供給程序，供給頻率為 100MHz~150MHz 之電漿產生用電力，與偏壓用電力；及

蝕刻程序，使偏壓用電力脈衝調變，俾負載比為 10%~70%，且頻率為 5kHz~20kHz，同時藉由處理氣體之電漿蝕刻被處理體。

因此，對應被處理體之中央部之電漿密度與對應被處理體之周緣部之電漿密度被適度均一化。其結果，可以不需變更構成，同時維持被處理體之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0053】

且依本實施形態，蝕刻程序中，宜使偏壓用電力脈衝調變，俾負載比為 20%~60%，且頻率為 5kHz~20kHz，同時藉由處理氣體之電漿蝕刻被處理體。其結果，可以更高精度地維持被處理體之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0054】

且依本實施形態，蝕刻程序中，更宜使偏壓用電力脈衝調變，俾負載比為 40%~60%，且頻率為 5kHz~20kHz，同時藉由處理氣體之電漿蝕刻被處理體。其結果，可以更高精度地維持被處理體之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0055】

且依本實施形態，偏壓用電力之頻率為 0.4kHz~13.56MHz。其結果，可高效率地導入電漿中之離子，故可以更高精度地維持被處理體之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0056】

且依本實施形態，被處理體包含多晶矽膜與 SiO₂ 膜或有機膜，蝕刻程序中，以 SiO₂ 膜或有機膜為遮罩，藉由處理氣體之電漿蝕刻多晶矽膜。其結果，可以維持被處理體上之多晶矽膜之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0057】

且依本實施形態，被處理體包含 SiO₂ 膜，與有機膜或多晶矽膜，蝕刻程序中，以有機膜或多晶矽膜為遮罩，藉由處理氣體之電漿蝕刻 SiO₂ 膜。其結果，可以維持被處理體上之 SiO₂ 膜之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0058】

且依本實施形態，被處理體包含 SiO₂ 膜與多晶矽膜之疊層膜，及有機

膜，蝕刻程序中，以有機膜為遮罩，藉由處理氣體之電漿蝕刻疊層膜。其結果，可以維持被處理體上之疊層膜之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0059】

且依本實施形態，疊層膜至少堆疊 24 層以上。其結果，可以維持在被處理體上至少堆疊 24 層以上之疊層膜之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0060】

且依本實施形態，處理氣體包含溴或氯、氟、與氧。其結果，可以更高精度地維持被處理體之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0061】

且依本實施形態，處理氣體更包含氬。其結果，可不需變更構成，同時僅藉由變更氬之流量控制被處理體之中央部之蝕刻速率及 CD 為所希望之值。

【0062】

且依本實施形態，處理氣體包含 CF 類氣體。其結果，可以更高精度地維持被處理體之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0063】

且依本實施形態，偏壓用電力為 500W～3000W。其結果，可控制被處理體之中央部之蝕刻速率及 CD 為所希望之值。

【0064】

且依本實施形態，以蝕刻程序蝕刻之被處理體之中心位置之蝕刻速率，與自該被處理體之中心位置沿徑向朝周緣側恰偏離既定距離之位置之蝕刻速率之差為 $-1.2 \text{ (nm/min)} \sim 1.2 \text{ (nm/min)}$ 。其結果，可高精度地控制被處理體之中央部之蝕刻速率及 CD 為所希望之值。

【0065】

(實施例)

以下，舉出實施例更詳細地說明關於揭示之電漿處理方法。惟，揭示之電漿處理方法不由以下之實施例限定。

【0066】

(比較例 1)

比較例 1 中，對被處理體進行依序進行氣體供給程序、電力供給程序、與蝕刻程序之一連串電漿處理程序。電漿處理程序使用以下條件進行。被處理體使用具有以下構造者。

(被處理體)

處理對象膜：SiO₂ 膜

遮罩：多晶矽膜

(電漿處理程序)

處理氣體：HBr/NF₃/O₂=300/34/24sccm

來自第 1 高頻電源之高頻電力（電漿產生用電力）：800W

電漿產生用電力之頻率：100MHz

來自第 2 高頻電源之高頻電力（偏壓用電力）：600W

偏壓用電力之頻率：13.56MHz

針對偏壓用電力之脈衝調變：不實行

脈衝調變後偏壓用電力之負載比：100%

脈衝調變後偏壓用電力之頻率：0kHz

溫度（上部電極／處理容器之內壁／下部電極）：80/70/60℃

【0067】

(實施例 1)

實施例 1 中，於電漿處理程序，使用以下條件使偏壓用電力脈衝調變，同時藉由處理氣體之電漿蝕刻被處理體。關於其他點，與比較例 1 相同。

針對偏壓用電力之脈衝調變：實行

脈衝調變後偏壓用電力之負載比：60%

脈衝調變後偏壓用電力之頻率：5kHz

【0068】

(實施例 2)

實施例 2 中，於電漿處理程序，作為偏壓用電力使用以下條件。關於其他點，與實施例 1 相同。

來自第 2 高頻電源之高頻電力（偏壓用電力）：1000W

【0069】

（實施例 3）

實施例 3 中，於電漿處理程序，作為偏壓用電力使用以下條件，且作為脈衝調變後偏壓用電力之頻率使用以下條件。關於其他點，與實施例 1 相同。

來自第 2 高頻電源之高頻電力（偏壓用電力）：1000W

脈衝調變後偏壓用電力之頻率：10kHz

【0070】

（關於比較例 1 及實施例 1～3 之處理結果）

圖 5A 係顯示關於比較例 1 及實施例 1～3 之處理結果圖。圖 5A 之圖 501～圖 504 分別係顯示比較例 1 及實施例 1～3 中被處理體之蝕刻速率圖。圖 501～圖 504 中，縱軸顯示以 $\text{HBr}/\text{NF}_3/\text{O}_2$ 之電漿蝕刻被處理體之 SiO_2 膜時之蝕刻速率 $[\text{nm}/\text{min}]$ 。且圖 501～圖 504 中，橫軸顯示被處理體之徑向之位置。亦即，圖 501～圖 504 顯示被處理體之中心位置為「0」，自被處理體之「-150 (mm)」之周緣位置至「+150 (mm)」之周緣位置之蝕刻速率。

【0071】

且圖 5A 中，所謂「Point2 average」顯示被處理體之中心位置之蝕刻速率，與自被處理體之中心位置沿徑向朝周緣側恰偏離 ± 30 (mm) 之位置之蝕刻速率之差。此「Point2 average」在既定值（例如 1.2）以上時，意味著發生作為相較於被處理體之周緣部之蝕刻速率，被處理體之中央部之蝕刻速率過大之分布之中央領先分布。因此，藉由使「Point2 average」在 1.2 以下，可以高精度地維持被處理體之被處理面之均一性之方式擴張處理條件之設定範圍，亦即，處理裝置及處理之邊限（允許範圍），使裝置不停地進行處理。

【0072】

如圖 5A 所示，不使偏壓用電力脈衝調變之比較例 1 中，沿被處理體之

徑向複數之位置之蝕刻速率之平均為 $26.3\text{nm}/\text{min}$ ，相對於平均蝕刻速率之差異為 $\pm 7.8\%$ 。此平均蝕刻速率與差異皆未滿足預先決定之允許規格。且比較例 1 中，「Point2 average」為 $3.1\text{nm}/\text{min}$ 。此「Point2 average」係顯示發生中央領先分布之值。

【0073】

相對於此，使偏壓用電力脈衝調變，俾負載比為 60%，且頻率為 5kHz 之實施例 1 中，沿被處理體之徑向複數之位置之蝕刻速率之平均為 $17.5\text{nm}/\text{min}$ ，相對於平均蝕刻速率之差異為 $\pm 7.7\%$ 。此平均蝕刻速率與差異皆滿足預先決定之允許規格。且實施例 1 中，「Point2 average」為 $0.5\text{nm}/\text{min}$ 。此「Point2 average」係顯示中央領先分布之程度較比較例 1 輕減之值。換言之，實施例 1 中，被處理體之周緣部之蝕刻速率與被處理體之中央部之蝕刻速率之差較比較例 1 小。

【0074】

使用大於實施例 1 之偏壓用電力之實施例 2 中，沿被處理體之徑向複數之位置之蝕刻速率之平均為 $24.7\text{nm}/\text{min}$ ，相對於平均蝕刻速率之差異為 $\pm 5.6\%$ 。此平均蝕刻速率與差異皆滿足預先決定之允許規格。且實施例 2 中，「Point2 average」為 $1.3\text{nm}/\text{min}$ 。此「Point2 average」係顯示中央領先分布之程度較比較例 1 輕減之值。換言之，實施例 2 中，被處理體之周緣部之蝕刻速率與被處理體之中央部之蝕刻速率之差較比較例 1 小。

【0075】

使用大於實施例 1 之偏壓用電力，與大於實施例 1 之脈衝調變後之頻率之實施例 3 中，沿被處理體之徑向複數之位置之蝕刻速率之平均為 $26.0\text{nm}/\text{min}$ ，相對於平均蝕刻速率之差異為 $\pm 6.7\%$ 。此平均蝕刻速率與差異皆滿足預先決定之允許規格。且實施例 3 中，「Point2 average」為 $0.5\text{nm}/\text{min}$ 。此「Point2 average」係顯示中央領先分布之程度較比較例 1 輕減之值，且係與實施例 1 同等之值。換言之，實施例 3 中，被處理體之周緣部之蝕刻速率與被處理體之中央部之蝕刻速率之差較比較例 1 小，且維持與實施例 1 同等之值。

【0076】

如此，比較比較例 1 與實施例 1~3 即知，實施例 1~3 中，使偏壓用

電力脈衝調變，同時藉由處理氣體之電漿蝕刻被處理體，藉此相較於不使偏壓用電力脈衝調變之手法，可提升被處理體之被處理面之均一性。

【0077】

(負載比及頻率對中央領先分布造成之影響之驗證結果(其1))

圖 5B 係顯示負載比及頻率對中央領先分布造成之影響之驗證結果(其1)之圖。圖 5B 中，橫軸顯示脈衝調變後偏壓用電力之負載比(%)，縱軸顯示脈衝調變後偏壓用電力之頻率(kHz)。且圖 5B 中，所謂「Point2 average」顯示被處理體之中心位置之蝕刻速率，與自被處理體之中心位置沿徑向恰偏離 ± 30 (mm)之位置之蝕刻速率之差。且圖 5B 中，一併顯示分別對應比較例 1、實施例 2 及實施例 3 之測定點。

【0078】

如圖 5B 所示，不使偏壓用電力脈衝調變之比較例 1 中，「Point2 average」大於 $1.2\text{nm}/\text{min}$ ，故已知中央領先分布之程度相對較大。相對於此，使偏壓用電力脈衝調變之實施例 1 及實施例 3 中，「Point2 average」在 $1.2\text{nm}/\text{min}$ 以下，故已知中央領先分布之程度較比較例 1 輕減。因此，本案發明人等就存在於分別對應實施例 2 及實施例 3 之測定點周圍之複數之測定點測定「Point2 average」。此測定之結果，使偏壓用電力脈衝調變，俾負載比為 10%~70%，且頻率為 5kHz~20kHz 時，「Point2 average」在 $1.2\text{nm}/\text{min}$ 以下。且使偏壓用電力脈衝調變，俾負載比為 40%~60%，且頻率為 5kHz~10kHz 時，相較於使偏壓用電力脈衝調變，俾負載比為 10%~70%，且頻率為 5kHz~20kHz 時，「Point2 average」較小。亦即，經確認宜使偏壓用電力脈衝調變，俾負載比為 10%~70%，且頻率為 5kHz~20kHz，負載比為 40%~60%，且頻率為 5kHz~10kHz 更佳，藉此可使中央領先分布之程度輕減。

【0079】

(比較例 2)

比較例 2 中，對被處理體進行依序進行氣體供給程序、電力供給程序、與蝕刻程序之一連串電漿處理程序。電漿處理程序使用以下條件進行。被處理體使用具有以下構造者。

(被處理體)

處理對象膜： SiO_2 膜

遮罩：多晶矽膜

(電漿處理程序)

處理氣體： $\text{CF}_4=100\text{sccm}$

來自第 1 高頻電源之高頻電力（電漿產生用電力）：600W

電漿產生用電力之頻率：100MHz

來自第 2 高頻電源之高頻電力（偏壓用電力）：600W

偏壓用電力之頻率：13.56MHz

針對偏壓用電力之脈衝調變：不實行

脈衝調變後偏壓用電力之負載比：100%

脈衝調變後偏壓用電力之頻率：0kHz

溫度（上部電極／處理容器之內壁／下部電極）：80／70／60℃

【0080】

(實施例 4)

實施例 4 中，於電漿處理程序，使用以下條件使偏壓用電力脈衝調變，同時藉由處理氣體之電漿蝕刻被處理體。關於其他點，與比較例 2 相同。

針對偏壓用電力之脈衝調變：實行

脈衝調變後偏壓用電力之負載比：60%

脈衝調變後偏壓用電力之頻率：10kHz

【0081】

(實施例 5)

實施例 5 中，於電漿處理程序，作為偏壓用電力使用以下條件。關於其他點，與實施例 4 相同。

來自第 2 高頻電源之高頻電力（偏壓用電力）：1000W

【0082】

(關於比較例 2 及實施例 4、5 之處理結果)

圖 6 係顯示關於比較例 2 及實施例 4、5 之處理結果圖。圖 6 之圖 601～圖 603 分別係顯示比較例 2 及實施例 4、5 中之處理結果之蝕刻速率圖。圖 601～圖 603 中，縱軸顯示以 CF_4 之電漿蝕刻被處理體之 SiO_2 膜時之蝕刻速率 [nm/min]。且圖 601～圖 603 中，橫軸顯示被處理體之徑向之位

置。亦即，圖 601～圖 603 顯示被處理體之中心位置為「0」，自被處理體之「-150 (mm)」之周緣位置至「+150 (mm)」之周緣位置之蝕刻速率。

【0083】

且圖 6 中，所謂「Point2 average」顯示被處理體之中心位置之蝕刻速率，與自被處理體之中心位置沿徑向恰偏離 ± 30 (mm)之位置之蝕刻速率之差。此「Point2 average」在既定值（例如 1.0）以上時，意味著發生作為相較於被處理體之周緣部之蝕刻速率，被處理體之中央部之蝕刻速率過大之分布之中央領先分布。

【0084】

如圖 6 所示，不使偏壓用電力脈衝調變之比較例 2 中，沿被處理體之徑向複數之位置之蝕刻速率之平均為 $219.8\text{nm}/\text{min}$ ，相對於平均蝕刻速率之差異為 $\pm 4.3\%$ 。此平均蝕刻速率與差異皆未滿足預先決定之允許規格。且比較例 2 中，「Point2 average」為 $2.5\text{nm}/\text{min}$ 。此「Point2 average」係顯示發生作為相較於被處理體之周緣部之蝕刻速率，被處理體之中央部之蝕刻速率過大之分布之中央領先分布之值。

【0085】

相對於此，使偏壓用電力脈衝調變，俾負載比為 60%，且頻率為 10kHz 之實施例 4 中，沿被處理體之徑向複數之位置之蝕刻速率之平均為 $157.5\text{nm}/\text{min}$ ，相對於平均蝕刻速率之差異為 $\pm 4.9\%$ 。此平均蝕刻速率與差異皆滿足預先決定之允許規格。且實施例 4 中，「Point2 average」為 $1.4\text{nm}/\text{min}$ 。此「Point2 average」係顯示中央領先分布之程度相較於比較例 2 已輕減之值。換言之，實施例 4 中，被處理體之周緣部之蝕刻速率與被處理體之中央部之蝕刻速率之差較比較例 2 小。

【0086】

使用大於實施例 4 之偏壓用電力之實施例 5 中，沿被處理體之徑向複數之位置之蝕刻速率之平均為 $188.3\text{nm}/\text{min}$ ，相對於平均蝕刻速率之差異為 $\pm 2.8\%$ 。此平均蝕刻速率與差異皆滿足預先決定之允許規格。且實施例 5 中，「Point2 average」為 $1.2\text{nm}/\text{min}$ 。此「Point2 average」係顯示中央領先分布之程度相較於比較例 2 已輕減之值。換言之，實施例 5 中，被處理體之周緣部之蝕刻速率與被處理體之中央部之蝕刻速率之差較比較例 2

小。

【0087】

如此，比較比較例 2 與實施例 4、5 即知，實施例 4、5 中，使偏壓用電力脈衝調變，同時藉由處理氣體之電漿蝕刻被處理體，藉此相較於不使偏壓用電力脈衝調變之手法，可提升被處理體之被處理面之均一性。

【0088】

(比較例 3)

比較例 3 中，對被處理體進行以 2 個步驟階段性地進行多晶矽膜之蝕刻程序之電漿處理程序。亦即，於第 1 步驟以電漿蝕刻多晶矽至既定深度之途中，於第 2 步驟以電漿蝕刻至既定深度。電漿處理程序使用以下條件以 2 步驟階段地蝕刻。被處理體使用具有以下構造者。

(被處理體)

處理對象膜：多晶矽膜

遮罩：SiO₂ 膜

(電漿處理程序)

(第 1 步驟)

處理氣體：HBr/NF₃/O₂=300/28/17sccm

來自第 1 高頻電源之高頻電力（電漿產生用電力）：800W

電漿產生用電力之頻率：100MHz

來自第 2 高頻電源之高頻電力（偏壓用電力）：1000W

偏壓用電力之頻率：13.56MHz

針對偏壓用電力之脈衝調變：不實行

脈衝調變後偏壓用電力之負載比：100%

脈衝調變後偏壓用電力之頻率：0kHz

溫度（上部電極／處理容器之內壁／下部電極）：80/70/60℃

(第 2 步驟)

處理氣體：HBr/NF₃/O₂=300/34/15sccm

來自第 1 高頻電源之高頻電力（電漿產生用電力）：800W

電漿產生用電力之頻率：100MHz

來自第 2 高頻電源之高頻電力（偏壓用電力）：1000W

偏壓用電力之頻率：13.56MHz

針對偏壓用電力之脈衝調變：不實行

脈衝調變後偏壓用電力之負載比：100%

脈衝調變後偏壓用電力之頻率：0kHz

溫度（上部電極／處理容器之內壁／下部電極）：80／70／60℃

【0089】

（實施例 6）

實施例 6 中，於電漿處理程序之第 1 步驟及第 2 步驟，使用以下條件使偏壓用電力脈衝調變，同時藉由處理氣體之電漿蝕刻被處理體。關於其他點，與比較例 3 相同。

針對偏壓用電力之脈衝調變：實行

脈衝調變後偏壓用電力之負載比：60%

脈衝調變後偏壓用電力之頻率：10kHz

【0090】

（關於比較例 3 及實施例 6 之處理結果）

圖 7A 及圖 7B 係顯示關於比較例 3 及實施例 6 之處理結果圖。圖 7A 之描摹圖 701 係將比較例 3 中電漿處理程序後之被處理體之中央部之剖面放大而獲得之攝影之描摹圖。描摹圖 702 係將比較例 3 中電漿處理程序後之被處理體之位於中央部與周緣部之中間之中間部之剖面放大而獲得之攝影之描摹圖。描摹圖 703 係將比較例 3 中電漿處理程序後之被處理體之周緣部之剖面放大而獲得之攝影之描摹圖。描摹圖 711 係將實施例 6 中電漿處理程序後之被處理體之中央部之剖面放大而獲得之攝影之描摹圖。描摹圖 712 係將實施例 6 中電漿處理程序後之被處理體之位於中央部與周緣部之中間之中間部之剖面放大而獲得之攝影之描摹圖。描摹圖 713 係將實施例 6 中電漿處理程序後之被處理體之周緣部之剖面放大而獲得之攝影之描摹圖。

【0091】

且圖 7B 之圖 801 係顯示比較例 3 中被處理體各部之形狀圖。圖 811 係顯示實施例 6 中被處理體各部之形狀表。

【0092】

又，圖 7A 及圖 7B 中，「Center」、「Middle」及「Edge」分別表示被處理體之中央部、中間部及周緣部。且圖 7B 中，「Mask Remain」顯示遮罩之高度，「Partial Depth」顯示處理對象膜之蝕刻深度。

【0093】

如圖 7A 及圖 7B 所示，不使偏壓用電力脈衝調變之比較例 3 中，遮罩之高度自被處理體之周緣部朝中央部降低，且處理對象膜之蝕刻深度自被處理體之周緣部朝中央部變深。相對於此，使偏壓用電力脈衝調變，俾負載比為 60%，且頻率為 10kHz 之實施例 6 中，遮罩之高度及處理對象膜之蝕刻深度自被處理體之周緣部朝中央部大致一定。

【0094】

如此，比較比較例 3 與實施例 6 即知，實施例 6 中，使偏壓用電力脈衝調變，同時藉由處理氣體之電漿蝕刻被處理體，藉此相較於不使偏壓用電力脈衝調變之手法，可提升被處理體之被處理面之均一性。

【0095】

(負載比及頻率對中央領先分布造成之影響之驗證結果(其 2))

圖 8A 及圖 8B 係顯示負載比及頻率對中央領先分布造成之影響之驗證結果(其 2)圖。圖 8A 及圖 8B 中，縱軸表示 Point2 average (nm/min)。且圖 8A 中，橫軸表示脈衝調變後偏壓用電力之負載比(%)。且圖 8B 中，橫軸表示脈衝調變後偏壓用電力之頻率(Hz)。且圖 8A 中，一併表示分別對應比較例 1、比較例 2、實施例 1、實施例 3 及實施例 5 之測定點。且圖 8B 中，一併表示分別對應比較例 1、比較例 2 及實施例 1~實施例 3 之測定點。又，圖 8A 及圖 8B 中，所謂 Point2 average 表示被處理體之中心位置之蝕刻速率，與自被處理體之中心位置沿徑向恰偏離 ± 30 (mm)之位置之蝕刻速率之差。

【0096】

如圖 8A 及圖 8B 所示，相較於不使偏壓用電力脈衝調變之比較例 1 及比較例 2，使偏壓用電力脈衝調變之各實施例中，「Point2 average」較小。亦即，已知各實施例中，中央領先分布之程度相較於比較例 1 及比較例 2 已輕減。因此，本案發明人等就存在於分別對應各實施例之測定點周圍之複數之測定點測定「Point2 average」。此測定之結果，使偏壓用電力脈衝

調變，俾負載比為 10%~70%，且頻率為 5kHz~20kHz 時，「Point2 average」滿足預先決定之允許規格（例如在 1.2 以下）。且使偏壓用電力脈衝調變，俾負載比為 40%~60%，且頻率為 5kHz~10kHz 時，相較於使偏壓用電力脈衝調變，俾負載比為 10%~70%，且頻率為 5kHz~20kHz 時，「Point2 average」較小。亦即，經確認宜使偏壓用電力脈衝調變，俾負載比為 10%~70%，且頻率為 5kHz~20kHz，負載比為 40%~60%，且頻率為 5kHz~10kHz 更佳，藉此，可使中央領先分布之程度輕減。

【0097】

(實施例 7)

實施例 7 中，作為電漿產生用電力、偏壓用電力、脈衝調變後偏壓用電力之負載比及脈衝調變後偏壓用電力之頻率，使用以下條件。關於其他點，與實施例 1 相同。

來自第 1 高頻電源之高頻電力（電漿產生用電力）：400W

來自第 2 高頻電源之高頻電力（偏壓用電力）：1850W

脈衝調變後偏壓用電力之負載比：30%

脈衝調變後偏壓用電力之頻率：10kHz

(實施例 8~實施例 10)

實施例 8~實施例 10 中，分別作為處理氣體使用以下之處理氣體。關於其他點，與實施例 7 相同。

實施例 8：HBr/NF₃/O₂/Ar=300/34/24/50sccm

實施例 9：HBr/NF₃/O₂/Ar=300/34/24/100sccm

實施例 10：HBr/NF₃/O₂/Ar=300/34/24/200sccm

【0098】

(關於實施例 7~實施例 10 之處理結果)

圖 9A 及圖 9B 係顯示實施例 7~10 中之處理結果圖。圖 9A 之圖 901~圖 904 分別係顯示實施例 7~實施例 10 中被處理體之蝕刻速率圖。圖 901~圖 904 中，縱軸顯示藉由 HBr/NF₃/O₂ 之電漿或 HBr/NF₃/O₂/Ar 之電漿蝕刻被處理體之 SiO₂ 膜時之蝕刻速率[nm/min]。且圖 901~圖 904 中，橫軸顯示被處理體之徑向之位置。亦即，圖 901~圖 904 顯示被處理體之中心位置為「0」，自被處理體之「-150(mm)」之周緣位置至「+150(mm)」

之周緣位置之蝕刻速率。

【0099】

且圖 9B 中，縱軸表示 Point2 average (nm/min)，橫軸表示 Ar 之流量 (sccm)。

【0100】

且圖 9A 及圖 9B 中，所謂「Point2 average」表示被處理體之中心位置之蝕刻速率，與自被處理體之中心位置沿徑向朝周緣側恰偏離±30 (mm) 之位置之蝕刻速率之差。此「Point2 average」在既定值（例如 1.2）以上時，意味著發生作為相較於被處理體之周緣部之蝕刻速率，被處理體之中央部之蝕刻速率過大之分布之中央領先分布。

【0101】

如圖 9A 及圖 9B 所示，不使用 Ar 之實施例 7 中，沿被處理體之徑向複數之位置之蝕刻速率之平均為 25.5nm/min，相對於平均蝕刻速率之差異為±3.2%。此平均蝕刻速率與差異皆滿足預先決定之允許規格。且實施例 7 中，「Point2 average」為 0.3nm/min。此「Point2 average」係顯示中央領先分布之程度較比較例 1 輕減之值。換言之，實施例 7 中，被處理體之周緣部之蝕刻速率與被處理體之中央部之蝕刻速率之差較比較例 1 小。

【0102】

且使用 Ar 之實施例 8～實施例 10 中，沿被處理體之徑向複數之位置之蝕刻速率之平均分別為 22.6nm/min、22.8nm/min 及 23.1nm/min。且實施例 8～實施例 10 中，相對於平均蝕刻速率之差異分別為±6.1%、±4.7%及±3.3%。此等平均蝕刻速率與差異皆滿足預先決定之允許規格。且實施例 8～實施例 10 中，「Point2 average」分別為 0.0nm/min、-0.1nm/min 及 -0.6nm/min。此等「Point2 average」係顯示中央領先分布之程度較比較例 1 輕減之值。換言之，實施例 8～實施例 10 中，被處理體之周緣部之蝕刻速率與被處理體之中央部之蝕刻速率之差較比較例 1 小。

【0103】

且使用 Ar 之實施例 8～實施例 10 中，Ar 之流量愈增加，「Point2 average」愈小。依其結果可知，可藉由變更 Ar 之流量控制被處理體之中央部之蝕刻速率及 CD 為所希望之值。作為 Ar 之流量愈增加，「Point2

average」愈小之理由，可想像以下之理由。亦即，可想像此因電漿中之離子中易於集中在非處理體之中央部之負離子（例如 Br^- ）因作為正離子之 Ar 離子而被抵銷，結果，妨礙到被處理體之中央部之蝕刻之進展。

【0104】

(實施例 11～實施例 14)

實施例 11～實施例 14 中，分別作為偏壓用電力使用以下條件。關於其他點，與實施例 7 相同。

實施例 11：640W

實施例 12：1350W

實施例 13：2350W

實施例 14：2850W

【0105】

(關於實施例 11～實施例 14 之處理結果)

圖 10A 及圖 10B 係顯示實施例 11～實施例 14 中之處理結果圖。圖 10A 之圖 1001 及圖 1002 分別係顯示實施例 12 及實施例 13 中被處理體之蝕刻速率圖。圖 1001 及圖 1002 中，縱軸表示以 $\text{HBr}/\text{NF}_3/\text{O}_2$ 之電漿或 $\text{HBr}/\text{NF}_3/\text{O}_2/\text{Ar}$ 之電漿蝕刻被處理體之 SiO_2 膜時之蝕刻速率 $[\text{nm}/\text{min}]$ 。且圖 1001 及圖 1002 中，橫軸表示被處理體之徑向之位置。亦即，圖 1001 及圖 1002 顯示被處理體之中心位置為「0」，自被處理體之「-150 (mm)」之周緣位置至「+150 (mm)」之周緣位置之蝕刻速率。

【0106】

且圖 10B 中，縱軸表示 Point2 average (nm/min) ，橫軸表示偏壓用電力 (W)。

【0107】

且圖 10A 及圖 10B 中，所謂「Point2 average」表示被處理體之中心位置之蝕刻速率，與自被處理體之中心位置沿徑向朝周緣側恰偏離 ± 30 (mm) 之位置之蝕刻速率之差。此「Point2 average」在既定值（例如 1.2）以上時，意味著發生作為相較於被處理體之周緣部之蝕刻速率，被處理體之中央部之蝕刻速率過大之分布之中央領先分布。

【0108】

如圖 10A 及圖 10B 所示，偏壓用電力為 1350W 之實施例 12，及偏壓用電力為 2350W 之實施例 13 中，沿被處理體之徑向複數之位置之蝕刻速率之平均分別為 21.0nm/min 及 29.4nm/min。且實施例 12 及實施例 13 中，相對於平均蝕刻速率之差異分別為 $\pm 4.9\%$ 及 $\pm 4.1\%$ 。此等平均蝕刻速率與差異皆滿足預先決定之允許規格。且實施例 11～實施例 14 中，「Point2 average」分別為 0.5nm/min、0.1nm/min、0.5nm/min 及 1.1nm/min。此等「Point2 average」係顯示中央領先分布之程度較比較例 1 輕減之值。換言之，實施例 11～實施例 14 中，被處理體之周緣部之蝕刻速率與被處理體之中央部之蝕刻速率之差較比較例 1 小。

【0109】

且如圖 10B 所示，實施例 12～實施例 14 中，偏壓用電力愈增加，「Point2 average」愈大。自其結果可知，可藉由變更偏壓用電力控制被處理體之中央部之蝕刻速率及 CD 為所希望之值。

【符號說明】

【0110】

- W 晶圓
- 2 電漿處理裝置
- 3 載置台
- 21a 上部室
- 21b 下部室
- 21 處理容器
- 22 排氣口
- 23 排氣管
- 24 排氣裝置
- 25 送入送出口
- 26 閘閥
- 27 支持部
- 28 檔板
- 31a 支持台

- 31 下部電極
- 32 介電層
- 33 電極膜
- 41、42 絕緣構件
- 43 冷媒流路
- 44a 貫通孔
- 44 氣體流路
- 45a 第 1 高頻電源
- 45b 第 2 高頻電源
- 46a、46b 匹配器
- 47 聚焦環
- 51 上部電極
- 52a 氣體擴散室
- 52 氣體供給孔
- 53 氣體導入管
- 55 處理氣體供給源
- 56a、56b 多極化磁石
- 100 程序控制器
- 101 使用者介面
- 102 記憶部
- 201、401b 多晶矽膜
- 202、301、401a SiO₂ 膜
- 302、402 有機膜
- 401 疊層膜

申請專利範圍

1.一種電漿處理方法，其係使用電漿處理裝置，該電漿處理裝置具有：下部電極，作為被處理體之載置台；及上部電極，與該下部電極對向配置，該電漿處理方法包含：

氣體供給程序，對配置有被處理體之處理容器之內部供給處理氣體；

電力供給程序，對該下部電極供給如下之電力：電漿產生用電力，用來產生對該處理容器之內部所供給之處理氣體的電漿，頻率為 100MHz～150MHz；與偏壓用電力，其頻率低於該電漿產生用電力；及

蝕刻程序，一面對該偏壓用電力施以脈衝調變，使其負載比成為 10%～70%，且頻率為 5kHz～20kHz，一面藉由該處理氣體之電漿蝕刻被處理體。

2.如申請專利範圍第 1 項之電漿處理方法，其中

該蝕刻程序中，一面對該偏壓用電力施以脈衝調變，使其負載比成為 40%～60%，且頻率為 5kHz～10kHz，一面藉由該處理氣體之電漿蝕刻被處理體。

3.如申請專利範圍第 1 或 2 項之電漿處理方法，其中

該偏壓用電力之頻率為 0.4kHz～13.56MHz。

4.如申請專利範圍第 1 或 2 項之電漿處理方法，其中

該被處理體包含多晶矽膜與 SiO₂ 膜或有機膜，

該蝕刻程序中，以該 SiO₂ 膜或該有機膜為遮罩，藉由該處理氣體之電漿蝕刻該多晶矽膜。

5.如申請專利範圍第 1 或 2 項之電漿處理方法，其中

該被處理體包含 SiO₂ 膜與有機膜或多晶矽膜，

該蝕刻程序中，以該有機膜或該多晶矽膜為遮罩，藉由該處理氣體之電漿蝕刻該 SiO₂ 膜。

6.如申請專利範圍第 1 或 2 項之電漿處理方法，其中

該被處理體包含 SiO₂ 膜與多晶矽膜之疊層膜、及有機膜，

該蝕刻程序中，以該有機膜為遮罩，藉由該處理氣體之電漿蝕刻該疊層膜。

- 7.如申請專利範圍第 6 項之電漿處理方法，其中該疊層膜至少堆疊 24 層以上。
- 8.如申請專利範圍第 1 或 2 項之電漿處理方法，其中該處理氣體包含溴或氯、氟、與氧。
- 9.如申請專利範圍第 8 項之電漿處理方法，其中該處理氣體更包含氫。
- 10.如申請專利範圍第 1 或 2 項之電漿處理方法，其中該處理氣體包含 CF 類氣體。
- 11.如申請專利範圍第 1 或 2 項之電漿處理方法，其中該偏壓用電力為 500W~3000W。
- 12.如申請專利範圍第 1 或 2 項之電漿處理方法，其中令該蝕刻程序蝕刻之該被處理體之中心位置的蝕刻速率，與自該被處理體之中心位置沿徑向朝周緣側偏離既定距離之位置的蝕刻速率之差為 $-1.2 \text{ (nm/min)} \sim 1.2 \text{ (nm/min)}$ 。
- 13.一種電漿處理裝置，包含：
 - 處理容器，配置有被處理體；
 - 排氣部，用來使該處理容器之內部減壓；
 - 氣體供給部，用來對該處理容器之內部供給處理氣體；
 - 下部電極，作為被處理體之載置台；
 - 上部電極，與該下部電極對向配置；及
 - 控制部，實行下列程序：
 - 氣體供給程序，對該處理容器之內部供給處理氣體；
 - 電力供給程序，對該下部電極供給如下之電力：電漿產生用電力，用來產生對該處理容器之內部所供給之處理氣體的電漿，頻率為 100MHz~150MHz；與偏壓用電力，其頻率低於該電漿產生用電力；及
 - 蝕刻程序，一面對該偏壓用電力施以脈衝調變，使其負載比成為 10%~70%，且頻率為 5kHz~20kHz，一面藉由該處理氣體之電漿蝕刻被處理體。

1



圖 2A

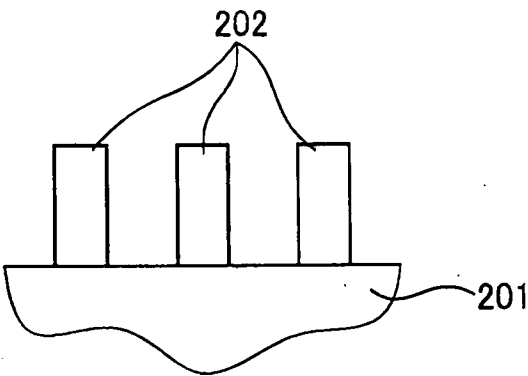


圖 2B

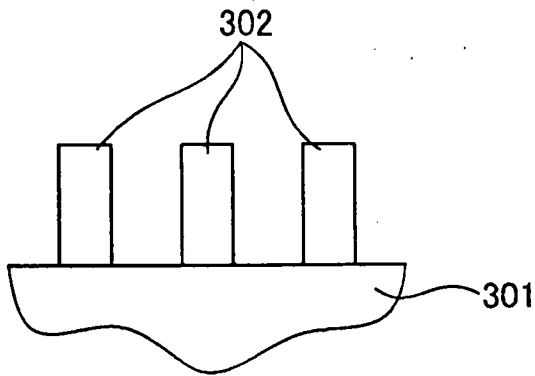
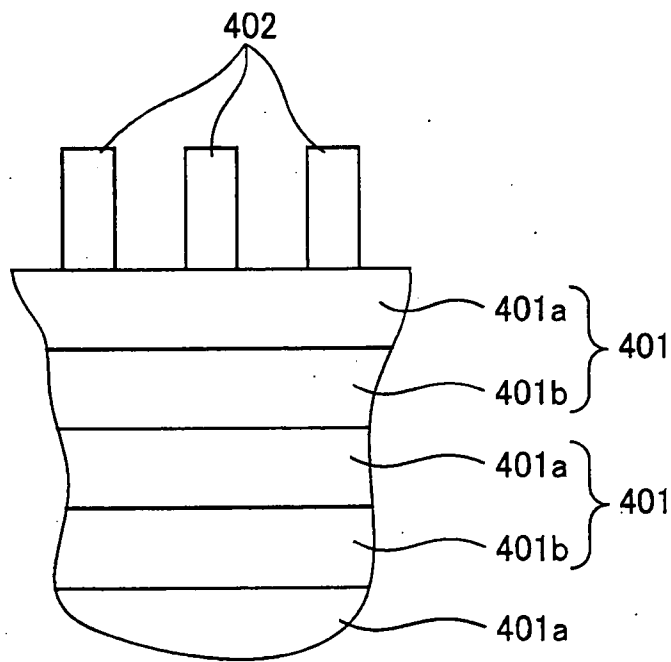


圖 2C



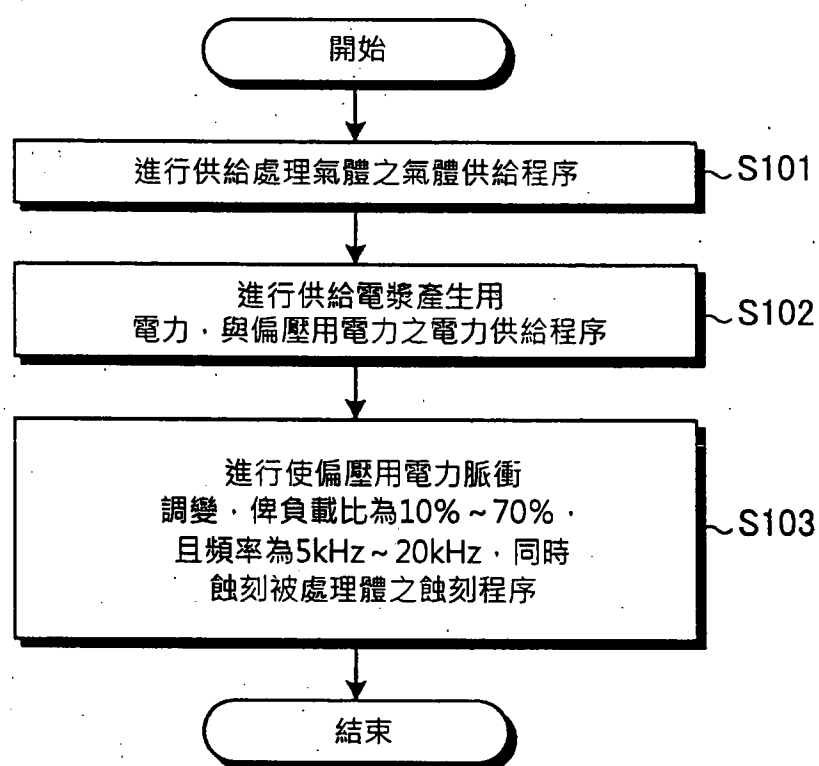


圖 3

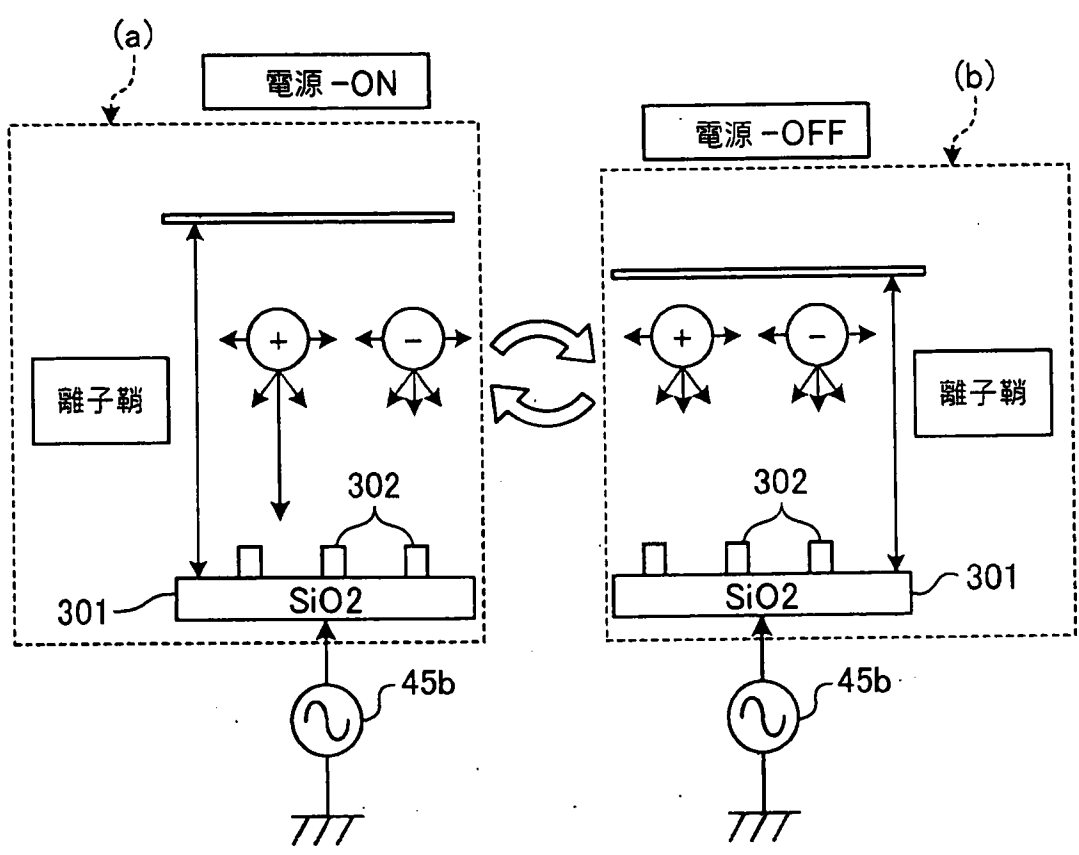


圖 4A

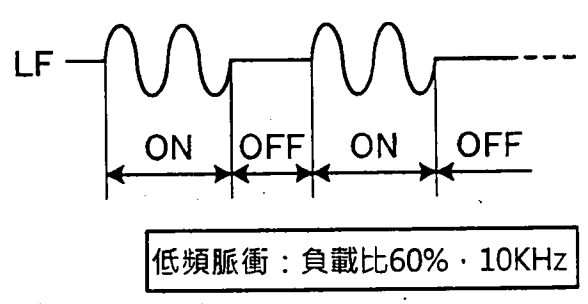


圖 4B

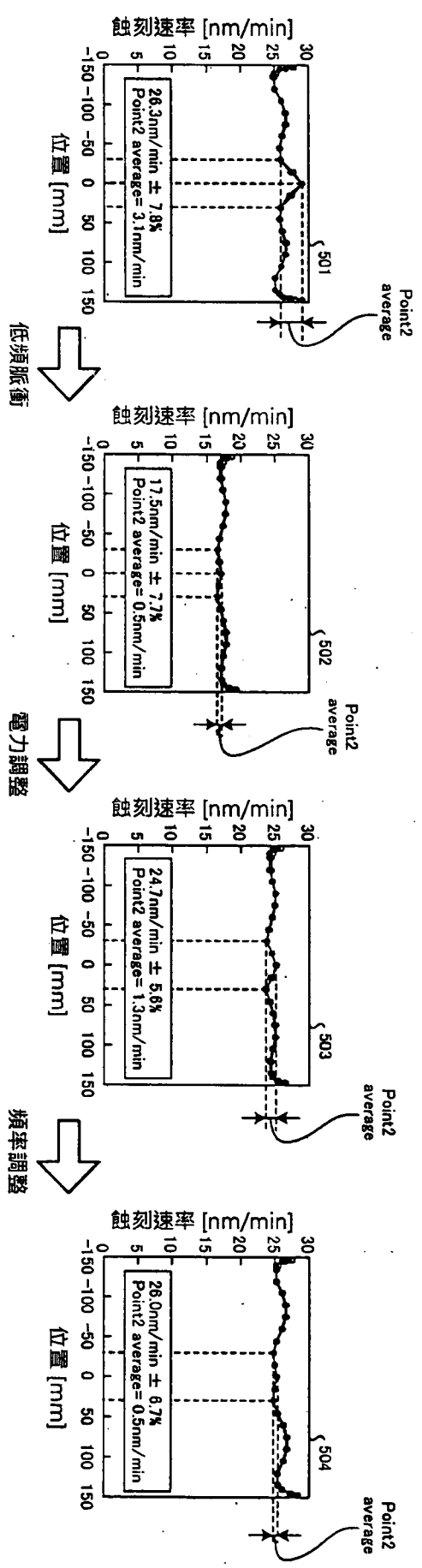


圖 5A

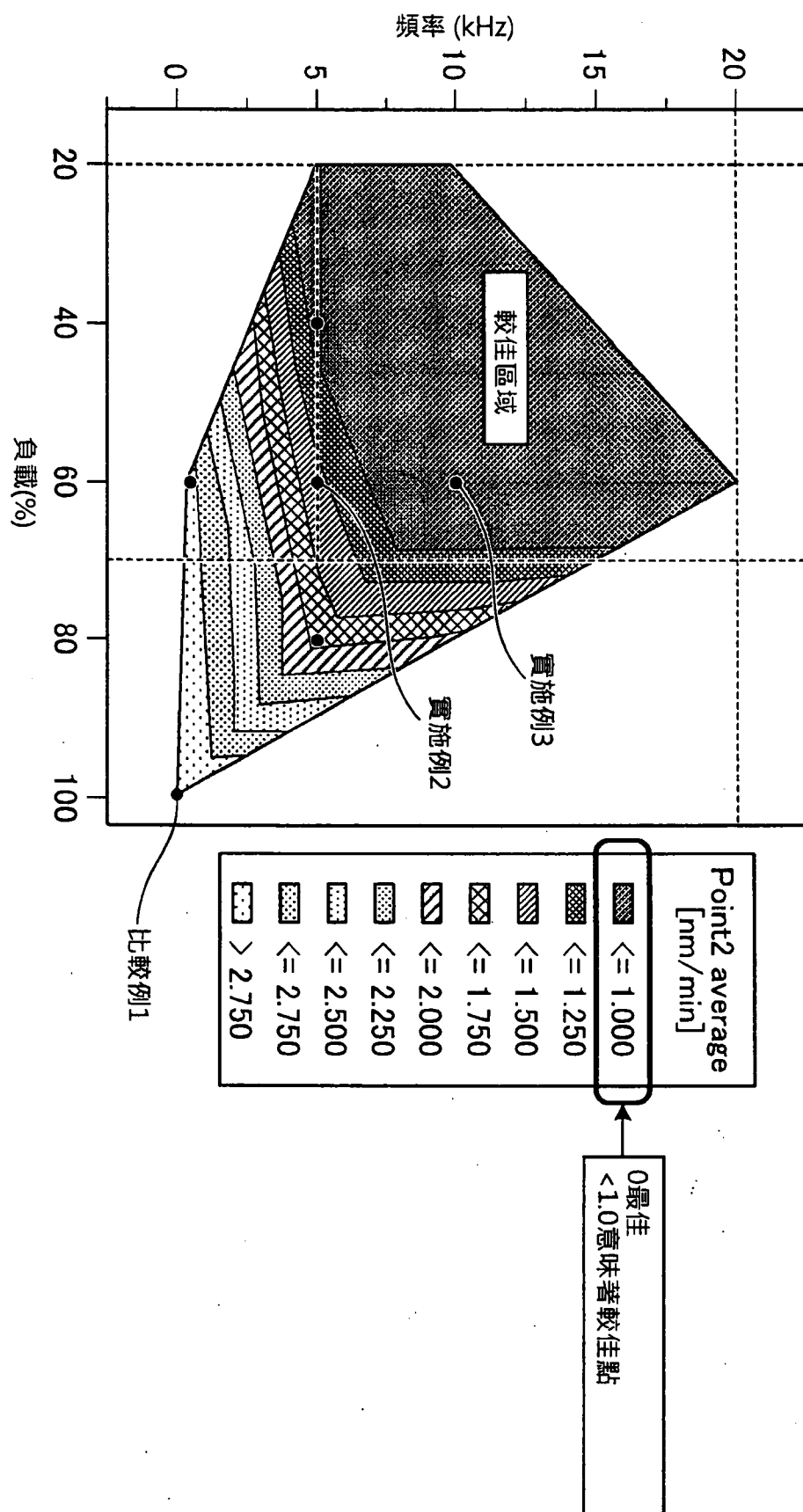
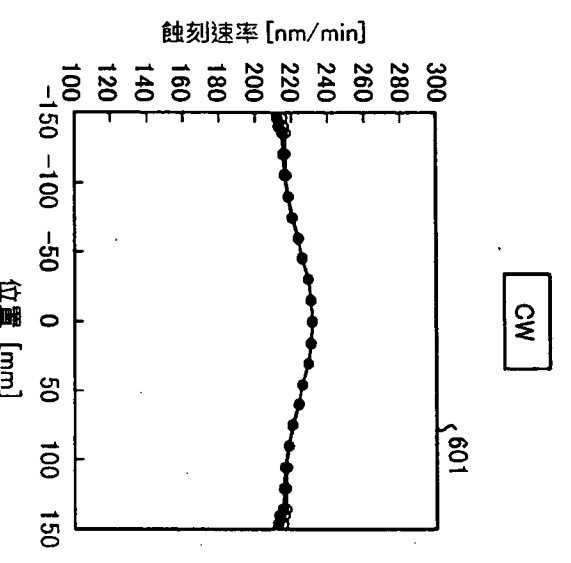
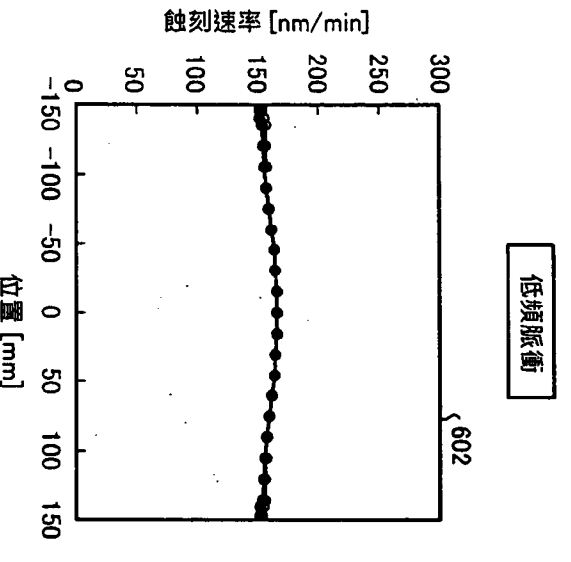


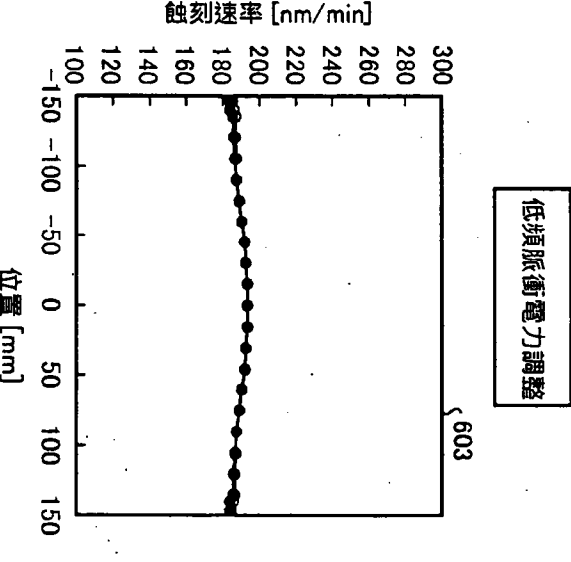
圖 5B



219.8nm/min $\pm$ 4.3%
Point2 average= 2.5nm/min



157.5nm/min $\pm$ 4.9%
Point2 average= 1.4nm/min



188.3nm/min $\pm$ 2.8%
Point2 average= 1.2nm/min

圖 6

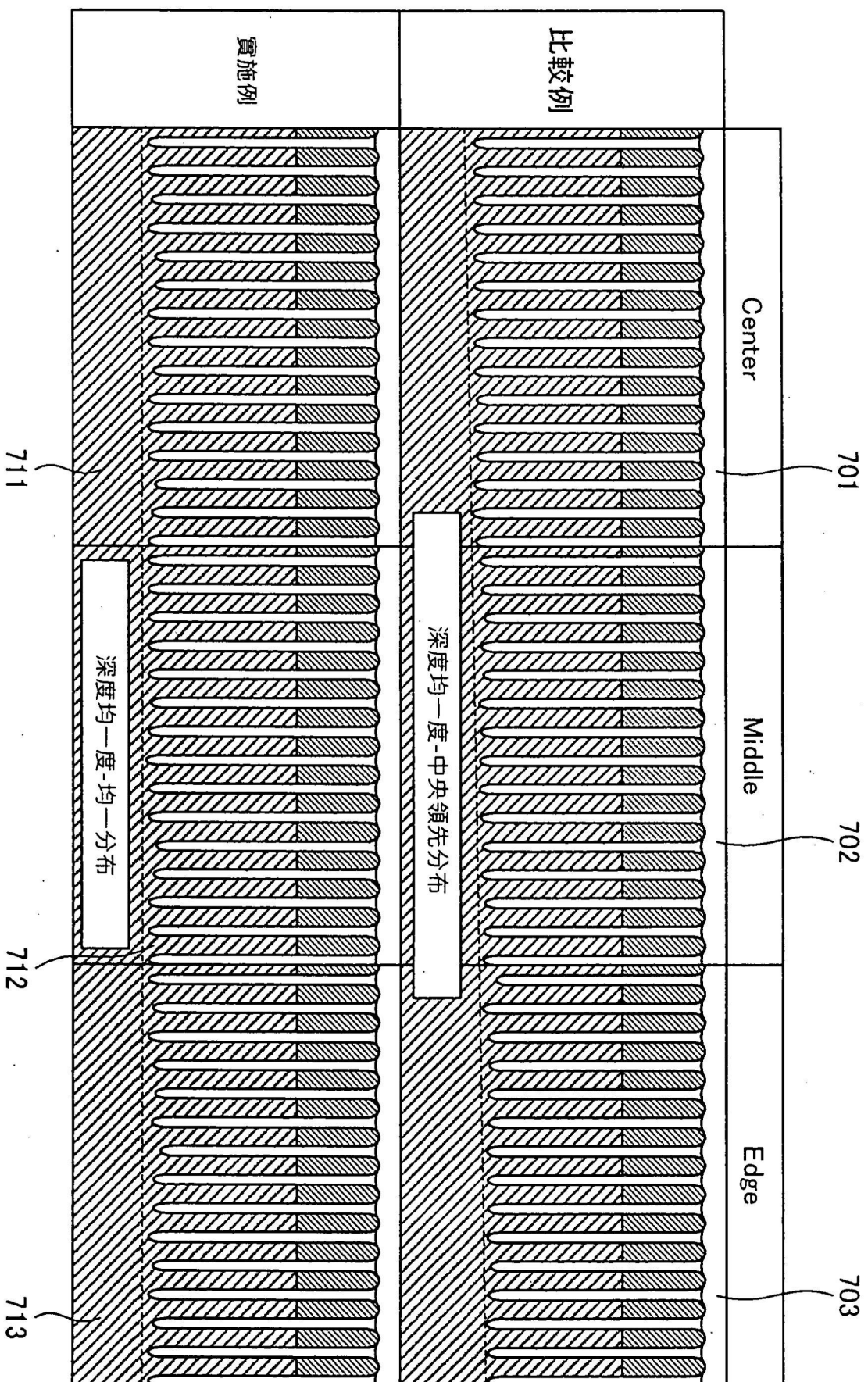
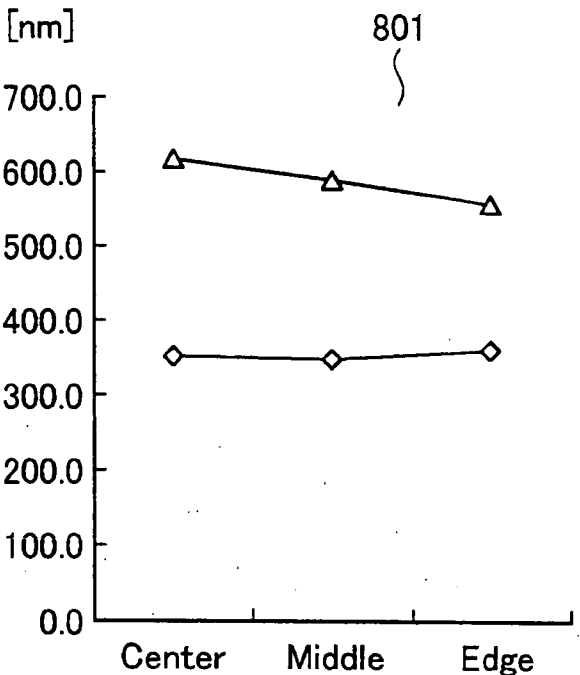
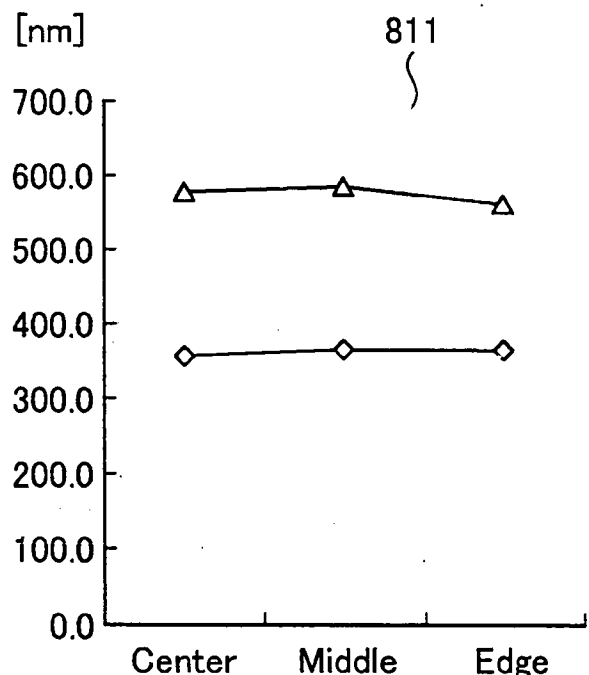


圖 7A



◇ Mask Remain Pre HF (nm)
△ Partial Depth (nm)

中央領先分布



◇ Mask Remain Pre HF (nm)
△ Partial Depth (nm)

均一分布

圖 7B

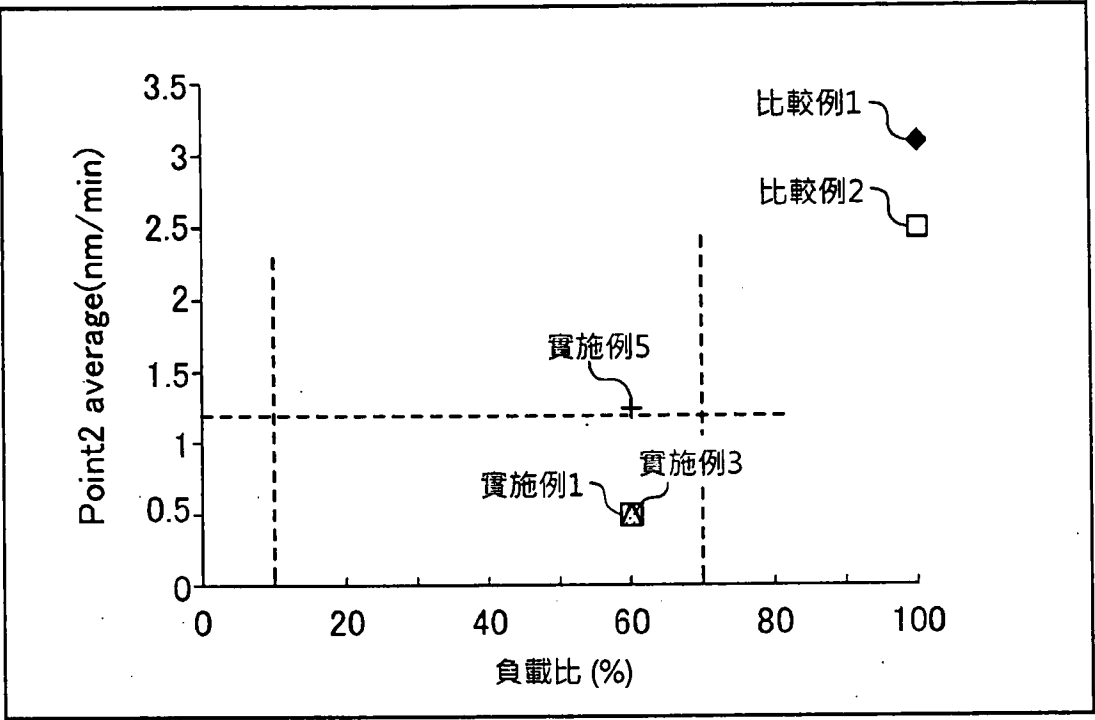


圖 8A

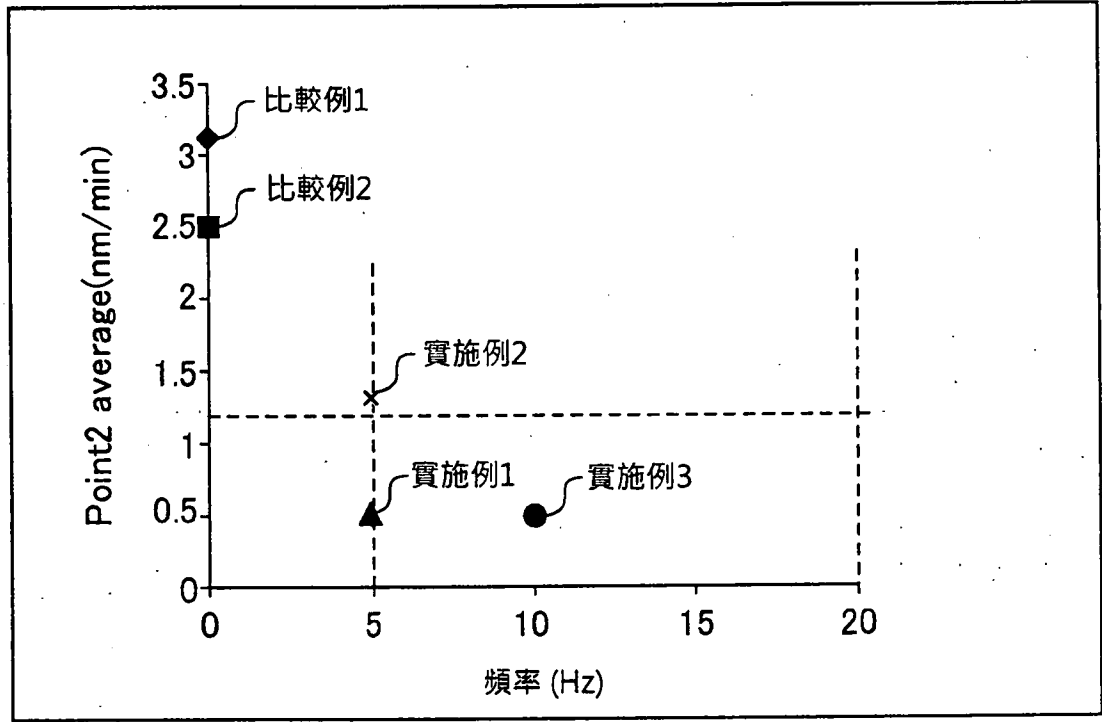


圖 8B

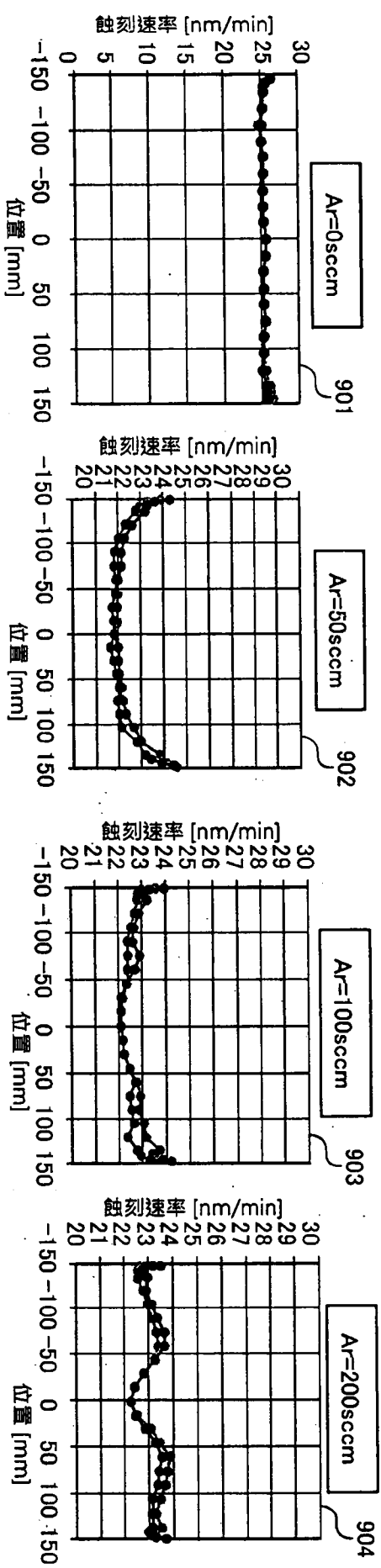


圖 9A

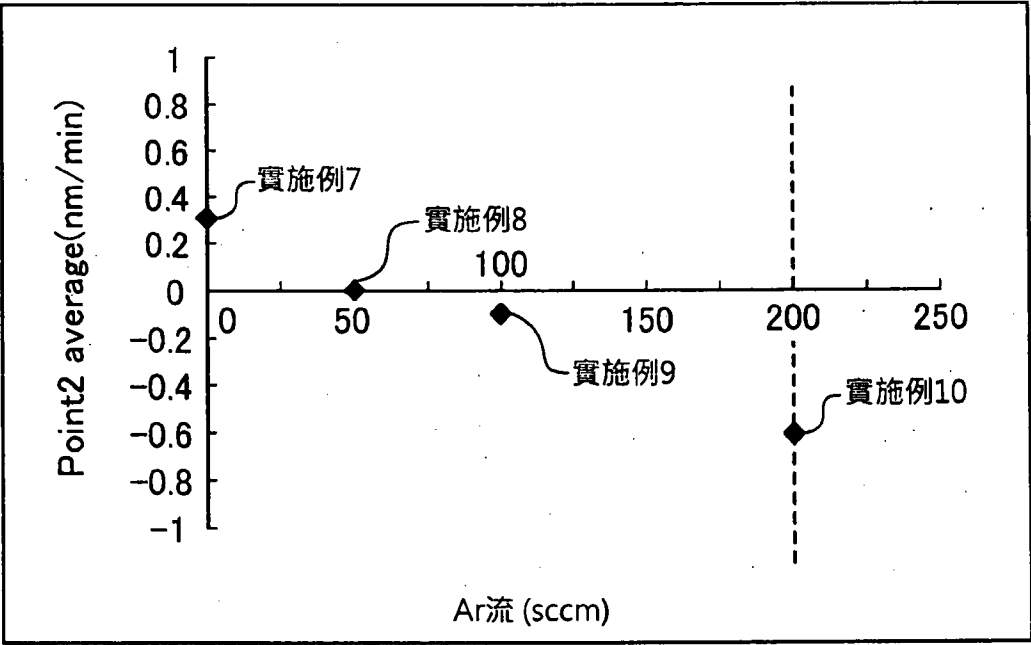


圖 9B

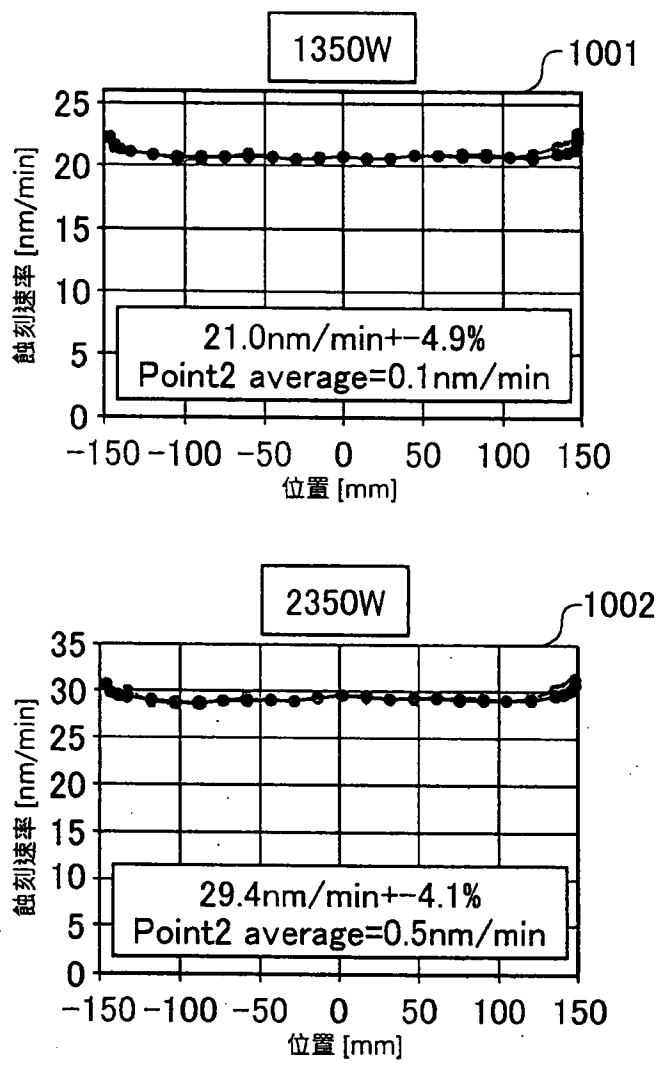


圖 10A

圖 10B

