



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2013년02월01일  
(11) 등록번호 10-1228370  
(24) 등록일자 2013년01월25일

- |   |  |
|---|--|
| <p>(51) 국제특허분류(Int. Cl.)<br/>H05B 37/02 (2006.01)</p> <p>(21) 출원번호 10-2011-0011843</p> <p>(22) 출원일자 2011년02월10일<br/>심사청구일자 2011년02월10일</p> <p>(65) 공개번호 10-2011-0093690</p> <p>(43) 공개일자 2011년08월18일</p> <p>(30) 우선권주장<br/>12/816,363 2010년06월15일 미국(US)<br/>61/303,562 2010년02월11일 미국(US)</p> <p>(56) 선행기술조사문헌<br/>JP2009004782 A*<br/>KR1020050089841 A*<br/>*는 심사관에 의하여 인용된 문헌</p> | <p>(73) 특허권자<br/>주식회사 동부하이텍<br/>서울특별시 강남구 테헤란로 432 (대치동)</p> <p>(72) 발명자<br/>울브리츠 스티븐<br/>미국 캘리포니아주 92808 애너하임 힐스 이스트<br/>할로 오크 로드 7629</p> <p>크웍 케네스<br/>미국 캘리포니아주 92602 어바인 랭포드 38<br/>(뒷면에 계속)</p> <p>(74) 대리인<br/>제일특허법인</p> |
|---|--|

전체 청구항 수 : 총 19 항

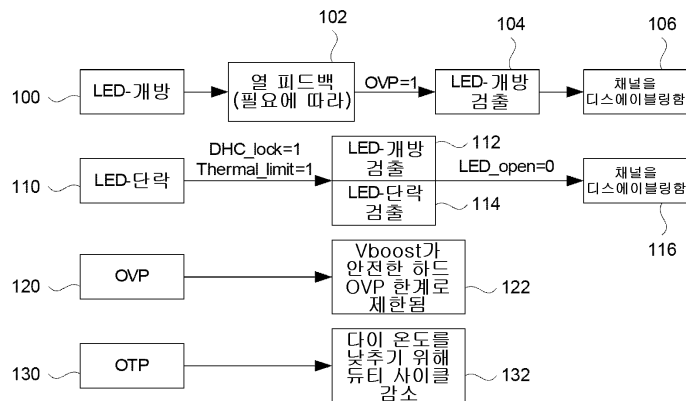
심사관 : 유창훈

(54) 발명의 명칭 열 제어 드라이버/스위칭 조정기와, 드라이버 및/또는 스위칭 조정기를 제어 및/또는 조정하는 방법

**(57) 요약**

본 발명은 드라이버 및 스위칭 조정기와 같은 집적 회로를 조정 및/또는 제어하는 회로 및 방법을 제공한다. 회로는 개괄적으로 전류, 전압 강하 또는 전압 부스트를 제어 또는 조정하도록 구성된 제 1 스위치; 제 1 펄스 폭을 갖는 제 1 펄스를 제 1 스위치로 전송하도록 구성된 제 1 조정기 또는 드라이버; 및 펄스 폭 변조 회로를 포함하되, 이 펄스 폭 변조 회로는, (i) 제 1 열 문턱값에 도달하였을 때 제 1 펄스 폭을 감소시키고, (ii) 제 1 열 문턱값보다 낮은 제 2 열 문턱값에 도달하였을 때 제 1 펄스 폭을 증가시키도록 구성된다.

**대표도 - 도2**



(72) 발명자

**크렐너 안**

미국 캘리포니아주 92677 라구나 니구엘 빌라모우  
라 22

**박성준**

서울특별시 송파구 중대로 24, 올림픽패밀리 아파  
트 208동 203호 (문정동)

---

**특허청구의 범위**

**청구항 1**

전류, 전압 강하 또는 전압 부스트(boost)를 제어 또는 조정하도록 구성된 제 1 스위치와,

제 1 펄스 폭을 갖는 제 1 펄스를 상기 제 1 스위치로 전송하도록 구성된 제 1 조정기(regulator) 또는 드라이버와,

(i) 제 1 열 문턱값(a first thermal threshold)에 도달하면 상기 제 1 펄스 폭을 감소시키고, (ii) 상기 제 1 열 문턱값보다 낮은 제 2 열 문턱값에 도달하면 상기 제 1 펄스 폭을 증가시키도록 구성되는 펄스 폭 변조 회로를 포함하는 회로.

**청구항 2**

제 1 항에 있어서,

상기 제 1 스위치는 상기 전류 또는 전압 강하를 제어 또는 조정하는

회로.

**청구항 3**

제 2 항에 있어서,

상기 전압 부스트를 제어 또는 조정하도록 구성된 제 2 스위치를 더 포함하는

회로.

**청구항 4**

제 3 항에 있어서,

상기 제 1 스위치를 복수 개 포함하되,

각각의 상기 제 1 스위치는 부스트된 전압을 수신하는 각각의 회로에서의 전류 또는 전압 강하를 제어 또는 조정하는

회로.

**청구항 5**

제 4 항에 있어서,

상기 제 1 조정기 또는 드라이버는 각각이 상기 제 1 펄스 폭을 갖는 상기 제 1 펄스들을 각각의 상기 제 1 스위치로 전송하는

회로.

**청구항 6**

제 5 항에 있어서,

상기 펄스 폭 변조 회로는, 상기 제 1 열 문턱값 및 상기 제 2 열 문턱값에 도달하는 시점을 판정하도록 구성된

열 피드백 로직(thermal feedback logic)을 포함하는 회로.

**청구항 7**

제 3 항에 있어서,  
상기 제 2 스위치에 제 2 펄스를 전송하도록 구성된 제 2 조정기 또는 드라이버를 더 포함하는 회로.

**청구항 8**

제 7 항에 있어서,  
상기 제 2 조정기 또는 드라이버가 상기 제 1 조정기 또는 드라이버로부터 제어 신호를 수신하며, 상기 제어 신호는 상기 부스트된 전압을 수신하는 회로 내에서 과전압 문턱값에 도달하는 상황이 발생하였음을 나타내는 회로.

**청구항 9**

제 1 항에 있어서,  
단락된 채널을 검출하도록 구성된 단락 검출 회로를 더 포함하는 회로.

**청구항 10**

제 9 항에 있어서,  
상기 단락 검출 회로는, 단락된 채널을 검출한 경우, 상기 제 1 열 문턱값에 도달하면 상기 단락된 채널을 디스에이블하도록 추가로 구성되는 회로.

**청구항 11**

제 10 항에 있어서,  
상기 단락 검출 회로는, 단락된 채널을 검출한 경우, 상기 제 1 열 문턱값에 도달하지 않는다면 상기 단락된 채널을 통과하는 전류를 유지하도록 더 구성되는 회로.

**청구항 12**

제 11 항에 있어서,  
상기 단락 검출 회로는, 단락된 채널을 검출한 경우, 상기 제 2 열 문턱값에 도달하면 상기 단락된 채널 양단을 통과하는 전류를 유지하도록 추가로 구성되는

회로.

**청구항 13**

집적 회로 내의 제 1 조정기 또는 드라이버를 제어하는 방법으로서,

전류, 전압 강하 또는 전압 부스트를 제어 또는 조정하도록 구성된 하나 이상의 제 1 스위치에 상기 제 1 조정기 또는 드라이버로부터의 펄스를 인가하는 단계 -상기 펄스는 제 1 듀티 사이클을 가짐- 와,

상기 제 1 조정기 또는 드라이버가 제 1 열 문턱값에 도달하면 상기 펄스가 상기 제 1 듀티 사이클보다 작은 제 2 듀티 사이클을 갖도록 상기 펄스의 폭을 감소시키는 단계와,

상기 집적 회로가 상기 제 1 열 문턱값보다 작은 제 2 열 문턱값에 도달하면 상기 펄스가 상기 제 2 듀티 사이클보다 큰 제 3 듀티 사이클을 갖도록 상기 펄스의 폭을 증가시키는 단계

를 포함하는 제어 방법.

**청구항 14**

제 13 항에 있어서,

상기 제 1 스위치는 상기 전류 또는 전압 강하를 제어 또는 조정하는 제어 방법.

**청구항 15**

제 14 항에 있어서,

상기 전압 부스트를 제어 또는 조정하도록 구성된 제 2 스위치에 제 2 조정기 또는 드라이버로부터의 펄스를 인가하는 단계를 더 포함하는

제어 방법.

**청구항 16**

제 15 항에 있어서,

상기 제 2 조정기 또는 드라이버는, 부스트된 전압을 수신하는 회로 내에서 도달되는 과전압 문턱값에 상응하는 소정의 최대값으로 상기 전압 부스트를 제한하는

제어 방법.

**청구항 17**

삭제

**청구항 18**

제 13 항에 있어서,

단락된 채널을 검출한 경우, 상기 제 1 조정기 또는 드라이버가 상기 제 1 열 문턱값에 도달할 때 상기 단락된 채널을 디스에이블하는 단계를 더 포함하는

제어 방법.

**청구항 19**

제 18 항에 있어서,

상기 단락된 채널을 검출한 경우, 상기 제 1 조정기 또는 드라이버가 상기 제 2 열 문턱값 아래에 있으면 상기 단락된 채널을 개방하는(opening) 단계를 더 포함하는

제어 방법.

**청구항 20**

제 13 항에 있어서,

상기 제어 또는 조정되는 전류, 전압 강하 또는 전압 부스트가 개방 회로를 포함하는지 여부를 결정하는 단계; 및

상기 제어 또는 조정되는 전류, 전압 강하 또는 전압 부스트가 개방 회로를 포함할 경우에, 상기 개방 회로를 포함하는 채널을 디스에이블하는 단계를 더 포함하는

제어 방법.

**명세서**

**기술분야**

[0001] 본 발명은 넓게는 아날로그 집적 회로 분야에 관한 것이다. 보다 구체적으로, 본 발명의 실시예들은 이러한 집적 회로를 조정하거나 제어하는 드라이버(Driver), 스위칭 조정기(Switching Regulator) 및 방법에 관한 것이다.

**배경기술**

[0002] 통상의 고전압의 멀티-채널 발광 다이오드(LED) 드라이버 집적 회로(IC)에서 보통 네 가지 유형의 장애 검출 메커니즘이 발생한다. 도 1을 참조하면, 이들은 LED 개방(LED open)(10), LED 단락(LED short)(20), 과전압 보호(OVP; Over Voltage Protection)(30) 및 과열 보호(OTP; Over Temperature Protection)(40)이다. 이들 장애 각각의 발생시에는 디바이스의 손상을 방지하기 위해서 보통 하나 이상의 LED 채널, 또는 전체 IC를 셧다운(Shut Down) 하게 된다.

[0003] 백색 LED(WLED)를 백라이트로서 사용하는 대형 LCD 패널에서(예컨대, 적어도 10인치), 각 채널은 통상 8-10개의 WLED가 직렬 접속된 스트링(String)을 사용한다. 공통 부스트 변환기가 LED 스트링으로의 입력을 구동한다. 각 채널은 각 LED 스트링 내의 전류를 조정하도록 독립적인 전류원을 구비한다. 온-칩(On-Chip) 전력 소모(Dissipation)를 최소화하기 위해서, LED 드라이버 IC로부터의 부스트 출력 전압이 전류원 양단의 전압 강하를 최소화하도록 조정된다. LED 순방향전압 프로세스 공차(Tolerance)로 인해서, 각각의 LED 스트링에서의 전압 강하는 크게 상이할 수 있다. IC는 가장 큰 전압 강하를 갖는 LED 스트링의 전압 요구에 기초하여 부스트 출력 전압을 설정한다.

[0004] 어떤 LED 채널이 개방 장애(OPEN Fault)(예컨대, OVP=1)를 가질 때, IC는 해당 채널 양단에서 큰 전압 강하를 감지할 것이고, 그에 따라 부스트 전압을 증가시킬 것이다. 어느 시점에서, 부스트 전압은 외부 저항에 의해 설정된 OVP 한계에 도달할 것이다. 그러면, LED-개방 검출기가 활성화되어(12) 개방 채널을 검출하여 디스에이블 할 것이다(14). 그 후에, 다음으로 큰 LED 순방향전압 강하를 갖는 채널에 의해 (예컨대, 다음으로 큰 LED 순방향전압 강하를 갖는 채널로부터의 피드백을 이용하여) 부스트 전압 조정이 제어될 것이고 부스트 전압은 자신의 공칭 레벨(Nominal Level)로 복귀할 것이다.

[0005] 원치 않는 디바이스 동작을 유발하지 않도록 OVP 문턱 전압을 정확하게 선택하는 것이 중요하다. 너무 낮은

OVP 문턱 전압을 선택하는 것은 OVP 상태(OVP\_timer\_exp = 1)를 오래 지속시켜 잘못된 LED-개방 검출이나 디바이스 셧다운(32)을 발생시킬 수 있다. 반면, 너무 높은 OVP 문턱 전압을 선택하는 것은 디바이스 과열을 발생시킬 수 있고, 하나의 LED 채널이 갑자기 개방되었을 때 결국 디바이스의 OTP 셧다운(42)을 발생시킬 수 있다. 이는 개방된 채널로 인해 부스트 전압이 상향 조정됨에 따라 다른 LED 채널들에서의 전력 소모가 증가되기 때문이다. 만약 OVP 한계가 너무 높게 설정되면, OVP에 도달하기 이전에(OVP\_timer\_exp = 1) 다이 온도가 OTP 한계(OTP\_timer\_exp = 1)를 넘어 증가할 수 있고, LED 개방 채널이 디스에이블될 수 있다(14). 이들 각각의 경우에, 전체 LCD 패널이 동작 불능이 된다.

[0006] 또 다른 LED 장애 상태는 특정한 채널이 스트링 내에 하나 이상의 단락된 LED를 구비하는 경우이며(20), 이 경우 해당 스트링 양단의 넷(net) 전압 강하가 감소되며, 결과적으로 해당 채널 내에서 보다 높은 전력 소모가 발생된다. 종래의 IC는 이것을 장애 상태로 검출하여(22), IC가 과열되는 것을 방지하기 위해서 LED 단락 채널을 디스에이블할 것이다. 특정 채널이 디스에이블되면, LCD 패널은 스크린 내에 다크 패치(Dark Patch) 또는 스트리크(Streak)를 가지게 될 수 있다.

[0007] OVP 및 OTP 장애 상태는 보통 복구가 불가능하며, 다시 동작할 수 있게 되기 전에 전체 디바이스가 전력-사이클링(Power-Cycle)되어야 한다. 따라서, 최악의 경우의 LED 스트링 순방향전압 공차, 드라이버 IC를 포함하는 인쇄 회로 기판(PCB)의 최악의 경우의 열 특성, 및 최악의 경우의 주변 상태 및 동작 환경에 기초하여 적절한 OVP 문턱을 사전 선택하는 것이 매우 중요하다. OVP 선택 프로세스의 연역적 특성으로 인해, 보통 다수의 가드-밴딩(Guard Banding)이 수반되고, LED 스트링 순방향전압 미스매치 사양 값을 보다 엄격하게 하여, 결과적으로 패널 가격을 높인다.

[0008] 본 "배경기술" 섹션은 단지 배경 정보를 위해 제공된 것이다. 본 "배경기술"에서의 설명은 이 "배경기술" 섹션에 개시된 요지가 본 발명의 선행 기술을 구성함을 인정하는 것은 아니며, 본 "배경기술" 섹션의 어떠한 부분도 "배경기술" 섹션을 포함하는 본 명세서의 어떠한 부분이 본 발명의 선행 기술을 구성함을 인정하는 것으로서 사용해서는 안 된다.

**발명의 내용**

**과제의 해결 수단**

[0009] 본 발명의 실시예들은 드라이버 및 스위칭 조정기와 같이 집적 회로를 조정 및/또는 제어하는 회로 및 방법에 관한 것이다. 일 측면에서, 이 회로는 개괄적으로는 전류, 전압 강하 또는 전압 부스트를 제어 또는 조정하도록 구성된 제 1 스위치; 제 1 펄스 폭을 갖는 제 1 펄스를 제 1 스위치로 전송하도록 구성된 제 1 조정기 또는 드라이버; 및 펄스 폭 변조 회로를 포함하되, 이 펄스 폭 변조 회로는, (i) 제 1 열 문턱값에 도달하였을 때 제 1 펄스 폭을 감소시키고, (ii) 제 1 열 문턱값보다 낮은 제 2 열 문턱값에 도달하였을 때 제 1 펄스 폭을 증가시키도록 구성된다.

[0010] 예시적인 방법은 개괄적으로는 전류, 전압 강하 또는 전압 부스트를 제어 또는 조정하도록 구성된 하나 이상의 제 1 스위치에 제 1 조정기 또는 드라이버로부터의 제 1 듀티 사이클(Duty Cycle)을 가지는 펄스를 인가하는 단계; 조정기 또는 드라이버가 제 1 열 문턱값에 도달하였을 때 상기 펄스가 제 1 듀티 사이클보다 작은 제 2 듀티 사이클을 갖도록 상기 펄스의 폭을 감소시키는 단계; 및 집적 회로가 제 1 열 문턱값보다 작은 제 2 열 문턱값에 도달하였을 때 상기 펄스가 제 2 듀티 사이클보다 큰 제 3 듀티 사이클을 갖도록 상기 펄스의 폭을 증가시키는 단계를 포함한다.

[0011] 본 발명은 바람직하게는 집적 회로를 조정 및/또는 제어하는 우수한 회로 및 방법을 제공하여, 열 피드백(thermal feedback)을 사용함으로써 심각한 셧다운 상황을 피할 수 있다. 또한, 이러한 회로 및 방법은 바람직하게는 장애 상태 하에서도 계속 안전하게 기능할 수 있는 우수한 집적 회로를 제공한다. 본 명세서에 개시된 기술의 다른 장점은 이러한 회로 또는 방법을 포함하거나 사용하는 디바이스가 일시적으로 높은 주변 온도 상태 하에서 동작할 수 있으며, 주변 상태가 정상 또는 수용 가능한 레벨로 복귀하면 정상 동작으로 완전히 복구될 수 있다는 것이다. 본 발명의 이러한 장점과 그 외의 장점들이 아래의 상세한 설명으로부터 명백해질 것이다.

**도면의 간단한 설명**

- [0012] 도 1은 종래의 LED 조명 시스템에서의 네 가지 통상적인 장애 상태를 도시한 도면.  
 도 2는 본 발명의 실시예에 따른 LED 조명의 드라이버/스위칭 조정기에서 네 가지 통상적인 장애 상태가 처리되는 방식을 도시한 도면.  
 도 3은 본 발명의 실시예에 따른 예시적인 회로를 도시한 도면.  
 도 4는 본 발명을 구현하는 집적 회로를 포함하는 예시적인 시스템을 도시하는 도면.  
 도 5(a) 및 5(b)는 본 발명의 열 피드백 로직(thermal feedback logic)에서 사용하기에 적절한 예시적인 열 검출기를 도시하는 도면.  
 도 6은 드라이버/스위칭 조정기 IC를 조정하는 예시적인 방법을 도시한 순서도.

**발명을 실시하기 위한 구체적인 내용**

- [0013] 본 발명의 다양한 실시예에 대해 상세하게 기술할 것이며, 그 예시가 첨부된 도면에 도시되어 있다. 본 발명을 다음의 실시예들과 관련하여 설명하지만, 하기의 설명은 본 발명을 이러한 실시예로 제한하고자 하는 것이 아님을 이해할 것이다. 오히려, 본 발명은 첨부된 특허청구범위에 의해 정의되는 본 발명의 사상 및 범주 내에 포함될 수 있는 대안, 수정사항 및 균등물을 포함하도록 의도된 것이다. 또한, 아래의 상세한 설명에서, 본 발명에 대한 철저한 이해를 위해 다수의 구체적인 세부사항들이 기재되었다. 그러나, 본 발명이 이러한 구체적 세부사항 없이도 실시될 수 있음을 당업자는 용이하게 이해할 수 있을 것이다. 다른 예시에서, 본 발명의 태양들을 불필요하게 흐리지 않기 위해, 잘 알려진 방법, 절차, 구성요소 및 회로는 상세하게 기술하지 않았다.
- [0014] 설명의 편의와 단순성을 위해서, "~에 접속되는", "~와 연결되는", "~에 연결되는" 및 "~와 통신하는"과 같은 용어들이 본 명세서에서 상호교환 가능하게 폭 넓게 사용되나, 이들은 일반적으로 당업계에서 인지되는 의미를 갖고 있다. 본 발명이 다양한 측면에서 예시적인 실시예들과 관련하여 아래에 보다 자세하게 기술될 것이다.
- [0015] 드라이버 또는 스위칭 조정기를 조정 또는 제어하는 예시적인 방법
- [0016] 본 발명은 또한 열 제어 메커니즘을 이용하여 드라이버 또는 스위칭 조정기 회로를 조정 또는 제어하는 방법에 관한 것이다. 개괄적으로, 이 방법은 전류, 전압 강하 또는 전압 부스트를 제어 또는 조정하도록 구성된 하나 이상의 제 1 스위치에 제 1 조정기 또는 드라이버로부터 제 1 듀티 사이클을 갖는 펄스를 인가하는 단계; 조정기 또는 드라이버가 제 1 열 문턱값에 도달하였을 때 상기 펄스가 제 1 듀티 사이클보다 작은 제 2 듀티 사이클을 갖도록 상기 펄스의 폭을 감소시키는 단계; 및 집적 회로가 제 1 열 문턱값보다 작은 제 2 열 문턱값에 도달하였을 때 상기 펄스가 제 2 듀티 사이클보다 큰 제 3 듀티 사이클을 갖도록 상기 펄스의 폭을 증가시키는 단계를 포함한다.
- [0017] 본 발명에서, 열 피드백 및 본 명세서에 기술된 그 외의 기술들을 사용함으로써 심각한 섀다운 상황이 방지된다. 이는 OVP 문턱값의 보다 유연한 선택을 가능케 하고, 보다 큰 순방향전압 공차를 갖는 저비용 LED의 사용을 가능케 한다. 통상, OVP 문턱값은 IC가 부스트 스위칭 핀에 대해 허용할 수 있는 가장 높은 전압으로 고정된다(예컨대, 도 2의 120/122 및 아래의 도 3에 대한 설명 참조). 내부적으로 설정된, 고정된 OVP 하드 한계(hard limit)(122)는 시스템 설계자가 IC의 동작 상태에 기초하여 OVP 문턱값을 선택할 때 공차를 완화할 수 있도록 한다. 또한 이것은 극단적인 열로 인한 고장 또는 그 외의 문제를 걱정하지 않고 직렬-접속된 LED 스트링에서 보다 큰 순방향전압 공차를 갖는 보다 낮은 비용의 LED를 사용할 수 있게 한다.
- [0018] 도 2를 참조하면, LED 개방이 발생하였을 때(100), 부스트 전압(예컨대, 도 4의 전하 저장 노드(322)에서의 전압)이 종래의 경우와 같이 상향 조정될 것이다. 이러한 프로세스 동안에, 도 4의 다른 LED 블록(320) 내에서의 전력 소모의 증가로 인해 디바이스(310)는 소정의 열 한계에 도달할 가능성이 높다(도 2의 장애(130)). 온-칩 열 검출기(예컨대, 도 3의 열 피드백 로직(250), 도 5의 회로(500), 또는 도 5(b)의 회로(550))는 이러한 상태를 감지하기 위해서 다이 온도를 계속 모니터링한다.
- [0019] 다이 온도가 열 상한 문턱값(예컨대, 약 140°C ± 5°C)에 도달하였을 때, LED 채널의 듀티 사이클은 펄스 폭 변조(PWM) 제어 로직(예컨대, 도 3의 (240))에 의해 자동으로 제한되고(도 2의 동작(132)), 온-칩 전력 소모를 낮추도록 점차 감소되어 다이 온도를 온도의 상한값 또는 그보다 약간 낮은 값으로 유지한다. 이것은, 부스트 전압이 OVP 전압 한계에 도달(예컨대, 도 2의 결과 122)하기 전에 디바이스(310)(도 4)가 OTP 섀다운(예컨대, 도



1의 동작(42))됨이 없이, LED 개방 장애(도 2의 (100))가 안전하게 검출되도록 한다. 부스트 전압(예컨대, 도 4의 노드(322)에서의 전압)이 결국 OVP 한계(OVP=1)에 도달하는 경우, LED 개방 채널이 검출되어(도 2의 동작 (104)) 디스에이블되며(도 2의 동작(106)), 노드(322)에서의 부스트 전압은 다른 LED 스트링(예컨대, 도 4의 LED 스트링(320a-320f) 중 하나의 스트링) 양단의 전압 강하를 이용하여 하향 조정될 것이다. 부스트 전압(예컨대, 노드(322)에서의 전압)이 자신의 공칭 동작 레벨에 도달하였을 때 온-칩 전력 소모가 최소화되고, 다이 온도가 열 하한 문턱값(예컨대, IC의 "안전한" 동작을 위한 것으로, 일반적으로, 온도는 약 125°C ± 5°C임) 아래로 하락하며, 열 피드백 로직(250)(도 3)는 (예컨대, PWM 드라이버(210)를 통한) LED 채널에 대한 자신의 듀티 사이클 제한 기능을 점진적으로 감소시키거나 제거할 것이다.

[0020] LED 단락의 경우에(도 2의 장애(110); DHC\_lock = 1에 대한 전제조건), 본 발명의 회로 및 방법은, IC가 열 문턱값(예를 들어, 액티브 "Thermal\_limit" 신호[Thermal\_limit = 1]를 트리거링할 수 있는 약 125°C 내지 약 140°C의 온도; 또한 도 2의 장애(130)를 참조)에 도달하거나 이를 초과하지 않는 한, 단락이 존재하는 LED 채널을 디스에이블하기 위한 어떠한 동작도 취하지 않을 것이다. 따라서, 디바이스가 열 피드백 하에서 동작 중일 때 LED 단락 검출이 활성화된다. 이것은, IC가 증가된 전력 소모를 견딜 수 있는 한, 백라이트 패널 또는 그 외의 LED 조명 시스템이 심각하지 않은 LED 단락 상태 하에서 뿐 아니라 LED 스트링 전압 미스매치가 평소와 달리 큰 환경에서도 정상적으로 동작할 수 있게 한다. IC가 LED 단락으로 인해 열 한계에 도달(예컨대, IC가 열 문턱값을 초과한 시간의 길이를 카운트하는 타이머 또는 카운터에 의해 감지됨)하였을 때, LED 출력의 듀티 사이클이 감소되어(예컨대, 도 3의 PWM 제어 로직(240)에 의해 수행되는 도 2의 동작(132)) 단락된 LED 채널이 디스에이블될 때까지(예컨대, 도 2의 동작(116)) IC(310)가 계속 안전하게 동작할 수 있게 한다.

[0021] 열 피드백의 사용(도 2의 동작(102))과, 고정된 프로세스-구동 OVP 한계(122)는 IC(200, 310)로 하여금 LED 장애 상태 하에서도 계속 안전하게 기능할 수 있도록 한다. 또한, 이러한 접근법은 디바이스로 하여금 일시적으로 높은 주변 온도 상태에서(예컨대, 높은 CPU 부하 또는 일광(日光) 하의 랩탑) 동작하고, 주변 상태가 정상 또는 수용가능한 레벨로 복구되면 정상 동작으로 완전히 복구될 수 있게 한다.

[0022] 열 제어 장애 검출 및 보정을 이용하는 예시적인 집적 회로 및 조명 시스템

[0023] 도 3은 펄스 폭 변조기(PWM) 드라이버(210), 부스트 변환기 및 게이트 드라이버(220), 전류원(230) 및 펄스 폭 변조(PWM) 제어 로직(240)을 사용하는 제 1 예시적인 집적 회로(200)를 도시한다. PWM 드라이버(210)는 각각의 LED 스트링으로부터 출력 또는 피드백 전류를 수신하는 트랜지스터(212-217)의 게이트를 구동한다(도 3의 블록 220 참조). 부스트 변환기 및 게이트 드라이버(220)(도 3)는 입력에서의 전압을 LED 채널로 부스팅하는 스위치 또는 트랜지스터(222)의 게이트를 구동한다. 여기에서, 스위치 또는 트랜지스터(222)는 제2스위치로 정의될 수 있다. 저항(224)은 스위치 또는 트랜지스터(222)와 저항(224) 사이의 전류 또는 전압의 모니터링을 가능케 한다는 점에서 저항(218a-218f)과 유사하게 기능할 수 있다. PWM 드라이버(210)의 펄스 폭은 열 피드백 로직(250)을 포함하는 PWM 제어 로직(240)에 의해 제어된다. 여기에서, 부스트 변환기 및 게이트 드라이버(220)는 제2조정기로 정의될 수 있다.

[0024] PWM 생성기는 PWM 오실레이터(244), PWM 인터페이스(242) 및 PWM 제어 로직(240)을 포함할 수 있다. PWM 제어 로직(240)은 PWM 드라이버(210) 내의 LED 전류 드라이버의 주파수 및 듀티 사이클을 제어한다. 일 실시예에서, 모든 LED 드라이버(212-218)가 동일한 PWM 듀티 사이클 및 주파수에서 동작할 수 있다. 다른 실시예에서, 개개의 LED 드라이버(212, 213, 214, 215, 216, 217, 218)는 주어진 일련의 LED(예컨대, 도 4의 LED 블록(320)의 개개의 LED 스트링 참조) 양단의 이상적인 또는 목표한 전압 강하에 보다 근접하게 매칭하도록, 독립적인 PWM 듀티 사이클 및/또는 주파수에서 동작할 수 있다. PWM 오실레이터(244)에 의해 제공되는 PWM 주파수는, PWM 주파수 프로그래밍 핀(FPWM; 도 3)으로부터 접지로 프로그래밍될 수 있다(예컨대, 약 1kΩ 내지 약 1MΩ의 저항값을 가질 수 있는 저항(345)(도 4)을 이용). 다양한 실시예에서, PWM 주파수의 범위는 약 500Hz 내지 약 24kHz에서 조정 가능할 수 있다. 일 실시예에서, 저항(345)은 약 60kΩ의 저항값을 가지며, PWM 주파수는 약 6kHz이다.

[0025] PWM 인터페이스(242)는 외부 소스(예컨대, 사용자 또는 마이크로프로세서, 마이크로컨트롤러, 또는 아날로그 및/또는 디지털 신호 프로세서)로부터 정확한 PWM 듀티 사이클을 프로그래밍할 수 있도록, 멀티-비트 디지털 인터페이스를 제공한다. 일례에서, PWM 인터페이스(242)는 10 비트의 듀티 사이클 분해능을 갖는다. FPO 핀은 장애 상태의 부재 또는 발생을 나타내는 PWM 제어 로직(240)으로부터의 출력을 제공한다. 일례에서, 낮은 로직 레벨(예컨대, 이진 0 상태)을 갖는 이진 신호가 FPO 핀 상에 출력될 때 PWM 제어 로직(240)에 의해 장애 상태가

표시된다. 다양한 실시예에서, 개방/단락 LED 채널, 과열(OTP) 장애 상태 및/또는 부스트 전류 한계(OVP) 장애 상태를 나타내는 하나 이상의 신호(또는 "플래그")를 출력하는 2 이상의 FPO 핀이 존재할 수 있다.

[0026] 다양한 실시예에서, 열 피드백 로직(250)은 열 검출기 회로 내의 하나 이상의 P-N 접합 양단의(예컨대, 하나 이상의 P-N 다이오드 양단의) 전압 강하를 감지하도록 구성된 회로를 포함한다. 예를 들어, 도 5(a)를 참조하면, 열 피드백 로직(500)은 입력 V, P-N 다이오드(521, 522), 저항(531, 532), 가변 저항(533) 및 차동(또는 연산) 증폭기(541)를 구비한다. 열 검출기 회로(500)는 일반적으로 당업계에서 알려진 방식으로 동작한다. 일부 실시예에서, 입력 V는 소정의 값(일반적으로 저항(531)과 P-N 다이오드(521) 양단의 전압 강하의 결합, 또는 저항(532)과 P-N 다이오드(522) 양단의 전압 강하의 결합보다 큰 값임)을 갖는 기준 전압이고, P-N 다이오드(522)와 가변 저항(533)의 결합은 버랙터 다이오드(varactor diode)로서의 기능을 할 수 있다. 차동 증폭기(541)는 노드(511, 512) 각각으로부터의 입력을 수신한다. P-N 다이오드(521) 양단의 전압 강하는 온도의 함수로서 P-N 다이오드(522)(또는 버랙터 다이오드(522/533)) 양단의 전압 강하와 다르다. 그 결과, 차동 증폭기(541)의 출력(예컨대, OUTPUT)에서의 전압 또는 전류는 알려진 방식으로 집적 회로(예컨대, 도 3의 집적 회로(200))의 온도에 상응하는 값을 갖는다. 그 다음, 차동 증폭기(541)의 출력은 도 2와 관련하여 기술된 하나 이상의 동작들을 트리거링할 수 있는 장애 상태를 결정하기 위해 모니터링된다.

[0027] 도 5(b)는 당업계에서 일반적으로 알려진 방식으로 열 검출기 회로(500)(도 5(a))와 유사하게 동작하는 열 피드백 로직(예컨대, 열 검출기 회로(550))의 제 2 예를 도시한다. 예를 들어, 열 검출기 회로(550)는 입력 V(예컨대, 기준 전압), P-N 다이오드(581, 582), 저항(561-565), 가변 저항(566), 커패시터(571) 및 차동(또는 연산) 증폭기(591)를 구비한다. 차동 증폭기(591)는 실질적으로 P-N 다이오드(581) 양단의 전압 강하를 측정하는 저항(564, 565) 사이의 노드로부터의 제 1 (로우) 입력 및 실질적으로 P-N 다이오드(582) 양단의 전압 강하를 측정하는 저항(562, 563) 사이의 노드에 대항하는 저항(563)의 단부의 노드로부터의 제 2 (하이) 입력을 수신한다. 도 5(a)의 열 검출기 회로(500)에서와 같이, 도 5(b)의 P-N 다이오드(581) 양단의 전압 강하는 온도의 함수로서 P-N 다이오드(582) 양단의 전압 강하와 상이하다. 그 결과, 차동 증폭기(591)의 출력(예컨대, OUTPUT)에서의 전압 또는 전류가 알려진 방식으로 집적 회로(예컨대, 도 3의 집적 회로(200))의 온도에 상응하는 값을 갖는다. 그러면, 차동 증폭기(591)의 출력은 도 2와 관련하여 기술된 하나 이상의 동작을 트리거링할 수 있는 장애 상태를 결정하도록 모니터링된다.

[0028] 도 3을 다시 참조하면, 부스트 변환기 및 게이트 드라이버(220)는 도 4의 각 LED 스트링을 구동하기 위한 출력 전압(예컨대, 도 4의 노드(322)에서의 전압)을 생성하도록 구성된다. 부스트 변환기 및 게이트 드라이버(220)(도 3)는 (예를 들어, 전류원(234)로부터의 고정 또는 기준 전류 및 피드백 전류(232)를 또한 수신하는 전류원(230)에 의해) 전류-모드 제어될 수 있으며, 고전류 스위칭 MOSFET, 즉 스위치 또는 트랜지스터(222)를 포함한다. 부스트 변환기 및 게이트 드라이버(220)에 대한 루프 보상은 내부적으로 제공된다. 스위칭 주파수는 FSW 입력에 연결된 접지로의 저항(327)(도 4)을 이용하고 부스트 주파수 로직(225)을 이용하여 350kHz와 1.5MHz 사이의 값으로 프로그래밍될 수 있다. 부스트 변환기 및 게이트 드라이버(220)(도 3)는 진정한 전류 피드백을 이용할 수 있으며, 따라서 피드백 전압을 제공하는 데에 저항 분배기(Resistive Divider)를 필요로 하지 않는다. 대신, 부스트 출력(도 4의 출력 SW)과 BCF 입력 사이에 접속된 저항(323)이 전류 피드백 경로(232)(도 3) 상의 피드백 전류를 제공한다. 전류원(230), 부스트 변환기 및 게이트 드라이버와 전류원(230)으로부터의 출력 및 피드백 입력(예컨대, 노드(232)에서의 입력)을 수신하는 그 외의 회로의 예시가, 2010년 1월 25일 출원된 미국 특허 출원 제12/693,407호(Attorney Docket No. ANA-001)에 제공되었으며, 이 특허 출원의 관련 부분이 본 명세서에서 참조로서 포함된다.

[0029] 최대 부스트 출력 전압(예컨대, 도 4의 노드(322)에서의 전압)을 조정하기 위해서, 피드백 저항(323)이 변경될 수 있다. 이러한 방식으로, 부스트 변환기 및 게이트 드라이버(220)와 스위치 또는 트랜지스터(222)의 최대 출력 전압이 피드백 저항 저항값의 변화율에 비례하는 양만큼 자신의 공칭값(예를 들어, 24V 내지 42V, 일 예에서는 40V)으로부터 조정될 수 있다. BCS 핀 접속부는 스위칭 인덕터(321) 특성 및 주파수 설정의 서로 다른 조합들에 기초하여 최적화된 이득 및 대역폭 설정이 선택될 수 있게 한다. 인에이블 핀(예컨대, 도 3-4에서의 EN 핀)은, 입력 또는 공급 전압(예컨대, 도 3-4의 핀 VIN에 공급되는 전압)이 이용가능하게 될 때마다 IC(200/310)를 인에이블하도록 구성된다. 일 실시예에서, 인에이블 핀에서 수신된 신호는 디지털 로직 상태 "하이"(예컨대, 이진값 "1" 또는 Vcc 와 같이 해당 핀 또는 노드에서 가장 높은 공급 전압과 균등한 전압)에 있을 때 액티브 상태이다. 도 4에 도시된 바와 같이, 인에이블 핀은 예컨대 도 4의 노드(319)에서의 입력 또는 공급 전압(예컨대, VIN)에 고정될 수 있다. 접지 전위 핀(예컨대, 도 3-4의 PGND)은 집적 회로(200/310)에 접지 전위를 제공한다. 접지 전위는 외부 접지 전위, 기준 접지 전위(예컨대, 0V와 같도록 구성됨), 또는 가상 접지 전위일

수 있다.

[0030] (예컨대, PWM 제어 로직(240)에 의해 생성되는 제어 신호(들)로부터 PWM 드라이버(210)의 듀티 사이클의 감소 또는 하강에 의해 발생되는) PWM 감소 또는 감소 동안에, 부스트 변환기 및 게이트 드라이버(220)의 출력 전압 (또는 일 실시 예에서, 스위치 또는 트랜지스터(222)의 출력 전압)이 요구되는 전류에서 LED 블록(320)을 구동 할 수 있는 최소 전압으로 자동으로 조정될 수 있다. PWM 드라이버(210) 내의 DHC(Dynamic Headroom Control) 회로(미도시)가 LED 체인 내의 전류를 계속 모니터링하고, 그에 따라서 노드(322)에서의 출력 전압을 조정하도록 부스트 변환기 및 게이트 드라이버(220)로 신호를 전송한다. 예를 들어, 전류/전압 모니터/검출기(211a-211f)는 스위치(212-217)와 상응하는 저항(218a-218f) 사이의 노드에서의 전류 또는 전압을 감지하고, DHC 회로가 피드백 핀(FB1-FB6)에서의 전류 또는 전압과 감지된 전류 또는 전압을 비교하며, 스위치(212-217)를 통과 하는 전류를 0(zero)으로 구동하도록 구성된 부스트 변환기 및 게이트 드라이버(220)로의 신호를 전송한다. 그러나, 부스트 변환기 및 게이트 드라이버(220)로의 신호는 또한 OVP 문턱에 의해 설정되는 소정의 값을 초과하지 않도록 구성된다.

[0031] 열 제어 장애 검출 및 보정을 이용하는 조명 시스템 및 조정기 집적 회로를 제어하는 예시적인 방법

[0032] 도 6은 드라이버/스위칭 조정기 IC(예컨대, 도 3-4의 IC(200/310))를 조정하는 예시적인 방법을 도시한 순서도 (600)이다. IC는 일반적으로 정상 동작 모드(610)(예컨대, PWM 제어 로직(240)이 예컨대 10% 내지 80%인(예컨대, 20% 내지 50%, 또는 10% 내지 80% 내의 임의의 다른 범위의 값) 제 1 듀티 사이클을 제공하는 것과 같은 하나 이상의 소정의 기준에 따라 동작하는 정상 온도 모드)에서 시작한다. 정상 동작 모드(610) 동안, 세 가지 가능한 이벤트 또는 상태가 검출될 수 있다: (1) 만약 LED 스트링의 공동 공급부(예컨대, 도 4의 노드(322)) 상에서 OVP 문턱값을 초과하는 전압이 검출되면(예컨대, 블록(620)에서), 소정의 LED 전류를 견딜 수 없는 채널(들)(이들은 개방된 것으로 가정될 수 있음)이 디스에이블됨(예컨대, 블록(625)에서); (2) 만약 LED 채널들 중 하나에서 단락이 검출되면(예컨대, 블록(630)에서), 어떠한 동작도 취해지지 않음(예컨대, 블록(635)); 또는 (3) 만약 고온이 검출되면(예컨대, 블록(640)에서; 예를 들어 제 1 열 문턱에 도달하거나 또는 초과되었을 경우), IC는 LED 블록(예컨대, 도 4의 320)에 인가되는 PWM 드라이버(예컨대, 도 3의 (210))의 듀티 사이클이 (예컨대, 제 1 듀티 사이클보다 더 작은 제 2 듀티 사이클로) 감소되는 열 피드백 모드(예컨대, 블록(650))로 들어갈 수 있음. 다양한 실시예에서, 제 2 듀티 사이클은 10% 내지 40%의 값만큼 감소된다. 다른 실시예에서, 듀티 사이클은 저온 상태가 검출될 때까지 (예컨대, 블록(680)) 또는 최소 듀티 사이클(예컨대, 적어도 5%, 10% 또는 5%보다 큰 임의의 다른 값)에 도달할 때까지 2% 내지 20%(예컨대, 5% 내지 10%)의 값만큼 주기적으로 및/또는 증분적으로(incrementally) 감소된다. 듀티 사이클은 10초당 1번(0.1Hz) 내지 초당 1,000,000번(1MHz; 예컨대, 1Hz 내지 100kHz; 또는 1Hz 내지 1MHz의 범위 내의 임의의 다른 범위의 값)의 주파수로 주기적으로 감소될 수 있다.

[0033] 열 피드백(예컨대, PWM 듀티 사이클 감소) 모드(650) 동안, 세 가지 가능한 이벤트 또는 상태가 검출될 수 있다: (1) 만약 LED 스트링의 공동 공급부 상에서(예컨대, 도 4의 노드(322)) OVP 문턱값을 초과하는 전압이 검출되면(예컨대, 블록(660)), LED 전류를 견딜 수 없는 채널(들)(이들은 개방된 것으로 가정될 수 있음)이 디스에이블됨(예컨대, 블록(655)); (2) 만약 LED 채널들 중 하나에서 단락이 검출되면(예컨대, 블록(670)), 해당 채널이 디스에이블됨(예컨대, 블록(675)); 또는 (3) 만약 저온/정상 온도가 검출되면(예컨대, 제 1 열 문턱값보다 낮은 제 2 의 소정 열 문턱값에 도달하는 블록(680)에서), IC는, LED 채널에 인가되는 PWM 드라이버(예컨대, 도 3의 (210))의 듀티 사이클이 (예컨대, 제 2 듀티 사이클보다 큰 제 3 듀티 사이클로) 증가되거나 제 1 (예컨대, 정상 모드 또는 디폴트) 듀티 사이클로 복귀되는 블록(610)의 정상 온도(예컨대, 표준 또는 디폴트 PWM 듀티 사이클) 모드로 복귀할 수 있다.

[0034] 아래의 표는 집적 회로(200) 및/또는 집적 회로(310)의 예시적인 입력 및 출력을 기술한다:

표 1

입력 및 출력

심볼	설명
EN	인에이블 핀(액티브-하이). VIN공급이 이용가능하면 IC를 인에이블하도록 VIN에 고정될 수 있음.
FSW	부스트 조정기(220)의 스위칭 주파수; 접지로의 저항에 의해 프로그래밍될 수 있음.
FPO	장애 표시 출력(액티브-로우; 개방 드레인). 개방/단락 LED 채널, 과열(OTP) 및 부스트 전류 한계(OVP) 장애를 표시함.
FB6	LED 6 스트링 아웃풋. 핀을 접지에 고정시키거나 스트링이 사용되지 않으면 개방된 채로 유지시킴.
FB5	LED 5 스트링 아웃풋. 핀을 접지에 고정시키거나 스트링이 사용되지 않으면 개방된 채로 유지시킴.
FB4	LED 4 스트링 아웃풋. 핀을 접지에 고정시키거나 스트링이 사용되지 않으면 개방된 채로 유지시킴.
FB3	LED 3 스트링 아웃풋. 핀을 접지에 고정시키거나 스트링이 사용되지 않으면 개방된 채로 유지시킴.
FB2	LED 2 스트링 아웃풋. 핀을 접지에 고정시키거나 스트링이 사용되지 않으면 개방된 채로 유지시킴.
FB1	LED 1 스트링 아웃풋. 핀을 접지에 고정시키거나 스트링이 사용되지 않으면 개방된 채로 유지시킴.
FPWM	FPWM과 접지 사이의 저항(345)을 이용하여 LED PWM 주파수를 프로그래밍함.
BCF	저항(323)에 접속된 부스트 출력 전류 피드백 핀.
SW	스위치 핀. 내부 LDMOS 전력 스위치(222)의 드레인이다.
BCS	부스트 내부 보상 선택 핀. 최적의 보상 네트워크를 선택하도록 접지, VPC에 고정되거나 또는 개방된 채로 유지됨.
VIN	입력 공급 핀. 입력 전압(319)을 수신할 수 있음. 접지로의 커패시터로 국부적으로 바이패싱되어야만 함.
PWM	LED PWM 감소 제어 핀. 그래픽 컨트롤러에 의해 설정 또는 제어될 수 있음.
PGND	접지

[0035]

[0036]

개방 회로 검출

[0037]

조명 시스템/디스플레이, 즉 LED 블록(320)(도 4) 내의 각 LED 스트링은 노드(322)에서 공급 전압을 수신하고, 노드(322)는 다시 인덕터(321) 및 다이오드(324)를 통해 스위치 또는 트랜지스터(222)(부스트 변환기 및 게이트 드라이버(220)에 의해 제어됨)로부터 전류를 수신한다. 핀(FB1-FB6)에서의 LED 스트링 출력은 LED 단락(도 2의 (110)) 및 LED 개방(도 2의 (100)) 장애에 대해 모니터링된다. LED 스트링이 LED 드라이버 출력단으로부터 연결이 끊기거나 LED가 실패할 경우(개방 장애), PWM 드라이버(210)(도 3) 내의 DHC 로직이 부스트 변환기 및 게이트 드라이버(220)로 하여금 OVP 전압 한계(도 2의 상태(122))에 고정될 때까지 자신의 출력 전압을 점진적으로 증가시키도록 강제할 것이다. 그러면, PWM 제어 로직(240)은 (예컨대, PWM 드라이버(210)의 듀티 사이클을 0%까지 감소시킴으로써) 개방 채널을 디스에이블할 것이다. 그 다음, PWM 드라이버(210)의 DHC 로직은 노드(322)에서의 출력 전압을 다시 그의 정상 레벨로 조정한다. 영향을 받지 않는 다른 모든 채널들은 턴온된 상태로 유지된다.

[0038]

만약 개방 채널이 검출되었다면, (예컨대, 프로그램가능한 스위치를 통해 접지 전위에 FPO 핀을 접속시킴으로써) FPO핀이 영구적으로 로우 상태로 끌어내려진다(pull). 그러나, 만약 개방 채널이 디바이스 파워-업 동안 검출되면, 채널이 사용되지 않으며, FPO 핀 상에 장애가 표시되지 않을 것이라고 가정된다.

[0039]

LED 개방 장애(도 2의 장애(100)) 동안 LED 블록(320) 양단의 전력 소모 증가로 인하여, 디바이스(300)는 열 조정에 들어갈 수 있다(도 2의 (132)). 열 조정 동안, 모든 채널의 듀티 사이클이 IC(310)의 전력 소모를 낮추기 위해 자동으로 임시적으로 감소된다. 하나 이상의 LED 블록(320)이 인에이블된 상태로 유지되는 한, IC(310) 또한 인에이블된 채로 유지된다.

[0040]

단락 회로 검출

- [0041] 단락 회로 검출 기능(114)(도 2)은 IC(310)가 소정의 온도 한계에 도달할 때까지(장애(130)) 디스에이블된 채로 유지된다. LED들의 스트링 내의 단락된 LED는 상응하는 LED 디바이스(예컨대, 도 3의 (212-217)) 양단의 전력 소모를 증가시킬 것이며, 그에 따라 IC(310)에서의 온도 상승을 유발할 것이다. 그러나, IC(310)가 전력 소모 증가를 감당할 수 있는 이상, 장애 채널을 디스에이블할 필요는 없다.
- [0042] IC가 자신의 OTP 온도 문턱에 도달하면(예컨대, 열 피드백 로직이 약 140°C 이상의 온도를 검출함; 도 2에서의 "Thermal\_limit = 1"), 단락 회로 검출 회로가 인에이블되고(도 2의 동작(114)), 단락 회로(예컨대, 7V보다 높은 ON 전압)를 갖는 LED 채널이 디스에이블된다(예컨대, FPO 핀을 로우 상태로 끌어내리는 것과 유사하지만, 상응하는 FB 핀(FB1, FB2, FB3, FB4, FB5 또는 FB6) 또는 상응하는 스위치(212, 213, 214, 215, 216 또는 217)의 게이트를 프로그램가능한 스위치를 이용하여 접지에 접속시킴으로써 수행됨).
- [0043] 열 보호
- [0044] IC(310)는 (예컨대 도 3의 열 피드백 로직(250), 도 5(a)의 회로(500), 또는 도 5(b)의 회로(550)를 이용함으로써) 동작 동안 다이 온도를 계속 모니터링할 수 있다. 만약 다이 온도가 OTP 문턱값을 초과하면, OTP 한계 바로 아래의 다이 온도를 유지하기 위해서 LED 블록(320) 내 모든 LED 스트링의 듀티 사이클이 PWM 제어 로직(240)(도 3)에 의해 적절하게 감소될 것이다. 다이 온도가 OTP 문턱값보다 문턱 양(예컨대, 15-30°C)만큼 낮은 경우에, 듀티 사이클 한계 문턱값은 보다 큰 듀티 사이클을 허용하도록 PWM 제어 로직(240)에 의해 적절하게 조정될 것이다. 듀티 사이클 제어는 PWM 듀티 사이클과 다이 온도 증가 사이의 관계가 대략 선형적인 경우에(예컨대, 100%로부터 50%로의 듀티 사이클의 감소가 다이 온도 증가 비율을 1/2로 감소시킴) 비교적 용이하게 구현될 수 있다. 다르게는, 듀티 사이클을 감소시키는 대신, LED 드라이버 스위치(212-217) 양단의 전압 강하를 제어함으로써(예컨대, 전압 강하를 소정의 최대값 아래로 유지) OTP 제한을 피할 수 있다.
- [0045] 이러한 프로세스 전반에 걸쳐서, 디바이스(310)는 인에이블된 상태로 유지되지만, 감소된 듀티 사이클로 동작한다. 듀티 사이클 제한이 활성화되는 동안, FPO 핀은 장애 상태를 나타내도록 로우 상태로 끌어내려진다.
- [0046] 드라이버 IC를 포함하는 예시적인 LED 후면 조명 시스템
- [0047] 도 4의 예시적인 시스템(또는 디바이스)(300)은 단일의 5V 내지 24V 전원으로부터 동작하는 드라이버/스위칭 조정기(예컨대, 도 3의 (210))를 포함하며, LED 스트링마다 소정의 최대 전류(예컨대, 일 실시 예에서 30mA)로, 복수의 LED 스트링(예컨대, 도 4의 LED 스트링(320a-320f와 같이 6 또는 8개에 이르는 스트링)의 각각에서 10개까지의 직렬 구성된 LED를 구동할 수 있다.
- [0048] 전류는, 소정의 마진(일례에서,  $\pm 1.0$ ) 내에서 LED 스트링들 간에 매칭될 수 있다. LED 전류는 접지로의 저항(내부 저항 또는 외부 저항일 수 있음; 예컨대 도 3의 저항(218a-218f)을 참조)을 이용하여 설정된다. 저항이 외부 저항일 때, 사용자는 저항의 저항값과 LED 전류 사이의 수학적 반비례 관계에 기초하여 LED 전류를 소정의 값으로 프로그래밍할 수 있다. IC(310)는 최대 10비트 분해능을 갖는 PWM 생성기(예컨대, 도 3의 PWM 오실레이터(244), PWM 인터페이스(242) 및 PWM 제어 로직(240))를 포함한다. PWM 생성기는 약 60Hz 내지 약 200kHz의 주파수(예컨대, 600Hz 내지 24kHz, 또는 청각적 노이즈 또는 버징(buzzing)을 최소화하기 위해 청각 대역 외의 다른 범위)에서 동작할 수 있다. 동작 주파수는 접지로의 저항(345)을 이용하여 설정될 수 있다.
- [0049] LED 감소(Dimming)는 PWM 핀 상의 펄스 폭 변조(PWM)를 이용하여 이루어진다. PWM 핀 상의 주파수는 약 60Hz 내지 약 100kHz일 수 있다(예컨대, 130Hz 내지 5kHz). PWM 신호(331)의 듀티 사이클은 PWM 생성기와 동일한 분해능(예컨대, 최대 10 비트 분해능)을 가지고 측정될 수 있다. PWM 신호(331)의 듀티 사이클의 주파수도(예컨대, 본 명세서에 기술된 바와 같이, 또는 당업계에서 알려진 다른 방식으로) LED 드라이버(212-217)의 출력단에 인가되기 전에 증가 및/또는 위상-시프트될 수 있다.
- [0050] 부스트 변환기 및 게이트 드라이버(220)는 전하 저장 노드(322)에서의 출력 전압을 LED 전류 드라이버에 의해 요구되는 최소값으로 자동으로 설정하도록 PWM 드라이버(210)로부터의 DHC(Dynamic Headroom Control) 신호를 수신한다. 부스트 변환기 및 게이트 드라이버(220)의 주파수는 접지로의 저항(327)을 이용하여 프로그래밍될 수 있다(예컨대, 300kHz 내지 1.5MHz).

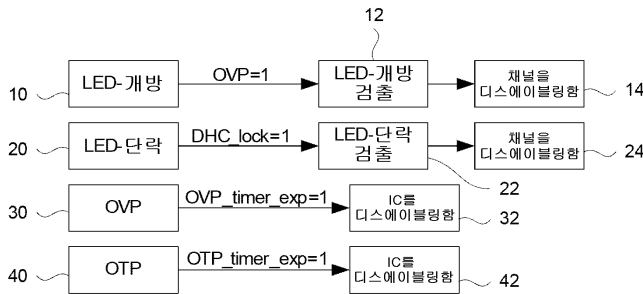
[0051] 결론/요약

[0052] 본 발명은 드라이버 및 스위칭 조정기와 같은 집적 회로를 조정 및/또는 제어하는 회로 및 방법을 제공한다. 회로는 개괄적으로 전류, 전압 강하 또는 전압 부스트를 제어 또는 조정하도록 구성된 제 1 스위치; 제 1 펄스 폭을 갖는 제 1 펄스를 제 1 스위치로 전송하도록 구성된 제 1 조정기 또는 드라이버; 및 펄스 폭 변조 회로를 포함하되, 이 펄스 폭 변조 회로는, (i) 제 1 열 문턱값에 도달하였을 때 제 1 펄스 폭을 감소시키고, (ii) 제 1 열 문턱값보다 낮은 제 2 열 문턱값에 도달하였을 때 제 1 펄스 폭을 증가시키도록 구성된다. 방법은 개괄적으로 전류, 전압 강하 또는 전압 부스트를 제어 또는 조정하도록 구성된 하나 이상의 제 1 스위치에 제 1 조정기 또는 드라이버로부터의 펄스를 인가하는 단계(상기 펄스는 제 1 듀티 사이클을 가짐); 조정기 또는 드라이버가 제 1 열 문턱값에 도달하였을 때 상기 펄스가 제 1 듀티 사이클보다 작은 제 2 듀티 사이클을 갖도록 상기 펄스의 폭을 감소시키는 단계; 및 집적 회로가 제 1 열 문턱값보다 작은 제 2 열 문턱값에 도달하였을 때 상기 펄스가 제 2 듀티 사이클보다 큰 제 3 듀티 사이클을 갖도록 상기 펄스의 폭을 증가시키는 단계를 포함한다.

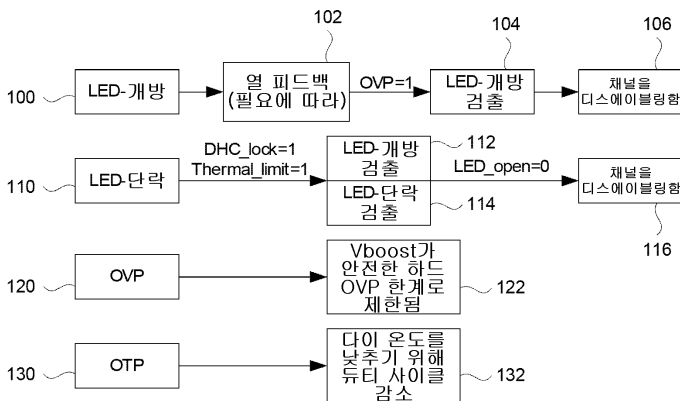
[0053] 본 발명의 구체적인 예시적인 실시예들에 대한 기술된 설명은 예시와 설명을 위해 제공된 것이다. 이러한 설명은 망라적인 것이거나 본 발명을 개시된 형태 그대로 한정하거나 제한하기 위한 것이 아니며, 본 명세서의 내용에 비추어 다수의 수정 및 변경이 가능함이 명백하다. 실시예들은 본 발명의 원리 및 그 실제 응용을 가장 잘 설명하고, 그에 따라 당업자가 고려하는 특정 용도에 맞게 다양한 변경을 가해 본 발명 및 다양한 실시형태를 최대한 활용할 수 있게 하기 위해 선택 및 기술되었다. 본 발명의 범위는 첨부된 특허청구범위 및 그 균등물에 의해 규정되도록 의도한 것이다.

도면

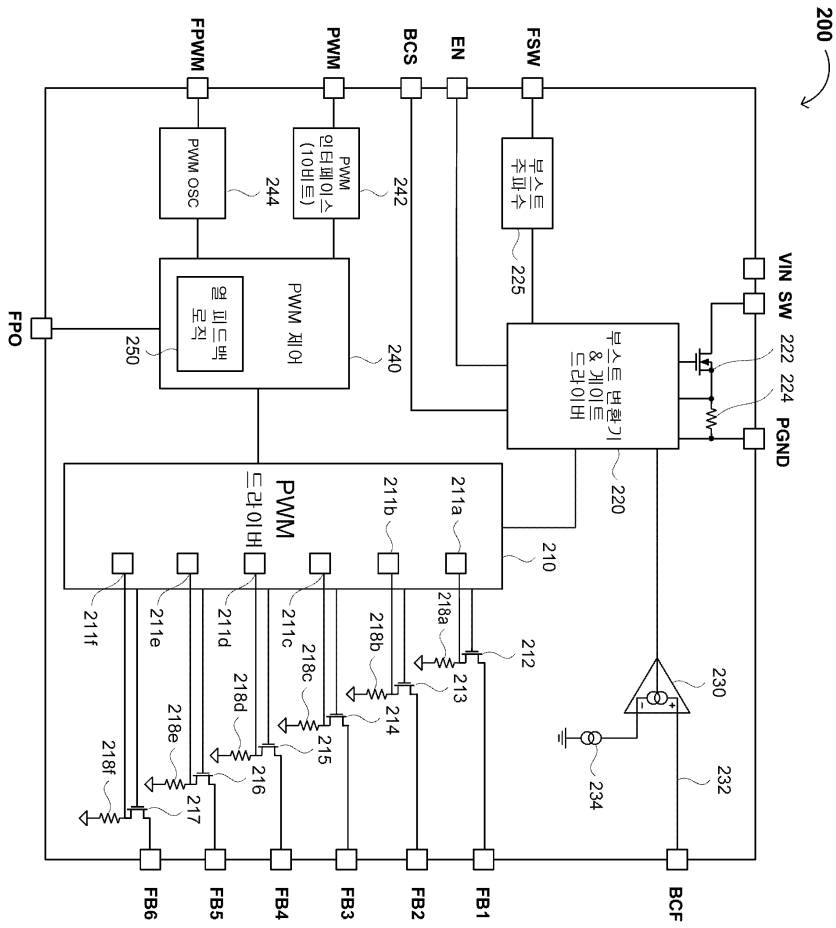
도면1



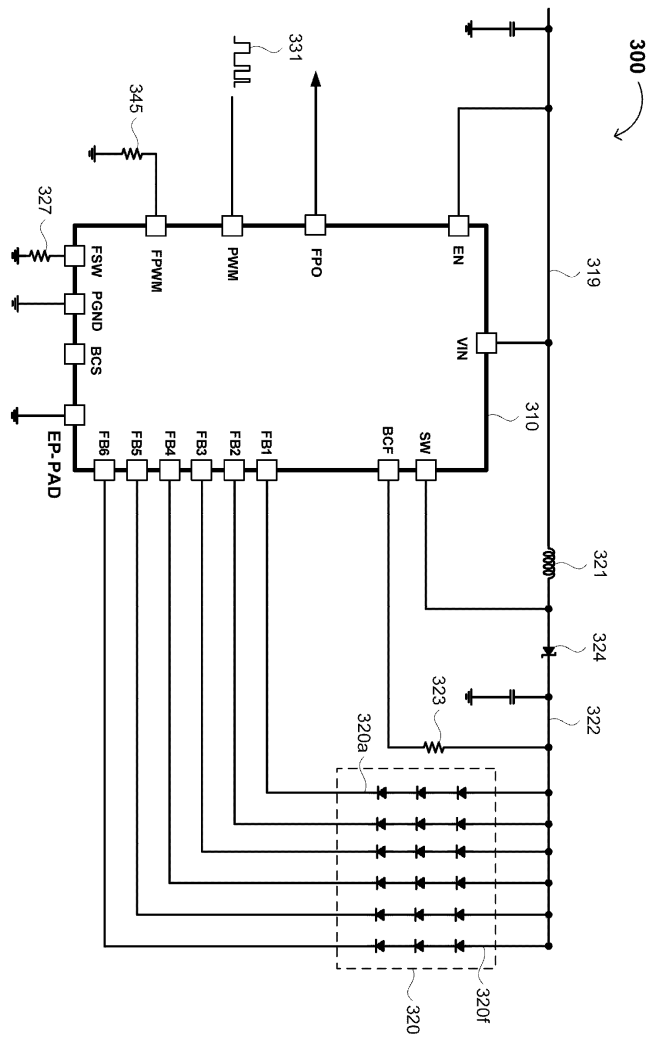
도면2



도면3



도면4

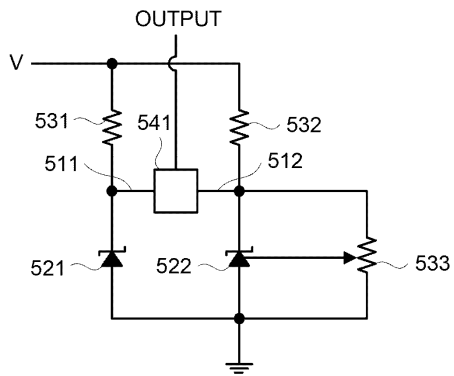




도면5

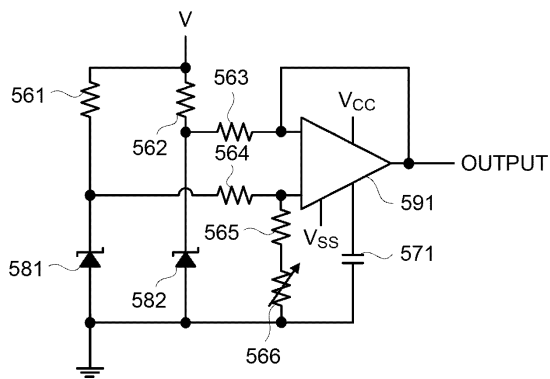
(a)

500 ↗



(b)

550 ↗



도면6

600 ↗

