



(12) 发明专利

(10) 授权公告号 CN 1973064 B

(45) 授权公告日 2010.10.06

(21) 申请号 200580021074.2

(22) 申请日 2005.06.14

(30) 优先权数据

10/876,963 2004.06.25 US

(85) PCT申请进入国家阶段日

2006.12.25

(86) PCT申请的申请数据

PCT/US2005/020718 2005.06.14

(87) PCT申请的公布数据

W02006/011976 EN 2006.02.02

(73) 专利权人 克里公司

地址 美国北卡罗莱纳

(72) 发明人 J·R·杰尼

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 李帆

(51) Int. Cl.

C30B 29/36 (2006.01)

C30B 23/00 (2006.01)

C30B 33/00 (2006.01)

(56) 对比文件

US 6218680 B1, 2001.04.17, 全文.

EP 1160361 A, 2001.12.05, 全文.

US 20030233975 A1, 2003.12.25, 权利要求
1-53.

审查员 刘冰

权利要求书 1 页 说明书 23 页 附图 9 页

(54) 发明名称

100 毫米的高纯半绝缘单晶碳化硅晶片

(57) 摘要

公开了单一多型体的单晶碳化硅晶片,其直径大于 75 毫米,并小于 125 毫米,电阻率大于 10000ohm-cm,微管密度小于 200cm⁻²,并且浅能级掺杂剂的总浓度小于 5E16cm⁻³。

1. 碳化硅晶片,包括:
单一多型体的单晶;
直径大于 75 毫米,且小于 125 毫米;
电阻率大于 10000ohm-cm;
微管密度小于 200cm^{-2} ;以及
浅能级掺杂剂的总浓度小于 $5\text{E}16\text{cm}^{-3}$ 。
2. 依据权利要求 1 的晶片,其具有的直径大约 100mm。
3. 依据权利要求 1 的晶片,其具有的微管少于每平方厘米 100 个。
4. 依据权利要求 1 的晶片,其具有的微管少于每平方厘米 30 个。
5. 依据权利要求 1 的晶片,其具有的微管少于每平方厘米 15 个。
6. 依据权利要求 1 的晶片,其具有的微管少于每平方厘米 5 个。
7. 依据权利要求 1 的沿轴碳化硅晶片。
8. 依据权利要求 1 的离轴碳化硅晶片。
9. 依据权利要求 8 的碳化硅晶片,其中离轴取向的量选自 8° , 4° 和 3.5° 。
10. 依据权利要求 1 的晶片,其中所述的多型体选自碳化硅的 3C, 4H, 6H 和 15R 多型体。
11. 依据权利要求 1 的晶片,进一步包括选自碳化硅和 III 族氮化物的外延层。
12. 依据权利要求 1 的晶片,其具有的氮原子浓度小于大约 $2 \times 10^{15}\text{cm}^{-3}$ 。
13. 依据权利要求 1 的晶片,其中钒的浓度小于 $1 \times 10^{14}\text{cm}^{-3}$ 。
14. 依据权利要求 1 的晶片,其具有的电阻率在室温下至少 50000 $\Omega\text{-cm}$ 。
15. 依据权利要求 1 的晶片,其具有的点缺陷浓度不超过 $5 \times 10^{17}\text{cm}^{-3}$ 。
16. 单晶碳化硅晶片,其具有的直径大于 75 毫米,电阻率大于 10000ohm-cm,且微管密度小于 200cm^{-2} 。
17. 依据权利要求 16 的晶片,其包括的浅能级掺杂剂的总浓度小于 $5\text{E}16\text{cm}^{-3}$ 。
18. 碳化硅单晶体,其通过在晶种的生长表面上淀积含 Si 和 C 的蒸气物质生长,所述晶体具有的直径大于 3 英寸,电阻率大于 10000ohm-cm,且微管密度小于 200cm^{-2} 。
19. 依据权利要求 18 的晶片,其包括的非有意引入的浅能级掺杂剂的总浓度小于 $5\text{E}16\text{cm}^{-3}$ 。
20. 非有意掺杂的碳化硅单晶体,其通过 SiC 源粉的升华产生含有 Si 和 C 的蒸气物质,不有意引入 P 型或者 N 型掺杂原子而生长,所述晶体具有的直径大于 75 毫米,电阻率大于 10000ohm-cm,微管密度小于 200cm^{-2} ;并且非有意引入的浅能级掺杂剂的总浓度小于 $5\text{E}16\text{cm}^{-3}$ 。

100 毫米的高纯半绝缘单晶碳化硅晶片

[0001] 本发明涉及共同转让的美国专利 No. 6814801 和美国公布 Nos. 20050022727 以及 2005022724。本发明还涉及共同转让的美国专利 Nos. 6218680、6396080、6403982、6639247 以及 6507046 中提出的那些发明。

[0002] 本发明涉及半绝缘碳化硅单晶,且具体地,涉及形成直径至少 100 毫米 (mm) 的高纯半绝缘碳化硅单晶晶片的方法。因为英制和公制单位之间的关系 (例如,25.4 毫米 = 1 英寸),这样的晶片也被称为“4 英寸”晶片。

[0003] 碳化硅 (SiC) 的电子和物理综合性能使其是用于高温,高压,高频和高功率电子器件的引人关注的半导体材料。这些性能包括 3.0 电子伏特 (eV) 的带隙 (6H),4 兆伏每厘米 (MV/cm) 的击穿电场,4.9W/cmK 的热导率,以及 2×10^7 厘米每秒 (cm/s) 的电子漂移速率。碳化硅还特别有用的能力是可通过掺杂变成导电的,或者采用多种加工技术变成半绝缘的。这些性能使得碳化硅成为大量电子应用的选择材料。

[0004] 制造用于许多应用比如 RF 器件的集成电路需要半绝缘的衬底,在其上面构建电子器件并将它们彼此连接。历史上,蓝宝石因其对电流的高阻性而被用作微波器件的衬底材料。然而,蓝宝石的缺点在于,限制了对于适当器件操作具有合适的晶格匹配的衬底上可以制造的半导体层的类型。

[0005] 如这里所用到的,术语“高阻”和“半绝缘”在大多数场合下可以认为是同义的。通常,这两个术语描述了具有的电阻率大于大约 1500 欧姆厘米 (ohm-cm) 的半导体材料。这样,为了实现 RF 无源行为,半绝缘碳化硅器件应当具有至少 1500 欧姆厘米 (ohm-cm) 的衬底电阻率。而且,为将器件的传输线路损耗最小化到可以接受的 0.1dB/cm 或者更小的水平,需要 5000ohm-cm 或者更好的电阻率。为了器件绝缘以及为了使背栅效应最小化,半绝缘碳化硅的电阻率需要接近 50000ohm-cm 或者更高的范围。

[0006] 本领域的研究表明,碳化硅衬底的半绝缘行为是碳化硅带隙中的深能级所导致的结果;即,离价带和导带都比 p 型和 n 型掺杂剂产生的能级离的远。这些“深”能级被认为由离导带或者价带边缘至少 300meV 的态组成,例如,作为本领域标准在先研究代表的美国专利 No. 5611955。

[0007] 如上面的参考专利和申请中所提出的,已经发现可以在不采用钒作为掺杂剂以产生引起半绝缘特性的深能级态的情况下制备半绝缘的碳化硅。

[0008] 尽管钒可以制得半绝缘的碳化硅晶体,但是已经发现它的存在会产生背栅效应;即,在采用钒掺杂晶体作为半绝缘衬底的器件中,在钒上俘获的负电荷会起到内生栅的作用。这样,出于特定的器件考虑,最好避免钒。

[0009] 在上面参照的授权专利中,半绝缘的碳化硅晶体被描述为包括施主掺杂剂,受主掺杂剂以及产生深能级态的本征点缺陷。当本征点缺陷的浓度超过施主浓度和受主浓度之差时,由本征点缺陷产生的态可以在不存在钒功效的情况下提供半绝缘特性,即,包括最小的存在量,其小于可以影响晶体的电子性能的存在量。

[0010] 在上面参照的授权专利中详细阐述了对半绝缘衬底的要求和它们的优势,它们在器件特别是微波器件中的应用,以及对碳化硅半绝缘衬底相关的和具体的要求,并且根据

背景的观点这些通常在本领域内是熟知的。因此,这里不再对其进行赘述。为参照目的,在 No. 6218680 (“680”专利)中的第1栏第14行到第3栏第33行给出了相关的讨论。

[0011] 然而,对于这个讨论要增加的是,对于包括因特网接入的高带宽传输的无线通讯服务以及相关服务的不断提高的要求驱使对可以支持这种传输的器件和电路提出相应的要求,这进而对材料——比如半绝缘碳化硅——产生需求,从这些材料可以制造出具有所需性能的器件。

[0012] 由此,‘680 专利指出,通过将碳化硅场效应晶体管 (FET) 以及相关的器件制作在高纯、无钒的半绝缘单晶碳化硅衬底上,可以得到优越的微波性能。如‘680 专利中所述,这些衬底的半绝缘性源于碳化硅带隙中间附近存在本征(点缺陷相关的)深电子态。这些本征深态一般在梨晶高温生长的过程中产生,衬底晶片是以本领域通常熟知的方式从梨晶上切下。

[0013] 在含有这些衬底的器件中,并且为了提供合适的低损耗 RF 性能,衬底必须通过持续保持其半绝缘性来起到低损耗电介质的作用。而保持半绝缘性的能力又依赖于衬底中本征深态的总数。在目前的实践中,当在半绝缘碳化硅晶片上或者采用这些晶片进行后续步骤时,如果本征深能级的密度不够高,在实践中观察到衬底的半绝缘性会降低或者功能消失。这些步骤包括在大约 1400°C (为示例目的)或者更高的温度下在半绝缘碳化硅晶片上生长外延层。这进而减少了可以在这些晶片上形成的或者包含这些晶片的有用器件的数量。

[0014] 尽管本发明人不希望受任何具体理论所束缚,然而当这种类型的半绝缘碳化硅衬底晶片经历特定范围的温度下的工艺步骤时,这种后续处理似乎可以起到减少点缺陷数量的退火作用。在积极意义上认为这可以生成更高品质的晶体,但当本征点缺陷的数量是衬底晶片半绝缘性能的基础时,这是不利的。

[0015] 换句话讲,如果在特定的温度范围内保持足够的时间,晶体的平衡或者近平衡会向点缺陷数量减少的一方移动;即,在较低的温度下,晶体会以按照熟知的热动力学原理所希望的方式相比高温下变得更加有序(更少的点缺陷)。

[0016] 作为另一种因素,通过大多数技术生长的碳化硅对半绝缘目的而言通常导电性太高。具体地,在升华生长的晶体中,碳化硅中的名义的或者非有意的氮浓度倾向于足够高($\geq 1-2 \times 10^{17}/\text{cm}^3$),其提供了足够的导电性,阻止了碳化硅在需要半绝缘衬底的器件中的应用,比如微波器件。

[0017] 因此,在制造用于电子器件的碳化硅晶体中,一个经常出现的问题是控制晶体中的元素杂质比如氮。例如,氮含量会影响碳化硅晶体的颜色。这种颜色的变化会在要求发光的特定应用中对晶体的有效性带来有害结果,比如发光二极管以及宝石加工。晶体中的氮还会带来导电性,必须对此加以控制以便碳化硅在不同电子应用中具有适当的性能。这里,本发明包括得到半绝缘碳化硅晶体的方法,它的一个步骤包括通过在氢环境气氛中进行升华生长的改进方法来降低氮含量,并由此降低晶体的内在导电性。

[0018] 所以,研究人员一直致力于控制,且特别是减少从升华生长室的气氛转移到生长中的碳化硅晶体中的氮的数量。例如,共同转让的 Carter 等的美国专利 No. 5718760 公开了一种减少碳化硅升华系统环境气氛中的氮浓度的方法。Carter 的‘760 专利通过用惰性气体如氩气对生长室进行回充,并然后将生长室抽真空到非常低的压力,来减少氮。

[0019] 另一种减少晶体生长系统中的环境氮的技术是最小化设备本身的氮含量。授权给 Kong 等的共同转让美国专利 No. 5119540 指出,在晶体生长系统中所不希望的氮(即使不是全部)绝大多数来自设备本身释放出来的氮气。例如,因设备在极高温下开裂或产生氮可以通过其逸出的针孔,存留在石墨设备中的氮会泄漏到环境气氛中。Kong 的' 540 专利通过采用由低氮含量的材料制造设备来防止氮进入到目标碳化硅晶体中。因而,Kong 的' 540 专利教导不具有高氮含量的极纯的设备组件可以产生较少受不希望程度的氮污染的碳化硅晶体。Kong 的' 540 专利给出的是在化学气相淀积系统中的氮最小化,但与这里所讨论的在升华系统中的是同样相关的。

[0020] 除了降低氮的含量,研究人员还要减少碳化硅晶体内的不可避免的氮含量的影响。例如,Carter 的' 760 专利认为升华室中的背景氮会导致不希望的晶体颜色。所以,' 760 专利公开了一种用相应的 p 型掺杂剂补偿氮含量以最小化或者消除这种不希望的氮影响的方法。p 型掺杂剂和氮相互补偿,并防止 Carter 的' 760 发明中所优选的无色碳化硅晶体中产生不希望的色心。

[0021] 氮补偿技术还已经被用来防止非有意氮掺杂主导碳化硅晶体的导电性。' 680 专利公开了另一种方法来补偿升华生长的碳化硅晶体中的氮含量。Carter 指出,可以用硼来补偿固有的氮。Carter 的' 680 还在所公开的升华工艺中利用温度梯度在碳化硅晶体中产生点缺陷。Carter' 680 技术用相应的受主掺杂剂,比如硼,来匹配(pairs)碳化硅晶体中所不希望的氮含量。然后,Carter' 680 用温度诱导的点缺陷来匹配任何剩余的掺杂剂以产生希望的半绝缘晶体。

[0022] 其它的研究也认为通过升华生长的碳化硅晶体中会发生非有意的氮掺入。这种研究倾向于关注最小化不希望的氮浓度的影响的方法,而不是从一开始防止氮掺入。上面所引用并授权给 Barrett 等的' 955 专利是这点的示例。Barrett' 955 专利给出了一种向半导体材料中引入诸如钒的元素来在禁带隙中产生深能级态的方法。Barrett' 955 的方法通过俘获氮并限制氮的电子迁移来解决碳化硅晶体中的氮含量。所以,Barrett 通过调节氮的影响而不是防止其在晶体中的存在实现了半绝缘的碳化硅衬底。

[0023] Carter 的两个专利与这里所描述并要求权利的本发明具有共同的受让人,这两个专利中给出的技术对于它们各自的目的可有效地使碳化硅晶体中氮掺入的影响最小化。Barrett' 955 专利需要进一步的元素掺杂,并会在目标碳化硅晶体中引起难以预料电响应。

[0024] 所以,仍然存在对在升华起始点就能对氮掺入碳化硅晶体中实现全面控制方法的需求。通过从晶体最初生长时控制氮含量,可以最少化补偿技术以及相关的工艺步骤。控制氮掺入还使得可以开发更多不同类型的晶体,包括为特定目的而具有不同程度氮含量的晶体。

[0025] 然而,碳化硅是一种难以加工的材料,因为其可以结晶成超过 150 种多型体,其中的一些以非常小的热力学差异彼此区分。而且,由于碳化硅的熔点高(在高压下超过 2700℃),加工碳化硅的许多工艺(包括外延膜淀积)经常需要在比其它半导体材料的类似反应高很多的温度下进行。

[0026] 一方面,自 1885 年 Acheson 认识到多晶碳化硅的生长,碳化硅的商用或者制造合成——典型用作研磨剂——已经进行了超过一个世纪。然而,用于电子用途的生长起源的开

始则晚很多,通常归功于 1955 年“Lely”方法(以其发明人命名)的开发。1978 年,首次实现了晶种升华技术,也称为改进 Lely 技术,并且在 19 世纪 80 年代后期,碳化硅技术主要由本发明的受让人迅速商业化。

[0027] 在晶种升华技术中,将晶种和源粉一起放在反应坩埚中,将坩埚加热到源的升华温度,并且放置方式可以在源和略微较冷的晶种之间产生热梯度。这个热梯度促使物质产生从源到晶种的气相移动,然后在晶种上凝结,从而导致块状晶体生长。这种方法也被称为物理气相传输(PVT)。

[0028] 在典型的碳化硅生长技术中,坩埚由石墨制成,并通过感应或者电阻加热,放置相应的线圈和绝缘体以建立和控制所希望的热梯度。源粉是碳化硅,晶种也是。坩埚竖直取向,源粉在下部且晶种位于上部,典型位于晶种支架上;参见美国专利 No. 4866005(重新授权为 No. RE34861)。这些是对现代晶种升华生长技术的示例性而非限制性描述。

[0029] 一种用于获得高品质晶体生长的典型且有用的方法是外延生长方法,其中将半导体材料薄膜淀积在相同或者晶体学(crystallographically)相似的材料衬底上。在许多情况下,采用化学气相淀积(“CVD”)进行外延生长。这指的是这样的技术,将含有相关元素的源气流引入到反应室中,其中存在合适的衬底,所处的温度,压力和流速条件促使源气体发生反应并在衬底上形成所希望材料的高品质晶体。

[0030] 由于很多原因,任何给定的半导体材料的最高品质的外延层通常最好形成于相同材料的衬底上;例如,碳化硅外延层形成于碳化硅衬底上。这样做有助于消除晶格错配或者其它的物理不一致性,比如,当两种不同(甚至非常相似的)材料彼此相互接触时,几乎总是必然存在的热膨胀系数的差异。

[0031] 因此,在半导体器件制造中,得到合适的衬底材料对于外延生长和器件都是基本的要求。作为另一个原因,尽管外延生长倾向于生成高品质的晶体,但它进行得非常慢。结果,采用外延生长技术来获得块状单晶,即使在物理上是可行的,但在商业上也没有吸引力。

[0032] 所以,提高碳化硅大单晶的生长速率,提高可以生长的直径,以及降低大晶体中的缺陷密度仍是必要和所希望的目标。

[0033] 尽管近年来碳化硅块状晶体中的结构缺陷密度已经持续降低,但仍会出现相当高的缺陷浓度,并已经发现难以消除。这些会引起严重问题,限制了衬底上制作的器件的性能,或者在某些情况下完全得不到有用的器件。例如,一些市售的碳化硅晶片中的典型缺陷密度可以为 100 个每平方厘米(cm^{-2})的量级。而在碳化硅上形成的兆瓦器件需要的无缺陷面积在 0.4cm^{-2} 的量级。因此,获得可以用来制作用于高压、高电流应用的大表面积器件的大单晶仍然是困难的。

[0034] 尽管命名偶尔有所不同,但碳化硅块状晶体中最常见的缺陷通常被称为微管和六边形空隙。微管是空心的超级螺型位错,其 Burgers 矢量沿着 c 轴。对微管的产生已经提出或者确定了许多原因。这些原因包括过剩的物质比如硅或者碳夹杂物,外来杂质比如金属沉积物,边界缺陷,以及局部位错的移动或者滑动。例如,参见 Powell 等的 Growth of Low Micropipe Density SiC Wafers, Materials ScienceForum, 第 338-340 卷,第 437-440 页(2000 年)。

[0035] 六边形空隙是晶体中的扁平、六边形小板状的空腔,通常具有在其下拖曳的空

管。一些证据表明微管与六边形空隙相关联。在 Kuhr 等的 Hexagonal Voids and the Formation of Micropipes During SiC Sublimation Growth, Journal of Applied Physics, 第 89 卷, 第 8 期, 第 4625 页 (2001 年 4 月) 中, 对这些缺陷 (示例性不是限制性的) 进行了相对近期的讨论。

[0036] 最近的研究表明, 晶种升华技术制备的块状晶体中的问题源于晶种本身以及对其进行物理处理的方式; 例如, Sanchez 等的 Formation of Thermal Decomposition Cavities in Physical Vapor Transport of Silicon Carbide, Journal of Electronic Materials, 第 29 卷, 第 3 期, 第 347 页 (2000 年)。Sanchez 用“微管”一词来描述“形成在超级螺型位错芯部与 [0001] 轴平行或者近平行排列的直径为 0.1 微米到 5 微米的近似圆筒状的空隙”, 引文同上, 第 347 页。Sanchez 将更大的空隙 (“直径从 5 微米到 100 微米”) 称为“热分解空腔”, 并且认为微管和热分解空腔产生于不同的原因, 引文同上。

[0037] 基于这个假设和他的实验工作, Sanchez 认为“富硅蒸气”从晶种的背表面 (与生长的方向相反) 迁移到生长系统中, 引起热分解空腔, 该热分解空腔在晶种中产生微管并然后在生长的晶体中产生微管。Sanchez 认为“对载硅物质的连续的扩散阻挡层”会减少或者消除这些空腔。为此目的, Sanchez 描述了一种碳化蔗糖阻挡层, 但承认这种技术并不是“完全可重复的”。引文同上, 第 352 页。

[0038] 因此, 为了继续提供对单晶碳化硅块状晶体品质的改进, 以及降低缺陷密度, 必须确定并成功解决晶种中的缺陷来源。

[0039] 发明简述

[0040] 本发明是单多型体的单晶碳化硅晶片, 其具有的直径大于 75mm (3 英寸), 并小于 125mm (5 英寸), 电阻率大于 10000 ohm-cm, 微管密度小于 200cm^{-2} , 以及浅能级掺杂剂的总浓度小于 $5 \times 10^{16}\text{cm}^{-3}$ 。

[0041] 附图简述

[0042] 图 1 是说明发明详述中提到的温度范围和几种不同冷却速率的原理图; 以及

[0043] 图 2 是通过深能级瞬态谱 (DLTS) 测得的相对于温度的电容变化曲线, 温度以 Kelvin 为单位。

[0044] 图 3 是由碳化硅晶体样品的电子顺磁共振 (EPR) 评价得到的三个曲线的对比。

[0045] 图 4 显示了在现有技术的常规氩环境中生长的 4H- 碳化硅晶体对应的低温光致发光光谱。

[0046] 图 5 显示了在根据本文发明的氢环境中生长的 4H- 碳化硅晶体对应的低温光致发光光谱。

[0047] 图 6 和图 7 是从本领域的科学论文中复制的显微图, 二者都图解说明了碳化硅中的微管。

[0048] 图 8 是传统碳化硅升华生长系统的横截面示意图。

[0049] 图 9 和图 10 分别是与本发明有关的晶种支架, 晶种以及生长中的晶体的横截面示意图。

[0050] 图 11 是依据本发明的晶种支架和碳化硅晶种的横截面示意图。

[0051] 图 12 是与本发明相关的一些因素的示意说明。

[0052] 发明详述

[0053] 本发明是一种碳化硅晶片,其包括单多型体单晶,直径大于 75mm(3 英寸),且小于 125mm(5 英寸),电阻率大于 10000 欧姆厘米($\Omega\text{-cm}$),微管密度小于 200 每平方厘米(cm^{-2}),浅能级掺杂剂的总浓度小于 $5\text{E}16(5 \times 10^{16})$ 每立方厘米(cm^{-3})。

[0054] 如本领域技术人员所熟知的,术语“单晶”(或者它的同义词,“单晶体”),特别是对这里所描述并要求权利的尺寸的晶体,即使当其中含有小面积、小区域或者小数量的其它多型体的碳化硅时,也可以正确的应用到这样的大晶体中。因此,大的高品质晶体晶片,其中单多型体占主导性,在这里被恰当地称为“单晶”。

[0055] 在优选实施方案中,晶片的直径是大约 100mm 或者 4 英寸。正如这里其它地方所述,在公制单位和英制单位之间的关系为 4 英寸的晶片直径是 101.6mm。本领域技术人员知道这些因素,并且明白本发明涉及直径精确是 100mm 的晶片,以及直径精确是 4 英寸的晶片。

[0056] 依据本发明的晶片适合用于高频功率器件,高功率器件,高温器件、光电子器件以及 III 族氮化物的淀积。

[0057] 晶片可以选自碳化硅的 3C,4H,6H 和 15R 多型体,其中 4H 多型体是目前最优选的。可获得的晶片是沿轴取向的,或者多种离轴取向的,比如(但不限于) 3.5° , 4° 和 8° 。作为一个实施例,离轴或者偏离取向的晶片可以(但不必要)指的是表面法向矢量向 {0001} 面上的投影和最近的 $\langle 11\text{-}20 \rangle$ 方向向该面内的投影之间的角度。

[0058] 依据本发明的晶片含有的微管少于 200 每平方厘米(cm^{-2}),更优选少于 100 每平方厘米,在更优选的实施方案中,少于 30 每平方厘米,并且在低密度以及超低的密度下,分别少于 15 和少于 5 每平方厘米。

[0059] 晶片可以包括单面抛光、具有硅面或者碳面以备外延生长,或者双面抛光,具有硅面或者碳面以备外延生长。可以用化学机械抛光对晶片进行修整,以硅面为外延面,或者双面化学机械抛光,以硅面为外延面。

[0060] 如这里所用的,晶片的直径指采用 ANSI 认证的数字测量仪在每一个晶片上进行手工宽度测量的跨表面的线尺寸。

[0061] 用 ANSI 认证的非接触工具在中心点进行厚度测量。在每个晶锭的一个晶片的样品上,采用认证的数字测量仪对平整度进行类似测量。对于 100mm 的晶片,容差在 0.015 英寸(0.38mm)之内。根据预期的最终用途依据本发明的晶片具有的标准厚度在大约 350 到 700 微米(μm)之间。

[0062] 离轴表面取向指的是晶片表面相对于晶格结构中的晶面的取向。表面取向测量用 x 射线测角仪在每个晶锭的一个晶片的样品上在晶片的中心进行。

[0063] 对于商业目的,可获得的晶片都有主平面和次平面(flat)。如半导体术语一般所指,主平面代表晶片上最长长度的平面,取向平行于特定的低指数晶面。用反射技术通过手动角度测量在每个晶锭的一个晶片上进行测量主平面。

[0064] 次平面是比主平面长度短的平面,且次平面相对于主平面的位置确定了晶片的面。在优选的实施方案中,对每个晶片的碳面都用激光标明与半导体工业中的定义和表征相一致光学符号识别兼容字体。

[0065] 依据本发明的晶片还可以在表面上包括一个到五个外延层,并且这些层优选且典型选自碳化硅和 III 族氮化物。这类材料中每一种的电子性能和优点在本领域内都是熟知

公认的,因此,这里不作进一步详细讨论。

[0066] 因此,本发明可以包括结合了刚才所述的晶片和外延层的器件,在大多数情况下,在晶片上形成相对大数量的这种器件,并且在分离成单个器件以便最终使用之前在晶片上进行电位测试 (potentially tested)。

[0067] 本发明的半绝缘碳化硅晶片可以为器件比如 FET、MOSFET、JFET、MESFET、HFET、HEMT、漏极扩展 MOSFET 以及横向 DMOS 晶体管提供合适的衬底 (依赖于它们的具体设计)。

[0068] 在其半绝缘特性中,晶片具有的氮原子浓度小于大约 $2 \times 10^{15} \text{cm}^{-3}$,且钒浓度小于 $1 \times 10^{14} \text{cm}^{-3}$ 。

[0069] 在优选实施方案中,晶片的电阻率在室温下至少是大约 $50000 \Omega \cdot \text{cm}$ 。

[0070] 如在本讨论的其它部分所述,点缺陷的存在会影响半绝缘特性,因此在一些实施方案中,晶片含有的点缺陷浓度不超过 $5 \times 10^{17} \text{cm}^{-3}$ 。

[0071] 在其它实施方案中,晶片可以包括施主掺杂剂、受主掺杂剂和本征点缺陷。在一个实施方案中,第一种导电类型的掺杂剂的数量大于另一种 (第二种) 导电类型的掺杂剂的数量,且起到补偿占主导的第一种掺杂剂的作用的本征点缺陷的数量大于第一种类型的掺杂剂超过第二种类型的掺杂剂的数值差,并且过渡元素的浓度小于 $1 \times 10^{16} \text{cm}^{-3}$ 。

[0072] 在这个实施方案的优选方面,第一种类型的掺杂剂是施主,第二种类型的掺杂剂是受主,并且本征点缺陷起到受主的作用。最优选地,受主包括硼。如在其它实施方案中,晶片中的钒的浓度优选小于 $1 \times 10^{14} \text{cm}^{-3}$ 。

[0073] 在另一个实施方案中,本发明的晶片包括氮和至少一种受主元素,该受主元素具有的电子能级相对于单晶碳化硅的价带在 0.3 至 1.4 电子伏之间,并且这一受主元素存在的数量过补偿氮,并将碳化硅衬底的费米能级钉扎在至少这一受主元素的电子能级上。

[0074] 在另一个实施方案中,晶片包括一定数量的电活性的氮,一定数量的电活性的起受主作用的点缺陷,以及电子能级相对于单晶碳化硅的价带在 0.3 至 1.4 电子伏之间的一定数量的至少一种受主元素,并且受主元素和点缺陷的总量大于电活性的氮的数量,从而将碳化硅单晶的费米能级钉扎在至少这一种受主元素的电子能级上。

[0075] 在另一个实施方案中,依据本发明的晶片包括非有意引入的氮、钪和硼,并且氮的浓度大于钪的浓度,硼的浓度足够使硼和钪的总浓度过补偿氮,并将碳化硅的费米能级钉扎在钪的能级上。

[0076] 许多技术可以增强依据本发明的晶片的制备。

[0077] 首先,尽管本发明人不希望受任何具体理论所限制,一方面,合适的方法可以从热力学的意义上得到最好理解。如上所述,本发明的一个目的是避免采用钒来在碳化硅中产生半绝缘性。作为替代,本发明在碳化硅中产生足够大浓度的点缺陷态,使得在正常的半导体加工和器件制作之后,留存的浓度仍然超过产生半绝缘性所必需的数量。

[0078] 熟悉碳化硅的性质和半绝缘特性基础的人将认识到,不存在满足这种需求的点缺陷的具体数量或者浓度。相反,目标是将有助于导电性的晶格中的其它掺杂剂 (包括点缺陷) 的浓度最小化,并然后使特定项目 (在这种情况下是点缺陷) 以及它们所产生的态的浓度超过该浓度,由此产生所希望的半绝缘特性。

[0079] 换句话说,在补偿晶体中,产生所希望的深能级态以及所得的半绝缘特性的点缺陷的浓度必须大于浅补偿掺杂剂的净浓度。因此,半绝缘的补偿碳化硅晶体可以具有相当

高的受主和施主原子浓度,假定点缺陷的数量超过这些浓度之差。点缺陷的这种浓度还可以表示为超过任何未补偿的浅掺杂剂所需要的浓度。当然,要明白,深“能级”本身并不是补偿因素,也就是说,深施主不会补偿浅施主。相反,本领域技术人员明白,深受主补偿浅施主且反之亦然。

[0080] 然而,通常已经发现,最小化潜在的补偿施主和受主原子的数量,由此最小化超过相关的数值差所需要的点缺陷的数量更为有效。例如(仅为了讨论目的),如果施主原子的浓度是 $2E17 (2 \times 10^{17} \text{ cm}^{-3})$, 且受主原子的浓度为 $3E17 (3 \times 10^{17} \text{ cm}^{-3})$, 点缺陷的浓度就必须大于 $1E17$ (即 $3E17$ 减去 $2E17$)。因此,最小化施主和受主原子的数量(浓度)是进行本发明的优选方式(尽管并不一定),因为其能减少为在晶体中引起半绝缘性而需要产生的态的数量。

[0081] 另一方面,本发明是在不存在相应数量的深能级陷阱元素时制备高品质半绝缘碳化硅晶体的方法。在这方面,本发明包括,将碳化硅晶体加热到高于从源气体化学气相沉积(CVD)生长碳化硅所需要的温度,但低于在环境条件下产生不利的高速碳化硅升华的温度的温度,由此在热力学上增加晶体中的点缺陷以及所产生的态的浓度。

[0082] 起始晶体优选具有高纯度,并且是由晶种升华技术制备,比如在美国专利 RE34861 (由 No. 4866005 重新授权) 中所述,或者如 Mueller, Status of SiC Bulk Growth from an Industrial Point of View, J. Crystal. Growth, 第 211 卷,第 1 期(2000 年)第 325-332 页中所讨论的。

[0083] 然后,本方法包括将加热的晶体以足够快的速率冷却到接近室温,以便在冷却的晶体中保持大于最初浓度的点缺陷浓度。

[0084] 换句话说,该方法包括如下步骤,将加热的晶体以足够快的速率冷却到接近室温,以减少在其间缺陷(包括但不限于因加热步骤而产生的缺陷)可以充分移动而重新退火进晶体中的温度范围内所花费的时间,由此制得具有的与点缺陷相关的深能级态的浓度比其它方面相同进行生长但没有以这种方式加热和冷却的碳化硅晶体中的这些态的浓度大的碳化硅晶体。

[0085] 碳化硅可以以单晶碳化硅晶片或者单晶碳化硅梨晶(具有典型限定为单晶结构的梨晶)的形式加热。在最优选的实施方案中,晶体具有的多型体选自碳化硅的 3C, 4H, 6H 或者 15R 多型体。在更优选的实施方案中,该方法包括,将补偿的碳化硅晶体加热并冷却,且在最优选的实施方案中包括,将补偿的晶体加热并冷却,其中浓度最大的掺杂剂的存在量大约为 $5E16$ 或者更少。如前所述,当采用补偿晶体时,该方法包括,将晶体加热并冷却,以使点缺陷的数量增加到大于未补偿浅掺杂剂的浓度量。在一般情况下,冷却步骤包括,将加热的晶体冷却到室温。因此,在另一个方面,本发明是通过本发明方法以及它的各种实施方案制得的半绝缘碳化硅晶体。

[0086] 在优选的实施方案中,加热碳化硅晶体的步骤包括,将晶体加热到至少大约 2000°C 。尽管 2000°C 不是精确的或者必需的下限,然而点缺陷的产生被认为是热力学激活的,因此在温度和这些缺陷的浓度之间可能包括一个指数关系。已经观察到,在 2000°C 或者更高的温度下生成优选且有用数量的点缺陷。

[0087] 在优选的实施方案中,在大气压力下,将晶体加热到大约 2000°C 到 2400°C 之间的温度。这些温度在大气压力下提供了有用的范围。在高于 2400°C 的温度下,碳化硅倾向于以

不可否认的高速率升华,因此高于 2400°C 的温度在大气压力下是较不适宜的或者不利的。

[0088] 熟悉碳化硅物理性能的人明白,升华可以在相当宽的高温范围内发生。在这个范围的较低部分,升华速率足够小,以致几乎不或者完全不需要关注。然而,在这个范围的较高部分,升华速率相当高,是不利的。因此,本发明方法的温度上限在一定程度上受特定环境下发现会引起麻烦的升华的主观程度所束缚。如上所述,在大气压力下,虽然已经发现 2400°C 是一个有利的上限,但并不绝对。

[0089] 将温度升高到 2000°C 或者更高的目的是热力学的目的。在通常可预料的方式下,在越高的温度下,晶体的熵越高,因此,在越高的温度下,会有越多的可以产生半绝缘性能的点缺陷和所导致的态。另外,熟悉碳化硅和晶体热动力学的人知道,随着温度的升高,可能存在较低的温度下不会产生的另外类型的态。如果依据本发明将加热的晶体适当地冷却,这些另外类型的态会被保留下来,并将有助于所希望的半绝缘性。

[0090] 因此,将晶体加热到这些温度产生了更加无序的晶体,并且当晶体返回到室温时本发明将这些所希望的态(相对意义上)冻结在晶体中。冷却步骤是重要的,因为如果晶体被允许在中间温度范围,比如高于大约 1400°C 的温度内度过太多时间,晶体将经历前面提到的退火过程,由于晶体变的更有序,就会达到不同的平衡或者近平衡条件,在这些条件下这些态消失(或者在功效上减少到不恰当的数量)。

[0091] 对于优选的 2400°C 的上限,熟悉碳化硅和晶体生长技术的人明白,其仅是大气压力下实用的界限,而不是绝对的界限。换句话讲,当使用相对典型的设备在大气压力下操作时,2400°C 是优选的上限温度。本领域技术人员可以在更高的温度进行加热而不需要过度的实验,但必须增加另外的设备和技术,比如加入覆盖硅和碳的气氛或者采用一些其它的高压技术,以防止碳化硅在如此高的温度下开始发生统计上数量显著的升华。

[0092] 这样,本发明的方法将晶体加热到实用的高温,以在晶体中产生尽可能多的态,同时避免或者最小化晶体的劣化或者升华。

[0093] 在加热步骤期间,优选将晶体在高温下保持至少大约两分钟的时间,这个时间间隔有实用上的和功用上的考虑。从实用角度看,在大多数情况下,需要花费几分钟将碳化硅加热到这个温度。从功用角度看,这还给晶体达到产生所希望的态的平衡或者近平衡条件提供了足够的时间。现在,加热时间在功用上可最好地表示为足够在晶体中得到具有所希望数量的态的热平衡或者近平衡的时间。要明白的是,晶体不需要达到在最合适的或者该术语严格意义下的完全平衡,但这里使用该术语用来描述这样的条件,在此条件下,晶体达到所给定的温度,并在那里保持一段充分的时间,以产生所希望数量的态。

[0094] 加热晶体的步骤优选包括,将晶体在感应加热器中加热,在该情形中,冷却晶体的步骤包括(至少)降低感应线圈的功率。在半导体制造中的感应加热器以及它们的操作方法在本领域内通常是熟知的,并且可依据本发明将其结合进来而不需要过度的实验。因此,由于对要求权利的本发明来讲,具体的感应加热器并不是关键性的,这里对其不再详细讨论。另外,本领域技术人员可以采用其它的加热方式而不需要过度的实验。

[0095] 一旦在 2000°C 或者以上的温度将晶体加热一段所希望的时间,以一定方式将其冷却,使得可以避免在缺陷可充分移动以致消失或者重新退火进入系统的温度范围内停留任何显著时间。在目前优选的实施方案中,冷却速率超过大约 30°C 每分钟看来是优选的,且 150°C 每分钟看来是有用的上限。

[0096] 熟悉热力学和材料,特别是相对高温下的材料的加热与冷却的人明白,在整个冷却过程中,冷却速率必然既不是常数也不是确定的。换句话讲,当晶体冷却时,且特别是当其在可以发生显著速率的重新退火的温度范围内冷却时,所希望的冷却速率范围在 30℃每分钟和 150℃每分钟的优选界限之间。由于常见且熟知的热力学原因,热损失以及由此的冷却速率当晶体从最高温度冷却时倾向于最快,当晶体接近或者达到较低的温度时倾向于适中。特别地,一旦晶体冷却到低于可以发生显著速率的重新退火的温度范围时,冷却速率可以变得更慢而没有任何功能上的不利。因此,当单个晶体冷却时,其冷却速率可以在 30℃-150℃每分钟的优选范围内变化,同时仍然具有本发明方法的优点。

[0097] 冷却速率太低会使晶体在这些态恢复且晶体变得足够有序以至将态的数量减小到低于保持半绝缘性所必需的数量的温度范围内度过太多时间。反过来,在过快的速率下冷却会在晶体中产生机械应力,包括如果热应力太大时发生的断裂。

[0098] 在优选的实施方案中,冷却步骤包括无源和有源步骤。作为第一步骤,将感应加热器的功率要么减小,要么完全关闭。在晶体已被加热到的相对高的温度下,初始热损耗是辐射热损耗。当温度变得较低时,发生传导和对流冷却机制。因此,为了进一步促进和控制冷却速率,可以用惰性气体填充加热室,典型是氩气。另外,可以利用晶体和与其接触放置的材料的热质量来帮助控制冷却速率。因此,三种控制冷却速率的基本方式包括,调节感应线圈(或者本领域熟知的任何相关加热装置,比如电阻加热)的功率;在碳化硅晶体周围和上面流过冷却气体;以及控制晶体和其周围介质的热质量,即,比如使用散热器。由于这些是热力学条件,它们可以用大量不同的方式解决,因此对本发明来讲不是关键性的,本领域技术人员可以进行这些方式而不需要过度的实验。

[0099] 优选的冷却速率在大约 30℃到 150℃每分钟之间,并且还可以表示成将晶体在少于大约 70 分钟内冷却到大约室温,或者——以更快的速度——在少于大约 20 分钟内将晶体冷却到大约室温。

[0100] 由于本发明提供了包括衬底晶片的有利半绝缘碳化硅晶体,本发明的方法还可以进一步包括步骤:将碳化硅衬底晶片加热到大约 2000℃(且优选在 2000-2400℃之间)的温度,将加热的晶片以至少大约 30℃每分钟的速率(且优选接近 150℃每分钟)冷却到接近室温,以及然后在衬底晶片上淀积一个或者多个半导体材料外延层。由于碳化硅的优势通常(尽管并不排他地)与它的宽带隙性能有关,在优选的实施方案中,淀积外延层的步骤包括采用化学气相淀积(CVD)技术淀积选自其它宽带隙的半导体比如碳化硅或者 III 族氮化物的外延层。在碳化硅的情况下,淀积外延层的步骤一般在高于大约 1400℃的温度下进行。如上所述,在现有技术中,在这样的温度下进行的步骤倾向于将缺陷的数量减少到衬底不再具有适当的半绝缘特性。由于本发明提供了与“生长状态”晶体相比的可控提高点缺陷以及所导致的深能级态数量的方法,这些后面的处理步骤不会消除晶体的半绝缘性,尽管一些缺陷将恢复。

[0101] 因此,在另一方面,本发明包括通过本发明的这一方面以及实施方案制得的晶片和(一个或多个)外延层。

[0102] 本发明可以在衬底晶片或者单晶梨晶上进行,且衬底是优选实施方案,因为它们的大表面积体积比使得它们能够以相对快的速率冷却,这在本发明中是有用的,而不会遭受不合适或者灾难性的热应力。然而除了这个实用点之外,在晶片中产生另外的态的方式

与在梨晶中的方式之间没有任何概念上的不同。因此,本发明还包括步骤:将碳化硅梨晶加热到至少大约 2000℃ 的温度,然后将加热的梨晶以至少大约 30℃ 每分钟的速率冷却到接近室温,然后从梨晶上切出碳化硅晶片,并然后在切好的晶片上淀积一个或者多个半导体材料外延层。

[0103] 在可供选择的实施方案中,该方法包括步骤,从单晶梨晶上切出碳化硅晶片,然后将切好的晶片在大气压力下加热到至少大约 2000℃ 的温度,并然后将加热的晶片以至少 30℃ 每分钟的速率冷却到接近室温,并然后在切好的晶片上淀积半导体材料外延层。

[0104] 正如熟悉衬底晶片制备和外延层生长的人所知,切片后的碳化硅晶片通常在切片之后并不立即使用,而是要进行清洗和抛光以制备更适合于外延生长的表面。通常用于半导体材料特别是碳化硅的清洗和抛光步骤在本领域已很完善,不需要过度的实验,这里不再对其详细讨论。

[0105] 另外,本发明可以进一步包括晶片和一个或者多个外延层,而且还可以进一步包括结合了依据本发明实施方案的方法制成的晶片和外延层的器件。

[0106] 本发明不局限在用于任何特定的器件,但一般用于结合了半绝缘碳化硅衬底的微波器件,包括各种类型的场效应晶体管 (FET)、金属氧化物半导体场效应晶体管 (MOSFET)、结场效应晶体管 (JFET)、金属半导体场效应晶体管 (MESFET)、异质结场效应晶体管 (HFET)、高电子迁移率晶体管 (HEMT) 以及 DMOS 晶体管。熟悉半导体器件和用于微波频率操作的器件的人明白,这个名单既不是限制性的,也不是穷举性的。然而它是对这里所描述并要求权利的本发明所提供的优点的示例说明。

[0107] 图 1 示意说明了在本发明中所使用的温度范围和冷却速率。熟悉这些技术的人明白,图 1 本质上是解释性的,而不是对具体实验的精确表示。

[0108] 图 1 是温度相对时间的曲线图。表征了三种一般性的温度。10 的最上线代表对碳化硅优选是 2000℃ 的温度,在其之上,以依据本发明的方式产生所希望数量的点缺陷。换句话说讲,本发明包括步骤:将碳化硅晶体加热到线 10 所代表的温度或者更高。

[0109] 12 所指的第三最高线代表较低的温度(其可以理解为相对而不是精确的温度,但其在优选实施方案中是大约 1200℃),它和更高的温度线 10 共同确定了一个温度范围(用箭头 11 表示),如果晶体在这个温度范围内保持一段足够的时间以接近平衡或者近平衡条件,则温度线 10 之上所产生的态将恢复。因此,一旦已经产生了态数量的增加,这里所描述的本发明会最小化晶体在温度范围 11 内所度过的时间。如上所述,当晶体处于图 1 中 11 所示的温度范围之内时,将冷却速率保持在大约 30℃ 到 150℃ 每分钟之间是特别有帮助的。

[0110] 14 所指的第三线代表室温 (25℃, 298K), 在室温和温度线 12 之间确定了另一个温度范围(箭头 13 所示)。箭头 13 所表示的温度范围代表仍然在室温以上的温度,但在其中,可能发生的重新有序化的数量对于半绝缘特性在统计上不再重要。

[0111] 由于多种原因,在预加工,存储,装运或者甚至使用过程中,通常希望晶体一直冷却到室温。然而,应该明白,如果将晶体加热到高于线 10 所代表的温度以上的温度,然后足够快的冷却到线 12 所代表的温度以下的温度,就能得到本发明的好处,而不管是否曾经达到室温。

[0112] 线 15, 16 和 17 示意表示了三个冷却曲线。因为图 1 的横坐标代表时间,可以明白,线 15 代表最慢的冷却速率,而线 17 代表最快的冷却速率。在这个意义上,与按照线 16, 17

所表示的冷却曲线的晶体相比,延长的曲线 15 表示晶体会在箭头 11 所指的温度范围内度过长得多的时间。这样,曲线 15 示意表现了(有意的或者无意的)冷却晶体的现有技术方法,而线 16,17 示意表现了本发明的更快的冷却步骤。如前所述,如果冷却速率满足了这里所述的功用方面,则所需要的速率不是固定的。

[0113] 图 2 说明的是与更高的生长温度相关的所希望的深能级的高浓度。图 2 图示了由深能级瞬态谱(DLTS)测得的电容相对温度的变化。在较高温度下生长的晶体样品的更高幅度(例如在 300K 下)(实线)表示与在较低温度下生长的样品(虚线)相比深能级的浓度更大。

[0114] 深能级瞬态谱在半导体领域是一般熟知的,并且是一种用来研究半导体中深能级的灵敏方法。这种方法基于当深能级被正向偏置脉冲充电后发射它们的载流子时反向偏置二极管的电容充电。这个发射速率是温度相关的,并且对每种缺陷都是特有的。利用发射速率的温度相关性,可以确定深能级的激活能。参见例如 ASTM 国际测试 No. F978-02, "Standard Test Method for Characterizing Semiconductor Deep Levels by Transient Capacitance Techniques"。用于评价晶体的其它技术包括电容电压(CV)技术,以及电子顺磁共振(EPR)。

[0115] 图 3 是评价碳化硅晶体样品的电子顺磁共振谱的三条曲线的比较。EPR 是用来测量材料特定性能的熟知技术,并且也被称为电子自旋共振(ESR)或者电子磁共振(EMR)。EPR 表示的是顺磁离子或者分子在具有至少一个未配对电子自旋并存在磁场的情况下对微波辐射的共振吸收过程。在分析依据本发明的晶体中,EPR 用来测量晶体带隙中占据深阱的电荷的数量。通过测量连续变化的强磁场中微波能量吸收的变化,EPR 可以检测出晶格中的各种缺陷上俘获的电子电荷的未配对自旋的数量。而 EPR 测量不会从阱上逐出电荷,而仅是检测它们的存在,因此可以对同一个样品进行重复分析。

[0116] 图 3 中的 3 个曲线代表(从左往右)传统生长的碳化硅晶体,依据本发明加热并以 30℃每分钟的范围冷却的碳化硅晶体,以及依据本发明加热并以 150℃每分钟的范围冷却的晶体。

[0117] 图 3 每个部分的尺寸是相同的,且碳空位(V_C)——即,一类提供态进而提供半绝缘性的点缺陷——的 EPR 信号的强度(任意单位)与 EPR 所检测到的缺陷中心的数量成比例。正如熟悉 EPR 的人所知,"g- 因子"(或者"g- 值")是对这类电子阱的表征,并与微波频率和磁场强度有关。因此,如果所测量的样品尺寸在实验误差容许的范围内是相同的,则碳空位的 EPR 线的强度(从谷到峰)与样品中的缺陷浓度成比例。这样,图 3 说明从生长状态条件(左边部分)到用 30℃冷却速率的本发明的方法(中间部分),再到用 150℃冷却速率的本发明的方法(右边部分),碳空位的数量明显增加(结果半绝缘特性提高)。

[0118] 另一个方面,本发明是一种降低通过升华生长的半绝缘碳化硅晶体中的氮含量的方法,以及由此得到的具有减少氮含量的高纯度半绝缘碳化硅晶体。本发明的一个实施方案将氢或者含氢的环境气氛引入用来生长碳化硅晶体的升华生长室中。前述的标准升华系统在碳化硅生长中利用氩气环境。这里,本发明人已经发现,在控制生长晶体中的氮含量方面,氢环境比其它环境气体更有用。

[0119] 这里的本发明方法包括,将碳化硅源粉和碳化硅晶种引入到升华生长室中,源粉,正如其名称所示,在生长室中为在碳化硅晶种所提供的生长表面上生长碳化硅晶体提供碳

化硅物质源。美国专利 No. Re. 34861 指出粉状形式的固态碳化硅是一种优选的源材料。第一实施方案的方法包括,在氢环境生长室中将碳化硅源粉加热升华。通过向生长室中引入压力在大约 0.1 到 50Torr 之间、且流速在大约 10 至 1000 标准立方厘米每分钟 (sccm) 之间的氢气来在升华生长室中建立氢环境。

[0120] 升华过程需要控制生长室中不同区域的温度。当将碳化硅源粉加热到第一温度时,将碳化硅晶种加热并保持在第二温度,该第二温度接近源粉的温度。所以,晶种的温度比源粉的温度低,且比碳化硅升华的温度低。低的晶种温度促使从源粉上升华的物质凝结在晶种上。因此,晶种为制造具有希望尺寸的碳化硅晶体提供了生长表面。这里的方法包括将碳化硅源粉持续加热,直到在晶种上生长得到了所希望数量的碳化硅晶体。

[0121] 晶种优选具有的多型体选自碳化硅的 3C, 4H, 6H 以及 15R 多型体,这取决于在最终生长的晶体中所期望的多型体。凝结在晶种上的碳化硅物质最理想生长成与晶种多型体相同的碳化硅晶体。

[0122] 本发明在晶种生长表面和源粉之间保持一个温度梯度。Re. 34861 描述了在源粉和晶种之间保持温度梯度的多种方法。例如,可以通过在晶种和源粉之间建立希望的几何距离和温度差来实现梯度。另外,可以通过独立控制碳化硅粉在其中升华且碳化硅晶体在其中生长的生长室内的各个区域的温度来建立梯度。

[0123] 典型地,将碳化硅源粉保持在大约 2000°C 至 2500°C 之间的温度。而晶种保持在比源粉温度低大约 50°C 到 350°C 的温度。

[0124] 这里的方法进一步包括将源粉和晶种在升华生长过程中保持在各自足够高的温度下来增加生长晶体中点缺陷的数量。与较低氮含量相关联的点缺陷导致最终的碳化硅晶体具有半绝缘性。

[0125] 作为可选方案,增加点缺陷数量的步骤包括前面描述的方法,将碳化硅晶体加热到高于从源气体 CVD 生长碳化硅所需温度的温度,但低于环境条件下产生不利的碳化硅高速升华的温度,由此从热力学上增加晶体中的点缺陷以及所导致的态的浓度(即,单位体积中的数量);然后,以足够快的速率将加热的晶体冷却到接近室温,以最小化缺陷可充分移动从而消失或者再退火进晶体中的温度范围内所度过的时间,由此制得所含点缺陷态的浓度大于同样生长但没有使用这种方式加热冷却的碳化硅晶体中所含点缺陷态的浓度的碳化硅晶体。

[0126] 这里描述并要求权利的方法允许制备半绝缘碳化硅晶体,而不需要深能级掺杂元素,比如钒。如在共同转让的美国专利 No. 6218680 中所讨论的,制备半绝缘碳化硅的现有方法加入可在碳化硅的价带和导带之间的能级上形成能态的掺杂剂。现有技术中的这些能态远离导带和价带以提高晶体的半绝缘性。通常加入到碳化硅中的深能级陷阱元素包括钒和其它过渡金属。这里的方法允许制备半绝缘碳化硅晶体,而不依赖于可能在精确控制上相当困难的较为复杂的掺杂能级。

[0127] 这里,本发明人开发的方法允许将碳化硅源粉中的深能级陷阱元素保持在最小水平,由此简化制备过程。这里,在碳化硅源粉中的深能级陷阱元素被认为存在的数量“低于可以检测出的水平”,这意味着元素的存在量不能被现代的尖端分析技术检测出来。

[0128] 具体地,因为用来检测少量元素的较为常见的技术之一是二次离子质谱分析(“SIMS”),这里认为可检测的极限是诸如钒和其它过渡金属的元素的存在量小于

1×10^{16} (1E16), 或者在其它情形中 (包括钒), 小于 1E14。这两个量代表了采用 SIMS 技术对大多数痕量元素 (特别是钒) 的典型检测极限, 例如, SIMS Theory-Sensitivity and Detection Limits, Charles Evans & Associates (1995), www.cea.com。

[0129] 这里描述并要求权利的方法, 通过控制生长室环境气氛中的氢浓度, 有助于控制进入到生长的碳化硅晶体中的氮的量。尽管本发明人不希望受任何具体理论所限制, 氢在抑制晶体中的氮上的有效性归因于碳化硅生长表面被氢原子钝化。在效果上, 氢原子可以阻止, 减少或者阻碍氮原子结合进生长的晶体表面。

[0130] 因此, 这里的本发明方法适合在另一个实施方案中描述为在升华生长室中钝化生长中的碳化硅晶体, 以控制结合进晶体中的氮的方法。本发明方法的第二个实施方案包括, 向生长室中引入含有氢的环境气体, 并在氢环境生长室中将碳化硅源粉加热到升华。加热源粉的同时, 在氢环境生长室中加热碳化硅晶种并将其保持在低于源粉温度的第二温度。晶种的这个温度对于从源粉上升华的物质凝结在晶种上来讲是足够低的。

[0131] 而且, 在升华生长过程中, 氢钝化方法将源粉和晶种保持在各自足够高的温度下以增加生长的晶体中点缺陷的数量。点缺陷有助于使最终的碳化硅晶体半绝缘。持续在足够高的温度下加热、升华和凝结步骤, 以便为半绝缘晶体诱导出足够数量的点缺陷。整个碳化硅淀积连续进行, 直到在晶种上生长出希望数量的高纯度的半绝缘碳化硅晶体。

[0132] 保持生长室中氢的环境浓度, 充分钝化生长的碳化硅晶体以抑制氮的进入。因而, 氢钝化控制着结合进生长的碳化硅晶体中的氮的量。本发明人不希望受任何具体理论所限制, 但升华生长碳化硅晶体领域中的研究表明, 在生长室环境气氛中的氢原子减少了碳化硅晶体中未配对电子的数量。授权给 Williams 的美国专利 No. 5151384 第 2 栏, 第 38-70 行对硅化合物上的氢钝化电子配对进行了描述并要求权利。这种未配对电子的减少对应于碳化硅晶体生长时可能与其成键的氮原子数量的减少。

[0133] 还存在可选的解释来解释氢环境抑制氮进入的物理机制。一种解释是碳化硅晶体的氢钝化基本上是晶体生长表面上的一层氢原子, 其保护表面防止氮的进入。参见, 例如, 美国专利 No. 5709745 (第 26 栏, 第 18-24 行); 美国专利 No. 6113451 (第 8 栏, 第 38-44 行); 以及美国专利 No. 6201342 (第 8 栏, 第 33-39 行)。

[0134] 最后, 于 1993 年 3 月 12 日提出的已公开欧洲专利申请 0561462A2 (第 10 栏, 第 42-48 行) 将氢钝化描述为填充了碳化硅晶粒边界之间的空间, 并且不允许氮的进入。本发明人不依赖对碳化硅生长中氢的作用的这些描述中的任何一个。这里所公开并要求权利的方法通过氢原子和生长的碳化硅晶体之间的这些物理和化学相互作用的结合成功控制了氮含量。该方法产生所希望的高纯度、半绝缘的碳化硅晶体生长。

[0135] 将进入生长室的氢流速控制在大约 80 到 1000 标准立方厘米每分钟 (sccm) 之间, 并将压力控制在大约 0.1 到 50 Torr 之间, 以便在生长室中提供足够的氢浓度, 以产生所希望的晶体。已经证明该方法可以成功制备低于大约 2×10^{15} 氮原子每立方厘米 (cm^{-3}) 的碳化硅晶体。在优选实施中, 环境气氛中的氢浓度可产生具有的氮原子低于大约 $1 \times 10^{15} \text{cm}^{-3}$ 的碳化硅晶体。所得碳化硅晶体的低的氮浓度与深能级结合, 产生大于或者等于 $1 \times 10^5 \text{ohm-cm}$ 的电阻率。

[0136] 这里要求权利的本发明在许多其它应用中是有用的。例如, 在含氢环境中合成高纯度的碳化硅粉可潜在地降低源粉中的氮含量。这种技术在制造接近无色的宝石材料中也

是有用的。最后,控制氮进入到碳化硅晶体中,代表了制造用于制造 MESFET 和 HEMT 高频电子器件的半绝缘碳化硅晶体和晶片中的一种进步。这里所公开的技术提供了在碳化硅晶体和晶片中得到极低氮含量的有效和直接的方法。实际上,可以通过控制生长晶体中的氮含量来进行制造具有相当低的氮浓度的块状晶片。由这些晶体制成的晶片,可以代替对在现有碳化硅衬底上生长的厚且高纯度的外延层的需要。

[0137] 图 4 和 5 说明,这里描述并要求权利的本发明给出了通过升华生长高纯度半绝缘碳化硅晶体领域中的一个显著进步。氢环境控制进入晶体中的氮,并提供更加可靠的半绝缘碳化硅晶体品质。图 4 显示了对应于在传统的氩气环境中生长的 4H- 碳化硅晶体的低温光致发光光谱。图 5 显示了依据本发明在氢环境中生长的 4H- 碳化硅晶体的低温光致发光光谱。

[0138] 对背景的讨论有助于理解图 4 和图 5 所说明的优势。这些图绘出了碳化硅晶体的光致发光光谱,并显示了在特定波长下的发光强度峰。这些发光峰与所研究的碳化硅晶体中的氮含量成比例。参见, Ivanov 等的 Nitrogen Doping Concentration as determined by Photoluminescence in 4H- and 6H-SiC, Journal of Applied Physics, 第 80 卷, 第 6 期, 1996 年 9 月 15 日, 第 3504-3508 页。晶体中的氮浓度可以通过电子和空穴在中性氮中心处复合的过程中所产生的发光确定。

[0139] 在研究电子-空穴复合中,已知碳化硅是一种间接带隙半导体。如熟悉电子跃迁的人所知,当价带的最大点和导带的最小点具有相同的动量态时,半导体中发生直接跃迁。这意味着晶体的动量在电子和空穴复合过程中是守恒的,这样,跃迁产生的能量能够主要且有效地变成光子,(即产生光,而非热量)。当导带最小点和价带最大点不具有相同的动量态时,需要声子(即振动能的量子)来保持晶体的动量守恒,且该跃迁被称为“间接的”。第三种粒子,即声子的需要使得间接辐射跃迁很少发生,由此降低了晶体的发光效率。

[0140] 碳化硅的间接带隙防止了空穴和电子之间的直接复合。所以禁止了不依赖于其它粒子的自由激子的直接无声子辅助的复合。碳化硅中电子和空穴之间的复合需要形成前面所讨论的声子来解决复合的电子和空穴之间的动量差异。

[0141] Ivanov 等在 1996 年报导指出,电子-空穴激子可以与声子耦合或者束缚在晶体中的杂质上,以便解决所需要的动量守恒。复合的发光强度依赖于复合的电子-空穴对是束缚在声子上还是诸如氮的杂质上。参见 Ivanov 等同前的文章,第 3504-3508 页。所以, Ivanov 等指出晶体中的杂质浓度可以通过比较与杂质配对的电子-空穴复合的发光强度和与声子配对的电子-空穴复合的发光强度来确定。

[0142] 这里,图 4 和 5 说明了这些概念,并表明了本发明降低氮的方法的成功。这些图绘制出了 4H- 碳化硅晶体的相对发光强度与波长之间的关系。峰值发光强度用 Q0 表示,并对应于束缚在晶体中作杂质的氮原子之上的电子-空穴复合的强度。在图中,发光的较低强度峰对应于声子耦合复合,对于这里的目的,其中最显著的是 I75 所标注的复合。I75 是最高强度的声子辅助复合,并可以通过它的不对称线形确定(Ivanov,同前,第 3505 页)。如本领域技术人员所知,Q0 和 I75 的比值得到的常数可以用来外推出目标碳化硅晶体中的氮含量(Ivanov,同前,第 3508 页)。

[0143] 考虑图 4,其绘制出传统的氩气环境气氛中升华生长的 4H- 碳化硅晶体的发光强度。所以,图 4 是对升华生长碳化硅领域的现有技术的说明。外推出的碳化硅晶体中的氮

含量为大约 3×10^{15} 氮原子每立方厘米。

[0144] 图 5 显示了对应于通过这里所公开的本发明在氢环境气氛中生长的晶体的发光数据。从光谱中可以看出, Q0 和 I75 的比是 0.6, 对应于晶体中的氮浓度为 3×10^{14} 氮原子每立方厘米。图 5 的数据显示, 升华生长室中存在的氢环境将晶体中的氮含量降低了大约 1 个数量级。因此, 图 5 表明可以用生长室环境中的氢浓度来降低其中生长得到的碳化硅晶体中的氮含量。所得到的低氮晶体是所希望的高纯度半绝缘晶体。

[0145] 在另一个方面, 本发明的方法通过控制生长室环境气氛中的氢浓度, 有助于控制进入到生长的碳化硅晶体中的氮的量。从效果上, 氢原子可以阻止, 减少或者阻碍氮原子进入到生长晶体表面。尽管本发明人不希望受任何具体理论所限制, 但氢在控制晶体中的氮上的有效性可以归因于两种主要机制。氢的存在引起的第一个可能机制是碳空位数量的减少, 而氮原子可以在 SiC 晶格中驻留在该位置上。这种碳空位的减少来源于: 由于氢对从 SiC 升华源中放出的分子物质的硅碳比率的影响, 晶体组成向富碳转变。在多篇研究 SiC-H₂ 系统热力学的论文中, 从理论的角度对这种机制进行了描述 (参见, 例如, Lilov 等的 J. Crystal Growth 32(1976)170, Studies of Growth Processes in Silicon Carbide Epitaxial Layers from the Vapor Phase; 以及 Rabeck 等的 J. Electrochem. Soc. 144(1997)1024 Thermodynamic Considerations of the Role of Hydrogen in Sublimation Growth of Silicon Carbide)。由于氮在碳空位位置结合进碳子晶格中, 当碳空位的浓度降低时, 进入的氮的数量减少。

[0146] 第二种可能的机制是钝化机制, 其中, 碳化硅的生长表面被氢原子直接钝化, 由此防止或者阻碍了氮的进入。

[0147] 因此, 这里的本发明方法在另一个实施方案中被适当描述为升华生长室中钝化生长中的碳化硅晶体以控制结合进晶体中的氮的方法。本发明方法的第二个实施方案包括, 向生长室中引入含有氢的环境气体, 将碳化硅源粉在氢环境生长室中加热到升华。加热源粉的同时, 将碳化硅晶种在氢环境生长室中加热并保持在低于源粉温度的第二温度。晶种的温度对于从源粉上升华的物质凝结在晶种上来讲是足够低的。持续加热, 升华和凝结步骤, 直到在晶种上产生了所希望量的碳化硅晶体生长。维持生长室中的氢环境浓度使得足以钝化生长中的碳化硅晶体, 以便防止氮的进入, 由此控制结合进生长的碳化硅晶体中的氮的量。

[0148] 本发明人不希望受任何具体理论所限制, 但升华生长的碳化硅晶体领域中的研究表明, 在生长室环境气氛中的氢原子降低了碳化硅晶体中未配对电子的数量。美国专利 No. 5151384 在第 2 栏, 第 38-70 行对硅化合物上的氢钝化电子配对进行了描述并要求权利。这种未配对电子的减少对应于当碳化硅晶体生长时可能与其结合的氮原子数量。

[0149] 如上所述, 可以通过氢的直接流动来在生长室中建立氢环境。可供选择的, 可以向生长室中引入烃类物质, 比如甲烷来代替纯氢。因为烃类物质在升华过程中所采用的高生长温度下会裂解所以可在生长的晶体中产生相似的氮减少作用。裂解的烃类物质主要产生氢, 其然后在生长室中起到与纯氢环境相同的效果。只要其能提供氢而不会另外干扰源粉、晶种、生长的晶体、生长过程或者设备, 任何烃类物质都可以用于这个目的。

[0150] 在另一个方面, 本发明可以描述为碳化硅的升华生长, 但不限于碳化硅自身。

[0151] 如在本说明书的背景部分所述, 碳化硅晶种升华生长的一般方面已经很好的建立

了很多年。而且,熟悉晶体生长、特别是困难材料体系比如碳化硅中的晶体生长的人明白,根据相应的环境,通常可以有目的地对所给出的技术细节进行改变。因此,这里所给出的说明是从一般和示例性意义上最合适地给出的,承认本领域技术人员可以基于这里所公开的内容对本发明进行改进,而不需要过度的实验。

[0152] 图 6 是在碳化硅器件中微管引起的失效的显微图 (V.Dmitriev 等的 Large Area Silicon Carbide Devices Fabricated on SiC Wafers with Reduced Micropipe Density, Materials Science and Engineering B61-62(1999)446-449)。

[0153] 图 7 是微管的另一显微图,其由 Bakin 等在 1998 High Temperature Electronic Materials, Devices and Sensors Conference(1998), San Diego, California 上的邀请报告 State of the Art in Defect Control of Bulk SiC, 第 2-13 页中给出。图 1 和图 2 的包括是为说明目的以及为本发明提供相关内容。

[0154] 如背景中所述,最近的想法假设从晶种背面(与生长反方向)上非有意的升华引起了微管缺陷,其在晶种中蔓延,之后进入到生长的晶体中。基于功能的观点,目标是在整个生长周期中保持合适的生长形状的同时,最小化或者去除相关的缺陷,比如微管。

[0155] 尽管这里针对这些效应,但本发明还认为其它(或者在一些情况下大多数)微管缺陷不是必然始于晶种中,而是始于生长初期的生长晶体中。进而,本发明认为,在晶种和晶种支架之间的物理关系会对生长的晶体中形成——缺陷(或防止其形成)的程度具有相似的影响。

[0156] 相应的,本发明认为,在晶种和晶种支架界面上不一致的热环境在生长中会产生变化,这会在生长的晶体中表现成而且经常表现成微管缺陷。因此,本发明提供多种技术来保证晶种和晶种支架间一致的热关系。

[0157] 换句话讲,如果跨晶种-晶种支架界面的温度分布不一致,这种热差异会传导地影响晶种和生长晶体间的生长界面。已经发现,所引起的在晶种-生长界面上的热不一致性会促使微管缺陷在生长的块状晶体中产生和蔓延。

[0158] 本发明的一个方面,通过最小化晶种和晶种支架之间的间隔来确保基本在晶种和晶种支架之间的整个区域上,传导热传输都超过辐射热传输,并且优选传导热传输占主导地位,从而实现提供一致的热环境。具体地,已经发现,依据本发明,当晶种和晶种支架之间宏观上直接接触,并且它们各自的接触表面总是在 10 微米或者更小,更优选的 5 微米或者更小,最优选的 2 微米或者更小,包括只要可能地小于 1 微米的尺度内彼此相符合时,可以得到优异的结果。

[0159] 进而,通过采用与平面偏离不超过 10 微米,优选的不超过 5 微米、最优选的小于 2 微米且可能小于 1 微米的晶种,可以得到这种关系。

[0160] 而且,为了得到这种所希望的关系,采用与平面偏离不超过 10 微米的晶种支架是优选的。和晶种的情况相同,该偏离优选不超过 5 微米,且最优选小于 2 微米,且可能小于 1 微米。另外,晶种应该是内部均匀的。

[0161] 这些容差比现有技术认这些此目的所必需的从差精确至少一个数量级。例如,75mm(3 英寸)直径的硅晶片,如果它的总厚度波动(TTV)在 25 微米,最大弯曲在 40 微米,最大翘曲在 40 微米,被认为是可以接受的(例如,SEMI M1.2-89,“Standard for 3inch Polished Monocrystalline Silicon Wafers, SEMI 1978,1999)。

[0162] 如这里所用的,术语“弯曲”表示晶片弯曲成曲线,即,中心点对表面的平均位置的偏离。稍有不同的是,术语“翘曲”指的是晶片对所希望的平面形状有扭曲或者旋转,即跨晶片的最大的峰到谷的距离。

[0163] 可以通过多种技术来促进在品种和品种支架之间获得所希望的相符性。从理论的观点上可以明白,只要品种和品种支架可以在 10 微米的容差之内相符,它们分别可以是任何形状。然而,在大多数情况下,得到所希望的相符性的最直接的方法是使二者尽可能得平。

[0164] 如此,在一个方面,本方法包括采用相对厚的品种,即大约 1.4mm,而不是用于 75mm(3 英寸)品种的较为常规的 600-700 微米。在本发明的方法中,更厚的品种提供了多个优点。第一,因为增加的厚度相应增加了品种的质量,品种具有更大的总热容,可以更有效的缓和源自品种支架的温度差异,并使生长的品种具有比品种-品种支架界面上存在的更小的热不一致性。碳化硅的高热导率还有助于在较大(按比例更厚)的品种中相比较薄的品种中更快且更均匀地缓和温度差异。

[0165] 第二,更厚的品种更容易进行抛光。抛光品种在本发明中提供了至少两个优点。第一,其有助于达到上述的平整度容差。第二,抛光有助于减少或者去除存在于品种中的亚表面损伤。依据本发明,已经发现,如果品种中留有亚表面损伤,碳化硅所用的高生长温度会将这种损伤在高温下退火(修复)。然后,退火的晶体会因缺乏亚表面损伤所引起的机械应力而在室温下经历力学松弛。进而,松弛后的晶体会改变形状,其进而会产生所不希望和有问题的热不一致性。

[0166] 换句话讲,如果品种在室温下是平坦的,并且存在由任意亚表面缺陷而产生的应力,退火品种将使应力松弛,由此引起晶片偏离平面。

[0167] 作为第三个优点,在任何给定的直径下,更厚的品种倾向于在任何温度下弯曲得更小,所述温存包括生长温度,而所有其它因素相同。

[0168] 另一个方面,本方法包括双面研磨品种晶片,以将其加工成对平面的偏离小于 10 微米、更优选小于 5 微米且最优选 2 微米或者更小的平面形状。作为可选方案,为了相同的目的,可以将晶片加工成与品种支架的形状相符的形状。还可以结合其它等价方法,比如研磨或者抛光。如上所述,目的是提供其上任何点对平面的偏离都不超过 10 微米的品种。

[0169] 图 8 是本发明为其提供了若干改进的这类用于品种升华生长的升华系统的横截面示意图。整个系统用 20 概括表示。和大多数典型系统中一样,系统 20 包括石墨基座(susceptor)21 和多个感应线圈 22,当线圈 22 通上电流时,其将基座 21 加热。作为可选方案,一些系统包括电阻加热。熟悉这些晶体生长技术的人明白,这个系统可进一步封闭在某些环境中,例如,封闭在水冷的石英容器中。然而,这些另外的外壳与本发明关系不大,并且这里将其忽略以有助于使附图和描述变清晰。另外,本领域技术人员知道,这里所描述类型的碳化硅升华系统可以从市场上购得,并且可以按需要或适当的定制方式构建。因此,它们可由本领域技术人员进行选择或者设计,而不需要过度的实验。

[0170] 基座 21 典型被绝缘物包围,图 8 中在 23 处显示了它的几个部分。尽管图 8 所示的绝缘物在尺寸和放置上通常是一致的,本领域技术人员明白,绝缘物 23 的放置和数量可以用来提供所希望的沿基座 21 的热梯度(轴向和径向二者)。同样为了简化目的,这里没有示出这些可能的变换。

[0171] 基座 21 包括一个或者多个用来盛放碳化硅源粉 28 的部分。这种源粉在用于碳化硅晶种升华生长的技术中最为常用——然而并非排他的。图 8 显示源粉盛放在基座 21 的下部,这是一种典型的放置方式。作为另一种熟悉的变形,一些系统将源粉按竖直,筒状排列分布,其中与图 8 中所示的排列相比,源粉包围着基座内部更大的部分。这里描述的本发明可适当地用于两类设备。

[0172] 24 表示碳化硅晶种,其典型位于基座 21 的上部。晶种支架 25 典型用于将晶种 24 固定在适当的位置,且晶种支架 25 以某种适当的方式固定在基座上。这包括各种固定或者螺纹配置。在图 3 所示的方向上,晶种支架 25 的上部和石墨基座 21 的最上部一样典型含有螺纹,使得晶种支架 25 可以靠螺纹拧入基座 21 的上部,从而将晶种 24 固定在希望的位置。生长中的晶体用虚线矩形 26 表示。

[0173] 本说明书的背景部分和这里已参考的大量文献以及本领域技术人员熟知的其它资源中简要阐述了升华生长的一般方案。典型地,将具有基座 21 能够响应的频率的电流通过感应线圈 22,以便加热石墨基座 21。选择绝缘物 23 的数量和放置方式以便在基座 21 将粉末 24 加热到典型大约 2300℃量级的升华温度时,在源粉 28 和生长的晶体 26 之间产生热梯度。建立热梯度以便保持晶种 24 的温度并随后使生长的晶体 26 的温度接近但低于碳化硅的升华温度,由此热力学上促使碳化硅升华产生的蒸发物质 (Si , Si_2C 以及 SiC_2) 首先凝结在晶种上,并之后凝结在生长的晶体上。作为一个实施例,美国专利 No. 4866005 建议将晶种保持在大约 2300℃。

[0174] 为清楚起见,这里只用单数的术语“热梯度”,但本领域技术人员知道,基座 21 中可共存几种梯度,并且可以分成轴向和径向梯度,或者多个等温区。

[0175] 如果适当维持温度梯度和其它条件(压力、载气等),整体热力学学会促使蒸发物质以与晶种 24 相同的多型体首先凝结在晶种 24 上,然后凝结在生长的晶体 26 上。

[0176] 图 12 是与本发明有关的一些因素的放大示意图。应该明白,图 7 本质上完全是示意性和说明性的,无论在尺度上还是在确切形状上都不代表任何具体的晶体。

[0177] 图 12a 说明了用 30 概括示意的晶种,其具有不同类型的生长表面,分别用 31, 32, 33 表示。箭头 31 所示的生长表面是凹的,依据本发明认为如果生长表面偏离平面超过 10 微米被是过分凹的。

[0178] 箭头 33 所示的表面被认为是过分凸的,同样因为其对平面的偏离超过了 10 微米。

[0179] 箭头 32 所示的是合适的平坦表面,且延伸跨过晶体的整个可用区域,其边界如箭头 34 所示。

[0180] 图 12b 示意说明了可能在晶体表面的“局部”区域内产生的问题,其中,生长表面如 36 所示,且(如这里所定义的)局部区域的尺寸如水平箭头 37 所示。箭头 40 和 41 表示高局部曲率的各个区域会以图 12a 中所示的整体不良生长形状相同的方式对生长产生不利的影响。

[0181] 在本发明的描述中,应该明白,公开了很多技术。这些技术中的每一个都有各自的优点,而且每个都能与其它已公开技术中的一个或者多个或者在一些情况下全部结合使用。因此,为清楚起见,本说明书避免以不必要的方式来重复这些单个步骤的每种可能组合。然而,在阅读本说明书和权利要求时要明白,这些组合完全在本发明的范围和权利要求之内。

[0182] 在考虑晶种的直径和厚度的比例尺寸时,无论是用百分数,分数还是比率表示,应该明白,在本发明所提供的改进的内容中,这些比例在这里所描述的更大直径的晶种方面具有它们创造性意义。

[0183] 因此,在某些实施方案中,这里以包括晶体绝对尺寸的方式在相关实施方案中对本发明进行描述并要求权利,通常是关于直径的绝对尺寸,其中优选 50mm(2 英寸),75mm(3 英寸)和 100mm 直径的单晶。

[0184] 本发明本质上提供一种改进,并在生长环境中以能够得到所希望直径的大晶体的方式来处理晶种。

[0185] 在另一种意义上,某些功率器件的实质为,即使是其中器件典型在物理上比同等传统器件小很多的半导体领域中,一些器件仍然必须是相对大的,并因此需要大衬底和大的无缺陷单晶。本发明在这些较大器件需要的较大晶体方面提供了它的优势。因此,以前的单晶,甚至那些高品质的单晶,不符合这里所描述并要求权利的晶体的绝对尺寸,这些晶体与本发明的评价是不相关的。

[0186] 甚至在不需要较大衬底的情况或者器件中,增加任意给定的块状单晶的可用量的一般和相关目标仍然适用。这样,本发明在这些较大的块状单晶上提供了它的优势,而不是其中尺寸没有任何性能或者商业价值的纯粹概念上。

[0187] 尽管称晶种具有“厚”的薄外形起初看上去是矛盾的,然而应该明白,本发明的目的是提供在总效率目的上薄但在本发明的物理和热目的上足够厚的晶种。换句话讲,如果所有其它条件是完美的或者理想的,则所需要的晶种的量不多于仍能促使单多型体在其表面上生长的最小量。从相反的观点,如果碳化硅是一种生长或制造容易或者廉价的材料,晶种的厚度将与效率目的无关。然而,在本发明中,目的是使每个晶种的使用最大化,这促使采用薄的晶种。而在有效薄晶种方面,这里在权利要求中所描述的比率有助于解决所描述的这些问题。

[0188] 图 9 和图 10 是依据本发明的晶种的相对尺寸差异的示意图解。在两个图中,晶种支架以 25 表示,晶种为 24,且生长中的晶种为 26。这样,图 9 说明(以允许地夸大方式)的是更传统的“薄”晶种,而图 10 说明的是依据本发明的比例上较厚的晶体。

[0189] 在另一个实施方案中,本发明是对晶种升华生长碳化硅的改进,包括将碳化硅晶种双面研磨以最小化或者消除晶体中的任何翘曲或者弯曲,而翘曲或弯曲会促进从晶种背面的升华或者跨晶种的所不希望的热差异,之后用该研磨晶体开始晶种升华生长,此后生长基本与晶种相同直径的块状单晶。在优选的实施方案中,晶种直径至少为 50mm(2 英寸),且最优选更大、包括 75mm(3 英寸)和 100mm 的直径。

[0190] 在第一个实施方案中,获得按比例更厚晶体的目的是防止晶体一般所暴露的高温在因这些高温所产生的热应力下引起晶体的翘曲或者弯曲。在下一个实施方案中,目的是相似的,即防止在晶种上,特别是在晶种背面上或者从晶种背面发生不希望的晶体生长效果。然而在这个实施方案中,将晶种研磨和抛光提供了非常光滑平整的表面,这有助于在生长过程中抑止跨晶种的局部温度差异或者物理差异,还有助于最小化或者消除一些实施方案中已经证明存在的晶种和晶种支架之间的一个或多个间隙。

[0191] 在一种典型技术中,通过使用研磨浆料结合硬表面对晶体进行研磨,以快速去除相当大量的材料,之后,用相似的浆料但以更柔和的方式并用更软的表面来进行抛光,以制

造半导体材料的抛光表面。这些技术在本领域中是熟知的,本领域技术人员可以进行选择,而无需过度的实验,因此这里不再进一步详细描述。

[0192] 在另一个实施方案中,本发明是对晶种升华生长的改进,包括,将晶种放置在坩埚中,同时最小化或者消除晶种上的扭力,由此防止扭力使晶片以一定方式翘曲或者弯曲,否则这会促进从晶种背面的升华或者跨晶种的所不希望的热差异。

[0193] 再次,目标是利用晶种的性质以及放置方式来防止在升华生长过程中在晶种内产生所不希望的缺陷,以便由此防止那些蔓延进入生长的块状晶体中的缺陷。

[0194] 在这个实施方案中,本发明优选包括将晶种固定在晶种支架上,并将晶种支架和晶种放在晶种升华系统的坩埚部分中。最优选地,这包括将晶种固定在边缘环形的(edge ring)晶种帽中,将这个边缘环形的晶种帽放在晶种支架上,以便由此最小化施加在晶种上的机械力,进而最小化或者消除晶种中的因其固定在晶种支架上而产生的任何变形。

[0195] 尽管没有直接测量过施加在环上的向下的力,但通过由其它的测量和技术推理,这个力据估计大约为 1 牛顿,且环的尺寸要能够向晶种晶片外部 1mm 施加这个数量的力。

[0196] 图 11 图解说明了以 27 表示的这种类型的边缘环形晶种帽,其它共同组件具有与图 9 和 10 中相同的参考序号。这样,边缘环形晶种帽 27 承载着晶种 24,且其后是生长的晶体 26。进而将边缘环形晶种帽 27 旋入晶种支架 25 上,将其结合在整个系统中,如图 8 所示。

[0197] 如上所述,这个实施方案还可以包括前面实施方案的优点,即,对于热学目的该晶体可以足够“厚”,并且可以双面研磨以提供所希望的平滑表面。

[0198] 在另一个实施方案中,依据本发明的改进包括将晶种支架在升华生长前退火,以防止晶种支架在碳化硅升华温度下的晶体生长过程中发生大的变形,由此最小化或者消除跨晶种的温度差异,否则这会导致缺陷产生并蔓延到生长的块状晶体中。之后,该方法包括采用晶种引发晶种升华生长,然后生长直径基本上与晶种相同的块状单晶。

[0199] 基于最适合的基座和晶种支架中典型使用的材料比如石墨的相对熟悉的特征和性能,本领域技术人员可以对晶种支架的退火时间和温度曲线进行选择,而无需过度的实验。然而在一个特定的采用石墨晶种支架的实施方案中,本方法包括将晶种支架在至少大约 2500°C 的温度下退火至少大约 30 分钟的时间。

[0200] 本领域技术人员清楚相关术语,但为确认起见,术语“均匀”指由眼睛或者用显微镜观察到的一致性的表面。“均匀”还指横向尺寸从晶片直径向下到小至 10 微米范围内的区域的一致性。术语“平面性”指晶体在这个区域内形成基本的小平面。平面性还指斜度小于 1 度,而术语“轻微凸起”指曲率半径小于 40cm。这样,如果其整个凸起超过了所述的水平,则表面就是“过凸的”,如果生长表面与平面偏离超过了所述的角度(即,优选 1 度),表面就是“过凹的”。

[0201] 熟悉碳化硅晶体生长的人还明白,这种所不希望的弯曲更易发生在局部区域中,而不是整个晶种上,但具有需要避免的相同效果。这些局部区域最好被理解为直径(或者如果不规则,是横穿它们的最大尺寸)小至 10 微米到完整晶片直径典型为 50mm(2 英寸),75mm(3 英寸),或者 100mm 量级的区域。

[0202] 在这方面,本方法优选包括,在最初 500 微米到 10mm 的晶体生长过程中,在晶体的可用直径上,将平面保持在轻微凸起的生长表面。作为这方面的一部分,已经发现,生长初

期的生长晶体的形状比至今已经认为的更加重要。传统地,当生长完成后,或者足够大以致可观察到时,如果整个块状晶体具有凸起的表面,则生长被认为是满意的。相反,本发明认为,即使最终结果是合适的凸起表面的块状晶体,初期的凹陷生长也会产生在整个晶体中蔓延的微管。如这里其它地方所述,传统观点认为微管始于晶种的背(非生长)表面。相反,本发明认为,微管始于前表面(晶种生长界面),必须避免它们存在于这个位置以及其它位置。

[0203] 另外,本领域技术人员理解术语“可用面积”代表可以选择并用来制造衬底的晶体的面积。作为一个实施例,为了能够切得 75mm 直径的部分并由这个较小部分制备晶片的目的是,晶体要生长成直径 150mm。该情形中,可用面积用所选择的 75mm 部分表示。作为另一个实施例,将 150mm 的晶体直接切成 150mm 的晶片,其中只有中心 75mm 直径的部分是高品质的材料,外部是低品质的材料。该情形中,可用面积指高品质(低缺陷水平)的区域。

[0204] 对在 500 微米到 10mm 之间的初期生长厚度的优选控制决定了本发明与以前的工作不同,在以前的工作中,制造出梨晶并然后抛光,切割,或者有时生长具有最终的平坦上表面。相反,本发明代表了采用平坦的晶种开始生长的步骤。

[0205] 不受任何具体的表述或者陈述所限制,本发明人认为,厚度小至 10mm 的晶体还从来未显示出这里所公开并要求权利的形状(平面)特征。对于 500 微米的下限,这代表区分本发明与如下生长方法的合理的大致边界,所述方法中以凹面方式进行生长 500 微米,之后进行平坦化。

[0206] 本方法可以进一步包括,在升华坩埚中采用温度分布,以制得从均匀平坦到均匀轻微凸起的生长面。如本领域熟知的,可以用多种不同的技术来控制坩埚内的温度分布,以得到所希望的梯度、等温线或者其它温度效果。在一定程度上,这些分布还会受引入到坩埚中的源材料(包括硅和碳气体物质)的位置的影响。

[0207] 在某些实施方案中,晶种支架由石墨制成,且石墨通过施用有机材料致密化,以提高材料在生长条件下的热均匀性。尽管还没有确定精确的密度测量(以及它们的变化),已经发现会提供满意结果的有机材料包括醇类和树脂的混和物,比如比率为 2.5 : 1 的糠基醇和酚醛(“Novalac”)树脂的混和物。至今,基于致密化晶种支架的生长改进代表了经验观察。尽管本发明人不希望受任何具体理论所限制,然而可能的解释包括认为多孔石墨更容易允许所不希望的从晶种背面的升华,或者认为多孔石墨表现出不均匀的热性能。

[0208] 酚醛树脂在化学领域通常是熟知的,且本领域技术人员可以选择合适的组合物,而无需过度的实验。作为简单总结,酚醛树脂是酚或者取代酚与醛的缩合产物。酚醛树脂是热固性的并且不含诸如硫或者氮的元素,这些元素会在制成的晶种支架中产生铸件或者模具缺陷,这通常对这里所述的升华技术是不利的。

[0209] 在另一个方面,晶种支架是石墨,使其热膨胀系数与碳化硅晶种材料选择性匹配,以有助于确保晶种和晶种支架之间的间隙不超过 10 微米。很多等级的石墨可从市场上购得,本领域技术人员可以选择适于此目的的石墨,而无需过度的实验。

[0210] 在本发明的另一个方面,通过以某种排列方式分隔晶种和晶种支架,促使辐射热传输在基本上晶体的整个可用面积上相对于传导热传输占主导,来实现晶种和晶种支架之间的热一致性。这个实施方案与前面的实施方案具有相同的主题、目的、和功用 -- 避免晶种和晶种支架之间的热不一致性(典型是传导性的热不一致性)。

[0211] 而在这个方面,通过在晶种和晶种晶体之间设计并保持足够的间隙,使得避免传导热传输,由此避免潜在的不一致的传导热传输促进晶种或者生长晶体中的缺陷。如这里所用,术语“间隙”指晶种和晶种支架之间的距离,但不一定限制于所描述的空的间隔。

[0212] 如此,可以用任何所希望的材料——固体、液体或者气体——来填充间隙,或者甚至可以是真空的,只要能提供起到所需要的目的,而不干扰升华生长。

[0213] 如背景中所示,已经观察到从晶种背面的升华(“热刻蚀”)可以引起缺陷。因此,在另一个方面,可以向晶种的背表面上施加薄膜来防止该表面的热刻蚀,或者防止会在晶种和晶种支架之间产生所不希望的传导热传输的在晶种背面上的升华生长。该薄膜形成扩散阻挡层,防止碳化硅升华穿过这个阻挡层。该薄膜从在生长温度下保持稳定而不升华、熔融或者蒸发并且不会另外干扰升华生长技术的材料中选择。合适的材料包括但不限于,石墨,某些难熔金属,以及金属碳化物比如碳化钛。

[0214] 如在其它实施方案中,优选选择碳化硅晶种晶体具有的多型体选自碳化硅的 3C, 4H, 6H 和 15R 多型体。

[0215] 另外,应该明白,这里描述的方法是互补的,而不是相互排斥的,这样,为了得到所希望的结果,这些步骤中的一些可以同时采用或者顺序采用。而且,对于其它半导体材料,比如氮化镓,氮化铝镓以及氮化铝,该方法具有相似的优点。

[0216] 在另一个实施方案中,本发明包括对晶种碳化硅生长的改进,将晶种放置在采用低气孔率的支撑材料的晶种支架上,这种材料为从晶种上的碳化硅升华提供了蒸气阻挡层,这最小化了晶种和背材料之间的热导率差异,由此最小化或者消除跨晶种的温度差异,进而最小化或者消除从晶种背面上的蒸气传输,这种蒸气传输会从晶种背面诱发缺陷并向生长表面上蔓延。具体地,所选择的支撑材料在升华生长温度下的热膨胀系数要尽可能接近 SiC 晶种的热膨胀系数。

[0217] 如这里所用的,晶种的“背面”指对着晶种支架的表面。因此,晶种的“前面”指在其上发生块体生长的表面。

[0218] 再次,本实施方案的技术与防止在生长过程中从晶种背面上升华的目的的一致,因为这种升华会产生进入并贯穿晶种的缺陷,这些缺陷之后会进入并贯穿生长的块状单晶。

[0219] 在这个实施方案的另一个方面,可以采用高温粘结剂将晶种放置在晶种支架上,高温粘结剂的一个实例包括石墨胶。

[0220] 在这个实施方案的另一个方面,这个方法包括将晶种用合适的材料结合到晶种支架上。

[0221] 在附图和说明书中已经给出了本发明的优选实施方案,尽管使用了具体的术语,然而它们仅是用作一般说明性的目的,而不是限制性的目的,本发明的范围由权利要求限定。

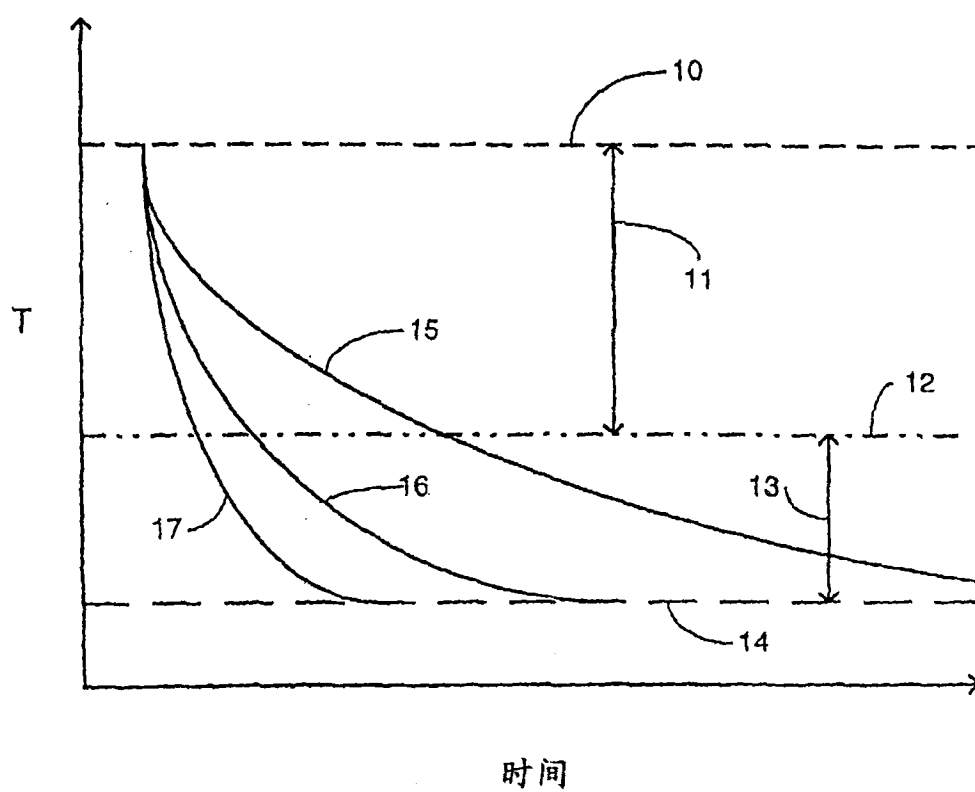


图1

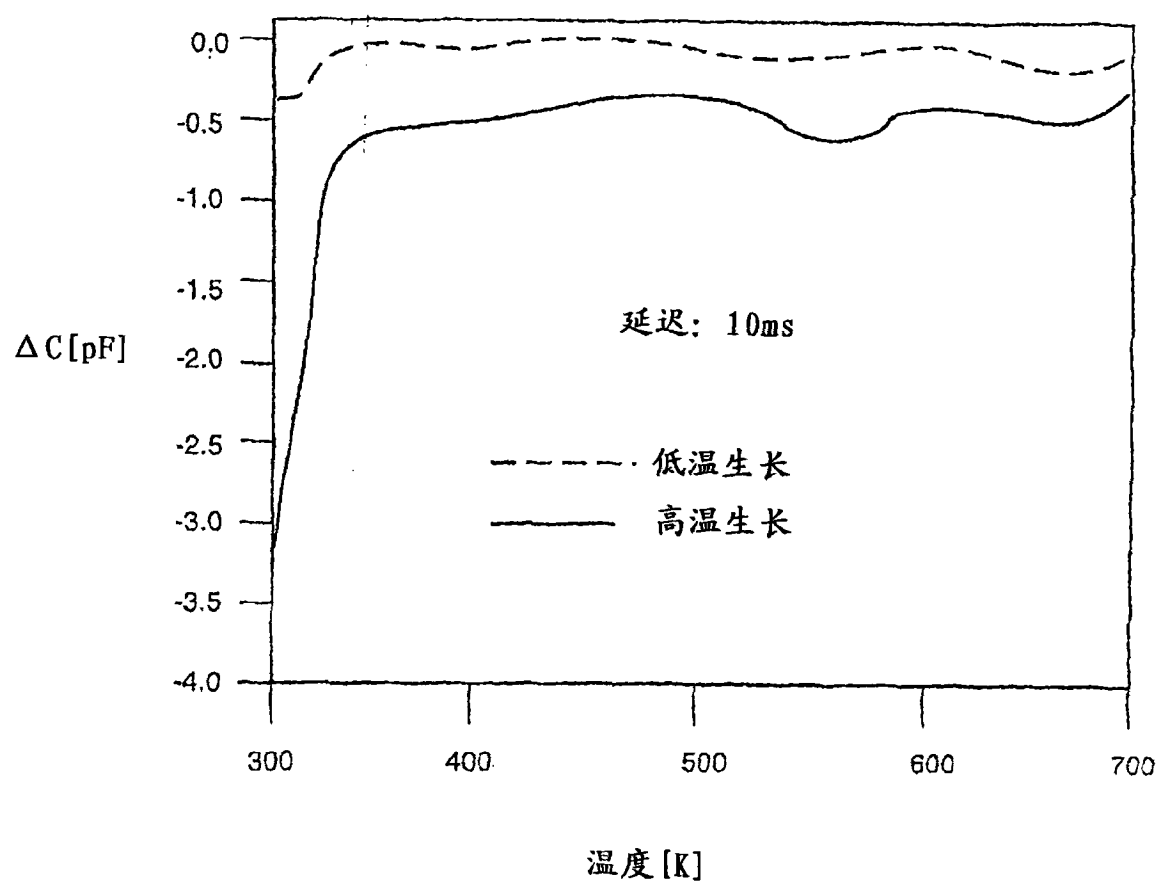


图2

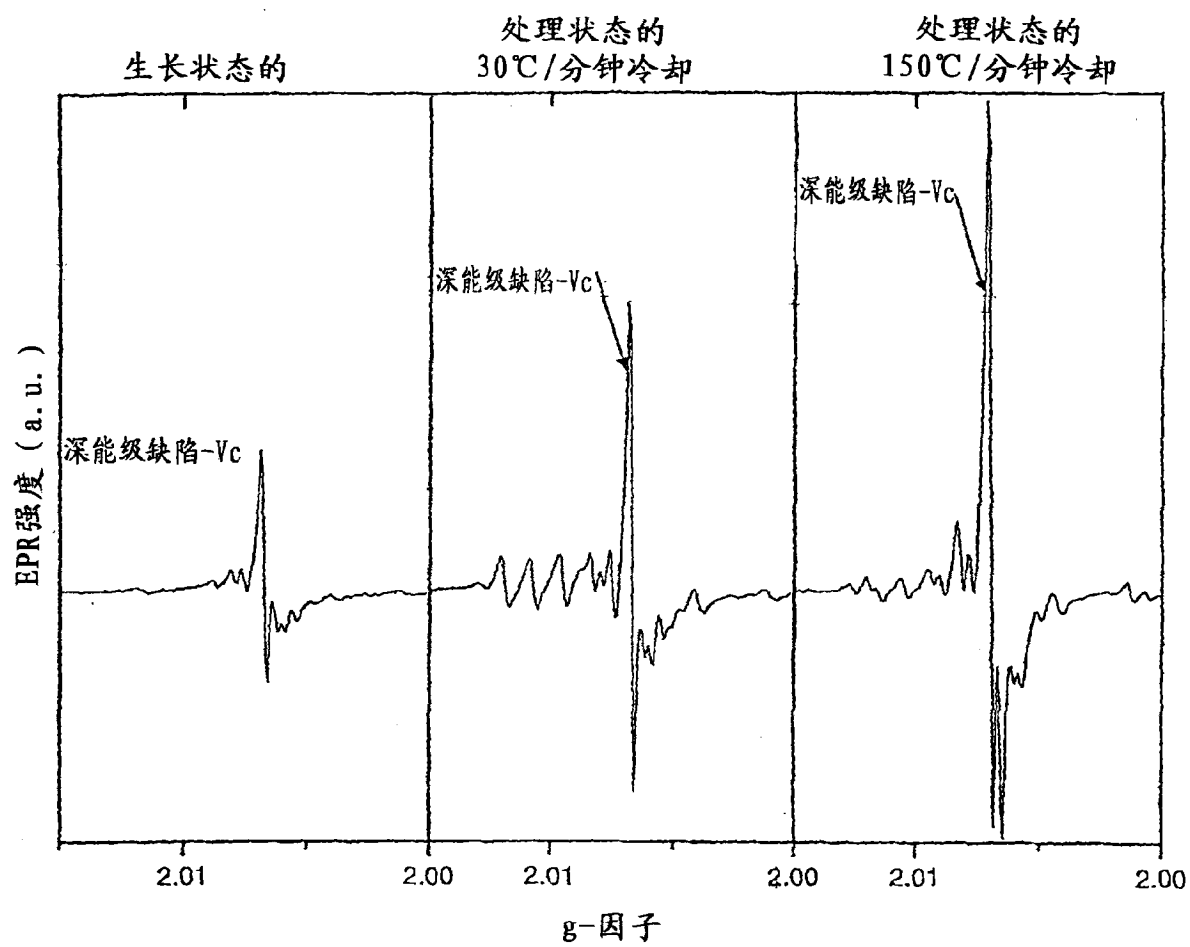


图3

图 4

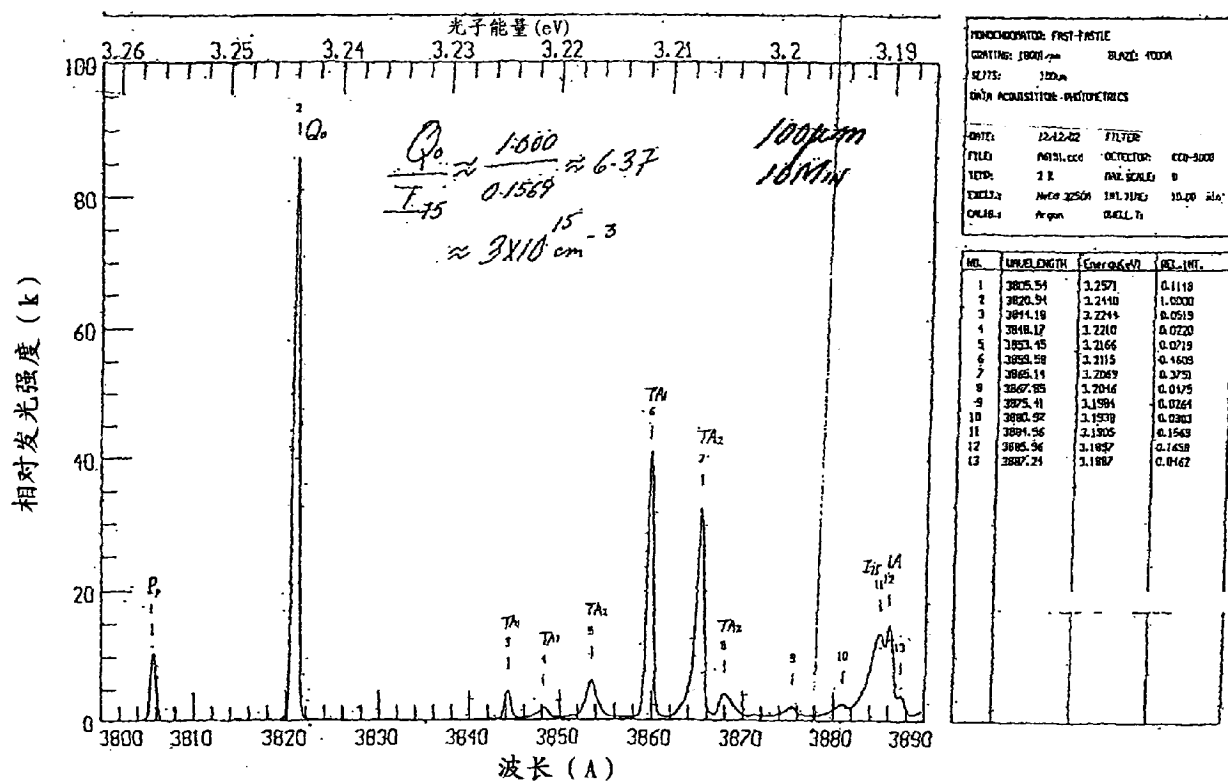




图6

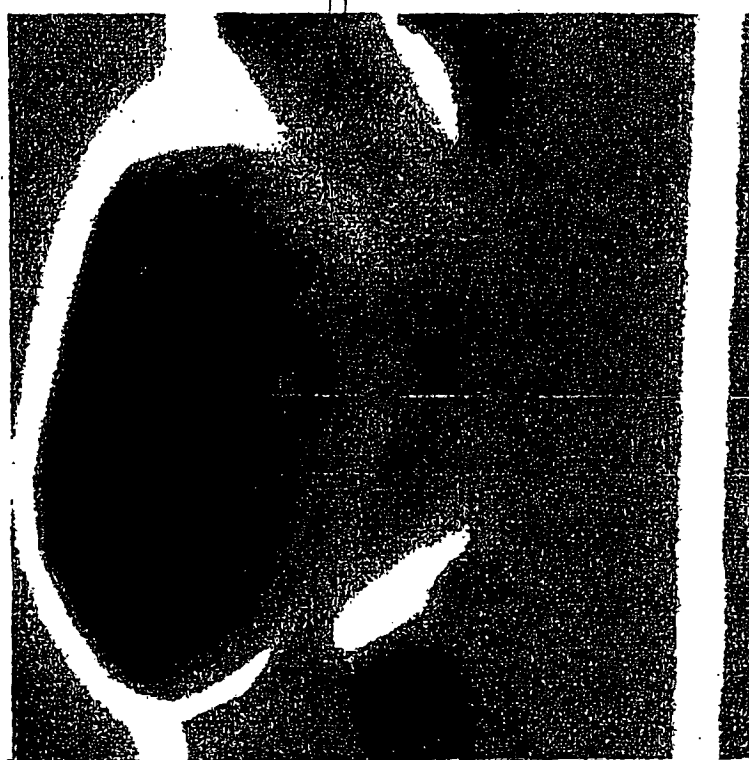


图7

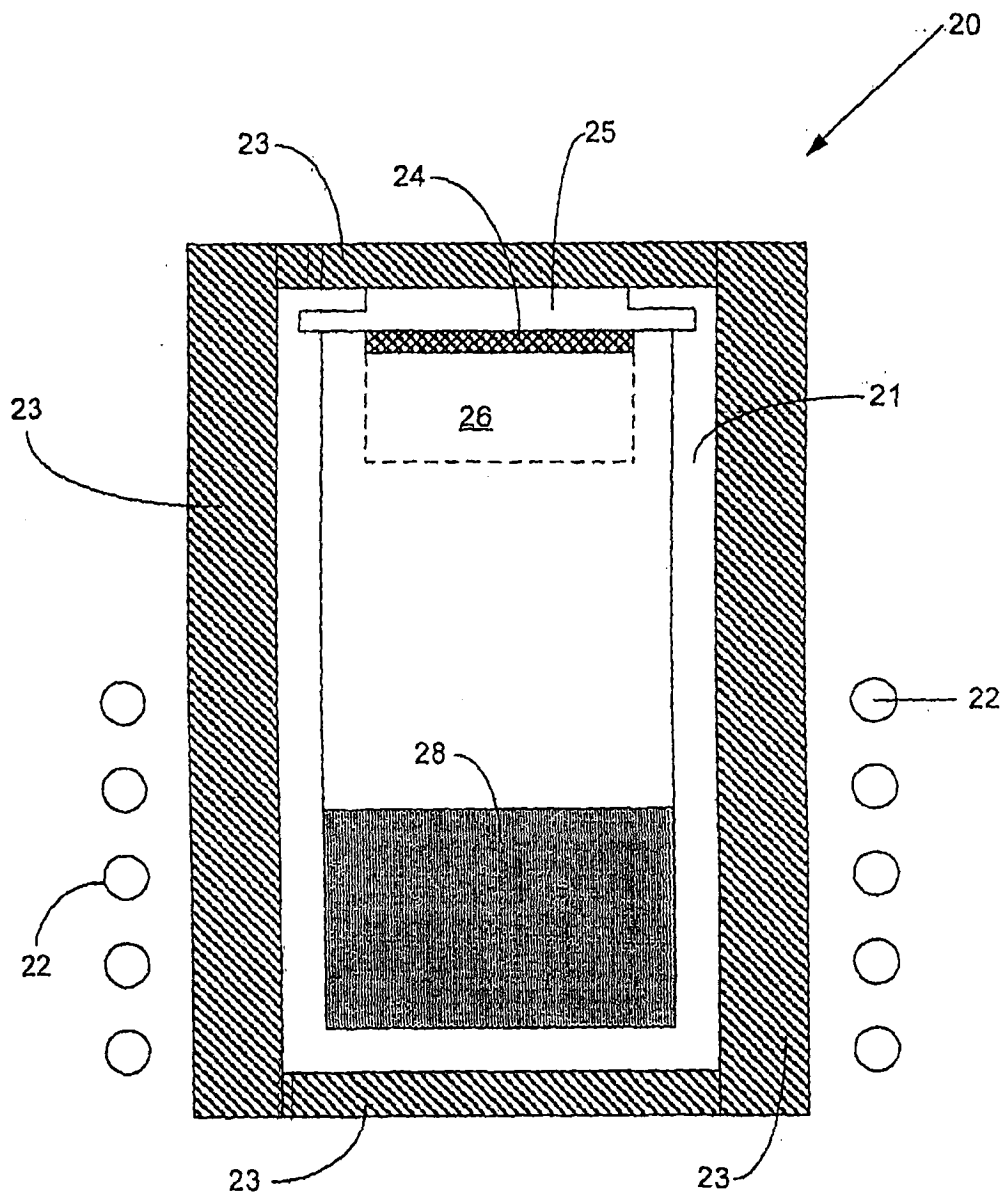


图 8

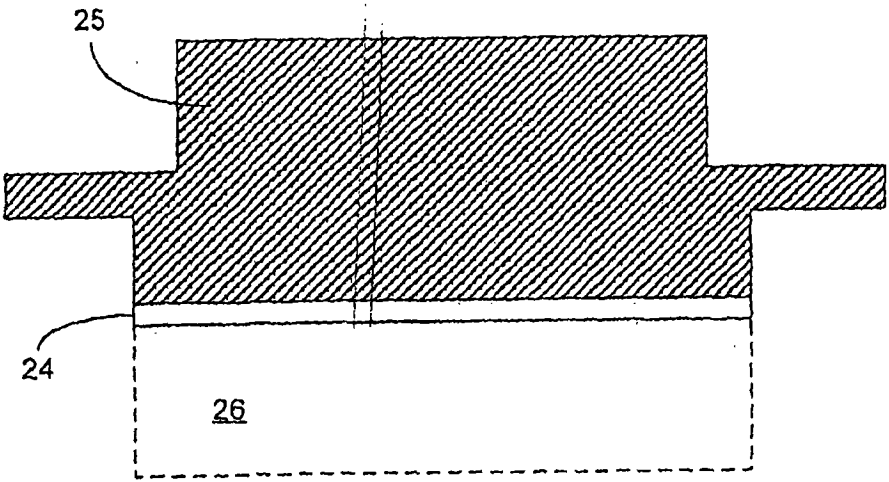


图 9

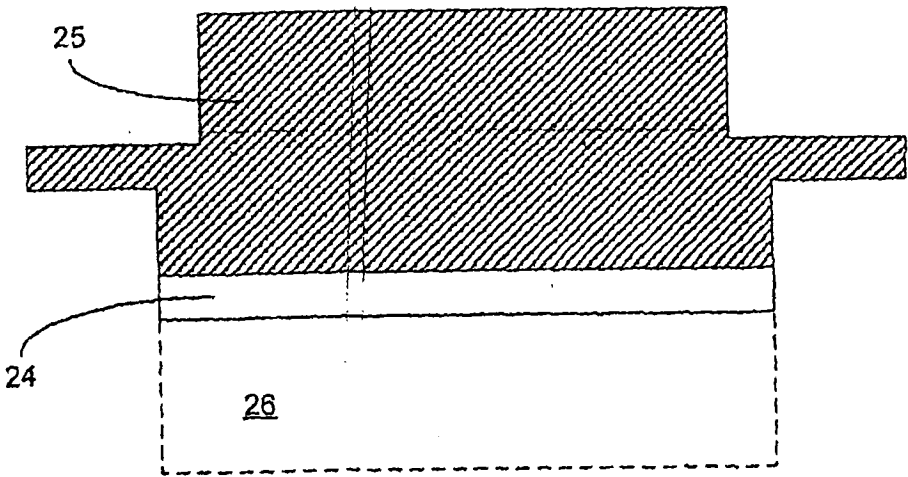


图 10

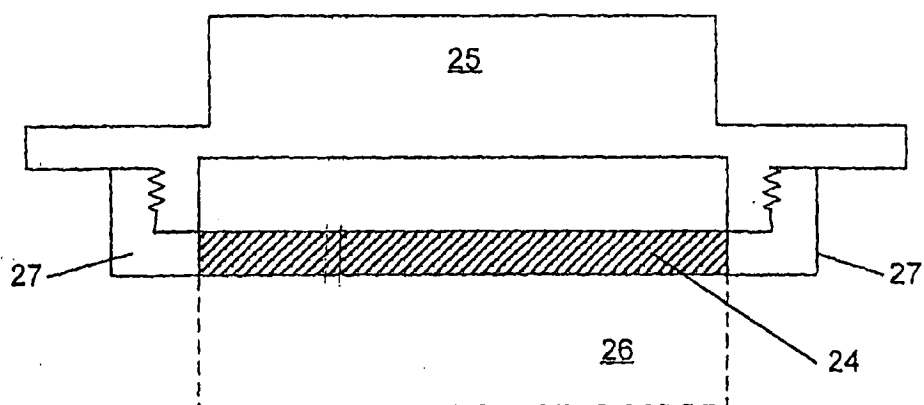


图 11

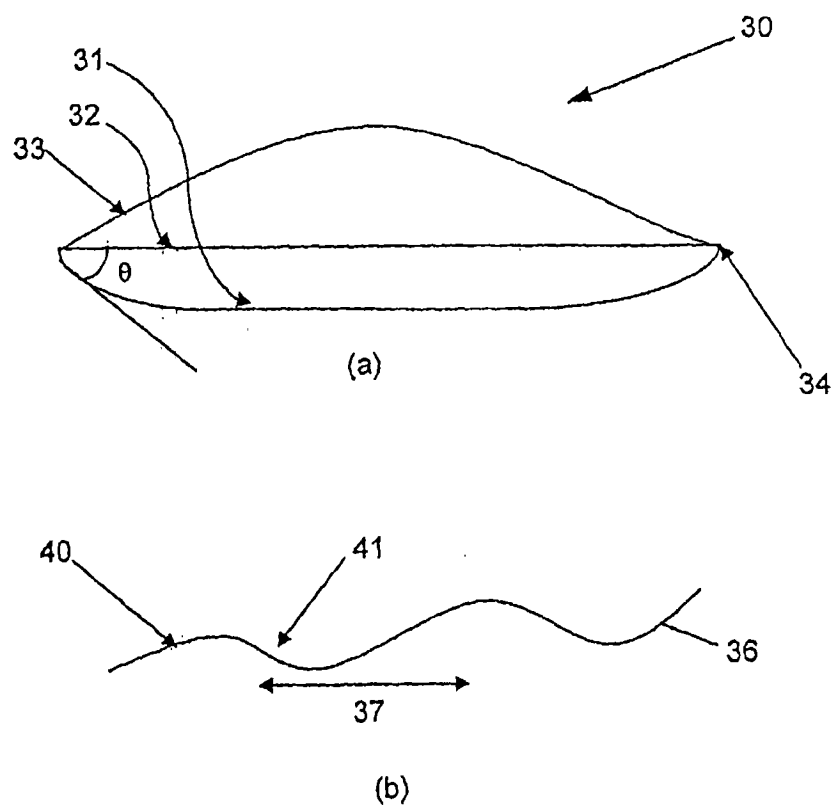


图 12