

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5111342号
(P5111342)

(45) 発行日 平成25年1月9日 (2013.1.9)

(24) 登録日 平成24年10月19日 (2012.10.19)

(51) Int. Cl.	F I
H O 5 K 3/46 (2006.01)	H O 5 K 3/46 Z
H O 1 L 23/12 (2006.01)	H O 5 K 3/46 B
	H O 5 K 3/46 Q
	H O 1 L 23/12 B
	H O 1 L 23/12 N

請求項の数 9 (全 13 頁)

(21) 出願番号	特願2008-306900 (P2008-306900)	(73) 特許権者	000004547
(22) 出願日	平成20年12月1日 (2008.12.1)		日本特殊陶業株式会社
(65) 公開番号	特開2010-129992 (P2010-129992A)		愛知県名古屋市瑞穂区高辻町14番18号
(43) 公開日	平成22年6月10日 (2010.6.10)	(74) 代理人	100110881
審査請求日	平成23年6月23日 (2011.6.23)		弁理士 首藤 宏平
		(72) 発明者	黒田 正雄
			愛知県名古屋市瑞穂区高辻町14番18号
			日本特殊陶業株式会社内
		(72) 発明者	杉本 康宏
			愛知県名古屋市瑞穂区高辻町14番18号
			日本特殊陶業株式会社内
		(72) 発明者	由利 伸治
			愛知県名古屋市瑞穂区高辻町14番18号
			日本特殊陶業株式会社内

最終頁に続く

(54) 【発明の名称】 配線基板

(57) 【特許請求の範囲】

【請求項1】

搭載部品を載置し、当該搭載部品と外部基板との間を電氣的に接続する配線基板であって、

上面及び下面を貫通する收容穴部を開口したコア材と、
前記コア材の上面側に絶縁層及び導体層を交互に積層形成し、前記搭載部品に接続される複数の接続端子を有する第1配線積層部と、
前記コア材の下面側に導体層及び絶縁層を交互に積層形成し、外部接続用の複数の電極パッドを有する第2配線積層部と、
前記收容穴部に收容されたチップ部品と、
前記收容穴部と前記チップ部品の側面との間隙に充填された樹脂充填材と、
を備え、前記第1配線積層部は、他の導体層に比べて厚さが厚い少なくとも1つの第1導体層を含み、前記第2配線積層部は、他の導体層に比べて厚さが厚い少なくとも1つの第2導体層を含み、前記第1導体層及び前記第2導体層には、前記樹脂充填材の充填領域と積層方向で対向する領域に配線が形成されていることを特徴とする配線基板。

【請求項2】

前記第1導体層及び前記第2導体層は、前記樹脂充填材の充填領域と積層方向で対向する領域のうち部分的に配線が形成されないギャップ部を有し、前記充填領域の長手方向で前記ギャップ部のサイズが十分小さくなるように形成されることを特徴とする請求項1に記載の配線基板。

【請求項 3】

前記第 1 導体層及び前記第 2 導体層は、厚さ 25 μm 以上の銅層であることを特徴とする請求項 1 又は 2 に記載の配線基板。

【請求項 4】

前記第 1 導体層及び前記第 2 導体層のうち、前記樹脂充填材の充填領域と積層方向で対向する領域に形成された配線は、電源又はグランドに接続されることを特徴とする請求項 1 から 3 のいずれかに記載の配線基板。

【請求項 5】

前記第 1 導体層及び前記第 2 導体層のうち、前記樹脂充填材の充填領域と積層方向で対向する領域には、フローティング状態のダミー配線が形成されることを特徴とする請求項 1 から 3 のいずれかに記載の配線基板。

10

【請求項 6】

前記チップ部品は、前記樹脂充填材に比べて剛性が高い材料を用いて形成されていることを特徴とする請求項 1 から 5 のいずれかに記載の配線基板。

【請求項 7】

前記チップ部品は、セラミック焼結体を用いて構成されたチップコンデンサであることを特徴とする請求項 6 に記載の配線基板。

【請求項 8】

前記チップコンデンサの上面には前記第 1 配線積層部の導体層に接続される複数の電極が形成され、前記チップコンデンサの下面には前記第 2 配線積層部の導体層に接続される複数の電極が形成されることを特徴とする請求項 7 に記載の配線基板。

20

【請求項 9】

前記搭載部品は、半導体チップであることを特徴とする請求項 1 に記載の配線基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、コア材に開口された収容穴部にチップ部品を収容した配線基板に関するものである。

【背景技術】

30

【0002】

従来から、コア材を中央に配置し、その上方と下方に導体層及び絶縁層を交互に積層した配線積層部を形成した配線基板が用いられている。このような配線基板に半導体チップを載置してパッケージを構成する場合は、外部基板から半導体チップに対して電源電圧を供給する必要がある。この場合、半導体チップに供給される電源電圧の安定化を図るため、ノイズ除去用のチップコンデンサを配線基板に設けることが望ましい。近年では、チップコンデンサによるノイズ除去の効果を高めるべく、配線基板の内部にチップコンデンサを内蔵する構造が提案されている（例えば、特許文献 1 参照）。このような構造を採用することにより、半導体チップとチップコンデンサの間の信号配線の長さを短縮可能となり、半導体チップに供給される電源配線のノイズを確実に除去し、電源の安定化を実現することができる。

40

【特許文献 1】特開 2007 - 258541 号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

チップコンデンサを内蔵した配線基板は、例えば、コア材に収容穴部を開口しておき、その収容穴部にチップコンデンサを収容した状態で、収容穴部とチップコンデンサとの間隙に樹脂充填材を充填し、チップコンデンサを固定する手順で製造することができる。このような配線基板の構造は、例えば、上記特許文献 1 の図 1 に示されている。しかし、このような構造の配線基板において、チップコンデンサの周囲の樹脂充填材に着目すると、

50

コア材やチップコンデンサに比べると剛性が低くなっている。従って、配線基板に対して積層方向に局所的応力が加わったとき、配線基板の全体が樹脂充填材の部分で局所的に変形する可能性がある。その結果、配線基板が反ることにより、半導体チップに過大な負荷をかけたり、配線基板が折れるなど、種々の不具合を生じさせるという問題がある。

【 0 0 0 4 】

本発明はこれらの問題を解決するためになされたものであり、搭載部品を載置し、チップ部品を内蔵する配線基板において、コア材の收容穴部にチップコンデンサを收容してその間隙に樹脂充填材を充填する場合、配線基板が局所的応力により低剛性の樹脂充填材の部分を基点に変形し、これにより搭載部品や配線基板に不具合が生じることを確実に防止可能な配線基板を提供することを目的とする。

10

【課題を解決するための手段】

【 0 0 0 5 】

上記課題を解決するために、本発明の配線基板は、搭載部品を載置し、当該搭載部品と外部基板との間を電氣的に接続する配線基板であって、上面及び下面を貫通する收容穴部を開口したコア材と、前記コア材の上面側に絶縁層及び導体層を交互に積層形成し、前記搭載部品に接続される複数の接続端子を有する第1配線積層部と、前記コア材の下面側に導体層及び絶縁層を交互に積層形成し、外部接続用の複数の電極パッドを有する第2配線積層部と、前記收容穴部に收容されたチップ部品と、前記收容穴部と前記チップ部品の側面との間隙に充填された樹脂充填材とを備えて構成され、前記第1配線積層部は、他の導体層に比べて厚さが厚い少なくとも1つの第1導体層を含み、前記第2配線積層部は、他の導体層に比べて厚さが厚い少なくとも1つの第2導体層を含み、前記第1導体層及び前記第2導体層には、前記樹脂充填材の充填領域と積層方向で対向する領域に配線が形成されていることを特徴としている。

20

【 0 0 0 6 】

本発明の配線基板によれば、コア材の收容穴部にチップ部品を收容し、收容穴部とチップ部品の側面との間隙に樹脂充填材を充填した状態で固定し、コア材の上面側の第1配線積層部と下面側の第2配線積層部がそれぞれ形成される。そして、第1配線積層部の第1導体層と第2配線積層部の第2導体層は、他の導体層に比べて厚く形成され、その一部の領域の配線が樹脂充填材の充填領域と積層方向で対向配置される。よって、配線基板において剛性が低い樹脂充填材の部分は、剛性を高めた第1導体層及び第2導体層により上下から補強されるので、配線基板に応力が加わったときに樹脂充填材の部分を基点とした変形を抑制することができる。これにより、配線基板の反りに起因して、搭載部品に過大な負荷が加わったり、配線基板が折れることを確実に防止することができる。

30

【 0 0 0 7 】

本発明において、前記第1導体層及び前記第2導体層には、前記樹脂充填材の充填領域と積層方向で対向する領域のうち部分的に配線が形成されないギャップ部を設け、前記充填領域の長手方向で前記ギャップ部のサイズが十分小さくなるように形成してもよい。

【 0 0 0 8 】

本発明において、前記第1導体層及び前記第2導体層は、厚さ25 μ m以上の銅層を用いて形成することが望ましい。

40

【 0 0 0 9 】

本発明において、前記第1導体層及び前記第2導体層のうち、前記樹脂充填材の充填領域と積層方向で対向する領域に形成された配線は、電源又はグランドに接続してもよい。また、前記第1導体層及び前記第2導体層のうち、前記樹脂充填材の充填領域と積層方向で対向する領域には、フローティング状態のダミー配線を形成してもよい。

【 0 0 1 0 】

本発明において、前記チップ部品は、前記樹脂充填材に比べて剛性が高い材料を用いて形成することが望ましい。前記チップ部品としては、セラミック焼結体を用いて構成されたチップコンデンサを用いることができる。この場合、前記チップコンデンサの上面には前記第1配線積層部の導体層に接続される複数の電極を形成し、前記チップコンデンサの

50

下面には前記第２配線積層部の導体層に接続される複数の電極を形成してもよい。

【００１１】

本発明において、前記搭載部品としては、半導体チップを用いてもよい。

【発明の効果】

【００１２】

本発明によれば、搭載部品を載置する配線基板において、コア材の收容穴部にチップ部品を收容し、收容穴部とチップ部品の側面との間隙に樹脂充填材を充填し、コア材の上下の配線積層部に他の導体層よりも厚さが厚い導体層を形成し、この導体層に樹脂充填材の充填領域と積層方向で対向する配線を形成した構造となっている。よって、低剛性の樹脂充填材に応力が加わる場合、厚い配線により樹脂充填材を上下から補強することにより、樹脂充填材の部分を基点として配線基板が変形すること抑制できる。従って、半導体基板の反りにより、搭載部品に過大な負荷が加わることを防止し、あるいは配線基板が折れるなどの不具合を防止し、配線基板の信頼性を高めることが可能となる。

10

【発明を実施するための最良の形態】

【００１３】

以下、本発明を適用した配線基板の好適な実施形態について、図面を参照しながら説明する。

【００１４】

図１は、本実施形態の配線基板の概略の断面構造を示す図である。図１に示す配線基板１０は、コア材１１と、コア材１１の上面側の第１配線積層部１２と、コア材１１の下面側の第２配線積層部１３とを含む構造を有している。本実施形態の配線基板１０は、その内部にチップ部品としてのチップコンデンサ１００が内蔵されているとともに、上部に搭載部品としての半導体チップ２００が載置されている。

20

【００１５】

コア材１１は、例えば、ガラス繊維を含んだエポキシ樹脂からなる。コア材１１には、中央を矩形状に貫通する收容穴部１１ａが形成され、この收容穴部１１ａにチップコンデンサ１００が埋め込まれた状態で收容されている。図１に示すように、チップコンデンサ１００は、半導体チップ２００に比べて、平面方向に小さいサイズを有する。なお、チップコンデンサ１００の内部構造については後述する。收容穴部１１ａとチップコンデンサ１００の側面との間隙には、樹脂充填材５０が充填されている。図１に示すように、樹脂充填材５０は面方向の幅Ｗ１の範囲に充填される。この樹脂充填材５０は、例えば熱硬化性樹脂からなり、チップコンデンサ１００を固定する役割を有する。また、チップコンデンサ１００及びコア材１１が変形する際に樹脂充填材５０が吸収するように作用する。

30

【００１６】

コア材１１の上面には導体層２１が形成され、コア材１１の下面には導体層２２が形成されている。また、コア材１１には、所定箇所を積層方向に貫通する複数のスルーホール導体３０が形成されている。スルーホール導体３０の内部は、例えばガラスエポキシ等からなる樹脂３１で埋められている。スルーホール導体３０により、コア材１１の上下の各導体層２１、２２における任意の配線パターンを積層方向に接続導通することができる。

【００１７】

第１配線積層部１２は、コア材１１の上面側に積層形成された樹脂絶縁層１４、１６と、樹脂絶縁層１４の上面に形成された導体層２３と、樹脂絶縁層１６の上面に形成された複数の端子パッド２５と、樹脂絶縁層１６の上面を覆うソルダーレジスト層１８とからなる構造を有する。樹脂絶縁層１４の所定位置には、各導体層２１、２３を積層方向に接続導通する複数のビア導体３２が設けられ、樹脂絶縁層１６の所定位置には、導体層２３と端子パッド２５を積層方向に接続導通する複数のビア導体３４が設けられている。ソルダーレジスト層１８は、複数箇所が開口されて複数の端子パッド２５が露出し、そこに複数の半田バンプ４０が形成されている。各々の半田バンプ４０は、配線基板１０に載置される半導体チップ２００の各パッド２０１に接続される。

40

【００１８】

50

第2配線積層部13は、コア材11の下面側に積層形成された樹脂絶縁層15、17と、樹脂絶縁層15の下面に形成された導体層24と、樹脂絶縁層17の下面に形成された複数のBGA用パッド26と、樹脂絶縁層17の下面を覆うソルダーレジスト層19とからなる構造を有する。樹脂絶縁層15の所定位置には、各導体層22、24を積層方向に接続導通する複数のビア導体33が設けられ、樹脂絶縁層17の所定位置には、導体層24とBGA用パッド26を積層方向に接続導通する複数のビア導体35が設けられている。ソルダーレジスト層19は、複数箇所が開口されて複数のBGA用パッド26が露出し、そこに複数の半田ボール41が接続される。配線基板10をBGAパッケージとして用いる場合、複数の半田ボール41を介して、外部基板（不図示）と配線基板10の各部との電氣的接続が可能となる。

10

【0019】

本実施形態の配線基板10においては、コア材11の上方の導体層23（本発明の第1導体層）及びコア材11の下方の導体層24（本発明の第2導体層）が、ともに厚さT1の銅を用いて形成されている。そして、導体層23、24の厚さT1は、他の導体層21、22、端子パッド25、BGA用パッド26の各々に比べて厚くなっている点が特徴的である。その結果、導体層23、24の剛性が高くなり、剛性が低い樹脂充填材50の部分を上下から補強するように作用する。本実施形態の構造を採用することにより、樹脂充填材50の部分に加わる局所的応力により配線基板10が折れる事態を防止することができるが、詳細は後述する。導体層23、24の厚さT1は形成可能な範囲で自在に設定できるが、十分な補強の効果を得るには25 μ m以上に設定することが望ましい。なお、配線基板10において導体層23、24以外の各導体層は一般的に、例えば20 μ mを超えない程度の厚さで形成される。

20

【0020】

次に、図1のチップコンデンサ100の内部構造について、図2及び図3を参照して説明する。本実施形態のチップコンデンサ100は、いわゆるビアアレイタイプのコンデンサであり、セラミック焼結体101を用いて、複数のセラミック誘電体層102を積層形成した構造を有する。セラミック焼結体101は、例えばチタン酸バリウム等の高誘電率セラミックからなる。各々のセラミック誘電体層102の間には、第1内部電極層110aと第2内部電極層110bが交互に配置されている。第1内部電極層110aは電源用の電極として機能し、第2内部電極層110bはグランド用の電極として機能し、両電極が絶縁体である各セラミック誘電体層102を挟んで対向配置されることで所定の容量が形成される。

30

【0021】

セラミック焼結体101の上面には、複数の第1端子電極107aと第2端子電極107bが形成されるとともに、セラミック焼結体101の下面には、複数の第1端子電極108aと第2端子電極108bが形成されている。また、セラミック焼結体101には、全てのセラミック誘電体層102を貫通する多数のビアホールにニッケル等を埋め込んだ複数の第1ビア導体109a及び複数の第2ビア導体109bが形成されている。そして、各々の第1ビア導体109aは、上方の第1端子電極107aと下方の第1端子電極108aとを積層方向に接続導通している。また、各々の第2ビア導体109bは、上方の第2端子電極107bと下方の第2端子電極108bとを積層方向に接続導通している。

40

【0022】

図3のチップコンデンサ100の上面図に示されるように、第1及び第2端子電極107a、107b（108a、108b）と、第1及び第2ビア導体109a、109bは、いずれもアレイ状に配置されている。そして、図1において、半導体チップ200における電源用のパッド201は、半田バンプ40、端子パッド25、ビア導体34、導体層23、ビア導体32、第1端子電極107a、第1ビア導体109aを経由して第1内部電極層110aに接続されるとともに、さらに第1端子電極108a、ビア導体33、導体層24、ビア導体35、BGA用パッド26を経由して、電源用の半田ボール41に接続される。また、半導体チップ200におけるグランド用のパッド201は、上記のよう

50

な経路を経て、第2端子電極107b、第2ビア導体109b、第2内部電極層110bに接続され、かつグランド用の半田ボール41に接続される。

【0023】

次に、図1の配線基板10の導体層23、24の配線パターンについて図4～図6を参照して説明する。なお、以下で例示する配線パターンは、上部の導体層23と下部の導体層24の一方又は双方に適用可能である。図4～図6は、それぞれ導体層23、24の配線パターンの具体例を説明すべく、配線基板10の全体において、半導体チップ200と、チップコンデンサ100と、樹脂充填材50が充填された充填領域R1のそれぞれの平面方向の位置関係を模式的に示した図である。なお、図4～図6の下部には、便宜上、X方向及びY方向を表示している。

10

【0024】

図4は、導体層23、24の第1の配線パターンを示している。第1の配線パターンにおいては、導体層23、24のうちの充填領域R1と対向する領域を含む広い領域に、配線基板10に供給されるグランド電位に接続されるグランド配線60が形成されている。実際には導体層23、24のチップコンデンサ100の上部に対向する領域に、多数の信号配線が形成されるが、図4では図示を省略している。ここで、充填領域R1は、チップコンデンサ100の側面に一致する内周側の矩形と収容穴部11aの側面に一致する外周側の矩形に挟まれた幅W1の領域であり、その領域の全体が半導体チップ200の載置領域と積層方向で対向する関係にある。そして、グランド配線60は、内周側の矩形と外周側の矩形に挟まれた幅W2の領域に配置され、積層方向で充填領域R1の全体をカバーする($W2 > W1$)位置関係にある。なお、図4の例に限らず、充填領域R1をカバー可能で幅W1より若干広い幅W2を有するグランドパターン60を形成してもよい。

20

【0025】

図5は、導体層23、24の第2の配線パターンを示している。第2の配線パターンにおいては、図4のグランド配線60を部分的に除去したグランド配線60aと、このグランド配線60aとギャップ部62を挟んで配置された信号配線61とが形成されている。信号配線61は、半導体チップ200の所定の信号を伝送するパッド201に接続される。信号配線61の幅は自在に設定できるが、信号配線61の両側に沿ったギャップ部62の幅W3は、樹脂充填材50の部分に対する補強効果を損なわない程度に小さい値に設定する必要がある。ギャップ部62は、図5に示すように、充填領域R1に対し、各辺の短手方向(図5の左辺のX方向)の長さは制約されないが、各辺の長手方向(図5の左辺のY方向)で長くすると上述の補強効果が低減する。図5の例では、 $W3 < W1$ となっているので、上述の補強効果の観点からギャップ部62のサイズは適正な範囲にある。なお、図5では、1つの信号配線61が形成される例を示しているが、グランド配線60aの複数の箇所を除去した部分に配置される複数の信号配線61を形成してもよい。

30

【0026】

図6は、導体層23、24の第3の配線パターンを示している。第3の配線パターンにおいては、内周側の矩形と外周側の矩形との間の幅W4($W4 > W1$)の領域に配置されたダミー配線63が形成されている。このダミー配線63は、積層方向で充填領域R1の全体をカバーする位置関係にある。ダミー配線63は、電源、グランド、信号などの配線とは電氣的に接続されずにフローティング状態であり、樹脂充填材50の補強を目的に設けられたものである。なお、図6では図示されないが、ダミー配線63の外側の領域には、電源、グランド、信号などの配線を形成することができる。また、ダミー配線63を部分的に除去し、図5と同様のギャップ部62を挟んで信号配線61を形成してもよい。また、ダミー配線63のサイズについても、積層方向で充填領域R1と対向する範囲内で自在に設定することができる。

40

【0027】

以上説明したように、導体層23、24を他の導体層より厚い銅を用いて形成し、導体層のうちの充填領域R1と対向する領域に各種配線を形成することにより、配線基板10における低剛性の樹脂充填材50の部分を、相対的に厚い高剛性の導体層23、24に形

50

成した配線により補強することができる。これにより、配線基板 10 に局所的応力が加わったときに、充填領域 R1 を基点とする変形を抑制し、半導体チップ 200 への過大な負荷や配線基板 10 の折れなどの不具合を確実に防止することができる。

【0028】

なお、本実施形態においては、第 1 配線積層部 12 の導体層 23 及び第 2 配線積層部 13 の導体層 24 にそれぞれ補強用の配線を形成する場合を説明したが、これに限られず、第 1 配線積層部 12 及び第 2 配線積層部 13 の別の導体層を厚くして補強用の配線を形成してもよい。

【0029】

次に、本実施形態の配線基板 10 の製造方法について、図 7 ~ 図 13 を参照して説明する。まず、図 7 に示すように、收容穴部 11a を有するコア材 11 を作製して準備する。コア材 11 の作製に際しては、例えば、一辺が 400 mm の正方形の平面形状と厚さ 0.80 mm を有する基材の両面に銅箔が貼付された銅張積層板を用意し、銅張積層板にドリル機を用いて孔あけ加工を施し、スルーホール導体 30 の位置に貫通孔を形成する。また、銅張積層板にルータを用いて穴あけ加工を施し、收容穴部 11a となる貫通孔を所定位置にあらかじめ形成しておく。なお、收容穴部 11a は、例えば、一辺が 14.0 mm に形成される。一方、スルーホール導体 30 となる貫通孔に対し、無電解銅めっき及び電解銅めっきを施した後、エポキシ樹脂からなるペーストを印刷し、硬化することにより樹脂 31 を形成する。さらに、銅張積層板の両面の銅箔のエッチングを行い、例えば、サブトラクティブ法を用いて、上下に導体層 21、22 を形成する。具体的には、無電解銅めっきを施し、その部分を共通電極として電解銅めっきを施した後、ドライフィルムをラミネートして露光及び現像を行うことにより、所定パターンのドライフィルムを形成する。この状態で、不要な電解銅めっき層、無電解銅めっき層、銅箔をエッチングでそれぞれ除去した後、ドライフィルムを剥離して、図 7 に示すコア材 11 が得られる。なお、図 7 においては、図 1 のコア材 11 の上面を下方に向けた状態を示している。

【0030】

一方、図 2 の構造を有するチップコンデンサ 100 を作製して準備する。チップコンデンサ 100 の作製に際しては、セラミックのグリーンシートにニッケルペーストをスクリーン印刷して乾燥させ、第 1 内部電極層 110a / 第 2 内部電極層 110b を形成する。そして、第 1 内部電極層 110a が形成されたグリーンシートと第 2 内部電極層 110b が形成されたグリーンシートとを交互に積層し、積層方向に押圧力を付与して各グリーンシートを一体化し、積層体を形成する。続いて、レーザー加工機を用いて積層体に複数のビアホールを貫通形成し、ニッケルペーストを各ビアホールに充填して第 1 ビア導体 109a 及び第 2 ビア導体 109b を形成する。そして、積層体の上面にペーストを印刷し、第 1 端子電極 107a 及び第 2 端子電極 107b のメタライズ層を形成する。また、積層体の下面にペーストを印刷し、第 1 端子電極 108a 及び第 2 端子電極 108b のメタライズ層を形成する。次いで、積層体を乾燥させた後に脱脂し、積層体を所定温度で所定時間焼成する。その結果、チタン酸バリウム及びペースト中のニッケルが同時焼結し、セラミック焼結体 101 が得られる。そして、セラミック焼結体 101 の第 1 端子電極 107a、108a 及び第 2 端子電極 107b、108b に対し、例えば、厚さ 10 μm 程度の電解銅めっきを施して銅めっき層を形成し、チップコンデンサ 100 が完成する。

【0031】

次に、図 8 に示すように、收容穴部 11a の底部に、剥離可能な粘着テープ 60 を密着配置する。この粘着テープ 60 は支持台 61 により支持される。そして、マウント装置を用いて、收容穴部 11a 内にチップコンデンサ 100 を收容し、粘着テープ 60 でチップコンデンサ 100 を貼り付けて仮固定する。なお、粘着テープ 60 に固定されたチップコンデンサ 100 は、コア材 11 と同様、上面を下方に向けた状態になっている。次いで、図 9 に示すように、收容穴部 11a とチップコンデンサ 100 の側面との間隙に、ディスプレイ装置を用いて熱硬化性樹脂からなる樹脂充填材 50 を充填する。樹脂充填材 50 は、加熱処理により硬化し、收容穴部 11a の内部でチップコンデンサ 100 が固定される

。このとき、コア材 11 の導体層 21 と、チップコンデンサ 100 の第 1 端子電極 107a 及び第 2 端子電極 107b のそれぞれは、粘着テープ 60 と接するので、積層方向で位置が揃ったフラットな面に形成される。

【0032】

次に、図 10 に示すように、チップコンデンサ 100 の固定後に、粘着テープ 60 を剥離する。その後、コア材 11 の上面とチップコンデンサ 100 の上面に対し酸性脱脂で溶剤洗浄を施してから研磨することにより、剥離した粘着テープ 60 の残存する粘着材を除去する。続いて、第 1 端子電極 107a 及び第 2 端子電極 107b の上部の銅めっき層の表面を粗化するとともに、コア材 11 の上部の導体層 21 の表面を粗化する。粗化の終了後には、コア材 11 及びチップコンデンサ 100 を洗浄する。

10

【0033】

次に、コア材 11 及びチップコンデンサ 100 の上下の各面に、それぞれエポキシ樹脂を主成分とするフィルム状絶縁樹脂材料を積層する。そして、真空下にて加圧加熱することにより絶縁樹脂材料を硬化させ、図 11 に示すように、上面側の樹脂絶縁層 14 と下面側の樹脂絶縁層 15 とを形成する。続いて、図 12 に示すように、樹脂絶縁層 14 には複数のビア導体 32 を形成するとともに、樹脂絶縁層 15 には複数のビア導体 33 を形成する。このとき、レーザー加工により樹脂絶縁層 14、15 に複数のビアホールを形成し、その中のスミアを除去するデスミア処理を施した後、各ビアホール内にビア導体 32、33 を形成する。

【0034】

20

次に、図 13 に示すように、樹脂絶縁層 14、15 の表面にパターンングを施し、導体層 23、24 をそれぞれ形成する。このとき、既に述べたように、導体層 23、24 は他の導体層よりも厚くなるように銅めっき層の厚さを適切に制御する。次いで、樹脂絶縁層 14 の上面と樹脂絶縁層 15 の下面に、それぞれ感光性エポキシ樹脂を被着して露光及び現像を行い、樹脂絶縁層 16、17 を形成する。

【0035】

次に、図 1 に示すように、樹脂絶縁層 16、17 に予め形成された盲孔の内部にビア導体 34、35 を形成する。続いて、樹脂絶縁層 16 の上部に複数の端子パッド 25 を形成し、樹脂絶縁層 17 の下部に複数の BGA 用パッド 26 を形成する。次に、樹脂絶縁層 16 の上面と樹脂絶縁層 17 の下面に、それぞれ感光性エポキシ樹脂を塗布して硬化させることにより、ソルダーレジスト層 18、19 を形成する。その後、ソルダーレジスト層 18 に開口部をパターンングし、複数の端子パッド 25 に接続される複数の半田バンプ 40 を形成する。また、ソルダーレジスト層 19 に開口部をパターンングし、複数の BGA 用パッド 26 に接続される複数の半田ボール 41 を形成する。以上の手順により、本実施形態の配線基板 10 が完成する。

30

【0036】

以上、本実施形態に基づき本発明の内容を具体的に説明したが、本発明は上述の実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々の変更を施すことができる。図 14 は、本実施形態の変形例として、図 1 のスルーホール導体 30 及び樹脂 31 の形成方法を変更した場合の配線基板 10 の概略の断面構造を示している。図 14 に示す配線基板 10 は、図 1 のスルーホール導体 30 及び樹脂 31 と比べると、積層方向に延伸されて上下の樹脂絶縁層 14、15 を貫くスルーホール導体 30a 及び樹脂 31a を形成した点で相違する。よって、配線基板 10 を製造する際、コア材 11 の上下に樹脂絶縁層 14、15 を形成した後に、スルーホール導体 30a 及び樹脂 31a を形成する必要がある。なお、図 14 の配線基板 10 において、スルーホール導体 30a 及び樹脂 31a 以外の構造は図 1 と同様である。

40

【図面の簡単な説明】

【0037】

【図 1】本実施形態の配線基板の概略の断面構造を示す図である。

【図 2】図 1 のチップコンデンサの断面図である。

50

【図 3】図 1 のチップコンデンサの上面図である。

【図 4】本実施形態の配線基板における導体層の第 1 の配線パターンを示す図である。

【図 5】本実施形態の配線基板における導体層の第 2 の配線パターンを示す図である。

【図 6】本実施形態の配線基板における導体層の第 3 の配線パターンを示す図である。

【図 7】本実施形態の配線基板の製造方法を説明する第 1 の図である。

【図 8】本実施形態の配線基板の製造方法を説明する第 2 の図である。

【図 9】本実施形態の配線基板の製造方法を説明する第 3 の図である。

【図 10】本実施形態の配線基板の製造方法を説明する第 4 の図である。

【図 11】本実施形態の配線基板の製造方法を説明する第 5 の図である。

【図 12】本実施形態の配線基板の製造方法を説明する第 6 の図である。

10

【図 13】本実施形態の配線基板の製造方法を説明する第 7 の図である。

【図 14】本実施形態の他の変形例として、スルーホール導体及び樹脂の形成方法を変更した場合の配線基板の概略の断面構造を示す図である。

【符号の説明】

【 0 0 3 8 】

1 0 ... 配線基板

1 1 ... コア材

1 1 a ... 収容穴部

1 2 ... 第 1 配線積層部

1 3 ... 第 2 配線積層部

20

1 4、1 5、1 6、1 7 ... 樹脂絶縁層

1 8、1 9 ... ソルダレジスト層

2 1、2 2、2 3、2 4 ... 導体層

2 5 ... 端子パッド

2 6 ... BGA 用パッド

3 0 ... スルーホール導体

3 1 ... 樹脂

3 2、3 3、3 4、3 5 ... ピア導体

4 0 ... 半田バンプ

4 1 ... 半田ボール

30

5 0 ... 樹脂充填材

6 0、6 0 a ... グランド配線

6 1 ... 信号配線

6 2 ... ギャップ部

6 3 ... ダミー配線

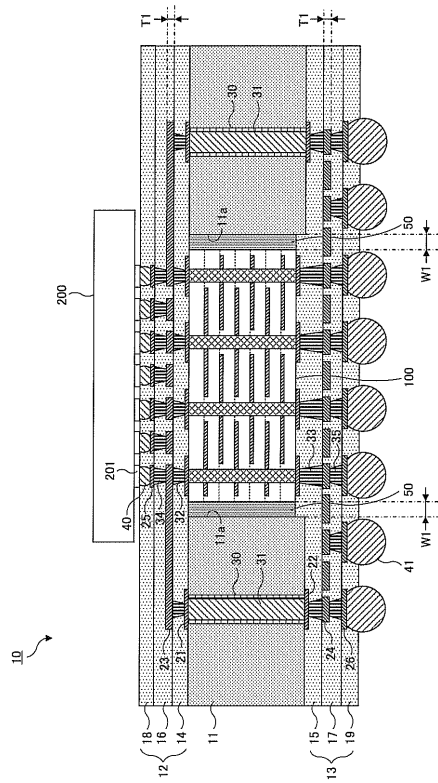
1 0 0 ... チップコンデンサ

2 0 0 ... 半導体チップ

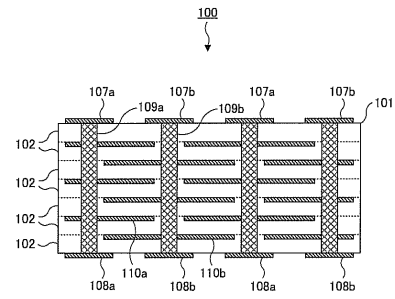
2 0 1 ... パッド

R 1 ... 充填領域

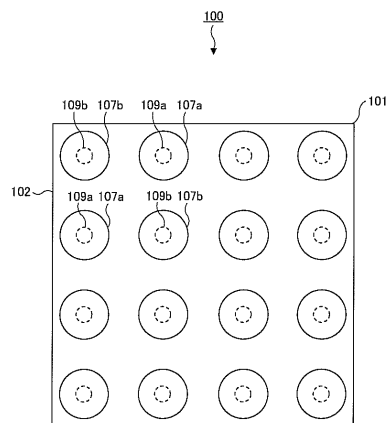
【図 1】



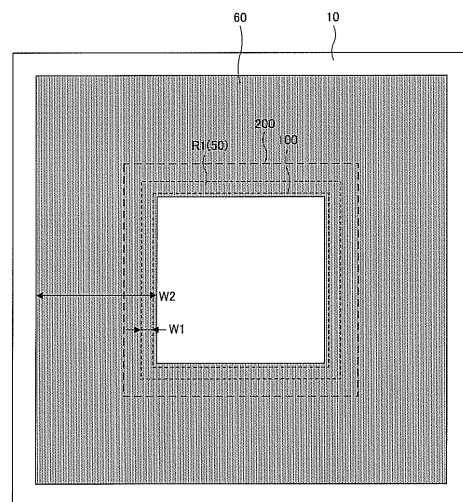
【図 2】



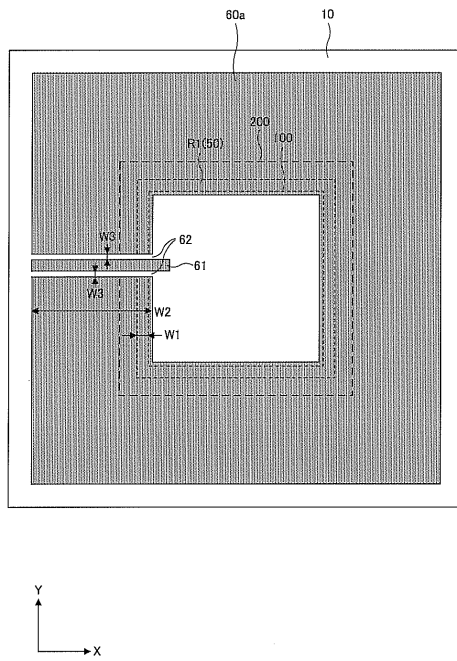
【図 3】



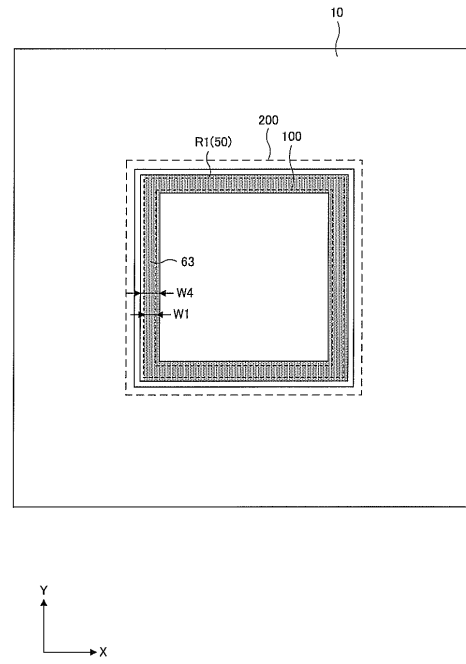
【図 4】



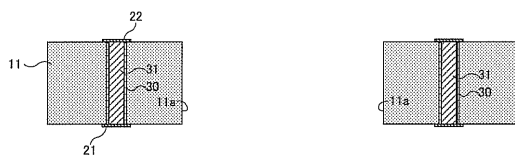
【図 5】



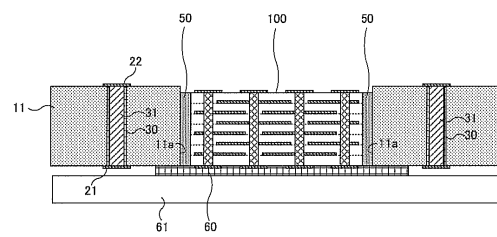
【図 6】



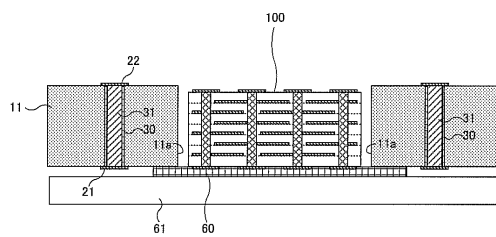
【図 7】



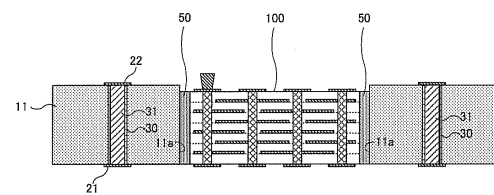
【図 9】



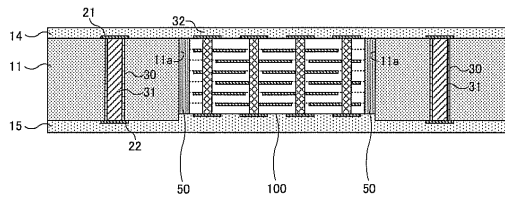
【図 8】



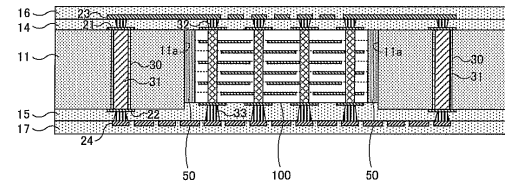
【図 10】



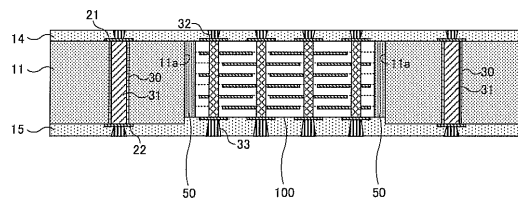
【図 1 1】



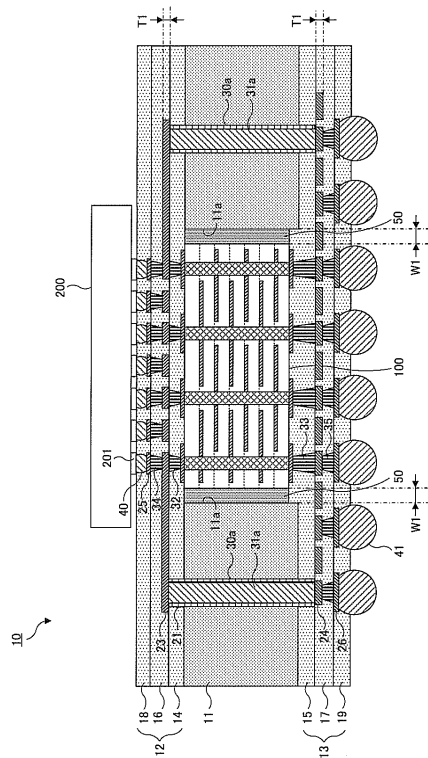
【図 1 3】



【図 1 2】



【図 1 4】



フロントページの続き

(72)発明者 中西 直也

愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内

(72)発明者 鈴木 一広

愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内

審査官 中田 誠二郎

(56)参考文献 特開2007-318089(JP,A)

特開2007-73766(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05K 3/46

H01L 23/12