

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 18 年 3 月 2 日 (2006.3.2)

【公開番号】特開 2000-208617 (P2000-208617A)
 【公開日】平成 12 年 7 月 28 日 (2000.7.28)
 【出願番号】特願 平 11-10772
 【国際特許分類】

H 0 1 L 23/522 (2006.01)

H 0 1 L 21/768 (2006.01)

【F I】

H 0 1 L 21/90 B

【手続補正書】
 【提出日】平成 18 年 1 月 16 日 (2006.1.16)
 【手続補正 1】

【補正対象書類名】明細書
 【補正対象項目名】請求項 1
 【補正方法】変更
 【補正の内容】

【請求項 1】

層間絶縁膜を介して積層される異なる層の配線をビア孔内に埋め込んだプラグで接続するようにした半導体集積回路において、

前記プラグで接続する配線の中で最上層の配線を、該ビア孔が貫通し、該ビア孔内に埋め込んだプラグの側面の一部が、該最上層の配線に接触することを特徴とする半導体集積回路。

【手続補正 2】
 【補正対象書類名】明細書
 【補正対象項目名】請求項 3
 【補正方法】変更
 【補正の内容】

【請求項 3】

層間絶縁膜を介して積層される異なる層の配線をビア孔内に埋め込んだプラグで接続するようにした半導体集積回路の製造方法において、

下層配線を形成した半導体基板上に層間絶縁膜を形成する工程と、

該層間絶縁膜上に、上層配線を形成するための金属膜を形成する工程と、

該金属膜及び層間絶縁膜を選択的にエッチングして、下層配線に到達するビア孔を形成する工程と、

該ビア孔内に、前記下層配線と金属膜とを接続するプラグを、該プラグの側面の一部が、該最上層の配線に接触するように、形成する工程とを有することを特徴とする半導体集積回路の製造方法。

【手続補正 3】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 1 4
 【補正方法】変更
 【補正の内容】

【0 0 1 4】

【課題を解決するための手段】

まず、本願の第 1 発明の半導体集積回路は、層間絶縁膜を介して積層される異なる層の配線をビア孔内に埋め込んだプラグで接続するようにした半導体集積回路において、

前記プラグで接続する配線の中で最上層の配線を、該ビア孔が貫通し、該ビア孔内に埋め込んだプラグの側面の一部が、該最上層の配線に接触するようにしたことにより、前記課題を解決したものである。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

次に、本願の第2発明の半導体集積回路の製造方法は、層間絶縁膜を介して積層される異なる層の配線をビア孔内に埋め込んだプラグで接続するようにした半導体集積回路の製造方法において、下層配線を形成した半導体基板上に層間絶縁膜を形成する工程と、該層間絶縁膜上に、上層配線を形成するための金属膜を形成する工程と、該金属膜及び層間絶縁膜を選択的にエッチングして、下層配線に到達するビア孔を形成する工程と、該ビア孔内に、前記下層配線と金属膜とを接続するプラグを、該プラグの側面の一部が、該最上層の配線に接触するように、形成する工程とを有するようにしたことにより、前記課題を解決したものである。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正の内容】

【0023】

本発明では、プラグBで接続する配線の中で最上層の配線Aを、該プラグBが埋め込まれたビア孔が貫通する構造を有している。又、該ビア孔内に埋め込んだプラグBの側面の一部が、該最上層の配線Aに接触する構造を有している。このため、ビア孔に対する上層配線Aのアライメントがずれても、ビア抵抗の増大を抑え、電流密度の局所的な上昇を抑えることができる。