

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成21年11月26日(2009.11.26)

【公開番号】特開2008-102705(P2008-102705A)

【公開日】平成20年5月1日(2008.5.1)

【年通号数】公開・登録公報2008-017

【出願番号】特願2006-284141(P2006-284141)

【国際特許分類】

G 0 6 F 12/00 (2006.01)

【F I】

G 0 6 F 12/00 5 6 0 G

【手続補正書】

【提出日】平成21年10月14日(2009.10.14)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

メモリデバイスと、前記メモリデバイスへのアクセスを制御するメモリアクセス制御回路とを有するメモリシステムであって、

前記メモリアクセス制御回路は、

前記メモリデバイスへの書込みデータが特定のパターンを含むか否かを判別する判別手段と、

前記判別手段により判別された前記特定のパターンを、反転するビットの数を少なくした省ノイズデータに変換する第 1 の変換手段と、

前記メモリデバイスへの書込みデータが前記特定のパターンを含む場合は、前記第 1 の変換手段により変換された省ノイズデータを、前記メモリデバイスへの書込みデータが前記特定のパターンを含まない場合は、前記第 1 の変換手段による変換がされていない書込みデータを、前記判別手段による判別結果を示すコードとともに前記メモリデバイスに出力する書込みデータ出力手段と、

を有し、

前記メモリデバイスは、

前記書込みデータ出力手段から入力された前記省ノイズデータを前記特定のパターンに変換する第 2 の変換手段と、

前記書込みデータが前記特定のパターンを含むことを前記コードが表している場合は、前記第 2 の変換手段により変換された前記特定のパターンを、前記書込みデータが前記特定のパターンを含まないことを前記コードが表している場合は、前記書込みデータ出力手段から入力された書込みデータを、メモリに書き込む手段と、

を有することを特徴とするメモリシステム。

【請求項 2】

メモリデバイスと、前記メモリデバイスへのアクセスを制御するメモリアクセス制御回路とを有するメモリシステムであって、

前記メモリデバイスは、

メモリから読み出した読み出しデータが特定のパターンを含むか否かを判別する判別手段と、

前記判別手段により判別された前記特定のパターンを、反転するビットの数を少なくし

た省ノイズデータに変換する第1の変換手段と、

前記メモリから読み出した読み出しデータが前記特定のパターンを含む場合は、前記第1の変換手段により変換された省ノイズデータを、前記メモリから読み出した読み出しデータが前記特定のパターンを含まない場合は、前記第1の変換手段による変換がされていない読み出しデータを、前記判別手段による判別結果を示すコードとともに前記メモリアクセス制御回路に出力する出力手段と、

を有し、

前記メモリアクセス制御回路は、

前記出力手段から出力された前記省ノイズデータ、前記読み出しデータ及び前記コードを入力する入力手段と、

前記省ノイズデータを前記特定のパターンに変換する第2の変換手段と、

前記読み出しデータが前記特定のパターンを含まないことを前記コードが表している場合は、前記入力手段で入力した前記読み出しデータを、前記読み出しデータが前記特定のパターンを含むことを前記コードが表している場合は、前記第2の変換手段により変換された前記特定のパターンを、読み出しデータとして選択する選択手段と、

を有することを特徴とするメモリシステム。

【請求項3】

メモリデバイスと、前記メモリデバイスへのアクセスを制御するメモリアクセス制御回路とを有するメモリシステムにおけるデータ書込み方法であって、

前記メモリアクセス制御回路が、前記メモリデバイスへの書込みデータが特定のパターンを含む場合に、前記特定のパターンを、反転するビットの数を少なくした省ノイズデータに変換する第1の変換工程と、

前記メモリアクセス制御回路が、前記メモリデバイスへの書込みデータが前記特定のパターンを含む場合は、前記第1の変換工程で変換された省ノイズデータを、前記メモリデバイスへの書込みデータが前記特定のパターンを含まない場合は、前記第1の変換工程での変換がされていない書込みデータを、前記メモリデバイスへの書込みデータが前記特定のパターンを含むか否かを示すコードとともに前記メモリデバイスに出力する書込みデータ出力工程と、

前記メモリデバイスが、前記書込み出力工程で出力された前記省ノイズデータを前記特定のパターンに変換する第2の変換工程と、

前記メモリデバイスが、前記書込みデータが前記特定のパターンを含むことを前記コードが表している場合は、前記第2の変換工程で変換された前記特定のパターンを、前記書込みデータが前記特定のパターンを含まないことを前記コードが表している場合は、前記書込みデータ出力工程で出力された書込みデータを、メモリに書き込む工程と、

を有することを特徴とするデータ書込み方法。

【請求項4】

メモリデバイスと、前記メモリデバイスへのアクセスを制御するメモリアクセス制御回路とを有するメモリシステムにおけるデータ読み出し方法であって、

前記メモリデバイスが、メモリから読み出した読み出しデータが特定のパターンを含むか否かを判別する判別工程と、

前記メモリデバイスが、前記判別工程で判別された前記特定のパターンを、反転するビットの数を少なくした省ノイズデータに変換する第1の変換工程と、

前記メモリデバイスが、前記メモリから読み出した読み出しデータが前記特定のパターンを含む場合は、前記第1の変換工程で変換された省ノイズデータを、前記メモリから読み出した読み出しデータが前記特定のパターンを含まない場合は、前記第1の変換工程での変換がされていない読み出しデータを、前記判別工程での判別結果を示すコードとともに前記メモリアクセス制御回路に出力する出力工程と、

前記メモリアクセス制御回路が、前記出力工程で出力された前記省ノイズデータ、前記読み出しデータ及び前記コードを入力する入力工程と、

前記メモリアクセス制御回路が、前記省ノイズデータを前記特定のパターンに変換する

第 2 の変換工程と、

前記メモリアクセス制御回路が、前記読み出しデータが前記特定のパターンを含まないことを前記コードが表している場合は、前記入力工程で入力した前記読み出しデータを、前記読み出しデータが前記特定のパターンを含むことを前記コードが表している場合は、前記第 2 の変換工程で変換された前記特定のパターンを、読み出しデータとして選択する選択工程と、

を有することを特徴とするデータ読み出し方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】メモリシステム、データ書込み方法及びデータ読み出し方法

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 0

【補正方法】変更

【補正の内容】

【0 0 1 0】

上記目的を達成するために本発明の一態様に係るメモリシステムは、メモリデバイスと、前記メモリデバイスへのアクセスを制御するメモリアクセス制御回路とを有するメモリシステムであって、前記メモリアクセス制御回路は、前記メモリデバイスへの書込みデータが特定のパターンを含むか否かを判別する判別手段と、前記判別手段により判別された前記特定のパターンを、反転するビットの数を少なくした省ノイズデータに変換する第 1 の変換手段と、前記メモリデバイスへの書込みデータが前記特定のパターンを含む場合は、前記第 1 の変換手段により変換された省ノイズデータを、前記メモリデバイスへの書込みデータが前記特定のパターンを含まない場合は、前記第 1 の変換手段による変換がされていない書込みデータを、前記判別手段による判別結果を示すコードとともに前記メモリデバイスに出力する書込みデータ出力手段と、を有し、前記メモリデバイスは、前記書込みデータ出力手段から入力された前記省ノイズデータを前記特定のパターンに変換する第 2 の変換手段と、前記書込みデータが前記特定のパターンを含むことを前記コードが表している場合は、前記第 2 の変換手段により変換された前記特定のパターンを、前記書込みデータが前記特定のパターンを含まないことを前記コードが表している場合は、前記書込みデータ出力手段から入力された書込みデータを、メモリに書き込む手段と、を有することを特徴とする。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 1

【補正方法】削除

【補正の内容】

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 2

【補正方法】削除

【補正の内容】

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 3

【補正方法】変更

【補正の内容】

【 0 0 1 3 】

本発明によれば、メモリアクセス制御回路とメモリデバイス間のデータの切り替え回数を削減でき、メモリデバイスへのデータの書き込み、読み出し時のデータ切り替えに伴うEMIノイズ、SSOノイズを低減できる。また、データの切り替え回数を低減させることにより、メモリへのリードライト時の消費電力の低減が可能となる。

【 手 続 補 正 7 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 2 6

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 0 2 6 】

このときデータ変換制御部3034は、ヒットフラグが「1」であるため、データを全て「0」にした省ノイズデータとして、メモリデバイス3100に送信する。