

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-178255
(P2013-178255A)

(43) 公開日 平成25年9月9日(2013.9.9)

(51) Int.Cl.	F I	テーマコード (参考)
G O 1 P 15/125 (2006.01)	G O 1 P 15/125	Z 3 C 0 8 1
H O 1 L 29/84 (2006.01)	H O 1 L 29/84	Z 4 M 1 1 2
B 8 1 B 3/00 (2006.01)	B 8 1 B 3/00	
B 8 1 C 1/00 (2006.01)	B 8 1 C 1/00	

審査請求 有 請求項の数 9 O L (全 26 頁)

(21) 出願番号	特願2013-80452 (P2013-80452)	(71) 出願人	000004260 株式会社デンソー
(22) 出願日	平成25年4月8日 (2013.4.8)		愛知県刈谷市昭和町1丁目1番地
(62) 分割の表示	特願2010-121888 (P2010-121888) の分割	(74) 代理人	100123191 弁理士 伊藤 高順
原出願日	平成22年5月27日 (2010.5.27)		
(31) 優先権主張番号	特願2009-138494 (P2009-138494)	(74) 代理人	100138542 弁理士 井口 亮社
(32) 優先日	平成21年6月9日 (2009.6.9)		
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100096998 弁理士 碓氷 裕彦
		(72) 発明者	藤井 哲夫 愛知県刈谷市昭和町1丁目1番地 株式会 社デンソー内
		(72) 発明者	与倉 久則 愛知県刈谷市昭和町1丁目1番地 株式会 社デンソー内

最終頁に続く

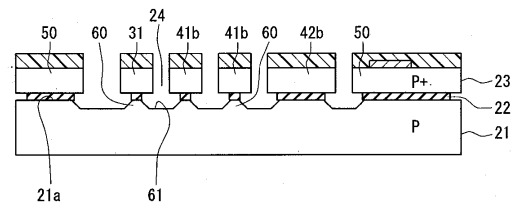
(54) 【発明の名称】 半導体力学量センサの製造方法及び半導体力学量センサ

(57) 【要約】

【課題】絶縁層に達する溝により、半導体層に可動部が区画されるとともに、溝を通じて可動部直下の絶縁層が除去されてなる半導体力学量センサにおいて、可動部直下に設ける突起部の突起先端と可動部との厚み方向の間隔ばらつきを抑制すること。

【解決手段】単結晶シリコンからなり、表面が(100)面の半導体基板の表面上に、絶縁層を介して、半導体基板よりも不純物濃度の高いP導電型のシリコンからなる半導体層が配置された基板を準備する。半導体層を異方性エッチングし、絶縁層に達する溝を形成して可動部を区画する。溝を通じて絶縁層をエッチングし、溝を半導体基板に達するものとともに、横方向において可動部直下における絶縁層の幅を可動部の幅よりも狭くする。上記溝を通じて半導体基板をアルカリエッチングし、突起先端が絶縁層と接する突起部を、可動部直下における半導体基板の表面に形成する。可動部直下に位置する絶縁層を除去する。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

絶縁層を介して半導体基板上に配置された半導体層に、力学量の印加に応じて所定方向に変位可能な可動部としての梁構造体を構成するとともに、前記半導体層と前記半導体基板との間に下部配線を形成してなる半導体力学量センサの製造方法であって、

前記絶縁層として、前記半導体基板の一面上に配置された第 1 絶縁層と、前記第 1 絶縁層上に配置された第 2 絶縁層を含み、

前記半導体基板の一面上に、前記第 1 絶縁層を介して導電層を形成し、該導電層をパターンニングして、前記半導体基板の厚み方向に垂直な方向において、前記下部配線とは異なる位置にあって前記可動部を構成する梁を横切る突起部を、前記下部配線とともに形成する工程と、

10

前記突起部を覆うように、前記導電層上に前記第 2 絶縁層を形成する工程と、

前記第 2 絶縁層を介して、前記半導体層を形成する工程と、

前記半導体層における前記第 2 絶縁層とは反対の表面側から前記半導体層を異方性エッチングし、前記第 2 絶縁層に達する溝を形成して、前記半導体層に前記可動部を区画する工程と、

前記溝を通じて前記第 2 絶縁層をエッチングし、前記可動部直下に位置する前記第 2 絶縁層を除去する工程と、を備えることを特徴とする半導体力学量センサの製造方法。

【請求項 2】

前記梁の短手側の両端を横切るように、前記突起部を形成することを特徴とする請求項 1 に記載の半導体力学量センサの製造方法。

20

【請求項 3】

前記可動部は、少なくとも一部が互いに平行配置された複数の梁を有し、

前記複数の梁の短手側の両端を、互いに平行な部分でまとめて横切るように、前記突起部を形成することを特徴とする請求項 2 に記載の半導体力学量センサの製造方法。

【請求項 4】

前記絶縁層として、前記第 1 絶縁層と前記第 2 絶縁層の間に配置され、前記第 2 絶縁層をエッチングする際のストッパとなる第 3 絶縁層を含み、

前記第 1 絶縁層及び前記第 3 絶縁層を介して、前記半導体基板の一面上に、前記導電層を形成することを特徴とする請求項 1 ~ 3 いずれか 1 項に記載の半導体力学量センサの製造方法。

30

【請求項 5】

絶縁層を介して半導体基板上に配置された半導体層に、力学量の印加に応じて所定方向に変位可能な可動部が梁構造体として構成されるとともに、前記半導体層と前記半導体基板との間に下部配線が形成された半導体力学量センサであって、

前記絶縁層として、前記半導体基板の一面上に配置された第 1 絶縁層と、前記第 1 絶縁層上に配置された第 2 絶縁層を含み、

前記半導体基板の一面には、前記第 1 絶縁層を介して、前記下部配線が配置されるとともに、前記下部配線と同一の導電材料からなり、前記半導体基板の厚み方向に垂直な方向において前記可動部を構成する梁を横切る突起部が、前記下部配線と異なる位置に配置され

40

、前記半導体層には、前記半導体基板の厚み方向に延びて貫通する貫通孔が形成され、該貫通孔により前記半導体層に前記可動部が区画されており、

前記可動部と前記突起部との対向領域には、該対向領域における前記第 2 絶縁層の除去により、前記貫通孔と連なる空洞部が形成されていることを特徴とする半導体力学量センサ。

【請求項 6】

前記突起部は、前記梁の短手側の両端を横切って形成されていることを特徴とする請求項 5 に記載の半導体力学量センサ。

【請求項 7】

50

前記可動部は、少なくとも一部が互いに平行配置された複数の梁を有し、

前記突起部は、前記複数の梁の短手側の両端を、互いに平行な部分でまとめて横切って形成されていることを特徴とする請求項 6 に記載の半導体力学量センサ。

【請求項 8】

前記突起部が、前記可動部と電氣的に接続されていることを特徴とする請求項 7 に記載の半導体力学量センサ。

【請求項 9】

前記絶縁層として、前記第 1 絶縁層と前記第 2 絶縁層の間に配置され、前記第 2 絶縁層をエッチングする際のストッパとなる第 3 絶縁層を含み、

前記下部配線及び前記突起部は、前記第 3 絶縁層上に形成されていることを特徴とする請求項 5 ~ 8 いずれか 1 項に記載の半導体力学量センサ。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、絶縁層を介して半導体基板上に配置された半導体層に、力学量の印加に応じて所定方向に変位可能な可動部を構成してなる半導体力学量センサ及びその製造方法に関する。

【背景技術】

【0002】

従来、絶縁層を介して半導体基板上に配置された半導体層に、絶縁層に達する溝が形成されて、力学量の印加に応じて所定方向に変位可能な可動部が構成され、溝を通じて可動部直下の絶縁層が除去されて、可動部がリリース（可動化）された半導体力学量センサ、具体的には加速度センサや角速度センサなどの MEMS（Micro Electro Mechanical System）デバイス、が知られている。また、このような半導体力学量センサとして、可動部直下に突起部を設けた構成が提案されている（例えば特許文献 1, 2 参照）。なお、上記突起部は、半導体基板への可動部の貼り付き（スティッキング）を抑制する機能、過大な外力が印加された際に、半導体基板の厚み方向（以下、単に厚み方向と示す）において、可動部の可動範囲を制限するストッパとしての機能等を果たす。

20

【0003】

特許文献 1 では、SOI（Silicon On Insulator）基板の上層（半導体層）に、複数の孔（絶縁層に達する溝）を形成して可動部が区画形成されている。また、可動部直下の中間層（絶縁層）が上記溝を通じてエッチングされ、上層に向けて突出するとともに上層とは離間した突起状の中間層（突起部）となっている。

30

【0004】

特許文献 2 では、第 1 のアンカー部（支持部）を介して可動部と電氣的に接続される電極パターン（下部配線）が、基板（半導体基板）上に形成されている。また、電極パターンが可動部直下において部分的に突出されて、電極パターン表面に配置されたシリコン窒化膜とともにストッパ部（突起部）となっている（図 4 及び図 6 参照）。

【先行技術文献】

40

【特許文献】

【0005】

【特許文献 1】特開 2008 - 264902 号公報

【特許文献 2】特開平 11 - 230986 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

特許文献 1 では、半導体層に形成した溝を通じて絶縁層をエッチングし、突起先端が可動部と接しないように、可動部直下における絶縁層を一部のみ除去して残り部分を突起部とする。したがって、厚み方向に垂直な方向（以下、単に垂直方向と示す）において、可

50

動部直下に突起部を位置精度よく形成することができる反面、厚み方向において、突起部の突起先端と可動部との間隔（離間距離）にばらつきが生じやすい。

【0007】

一方、特許文献2では、溝を形成して、単結晶シリコン基板（半導体層）に梁構造の可動部を構成した後、上記シリコン窒化膜をストップとし、溝を通じたエッチングにより可動部直下のシリコン酸化膜を除去することで、可動部のリリース（可動化）と突起部の露出を実現している。これによれば、厚み方向において、突起部の突起先端と可動部との間隔のばらつきを抑制することができる。

【0008】

しかしながら、特許文献2では、突起部を含む電極パターン（下部配線）を形成するために、半導体層上のシリコン酸化膜（絶縁層としての第2絶縁層）に凹部を形成した後、エッチングストップとなるシリコン窒化膜（絶縁層としての第3絶縁層）及びポリシリコン薄膜を堆積し、上記ポリシリコン薄膜に不純物を注入してパターンニングする必要がある。すなわち、電極パターン形成のためのパターンニングとは別に、凹部の形成が必要である。また、電極パターン形成後には、電極パターンを覆うように、シリコン窒化膜、シリコン酸化膜、貼り合わせ用のポリシリコン薄膜を順に形成し、半導体層とは別の単結晶シリコン基板（半導体基板）をポリシリコン薄膜の表面に貼り合わせ、半導体層と半導体基板の表裏を逆にして、半導体層側を表面研磨して所望の厚さ（例えば2～20μm）まで薄膜化する必要がある。このように、半導体層にトレンチを形成する前に、突起部を形成するための複雑な製造工程を経るため、製造コストが増加してしまう。

10

20

【0009】

また、特許文献2では、半導体力学量センサとして容量式の加速度センサが示されており、例えば1本の可動電極（梁）に対して複数の突起部を設け、垂直方向のうち可動電極の短手方向（力学量の印加により可動部が変位する方向）において、突起部の幅を、可動電極の幅（μmオーダー）よりも狭い幅としている（図4及び図6参照）。したがって、上記短手方向において、μmオーダーの梁（可動部）の直下に突起部を位置精度良く形成しようとする、高価な位置合わせ装置等が必要となり、製造コストが増加してしまう。一方、製造コストを低減しようとする、可動部に対し、上記短手方向において突起部の位置にばらつきが生じてしまう。

【0010】

本発明は上記問題点に鑑み、絶縁層に達する溝により、半導体層に可動部が区画されるとともに、溝を通じて可動部直下の絶縁層が除去されてなる半導体力学量センサにおいて、可動部直下に設ける突起部の突起先端と可動部との厚み方向の間隔ばらつきを抑制することを第1の目的とする。

30

【0011】

また、半導体層と半導体基板との間に下部配線をさらに備える半導体力学量センサにおいて、可動部に対して突起部を位置精度良く形成し、且つ、製造コストを低減することを第2の目的とする。

【課題を解決するための手段】

【0012】

次に、請求項1に記載の発明は、半導体層に可動部としての梁構造体を構成するとともに、半導体層と半導体基板との間に下部配線を形成してなる半導体力学量センサの製造方法であり、絶縁層として、半導体基板の一面上に配置された第1絶縁層と、第1絶縁層上に配置された第2絶縁層を含む。そして、半導体基板の一面上に、第1絶縁層を介して導電層を形成し、該導電層をパターンニングして、下部配線と、垂直方向において下部配線とは異なる位置にあって可動部を構成する梁を横切る突起部を形成する工程と、突起部を覆うように、導電層上に第2絶縁層を形成する工程と、第2絶縁層を介して、半導体基板の一面上に半導体層を形成する工程と、半導体層における第2絶縁層とは反対の表面側から半導体層を異方性エッチングし、第2絶縁層に達する溝を形成して、半導体層に可動部を区画する工程と、溝を通じて第2絶縁層をエッチングし、可動部直下に位置する第2絶縁

40

50

層を除去する工程と、を備えることを特徴とする。

【0013】

本発明では、第1絶縁層を介して半導体基板の一面上に形成した一定厚さの導電層をパターンニングすることで、下部配線と突起部とともに形成する。したがって、下部配線を有しながらも、従来に比べて、簡素な方法で突起部を形成することができる。

【0014】

また、本発明では、可動部を構成する梁を横切るように、下部配線とは異なる位置に突起部を形成する（導電層をパターンニングする）ので、高価な位置合わせ装置等を用いなくとも、 μm オーダーの梁（可動部）の直下に突起部を位置させることができる。換言すれば、垂直方向において、多少の位置ズレが生じたとしても、梁（可動部）の直下に突起部を位置させることができる。すなわち、垂直方向において、可動部直下に突起部を形成しつつ、製造コストを低減することができる。

10

【0015】

また、半導体層に可動部を構成するための溝（トレンチ）を形成した後、可動部直下に位置する第2絶縁層を除去するため、突起部の突起先端と可動部との間隔（対向距離）は第2絶縁層の厚みに依存する。したがって、厚み方向において、突起部の突起先端と可動部との間隔のばらつきを抑制し、厚み方向において、可動部に対し突起部を位置精度良く形成することができる。

【0016】

以上から、本発明によれば、可動部直下に位置する突起部ともに、半導体層と半導体基板との間に下部配線をさらに備える構成でありながら、可動部に対して突起部を位置精度良く形成し、且つ、製造コストを低減することができる。

20

【0017】

請求項2に記載のように、梁の短手側の両端を横切るように突起部を形成することが好ましい。これによれば、短手方向及び長手方向の両方向において、多少の位置ズレが生じたとしても、梁（可動部）の直下に突起部を位置させることができる。

【0018】

請求項3に記載のように、可動部は、少なくとも一部が互いに平行配置された複数の梁を有し、複数の梁の短手側の両端を、互いに平行な部分でまとめて横切るように、突起部を形成すると良い。これによれば、導電層のパターンニングを簡素化することができる。

30

【0019】

請求項4に記載のように、絶縁層として、第1絶縁層と第2絶縁層の間に配置され、第2絶縁層をエッチングする際のストッパとなる第3絶縁層を含み、第1絶縁層及び第3絶縁層を介して、半導体基板の一面上に、導電層を形成しても良い。これによれば、絶縁層をエッチングして除去するエリアを、第3絶縁層によって第2絶縁層のみに制限することができる。

【0020】

請求項5に記載の半導体力学量センサは、絶縁層として、半導体基板の一面上に配置された第1絶縁層と、第1絶縁層上に配置された第2絶縁層を含み、半導体基板の一面には、第1絶縁層介して、下部配線が配置されるとともに、下部配線と同一の導電材料からなり、可動部を構成する梁を垂直方向において横切る突起部が、下部配線と異なる位置に配置され、半導体層には、厚み方向に延びて貫通する貫通孔が形成され、該貫通孔により半導体層に可動部が区画されており、可動部と突起部との対向領域には、該対向領域における第2絶縁層の除去により、貫通孔と連なる空洞部が形成されていることを特徴とする。

40

【0021】

本発明に係る半導体力学量センサは、請求項1の製造方法を用いて形成されるものであり、その作用効果は、請求項1に示した作用効果と同じであるので、その記載を省略する。

【0022】

また、請求項6, 7, 9に記載の発明の作用効果は、請求項2~4に記載の発明の作用

50

効果と同じであるので、その記載を省略する。

【0023】

また、請求項8に記載のように、突起部が可動部と電氣的に接続された構成としても良い。これによれば、可動部と突起部が同一電位となるので、可動部と突起部との間に電位差による静電気力が作用せず、上記静電気力によるスティッキングを抑制することができる。

【図面の簡単な説明】

【0024】

【図1】第1実施形態に係る半導体力学量センサの概略構成を示す平面図である。

【図2】図1のII-II線に沿う断面図である。

10

【図3】第1実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図4】第1実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図5】第1実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図6】第1実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図7】第1実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図8】半導体力学量センサの変形例を示す断面図である。

【図9】半導体力学量センサの変形例を示す平面図、

【図10】図9のX-X線に沿う断面図である。

【図11】図9及び図10に示す半導体力学量センサを簡素化した構成の断面図である。

【図12】図11に示す半導体力学量センサの製造方法を示す断面図である。

20

【図13】図11に示す半導体力学量センサの製造方法を示す断面図である。

【図14】図11に示す半導体力学量センサの製造方法を示す断面図である。

【図15】第2実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図16】第2実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図17】第3実施形態に係る半導体力学量センサの概略構成を示す断面図である。

【図18】第3実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図19】第3実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図20】第3実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図21】第3実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図22】第3実施形態に係る半導体力学量センサの製造方法を示す断面図である。

30

【図23】第4実施形態に係る半導体力学量センサの概略構成を示す平面図である。

【図24】図23のXXIV-XXIV線に沿う断面図である。

【図25】突起部周辺の拡大図である。

【図26】図23～図25に示す半導体力学量センサを簡素化した構成の断面図である。

【図27】第4実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図28】第4実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図29】第4実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【図30】半導体力学量センサの変形例を示す平面図である。

【図31】半導体力学量センサの変形例を示す断面図である。

【図32】半導体力学量センサの変形例を示す平面図である。

40

【図33】その他変形例を示す断面図である。

【図34】その他変形例を示す断面図である。

【発明を実施するための形態】

【0025】

以下、本発明の実施の形態を、図面を参照して説明する。

【0026】

(第1実施形態)

図1は、第1実施形態に係る半導体力学量センサの概略構成を示す平面図である。図2は、図1のII-II線に沿う断面図である。以下においては、便宜上、基板(若しくは半導体基板)の厚み方向を縦方向とし、厚み方向に垂直な方向を横方向とする。

50

【0027】

本実施形態では、半導体力学量センサとして、力学量としての加速度を検出する容量式加速度センサの例を示す。なお、半導体力学量センサとしては、絶縁層を介して半導体基板上に配置された半導体層に、絶縁層に達する溝が形成されて、力学量の印加に応じて所定方向に変位可能な可動部が構成されるとともに、溝を通じて可動部直下の絶縁層が除去されて、可動部がリリース（可動化）されたMEMSデバイスであれば採用することができる。具体的には、上記した容量式加速度センサ以外にも、容量式角速度センサ、振動センサ、マイクロフォン、マイクロスキャナなどを採用することができる。

【0028】

図1及び図2に示すように、本実施形態に係る半導体力学量センサ10は、要部として、絶縁層22を介して半導体基板21上に半導体層23が配置された基板20と、基板20の半導体層23を貫通孔24によって区画してなる梁構造体であり、力学量（加速度）の印加に応じて所定方向に変位可能な可動部30と、半導体基板21における絶縁層22側の表面21a（以下、単に表面21aと示す）であって可動部30直下に形成された突起部60と、を有している。

10

【0029】

基板20としては、単結晶シリコンからなり、主面が(111)面とは異なる面である半導体基板21の一主面上に、絶縁層22を介して、半導体基板21よりも不純物濃度の高いP導電型(P+)のシリコンからなる半導体層23が配置されたものであれば採用することができる。半導体基板21としては、主面が(100)面、(110)面等の(111)面以外の面のものを採用することができる。これは、突起部60を形成する際の半導体基板21のアルカリエッチングにおいて、(111)面のエッチング速度が、それ以外の面のエッチング速度よりも極端に遅いためである。本実施形態では、一例として、例えば比抵抗0.01~10・cmのP導電型(P)単結晶シリコン基板からなり、主面が(100)面である半導体基板21の一主面と、比抵抗0.0002~0.02・cm、好ましくは0.0002~0.002・cmの高濃度P導電型(P+)単結晶シリコン基板からなり、主面が(100)面である半導体層23の一主面とを、熱酸化シリコン酸化膜やCVDシリコン酸化膜などの絶縁層22を介して貼合せてなる貼合せSOI基板を採用している。

20

【0030】

このように、本実施形態では、半導体層23がボロンなどのP導電型不純物を高濃度に含んでおり、その不純物濃度が半導体基板21よりも高く、これにより半導体層23がアルカリ系のエッチング液にてエッチングされ難くなっている。

30

【0031】

なお、半導体層23としては、単結晶シリコン基板に代えて、CVD法等により、絶縁層22上に堆積形成してなる高濃度P導電型(P+)多結晶シリコンを採用することもできる。また、基板20としては、SOI基板以外にも、SIMOX(Silicon Implanted Oxide)基板を採用することもできる。また、半導体基板21としては、N導電型(N)の単結晶シリコン基板を採用することもできる。また、絶縁層22としては、シリコン酸化膜の単層に限定されるものではなく、単層のシリコン窒化膜や、シリコン酸化膜とシリコン窒化膜の多層膜などを採用することができる。

40

【0032】

この基板20には、周知のマイクロマシン加工が施されており、半導体層23及び絶縁層22には縦方向に延びて貫通する貫通孔24が形成され、この貫通孔24により、半導体層23が、可動部30と、可動部30と対をなして力学量を検出するための固定部40a、40bと、これら可動部30及び固定部40a、40bを取り囲む周縁部50と、を含む複数の領域に区画されている。

【0033】

可動部30は、半導体層23を貫通孔24によって区画することで構成された、横方向に沿って延びる梁(ビーム)からなる梁構造体であり、可動電極31、錘部32、ばね部

50

33を有している。また、可動部30の各構成要素31, 32, 33を構成する各梁の幅は均一となっている。

【0034】

加速度が作用する質量(マス)としての錘部32は、その外周(外枠)が平面長方形とされており、錘部32直下の絶縁層22をエッチングにより除去するために、図1に示すごとく、メッシュ構造(格子状)となっている。すなわち、錘部32は、格子状の梁構造となっている。可動電極31は、錘部32の短手側の両側面から錘部32の長手方向と直交するように突出した片持ち梁状に形成され、図1に示す例では各側面に2本ずつ設けられている。また、錘部32の長手側の両端には、四角枠形状の梁構造を有するばね部33がそれぞれ連結されており、各ばね部33は、絶縁層22を介して半導体基板21上に可動部30を支持する支持部としてのアンカ34に連結されている。

10

【0035】

可動電極31、錘部32、ばね部33(ばね部33を構成する各梁)の直下には、可動部30を可動とすべく、選択的エッチングにより絶縁層22が除去されてなる空洞部25が形成されている。また錘部32に連結したばね部33は、その長手方向と直交する方向に変位するばね機能を有している。そのため、錘部32が、その長手方向の成分を含む加速度を受けると、錘部32及び可動電極31が、錘部32の長手方向に沿って変位し、加速度の消失により元の位置に戻っている。

【0036】

なお、上記した錘部32の長手方向(可動部30の変位方向)及び該長手方向に直交する短手方向(可動電極31の長手方向)は、(100)面を主面とする半導体基板21の110方向と一致している。また、半導体層23における絶縁層22とは反対の表面23a(以下、単に表面23aと示す)であって、アンカ34の一方には、アルミニウムなどの金属層をパターンニングしてなる可動電極用パッド35が形成されている。

20

【0037】

このように可動部30は、可動電極31を構成する梁、錘部32を構成する梁、ばね部33を構成する梁が互いに連結されてなる梁構造体となっており、可動部30としての梁構造体は、その両端がアンカ34に固定されている。

【0038】

固定部40a, 40bは、それぞれ固定電極41a, 41b、固定電極配線部42a, 42b、及び固定電極用パッド43a, 43bを有している。固定電極配線部42a, 42bは、固定電極41a, 41bと対応する固定電極用パッド43a, 43bとを電氣的に接続する配線としての機能とともに、固定電極41a, 41bを支持するアンカとしての機能を果たす。固定電極配線部42a, 42bは、錘部32と平行に配置されており、固定電極配線部42a, 42bから延びる固定電極41a, 41bは、錘部32の両側面から突出する可動電極31に対して、それぞれ所定の検出間隔(隙間)を有しつつ、平行状態で対向配置されている。この固定電極41a, 41bは、可動電極31と同じ数だけ設けられている。また、固定電極41a, 41bの直下には、可動部30同様、絶縁層22の選択的エッチングによって空洞部25が形成されており、これにより、固定電極41a, 41bが固定電極配線部42a, 42bに片持ち支持されている。すなわち、固定電極41a, 41bも梁構造(片持ち梁)となっている。そして、固定電極41a, 41bを構成する各梁の幅も、可動部30の各構成要素31, 32, 33を構成する梁の幅と同じとなっている。本実施形態では、梁の幅を一定とすべく、固定電極41a, 41bが中抜き構造となっている。

30

40

【0039】

ここで、固定電極41a, 41bは、加速度が印加されたとき、可動電極31と固定電極41a, 41bとの間にそれぞれ形成されるコンデンサの各静電容量が、一方で増加し、他方で減少するように設けられている。すなわち、差動増幅する構成となっている。

【0040】

なお、固定電極配線部42a, 42bには、半導体層23の表面23a上に、それぞれ

50

固定電極用パッド 4 3 a , 4 3 b が形成されている。

【 0 0 4 1 】

また、周縁部 5 0 にも、図 1 に示すように、半導体層 2 3 の表面 2 3 a 上にパッド 5 1 が形成されており、パッド 5 1 を介して、半導体層 2 3 における周縁部 5 0 を所定電位に固定することができるようになっている。

【 0 0 4 2 】

一方、基板 2 0 における半導体基板 2 1 の表面 2 1 a には、上記した貫通孔 2 4 の直下に、貫通孔 2 4 に連なる凹部 6 1 が形成されている。この凹部 6 1 は、半導体基板 2 1 の表面 2 1 a における絶縁層 2 2 との接触部位を基準として、縦方向において半導体層 2 3 から離反する方向に所定の深さをもって形成されている。本実施形態では、凹部 6 1 が貫通孔 2 4 の直下部位を底面とする U 字状の溝となっており、底面が (1 0 0) 面、斜面が (1 1 1) 面となっている。

10

【 0 0 4 3 】

そして、凹部 6 1 に隣接して、凹部 6 1 の底面 (底部) から可動部 3 0 に向けて突出し、断面形状が台形若しくは三角の突起部 6 0 が、可動部 3 0 の直下、詳しくは、可動部 3 0 の各構成要素 3 1 , 3 2 , 3 3 を構成する各梁の直下に形成されている。すなわち、突起部 6 0 の斜面と凹部 6 1 の斜面とが共通となっている。この突起部 6 0 は、横方向において、突起先端の幅が、直上に位置する可動部 3 0 の構成要素 (梁) の幅よりも狭くなっている。具体的には、図 2 に示すように、一本の梁である可動電極 3 1 直下の突起部 6 0 は、可動電極 3 1 (梁) の幅よりも狭くなっており、図示しない錘部 3 2 やばね部 3 3 においても、突起部 6 0 が各梁の幅よりも狭くなっている。本実施形態では、上記したように、錘部 3 2 の長手方向 (可動部 3 0 の変位方向) 及び該長手方向に直交する短手方向 (可動電極 3 1 の長手方向) を、半導体基板 2 1 の 1 1 0 方向と一致させており、これにより、長手方向及び短手方向の両方向において、突起部 6 0 の断面形状が台形若しくは三角となっている。また、縦方向において、突起部 6 0 の先端と可動部 3 0 との対向距離は、絶縁層 2 2 の厚みと等しくなっている。すなわち、突起部 6 0 の突起先端は、半導体基板 2 1 の表面 2 1 a における絶縁層 2 2 との接触部位と、縦方向において同じ位置となっている。

20

【 0 0 4 4 】

本実施形態では、図 2 に示すように、断面形状が台形の突起部 6 0 が、可動部 3 0 を構成する全ての梁の直下に形成されるとともに、固定部 4 0 a , 4 0 b を構成する片持ち梁構造の固定電極 4 1 a , 4 1 b の直下にも形成されている。しかしながら、半導体基板 2 1 に対して浮いた梁構造としては、少なくとも可動部 3 0 が梁構造であれば良く、突起部 6 0 も少なくとも可動部 3 0 の各構成要素 3 1 , 3 2 , 3 3 を構成する各梁の直下に形成されれば良い。

30

【 0 0 4 5 】

次に、上記した半導体力学量センサ 1 0 の製造方法について説明する。図 3 ~ 図 7 は、図 1 及び図 2 に示す半導体力学量センサの製造方法を示す断面図である。なお、製造工程は、図 3 から順に進行する。

【 0 0 4 6 】

まず、図 3 に示すように、基板 2 0 として、単結晶シリコンからなり、主面が (1 0 0) 面である半導体基板 2 1 の一主面上に、絶縁層 2 2 を介して、半導体基板 2 1 よりも不純物濃度の高い P 導電型 (P +) のシリコンからなる半導体層 2 3 が配置されたものを準備する。この基板 2 0 は、便宜上、上記と同一符号を付与するが、製造工程においては、ウェハ状態である。この点については、以下の実施形態、変形例でも同じである。

40

【 0 0 4 7 】

本実施形態では、上記のごとく、例えば比抵抗 $0.01 \sim 10 \text{ } \cdot \text{ cm}$ の P 導電型 (P) 単結晶シリコン基板からなり、主面が (1 0 0) 面である半導体基板 2 1 の一主面と、比抵抗 $0.0002 \sim 0.02 \text{ } \cdot \text{ cm}$ 、好ましくは $0.0002 \sim 0.002 \text{ } \cdot \text{ cm}$ の高濃度 P 導電型 (P +) 単結晶シリコン基板からなり、主面が (1 0 0) 面である半導

50

体層 23 の一主面とを、熱酸化シリコン酸化膜や CVD シリコン酸化膜などの絶縁層 22 を介して貼合せてなる貼合せ SOI 基板を準備する。なお、半導体層 23 を上記比抵抗とすると、後述するアルカリエッチングにて、半導体層 23 のエッチングを抑制しつつ、半導体基板 21 をエッチングすることができる。

【0048】

次いで、CMP 等により、半導体層 23 を所定厚さ（例えば 5 ~ 50 μm ）に薄層化する。そして、図 4 に示すように、半導体層 23 の表面 23a 上に、例えばアルミニウムからなる金属層を所定厚さ（例えば 0.2 ~ 2 μm ）で形成し、この金属層をパターンニングして、パッドを含む配線を形成する。本実施形態では、パッドを含む配線として、上記した可動電極用パッド 35、固定電極用パッド 43a, 43b、パッド 51 を形成する。また、アルミニウムからなる金属層を形成するが、半導体層 23 を P 導電型（P）としているので、オーミックコンタクト用のコンタクト領域を半導体層 23 の表面 23a 側表層に形成しなくとも良い。

10

【0049】

パッドを含む配線を形成した後、図 4 に示すように、半導体層 23 の表面 23a 上に、配線を覆うようにレジスト等のマスク 70 を形成し、該マスク 70 を用いて表面 23a 側から半導体層 23 を異方性エッチングする。そして、縦方向に延びて絶縁層 22 に達する溝 24a（トレンチ）を形成する。本実施形態では反応性イオンエッチング（RIE）により、溝 24a を形成する。これにより、半導体層 23 が、可動部 30、固定部 40a, 40b、周縁部 50 などの複数の領域に区画される。また、本実施形態では、錘部 32 の長手方向（可動部 30 の変位方向）及び該長手方向に直交する短手方向（可動電極 31 の長手方向）が、半導体基板 21 の 110 方向と一致するように、半導体層 23 をパターンニング（区画）する。換言すれば、可動部 30 を構成する各梁の延びる方向及び該延びる方向に垂直な方向が、半導体基板 21 の 110 方向と一致するように、半導体層 23 をパターンニング（区画）する。

20

【0050】

半導体層 23 に溝 24a を形成した後、上記マスク 70 を用い、溝 24a を通じて絶縁層 22 を選択的にエッチングする。このとき、図 5 に示すように、溝 24a が半導体基板 21 の表面 21a に達して、半導体層 23 及び絶縁層 22 を貫通する貫通孔 24 となるようにエッチングするとともに、横方向において、可動部 30 直下（可動部 30 を構成する各梁）における絶縁層 22a の幅を、該絶縁層 22a 直上の可動部 30（梁）の幅よりも狭くなるようにエッチングする。

30

【0051】

本実施形態では、先ず、RIE により、溝 24a を縦方向に延ばして半導体基板 21 の表面 21a に達するもの、すなわち、半導体層 23 及び絶縁層 22 を貫通する貫通孔 24 とする。そして、その後、可動部 30 直下に位置する絶縁層 22a の幅が、直上に位置する可動部 30（梁）の幅よりも狭くなるまで、貫通孔 24 を通じて、絶縁層 22 を気相或いは液相のフッ酸（HF）で横方向にエッチングする。ここで、本実施形態では、固定電極 41a, 41b も梁構造となっており、可動部 30 を構成する各梁と、固定電極 41a, 41b の梁を一定幅としているため、貫通孔 24 を通じたエッチングにより、固定電極 41a, 41b 直下に位置する絶縁層 22b の幅も、対応する固定電極 41a, 41b（各梁）の幅よりも狭くなる。

40

【0052】

なお、絶縁層 22 の選択的エッチングとしては、上記例以外にも、溝 24a を通じて、絶縁層 22 を気相或いは液相のフッ酸で選択的にエッチングし、貫通孔 24 の形成と、絶縁層 22 の横方向のエッチングとを 1 ステップで行うようにしても良い。

【0053】

次いで、上記マスク 70 を用い、貫通孔 24 を通じてアルカリ系のエッチング液により半導体基板 21 を選択的にエッチングし、図 6 に示すように、半導体基板 21 の表面 21a に、突起部 60 及び凹部 61 を形成する。なお、アルカリ系のエッチング液としては、

50

KOH水溶液やTMAH液などを用いることができる。

【0054】

このエッチングでは、半導体層23を高濃度P導電型(P+)としているので、半導体層23、すなわち、可動部30、固定部40a、40b、及び周縁部50は、アルカリ系のエッチング液によって殆どエッチングされない。一方、半導体層23よりも不純物濃度の低い半導体基板21は、結晶面の方位にしたがって異方性エッチングされる。

【0055】

具体的には、半導体基板21の表面21aが(100)面となっており、絶縁層22(22a、22b)をマスクとするため、貫通孔24の直下に凹部61が形成される。この凹部61の斜面(側面)は(111)面で、(100)面と54.7°の角度をもつ。一方、上記のごとく、絶縁層22(22a、22b)をマスクとするため、凹部61に隣接する形、より詳しくは取り囲まれる形で、可動部30を構成する各梁の直下に突起部60が形成される。このとき、突起部60の突起先端が、絶縁層22aに接している状態で、エッチングを終了とする。

10

【0056】

このアルカリ系のエッチング液を用いた結晶異方性エッチングにより、図6に示すように、横方向において、突起先端の幅が、突起部60の直上に位置する可動部30(梁)の幅よりも狭い突起部60、換言すれば、突起先端の幅が、直上の位置する絶縁層22aの幅以下であり、断面形状が台形若しくは三角の突起部60を、可動部30を構成する全ての梁の直下に、絶縁層22aに接する態様で形成することができる。なお、本実施形態では、錘部32の長手方向(可動部30の変位方向)及び該長手方向に直交する短手方向(可動電極31の長手方向)が、半導体基板21の110方向と一致するため、突起部60の断面形状は、横方向であって上記長手方向及び短手方向のいずれにおいても、台形若しくは三角となる。このエッチングにより、固定電極41a、41bの直下にも、突起部60が形成される。

20

【0057】

突起部60(及び凹部61)形成後、エッチング液を洗浄する。そして、上記マスク70を用い、貫通孔24を通じて絶縁層22を、気相或いは液相のフッ酸で選択的にエッチングし、可動部30直下に位置する絶縁層22aを除去する。これにより、図7に示すように、可動部30の直下に空洞部25が構成され、可動部30が可動可能な状態となる。本実施形態では、固定電極41a、41b直下の絶縁層22bも除去され、固定電極41a、41b直下にも空洞部25が構成されて、固定電極41a、41bが浮いた状態となる。

30

【0058】

そして、図示しないが、プラズマエッチング等によるマスク70の除去、ダイシングなどを経て、図1及び図2に示した半導体力学量センサ10を得ることができる。

【0059】

以上示したように、本実施形態では、単結晶シリコンからなり、主面が(100)面である半導体基板21と、半導体基板21よりも不純物濃度の高い高濃度P導電型(P+)の半導体層23を含む基板20を用い、半導体層23に形成した貫通孔24(溝24a)を通じて、アルカリ系のエッチング液により半導体基板21をエッチングする。したがって、高濃度P導電型(P+)の半導体層23のエッチングを抑制しつつ、半導体層23よりも低濃度の半導体基板21を選択的にエッチングして、突起部60を形成することができる。

40

【0060】

また、半導体基板21のエッチングでは、突起先端が絶縁層22a(及び絶縁層22b)と接するようにエッチングを行って突起部60を形成し、突起部60の形成後、絶縁層22を選択的にエッチングして、可動部30直下に位置する絶縁層22aを除去するため、突起部60の突起先端と可動部30との間隔(対向距離)は絶縁層22の厚みに依存する。したがって、貫通孔24(溝24a)により、半導体層23に可動部30が区画され

50

るとともに、貫通孔 24 を通じて可動部 30 直下の絶縁層 22 a が除去されてなる半導体力学量センサ 10 において、可動部 30 直下に設ける突起部 60 の突起先端と可動部 30 との縦方向の間隔ばらつきを抑制し、縦方向において、可動部 30 に対し突起部 60 を位置精度良く形成することができる。

【0061】

また、半導体基板 21 のエッチングの前に、半導体層 23 に形成した溝 24 a を通じて絶縁層 22 を選択的にエッチングし、溝 24 a を半導体基板 21 に達する貫通孔 24 とするとともに、横方向において、可動部 30 直下における絶縁層 22 a の幅を可動部 30 の幅よりも狭くしておく。そして、可動部 30 (梁) よりも幅の狭い絶縁層 22 a をマスクとして、アルカリ系のエッチング液により、半導体基板 21 を結晶異方性エッチングする。したがって、横方向における突起先端の幅が可動部 30 の幅よりも狭い突起部 60 を、横方向において可動部 30 直下に位置精度良く形成することができる。このように、突起先端の幅の狭い突起部 60 を形成すると、例えば突起部 60 と可動部 30 との接触面積を抑制し、ひいてはスティッキングの発生を抑制することができる。

10

【0062】

特に本実施形態では、半導体基板 21 のエッチングの前に、半導体基板 21 のエッチングの際にマスクとなる絶縁層 22 a の幅を狭くするので、横方向において突起部 60 における先端の幅をより狭くしやすい。

【0063】

また、貫通孔 24 (溝 24 a) を利用して、半導体基板 21 に突起部 60 を形成する。さらには、突起部 60 の形成前に、可動部 30 直下に位置する絶縁層 22 a の一部を除去してマスクを形成し、該マスクを用いて、半導体基板 21 に突起部 60 を形成する。したがって、製造工程が簡素であり、製造コストを低減することもできる。

20

【0064】

なお、本実施形態では、半導体基板 21 として、主面が (100) 面であるものを採用する例を示した。しかしながら、半導体基板 21 としては、(111) 面以外の面を主面とするものであれば採用することができる。すなわち、(111) 面以外の面として、(110) 面などの (100) 面とは異なる面を主面とする半導体基板 21 を採用することもできる。この場合でも、錘部 32 の長手方向 (可動部 30 の変位方向) 及び該長手方向に直交する短手方向 (可動電極 31 の長手方向) の少なくとも一方において、結晶面の方位によるエッチング速度差により、突起部 60 の断面形状を、略台形若しくは略三角とすることができる。

30

【0065】

また、本実施形態では、半導体基板 21 の電位を固定しない (浮遊電位とする) 例を示した。しかしながら、上記実施形態のように、半導体基板 21 を P 導電型とする、すなわち半導体層 23 と同一導電型とする場合には、図 8 に示すように、絶縁層 22 に設けたコンタクト 80 を介して、半導体層 23 の周縁部 50 と半導体基板 21 とを電氣的に同電位とすることができる。すなわち、パッド 51、半導体層 23、及びコンタクト 80 を介して、半導体基板 21 を所定電位 (例えばグランド電位) に固定することもできる。このような構成は、絶縁層 22 の所定位置にコンタクト 80 用の貫通孔を設けておき、貫通孔を埋めるように多結晶シリコンを絶縁層 22 上に堆積して高濃度 P 導電型 (P+) の半導体層 23 を形成することで得ることができる。図 8 は、半導体力学量センサの変形例を示す断面図であり、図 2 に対応している。

40

【0066】

また、本実施形態では、半導体層 23 と半導体基板 21 の間に下部配線の無い例を示したが、図 9 及び図 10 に示すように、半導体層 23 と半導体基板 21 の間に下部配線 90 が配置された構成においても、上記した製造方法や構造を適用することができる。この下部配線 90 は、貫通孔 24 (溝 24 a) により半導体層 23 に区画された複数の領域を互いに電氣的に接続する機能、クロス配線、すなわち立体的な配線配置の機能、半導体層 23 と半導体基板 21 とを電氣的に接続する機能等を果たすものである。このような下部配

50

線 90 は、多層構造の絶縁層 22 間に配置され、絶縁層 22 の一部に設けたコンタクトを介して、半導体層 23 や半導体基板 21 と電氣的に接続される。

【0067】

図 9 及び図 10 に示す例では、絶縁層 22 が 2 つの絶縁層 26, 27 からなる。半導体基板 21 の表面 21a 上には、第 1 絶縁層 26 を介して多結晶シリコンからなる高濃度 P 導電型 (P+) の下部配線 90 が配置されている。また、下部配線 90 を覆うように、第 1 絶縁層 26 上には、第 2 絶縁層 27 が配置されており、さらに第 2 絶縁層 27 上には、多結晶シリコンからなる高濃度 P 導電型 (P+) の半導体層 23 が配置されている。

【0068】

下部配線 90 のうち、下部配線 90a は、可動部 30 のアンカ 34 と、表面 23a に可動電極用パッド 35 が形成されたアイランド 36 とを電氣的に接続するものである。下部配線 90b は、固定部 40a のアンカ 44a と、表面 23a に固定電極用パッド 43a が形成されたアイランド 45a とを電氣的に接続するものである。下部配線 90c は、固定部 40b のアンカ 44b と、表面 23a に固定電極用パッド 43a が形成されたアイランド 45b とを電氣的に接続するものである。下部配線 90d は、半導体層 23 と半導体基板 21 とを電氣的に接続するものである。下部配線 90a ~ 90c は、第 2 絶縁層 27 に設けたコンタクト 81 (図 9 では破線で図示) とともに、区画された複数の領域を互いに電氣的に接続している。下部配線 90d は、上記コンタクト 81、第 1 絶縁層 26 に設けたコンタクト 82 (図 9 では二点鎖線で図示) とともに、半導体層 23 と半導体基板 21 とを電氣的に接続している。

10

20

【0069】

次に、このような半導体力学量センサ 10 を形成する方法について説明する。なお、便宜上、半導体力学量センサ 10 の構成を図 11 に示すように簡略化し、図 11 に示す構造について製造方法を説明する。図 11 に示す符号は、図 9 及び図 10 に対応している。先ず、図 12 に示す基板 20 を準備する。具体的には、単結晶シリコンからなり、(100) 面、(110) 面等の (111) 面とは異なる面を主面とする半導体基板 21 (図 12 では、主面が (100) 面である P 導電型の半導体基板 21) の表面 21a 上に、第 1 絶縁層 26 としてのシリコン酸化膜を成膜し、第 1 絶縁層 26 の所定位置にコンタクト 82 用の貫通孔を形成する。次いで、上記貫通孔を埋めるように第 1 絶縁層 26 上に高濃度 P 導電型 (P+) の多結晶シリコン層を、0.5 ~ 2 μm の厚さで形成し、パターンニングする。これにより、下部配線 90 及びコンタクト 82 を得る。次いで、CVD 等により、下部配線 90 を覆うように、第 1 絶縁層 26 上に、第 2 絶縁層 27 としてのシリコン酸化膜を成膜する。そして、第 2 絶縁層 27 の所定位置にコンタクト 81 用の貫通孔を形成し、この貫通孔を埋めるように第 2 絶縁層 27 上に、高濃度 P 導電型 (P+) の多結晶シリコン層を、5 ~ 50 μm の厚さで形成する。これにより、半導体層 23 及びコンタクト 81 を得る。

30

【0070】

あとは、上記した製造方法と基本的に同じである。簡単に説明すると、図 13 に示すように、半導体層 23 の表面 23a 上にパッド 43b, 51 などを含む配線を形成した後、マスク 70 を用いて半導体層 23 に上記した溝 24a を形成する。次いで、上記のごとく溝 24a を通じて絶縁層 22 を選択的にエッチングする。このとき、溝 24a の直下において、下部配線 90 のある部分は、下部配線 90 をストッパとして第 2 絶縁層 27 がエッチングされ、下部配線 90 のない部分は、2 つの絶縁層 26, 27 がともにエッチングされる。したがって、上記した下部配線 90 の形成時には、可動部 30 (梁) に隣接する溝 24a の直下に位置しないように、下部配線 90 を形成する。次いで、可動部 30 (梁) よりも幅が狭くなった絶縁層 22a をマスクとして、半導体基板 21 を選択的に結晶異方性エッチングする。これにより、図 14 に示すように、半導体基板 21 の表面 21a に突起部 60 (及び凹部 61) が形成される。そして、可動部 30 (梁) 直下における絶縁層 22a の除去などを経ることで、図 11 に示す半導体力学量センサ 10 を得ることができる。なお、図 9 は、半導体力学量センサの変形例を示す平面図、図 10 は、図 9 の X-X

40

50

線に沿う断面図である。図 1 1 は、製造方法を説明する上で、便宜上、図 9 及び図 1 0 に示す半導体力学量センサを簡素化した構成の断面図である。図 1 2 ~ 図 1 4 は、図 1 1 に示す半導体力学量センサの製造方法を示す断面図である。

【 0 0 7 1 】

なお、本実施形態では、半導体力学量センサ 1 0 を構成する半導体層 2 3 として、半導体基板 2 1 よりも不純物濃度の高い P 導電型 (P +) のシリコンからなる半導体層の例を示した。しかしながら、半導体層 2 3 として、半導体基板 2 1 と不純物濃度が同程度又は不純物濃度が低い P 導電型のシリコンからなる半導体層や、N 導電型のシリコンからなる半導体層を採用することも可能である。しかしながら、これら半導体層 2 3 の場合、アルカリ系のエッチング液により半導体基板 2 1 をエッチングする際に、半導体層 2 3 がエッチングされやすく、半導体層 2 3 を所望形状に制御しにくい。これに対し、上記実施形態に示したように、半導体基板 2 1 よりも不純物濃度の高い P 導電型 (P +) のシリコンからなる半導体層 2 3 を採用すると、高濃度 P 導電型 (P +) の半導体層 2 3 のエッチングを抑制しつつ、半導体層 2 3 よりも低濃度の半導体基板 2 1 を選択的にエッチングして、突起部 6 0 を形成することができる。

10

【 0 0 7 2 】

(第 2 実施形態)

次に、本発明の第 2 実施形態を、図 1 5 及び図 1 6 に基づいて説明する。図 1 5 及び図 1 6 は、第 2 実施形態に係る半導体力学量センサの製造方法を示す断面図である。

【 0 0 7 3 】

本実施形態に示す半導体力学量センサ及びその製造方法は、第 1 実施形態によるものと共通するところが多いので、以下、共通部分については詳しい説明は省略し、異なる部分を重点的に説明する。また、本実施形態においては、第 1 実施形態と同一の要素について、同一の符号を付与するものとする。

20

【 0 0 7 4 】

本実施形態では、製造方法が、第 1 実施形態と一部異なる。本実施形態でも、先ず、第 1 実施形態同様の基板 2 0 を準備する。そして、半導体層 2 3、絶縁層 2 2、及び半導体基板 2 1 を異方性エッチング (例えば R I E) し、図 1 5 に示すように、縦方向に延び、半導体層 2 3 及び絶縁層 2 2 を貫通して半導体基板 2 1 の所定深さまで達する溝 2 4 b を形成する。この過程で、半導体層 2 3 は、可動部 3 0 などの複数の領域に区画される。本実施形態では、R I E により、半導体層 2 3、絶縁層 2 2、半導体基板 2 1 の順に溝を掘り、1 つの溝 2 4 b とする。

30

【 0 0 7 5 】

次に、形成した溝 2 4 b を通じてアルカリ系のエッチング液により半導体基板 2 1 を選択的にエッチングする。第 1 実施形態で示したごとく、半導体層 2 3 は、高濃度 P 導電型 (P +) であるので殆どエッチングされず、半導体基板 2 1 が選択的にエッチングされる。このとき、溝 2 4 b は半導体基板 2 1 の表面 2 1 a から所定深さまで達しているため、図 1 6 に示すように、可動部 3 0 の構成要素 3 0、4 0 a、4 0 b、5 0 を構成する各梁直下の絶縁層 2 2 a や、固定電極 4 1 a、4 1 b 直下の絶縁層 2 2 b の幅を狭くしなくとも、断面形状が台形若しくは三角で、突起先端が絶縁層 2 2 と接する突起部 6 0 を形成することができる。換言すれば、突起先端の幅が可動部 3 0 (梁) よりも狭い突起部 6 0 を形成することができる。なお、図 1 6 に示す例では、先に形成した溝 2 4 b の半導体基板 2 1 における部分が、このエッチングにより、V 字状の凹部 6 1 となっており、溝 2 4 は、凹部 6 1 に連なる貫通孔 2 4 となっている。

40

【 0 0 7 6 】

あとは、第 1 実施形態同様、可動部 3 0 直下に位置する絶縁層 2 2 a の除去工程やダイシング等を経ることで、第 1 実施形態 (図 1 及び図 2 参照) とほぼ同じ構造の半導体力学量センサ 1 0 を得ることができる。

【 0 0 7 7 】

このように、本実施形態では、半導体層 2 3 の表面 2 3 a から半導体基板 2 1 の所定深

50

さまで達する、深堀した溝 24b を通じて、半導体基板 21 を結晶異方性エッチングするため、結晶異方性エッチングの前に、絶縁層 22 を横方向にエッチングしなくとも、突起先端の幅が可動部 30 (梁) の幅よりも狭い突起部 60 を、可動部 30 直下に位置精度良く形成することができる。したがって、第 1 実施形態に対して、製造工程を簡素化し、ひいては製造コストを低減することも可能である。

【0078】

なお、上記以外の作用効果については、第 1 実施形態と同じであるので、その記載を省略する。また、第 1 実施形態に示した変形例についても、本実施形態の製造方法を適用して形成することができる。

【0079】

また、本実施形態では、半導体基板 21 を結晶異方性エッチングする前に、絶縁層 22 のエッチングを実施しない。したがって、半導体基板 21 の主面の面方位、換言すれば、溝 24b の半導体基板 21 における部分の面方位によっては、横方向のうちの、垂部 32 の長手方向及び該長手方向に垂直な短手方向の一方で、突起部 60 の突起先端の幅が、直上の位置する梁の幅とほぼ一致することもありえる。しかしながら、長手方向及び短手方向の他方では、突起部 60 の突起先端の幅が、直上の位置する梁の幅よりも狭くなるため、突起部 60 の機能としては問題ない。

【0080】

なお、第 1 実施形態で示したように、本実施形態においても、半導体層 23 として、半導体基板 21 と不純物濃度が同程度又は不純物濃度が低い P 導電型のシリコンからなる半導体層や、N 導電型のシリコンからなる半導体層を採用することが可能である。しかしながら、第 1 実施形態に示したように、半導体層 23 としては、半導体基板 21 よりも不純物濃度の高い P 導電型 (P+) のシリコンからなる半導体層を採用することが好ましい。

【0081】

(第 3 実施形態)

次に、本発明の第 3 実施形態を、図 17 ~ 図 22 に基づいて説明する。図 17 は、第 3 実施形態に係る半導体力学量センサの概略構成を示す断面図である。図 18 ~ 図 22 は、図 17 に示す半導体力学量センサの製造方法を示す断面図である。

【0082】

本実施形態に示す半導体力学量センサ及びその製造方法は、上記した各実施形態によるものと共通するところが多いので、以下、共通部分については詳しい説明は省略し、異なる部分を重点的に説明する。また、本実施形態においては、上記各実施形態と同一の要素について、同一の符号を付与するものとする。

【0083】

上記した 2 つの実施形態では、アルカリ系のエッチング液を用いると、高濃度 P 導電型 (P+) でエッチングが遅くなることを利用して、半導体層 23 のエッチングを抑制しつつ、半導体基板 21 を選択的に結晶異方性エッチングする例を示した。これに対し、本実施形態では、N 導電型半導体に正の電圧を印加すると、N 導電型半導体のエッチングを抑制できることを利用して、半導体層 23 のエッチングを抑制しつつ、半導体基板 21 を選択的に結晶異方性エッチングする点を特徴とする。

【0084】

図 17 に示すように、本実施形態に係る半導体力学量センサ 10 は、第 1 実施形態に示した構成 (図 2 参照) とほぼ同じ構成となっている。異なる点は、1) 基板 20 を構成する半導体層 23 が、高濃度 P 導電型 (P+) ではなく、高濃度 N 導電型 (N+) となっている点、2) 上記 1) に伴い、パッド 51 などの配線とのオーミックコンタクトをとる高濃度 N 導電型 (N+) のコンタクト領域 52 が、半導体層 23 の表面 23a 側表層に形成されている点である。

【0085】

次に、このような半導体力学量センサ 10 の製造方法について説明する。まず、単結晶シリコンからなり、主面が (100) 面である半導体基板 21 の一主面上に、絶縁層 22

10

20

30

40

50

を介して、N導電型のシリコンからなる半導体層23が配置された基板20を準備する。本実施形態では、一例として、P導電型(P)単結晶シリコン基板からなり、主面が(100)面である半導体基板21の一主面と、半導体基板21よりも高濃度のN導電型(N+)単結晶シリコン基板からなり、主面が(100)面である半導体層23の一主面とを、絶縁層22を介して貼合せてなる貼合せSOI基板を準備する。そして、CMP等により、半導体層23を所定厚さ(例えば5~50 μ m)に薄層化する(図18参照)。

【0086】

次いで、図19に示すように、半導体層23の表面23a側表層であって、アルミニウムからなる配線(パッド51などを含む)との接続領域に、イオン注入などによりN導電型不純物を導入して、高濃度領域であるコンタクト領域52を形成する。なお、後に溝24aによって半導体層23を複数の領域に区画するため、半導体層23の表面23a側表層全域にN導電型不純物を導入しても良い。

10

【0087】

コンタクト領域52を形成したら、第1実施形態同様、以下の工程を行う。まず、図19に示すように、半導体層23の表面23a上に、アルミニウムからなる配線(パッド51など)を形成する。このとき、後に溝24aによって区画される半導体層23の複数の領域のうち、後述する電気化学エッチングでのエッチングを抑制したい領域には、正の電圧を印加するためのパッドを形成しておく。本実施形態では、第1実施形態同様(図1参照)、区画される可動部30、固定部40a, 40b、周縁部50の表面23aにそれぞれ形成したパッド35, 43a, 43b, 51を、正の電圧を印加するためのパッドとして兼用する。次いで、半導体層23の表面23a上に形成したマスク70を用いて、表面23a側から半導体層23を異方性エッチングし、縦方向に延びて絶縁層22に達する溝24a(トレンチ)を形成する。これにより、半導体層23が、可動部30、固定部40a, 40b、周縁部50などの複数の領域に区画される。

20

【0088】

また、溝24aを形成したら、上記マスク70を用い、溝24aを通じて絶縁層22を選択的にエッチングする。このとき、図20に示すように、溝24aを半導体基板21の表面21aに達するようにエッチングするとともに、横方向において、可動部30直下における絶縁層22aの幅が、該絶縁層22a直上の可動部30(梁)の幅よりも狭くなるようにエッチングする。この絶縁層22のエッチング手順は、第1実施形態に示したとおりである。

30

【0089】

次に、本実施形態では、上記マスク70を用い、半導体層23に正の電圧を印加した状態で、貫通孔24を通じてアルカリ系のエッチング液により半導体基板21を選択的にエッチングし、図21に示すように、半導体基板21の表面21aに、突起部60及び凹部61を形成する。なお、アルカリ系のエッチング液としては、KOH水溶液やTMAH液などを用いることができる。

【0090】

このエッチング(アルカリ系のエッチング液を用いた電気化学エッチング)では、半導体基板21の表面21aの裏面側を、ワックス等のエッチング防止膜(図示略)を形成する。そして、半導体層23の表面23aに形成された、電圧印加用の全てのパッドにPt配線71を接続し、ワックス(図示略)で固定する。この状態で、アルカリ系のエッチング液(例えばTMAH液)中に基板20を浸し、Pt配線71とエッチング液中のPt電極72との間に、1~20V程度の電圧を印加して、電気化学エッチングを行う。

40

【0091】

このとき、N導電型(N+)の半導体層23、詳しくは、可動部30、固定部40a, 40b、周縁部50には、対応するパッドを介してPt配線71から正の電圧が印加され、ホールが供給されるため、半導体層23の表面が陽極酸化される。したがって、半導体層23、すなわち、可動部30、固定部40a, 40b、周縁部50は、アルカリ系のエッチング液によって殆どエッチングされない。一方、半導体層23との間に絶縁層22が

50

介在される半導体基板 21 には電流が流れず、上記エッチング液により、結晶面の方位にしたがって異方性エッチングされる。この結晶異方性エッチングは、第 1 実施形態と同じである。すなわち、図 21 に示すように、横方向において、突起先端の幅が、突起部 60 の直上に位置する可動部 30 (梁) の幅よりも狭い突起部 60、換言すれば、突起先端の幅が、直上に位置する絶縁層 22a の幅以下であり、断面形状が台形若しくは三角の突起部 60 を、可動部 30 を構成する全ての梁の直下に、絶縁層 22a に接する態様で形成することができる。

【0092】

突起部 60 (及び凹部 61) を形成したら、第 1 実施形態同様、上記マスク 70 を用い、貫通孔 24 を通じて絶縁層 22 を、気相或いは液相のフッ酸で選択的にエッチングし、可動部 30 直下に位置する絶縁層 22a を除去する。これにより、図 22 に示すように、可動部 30 の直下に空洞部 25 が構成され、可動部 30 が可動可能な状態となる。そして、ダイシングなどを経ることで、図 17 に示した半導体力学量センサ 10 を得ることができる。

10

【0093】

このように、単結晶シリコンからなり、(100)面、(110)面等の(111)面とは異なる面を主面とする半導体基板 21 と、N 導電型 (N+) の半導体層 23 を含む基板 20 を準備し、半導体層 23 に形成した貫通孔 24 (溝 24a) を通じて、アルカリ系のエッチング液による電気化学エッチングを施すことによっても、半導体層 23 のエッチングを抑制しつつ、半導体基板 21 を選択的にエッチングし、突起部 60 を形成することができる。上記以外の作用効果については、第 1 実施形態と同じであるので、その記載を省略する。

20

【0094】

なお、本実施形態では、半導体基板 21 として P 導電型の例を示した。P 導電型の半導体基板 21 を用いると、正の電圧が印加される N 導電型の半導体層 23 から半導体基板 21 へは逆方向バイアスとなるので、半導体基板 21 側に電流が流れて陽極酸化されるのをより確実に抑制し、ひいては半導体基板 21 を選択的にエッチングすることができる。しかしながら、絶縁層 22 が存在するため、N 導電型の半導体基板 21 を採用することも可能である。ただし、半導体基板 21 を選択的にエッチングしなければならないため、第 1 実施形態の変形例 (図 8、図 9 参照) に示した、同一導電型の半導体層 23 と半導体基板 21 とをコンタクトを介して電氣的に接続する構成には、適用することができない。

30

【0095】

また、本実施形態では、第 1 実施形態に即した製造方法を示した。しかしながら、第 2 実施形態に示した製造方法と上記した製造方法を組み合わせても良い。その作用効果は、第 2 実施形態に示した通りである。

【0096】

(第 4 実施形態)

次に、本発明の第 4 実施形態を、図 23 ~ 図 29 に基づいて説明する。図 23 は、第 4 実施形態に係る半導体力学量センサの概略構成を示す平面図である。図 24 は、図 23 の XXIV - XXIV 線に沿う断面図である。図 25 は、図 23 の突起部周辺を拡大した図である。図 26 は、製造方法を説明する上で、便宜上、図 23 ~ 図 25 に示す半導体力学量センサを簡素化した構成の断面図である。図 27 ~ 図 29 は、第 4 実施形態に係る半導体力学量センサの製造方法を示す断面図である。

40

【0097】

本実施形態に示す半導体力学量センサ及びその製造方法は、上記した各実施形態によるものと共通するところが多いので、以下、共通部分については詳しい説明は省略し、異なる部分を重点的に説明する。また、本実施形態においては、上記各実施形態と関連する要素について、同一の符号を付与するものとする。

【0098】

図 23 及び図 24 に示すように、本実施形態に係る半導体力学量センサ 10 は、上記し

50

た図9及び図10の構成同様、絶縁層22を介して半導体基板21上に配置された半導体層23に、力学量の印加に応じて所定方向に変位可能な梁構造の可動部30が構成されるとともに、半導体層23と半導体基板21との間に下部配線90が形成されたものである。そして、絶縁層22として、半導体基板21の表面21a上に配置された第1絶縁層26と、第1絶縁層26上に配置された第2絶縁層27を含んでいる。また、下部配線90は、第1絶縁層26と第2絶縁層27の間に配置されている。なお、半導体力学量センサ10の構造は、上記した図9及び図10の構造とほぼ同じ構造となっている。

【0099】

本実施形態では、絶縁層22として、第1絶縁層26と第2絶縁層27の間に配置され、第2絶縁層27をエッチングする際のストッパとなる第3絶縁層28をさらに含んでいる。そして、第3絶縁層28上には、上記した下部配線90が配置されるとともに、下部配線90と同一の導電材料からなり、横方向において、梁構造の可動部30(梁)を横切るかたちで、突起部60が配置されている。すなわち、突起部60は、下部配線90と同一平面であって異なる位置に配置されている。

10

【0100】

ここで、突起部60が、横方向において、可動部30としての梁構造体を横切るとは、可動電極31を構成する梁、錘部32を構成する梁、ばね部33を構成する梁が互いに連結されてなる梁構造体(すなわち、可動部30)のうちの、少なくとも1本の梁を横切る、ということである。本実施形態では、梁(例えばばね部33)の直下に位置する突起部60が、梁の短手側の両端を横切るように、換言すれば、梁を梁自身の長手方向に対して横切るように、梁自身の短手方向の幅(図25に示すW1)よりも長い長さをもって形成されている。

20

【0101】

また、突起部60は、同一方向に伸び、少なくとも一部が互いに平行配置された複数の梁を、互いに平行な部分でまとめて横切っている。具体的には、図25に示すように、錘部32の長手方向(可動部30の変位方向)に沿って伸びる1本の突起部60が、錘部32の短手方向の一側面側において、両ばね部33における短手方向に沿って伸びる部位、短手方向に沿って伸びる可動電極31、さらには、可動電極31に対向配置され、短手方向に沿って伸びる片持ち梁構造の固定電極41a, 41bをまとめて横切っている。

30

【0102】

そして、半導体層23及び第2絶縁層27には、これらを縦方向に貫通して第3絶縁層28に達する貫通孔24cが形成され、この貫通孔24cにより、半導体層23に可動部30、固定部40a, 40b、及び周縁部50が区画形成されている。また、縦方向において、可動部30と突起部60との対向領域には、該対向領域における第2絶縁層27が除去されて、貫通孔24cに連なる空洞部25が形成されている。

【0103】

なお、図23及び図24に示す符号90eは、上層、特に半導体層23の平坦化を狙いとして、下部配線90及び突起部60とともに形成された、電気的な接続機能を提供しない部位である。また、図23に示す符号46は、アンカ44bの表面23a上に形成された配線である。

40

【0104】

次に、上記した半導体力学量センサ10の製造方法について説明する。なお、上記したように、便宜上、半導体力学量センサ10の構成を図26に示すように簡略化し、図26に示す構造について製造方法を説明する。図26に示す符号は、図23~図25に対応している。

【0105】

まず、図27に示す基板20を準備する。具体的には、単結晶シリコンからなり、主面が(100)面である半導体基板21(図27では、P導電型の半導体基板21)の表面21a上に、熱酸化等により、第1絶縁層26としてのシリコン酸化膜を0.5~2μmの厚さで成膜する。次いで、第1絶縁層26上に、LPCVD、プラズマCVD等により

50

、第3絶縁膜28としてのシリコン窒化膜を0.05~0.5 μm の厚さで成膜する。そして、第3絶縁膜28及び第1絶縁膜26の所定位置にコンタクト82用の貫通孔を形成する。次いで、上記貫通孔を埋めるように第3絶縁層28上に高濃度P導電型(P+)の多結晶シリコン層を0.5~2 μm の厚さで形成する。これにより、コンタクト82が形成される。そして、この多結晶シリコン層をパターニングすることで、所定位置に下部配線90を形成するとともに、下部配線90とは異なる位置に、突起部60を形成する。さらには、上記した電氣的な接続機能を提供しない部位90eも形成する。

【0106】

このとき、突起部60は、上記のごとく、可動部30の梁を、梁自身の長手方向を横切るように形成される。したがって、最小線幅で形成することができる。また、突起部60の断面形状は、多結晶シリコン層をパターニングする際のエッチングにおいて決定することができる。例えば、RIEなどの異方性エッチングを用いれば矩形に、プラズマエッチングやウェットエッチング等の等方性エッチングを用いれば、略台形状、酸化矩形とすることができる。また、組み合わせによって、半円形状等とすることもできる。

10

【0107】

次に、CVD等により、下部配線90及び突起部60を覆うように、第3絶縁膜28上に、第2絶縁膜27としてのシリコン酸化膜を2~5 μm 程度の厚さで成膜する。この第2絶縁膜27の厚みにより、突起部60の突起先端と可動部30との間隔が決定されるので、必要に応じて、CMP等により、第2絶縁膜27の厚みを調整する。そして、第2絶縁膜27の所定位置にコンタクト81用の貫通孔を形成し、この貫通孔を埋めるように、第2絶縁層27上に高濃度P導電型(P+)の多結晶シリコン層を5~50 μm の厚さで形成する。これにより、半導体層23及びコンタクト81を得る。なお、必要に応じて、CMP等により半導体層23の表面平坦化を行っても良い。

20

【0108】

あとは、従来の犠牲層エッチングによる可動部30のリリースと基本的に同じである。簡単に説明すると、図28に示すように、半導体層23の表面23a上に、パッド43bを含む配線を形成した後、マスク70を用いて半導体層23を異方性エッチング(例えばRIE)する。これにより、縦方向に延びて第2絶縁層27に達する溝24aが半導体層23に形成され、この溝24aにより、半導体層23に、可動部30、固定部40a、40b、及び周縁部50などが区画される。

30

【0109】

次いで、上記マスク70を用い、溝24aを通じて、気相或いは液相のフッ酸により第2絶縁層27をエッチングし、可動部30直下に位置する第2絶縁層27を除去する。このとき、下部配線90、突起部60、及び第3絶縁膜28がストッパとして機能するので、図29に示すように、可動部30直下に位置する第2絶縁層27が除去されて、可動部30が可動可能となる。また、溝24aは第2絶縁層27も貫通し、下部配線90、突起部60、及び第3絶縁膜28に達する貫通孔24cとなる。そして、マスク70の除去や、ダイシングなどを経ることで、図26に示す半導体力学量センサ10を得ることができる。

【0110】

このように本実施形態では、第1絶縁層26を介して半導体基板21の表面21a上に形成した一定厚さの導電層(多結晶シリコン層)をパターニングすることで、下部配線90とともに突起部60を形成する。したがって、下部配線90を有しながらも、従来に比べて、簡素な方法で突起部60を形成することができる。

40

【0111】

また、可動部30としての梁構造体を構成する、可動電極31の梁、錘部32の梁、ばね部33の梁のうち少なくとも1本の梁を横切るように、下部配線90とは異なる位置に突起部60を形成するので、高価な位置合わせ装置等を用いなくとも、 μm オーダーの梁の直下に突起部60を位置させることができる。換言すれば、横方向において、多少の位置ズレが生じたとしても、梁(可動部30)の直下に突起部60を位置させることがで

50

きる。すなわち、横方向において、可動部 30 直下に突起部 60 を形成しつつ、製造コストを低減することができる。

【0112】

また、半導体層 23 に可動部 30 を構成するための溝 24 a (トレンチ) を形成した後、可動部 30 直下に位置する第 2 絶縁層 27 を除去するため、突起部 60 の突起先端と可動部 30 との間隔 (対向距離) は第 2 絶縁層 27 の厚みに依存する。したがって、縦方向において、突起部 60 の突起先端と可動部 30 との間隔のばらつきを抑制し、縦方向においても、可動部 30 に対し突起部 60 を位置精度良く形成することができる。

【0113】

以上から、本実施形態によれば、可動部 30 直下に位置する突起部 60 ともに、半導体層 23 と半導体基板 21 との間に下部配線 90 をさらに備える構成でありながら、可動部 30 に対して突起部 60 を位置精度良く形成し、且つ、製造コストを低減することができる。

10

【0114】

さらに、本実施形態では、可動部 30 を構成する梁の短手側の両端を横切るように突起部 60 を形成する。したがって、短手方向及び長手方向の両方向において、多少の位置ズレが生じたとしても、梁 (可動部 30) の直下に突起部 60 を位置させることができる。すなわち、小型化に適している。これに対し、梁の長手側の両端を横切るように突起部 60 を形成することも可能である。しかしながら、短手方向の位置ズレを抑制しようとする

20

【0115】

また、本実施形態では、可動部 30 が、同一方向に延び、少なくとも一部が互いに平行配置された複数の梁を有し、複数の梁の短手側の両端を、互いに平行な部分でまとめて横切るように突起部 60 を形成する例を示した。これによれば、多結晶シリコン層のパターニングを簡素化することができる。しかしながら、図 30 に示すように、1本の梁のみを横切る (例えば図 30 の可動電極 31 直下の突起部 60) ように突起部 60 を形成しても良い。図 30 は、半導体力学量センサの変形例を示す平面図であり、図 25 に対応している。

【0116】

また、図示しないが、格子状の梁構造を有する錘部 32 の直下に、少なくとも 1本の梁を横切る (1箇所以上梁を横切る) ように、突起部 60 を形成しても良い。

30

【0117】

また、本実施形態では、第 3 絶縁膜 28 としてのシリコン窒化膜を、第 1 絶縁膜 26 の全面に形成する例を示した。しかしながら、膜応力の観点から、第 3 絶縁膜にスリットを形成したり、第 3 絶縁膜を複数の領域に分離した構造としても良い。

【0118】

また、本実施形態では、絶縁層 22 として、第 3 絶縁膜 28 を含む例を示した。しかしながら、図 31 に示すように、絶縁層 22 として、第 1 絶縁層 26 と第 2 絶縁層 27 のみを含む構成としても良い。この場合、下部配線 90 や突起部 60 など、第 1 絶縁膜 26 と第 2 絶縁膜 27 の間に多結晶シリコン由来の部分が位置してない部分では、ストッパがないため、第 2 絶縁膜 27 とともに第 1 絶縁膜 26 もエッチングされる。図 31 は、半導体力学量センサの変形例を示す断面図であり、図 26 に対応している。

40

【0119】

また、本実施形態では、半導体基板 21 及び半導体層 23 が、ともに P 導電型である例を示した。しかしながら、ともに N 導電型としても良い。この場合、半導体層 23 の表面 23 a 側表面には、上記したごとく、パッド 51 などの配線とのコンタクト領域 52 (図 17 参照) が必要となる。また、半導体基板 21 と半導体層 23 とを電氣的に接続しないのであれば、一方を N 導電型とし、他方を P 導電型としても良い。

【0120】

また、下部配線 90 及び突起部 60 が、高濃度 P 導電型 (P+) の多結晶シリコン層を

50

パターンニングしてなる例を示したが、半導体層 23 が N 導電型の場合には、高濃度 N 導電型 (N+) の多結晶シリコン層をパターンニングすれば良い。また、多結晶シリコン以外にも、金属層などの導電層をパターンニングして、下部配線 90 及び突起部 60 を形成しても良い。

【0121】

また、本実施形態では、突起部 60 が浮遊電位とされる例を示した。これに対し、図 32 に示すように、突起部 60 a が可動部 30 と電氣的に接続された構成としても良い。これによれば、可動部 30 と突起部 60 a が同一電位となるので、可動部 30 と突起部 60 a との間に電位差による静電気力が作用せず、上記静電気力によるスティッキングを抑制することができる。なお、突起部 60 a は半導体層 23 を構成する可動部 30、固定部 40 a、40 b、周縁部 50 のうち、可動部 30 直下のみに位置しており、突起部 60 b は、固定部 40 a、40 b の固定電極 41 a、41 b 直下のみに位置している。そして、両突起部 60 a、60 b は、電氣的に分離されている。また、突起部 60 a は、その端部が、下部配線 90 a の端部と一体的に連結されている。なお、図 32 に示す例では、片持ち梁構造の固定電極 41 a、41 b の直下にも、突起部 60 b を形成しているが、固定電極 41 a、41 b は、梁の質量が、可動部 30 の質量よりも小さく、縦方向において可動部 30 よりも撓みにくい (変位しにくい) ので、突起部 60 a のみを形成した構成としても良い。図 32 は、半導体力学量センサの変形例を示す平面図であり、図 23 に対応している。

10

【0122】

以上、本発明の好ましい実施形態について説明したが、本発明は上記した実施形態になんら制限されることなく、本発明の主旨を逸脱しない範囲において、種々変形して実施することが可能である。

20

【0123】

上記実施形態では、力学量の印加に応じて所定方向に変位可能な可動部 30 を備えた半導体力学量センサ 10 の例を示したが、可動部 30 の封止については特に言及しなかった。周知のごとく、図 33 に示すように、例えば単結晶シリコンからなるキャップ 100 を、半導体層 23 の表面 23 a に、直接接合若しくは低融点ガラス接合により固定することで、可動部 30 を封止しても良い。図 33 に示す例では、常温 (室温 ~ 200 程度) で直接接合を行うことで、キャップ 100 を半導体層 23 に接合しており、キャップ 100 と半導体層 23 における接合領域 53 との接合部分は、可動部 30 と、可動電極 31 との間にコンデンサを構成する固定電極 41 a、41 b とを取り囲む環状となっている。すなわち、可動部 30 を含むセンシング部が、気密封止された空間内に配置されている。なお、この気密空間は、センサの用途に応じて、所定の圧力や雰囲気とすることができる。例えば、角速度センサでは真空雰囲気が好ましく、加速度センサでは、1 ~ 数気圧の大気若しくは窒素ガス雰囲気が好ましい。図 33 は、その他変形例を示す断面図である。

30

【0124】

なお、図 33 に示す例では、コンタクト 81 の位置と、パッド 43 b の位置を横方向でずらしているため、ワイヤボンディング時の応力がコンタクト 81 に作用しにくく、これにより、コンタクト 81 の信頼性を向上することができる。このような考えは、他のパッド (例えばパッド 51) とコンタクト 81 や、各パッドとコンタクト 82 にも適用することができる。また、半導体層 23 の接合領域 53 の表面 23 a にパッドを設けることで、キャップ 100、接合領域 53、半導体基板 21 を所定の電位 (例えばグランド電位) に固定するようにしても良い。この場合、これらをセンシング部に対する電磁シールドとして機能させることができる。

40

【0125】

第 1 実施形態及び第 3 実施形態では、溝 24 a を通じて絶縁層 22 を選択的にエッチングした後、アルカリ系のエッチング液により半導体基板 21 を選択的に結晶異方性エッチングし、半導体基板 21 の表面 21 a に、突起先端が絶縁層 22 a に接するように突起部 60 を形成する例を示した。しかしながら、図 34 に示すように、上記結晶異方性エッチ

50

ングの際に、縦方向において、突起先端が絶縁層 2 2 a とは離間するように半導体基板 2 1 をオーバーエッチ（深堀り）しても良い。これによれば、結晶異方性エッチングによって、可動部 3 0 が半導体基板 2 1 からリリースされる、すなわち、半導体基板 2 1 と可動部 3 0 との間に空洞部 2 5 が形成されるので、このエッチングの後に、絶縁層 2 2 をエッチングして、可動部 3 0 直下の絶縁層 2 2 a を除去する工程を不要とすることができる。換言すれば、可動部 3 0 が半導体基板 2 1 からリリースしながらも、可動部 3 0 の直下に、絶縁層 2 2 a を可動部 3 0 に接する状態で残すことができる。図 3 4 は、その他変形例を示す断面図である。

【符号の説明】

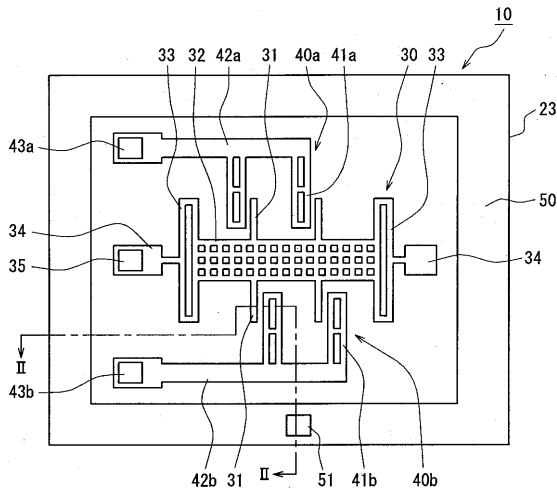
【 0 1 2 6 】

10

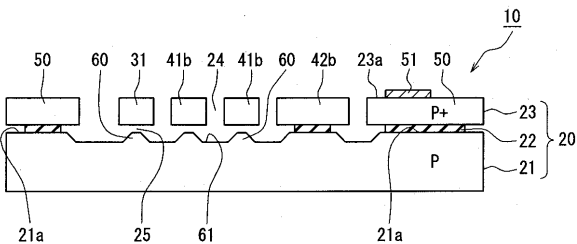
- 1 0 . . . 半導体力学量センサ
- 2 1 . . . 半導体基板
- 2 2 . . . 絶縁層
- 2 3 . . . 半導体層
- 2 4 . . . 貫通孔
- 2 4 a . . . 溝
- 3 0 . . . 可動部
- 3 1 . . . 可動電極
- 4 0 a , 4 0 b . . . 固定部
- 4 1 a , 4 1 b . . . 固定電極
- 6 0 . . . 突起部
- 6 1 . . . 凹部

20

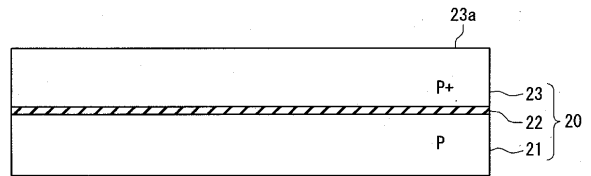
【 図 1 】



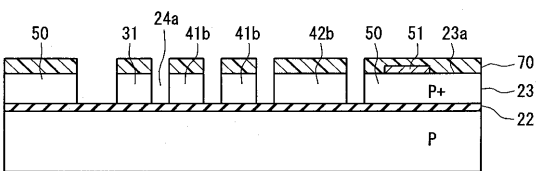
【 図 2 】



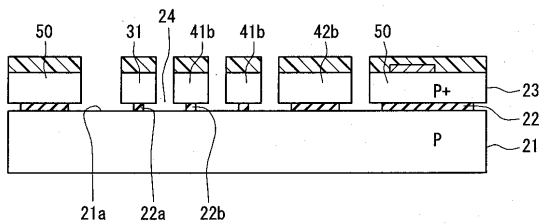
【 図 3 】



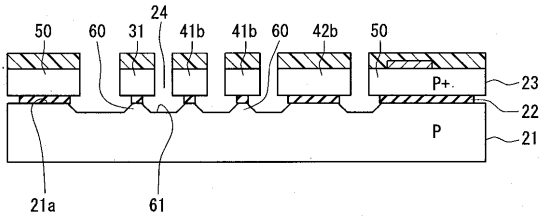
【 図 4 】



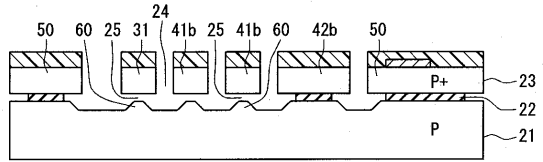
【 図 5 】



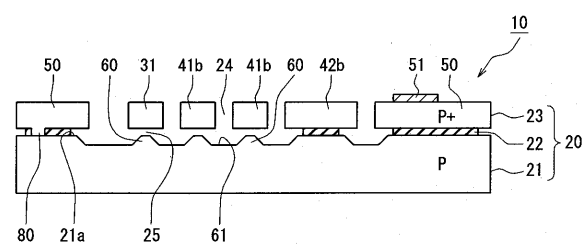
【 図 6 】



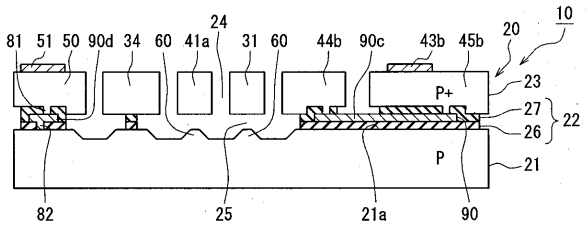
【 図 7 】



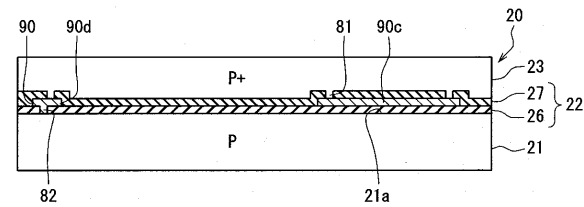
【 図 8 】



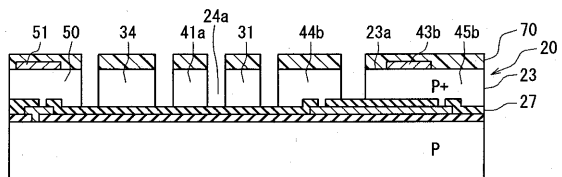
【 図 1 1 】



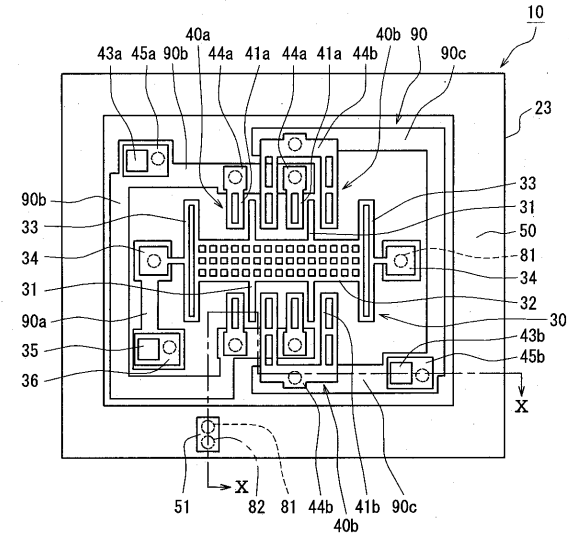
【 図 1 2 】



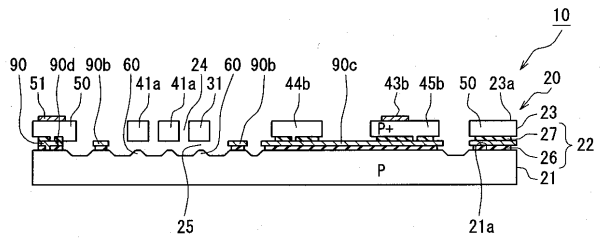
【 図 1 3 】



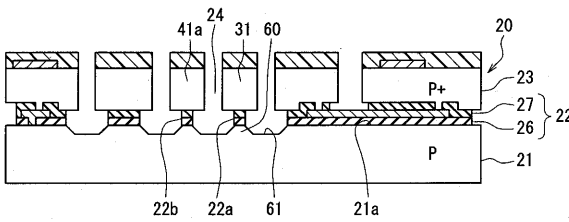
【 図 9 】



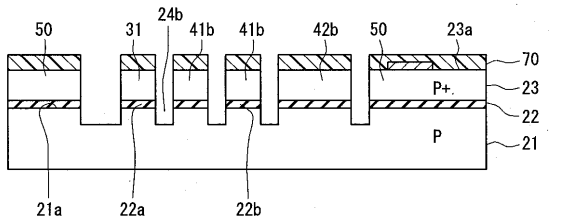
【 図 1 0 】



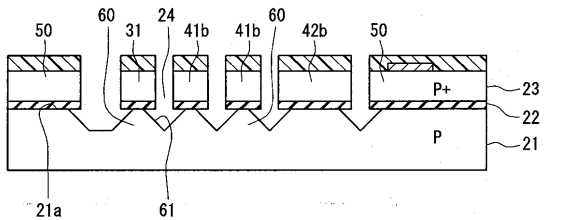
【 図 1 4 】



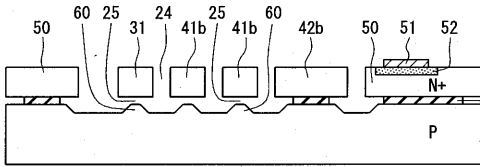
【 図 1 5 】



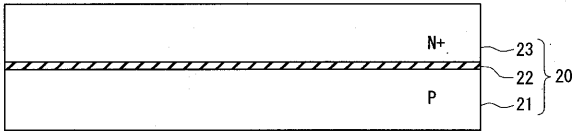
【 図 1 6 】



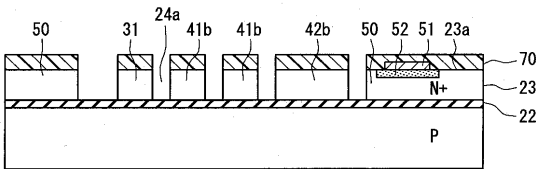
【 図 1 7 】



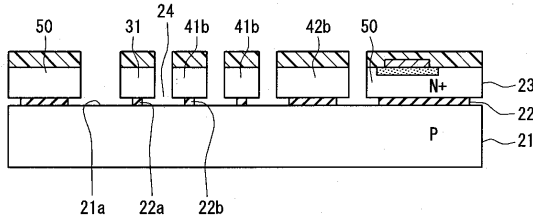
【 図 1 8 】



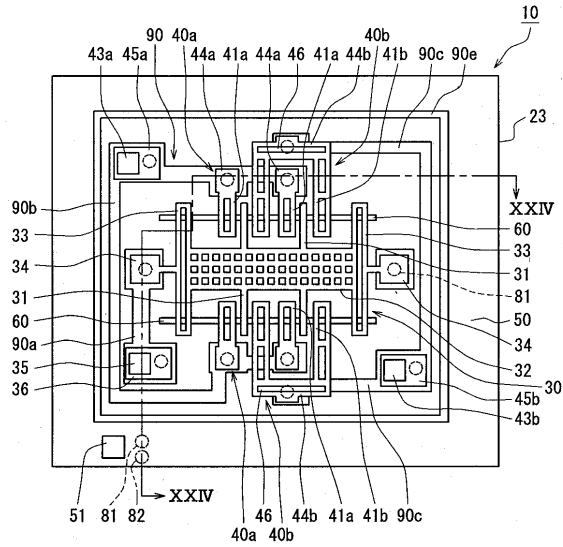
【 図 1 9 】



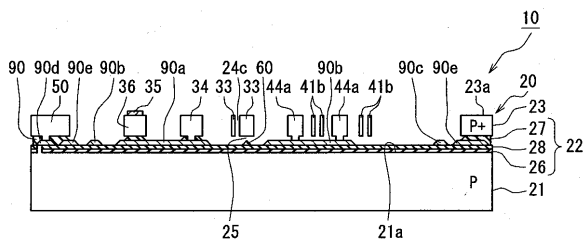
【 図 2 0 】



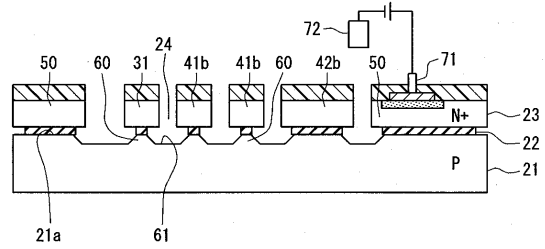
【 図 2 3 】



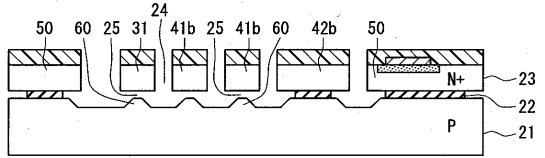
【 図 2 4 】



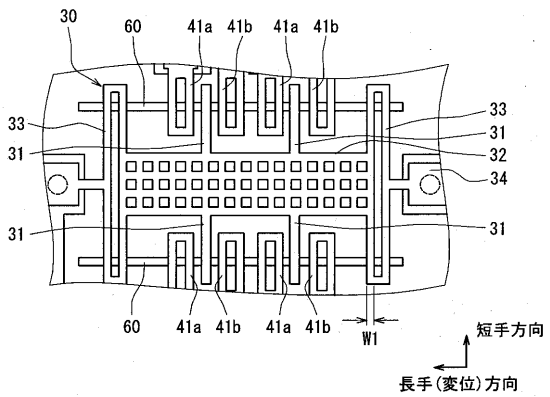
【 図 2 1 】



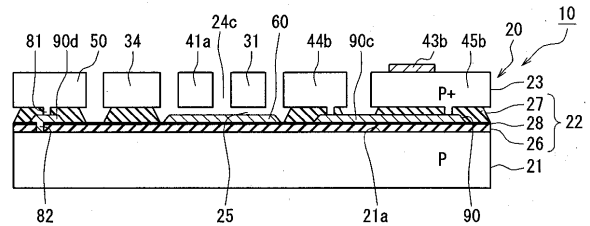
【 図 2 2 】



【 図 2 5 】



【 図 2 6 】



フロントページの続き

(72)発明者 樋口 祐史

愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

Fターム(参考) 3C081 AA17 BA03 BA30 BA44 BA47 BA76 CA03 CA14 CA15 CA20
CA27 CA29 CA32 CA40 EA02
4M112 AA02 AA06 BA07 CA21 CA22 CA23 CA24 CA25 CA26 CA31
CA34 DA03 DA04 DA06 DA15 DA16 DA18 EA03 EA04 EA06
EA07 EA18 FA20