

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成25年1月17日 (2013.1.17)

【公開番号】特開2011-141417(P2011-141417A)

【公開日】平成23年7月21日 (2011.7.21)

【年通号数】公開・登録公報2011-029

【出願番号】特願2010-1877(P2010-1877)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

H 0 1 L 51/50 (2006.01)

【 F I 】

G 0 9 G 3/30 K

G 0 9 G 3/30 J

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 1 1 A

G 0 9 G 3/20 6 1 1 H

G 0 9 G 3/20 6 1 2 E

G 0 9 G 3/20 6 2 1 J

G 0 9 G 3/20 6 4 1 D

G 0 9 G 3/20 6 4 1 P

G 0 9 G 3/20 6 4 2 C

G 0 9 G 3/20 6 4 2 P

G 0 9 G 3/20 6 8 0 G

G 0 9 G 3/20 6 7 0 J

G 0 9 G 3/20 6 4 2 A

H 0 5 B 33/14 A

【手続補正書】

【提出日】平成24年11月26日 (2012.11.26)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 7

【補正方法】変更

【補正の内容】

【 0 0 2 7 】

まず構成例 1 として、図 3 は、画素回路 1 0 と、焼き付きの低減のために考えられた光検出部 1 0 0 を示している。

画素回路 1 0 は、駆動トランジスタ T d、サンプリングトランジスタ T s、保持容量 C s、及び有機 E L 素子 1 から成る。このような構成の画素回路 1 0 については第 1 の実施の形態において後述する。

このような画素回路 1 0 の有機 E L 素子 1 の発光効率の低下を補正するために、固定の電源電圧 (V c c) と光検出線 D E T L 間に光検出素子 (光センサ) S 1 とスイッチングトランジスタ T 1 が挿入された構成の光検出部 1 0 0 を設ける。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 5 9

【補正方法】変更

【補正の内容】

【 0 0 5 9 】

pチャネルTFTによる駆動トランジスタTdのソースは電源電圧Vccに接続されており、常に飽和領域で動作するように設計されているので、駆動トランジスタTdは次の式1に示した値を持つ定電流源となる。

$$I_{ds} = (1/2) \cdot \mu \cdot (W/L) \cdot C_{ox} \cdot (V_{gs} - V_{th})^2 \cdots (式1)$$

但し、 I_{ds} は飽和領域で動作するトランジスタのドレイン・ソース間に流れる電流、 μ は移動度、 W はチャネル幅、 L はチャネル長、 C_{ox} はゲート容量、 V_{th} は駆動トランジスタTdの閾値電圧を表している。

この式1から明らかな様に、飽和領域ではトランジスタのドレイン電流 I_{ds} はゲート・ソース間電圧 V_{gs} によって制御される。駆動トランジスタTdは、ゲート・ソース間電圧 V_{gs} が一定に保持される為、定電流源として動作し、有機EL素子1を一定の輝度で発光させることができる。

【 手 続 補 正 3 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 7 3

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 0 7 3 】

図18(b)は、電源オン時に光検出動作を行う例である。

時点t20で表示装置の電源がオンとされたとする。ここで電源投入時の立ち上げ等の各種初期動作が行われた直後、時点t21から光検出動作を行う。即ち上記図17(a)の時点t2～t3で示した動作と同様の検出動作を行う。各画素回路10についても、図17(b)のように、各フレーム毎に、1ラインのみ白表示とする光検出動作の表示を実行させる。

【 手 続 補 正 4 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 8 6

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 0 8 6 】

一定時間経過した時点tm23で、検出動作制御部21は、電源線VL1を基準電圧Viniciから電源電圧Vccへと変化させる。

この動作によって、検出信号出力用トランジスタT5のゲートに電源線VLからのカップリングが入力され、検出信号出力用トランジスタT5のゲート電位は上昇する。また、電源線VL1が高電位へ変化することで、センサ兼用トランジスタT10のソース・ドレイン間に大きな電位差が生じ、受光した光量によって電源線VL1から検出信号出力用トランジスタT5のゲートにリーク電流が流れる。

この状態を図24に示す。この動作によって、検出信号出力用トランジスタT5のゲート電圧は $V_{ini} - V_{a'}$ から、 $V_{ini} - V_{a'} + V'$ となる。 V' はセンサ兼用トランジスタT10のリーク電流による検出信号出力用トランジスタT5のゲート電圧の上昇分である。

図20には、検出信号出力用トランジスタT5のゲート電圧が、時点tm23以降、 $V_{ini} - V_{a'}$ から、 $V_{ini} - V_{a'} + V'$ に上昇していく様子を示している。

また、それに伴って光検出線DETLの電位も電位 $V_x - V_a$ から上昇していき、 $V_0 + V$ となる。なお、 V_0 とは、低階調表示(黒表示)のときの光検出線DETLの電位としている。また V は、検出信号出力用トランジスタT5のゲート電圧の上昇(V')に伴った電位上昇分である。

センサ兼用トランジスタT10が受光する光量が多いほど、そこに流れる電流量は多くなるため、高階調表示時における光検出線DETLの電圧は、低階調表示時における電圧よりも大きくなる。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0091

【補正方法】変更

【補正の内容】

【0091】

< 4 . 第 2 の実施の形態 >

第 2 実施の形態を図 26 ~ 図 33 で説明する。

図 26 では、光検出部 30 の構成は上記第 1 の実施の形態と同様であり、同一符号を付して重複説明を避ける。

また、この第 2 の実施の形態から第 7 の実施の形態まで、画素回路 10 については同一の構成の例で述べ、改めて説明しないものとする。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0115

【補正方法】変更

【補正の内容】

【0115】

この動作によって一定時間後、検出信号出力用トランジスタ T5 のゲート電圧は $V_{in} - V_{a'} + V_b$ から、 $V_{in} - V_{a'} + V_b + V'$ という電位になり、それに伴って光検出線 DETL の電位も $V_0 + V$ となる。 V' はリーク電流によるゲート電圧の上昇分、 V はゲート電圧の上昇分 V' に応じた光検出線 DETL の電位上昇分である。

一般に光検出素子は受光する光量が多いほどその光リーク量は多くなるため、高階調表示時における検出電圧が低階調表示時における電圧よりも大きくなって外部に出力される。この光検出線 DETL の電位変化を、電圧検出部 22a が検出する。この検出電圧は、有機 EL 素子 1 の発光光量に応じたものとなる。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0117

【補正方法】変更

【補正の内容】

【0117】

例えば 1 フレームでの該当ラインの各画素回路 10 についての検出が以上のように行われる。

即ちこの第 3 の実施の形態では、検出信号出力用トランジスタ T5 が光検出情報の出力を開始する前の検出準備動作において、光検出線 DETL を基準電位 V_{in} に充電する動作が行われる。

そして、センサ兼用トランジスタ T10 がオフ状態とされ、さらに電源線 VL が電源電位 V_{cc} とされる。これにより第 2 の容量 C3 を介して、センサ兼用トランジスタ T10 のゲート・ドレイン間電圧に電位差を発生させ、また検出信号出力用トランジスタ T5 のゲート電位を上昇させて光検出情報の出力を開始させるものである。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0130

【補正方法】変更

【補正の内容】

【0130】

2 フレーム期間で示した動作波形を図 44 に示す。この図 44 は、上記図 27 と同様の

各信号波形に、光検出部 30 - 1、30 - 2 の各スイッチングトランジスタ T 3 に対する制御パルス p T 3 を示したものである。

この場合、光検出線 DETL に、センサ兼用トランジスタ T 10 の光リーク電流に応じた電位変化が現れ、電圧検出部 22a が電圧検出を行う光検出期間は、制御パルス p T 3 と電源線 VL の電位によって決まる。

上述の第 3 の実施の形態の場合、1 フレーム内の光検出期間は電源線 VL が電源電位 Vcc となっている期間であった（図 35、図 27 参照）。

これに対して、図 43 の例の光検出部 30 の場合、スイッチングトランジスタ T 3 がオンとされることで光検出線 DETL への出力が行われる。従って図 44 に示すように、光検出期間は、制御パルス p T 3 が H レベルでスイッチングトランジスタ T 3 がオンであり、かつ電源線 VL が電源電位 Vcc となっている期間となる。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0141

【補正方法】変更

【補正の内容】

【0141】

時点 $t_{m61} \sim t_{m62}$ で、走査パルス WS により画素回路 10 - 1 のサンプリングトランジスタ Ts をオンして、その駆動トランジスタ Td のゲートに信号値電圧 Vsig を入力する。この動作によって有機 EL 素子 1 は発光を開始する。

このとき、光検出部 30 - 1 では、センサ兼用トランジスタ T 10 はオンしているので、検出信号出力用トランジスタ T 5 のゲート電圧は Vin i のままであり、光検出線 DETL の電位も同じく基準電位 Vin i のままである。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0143

【補正方法】変更

【補正の内容】

【0143】

この動作によって一定時間後、検出信号出力用トランジスタ T 5 のゲート電圧は $V_{ini} + V_b$ から、 $V_{ini} + V_b + V'$ という電位になり、それに伴って光検出線 DETL の電位も $V_0 + V$ となる。 V' はリーク電流によるゲート電圧の上昇分、 V はゲート電圧の上昇分 V' に応じた光検出線 DETL の電位上昇分である。

一般に光検出素子は受光する光量が多いほどその光リーク量は多くなるため、高階調表示時における検出電圧が低階調表示時における電圧よりも大きくなって外部に出力される。この光検出線 DETL の電位変化を、電圧検出部 22a が検出する。この検出電圧は、有機 EL 素子 1 の発光光量に応じたものとなる。

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】0145

【補正方法】変更

【補正の内容】

【0145】

例えば 1 フレームでの該当ラインの各画素回路 10 についての検出が以上のように行われる。

以上のようにこの第 6 の実施の形態では、センサ兼用トランジスタ T 10 には固定電位 Vcc 2 がゲート電圧として与えられている。そしてセンサ兼用トランジスタ T 10 は、電源線 VL が基準電位 Vin i であるときにオンとなり、電源線 VL が電源電位 Vcc であるときにオフとなる。

そして、電源線 VL が電源電位 Vcc とされ、センサ兼用トランジスタ T 10 がオフ状

態とされることで、第2の容量C3を介して、センサ兼用トランジスタT10のゲート・ドレイン間電圧に電位差を発生させ、また検出信号出力用トランジスタT5のゲート電位を上昇させて光検出情報の出力を開始させるものである。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0151

【補正方法】変更

【補正の内容】

【0151】

次に時点 t_{m71} ～ t_{m72} で、走査パルスWSにより画素回路10-1のサンプリングトランジスタTsをオンして、その駆動トランジスタTdのゲートに信号値電圧Vsigを入力する。この動作によって有機EL素子1は発光を開始する。このときの状態を図53に示す。

このとき、スイッチSW2がオンしており、従って検出部30-1では、センサ兼用トランジスタT10はオンしているので、検出信号出力用トランジスタT5のゲート電圧はVin1のままであり、光検出線DETLの電位も固定電位Vddのままである。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0152

【補正方法】変更

【補正の内容】

【0152】

検出動作制御部21は時点 t_{m73} でスイッチSW2をオフし、また時点 t_{m74} に制御信号pSW1によりスイッチSW1をオンする。このときの状態を図54に示す。

スイッチSW1をオンすることで光検出線DETLの電位は固定電位Vddから基準電位Vin1に変化する。

このためセンサ兼用トランジスタT10のゲート電位も基準電位Vin1となり、センサ兼用トランジスタT10はオフする。

このとき、センサ兼用トランジスタT10のゲート電圧の変化（光検出線DETLの電位変化）によって、検出信号出力用トランジスタT5のゲートにはV'a'というカップリング量が入力される。

センサ兼用トランジスタT10のソース・ドレイン間にはカップリングによって電位差が生じ、受光した光量によってそのリーク量を変化させる。しかし、センサ兼用トランジスタT10の光リーク電流によっては検出信号出力用トランジスタT5のゲート電圧は殆ど変化しない。これはセンサ兼用トランジスタT10のソース・ドレイン間の電位差が小さいのと、次動作であるスイッチSW1のオフ及び電源線VLが電源電位Vccへ変化するまでの時間が短いことによる。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0168

【補正方法】変更

【補正の内容】

【0168】

例えばある特定のラインにおいてEL素子の発光輝度を検出する際に複数ラインでの光検出期間を同時とするか、或いはオーバーラップさせる。つまり複数の光検出部30で、同時に1つの画素回路10の有機EL素子1の光を検出する期間が得られるようにする。

図57は、第1の実施の形態で図19に示した各波形を示している。図57(a)は光検出部30-1、30-2に対しての、電源線VL1、VL2の電源パルス、及び制御線TLb1、TLb2の制御パルスpT10を、同時のタイミングで与える例である。光検出部30-1、30-2における光検出期間が同一期間となる。

即ち、図 16 の画素回路 10 - 1 を発光させたときに、2 つの光検出部 30 - 1 で、同時に光検出動作を行うことになる。

また図 57 (b) は、光検出部 30 - 1、30 - 2 に対しての、電源線 VL1, VL2 の電源パルス、及び制御線 TLb1, TLb2 の制御パルス pT10 により、光検出期間がオーバーラップしている例である。この場合、光検出部 30 - 1、30 - 2 における光検出期間が同時に行われる期間が生ずる。つまりオーバーラップ期間では、図 16 の画素回路 10 - 1 を発光させたときに、2 つの光検出部 30 - 1 で、同時に光検出動作を行うことになる。

なお、ここでは 2 ラインの画素の例のみで示しているが、複数ラインの光検出部 30 が同時もしくは時間的にオーバーラップして光検出情報を出力する例としては、もちろん 3 ライン以上の光検出部 30 に適用しても良い。