



(12) 发明专利

(10) 授权公告号 CN 104364688 B

(45) 授权公告日 2016. 08. 24

(21) 申请号 201380013246. 6

代理人 刘倜

(22) 申请日 2013. 01. 07

(51) Int. Cl.

(30) 优先权数据

G02B 6/42(2006. 01)

61/585, 217 2012. 01. 10 US

G02B 6/36(2006. 01)

13/362, 898 2012. 01. 31 US

13/454, 713 2012. 04. 24 US

(85) PCT国际申请进入国家阶段日

2014. 09. 09

(86) PCT国际申请的申请数据

PCT/US2013/020578 2013. 01. 07

(87) PCT国际申请的公布数据

W02013/106288 EN 2013. 07. 18

(73) 专利权人 伊文萨斯公司

地址 美国加利福尼亚

(72) 发明人 V·科森科 E·L·伯克拜恩

C·E·乌佐 P·蒙纳德吉米

S·萨瓦斯蒂奥科

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

(56) 对比文件

US 2002/0015920 A1, 2002. 02. 07,

US 2003/0123819 A1, 2003. 07. 03,

W0 2010/105369 A1, 2010. 09. 23,

US 2011/0075965 A1, 2011. 03. 31,

EP 0987769 A2, 2000. 03. 22,

CN 102169213 A, 2011. 08. 31,

审查员 张兆亭

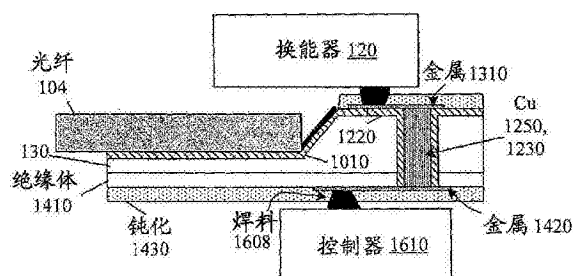
权利要求书5页 说明书13页 附图18页

(54) 发明名称

光学插入件

(57) 摘要

一种光学插入件, 包括用于耦接到换能器 (120) 的光纤线缆 (104) 的槽 (310)。通过在衬底 (130) 中蚀刻腔 (410), 以某些层 (520) 填充所述腔, 然后蚀刻所述层来形成槽。所述腔具有向外倾斜的侧壁, 稍后在其上形成反射镜 (144)。槽蚀刻是选择性的, 不损伤侧壁。由于层的高蚀刻选择性, 并且还因为由于腔的低的纵横比而导致的对腔蚀刻的良好控制, 槽深度是均匀一致的。在腔填充之后但在槽蚀刻之前, 制造用于连接到换能器的电路。腔填充使得晶片平坦, 以便于电路的制造。槽可以设置在插入件的顶部和底部上。



1. 一种光学插入件, 用于将多个光纤线缆接口连接到一个或多个用于与所述多个光纤线缆耦接的光电换能器, 所述光学插入件包括具有顶表面的主体, 在所述顶表面中有第一腔;

其中所述光学插入件还包括在所述第一腔的表面上面的一个或多个第一间隔物, 其中所述一个或多个第一间隔物限定用于支撑光纤线缆的多个第一通道;

其中所述第一腔的表面包括平的底表面, 其位于所述第一通道以及所述一个或多个第一间隔物之下, 每一个第一通道沿着所述平的底表面延伸;

其中每一个第一间隔物包括底部区域, 所述底部区域与所述第一腔的平的底表面物理接触并由与所述第一腔的平的底表面不同的材料制成。

2. 根据权利要求1所述的光学插入件, 还包括:

在所述第一腔外部的、用于连接到所述一个或多个换能器的电路。

3. 根据权利要求1所述的光学插入件, 其中所述第一腔的表面包括:

侧壁表面, 包括向上以及在所述第一腔外部横向地延伸的一个或多个侧壁部分;

其中每一个第一通道具有与所述一个或多个侧壁部分中的相关联的侧壁部分相邻的第一端, 每一个侧壁部分用于提供和/或支撑用于指引进和/或出所述第一通道的相应光纤线缆的光的光学元件。

4. 根据权利要求3所述的光学插入件, 其中所述侧壁表面包括在至少一个侧壁部分下面的台阶, 所述侧壁表面在所述台阶下面成与所述至少一个侧壁部分不同的角度。

5. 根据权利要求3所述的光学插入件, 其中对于至少一个第一间隔物, 所述底部区域在所述第一腔的侧壁表面上面并物理接触所述第一腔的侧壁表面, 并且所述底部区域由与和所述底部区域相邻的所述第一腔的侧壁表面的至少一部分不同的材料制成。

6. 根据权利要求3所述的光学插入件, 其中每一个所述光学元件是在相关联的侧壁部分上形成的反射表面, 所述反射表面用于反射进入和/或来自所述第一通道中的相应光纤线缆的光, 所述反射表面具有与所述相关联的侧壁部分不同的反射率性质。

7. 根据权利要求6所述的光学插入件, 其中每一个反射表面是平的表面, 其相对于所述第一腔的平的底表面成至多 60° 的角度, 该角度是在所述反射表面和超出所述反射表面的所述平的底表面的想象的延伸部之间。

8. 根据权利要求7所述的光学插入件, 其中至少一个第一间隔物的至少一个侧壁相对于所述第一腔的平的底表面成至少 85° 的角度, 该角度是在所述第一间隔物的侧壁和所述第一间隔物下的所述平的底表面之间。

9. 根据权利要求6所述的光学插入件, 其中所述反射表面包括金属。

10. 根据权利要求3所述的光学插入件, 其中所述插入件包括:

衬底;

在所述衬底上的由与所述衬底以及每一个第一间隔物的底部区域不同的材料形成的层, 该层提供所述第一腔的表面。

11. 根据权利要求3所述的光学插入件, 其中所述第一通道中的至少两个第一通道以不同的方向行进, 并且这两个第一通道中的一个在这两个第一通道中的另一个上面。

12. 根据权利要求3所述的光学插入件, 其中每一个第一通道具有由所述第一间隔物中的一个或多个限定的纵向侧面, 并且对于至少一个第一通道, 通过不连续的多个第一间隔

物限定至少一个纵向侧面。

13. 根据权利要求3所述的光学插入件,还包括在所述第一间隔物之上的一个或多个焊盘,用于提供对安装在所述插入件上的集成电路提供机械支撑。

14. 根据权利要求13所述的光学插入件,其中所述一个或多个焊盘是用于支撑焊料的金属焊盘,所述焊料用于提供对所述换能器中的至少一个的机械支撑。

15. 根据权利要求3所述的光学插入件,其中至少一个第一间隔物向上突出以提供对所述换能器中的至少一个的机械支撑。

16. 根据权利要求3所述的光学插入件,还包括形成在所述第一间隔物中的至少一个中的电路。

17. 根据权利要求3所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

18. 根据权利要求3所述的光学插入件,其中所述主体包括底表面,其中限定有一个或多个第二通道,用于支撑光纤线缆,所述光纤线缆用于光学地耦接到一个或多个光电换能器。

19. 根据权利要求18所述的光学插入件,其中所述主体的底表面中包括第二腔;

其中所述光学插入件还包括,在倒置看时,在第二腔的表面上的一個或多个第二间隔物,其限定多个第二通道,其中每一个第二间隔物包括底部区域,所述底部区域与第二腔的表面物理接触并由与第二腔的表面的至少一部分不同的材料制成。

20. 根据权利要求1所述的光学插入件,其中:

所述第一腔的表面包括侧壁表面,所述侧壁表面包括向上和在所述第一腔外部横向地延伸的一个或多个侧壁部分;

至少一个第一间隔物包括底部区域,所述底部区域物理接触所述侧壁部分中的一个或多个,并由与向上和在所述第一腔外横向地延伸的任何所述侧壁部分不同的材料制成。

21. 根据权利要求6所述的光学插入件,具有每一所述光学元件,其中对于每一个所述侧壁部分,通过所述侧壁部分或者通过所述侧壁部分上的反射层来提供相应的光学元件。

22. 根据权利要求1所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

23. 根据权利要求2所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

24. 根据权利要求4所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

25. 根据权利要求5所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

26. 根据权利要求6所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能

器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

27.根据权利要求7所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

28.根据权利要求8所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

29.根据权利要求9所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

30.根据权利要求10所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

31.根据权利要求11所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

32.根据权利要求12所述的光学插入件,还具有所述光纤线缆和所述一个或多个换能器,所述一个或多个换能器光学地耦接到所述光纤线缆并电连接到在所述插入件中在所述第一腔外部形成的电路。

33.一种用于制造光学插入件的方法,所述方法包括:

在衬底中形成第一腔;

在所述第一腔的表面之上形成第一层;以及

将所述第一层图案化,以在所述第一腔的表面上形成一个或多个间隔物,其中所述一个或多个间隔物限定用于支撑光纤线缆的多个通道,所述光纤线缆用于光学地耦接到一个或多个光电换能器;

其中将所述第一层图案化包括所述第一层的第一蚀刻,其中至少在所述第一腔的表面上,所述第一蚀刻至少部分地基于对于所述第一腔的表面的蚀刻选择性而终止。

34.根据权利要求33所述的方法,其中形成所述第一腔包括:

形成所述第一腔的第一侧壁;以及然后

从所述第一侧壁移除材料以改变所述第一侧壁的几何特征。

35.根据权利要求34所述的方法,其中从所述第一侧壁移除材料致使改变所述第一侧壁的至少一部分的角度。

36.根据权利要求35所述的方法,其中从所述第一侧壁移除材料包括:利用锯移除材料,以改变所述第一侧壁的至少所述部分的所述角度以匹配所述锯的表面的角度。

37.根据权利要求33所述的方法,其中所述第一腔包括:

底表面;以及

侧壁,其从所述底表面向上以及在所述第一腔外部横向地延伸;以及

其中至少在所述第一腔的侧壁之上,所述第一蚀刻至少部分地基于对于所述侧壁的蚀

刻选择性而终止。

38. 根据权利要求33所述的方法,还包括:在所述第一腔中形成所述第一层之后但是在将所述第一层图案化以形成所述一个或多个间隔物之前,在所述插入件中形成电路,其中所述电路用于连接到所述一个或多个换能器。

39. 根据权利要求37所述的方法,其中:

所述衬底是单晶硅;

形成所述第一腔包括所述衬底的湿法蚀刻;以及

其中所述第一蚀刻生成所述第一层的侧壁,其与所述第一腔的任何侧壁相比,与和所述第一腔的底表面平行的平面形成不同的角度。

40. 根据权利要求33所述的方法,其中所述第一腔的表面包括向上以及在所述第一腔外部横向地延伸的一个或多个侧壁部分;

其中每一个第一通道具有与所述一个或多个侧壁部分中的相关联的侧壁部分相邻的第一端,每一个侧壁部分用于提供和/或支撑用于指引进和/或出所述通道的相应光纤线缆的光的反射元件,每个反射元件是所述侧壁部分或者形成在所述侧壁部分上的反射层。

41. 根据权利要求33所述的方法,其中所述一个或多个间隔物通过所述第一层提供。

42. 根据权利要求33所述的方法,在图案化之后,所述第一层保留在每一通道的位置处,并且所述一个或多个间隔物通过第二层提供,并由所述第一层的保留在每一通道的所述位置处的部分限定。

43. 根据权利要求33所述的方法,还包括将所述光纤线缆和所述一个或多个光电换能器附接到所述光学插入件。

44. 一种光学插入件,用于将一个或多个光纤线缆接口连接到电路,所述光学插入件包括第一表面以及与所述第一表面相反的第二表面;

其中所述第一表面包括一个或多个第一通道,用于支撑一个或多个光纤线缆;以及

其中所述第二表面包括一个或多个第二通道,用于支撑一个或多个光纤线缆。

45. 根据权利要求44所述的光学插入件,还包括电路,用于连接到多个光电换能器,所述光电换能器用于光学地耦接到所述光纤线缆。

46. 根据权利要求44所述的光学插入件,其中所述光学插入件包括衬底,并且所述多个通道以所述衬底的相反表面中的凹陷形成。

47. 根据权利要求46所述的光学插入件,其中所述光学插入件包括在所述第一表面和第二表面处的电路,并包括通过所述衬底的一个或多个导电路径,用于互连所述第一表面处的电路和所述第二表面处的电路。

48. 根据权利要求46所述的光学插入件,其中所述衬底是半导体衬底。

49. 根据权利要求48所述的光学插入件,还包括至少部分地形成在所述半导体衬底中的电路,用于连接到多个光电换能器,所述光电换能器用于光学地耦接到所述光纤线缆。

50. 一种用于制造光学插入件的方法,所述方法包括:

在衬底中形成第一腔;

在所述第一腔的表面之上形成第一层;以及

将所述第一层图案化,以在所述第一腔中形成一个或多个间隔物,其中所述一个或多个间隔物限定用于支撑光纤线缆的多个通道,所述光纤线缆用于光学地耦接到一个或多个

光电换能器；

其中形成所述第一腔包括：

形成所述第一腔的第一侧壁；以及然后

从所述第一侧壁移除材料以改变所述第一侧壁的至少一部分的角度。

51.根据权利要求50所述的方法，其中从所述第一侧壁移除材料包括：利用锯移除材料，以改变所述第一侧壁的至少所述部分的所述角度以匹配所述锯的表面的角度。

52.根据权利要求50所述的方法，还包括将所述光纤线缆和所述一个或多个光电换能器附接到所述光学插入件。

光学插入件

[0001] 相关申请的交叉引用

[0002] 本申请要求如下专利申请的优先权：

[0003] -V.Kosenko等人于2012年1月10日提交的美国临时专利申请No.61/585,217,通过引用并入在此；

[0004] -于2012年1月31日提交的美国专利申请No.13/362,898,通过引用将其并入在此；以及

[0005] -于2012年4月24日提交的美国专利申请No.13/454,713,通过引用将其并入在此。

[0006] 对于美国指定,本申请是前述美国专利申请No.13/362,898的继续申请。

技术领域

[0007] 本发明涉及用于在光纤和电路之间提供接口的光学插入件(optical interposer)。(如在此所使用的,术语“光学的”和“光”表示任意谱的电磁辐射,不限于可见光;术语“光纤”表示光纤线缆。)

背景技术

[0008] 光纤光学件逐渐用于传输信息来往于电路。通过光电换能器执行光纤和电路之间的能量转换。已经创建了小型封装件,其组合换能器、光纤和电路以实现高速和低功率损耗。在Hsu-Liang Hsiao等人的“Compact and passive-alignment 4-channel x 2.5-Gbps optical interconnect modules based on silicon optical benches with 45° micro reflectors”(OPTICS EXPRESS, 2009年12月21日Vol.17, No.26, 页24250-24260)中描述了一个示例,在图1-3中示出。

[0009] 图1示出了光纤104(104.1和104.2),用于互连安装在相应印刷电路板(PCB) 114.1、114.2上的集成电路(芯片)110.1、110.2。芯片110.1、光纤104.1和PCB 114.1是信号发送模块116.1的一部分。芯片110.2、纤维104.2和PCB 114.2是信号接收模块116.2的一部分。来自芯片110.1的电信号被提供到光-电子换能器120.1以转换为光。换能器120.1是一种包含半导体激光器(垂直腔表面发射激光器,“VCSEL”)的集成电路(IC或“芯片”)。换能器120.1安装在利用硅衬底130.1制成的硅插入件(硅光学座或SiOB)124.1上。导电线134.1传送来自芯片110.1的电信号到换能器120.1。作为响应,换能器以垂直光束140.1产生光学信号。光束140.1被由沉积在硅插入件上的相对于水平成45°倾斜的表面上的金层形成的反射镜144.1反射。从反射镜144.1反射的束进入光纤104.1。

[0010] 光纤104.1通过连接器150连接到模块116.2的光纤104.2。模块116.2与模块116.1类似。从光纤104.2以水平束140.2发射光学信号,其被45°反射镜144.2反射以垂直行进到换能器120.2。该反射镜是利用硅衬底130.2制成的硅插入件124.2的一部分。换能器120.2安装在插入件124.2上。换能器120.2是一种光检测器集成电路,其将光学信号转换成电信号经由导电线134.2提供到芯片110.2。插入件124.2和芯片110.2安装在PCB 114.2上。

[0011] 图2和3示出了模块116,其可以是116.1或116.2。图2是顶视图,图3通过横贯光纤

104的平面示出了截面图。每一个模块116.1、116.2具有四个光纤104(即,104.1或104.2);换能器120.1具有四个激光器,其发射四个相应束140.1进入四个相应光纤104.1;换能器120.2具有四个光检测器,其接收通过四个相应光纤104.2的四个相应的束140.2。如图2中所示,在每一个模块中,具有(100)取向的单晶硅衬底130支撑全部四个光纤104。光纤安装在通过衬底130的湿法蚀刻形成的V形槽310中。该蚀刻还形成反射镜144下面的硅表面。该V形槽具有45°倾斜的侧壁。该45°角是由于作为(100)取向的单晶硅晶片的硅衬底130的晶体结构而产生的。如此产生的角是高度精确的,并且这有助于光纤104的精确定位,这是因为光纤不到达槽底部,并且因此通过槽的侧壁的角度(45°)和槽的顶部处的宽度决定光纤位置,而不通过槽的深度。

[0012] 概述

[0013] 本节概要说明本发明某些特征。在随后的节中可能描述其它特征。本发明由所附权利要求限定,通过引用将权利要求并入到这节中。

[0014] 本发明的某些实施例提供了光学插入件及其制造方法,允许将光纤精确定位在不同形状的槽中。例如,可以使用矩形槽(具有垂直侧壁)。垂直侧壁可能是合乎期望的,以降低相邻光纤之间的节距(测量为相邻光纤或相邻槽的中心之间的距离)。例如,在图3中,每一个槽顶部处的宽度大于每一个光纤的直径。如果侧壁是垂直的,则每一个槽的宽度可以等于光纤的直径。因此,对于给定的光纤直径,可以提供更密集更紧凑的结构(即,直径对节距比可以增加)。另外,如果侧壁是垂直的,则槽宽度以及槽之间的间距独立于槽的深度(对于V形槽,槽顶部处的宽度随着深度而增加,并且槽之间的间距相应地降低)。如果槽宽度以及槽之间的间距独立于槽的深度,则光纤的垂直定位(由深度限定)独立于槽之间的间距。这是有利的,因为槽之间的区域可以用于多种目的(例如,用于电路或用于悬臂式换能器的机械支撑),可以与光纤的垂直定位无关地优化槽之间的间距。

[0015] 然而,本发明也包括V形槽实施例,并权利要求所限定的之外,并不限于在此描述的垂直侧壁或其它特征。此外,在V形槽实施例中,侧壁角度可以不同于45°。该角度可以是任意值。在某些实施例中,该角度超过85°(相对于水平测量的),但不大于90°。在其它实施例中,该角度超过90°,即,槽的侧壁悬突于槽。圆形侧壁以及其它槽形状也是可能的。见,例如2001年12月25日颁布给Nishikawa等人的美国专利No.6,332,719,以及2011年10月4日颁布给Bowen的美国专利No.8,031,993,通过引用将两者并入在此。

[0016] 插入件可以基于由硅或某些其它半导体材料和/或玻璃、金属和/或其它材料制成的衬底。

[0017] 图4-6以与图3中那样的横截面图(横贯光纤)示出了本发明的一个实施例。在该实施例中,如下通过两次蚀刻形成槽310:

[0018] 首先,在衬底130中蚀刻腔410。该腔将最终容纳全部光纤104。在期望的情况下,腔侧壁可以以45°或某一其它角度“ α ”倾斜,以提供反射镜(在图4中未示出)或其它元件。

[0019] 然后用某些材料520填充该腔(图5)。然后将层520图案化并蚀刻,以形成槽310(图6)。该蚀刻相对于衬底130是选择性的。由于该蚀刻选择性,即使在蚀刻期间早期侧壁暴露,支撑反射镜的45°侧壁也将不被蚀刻损伤。

[0020] 在某些实施例中,该处理过程耐受腔掩模(用于形成图4中的腔的蚀刻掩模,未示出)和槽掩模(未示出)之间的不对准,因为在图6的视图中,腔掩模可以相对于槽掩模右或

左偏移。

[0021] 在某些实施例中,出于下列原因在槽的形成中实现高深一致性。腔410(图4)具有低的高宽比(aspect ratio)(高度对深度比),因此,腔410的蚀刻可以容易地控制以在整个腔中提供精确均匀一致的深度。在某些实施例中,高宽比至多为1:2。层520的蚀刻也可以容易地控制,因为该蚀刻是对于作为蚀刻停止层的衬底130是选择性的。例如,衬底130可以是硅,而层520可以是二氧化硅。根据所涉及的材料,可以通过在沉积层520之前,在腔410上形成另外的蚀刻停止层,来改善蚀刻选择性。在某些实施例中,该蚀刻选择性是至少2:1。

[0022] 另外,在某些实施例中,图4-6的处理过程易于与形成在衬底130中或之上形成导电线路或其它电路的其它步骤集成。这样的电路可以在图5和6的阶段之间形成,即,在层520的沉积之后在槽蚀刻之前。在该阶段,晶片是平的,许多常规的电制造处理过程在平的晶片上工作更好。(有时将衬底130与和该衬底集成的其它元件一起称作“晶片”;在某些实施例中,在同一晶片中同时制造多个插入件。)尤其是,晶片处理和光刻与平的晶片工作更好。可以与形成其它电路的处理过程一致地选择材料520。例如,如果这些处理过程需要高温,则材料520可以选择为耐受高温。如果反射镜144(图4-6中未示出)或其它元件需要由非难熔金属(诸如,金)形成,则金属沉积可以推迟直至高温步骤之后。

[0023] 图7是插入件124与反射镜144和一个或多个光纤104的在沿光纤104截取的截面图中的图示。光纤从插入件的左侧插入到槽310中。腔410在该侧上并不具有侧壁。腔最初形成有在所有侧上的侧壁(图4),但是然后在晶片130的切片期间一侧被去除。更具体地,腔410的一个侧壁位于晶片的划片线上。该侧壁被切片处理过程去除。

[0024] 除了如所附权利要求所限定的之外,本发明并不限于上面所描述的特征和优点。

附图说明

[0025] 图1示出了根据现有技术的光电系统的垂直截面图。

[0026] 图2是图1的系统的一部分的顶视图。

[0027] 图3示出了图1的系统的一部分的垂直截面图。

[0028] 图4-6示出了根据本发明某些实施例的制造期间光学插入件的垂直截面图。

[0029] 图7示出了根据本发明某些实施例的带有光纤的光学插入件的垂直截面图。

[0030] 图8示出了根据本发明某些实施例的制造期间的光学插入件的垂直截面图。

[0031] 图9是根据本发明某些实施例的制造期间的光学插入件的顶视图。

[0032] 图10、11、12、13、14、15、16示出了根据本发明某些实施例的制造期间的光学插入件的垂直截面图。

[0033] 图17A是根据本发明某些实施例的制造期间的光学插入件的顶视图。

[0034] 图17B示出了根据本发明某些实施例的制造期间的光学插入件的垂直截面图。

[0035] 图18、19是根据本发明某些实施例的制造期间的光学插入件的顶视图。

[0036] 图20是根据本发明某些实施例的带有光纤的光学插入件的顶视图。

[0037] 图21是根据本发明某些实施例的具有光学插入件的模块的顶视图。

[0038] 图22、23示出了根据本发明某些实施例的具有光学插入件的模块的垂直截面图。

[0039] 图24是根据本发明某些实施例的光学插入件的顶视图。

[0040] 图25是根据本发明某些实施例的带有光纤的光学插入件的顶视图。

- [0041] 图26是根据本发明某些实施例的具有光学插入件的模块的顶视图。
- [0042] 图27示出了对于根据本发明某些实施例的光学插入件的在顶视图中可能的间隔物形状。
- [0043] 图28是根据本发明某些实施例的带有光纤的光学插入件的某些特征的顶视图。
- [0044] 图29、30示出了根据本发明某些实施例的制造期间的光学插入件的垂直截面图。
- [0045] 图31是根据本发明某些实施例的光学插入件的顶视图。
- [0046] 图32、33、34、35A、35B、35C、35D、35E、35F、36、37、38、39A、39B、39C示出了根据本发明某些实施例的制造期间的光学插入件的垂直截面图。
- [0047] 图40是根据本发明某些实施例的制造期间的光学插入件的顶视图。
- [0048] 图41、42示出了根据本发明某些实施例的光学插入件的垂直截面图。
- [0049] 图43是根据本发明某些实施例的制造期间的光学插入件的顶视图。

具体实施方式

[0050] 在该部分中描述的实施例示出了本发明,但并不限制本发明。除了如所附权利要求所限定的之外,本发明并不限于特定的材料、尺寸、工艺步骤或其它特征。

[0051] 图8(横截面图)和图9(顶视图)示出了在根据本发明某些实施例的光学插入件的制造的开始阶段的具有腔410的衬底130。衬底130可以是硅、绝缘体上硅(SOI)、玻璃、金属或其它材料。在某些实施例中,衬底130是其中同时制造多个插入件的晶片的一部分。在紧接下面讨论的示例性实施例中,衬底130是具有750 μm 厚度的单晶硅。

[0052] 衬底130最初在顶部和底部上是平的。通过掩模的定时蚀刻形成腔410。更具体地,清洗衬底130,并在整个顶表面上沉积掩模层810以提供硬掩模。在某些实施例中,层810是热生长至示例性的1.0 μm 厚度的二氧化硅,但是也可以使用氮化硅以及其它层和制造工艺。(层810是可选的,并且可以省略;根据用于形成腔的蚀刻的类型、腔深度、衬底130的材料以及可能的其它因素,硬掩模可能是期望的或者可能是不期望的。)

[0053] 利用光致抗蚀剂(未示出)将掩模层810图案化,以限定腔410。去除光致抗蚀剂,并通过掩模开口蚀刻衬底130以形成腔。腔具有水平底表面(与衬底的底表面平行),以及倾斜的侧壁910.1至910.4,其相对于衬底的底表面以示例性的45°的角度倾斜。将在这些侧壁中的一个上形成反射镜,例如,在侧壁910.2上。(本发明并不限于具有四个侧壁的腔;腔在顶视图中可以是非矩形的,并且可以具有圆形和其它形状。)

[0054] 腔410的一种示例性的蚀刻是湿法蚀刻,如果晶片130是普通的(100)硅晶片,则其提供45°侧壁。一种适当的湿法蚀刻是利用异丙醇作为添加剂的KOH。该蚀刻是定时的以提供期望的腔深度。在某些实施例中,腔深度是100 μm ,蚀刻定时是大约100分钟。也可以使用其它蚀刻工艺。见,例如,上面引述的Hsiao等人的文献。腔深度可以是任何适当的值,例如,100至500 μm 或者更小或更大。在某些实施例中,腔是矩形的,腔的顶表面的尺寸是:沿侧壁910.1为2.1mm,沿侧壁910.2为2.0mm,但其它形状和尺寸也是可能的。如此,腔的高宽比(aspect ratio)大约为1:21。低的高宽比对于提供均匀一致的高可控性的腔深度是期望的。也可以使用其它高宽比。

[0055] 然后,在衬底之上沉积可选的蚀刻停止层1010(图10),以在后续(layer 520(图5、6)的蚀刻中提供蚀刻停止。在某些实施例中,层520将是多晶硅,而层1010是在硅衬底130上热

生长至2.0 μm 厚度的或通过CVD(例如,由TEOS)沉积的二氧化硅。在该步骤中层810的厚度增加。

[0056] 选择层520的材料,以与将在衬底130中形成电路的其它制造工艺兼容。多晶硅是期望的,因为其耐受高温,诸如,硅的热氧化中存在的高温。多晶硅也易于沉积且廉价。在某些实施例中,层520将用于为悬臂式换能器120提供机械支撑,如下面描述的,但将不用于提供半导体电路元件,诸如晶体管区域。因此,可以使用低质量多晶硅和廉价沉积方法。尤其是,层520可以通过LTCVD(低温化学汽相沉积)形成的冶金多晶硅。另一种可能是通过高温(1200 $^{\circ}\text{C}$)CVD沉积的多晶硅。也可以使用其它工艺。层520可以是具有非常小的精细尺寸(纳米晶粒)的非晶硅或多晶硅,或者,可以是外延生长的硅,或其它种类。其它适当的材料包括聚酰亚胺和光致抗蚀剂(特别是,如果将不使用高温的话)。其它材料也是可能的。

[0057] 在与下面立即将讨论的不同的实施例中,在层520的沉积之前或期间执行在衬底130中形成电路的一个或多个(可能所有)工艺步骤,并基于其它考虑选择用于层520的材料。

[0058] 层520最初覆盖整个晶片,但然后通过停止在氧化物810上的化学机械抛光(CMP)将其抛光。见图11。腔410保持被层520填充,但腔外部的层520被去除。在其它实施例中,CMP或其它工艺留下覆盖整个晶片的层520,具有平的顶表面。(非平面的顶表面也是可能的。)

[0059] 在蚀刻层520以形成槽310之前,对晶片进行处理以形成电路,所述电路用于连接至换能器或多个换能器120,并可能用于其它目的。在图11的阶段,晶片是平的,如对于许多的IC制造工艺所期望的。如果期望的话,可以在晶片之上沉积另外的平的层(例如,氮化硅)作为保护层520的保护层。

[0060] 可以处理该晶片以创建电路134(图1)或任何其它期望的电路,包括例如,在衬底130的顶部和底部两者处的电路元件,具有在这些电路元件之间的穿晶片互连。见例如,下列美国专利(通过引用将其并入在此):

[0061] 2011年6月21日颁布给Savastiouk等人的No.7,964,508(“Dielectric trenches, nickel/tantalum oxide structures, and chemical mechanical polishing techniques”);

[0062] 2009年4月21日颁布给Halahan等人的No.7,521,360(“Electroplating and electroless plating of conductive materials into openings, and structures obtained thereby”);

[0063] No.7,241,675(“Attachment of integrated circuit structures and other substrates to substrates with vias”);

[0064] No.7,186,586(“Integrated circuits and packaging substrates with cavities, and attachment methods including insertion of protruding contact pads into cavities”);

[0065] No.7,060,601(“Packaging substrates for integrated circuits and soldering methods”);

[0066] No.7,034,401(“Packaging substrates for integrated circuits and soldering methods”);

[0067] No.7,001,825(“Semiconductor structures having multiple conductive

layers in an opening, and methods for fabricating same");

[0068] No.6,897,148("Electroplating and electroless plating of conductive materials into openings, and structures obtained thereby");

[0069] No.6,787,916("Structures having a substrate with a cavity and having an integrated circuit bonded to a contact pad located in the cavity").

[0070] 也见,2011年3月7日提交的美国专利申请No.13/042,186;和2011年7月12日提交的No.13/181,006,两者由V Kosenko等人提交并通过引用将其两者并入在此。

[0071] 一种示例性的形成这样的电路的工艺如下。在衬底130的顶表面中,在期望的穿通衬底通孔(穿通硅通孔,如果衬底由硅制成的话)的每一个位置处,形成通孔1210(图12)。该通孔最初并不穿通衬底,而是比衬底的最终厚度(如下面描述的,衬底将被减薄)深。在衬底之上通过在1100℃的示例性的温度热氧化160分钟生长二氧化硅层1220至1.0μm的示例性的厚度。层1220也形成在多晶硅520上,除非多晶硅520被上面结合图10-11所描述的但在附图中未示出的保护层覆盖。该热氧化增加了氧化物810的厚度,如果该氧化物未被保护层覆盖的话。

[0072] 然后,在晶片上溅射种籽层1230(例如,铜),以用于后续的电镀。在晶片上沉积光致抗蚀剂膜1240(例如,干膜抗蚀剂),并将其图案化以露出通孔1210及相邻区域。电镀铜1250以填充通孔1210,并且铜1250突出在抗蚀剂1240之上。

[0073] 在图13中示出了后续阶段。更具体地,通过CMP对铜1250抛光以提供平坦的顶表面。然后,剥离抗蚀剂1240,并通过CMP向下抛光铜层1250和1230至氧化物1220的高度。氧化物1220变得暴露出。(层1250、1230两者保留在通孔1210中,但在某些图中以1250简化示出。)在晶片上溅射另一金属层1310,并通过光刻将其图案化以形成导电线,该导电线将把金属化的通孔1210(即,通孔1210中的铜)连接到换能器接触件和/或其它电路元件(例如,晶体管、电阻器、二极管、电容器或可以形成在该插入件中的其它元件)。还在腔1410之上的氧化物1220上形成金属焊盘1310,以提供对于如下面描述的悬臂梁换能器的机械支撑。这些和其它金属焊盘可以是或者可以不是电路的一部分,并且可以连接到其它电路元件或者可以不连接到其它电路元件。可以沉积另外的电介质和金属层(未示出)以生成多个互连层和其它电路元件以用于连接到换能器的电路以及用于其它电路。然后,形成钝化层1330(例如,聚酰亚胺)以覆盖晶片的顶面。

[0074] 然后(图14),将晶片减薄以使通孔1210转为穿通通孔(贯通孔)。铜1250(和1230)以及绝缘体1220从衬底130向下突出。然后,在底表面上沉积绝缘体1410,并通过CMP将该底表面平坦化,该CMP并不移除全部的绝缘体1410而是暴露出铜。见图15。

[0075] 在晶片的底表面上沉积(例如,通过物理汽相沉积"PVD")金属1420(例如,铜)。通过光刻将金属1420图案化,以提供用于将金属化的通孔连接到将控制换能器120的控制器芯片(在图22、23中示出)的互连线,并可能提供其它互连线或其它电路元件。也可以在底部形成其它互连层(未示出)和其它电路元件(例如,晶体管、二极管、电阻器、电容器等,未示出)。

[0076] 在底表面上沉积钝化层1430(例如,聚酰亚胺),并通过光刻将其图案化以形成露出金属1420的接触开口。见图16。金属1420的暴露部分形成接触垫盘,其可以焊接或者以另外的方式附接到控制器芯片或其它电路。

[0077] 然后处理晶片的顶表面,以形成到金属1310的接触开口,以及形成槽310。图17A是所得到的结构的顶视图,而图17B示出了晶片的与槽垂直的截面图。例如,在某些实施例中,以光致抗蚀剂(未示出)覆盖晶片,并将光致抗蚀剂图案化以限定槽310和到金属1310的接触开口(图16)。通过要形成的槽之上以及接触开口中的光致抗蚀剂开口,蚀刻掉钝化层1330。在槽310之上氧化物1220变为暴露。(替代地,钝化层1330的蚀刻可以移除槽之上的氧化物1220并露出层520)。在钝化层1330的蚀刻之后,去除光致抗蚀剂,并沉积另一光致抗蚀剂层(未示出)并将其图案化以限定槽310。如果槽之上的氧化物1220未被去除,则此时将其去除以露出槽中的层520。相对于光致抗蚀剂和层1010选择性地蚀刻层520,以形成槽,并露出层1010。在该实施例中,槽侧壁是垂直的,而在其它实施例中形成非垂直侧壁。在该实施例中,层520是通过DRIE(深反应离子蚀刻(可以是Bosch工艺))蚀刻的多晶硅,而层1010是二氧化硅。多晶硅相对于二氧化硅的蚀刻选择性为至少100:1。也可以使用其它制造工艺和选择性值。

[0078] 在利用单晶衬底130和多晶硅间隔物520,利用氧化硅1010作为蚀刻停止物的情况下,对于矩形槽310可以实现的示例性的尺寸如下:槽宽度为135 μm ;槽节距(相邻槽的中心之间的距离)为250 μm ;槽深度为100 μm 。在某些实施例中,对于矩形槽,适当的槽宽度为50至1000 μm ,槽节距为150至2000 μm ,槽深度为100至500 μm 。其它范围也是可能的。

[0079] 沉积并图案化具有期望的反射率性质的反射层(例如,铝、金或某些其它金属),以在槽的末端处腔侧壁910.2上形成反射镜144(图18)。

[0080] 然后,将晶片切片。在图18的实施例中,腔410的左侧侧壁910.4处于切片线上,因此该侧壁910.4被去除。见图19。槽310变为在左侧上暴露以用于光纤插入。光纤104被插入到槽中,如图20中所示。换能器120以及可能的其它电路连接到插入件(至金属触点1310、1420)。在图21-23的示例性实施例中,换能器120被利用焊料1604或某些其它手段倒装芯片附接至插入件的顶触点1310,而控制器1610被利用焊料1608或某些其它手段倒装芯片附接到底部触点1420。图21是顶视图;图22示出了沿相邻槽310之间的间隔物520/1220/1330的纵向截面图;图22B示出了沿光纤104的截面图。可以将多个换能器、控制器以及其它集成电路和分立电路元件连接到该插入件。如图22中所见,焊料1604还放置的多晶硅间隔物520之上的金属1310上,以提供机械支撑以用于支撑悬臂梁换能器芯片或多个芯片120或可能上覆腔410的其它电路。因此,换能器尺寸可以增加而不增加换能器上的应力并且不增加模块的总体面积。

[0081] 模块可以安装在PCB上或以任何其它期望的方式安装。

[0082] 为了降低制造和操作期间的热应力,插入件中使用的材料应当优选具有类似的热膨胀系数,例如,衬底130可以是单晶硅而间隔物520可以是多晶硅。此外,为了降低操作期间的热和其它机械应力,可以使每一个间隔物520不连续和/或中空的。另外,不连续的间隔物可以限定彼此上覆的多个通道,如图24(没有光纤和换能器的顶视图)、图25(具有两层光纤104但没有换能器的顶视图)和图26(顶视图,具有两层光纤104和两个换能器120)中所示。在图25和25中,出于简化未示出槽之间的触点1310。槽310X和光纤104X在间隔物之间在X方向(在图24-26的视图中水平地)行进。槽310Y和光纤104Y在光纤104X之上在Y方向行进。面910.2上的反射镜144用于底部光纤104X。面910.1上的反射镜144用于顶部光纤104Y。腔侧壁910.3、910.4在切片或在某些其它工艺阶段期间被去除。

[0083] 不连续间隔物较少受热应力影响。它们可以由金属或其它材料形成。它们可以具有任何期望的形状。图27以顶视图示出了某些非限制性的示例：A(圆形间隔物)、B(平行四边形)、C(六边形)、D(半圆)、E(梯形)、F(半环形)、G(全环形)、H(中空矩形)和(具有直径的中空圆)。间隔物J是另一中空矩形，但该间隔物是连续的，即，行进通过整个腔。也可以使用其它形状。在侧视图中，间隔物的侧壁可以是垂直的或倾斜的，并且可以具有锥形或其它形状。

[0084] 在图28(顶视图)中，每一对光纤104之间的间隔物520形成双行的不连续间隔物。可选地，如果间隔物未上覆腔侧壁，则可以将反射镜144图案化为腔侧壁上的连续层。也可以为连续间隔物提供连续反射镜层。

[0085] 图29-30示出了使用SOI(绝缘体上硅)衬底130，其具有通过平的绝缘层2910分开的单晶硅层130.1、130.2。该制造工艺类似于上面所描述的工艺。图29-30示出了与相应的图8、11相同的视图并且示出了相同的制造阶段。腔410的蚀刻停止在绝缘体2920上，并因此槽310的蚀刻(如上面结合图17B所描述的)也将如此。实现了高可控性的腔深度。在某些实施例中，层130.2具有(100)取向，并且腔蚀刻是上面所描述的KOH湿法蚀刻。

[0086] 某些插入件实施例用于安装在同一插入件上的不同换能器之间的光学耦合。例如，图31类似于图18，除了反射镜144形成在腔侧壁910.2、910.4上的槽末端处。可以在插入件上全部这些反射镜之上安装换能器(未示出)，并且换能器可以通过光纤104彼此光学地耦接。同样地，在图24的变型中，反射镜和换能器可以设置在全部四个腔面910.1-910.4上。

[0087] 单个换能器芯片可以具有光发射器和光检测器两者。在顶视图和/或侧视图中，槽可以是弯曲的，并且可以具有变化的宽度。可以没有反射镜144，这是因为反射镜可以蚀刻到光纤的端面中，如2011年10月4日颁布给Bowen的美国专利No.8,031,993中所述的。反射镜144(在存在时)可以如上所述是平的，或者，可以是椭圆的或具有其它形状。也可以使用非反射镜光学元件(例如，棱镜等)

[0088] 可以通过如图32-34中所示的减性方法形成间隔物。图32类似于图6，但是层520被图案化以保留在槽位置处，即，在与间隔物位置互补的区域中。该图案化使用如上所述的选择性蚀刻。然后，用材料3410填充层520的特征之间的空间(图33)。其可以是适于间隔物的通过任何适当的工艺沉积的任何材料，例如，金属沉积在晶片之上然后被蚀刻掉以提供平的顶表面。也可以使用其它技术，例如，在层520的沉积之前在腔中形成的种籽层(未示出)上的电沉积。然后，相对于层3410(图34)选择性地蚀刻掉层520以形成槽310。层3410提供槽之间的间隔物。可以与蚀刻停止层(诸如，1010(图17B))一起使用减性方法，并且减性方法可以与上面所描述的其它特征组合。

[0089] 在某些实施例中，设有光纤的槽设置在插入件的顶表面和底表面两者处。每一表面处的槽可以利用上面所描述的任何技术形成，包括结合图1-3描述的现有技术的技术。一个示例性的工艺如下。衬底130被减薄到其最终厚度。然后，在衬底130中在两面上蚀刻V形槽或者其它槽，可以与湿法蚀刻同时地进行。然后，处理每一面，可能如图1-3中的顶面那样，以完成插入件制造。

[0090] 在某些实施例中，如下形成插入件。将衬底130减薄到其最终厚度。然后，利用上面所描述的工艺或者任何其它适当的工艺在衬底的顶和底表面中分别蚀刻腔410.1、410.2(图35A)，可以同时地进行。在图35A中，在顶部和底部上使用掩模810来限定这两个腔。(在

顶部和底部上可以有任何数量的腔,可以在顶部上有不同于底部上的数量的腔,并且顶部上的腔不必在底部腔上,也不必以任何方式对准。)如上所述,在顶表面和底表面上形成蚀刻停止层1010,可以同时地形成(例如,通过硅的热氧化或者通过CVD)。然后,利用上面所描述的技术或者其它技术在晶片的顶表面和底上形成层520。该层被示出为顶表面上的520.1以及底表面上的520.2。如图11中那样,将顶部层520.1平坦化,以将其从腔410.1的外部去除。也可以将底部层平坦化,但是其覆盖晶片的整个底表面。选择厚度以容纳下面描述的穿通衬底通孔工艺,并且厚度可以是任何适当的值。

[0091] 然后,如上面结合图12所述的,通过层810和衬底130的掩模蚀刻,在晶片的顶表面中,在期望的穿通衬底通孔的每一位置处形成盲通孔1210。通孔1210通过衬底130,并通过衬底之上和之下的层810,并部分地而不是完全地通过层520.2。

[0092] 然后,如图35B中所示,将通孔1210氧化并金属化,并利用上面结合图12-13所描述的工艺,在插入件上形成导电线1310和可能的其它电路元件以及钝化层1330。

[0093] 然后,通过CMP或者其它工艺,在插入件底部处减薄插入件(图35C),以向着氧化物1010的层级移除层520.2。通孔1220变为贯通孔。铜1250(和种籽1230)以及绝缘体1220从衬底130向下突出。然后,在底表面上沉积绝缘体1410,并通过CMP将该底表面平坦化,该CMP并不移除全部的绝缘体1410而是暴露出铜。上面结合图14-15描述了适当的工艺。

[0094] 如上面结合图15-16所述的,并如图35D中所示的,在插入件底部上形成导电线1420和其它电路元件以及钝化层1430。

[0095] 蚀刻层520.1、520.2以形成槽310以及插入件顶部和底部,并在该顶部和底部处形成反射镜410,如上面结合图17A、17B、18所述的。图35E示出了与槽310垂直的示例性的垂直截面图。腔410.1、410.2并不必须对准,即,腔410.1可以相对于腔410.2横向地偏移。槽310也可以具有不同的形状和尺寸。可以在顶部和/或底部上设置一个以上的腔,并且顶部槽310并不必须与底部槽平行。

[0096] 如上面结合任何图19-26所述地进一步处理该结构,并且可以如上面结合图1-34所述地使用顶部或底部加工中的任何变型。(尤其是,可以在一个或两个插入件面上使用用于槽和反射镜形成的现有技术。)图35F示出了处于与图23类似的阶段的示例性的结构,换能器120.1、120.2分别在顶部和底部上。在该实施例中,两个换能器通过金属化的通孔1210彼此连接,但这并不是必要的。不同的换能器可以连接到不同的通孔,或者,可以不连接到任何通孔,并且在需要时,可以在插入件上安装控制器1610(图22)和其它电路。

[0097] 在某些实施例中,生成贯通孔1210而不首先形成盲通孔,即,直接蚀刻通孔1210穿过插入件晶片。此外,本发明也不限于贯通孔。

[0098] 多种腔形状是可能的,以满足具体应用的要求。例如,“反射镜”侧壁910.2可以通过单独的蚀刻或者其它工艺形成。尤其是,反射镜侧壁910.2可以处于与腔的侧壁910.1、910.3、910.4不同的角度和/或深度。在图39A-39C中示出了一种可能的工艺。该工艺适于多种衬底材料,包括上面所描述的单晶硅和其它材料。最初(图39A),形成腔410,全部侧壁垂直或处于某其它角度。在某些实施例中,利用光致抗蚀剂掩模(未示出,与图8中的掩模810类似)通过掩模的干法蚀刻形成腔。然后(图39B),去除光致抗蚀剂,并蚀刻侧壁910.2以改变其几何特征。可以类似地处理或者可以不类似地处理腔其它侧壁,并且可以如此处理整个侧壁或仅仅侧壁的一部分。在所示的实施例中,侧壁910.2的几何特征通过机械加工限

定,更具体地,利用具有面对侧壁910.2的45°侧壁3910A的切片锯3910来限定。锯3910绕与侧壁910.2垂直的水平轴3910X旋转以改变侧壁几何特征。侧壁910.2获得与锯侧壁3910A匹配的45°外廓。见图39C(垂直截面图)和图40(顶视图)。

[0099] 后续的步骤可以如上面和下面结合图1-38所述。尤其是,腔可以填充有层520,可以在层1010的沉积之后,并且可以通过图39A-39C的工艺或其它工艺在衬底130的顶部和底部两者处形成这样的腔。

[0100] 在某些实施例中,执行侧壁910.2的锯切或其它处理(Fig 39B)至受控的深度,并且在图39C的实施例中,该深度小于腔410的深度。这导致沿腔侧壁910.2的台阶3930。该台阶可以用作用于光纤104的硬停止物以便于光纤对准,如图41中所示-光纤插入在槽310中使得它们邻接台阶3930。(出于简明,图41并未示出氧化物1010以及如图4-38中可能存在或可能不存在的其它特征。)如果期望,反射镜侧壁910.2可以比腔的其余侧壁深,或者可以具有相同深度。

[0101] 如图42中所示,初始可以在分离的晶片中形成具有槽310的腔和电路,所述晶片被示出为插入件124.1和124.2,然后将其组装成单个光学插入件124。一种示例性的制造工艺如下。通过如图8-19中那样加工衬底130.1(单晶硅或其它适当的材料)来形成腔410和槽310以及反射镜144来制造光学插入件124.1,但没有腔410外的电路。如图17A-19中那样,在插入件124.1中,在腔区域中可能存在氧化物1220、金属1310以及钝化层1330。如此,可以在该腔区域中形成电路元件以及金属焊盘1310。然后,将晶片减薄以及切片,以获得包含该腔的结构,如图43中的顶视图所示。如上面结合图19所述的,在切片工艺中可以(但并不必须)去除一个或多个侧壁。可以使用如上所述的工艺变型,包括图39A-39C的变型。

[0102] 在单独的工艺中,通过处理衬底130.2(单晶硅或其它适当的材料)来形成用于与换能器连接的电路以及其它电路,来制造插入件124.2。该晶片处理可以如上面结合图12-16所述的。在衬底130.2中形成腔4210。光学插入件124.1插入到该腔中。可以在插入件124.1附接到插入件124.2之前或之后,将光纤104插入在槽310中并适当地固着(例如,利用粘合剂)。如上所述,可以将换能器以及其它电路附接到组合的插入件124。

[0103] 如图24-26那样,插入件124.1可以具有在不同侧壁上的不连续间隔物和/或反射镜144,并且插入件124.1或124可以具有上面结合图4-41所描述的其它特征。尤其是,在某些实施例中,插入件124.2在顶部和底部上具有腔4210,分立的一个或多个插入件124.1插入到每一腔中。

[0104] 本发明不限于上面所描述的特征。在某些实施例中,光学插入件(例如,124或124.1)包括其中具有第一腔的顶表面。例如,第一腔可以是图4中的410,或者,可以由图10中或图42的插入件124.1中的层1010限定的腔,即,其表面是层1010的顶表面的腔。替代地,第一腔可以由图35A的腔410.1或410.2中的层1010限定。第一腔可以在全部周围具有侧壁(如图31中),或者,某些侧壁可以被去除(如图19或者24中),即,第一腔可以在插入件的边缘处。

[0105] 光学插入件还包括一个或多个第一间隔物(例如,图17B或35E中的520、或3410、或520(或520.1或520.2)和1220的组合,具有或没有1330)。一个或多个第一间隔物在第一腔的表面上。所述一个或多个第一间隔物限定用于支撑光纤线缆的多个第一通道。所述通道可以是槽310,或图24中的槽310X和310Y,或其它通道。如图24中那样,不同的通道可以以不

同方向行进,相对于彼此垂直或处于某其它角度。

[0106] 每一个第一间隔物包括底部区域,所述底部区域与所述第一腔的表面物理接触并由与所述第一腔的表面的至少一部分不同的材料制成。所述底部区域可以是间隔物520或520.1或520.2,并且所述第一材料可以是多晶硅。所述底部区域还可以小于整个间隔物。例如,在图36中,层520被由与520不同的材料(可以由与腔表面相同的材料)制成的层3610覆盖,并且每一第一间隔物可以看作由层520、3610制成以在它们之间限定槽310。例如,层3610可以通过选择性沉积(例如,多晶硅520的热氧化)形成,或者,层3610可以在层520上比在腔底部上沉积更大的厚度,并且可以被各向异性地蚀刻直至其被从腔底部去除,或者,层3610可以被留在腔底部上(这在图36中未示出)。每一个第一间隔物的底部区域可以是由与所述腔表面不同的材料制成的区域520。在图6和17B中,底部区域可以是整个间隔物520,其接触不同的材料1010(图17B)或130(图6)。

[0107] 在某些实施例中,所述第一腔的表面包括:

[0108] 底表面;以及

[0109] 侧壁表面,其包括一个或多个侧壁部分,其从所述底表面上以及与所述第一腔外部横向地延伸。例如,在图18中,所述侧壁表面可以是910.2,并且所述侧壁部分可以是金属反射镜144下面的氧化物侧壁部分。

[0110] 每一第一通道具有与所述一个或多个侧壁部分中相关联的侧壁部分相邻的第一端,每一侧壁部分用于提供和/或支撑光学元件(例如,反射镜144或棱镜(未示出)或某些其它光学元件),所述光学元件用于指引进和/或出第一通道的相应光纤线缆的光。例如,在图18、42、43中,每一通道的第一端是与相应的反射镜144相邻的末端。

[0111] 在某些实施例中,对于至少一个第一间隔物,所述底部区域在所述第一腔的底表面上面,并物理接触所述第一腔的底表面,并且所述底部区域由与和所述底部区域相邻的所述第一腔的底表面的至少一部分不同的材料制成。在某些实施例中,对于至少一个第一间隔物,所述底部区域在所述第一腔的侧壁表面上面并物理接触所述第一腔的侧壁表面,并且所述底部区域由与和所述底部区域相邻的所述第一腔的侧壁表面的至少一部分不同的材料制成。例如,在图17A和17B中,每一间隔物的底部区域520在支撑反射镜的侧壁表面910.2和所述底表面两者上面并且与此两者物理接触,所述底部表面和侧壁表面由与腔的表面(例如由二氧化硅制成)不同的材料(例如,多晶硅)制成。

[0112] 在某些实施例中,每一个光学元件是在相关联的侧壁部分上形成的反射表面(例如,反射镜144),所述反射表面用于反射进入和/或来自所述第一通道中的相应光纤线缆的光,所述反射表面具有与所述第一腔的至少一个表面不同的反射率性质。例如,反射镜144可以是具有与所述腔的二氧化硅表面不同的反射性质的金属。在其它实施例中,反射镜通过腔的侧壁表面提供,而不是腔表面上的单独的层(例如,金属)。

[0113] 在某些实施例中,第一腔的底表面是平的,每一反射表面是平的表面,相对于第一腔的平的底表面处于 45° 的角度或某一其它角度,至多 60° 。(该角度被定义为反射表面和所述平的底表面超出所述反射表面的假想的延伸部之间的角度-见例如,图4中的角度 α)。

[0114] 在某些实施例中,至少一个第一间隔物的至少一个侧壁相对于第一腔的平的底表面处于 90° 角度或至少 85° 的某一其它角度。(该角度被定义为第一间隔物的侧壁和该第一间隔物下的平的底表面之间的角度-见例如,图37中的角度 β)。

[0115] 在某些实施例中,插入件包括衬底和衬底上的层(例如,1010),该层由与衬底不同并且与每一第一间隔物的底部区域不同的材料形成。该层的顶表面提供第一腔的表面。

[0116] 在某些实施例中,通道包括至少两个在不同的方向行进的通道,并且一个在另一个上面。例如,见图24。

[0117] 在某些实施例中,光学插入件包括在所述第一间隔物之上的一个或多个焊盘,用于提供对安装在所述插入件上的集成电路提供机械支撑。例如,在图16和22中,使用间隔物520之上的焊盘1310来支撑焊料1604,焊料1604支撑换能器120。

[0118] 在某些实施例中,至少一个第一间隔物向上突出以提供对所述换能器中的至少一个的机械支撑。图38中所示的一个示例示出了与图22类似的结构,但没有腔之上的金属1310和焊料1604。换能器120落着在间隔物520上方的钝化层1330上。例如,在图11的阶段,可以留下层520以向上突出超过衬底130。然后,可以根据需要蚀刻掉腔外的层520以形成电路。层520在该腔处的向上突出将导致腔之上的钝化层1330的向上突出。

[0119] 替代地,可以通过将钝化层1330和/或绝缘层1220图案化,和/或,通过常规技术沉积和图案化其它层,来提供钝化层1330的向上突出。

[0120] 在某些实施例中在第一间隔物中的至少一个中形成电路(例如,晶体管、互连线、以及可以在间隔物520中形成的其它电路)。

[0121] 在某些实施例中,光学插入件还包括底表面,所述底表面其中限定有一个或多个第二通道用于支撑光纤线缆(见例如,图35F),所述电路包括用于连接到用于光学地耦接到由所述第二通道支撑的光纤线缆的一个或多个光电换能器。

[0122] 在某些实施例中,光学插入件的底表面包括在其中的第二腔。在上下颠倒(即,底表面在顶部)观看时,所述光学插入件还包括在第二腔的表面上面的一个或多个第二间隔物,其限定多个所述第二通道。每一个第二间隔物包括底部区域,所述底部区域与所述第二腔的表面物理接触并由与所述第二腔的表面的至少一部分不同的材料制成。

[0123] 某些实施例提供了一种用于将一个或多个光纤线缆接口连接到电路的光学插入件,所述光学插入件包括其中具有第一腔的顶表面。所述光学插入件还包括在所述第一腔的表面上面的一个或多个间隔物,其中所述一个或多个间隔物限定用于支撑光纤线缆的多个第一通道。所述光学插入件包括在所述第一腔外的电路,用于连接到一个或多个光电换能器,所述光电换能器每一个用于光学地耦接到所述光纤线缆。对于每一个第一通道,所述第一腔包括在所述第一通道的末端处的第一表面(例如,其上形成反射镜144的表面),所述第一表面相对于所述第一腔的平的底表面处于至多 60° 的角度(所述角度为在所述第一表面和所述平的底表面的超出所述第一表面的想象的延伸部之间的角度)。至少一个间隔物的至少一个侧壁相对于所述第一腔的平的底表面成至少 85° 的角度(所述角度为在所述间隔物的侧壁和所述间隔物下的所述平的底表面之间的角度)。

[0124] 某些实施例提供了一种用于制造光学插入件的方法。所述方法包括:在衬底中形成第一腔(例如,410.1或410.2);在第一腔的底表面之上形成第一层(例如,520或520.1或520.2);以及将所述第一层图案化以形成在所述第一腔中的一个或多个间隔物,其中所述一个或多个间隔物限定用于支撑光纤线缆的多个通道。所述间隔物可以由所述第一层(例如,520)或由其他层(例如,3410)形成。

[0125] 将所述第一层图案化包括所述第一层的第一蚀刻,其中至少在所述第一腔的表面

之上,所述第一蚀刻至少部分地基于对于所述第一腔的表面的蚀刻选择性而终止。

[0126] 在某些实施例中,所述第一腔包括:底表面;以及侧壁(例如,910.2),其从所述底表面向上并在所述第一腔外横向地延伸。至少在所述第一腔的侧壁之上,所述第一蚀刻至少部分地基于对于所述侧壁的蚀刻选择性而终止。

[0127] 某些实施例提供了一种用于将一个或多个光纤线缆接口连接到电路的光学插入件,所述光学插入件包括第一表面和与所述第一表面相反的第二表面(例如,图35F中的顶表面和底表面)。所述第一表面包括一个或多个第一通道,用于支撑一个或多个光纤线缆。所述第二表面包括一个或多个第二通道,用于支撑光纤线缆。所述光学插入件包括用于连接到多个光电换能器的电路,所述光电换能器用于光学地耦接到所述光纤线缆。

[0128] 在某些实施例中,光学插入件包括衬底(例如,130),并且在所述衬底的相反的表面中以凹陷形成所述多个通道。例如,在图35F中,所述凹陷由腔410.1、410.2中的层1010的顶表面限定。替代地,所述凹陷可以是如图1-3中的各V形槽。

[0129] 在某些实施例中,所述光学插入件包括在所述第一和第二表面处的电路,并且包括通过所述衬底的一个或多个导电路径(例如,金属化通孔1210),用于互连所述第一表面处的电路和所述第二表面处的电路。

[0130] 其它实施例和变型也在如所附权利要求所限定的本发明的范围内。

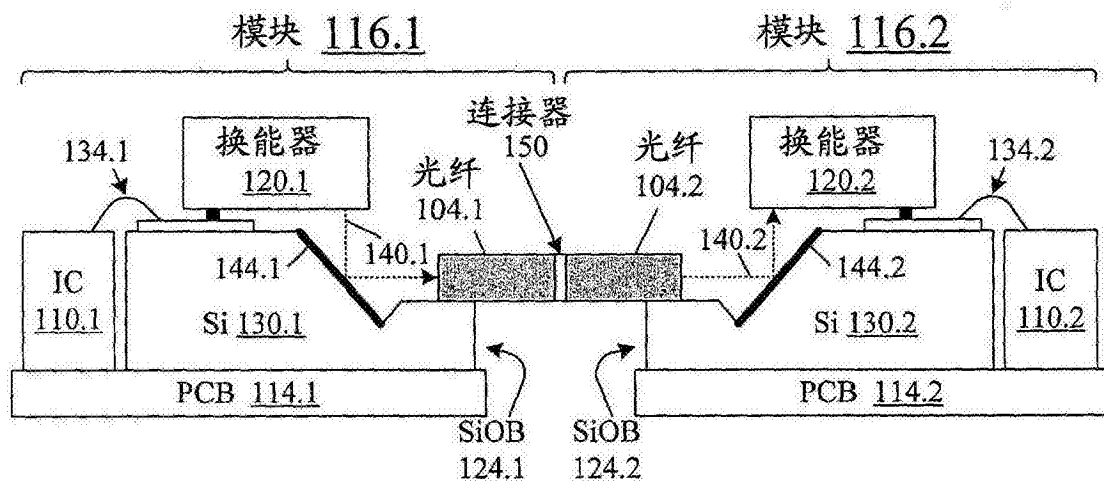


图1(现有技术)

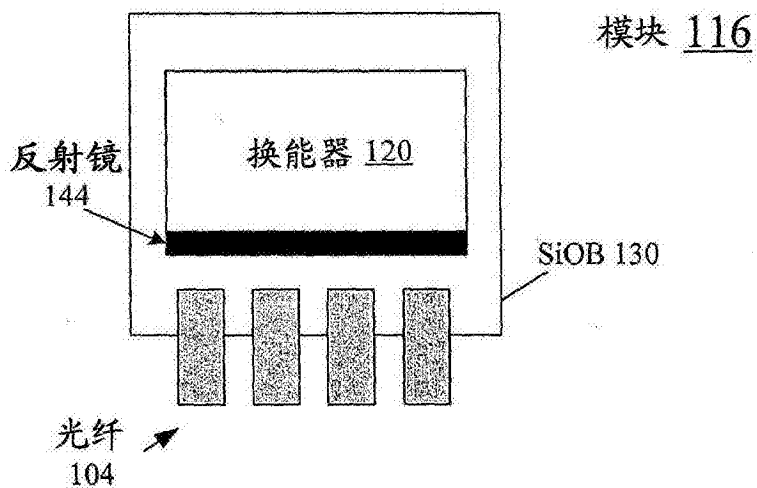


图2(现有技术)

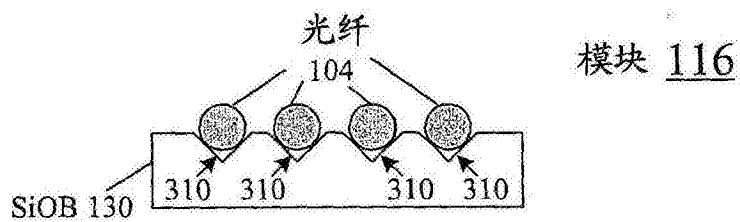


图3(现有技术)

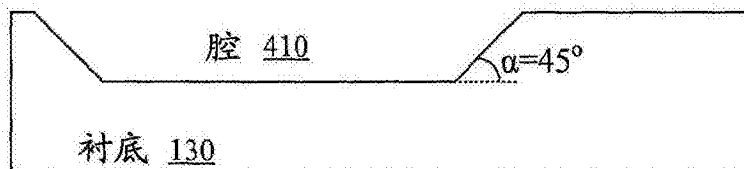


图4

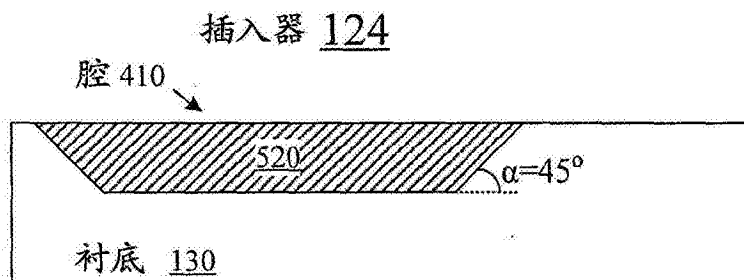


图5

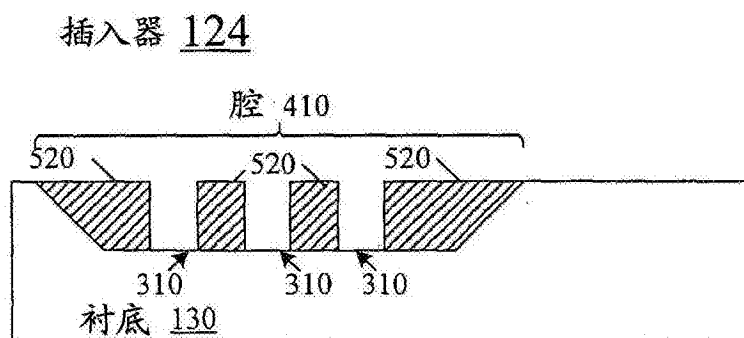


图6

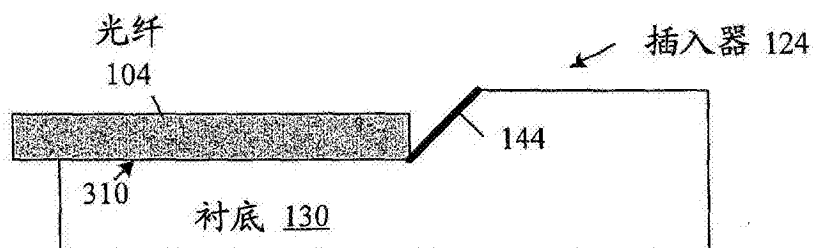


图7

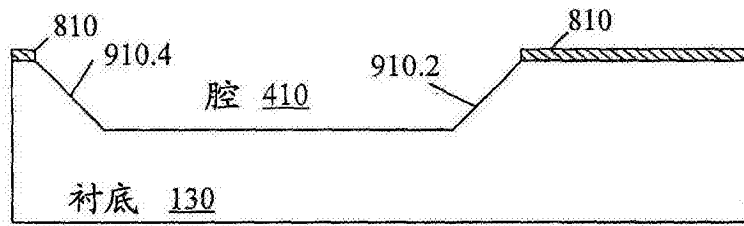


图8

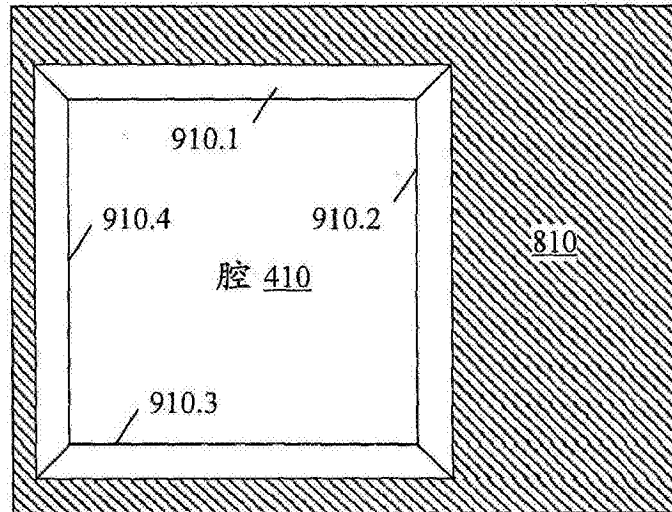


图9

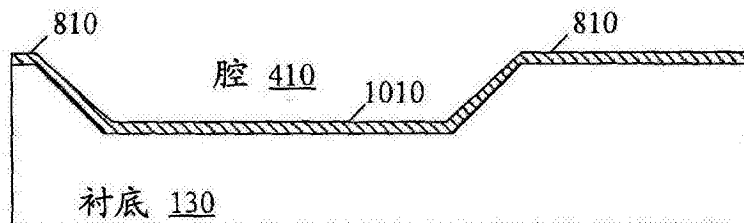


图10

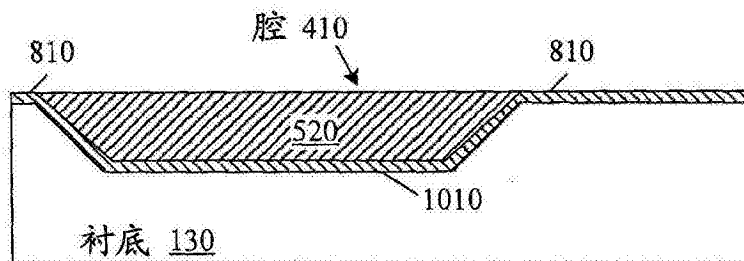


图11

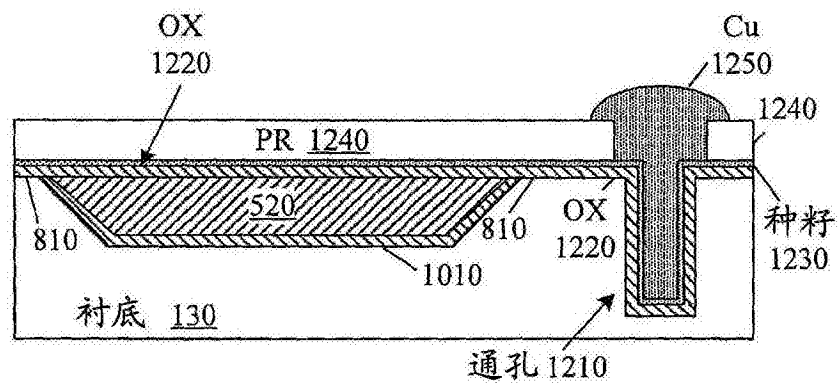


图12

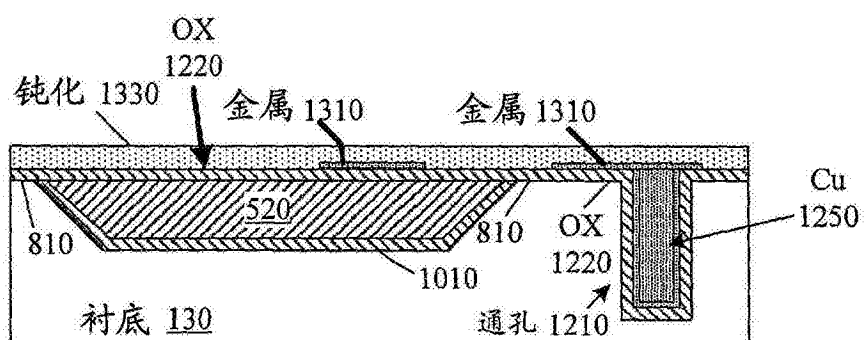


图13

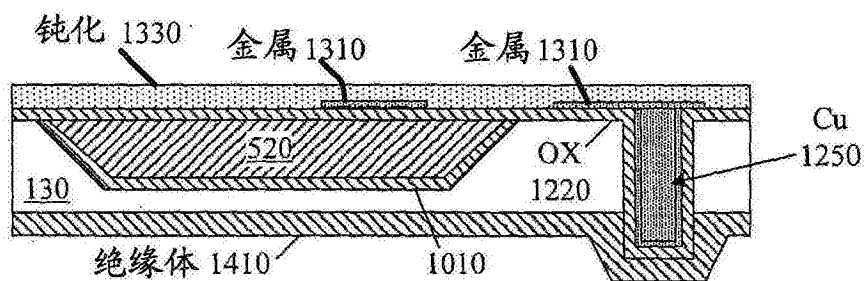


图14

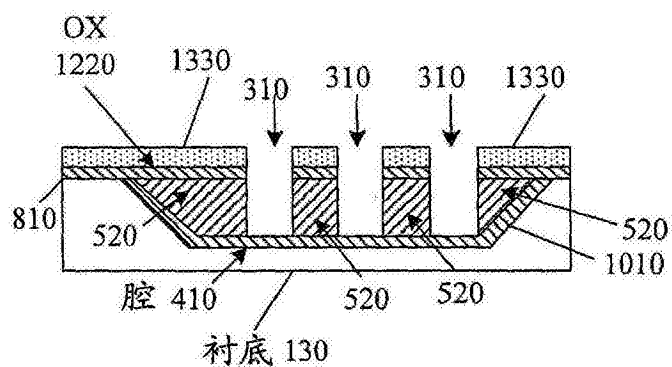


图17B

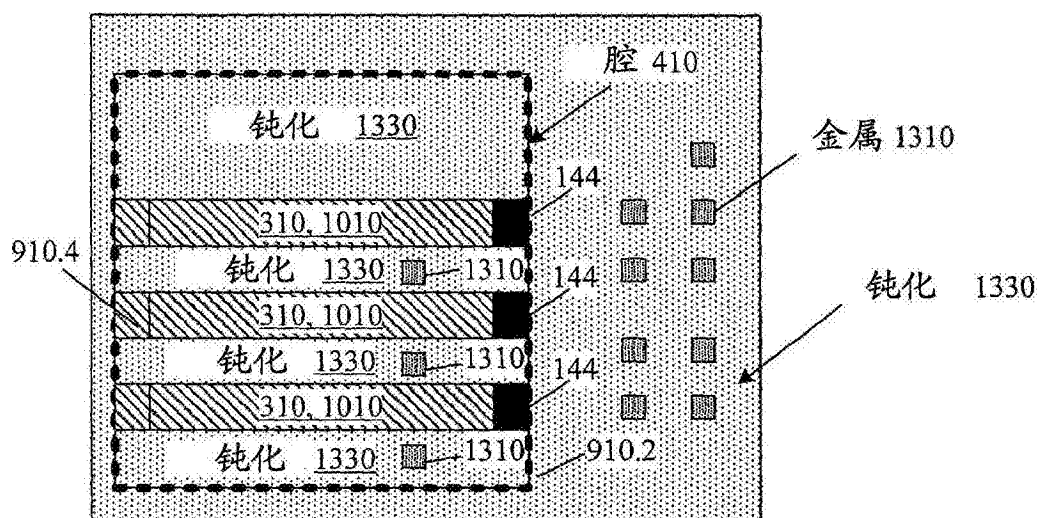


图18

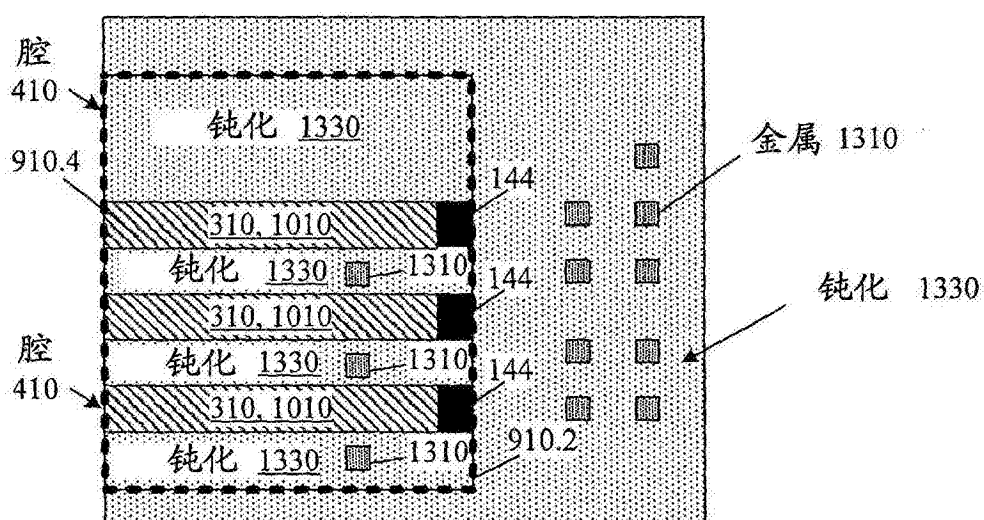


图 19

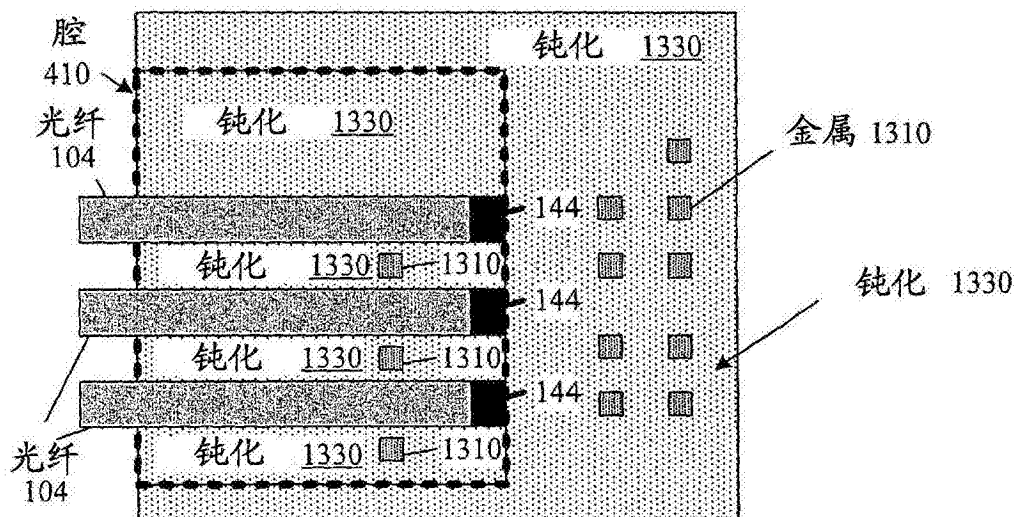


图20

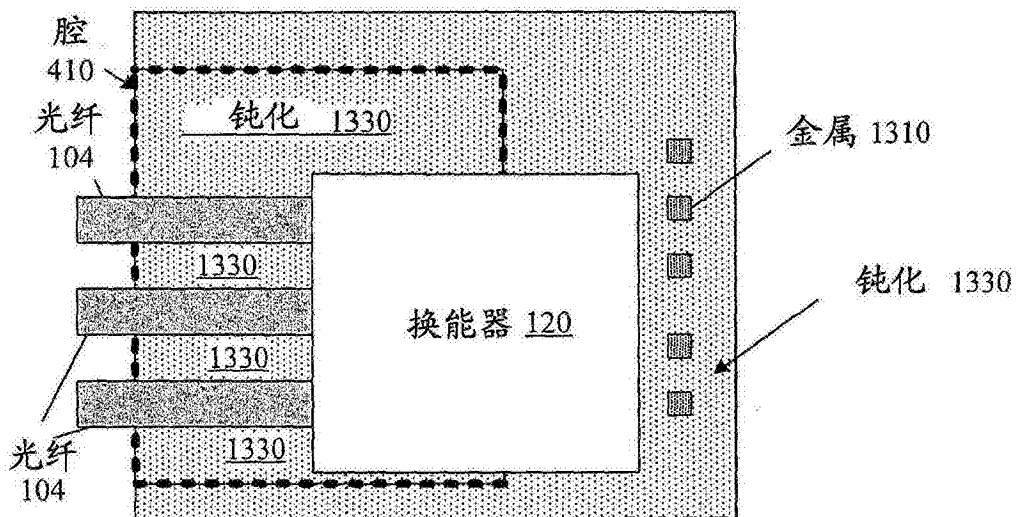


图21

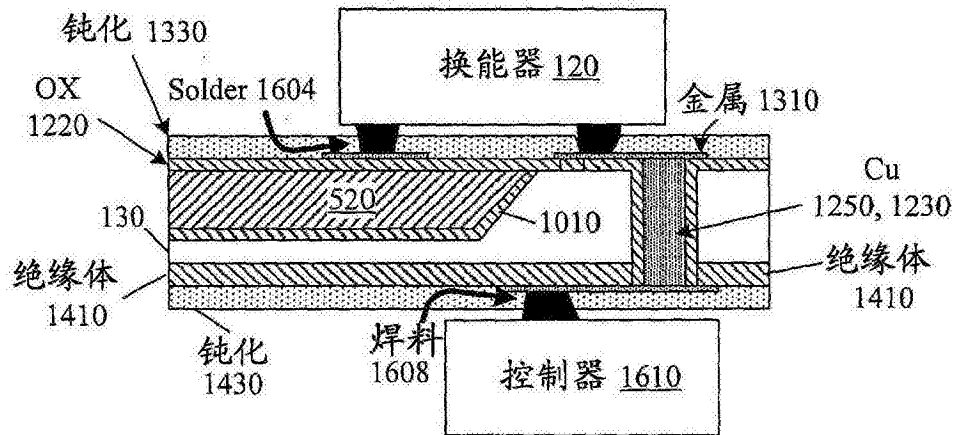


图22

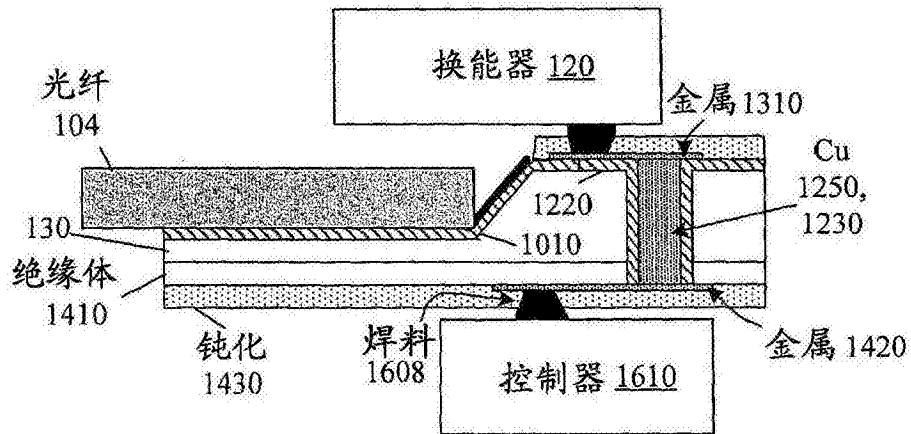


图23

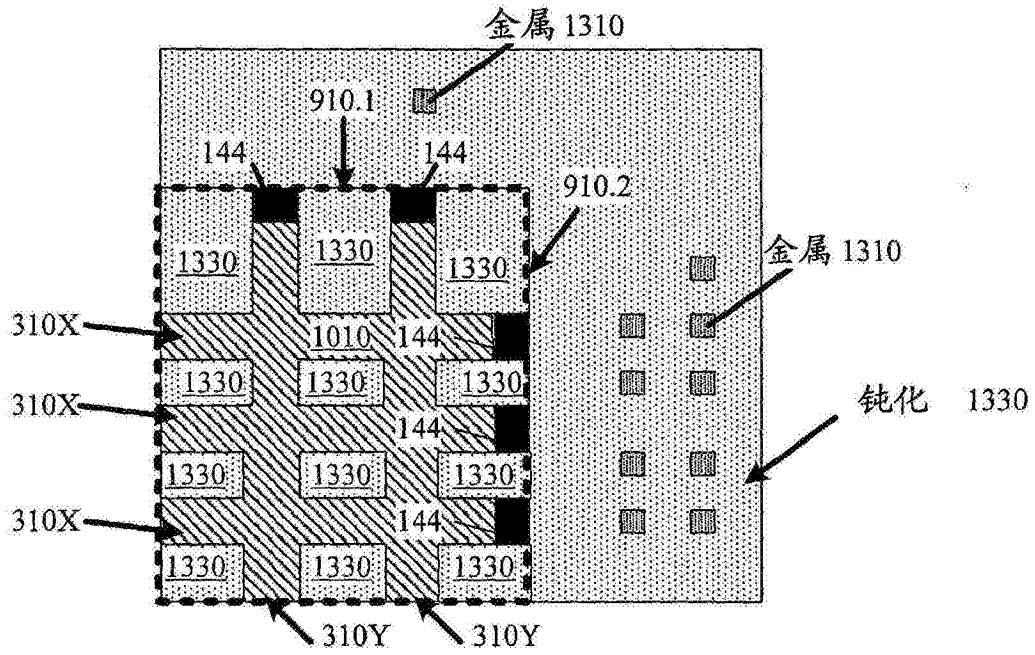


图24

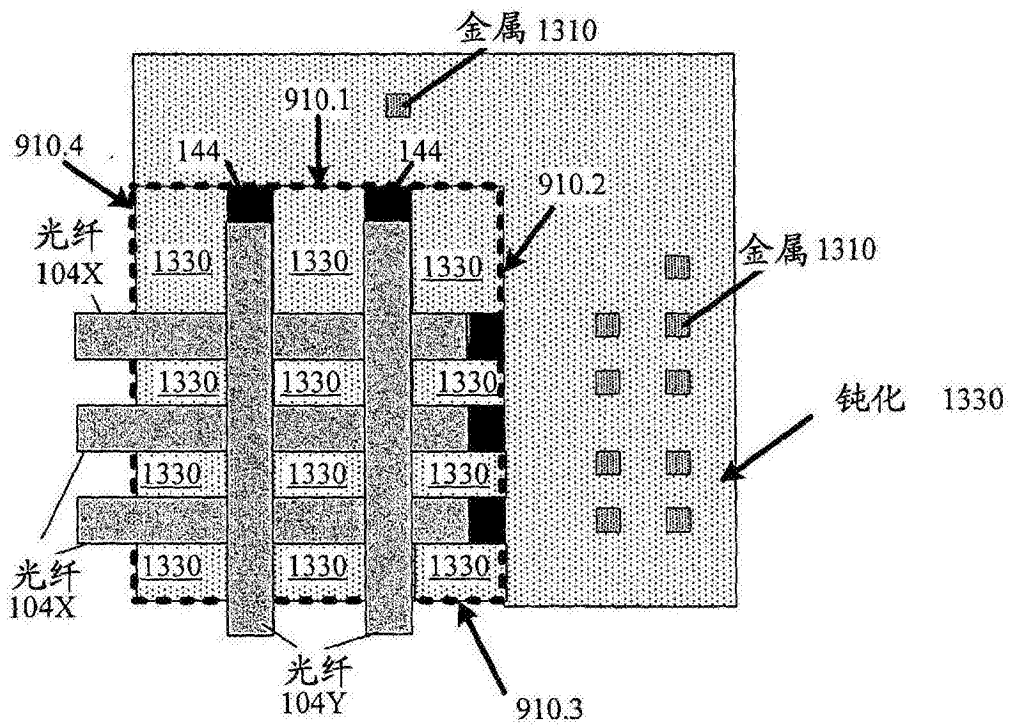


图25

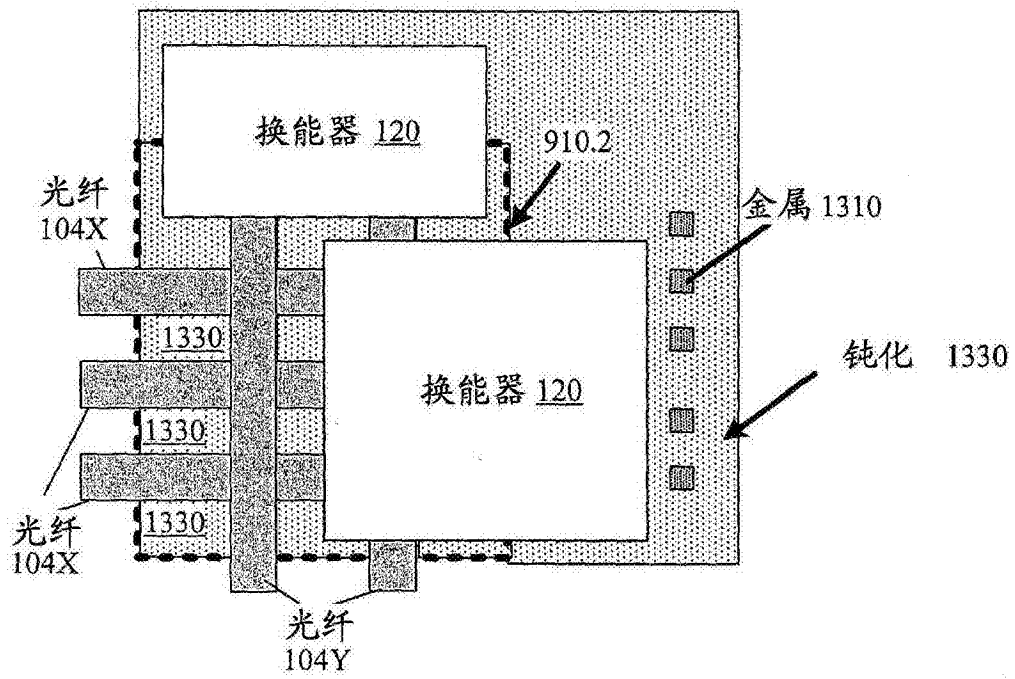


图26

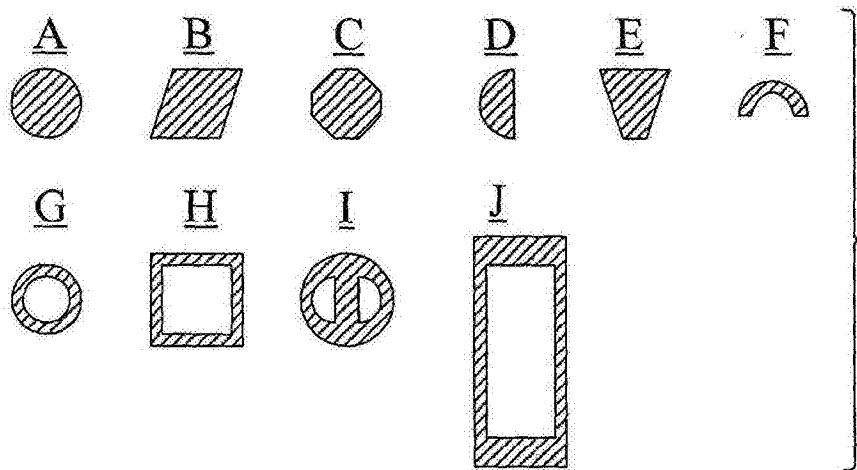


图27

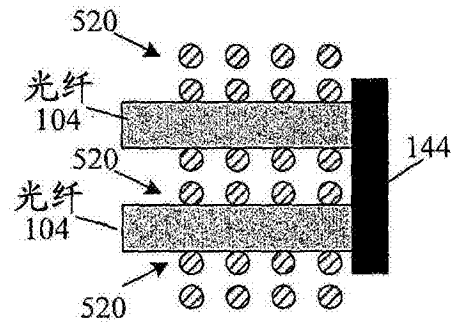


图28

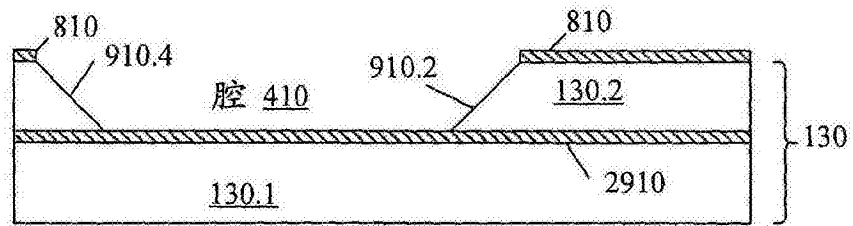


图29

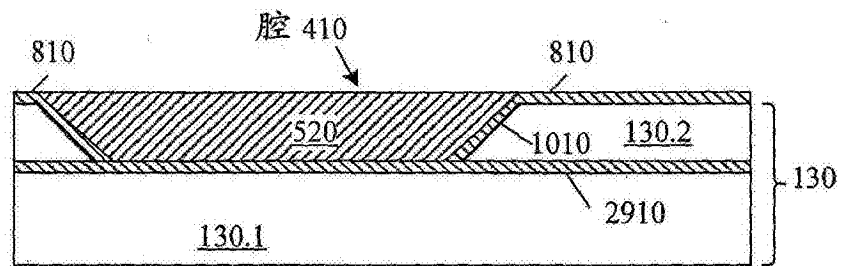


图30

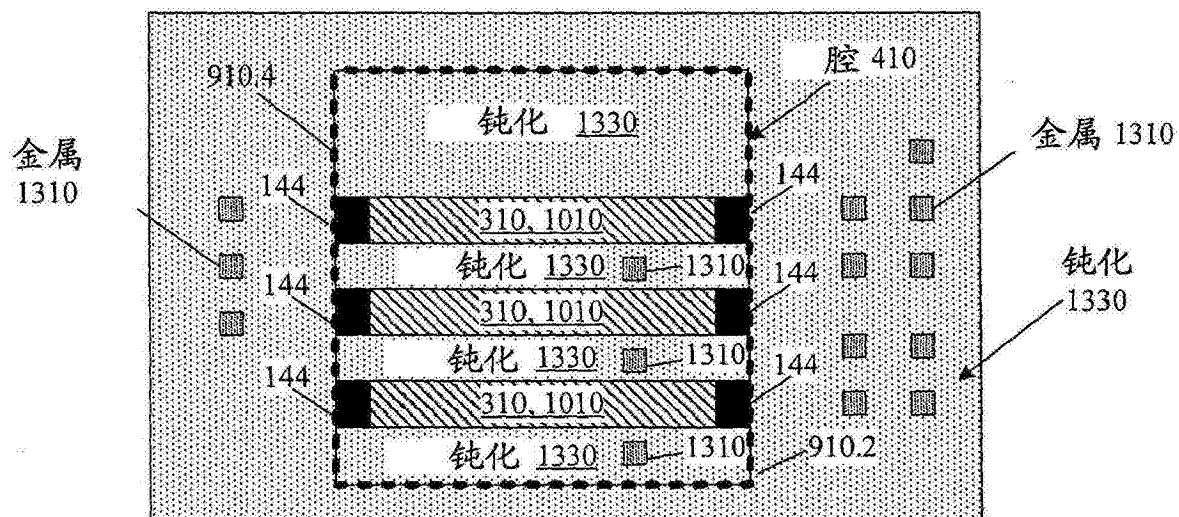


图31

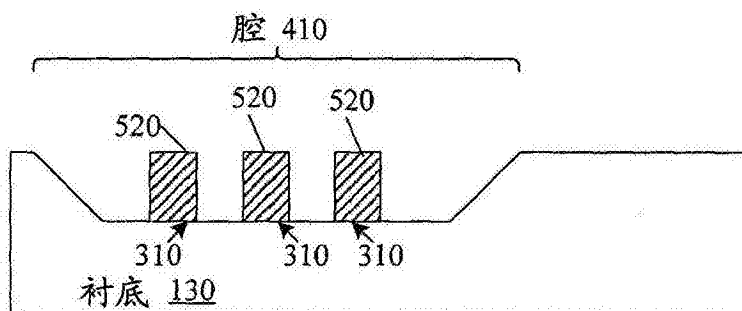


图32

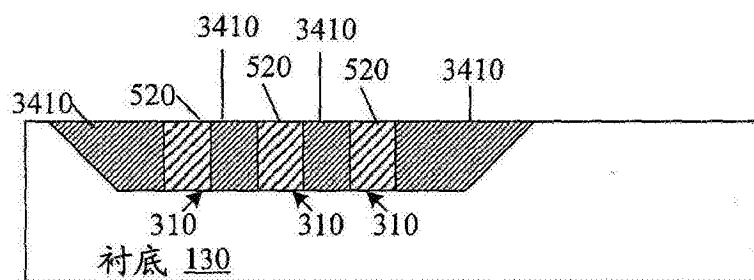


图33

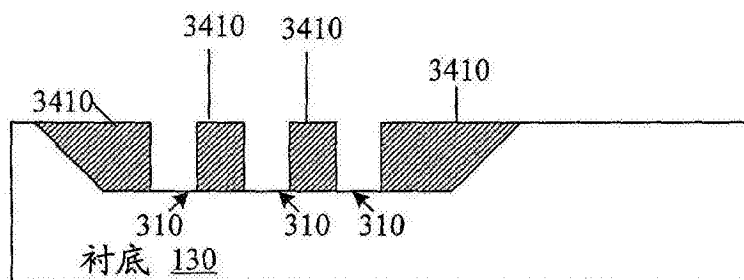


图34

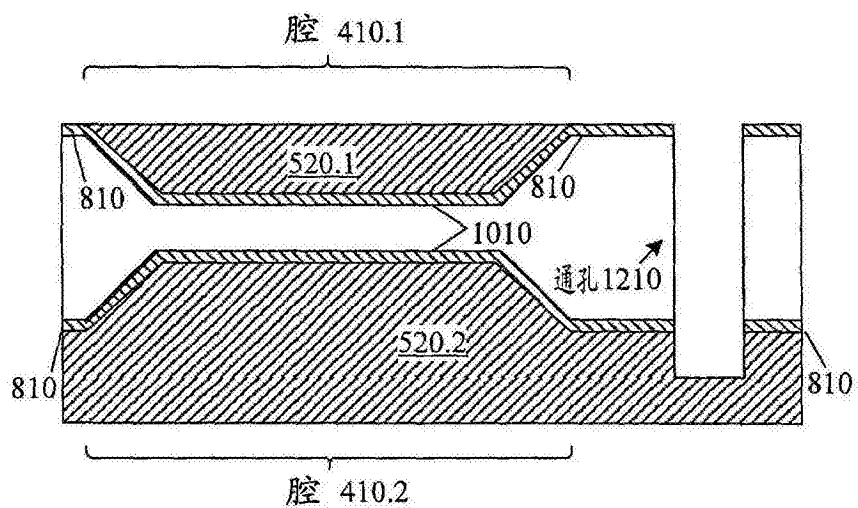


图35A

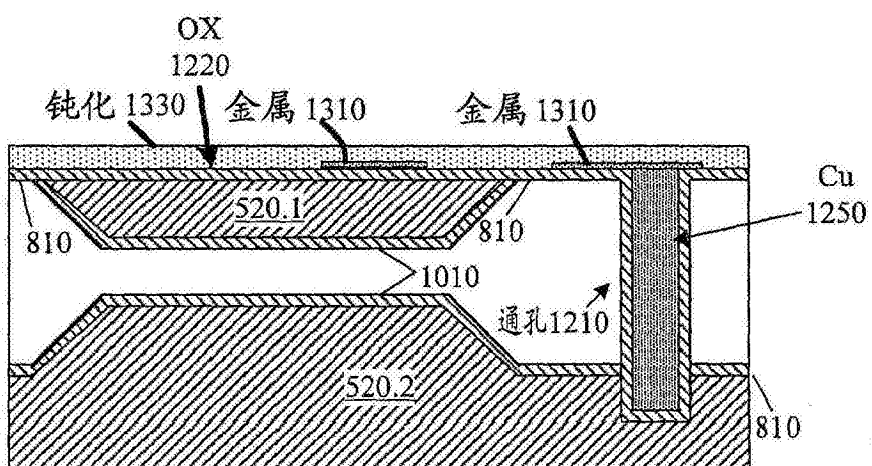


图35B

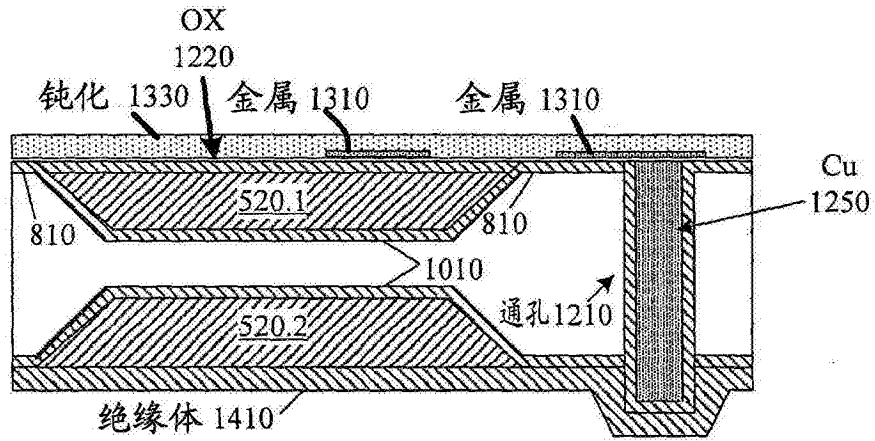


图35C

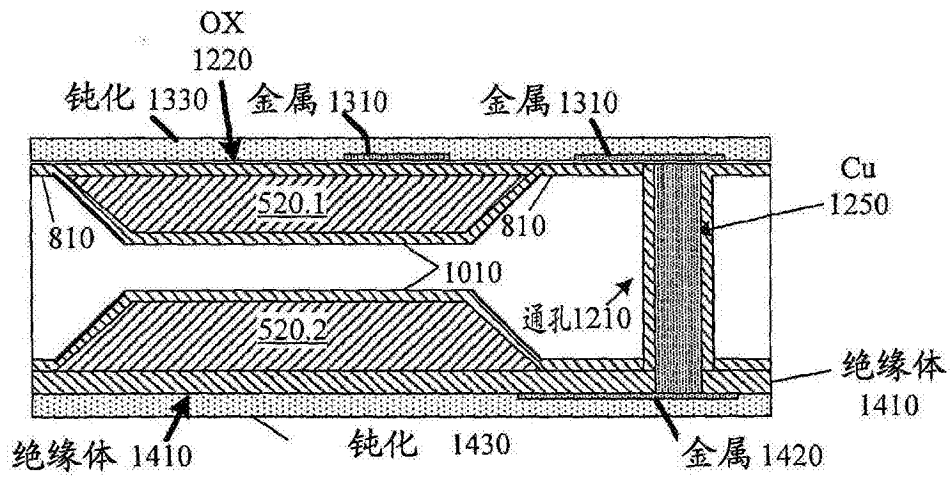


图35D

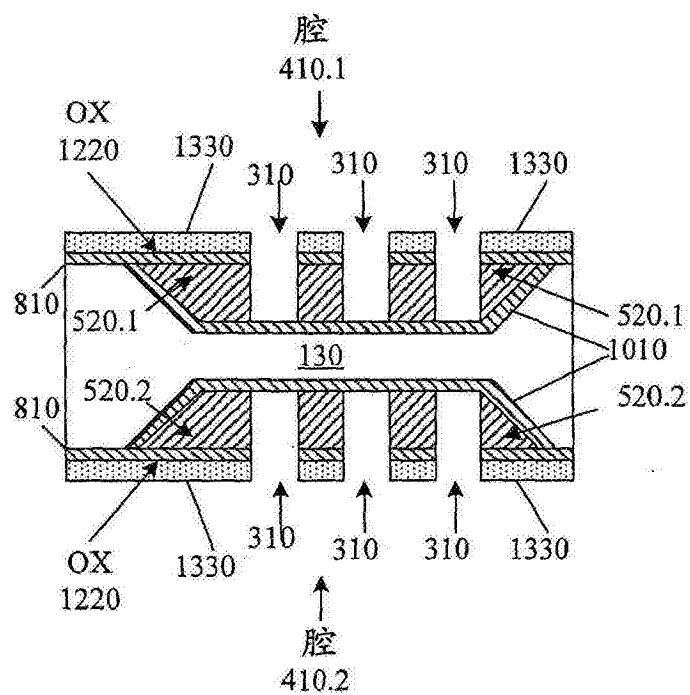


图35E

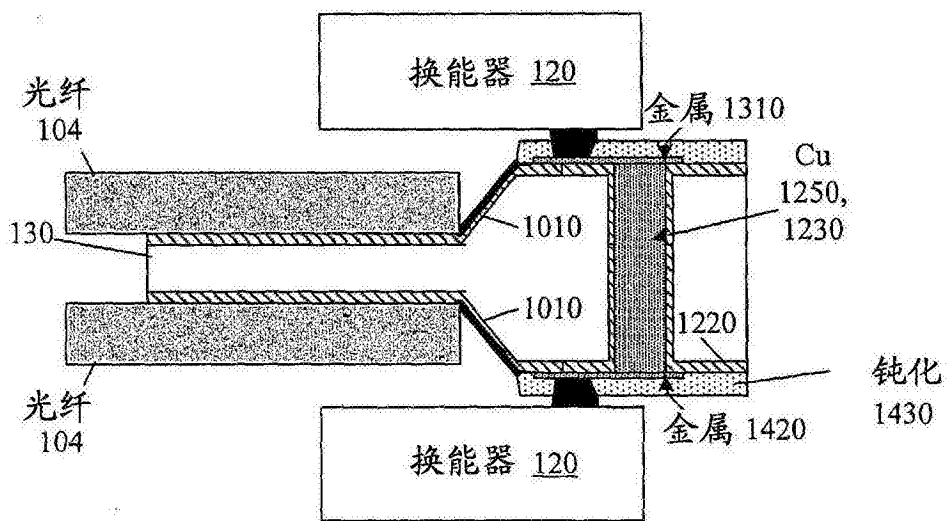


图35F

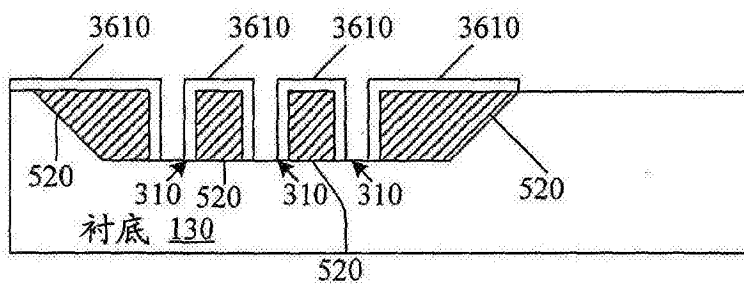


图36

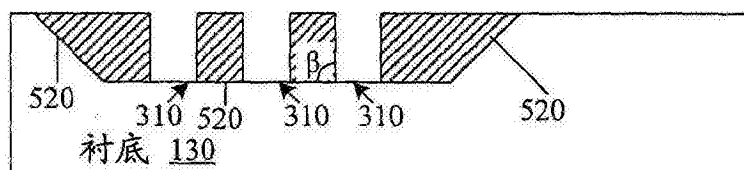


图37

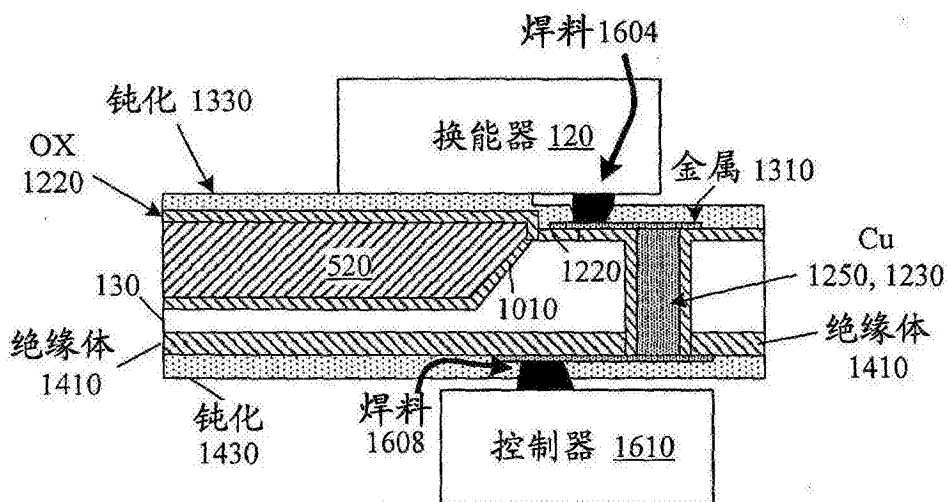


图38

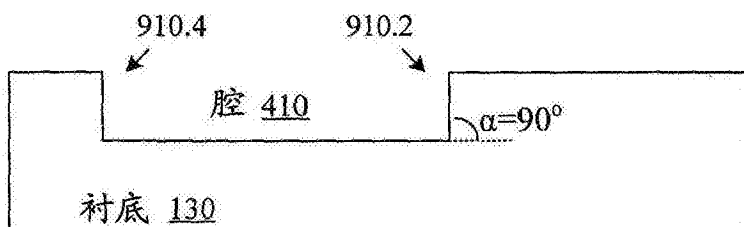


图39A

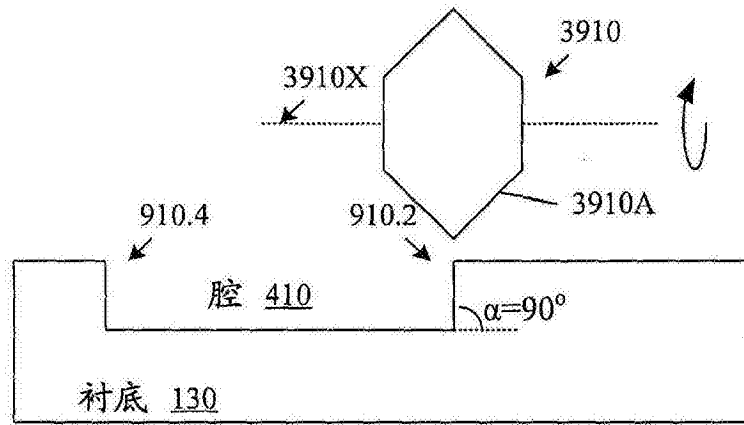


图39B

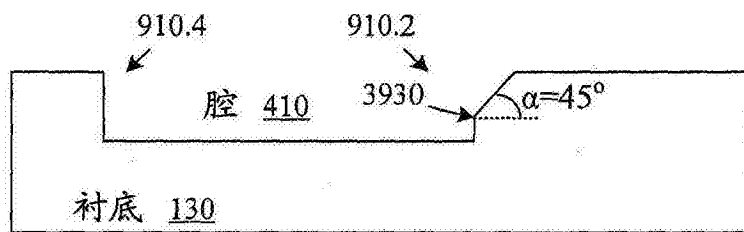


图39C

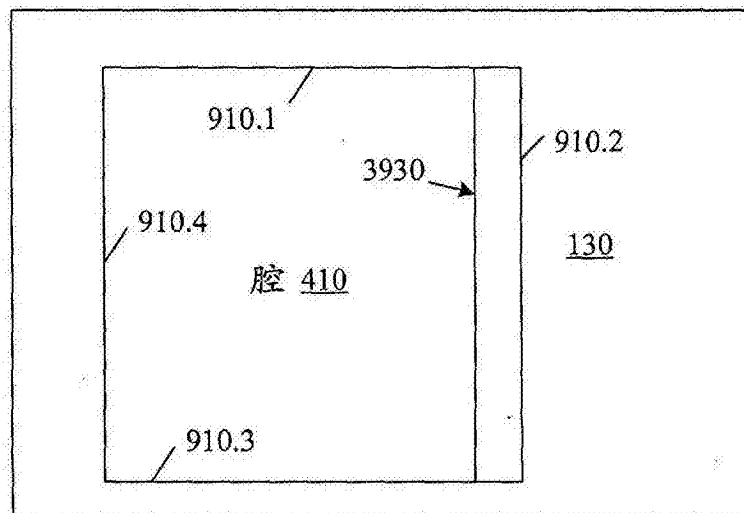


图40

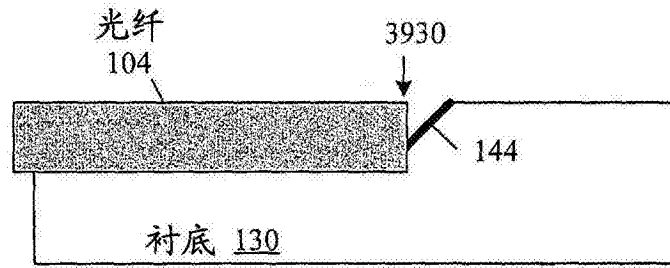


图41

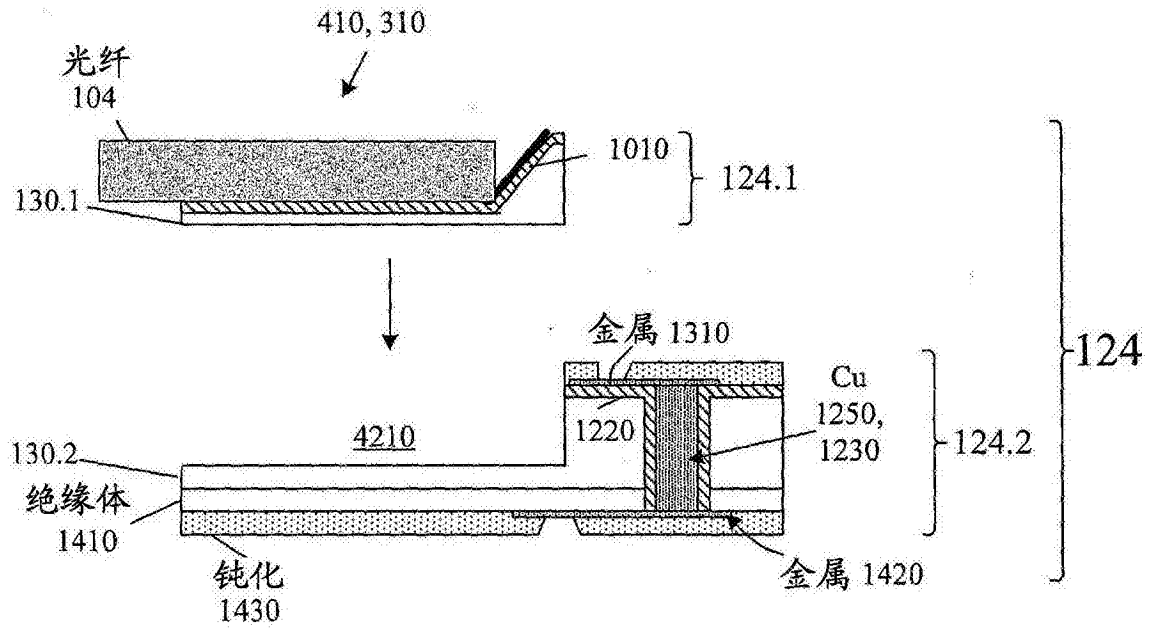


图42

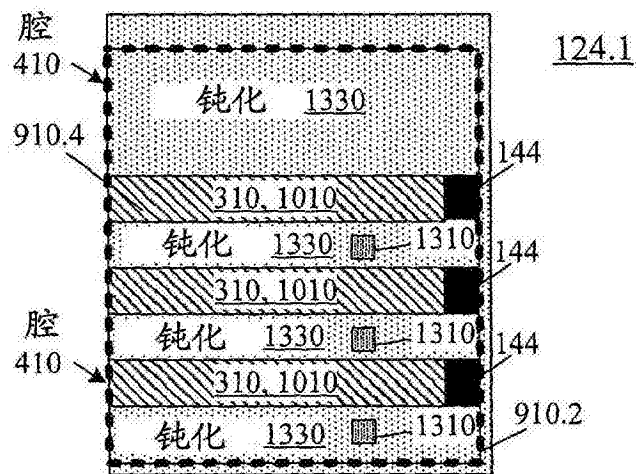


图43