



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVEDČENIU

205 546

(11) (B1)

(61)

(23) Výstavná priorita

(22) Prihlášené 19 10 78

(21) PV 6797-78

(51) Int. Cl. ³ H 03 K 3/09

(40) Zverejnené 29 08 80

(45) Vydané 01 09 83

(75)

Autor vynálezu ZLATOVSÝ IGOR ing., BRATISLAVA

(54) Zapojenie parametrického stabilizátora jednosmerného elektrického prúdu

1

Vynález sa týka zapojenia parametrického stabilizátora jednosmerného elektrického prúdu ako elektrického dvoj pólu, ktorého schopnosťou je v určitom rozsahu pripojeného elektrického napätia stabilizovať prúd v okruhu.

Doteraz známe zapojenia používali polovodičové súčiastky z rozdielnych polovodičových materiálov, diódy z kremíka a tranzistory z germánia. Táto skutočnosť znemožňuje výrobu takéhoto obvodu pomocou techniky integrovaných obvodov a súčasne znemožňuje presné nastavenie, resp. vykompenzovanie vplyvov teploty na vlastnosti zapojenia.

Uvedené nedostatky odstraňuje predmetný vynález, ktorého účelom je vytvorenie elektrického dvoj pólu, ktorý v určitom rozsahu pripojeného napätia U stabilizuje prúd I pretekajúci okruhom, pričom vhodnou voľbou hodnôt súčiastok sa nastavuje požadovaná veľkosť stabilizovaného prúdu a jeho teplotného koeficienta.

Podstata vynálezu spočíva v tom, že emitor PNP prvého tranzistora je pripojený na sériový odpor, spoločný vývod báze prvého PNP tranzistora a emitora druhého PNP tranzistora je pripojený na druhý sériový odpor, vývod kolektora prvého PNP tranzistora spolu s vývodom báze druhého PNP tranzistora je spojený s kolektorovým vývodom prvého NPN tranzistora a kolektorový vývod druhého PNP tranzistora spolu s vývodom báze prvého NPN tranzistora je spojený s kolektorovým vývodom druhého NPN tranzistora, súčasne emitorový vývod prvého NPN tranzistora spolu s vývodom báze druhého NPN tranzistora je pripojený na tretí sériový

205 548

odpor a emitorový vývod druhého NPN tranzistora je pripojený na štvrtý sériový odpor, pričom kladný pól priloženého elektrického napätia je pripojený na spoločný vývod prvého a druhého sériového odporu a záporný pól tohto napätia je pripojený na spoločný vývod tretieho a štvrtého sériového odporu.

Zapojenie je jednoduché, je vhodné pre výrobu pomocou techniky integrovaných obvodov, oproti doteraz známym obvodom prináša rádovo 100-krát vyšší stabilizačný účinok a umožňuje pomocou vhodnej veľkosti teplotného súčiniteľa použitých odporov nastaviť teplotnú závislosť stabilizovaného prúdu požadovanú podľa spôsobu použitia a prípadne takto kompenzovať vplyvy teploty na zariadenie, v ktorom je zapojenie použité, takisto hodnotu stabilizovaného prúdu možno voľbou veľkosti hodnoty týchto odporov nastaviť v určitom rozsahu.

Na pripojených výkresoch, a to na obr. 1 je znázornená schéma zapojenia uvedeného stabilizačného dvoj pólu, na obr. 2 je znázornený typický priebeh jeho voltampérovej charakteristiky.

Zapojenie podľa obr. 1 pozostáva z aktívnej časti tvorenej dvoma tranzistormi T_1 a T_2 s vodivosťou typu PNP a dvoma tranzistormi T_3 a T_4 s vodivosťou typu NPN, pričom väzba medzi tranzistormi T_1 až T_4 je priama. Na vstup tejto aktívnej časti sú pripojené odpory R_{e1} a R_{b1} , na výstup aktívnej časti sú pripojené odpory R_{e2} a R_{b2} . Emitor PNP prvého tranzistora T_1 je pripojený na prvý sériový odpor R_{e1} , spoločný vývod báze prvého PNP tranzistora T_1 a emitora druhého PNP tranzistora T_2 je pripojený na druhý sériový odpor R_{b1} . Vývod kolektora prvého PNP tranzistora T_1 spolu s vývodom báze druhého tranzistora T_2 je spojený s kolektorovým vývodom prvého tranzistora T_3 . Kolektorový vývod druhého PNP tranzistora T_2 spolu s vývodom báze prvého NPN tranzistora T_3 je spojený s kolektorovým vývodom druhého NPN tranzistora T_4 . Emitorový vývod prvého NPN tranzistora T_3 spolu s vývodom báze druhého NPN tranzistora T_4 je pripojený na štvrtý sériový odpor R_{e2} , pričom kladný pól priloženého elektrického napätia U je pripojený na spoločný vývod prvého a druhého sériového odporu R_{e1} , R_{b1} , kde záporný pól tohto napätia U je pripojený na spoločný vývod tretieho a štvrtého sériového odporu R_{e2} , R_{b2} .

Činnosť zapojenia na obr. 1 spočíva v tom, že po pripojení napätia U vo vyznačenej polarite, prúd I vtekajúci do kladnej svorky $+$ sa delí na dve časti, ktoré na odporoch R_{e1} a R_{b1} vytvoria napätia a ich rozdiel polarizuje prechod báza-emitor PNP tranzistora T_1 v priepustnom smere. Tento tranzistor sa stáva vodivým a súčasne vytvára potrebné napätie pre prechod báza-emitor PNP tranzistora T_2 . Obdobne prúdy, pretekajúce cez odpory R_{e2} a R_{b2} , vytvoria napätia potrebné pre polarizáciu prechodu báza-emitor NPN tranzistora T_4 , ktorý vytvára potrebné napätie pre prechod báza-emitor NPN tranzistora T_3 . Pre správnu činnosť zapojenia je nevyhnutné, aby pripojené napätie U spĺňalo podmienku $U > U_{min}$ tak, aby všetky tranzistory zapojenia pracovali v tzv. aktívnej oblasti svojich charakteristík, čomu odpovedá časť charakteristiky vyznačená plnou čiarou na obr. 2. Veľkosť napätia U je obmedzená zhora dovoleným výkonovým zaťažením a dovoleným napätím prechodov báza-kolektor tranzistorov T_2 a T_3 . Veľkosť hodnoty odporov R_{e1} , R_{e2} , R_{b1} a R_{b2} ovplyvňuje veľkosť stabilizovaného prúdu a závislosť týchto odporov od teploty spolu s teplotnou závislosťou na prechodoch báza-emitor tranzistorov určuje zmenu hodnoty stabilizovaného prúdu s teplotou, čo

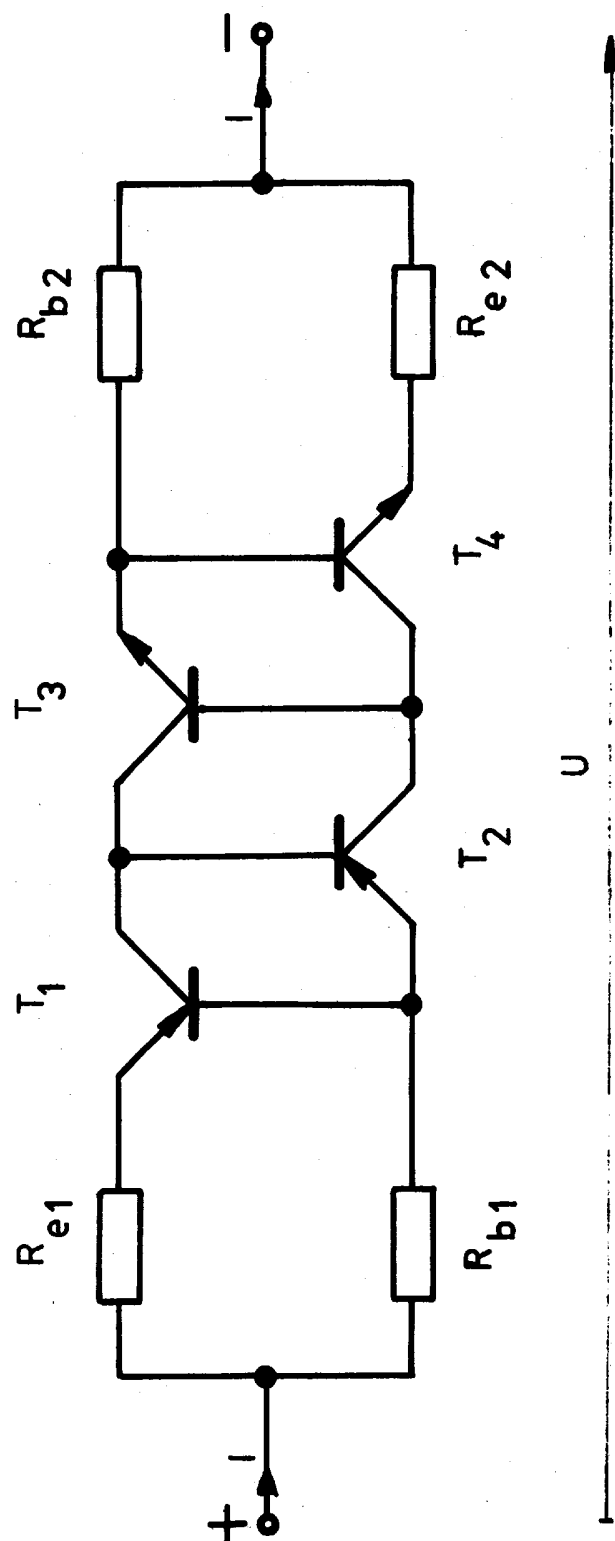
205 548
 možno využiť pre získanie požadovanej kladnej, nulovej alebo zápornej hodnoty, teplotného koeficientu zmeny stabilizovaného prúdu. Odpory R_{e1} a R_{e2} môžu principiálne nadobudnúť i nulovú hodnotu, avšak tým sa obmedzí možnosť nastavenia požadovaného teplotného súčiniteľa.

Obvod možno použiť pre priamu stabilizáciu prúdu, ďalej ako súčasť deličov napätia alebo prúdu, ako súčasť obvodov referenčného napätia rôznych stabilizátorov elektrických veličín, v stabilizačných, regulačných, meracích a automatizačných zariadeniach a možno ho tiež použiť ako čidlo teploty s prúdovým výstupom.

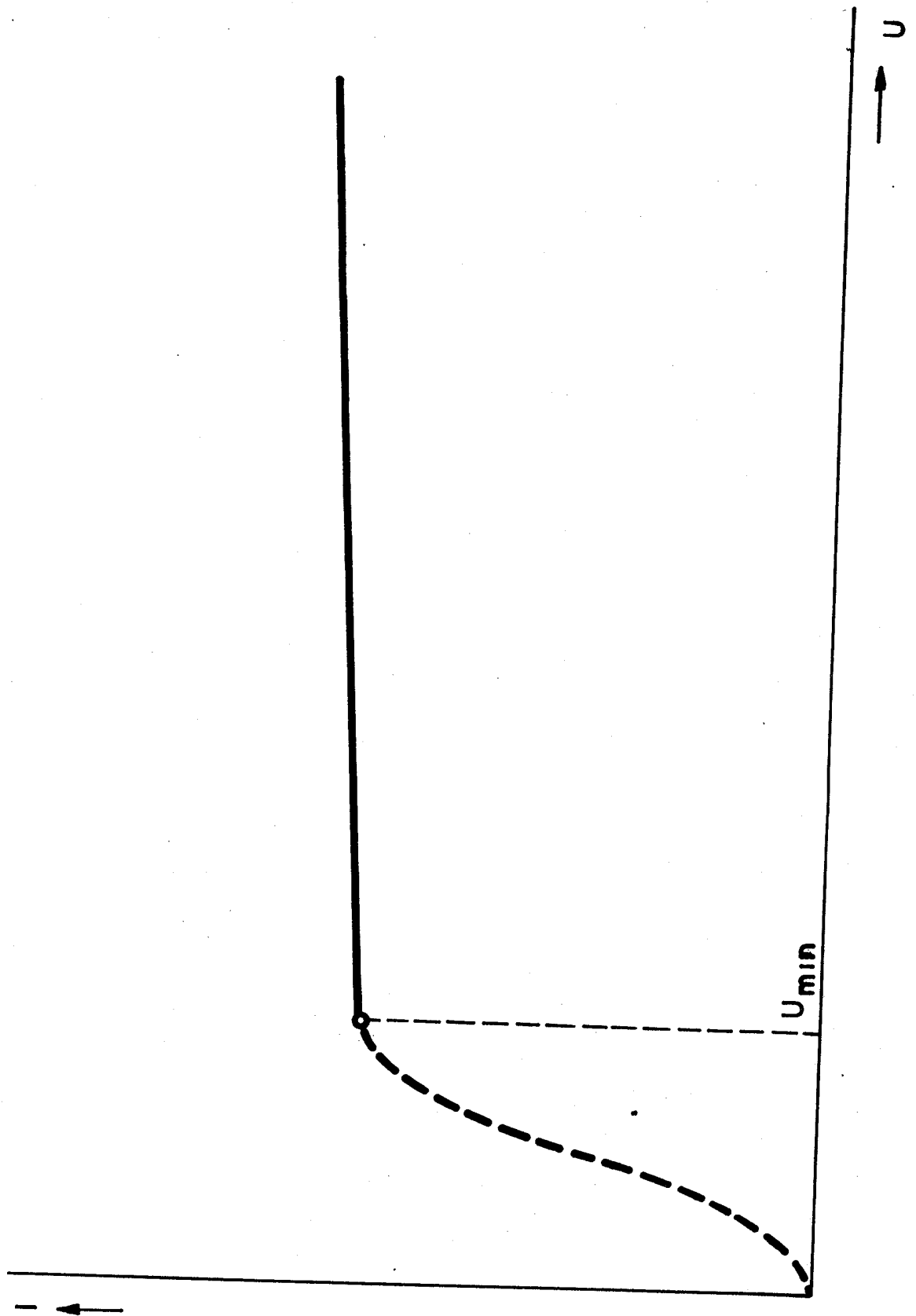
P R E D M E T V Y N Á L E Z U

Zapojenie parametrického stabilizátora jednosmerného elektrického prúdu ako elektrického dvojpólu, vyznačujúce sa tým, že emitor PNP prvého tranzistora (T_1) je pripojený na prvý sériový odpor (R_{e1}), spoločný vývod báze prvého PNP tranzistora (T_1) a emitora druhého PNP tranzistora (T_2) je pripojený na druhý sériový odpor (R_{b1}), vývod kolektora prvého PNP tranzistora (T_1) spolu s vývodom báze druhého PNP tranzistora (T_2) je spojený s kolektorovým vývodom prvého NPN tranzistora (T_3) a kolektorový vývod druhého PNP tranzistora (T_2) spolu s vývodom báze prvého NPN tranzistora (T_3) je spojený s kolektorovým vývodom druhého NPN tranzistora (T_4), súčasne emitorový vývod prvého NPN tranzistora (T_3) spolu s vývodom báze druhého NPN tranzistora (T_4) je pripojený na štvrtý sériový odpor (R_{e2}), pričom kladný pól priloženého elektrického napätia (U) je pripojený na spoločný vývod prvého a druhého sériového odporu (R_{e1}) a (R_{b1}) a záporný pól tohto napätia (U) je pripojený na spoločný vývod tretieho a štvrtého sériového odporu (R_{e2}) a (R_{b2}),

2 výkresy



Obr. 1



Obr. 2