

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 17 年 8 月 11 日 (2005.8.11)

【公開番号】特開 2002-176137 (P2002-176137A)
 【公開日】平成 14 年 6 月 21 日 (2002.6.21)
 【出願番号】特願 2001-288048 (P2001-288048)
 【国際特許分類第 7 版】

H 0 1 L 25/065

H 0 1 L 25/07

H 0 1 L 25/18

【F I】

H 0 1 L 25/08 Z

【手続補正書】

【提出日】平成 17 年 1 月 25 日 (2005.1.25)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

それぞれが半導体集積回路チップを含み且つ仕様を有する半導体集積回路デバイスが複数積層された積層型半導体デバイスであって、

少なくとも 3 以上の半導体集積回路デバイスは、その少なくとも 2 つがサイズ以外の前記仕様の値で異なり、前記サイズ以外の仕様の値の順にしたがって積層されている

ことを特徴とする積層型半導体デバイス。

【請求項 2】

それぞれが半導体集積回路チップを含み且つ仕様を有する半導体集積回路デバイスが少なくとも 3 以上積層された積層型半導体デバイスであって、

前記半導体集積回路デバイスのなかで、その少なくとも 2 つがサイズ以外の前記仕様の値で異なり、最下層又は最上層の半導体集積回路デバイスのサイズ以外の仕様の値が、最小又は最大である

ことを特徴とする積層型半導体デバイス。

【請求項 3】

それぞれが半導体集積回路チップを含み且つ仕様を有する半導体集積回路デバイスが少なくとも 2 以上積層された積層型半導体デバイスであって、

前記半導体集積回路デバイスは前記半導体集積回路デバイスを貫通する導電材を含み、前記半導体集積回路デバイスどうしは前記導電材によって電氣的に接続され、

最下層又は最上層の半導体集積回路デバイスのサイズ以外の仕様の値が、最小又は最大である

ことを特徴とする積層型半導体デバイス。

【請求項 4】

それぞれが半導体集積回路チップを含み且つ仕様を有する半導体集積回路デバイスが複数積層され、その少なくとも 2 つがサイズ以外の前記仕様の値で異なる積層型半導体デバイスであって、

少なくとも 2 以上であって且つ総個数より少ない前記半導体集積回路デバイスによってグループが構成され、前記グループ内の半導体集積回路デバイスはそれらのサイズ以外の仕様の値が所定の範囲内であり且つ連続して積層されている

ことを特徴とする積層型半導体デバイス。

【請求項 5】

前記半導体集積回路デバイスは、さらに基板を含み、前記基板上に前記半導体集積回路チップが搭載されている

ことを特徴とする請求項 1 乃至 4 のいずれかに記載の積層型半導体デバイス。

【請求項 6】

前記半導体集積回路チップが前記仕様を有する

ことを特徴とする請求項 1 乃至 4 のいずれかに記載の積層型半導体デバイス。

【請求項 7】

前記半導体集積回路デバイスは前記半導体集積回路デバイスを貫通する導電材を含み、前記半導体集積回路デバイスどうしは前記導電材によって電氣的に接続されている

ことを特徴とする請求項 1、2 又は 4 に記載の積層型半導体デバイス。

【請求項 8】

前記少なくとも 3 以上の半導体集積回路デバイスは、連続して積層されている

ことを特徴とする請求項 1 に記載の積層型半導体デバイス。

【請求項 9】

前記少なくとも 3 以上の半導体集積回路デバイスは、前記少なくとも 3 以上の半導体集積回路デバイス以外の半導体集積回路デバイスを挟んでいる

ことを特徴とする請求項 1 に記載の積層型半導体デバイス。

【請求項 10】

前記少なくとも 3 以上の半導体集積回路デバイスは、前記半導体集積回路デバイスのなかの最下層及び最上層の少なくとも一方の半導体集積回路デバイスを含む

ことを特徴とする請求項 1 に記載の積層型半導体デバイス。

【請求項 11】

前記導電材は、前記半導体集積回路チップ又は前記半導体集積回路チップが搭載された基板を貫通する

ことを特徴とする請求項 3 に記載の積層型半導体デバイス。

【請求項 12】

前記仕様は、消費電力、動作電圧、動作電圧数、動作電流、保証動作温度、発生電磁波量、動作周波数、接続端子数、接続端子ピッチ、厚さ、前記半導体集積回路デバイスが搭載されるベース基板との信号の送受量、及び外部との信号の送受量、の中から選択される

ことを特徴とする請求項 1 乃至 4 のいずれかに記載の積層型半導体デバイス。

【請求項 13】

前記少なくとも 2 以上の半導体集積回路デバイス以外の半導体集積回路デバイスによって別のグループが構成され、前記別のグループを構成する半導体集積回路デバイスの仕様の値は前記所定の範囲以外の範囲にある

ことを特徴とする請求項 4 に記載の積層型半導体デバイス。

【請求項 14】

前記半導体集積回路デバイスのなかで前記仕様の値の差が最も小さい二つの半導体集積回路デバイスが、前記グループに含まれる

ことを特徴とする請求項 4 に記載の積層型半導体デバイス。

【請求項 15】

それぞれが半導体集積回路チップを含む半導体集積回路デバイスが複数積層された積層型半導体デバイスであって、

前記半導体集積回路デバイスのなかで相互間での信号の送信量が最も多い二つの半導体集積回路デバイスが連続して積層されている

ことを特徴とする積層型半導体デバイス。

【請求項 16】

それぞれが半導体集積回路チップを含み且つ仕様を有する半導体集積回路デバイスが少なくとも 2 以上積層された積層型半導体デバイスであって、

前記半導体集積回路デバイスは前記半導体集積回路デバイスを貫通する導電材を含み、前記半導体集積回路デバイスどうしは前記導電材によって電氣的に接続され、

大きなサイズを有する半導体集積回路デバイスが、小さなサイズを有する半導体集積回路デバイス上に積層されている

ことを特徴とする積層型半導体デバイス。

【請求項 17】

半導体集積回路チップを含む第 1 の半導体集積回路デバイスと、

半導体集積回路チップを含み前記第 1 の半導体集積回路デバイスから第 1 の方向に離間した第 2 の半導体集積回路デバイスと、

それぞれが半導体集積回路チップを含み、前記第 1 の方向に対して垂直な面内に配置され且つ前記第 1 及び第 2 の半導体集積回路デバイスに挟まれた複数の半導体集積回路デバイスと、

が積層されてなることを特徴とする積層型半導体デバイス。