

(57) 摘要：本发明提供了一种阵列基板及其制备方法、显示装置。所述低温多晶硅包括基层、低温多晶硅层、栅极绝缘层、栅极以及层间介质层。所述低温多晶硅层设于所述基层上方。所述栅极绝缘层覆于所述低温多晶硅层上。所述栅极设于所述栅极绝缘层上。所述层间介质层覆于所述栅极和所述栅极绝缘层上。所述阵列基板制备方法在沉积层间介质层前对低温多晶硅层进行氢化，在氢化后的高温环境中直接沉积层间介质层，省去了现有技术中快速热退火法活化工艺，减少了工业流程，并且节约了能源及成本。所述显示装置采用了本发明的所述阵列基板，其具有高分辨率、反应速度快、高亮度、高开口率、低耗能等优点。

发明名称: 阵列基板及其制备方法、显示装置

技术领域

[0001] 本发明涉及显示领域，特别是一种阵列基板及其制备方法、显示装置。

背景技术

[0002] 薄膜晶体管（Thin Film Transistor，简称TFT）是目前液晶显示装置（Liquid Crystal Display，简称LCD）和有源矩阵驱动式有机电致发光显示装置（Active Matrix Organic Light-Emitting Diode，简称AMOLED）中的重要驱动元件，直接关系到平板显示装置的显示性能。

[0003] 薄膜晶体管具有多种结构，制备相应结构的薄膜晶体管的材料也具有多种，低温多晶硅(Low temperature poly-silicon，简称LTPS)是其中较为优异的一种。低温多晶硅为多晶硅（Polycrystalline Silicon，简称p-Si）的一个分支。低温多晶硅具有高的电子迁移率，可以有效的减小薄膜晶体管的器件的面积，进而提升像素的开口率，增大面板显示亮度的同时可以降低整体的功耗，使得面板的制造成本大幅度降低。对平板显示而言，目前采用低温多晶硅技术的显示装置具有高分辨率、反应速度快、高亮度、高开口率、低耗能等优点，而且低温多晶硅可在低温下制作，并用于制作C-MOS电路，因此其已成为显示领域炙手可热的技术。

[0004] 在现有的阵列基板制备方法中，其层间介质层通常采用氧化硅（SiO）+氮化硅（SiN）的双层结构设计，低温多晶硅在后续制备过程中也会因沉积等步骤而遭到破坏，形成悬空键，因此在阵列基板的制备过程中通常设有一步氢化步骤，在其层间介质层（Inter Level Dielectric，简称ILD）沉积完成后，采用快速热退火法（Rapid Thermal Annealing,简称RTA）将层间介质层中氮化硅层的Si-H键断键后所形成的氢离子（H⁺）经过高温扩散，修补进低温多晶硅层中悬空键中。此制备方法需设置一层氮化硅层间介质层来进行氢化修补悬空键，提高了成本，并且制备工艺繁育复杂。

发明概述

技术问题

[0005] 本发明的目的是提供一种阵列基板及其制备方法、显示装置，以解决上述现有技术中阵列基板的制作工业繁复，成本高等问题。

问题的解决方案

技术解决方案

[0006] 为实现上述目的，本发明提供一种阵列基板，其包括基层、低温多晶硅层、栅极绝缘层、栅极以及层间介质层。所述低温多晶硅层设于所述基层上方。所述栅极绝缘层覆于所述低温多晶硅层上。所述栅极设于所述栅极绝缘层上。所述层间介质层覆于所述栅极和所述栅极绝缘层上。

[0007] 进一步地，所述低温多晶硅层具有源极区和漏极区。所述阵列基板还包括接触孔以及源极和漏极；

[0008] 所述接触孔，从所述层间介质层贯穿所述栅极绝缘层并延伸至所述低温多晶硅层，其中一所述接触孔对应所述源极区，另一所述接触孔对应所述漏极区；

[0009] 所述源极和所述漏极均设于所述层间介质层上，且所述源极通过一所述接触孔对应连接至所述源极区，所述漏极通过另一所述接触孔对应连接至所述漏极区。

[0010] 进一步地，所述基层包括基板、遮光层、第一缓冲层以及第二缓冲层。所述遮光层设于所述基板上，且所述遮光层对应于所述低温多晶硅层。所述第一缓冲层覆于所述遮光层上。所述第二缓冲层覆于所述第一缓冲层上，所述低温多晶硅层设于所述第二缓冲层上。

[0011] 进一步地，所述层间介质层为单层氧化硅。

[0012] 本发明还提供一种阵列基板制备方法，其包括以下步骤：

[0013] 制作基层；

[0014] 形成低温多晶硅层于所述基层上；

[0015] 沉积栅极绝缘层于所述基层上，且所述栅极绝缘层包覆所述低温多晶硅层；

[0016] 形成栅极于所述栅极绝缘层上；

[0017] 氢化低温多晶硅层；

[0018] 形成层间介质层于所述栅极绝缘层上，且所述层间介质层包覆所述栅极。

- [0019] 进一步地，在氢化低温多晶硅层步骤中包括：在温度为300°C-500°C的条件下，加入氢等离子体。施加一电场，在所述电场作用下将氢等离子体解离成氢离子以使氢离子补充扩散至低温多晶硅层中。
- [0020] 进一步地，所述形成低温多晶硅层步骤中包括：所述低温多晶硅层具有源极区和漏极区，对所述源极区和所述漏极区进行N型重掺杂或P型掺杂。
- [0021] 进一步地，所述形成低温多晶硅层于所述基层上之后还包括以下步骤：形成接触孔，所述接触孔从所述层间介质层贯穿所述栅极绝缘层并延伸至所述低温多晶硅层。形成源极和漏极于所述层间介质层上，且所述源极通过一所述接触孔对应连接至所述源极区，所述漏极通过另一所述接触孔对应连接至所述漏极区。
- [0022] 进一步地，所述制作基层步骤包括：提供基板。形成遮光层于所述基板上，且所述遮光层对应于所述低温多晶硅层。形成第一缓冲层于所述遮光层上，且覆于所述遮光层上。形成第二缓冲层于所述第一缓冲层上，所述低温多晶硅层设于所述第二缓冲层上。
- [0023] 本发明还提供一种显示装置，包括上述阵列基板。

发明的有益效果

有益效果

- [0024] 本发明中的一种阵列基板，采用了单层结构的层间介质层，减少了阵列基板的厚度，简化了制作工艺，并且节省了成本。
- [0025] 本发明中的一种阵列基板制备方法，在沉积层间介质层前对低温多晶硅层进行氢化，在氢化后的高温环境中直接沉积层间介质层，省去了现有技术中快速热退火法活化工序，减少了工业流程，并且节约了能源及成本。
- [0026] 本发明中的一种显示装置，具有高分辨率、反应速度快、高亮度、高开口率、低耗能、低成本等优点。

对附图的简要说明

附图说明

- [0027] 图1为本发明实施例中的阵列基板层状结构示意图；
- [0028] 图2为本发明实施例中的阵列基板制备流程图；

- [0029] 图3为本发明实施例中的制备基层步骤的具体制备流程图；
- [0030] 图4为本发明实施例中的显示装置层状结构示意图。
- [0031] 图中部件表示如下：
- [0032] 显示装置1000；
- [0033] 阵列基板100；彩膜基板200；
- [0034] 基层10；
- [0035] 基板11；遮光层12；
- [0036] 第一缓冲层13；第二缓冲层14；
- [0037] 低温多晶硅层20；
- [0038] 源极区21；漏极区22；
- [0039] 栅极绝缘层30；栅极40；
- [0040] 层间介质层50；接触孔60；
- [0041] 源极70；漏极80。

发明实施例

本发明的实施方式

- [0042] 以下参考说明书附图介绍本发明的优选发明实施例，证明本发明可以实施，所述发明实施例可以向本领域中的技术人员完整介绍本发明，使其技术内容更加清楚和便于理解。本发明可以通过许多不同形式的发明实施例来得以体现，本发明的保护范围并非仅限于文中提到的发明实施例。
- [0043] 在附图中，结构相同的部件以相同数字标号表示，各处结构或功能相似的组件以相似数字标号表示。附图所示的每一部件的尺寸和厚度是任意示出的，本发明并没有限定每个组件的尺寸和厚度。为了使图示更清晰，附图中有些地方适当夸大了部件的厚度。
- [0044] 此外，以下各发明实施例的说明是参考附加的图示，用以例示本发明可用以实施的特定发明实施例。本发明中所提到的方向用语，例如，“上”、“下”、“前”、“后”、“左”、“右”、“内”、“外”、“侧面”等，仅是参考附加图式的方向，因此，使用的方向用语是为了更好、更清楚地说明及理解本发明，而不是指示或暗指所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能

理解为对本发明的限制。此外，术语“第一”、“第二”、“第三”等仅用于描述目的，而不能理解为指示或暗示相对重要性。

[0045] 当某些部件被描述为“在”另一部件“上”时，所述部件可以直接置于所述另一部件上；也可以存在一中间部件，所述部件置于所述中间部件上，且所述中间部件置于另一部件上。当一个部件被描述为“安装至”或“连接至”另一部件时，二者可以理解为直接“安装”或“连接”，或者一个部件通过一中间部件间接“安装至”、或“连接至”另一个部件。

[0046] 如图1所示，本发明实施例中提供一种阵列基板100，其包括基层10、低温多晶硅层20、栅极绝缘层30、栅极40以及层间介质层50。

[0047] 所述基层10包括基板11、遮光层12、第一缓冲层13以及第二缓冲层14。

[0048] 所述基板11为绝缘基板，所述绝缘基板的材料可以为玻璃或石英等绝缘材料，用于保护所述阵列基板100的整体结构。

[0049] 所述遮光层12设于所述基板11上，并且所述遮光层12对应于所述低温多晶硅层20，本实施例中，所述遮光层12在所述基板11上的正投影中心与所述低温多晶硅层20在所述基板11上的正投影中心重合，用于为所述低温多晶硅层20遮光，防止出现漏光现象。所述遮光层12由不透光材料制成，所述不透光材料可以为金属或非晶硅，本发明实施例对所述遮光层12的具体材料不作具体限制，也可选用其他材料。

[0050] 所述第一缓冲层13所用材料为氮化硅、氧化硅或氮氧化硅中的一种，其覆于所述基板11上且包覆所述遮光层12。所述第二缓冲层14所用材料为氮化硅、氧化硅或氮氧化硅中的一种，其覆于所述第一缓冲层13上。所述第一缓冲层13以及所述第二缓冲层14均用于保护所述低温多晶硅层20，减少所述低温多晶硅层20由于移动、震荡所产生的损伤，并且还可以防止所述基板11中的金属离子扩散至所述阵列基板100内，特别是扩散至所述低温多晶硅层20中，从而影响所述阵列基板100的电性能。

[0051] 所述低温多晶硅层20设于所述第一缓冲层13上，其具有源极区21和漏极区22。所述源极区21和所述漏极区22可以通过离子掺杂技术制备而成，如通过N型重掺杂工艺所述源极区21和所述漏极区22掺杂相同类型的离子N型离子或通过P型重

掺杂工艺所述源极区21和所述漏极区22掺杂相同类型的离子P型离子。进行掺杂工艺后的所述源极区21和所述漏极区22可以减少所述源极70和所述漏极80与所述低温多晶硅层20之间的接触电阻，降低所述阵列基板100的泄露电流，并提升所述阵列基板100的电性能。

[0052] 所述栅极绝缘层30覆于所述低温多晶硅层20的上，其可由绝缘材料沉积而成，所述绝缘材料可为氧化硅、氮化硅或氮氧化硅中的一种。所述栅极绝缘层30用于保护以及隔绝所述低温多晶硅层20。

[0053] 所述栅极40设于所述栅极绝缘层30上，并且所述栅极40对应于所述低温多晶硅层20。所述栅极40由导电材料制备而成，所述导电材料可以为钨、铬、铝、铜等。所述栅极40用于通过电压产生电场，从而改变导电沟道的厚度，以达到控制所述源极70和所述漏极80的电流的目的。

[0054] 所述层间介质层50覆于所述栅极40和所述栅极绝缘层30上，其可以通过化学气相沉积法沉积而成。所述层间介质层50采用介质隔离技术，由绝缘电介质材料制成，所述绝缘电介质材料可以为氧化硅、氮化硅或氮氧化硅中的一种。所述层间介质层50用于隔离金属走线，如所述栅极40、所述源极70和所述漏极80。

[0055] 本发明实施例中，所述阵列基板100还包括接触孔60以及源极70和漏极80。

[0056] 所述接触孔60从所述层间介质层50贯穿所述栅极绝缘层30并延伸至所述低温多晶硅层20，其中一所述接触孔60对应所述源极区21，另一所述接触孔60对应所述漏极区22。

[0057] 所述源极70和所述漏极80均设于所述层间介质层50上。所述源极70以及所述漏极80可以通过将金属图案化而形成。所述源极70通过一所述接触孔60对应连接至所述源极区21，所述漏极80通过另一所述接触孔60对应连接至所述漏极区22。

[0058] 在本发明实施例中，所述阵列基板100采用单层的层间介质层结构，减少了所述阵列基板100的厚度，简化了制作工艺，并且节省了成本。

[0059] 本发明实施例中还提供一种阵列基板100制备方法，其制备流程如图2所示，所述制备方法包括以下步骤：

[0060] 步骤S10) 制备基层10：具体的，步骤S10) 中包括步骤S101) -S104)，其制

备流程如图3所示。

- [0061] 步骤S101) 提供基板11: 提供一块绝缘基板, 所述绝缘基板的材料可以为玻璃或石英等绝缘材料。
- [0062] 步骤S102) 形成遮光层12: 通过化学气相沉积法在所述基板11上沉积所述遮光层12, 然后通过曝光或显影等工艺使所述遮光层12形成指定形状。所述遮光层12由不透光材料制成, 所述不透光材料可以为金属或非晶硅等材料, 本发明实施例对所述遮光层12的具体材料不作具体限制, 也可选用其他材料。
- [0063] 步骤S103) 形成第一缓冲层13: 在所述基板11上沉积所述第一缓冲层13, 并且所述第一缓冲层13包覆所述遮光层12。所述第一缓冲层13的材料为氮化硅。
- [0064] 步骤S104) 形成第二缓冲层14: 在所述第一缓冲层13上沉积所述第二缓冲层14, 所述第二缓冲层14的材料为氧化硅。
- [0065] 步骤S20) 形成低温多晶硅层20于基层10上: 在所述基层10上形成所述低温多晶硅层20, 其对应于所述遮光层12。所述低温多晶硅层20包括源极区21和漏极区22。所述源极区21和所述漏极区22可以通过离子掺杂技术形成, 并且所述源极区21和所述漏极区22可掺杂相同类型的离子, 所述离子可以根据掺杂工艺选择N型离子或P型离子。
- [0066] 步骤S30) 沉积栅极绝缘层30于基层10上: 在所述基层10上使用绝缘材料沉积栅极所述绝缘层30, 所述绝缘材料可以为氧化硅。并且, 所述栅极绝缘层30包覆所述低温多晶硅层20。
- [0067] 步骤S40) 形成栅极40于栅极绝缘层30上: 在所述栅极绝缘层30上使用导电材料形成所述栅极40, 并且所述栅极40对应于所述低温多晶硅层20, 然后通过蚀刻工艺对所述栅极40进行图案化。所述导电材料可以为钨、铬、铝、铜等。
- [0068] 步骤S50) 氢化低温多晶硅层20: 在温度为300°C-500°C的条件下, 加入氢等离子体。施加一电场, 在所述电场作用下将氢等离子体解离成氢离子, 并且将氢离子补充扩散至所述低温多晶硅层20中。所述电场的强度根据实际制备需要设定。
- [0069] 步骤S60) 形成层间介质层50于栅极绝缘层30上: 在所述栅极绝缘层30上, 将氧化硅通过化学气相沉积法沉积在所述栅极绝缘层30上, 形成单层所述层间介质

层50，并且所述层间介质层50包覆所述栅极40。

[0070] 步骤S70) 形成接触孔60：通过曝光工艺或显影工艺形成所述接触孔60，所述接触孔60从所述层间介质层50贯穿所述栅极绝缘层30并延伸至所述低温多晶硅层20。一所述接触孔60对应于所述源极区21，另一所述接触孔60对应于所述漏极区22。

[0071] 步骤S80) 形成源极70和漏极80于所述层间介质层50上：在所述层间介质层50上以及所述接触孔60中形成沉积金属导电材料，并在所述层间介质层50上形成金属层。然后通过蚀刻工艺或光刻工艺对所述金属层图案化，形成所述源极70和所述漏极80，其中，所述源极70与所述源极区21连接，所述漏极80与所述漏极区22连接。

[0072] 本实施例中，将氢化所述低温多晶硅层20步骤提前至沉积所述层间介质层50前进行，省去了现有技术中快速热退火法活化工艺，减少了工业流程，并且节约了能源及成本。

[0073] 如图4所示，本实施例中还提供一种显示装置1000，其包括以上所述的阵列基板100、彩膜基板200等面板，所述彩膜基板200与所述阵列基板100相对设置。当然，本实施例中的显示装置1000还可以包括其他的，如偏光片、中框等其他的结构器件，而本实施例的设计要点均在所述阵列基板100，因此，对于偏光片、中框等结构不再一一赘述。

[0074] 本实施例中的所述显示装置1000，采用了本发明的所述阵列基板100，其具有高分辨率、反应速度快、高亮度、高开口率、低耗能等优点。

[0075] 在本发明实施例中，将氢化所述低温多晶硅层20步骤提前至沉积层间介质层50之前完成，并在氢化后的高温环境中直接沉积层间介质层50，省去了现有技术中快速热退火法活化工艺，简化了工业流程，并且节约了能源。同时，在本发明实施例中只需一层层间介质层50，减小了所述阵列基板100的厚度，在使用本发明的阵列基板100装配显示装置1000后，也同样的减小了所述显示装置1000的厚度。

[0076] 虽然在本文中参照了特定的实施方式来描述本发明，但是应该理解的是，这些实施例仅仅是本发明的原理和应用的示例。因此应该理解的是，可以对示例性

的实施例进行许多修改，并且可以设计出其他的布置，只要不偏离所附权利要求所限定的本发明的精神和范围。应该理解的是，可以通过不同于原始权利要求所描述的方式来结合不同的从属权利要求和本文中所述的特征。还可以理解的是，结合单独实施例所描述的特征可以使用在其他所述实施例中。

权利要求书

- [权利要求 1] 一种阵列基板，其包括：
- 基层；
- 低温多晶硅层，设于所述基层上方；
- 栅极绝缘层，覆于所述低温多晶硅层上；
- 栅极，设于所述栅极绝缘层上；
- 层间介质层，覆于所述栅极和所述栅极绝缘层上。
- [权利要求 2] 如权利要求1所述的阵列基板，其中，
- 所述低温多晶硅层具有源极区和漏极区；
- 所述阵列基板还包括：
- 接触孔，从所述层间介质层贯穿所述栅极绝缘层并延伸至所述低温多晶硅层，其中一所述接触孔对应所述源极区，另一所述接触孔对应所述漏极区；以及
- 源极和漏极，均设于所述层间介质层上，且所述源极通过一所述接触孔对应连接至所述源极区，所述漏极通过另一所述接触孔对应连接至所述漏极区。
- [权利要求 3] 如权利要求1所述的阵列基板，其中，所述基层包括：
- 基板；
- 遮光层，设于所述基板上，且所述遮光层对应于所述低温多晶硅层；
- 第一缓冲层，覆于所述遮光层上；
- 第二缓冲层，覆于所述第二缓冲层上，所述低温多晶硅层设于所述第二缓冲层上。
- [权利要求 4] 如权利要求1所述的阵列基板，其中，所述层间介质层为单层氧化硅。
- [权利要求 5] 一种阵列基板制备方法，其包括以下步骤：
- 制作基层；
- 形成低温多晶硅层于所述基层上；
- 沉积栅极绝缘层于所述基层上，且所述栅极绝缘层包覆所述低温多晶

硅层；

形成栅极于所述栅极绝缘层上；

氢化低温多晶硅层；

形成层间介质层于所述栅极绝缘层上，且所述层间介质层包覆所述栅极。

[权利要求 6] 如权利要求5所述的阵列基板制备方法，其中，在氢化低温多晶硅层步骤中包括：

在温度为300°C-500°C的条件下，加入氢等离子体；

施加一电场，在所述电场作用下将氢等离子体解离成氢离子以使氢离子补充扩散至低温多晶硅层中。

[权利要求 7] 如权利要求6所述的阵列基板制备方法，其中，所述形成低温多晶硅层步骤中：所述低温多晶硅层具有源极区和漏极区，对所述源极区和所述漏极区进行N型重掺杂或P型掺杂。

[权利要求 8] 如权利要求6所述的阵列基板制备方法，其中，在形成低温多晶硅层于所述基层上之后还包括以下步骤：
形成接触孔，所述接触孔从所述层间介质层贯穿所述栅极绝缘层并延伸至所述低温多晶硅层；
形成源极和漏极于所述层间介质层上，且所述源极通过一所述接触孔对应连接至所述源极区，所述漏极通过另一所述接触孔对应连接至所述漏极区。

[权利要求 9] 如权利要求6所述的阵列基板制备方法，其中，
在制作基层步骤包括：
提供基板；
形成遮光层于所述基板上，且所述遮光层对应于所述低温多晶硅层；
形成第一缓冲层于所述基板上，且覆于所述遮光层上；
形成第二缓冲层于所述第一缓冲层上，所述低温多晶硅层设于所述第二缓冲层上。

[权利要求 10] 一种显示装置，包括如权利要求1任意一项所述的阵列基板。

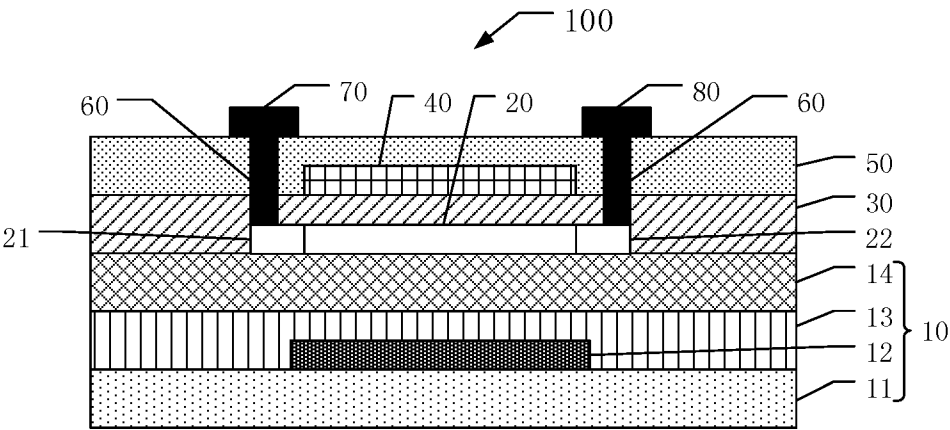


图 1

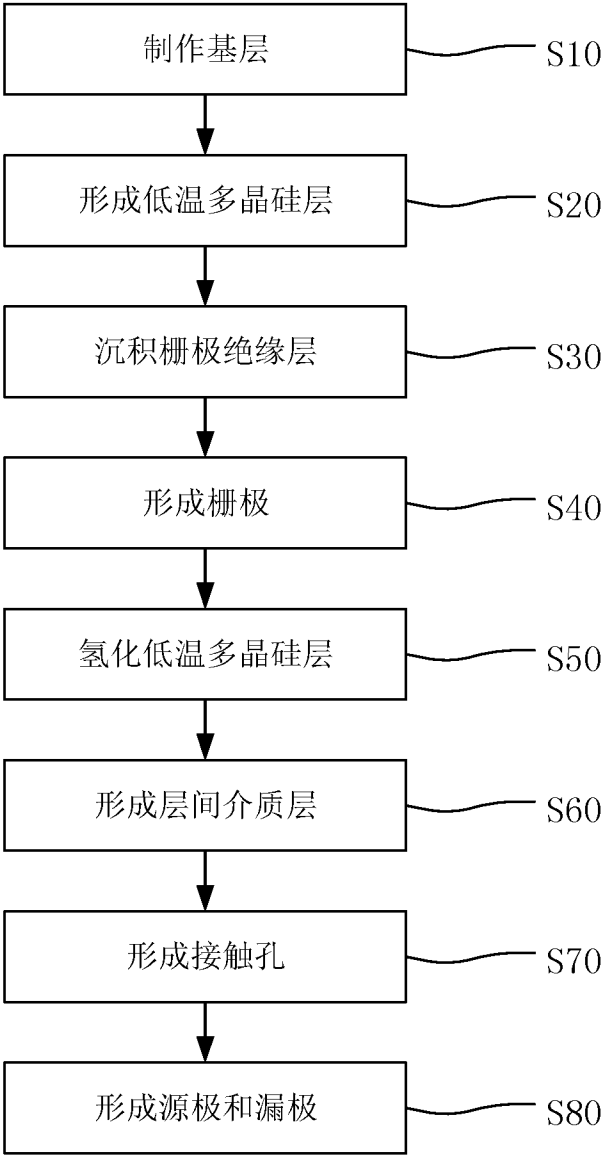


图 2

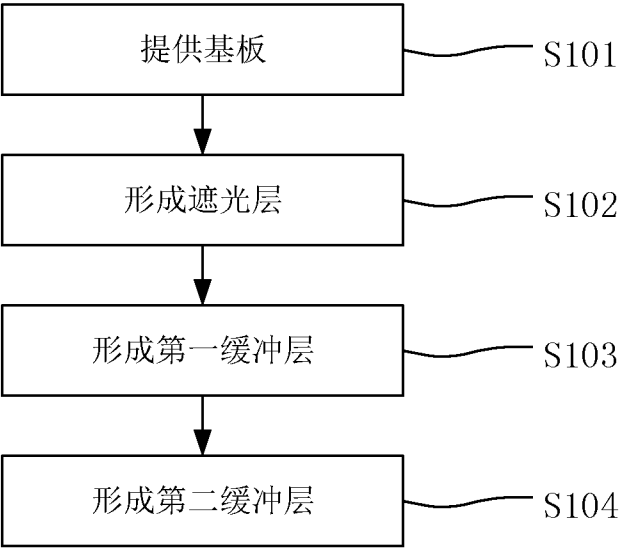


图 3

1000



图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/070021

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12(2006.01)i; H01L 27/32(2006.01)i; G02F 1/1368(2006.01)n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; SIPOABS; DWPI; CNKI; IEEE: 低温多晶硅, LTPS, 氢化, 补氢, H₂, 等离子, 层间介电, 层间介质, 层间绝缘, 层间电介质, ILD, 缓冲层, 阵列基板, 遮光层, low temperature polysilicon, hydrogen, plasma, interlayer, dielectric, buffer, array, substrate, shieldc**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103376608 A (LG DISPLAY CO., LTD.) 30 October 2013 (2013-10-30) description, paragraphs [0055]-[0118], and figures 9-11	1-4, 10
Y	CN 103376608 A (LG DISPLAY CO., LTD.) 30 October 2013 (2013-10-30) description, paragraphs [0055]-[0118], and figures 9-11	7, 9
X	CN 107818987 A (TIANMA JAPAN CORPORATION) 20 March 2018 (2018-03-20) description, paragraphs [0067]-[0177], and figures 13-16C	5, 6, 8
Y	CN 107818987 A (TIANMA JAPAN CORPORATION) 20 March 2018 (2018-03-20) description, paragraphs [0067]-[0177], and figures 13-16C	7, 9
X	CN 103985637 A (BOE TECHNOLOGY GROUP CO., LTD.) 13 August 2014 (2014-08-13) description, paragraphs 38-74, and figures 1-3	1-4, 10
X	CN 104538307 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 22 April 2015 (2015-04-22) description, paragraphs 55-85, and figures 1-13	1-4, 10
X	CN 108321208 A (MIANYANG JINGDONGFANG OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.) 24 July 2018 (2018-07-24) description, paragraphs 37-65, and figures 1-7	1-4, 10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

31 July 2019

Date of mailing of the international search report

19 August 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/070021

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2004219723 A1 (PENG et al.) 04 November 2004 (2004-11-04) entire document	1-10

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/070021

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103376608	A	30 October 2013	KR	101353284	B1	21 January 2014
				JP	5670991	B2	18 February 2015
				EP	2657975	B1	03 April 2019
				US	8988626	B2	24 March 2015
				TW	201344919	A	01 November 2013
				JP	2013228668	A	07 November 2013
				US	2013286300	A1	31 October 2013
				CN	103376608	B	02 March 2016
				KR	20130120086	A	04 November 2013
				EP	2657975	A1	30 October 2013
				TW	1500164	B	11 September 2015
CN	107818987	A	20 March 2018	US	2018076240	A1	15 March 2018
				JP	2018050030	A	29 March 2018
CN	103985637	A	13 August 2014	US	2016133755	A1	12 May 2016
				CN	103985637	B	01 February 2017
				WO	2015165164	A1	05 November 2015
				US	9882057	B2	30 January 2018
CN	104538307	A	22 April 2015	US	9515190	B2	06 December 2016
				WO	2016095308	A1	23 June 2016
				CN	104538307	B	06 July 2018
				US	2016247936	A1	25 August 2016
CN	108321208	A	24 July 2018	None			
US	2004219723	A1	04 November 2004	TW	200423408	A	01 November 2004
				TW	1227565	B	01 February 2005
				US	7335540	B2	26 February 2008

国际检索报告

国际申请号

PCT/CN2019/070021

A. 主题的分类

H01L 27/12(2006.01)i; H01L 27/32(2006.01)i; G02F 1/1368(2006.01)n

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L; G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS; CNTXT; SIPOABS; DWPI; CNKI; IEEE: 低温多晶硅, LTPS, 氢化, 补氢, H₂, 等离子, 层间介电, 层间介质, 层间绝缘, 层间电介质, ILD, 缓冲层, 阵列基板, 遮光层, low temperature polysilicon, hydrogen, plasma, inter-layer, dielectric, buffer, array, substrate, shield

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103376608 A (乐金显示有限公司) 2013年 10月 30日 (2013 - 10 - 30) 说明书第[0055]-[0118]段, 附图9-11	1-4, 10
Y	CN 103376608 A (乐金显示有限公司) 2013年 10月 30日 (2013 - 10 - 30) 说明书第[0055]-[0118]段, 附图9-11	7, 9
X	CN 107818987 A (天马日本株式会社) 2018年 3月 20日 (2018 - 03 - 20) 说明书第[0067]-[0177]段, 附图13-16C	5, 6, 8
Y	CN 107818987 A (天马日本株式会社) 2018年 3月 20日 (2018 - 03 - 20) 说明书第[0067]-[0177]段, 附图13-16C	7, 9
X	CN 103985637 A (京东方科技集团股份有限公司) 2014年 8月 13日 (2014 - 08 - 13) 说明书第38-74段, 附图1-3	1-4, 10
X	CN 104538307 A (深圳市华星光电技术有限公司) 2015年 4月 22日 (2015 - 04 - 22) 说明书第55-85段, 附图1-13	1-4, 10
X	CN 108321208 A (绵阳京东方光电科技有限公司 等) 2018年 7月 24日 (2018 - 07 - 24) 说明书第37-65段, 附图1-7	1-4, 10

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2019年 7月 31日

国际检索报告邮寄日期

2019年 8月 19日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

王丹

电话号码 62411811

国际检索报告

国际申请号	
-------	--

PCT/CN2019/070021

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	US 2004219723 A1 (PENG 等) 2004年 11月 4日 (2004 - 11 - 04) 全文	1-10

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/070021

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103376608	A	2013年 10月 30日	KR	101353284	B1	2014年 1月 21日
				JP	5670991	B2	2015年 2月 18日
				EP	2657975	B1	2019年 4月 3日
				US	8988626	B2	2015年 3月 24日
				TW	201344919	A	2013年 11月 1日
				JP	2013228668	A	2013年 11月 7日
				US	2013286300	A1	2013年 10月 31日
				CN	103376608	B	2016年 3月 2日
				KR	20130120086	A	2013年 11月 4日
				EP	2657975	A1	2013年 10月 30日
				TW	1500164	B	2015年 9月 11日
CN	107818987	A	2018年 3月 20日	US	2018076240	A1	2018年 3月 15日
				JP	2018050030	A	2018年 3月 29日
CN	103985637	A	2014年 8月 13日	US	2016133755	A1	2016年 5月 12日
				CN	103985637	B	2017年 2月 1日
				WO	2015165164	A1	2015年 11月 5日
				US	9882057	B2	2018年 1月 30日
CN	104538307	A	2015年 4月 22日	US	9515190	B2	2016年 12月 6日
				WO	2016095308	A1	2016年 6月 23日
				CN	104538307	B	2018年 7月 6日
				US	2016247936	A1	2016年 8月 25日
CN	108321208	A	2018年 7月 24日	无			
US	2004219723	A1	2004年 11月 4日	TW	200423408	A	2004年 11月 1日
				TW	1227565	B	2005年 2月 1日
				US	7335540	B2	2008年 2月 26日

表 PCT/ISA/210 (同族专利附件) (2015年1月)