(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3627643号
(P3627643)
(45)発行日　平成17年3月9日(2005.3.9)　(24)登録日　平成16年12月17日(2004.12.17)

(51)Int.Cl.[7]　F I
G01C 19/56　G01C 19/56
G01P 9/04　G01P 9/04

請求項の数 6　(全 14 頁)

(21)出願番号　特願2000-316143(P2000-316143)
(22)出願日　平成12年10月17日(2000.10.17)
(65)公開番号　特開2001-188011(P2001-188011A)
(43)公開日　平成13年7月10日(2001.7.10)
審査請求日　平成14年7月22日(2002.7.22)
(31)優先権主張番号　特願平11-298275
(32)優先日　平成11年10月20日(1999.10.20)
(33)優先権主張国　日本国(JP)

(73)特許権者　000006231
株式会社村田製作所
京都府長岡京市東神足１丁目１０番１号
(74)代理人　100064746
弁理士　深見　久郎
(74)代理人　100085132
弁理士　森田　俊雄
(72)発明者　藤本　克己
京都府長岡京市天神二丁目２６番１０号
株式会社村田製作所内

審査官　小野寺　麻美子

(56)参考文献　特開平０７－１１０２３７（ＪＰ，Ａ）
特開平０７－１９８３９５（ＪＰ，Ａ）
最終頁に続く

(54)【発明の名称】振動ジャイロ

(57)【特許請求の範囲】
【請求項１】
振動子をＸ軸方向に励振させ、Ｚ軸周りに回転したときに、Ｙ軸方向に発生したコリオリ力による振動を検出する振動ジャイロであって、
前記振動子から出力される第１および第２の信号に基づいて基準信号を発生し、前記振動子を励振させる駆動手段、
前記振動子から出力される前記第１および第２の信号に基づいて、コリオリ力を含む差動信号を抽出する信号抽出手段、
前記駆動手段から出力される基準信号に基づいて、前記コリオリ力をサンプルホールドするためのタイミング信号を発生するタイミング信号発生手段、および前記信号抽出手段によって抽出された前記差動信号を前記タイミング信号発生手段から発生されたタイミング信号に基づいてサンプルホールドし、前記差動信号の微小な電圧変化を時間軸に拡大して角速度検出信号として出力する電圧－時間軸変換手段を備えた、振動ジャイロ。
【請求項２】
前記振動子は、それぞれがわずかな振幅と位相の差を有する前記第１および第２の信号を出力する第１および第２の電極と、全面電極とを有していて、
前記駆動手段は、
前記第１および第２の信号を加算して前記基準信号として出力する加算手段と、
前記加算手段から出力される前記基準信号のレベルを一定にするレベル制御手段と、
前記レベル制御手段から出力される前記基準信号の位相を調整して前記全面電極に出力す

る位相調整手段とを含む、請求項１に記載の振動ジャイロ。
【請求項３】
前記電圧－時間軸変換手段は、
コリオリ力を含む前記差動信号を前記タイミング信号に基づいて、サンプルホールドするサンプルホールド手段と、
前記サンプルホールド手段の出力信号を積分する積分手段と、
前記積分手段によって積分された信号を所定のレベルで比較して時間軸に拡大して出力する比較手段とを含む、請求項１または２に記載の振動ジャイロ。
【請求項４】
前記電圧－時間軸変換手段は、
コリオリ力を含む前記差動信号を前記タイミング信号に基づいてサンプリングし、ドループ特性によりピーク値をリニアに減少させるサンプルホールド手段と、
前記サンプルホールド手段によってリニアに減少する信号を所定のレベルで比較して時間軸に拡大して出力する比較手段とを含む、請求項１または２に記載の振動ジャイロ。
【請求項５】
前記サンプルホールド手段によるサンプリング点をコリオリ力の特定位相と別の波長における別の位相で異ならせるためのタイミング信号を発生する手段と、
前記サンプルホールド手段によるサンプルホールド値を比較してヌルの差動電圧を類推し、類推したヌルの差動電圧に基づいて前記比較手段の所定のレベルを制御する手段とを含む、請求項３または４に記載の振動ジャイロ。
【請求項６】
前記タイミング信号発生手段は、前記基準信号の前縁と後縁を検出してクロック信号を計数し、所定の計数値のときに前記タイミング信号を出力することを特徴とする、請求項１ないし５のいずれかに記載の振動ジャイロ。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
この発明は振動ジャイロに関し、たとえばカメラの手振れ補正やナビゲーションシステムなどに利用されるバイモルフ振動子の出力から角速度を検出する振動ジャイロに関する。
【０００２】
【従来の技術】
図１２は振動ジャイロに用いられるバイモルフ振動子の一例を示す外観斜視図である。図１２において、バイモルフ振動子１は、圧電素子を分極方向を逆向きにして２枚貼り付けて断面が四角形となるようにしたものである。この振動子１を駆動して面垂直方向（Ｘ軸方向）に縦振動モードで振動させておき、長手方向（Ｚ軸方向）にある角速度（Ω）で回転させると、コリオリ力によって駆動方向と垂直な方向（Ｙ軸方向）に同期した横振動モードで振動が生ずる。
【０００３】
この横振動の振幅は角速度に比例するので、これを利用して角速度の値が検出される。振動子１には図示しないが一方主面には左右の電極が、他方主面には全面電極が設けられていて、左右の電極からＬ（左）信号とＲ（右）信号が出力される。このような振動子１では、バランスやヌル電圧（オフセット電圧，中性点電圧とも称する）や感度をそれぞれ個別に調整する必要がある。
【０００４】
図１３は図１２に示した振動子１の出力を得るための角速度検出回路のブロック図である。図１３において、振動子１の２つの出力の差が差動増幅回路２１で増幅され、同期検波回路２２によって振幅波形が検波され、平滑回路２３で平滑されて直流電圧となり、ＤＣアンプ２４で直流増幅される。この信号にはヌル電圧が含まれている。ＤＣアンプ２４で信号を増幅すると、ヌル電圧も増幅されてしまうため、たとえばフィルタで構成されたＤＣカット回路２５によってＤＣ成分がカットされ、残った角速度の変化に対応する低周波

の交流信号が増幅回路２６でさらに増幅されてアナログ信号として出力される。ここでアナログ信号はＡ／Ｄコンバータ２７でデジタル信号に変換され、角速度検出信号としてマイクロプロセッサ２８に与えられてカメラの振動振れを抑制したり、ナビゲーションのための制御が行なわれる。

【０００５】

【発明が解決しようとする課題】

図１３に示した角速度検出回路において、振動子１からはＬ成分とＲ成分の信号が出力され、差動増幅回路２１によって差動信号が出力され、理想的にはヌル電圧が０Ｖになるはずであるが、左右のバランスがずれていると、ずれの成分の電圧がヌル電圧として出力されてしまう。信号成分を増幅するためにＤＣアンプ２４のゲインを大きくすると、含まれているヌル電圧によってＤＣアンプが飽和してしまうため、ＤＣアンプの絶対的な増幅度の上限が定まってしまう。

【０００６】

また、ＤＣカット回路２５でＤＣ成分をカットするためには、たとえば０．１Ｈｚ以上の信号のみを通過させるようなハイパスフィルタを構成しようとすると、２０μＦの大容量のコンデンサと、１ＭΩの抵抗の組合せのハイパスフィルタを必要とし、装置が大型化してしまう。

【０００７】

さらに、図１３に示した回路では、差動増幅回路２１の出力は左右の信号成分の位相がずれて出力される場合と、左右の信号成分の振幅がずれて出力される場合とがある。左右の信号成分はｓｉｎ波であるため振幅がずれている場合には差動出力の振幅が変わるだけで済むが、左右の信号成分の位相がずれていると、基準信号に対して位相のずれた信号が出力されてしまうという問題点もある。

【０００８】

他の従来例として、特公平６－１３９７０号公報には、振動子の回転時の角速度による出力電圧のベクトルと静止時のヌル電圧のベクトルのなす位相差角度が９０度になるように振動子の検出側面に駆動信号を与え、出力電圧とヌル電圧の合成ベクトルの位相差から角速度を検知することが記載されている。

【０００９】

しかし、この例では、振動子出力の振幅は線形性を有しているが、位相差－感度の関係は基本的にリニアではなく、ヌル位相の影響を受けて非線形性が変動しやすいという欠点がある。このため、コリオリ力の振幅値をデジタル化するのが望ましい。

【００１０】

そのような例として、特開昭６２－１５０１１６号公報には、発振の駆動による角速度信号が極大，極小になる時刻でサンプルホールドすることが記載されている。

【００１１】

また、特開平７－２６０４９３号公報には、圧電素子の通過電流の差を検出し、この検出する振動子の変位速度が０となるタイミングでサンプルホールドすることについて記載されている。ただし、サンプルホールドした信号をどのようにデジタル処理するかについては記載されていない。

【００１２】

それゆえに、この発明の主たる目的は、コリオリ力をコリオリ力位相の位置によらずサンプルホールドして増幅し、デジタル化する振動ジャイロにおける角速度検出回路を提供することである。

【００１３】

この発明の他の目的は、ヌル電圧を検出して補正できる振動ジャイロにおける角速度検出回路を提供することである。

【００１４】

【課題を解決するための手段】

請求項１に係る発明は、振動子をＸ軸方向に励振させ、Ｚ軸周りに回転したときに、Ｙ軸

方向に発生したコリオリ力による振動を検出する振動ジャイロであって、振動子から出力される第１および第２の信号に基づいて基準信号を発生し、振動子を励振させる駆動手段と、振動子から出力される第１および第２の信号に基づいてコリオリ力を含む差動信号を抽出する信号抽出手段と、駆動手段から出力される基準信号に基づいてコリオリ力をサンプルホールドするためのタイミング信号を発生するタイミング信号発生手段と、抽出された差動信号をタイミング信号に基づいてサンプルホールドし、差動信号の微小な電圧変化を時間軸に拡大して角速度検出信号として出力する電圧－時間軸変換手段とを備えて構成される。なお、サンプル点はピーク値近傍が効率の点で好ましいが、どの位相に特定されるまでなく成立することはいうまでもない。

【００１５】

請求項２に係る発明では、請求項１の振動子は、それぞれがわずかな振幅と位相の差を有して第１および第２の信号を出力する第１および第２の電極と全面電極とを有していて、駆動手段は第１および第２の信号を加算して基準信号として出力する加算手段と、加算手段から出力される基準信号のレベルを一定にするレベル制御手段と、レベル制御手段から出力される基準信号の位相を調整して全面電極に出力する位相調整手段とを含む。

【００１６】

請求項３に係る発明では、請求項１または２の電圧－時間軸変換手段は、コリオリ力を含む差動信号をタイミング信号に基づいてサンプルホールドするサンプルホールド手段と、サンプルホールド手段の出力信号を積分する積分手段と、積分された信号を所定のレベルで比較して時間軸に拡大して出力する比較手段とを含む。

【００１７】

請求項４に係る発明では、請求項１または２の電圧－時間軸変換手段は、コリオリ力を含む差動信号をタイミング信号に基づいてサンプリングし、ドループ特性によりピーク値をリニアに減少させるサンプルホールド手段と、リニアに減少する信号を所定のレベルで比較して時間軸を拡大して出力する比較手段とを含む。

【００１８】

請求項５に係る発明では、サンプルホールド手段によるサンプリング点をコリオリ力の特定位相と別の波長における別の位相で異ならせるためのタイミング信号を発生する手段と、サンプルホールド手段によるサンプルホールド値を比較してヌルの差動電圧を類推し、類推したヌルの差動電圧に基づいて比較手段の所定のレベルを制御する。

【００１９】

請求項６に係る発明では、請求項１ないし５のいずれかのタイミング信号発生手段は、基準信号の前縁と後縁を検出してクロック信号を計数し、所定の計数値のときにタイミング信号を出力する。

【００２０】

【発明の実施の形態】

図１はこの発明の一実施形態の振動ジャイロのブロック図である。図１において、振動子１には左電極１Ｌと右電極１Ｒと全面電極１Ｃとが設けられていて、左電極１Ｌと右電極１Ｒには抵抗Ｒ１，Ｒ２を介して電圧＋Ｖが与えられている。＋Ｖは通常中正電位もしくは基準電位である。左電極１Ｌ，右電極１Ｒからは第１の信号であるＬ信号と第２の信号であるＲ信号とがそれぞれコリオリ力を含んで出力されて加算手段である加算回路２と、信号抽出手段である差動増幅回路３とに与えられる。加算回路２はＬ信号とＲ信号とを加算してＬ＋Ｒ信号を出力する。このように、加算回路２でＬ信号とＲ信号とを加算することにより、コリオリ力が消されて安定な帰還信号となる。

【００２１】

上述の帰還信号が基準信号としてレベル制御手段であるＡＧＣ回路４に与えられてレベルが一定な駆動電圧となり、この駆動電圧が位相調整手段である移相回路５を介して振動子１の全面電極１Ｃに与えられる。移相回路５は加算回路２の出力の位相を調整するものであり、加算回路２の出力と全面電極１Ｃに与えられる駆動電圧の位相差が所望する周波数で安定に発振するように調整する。この実施形態では位相差はほぼ０である。これらの振

動子１と加算回路２とＡＧＣ回路４と移相回路５は発振回路を構成している。また、加算回路２とＡＧＣ回路４と移相回路５とで振動子１を励振させる駆動手段を構成している。

【００２２】

加算回路２の出力の基準信号は、たとえばコンパレータから構成された矩形波形成回路６に与えられ、矩形波が形成されてタイミング抽出信号としてマイクロプロセッサ７に与えられる。なお、矩形波形成回路６には、加算回路２の出力ではなく、図１の点線に示すように、移相回路５の出力の駆動電圧を基準信号として与えるようにしてもよい。

【００２３】

マイクロプロセッサ７は、タイミング抽出信号の前縁と後縁とを判別するとともに、タイミング抽出信号の前縁から後縁までの時間を基準パルスで計数し、その計数値で周波数を識別する。したがって、マイクロプロセッサ７は加算回路２の出力の基準信号の周波数と位相とがどのような関係になっているかを容易に判別できる。さらに、マイクロプロセッサ７はタイミング抽出信号に基づいてサンプルホールドのためのタイミング信号を電圧－時間軸変換手段であるをＶ－Ｔ変換回路８に出力する。すなわち、矩形波形成回路６とマイクロプロセッサ７とでタイミング信号発生手段を構成している。

【００２４】

振動子１から出力されたＬ信号とＲ信号とが与えられた差動増幅回路３は、その出力である差動信号をＶ－Ｔ変換回路８に出力する。Ｖ－Ｔ変換回路８は、微小な電圧の変化ΔＥを大きな時間の領域ΔＴに拡散するものである。これは、差動増幅回路３の出力はレベルが低いため増幅する必要があり、従来の直流増幅回路では、従来例で説明したようにヌル電圧によって飽和してしまうために増幅率の上限が決まってしまっていたという問題点を解決するものである。

【００２５】

これに対して、この発明の実施形態では、小さなレベルの差動増幅回路３の出力電圧を大きな時間の領域ΔＴに拡散し、それをコンパレータで所定のレベルと比較してデジタル信号を出力する。このため、Ｖ－Ｔ変換回路８にはサンプルホールド手段であるサンプルホールド回路８１と、積分手段である積分回路８２と、比較手段であるコンパレータ８３とが設けられている。サンプルホールド回路８１は、マイクロプロセッサ７からのタイミング信号に基づいて、差動増幅回路３の出力をサンプルホールドして積分回路８２に与える。積分回路８２はサンプルホールドされた信号を積分し、コンパレータ８３に出力する。コンパレータ８３は積分出力を所定のレベルと比較してコリオリに応じたデューティ比を有するデジタル信号としてマイクロプロセッサ７に出力する。

【００２６】

図２および図３は図１に示した角速度検出回路の各部の波形図である。

次に、図２を参照して、振動子１から出力される信号について説明する。振動子１から出力されるＬ信号（ａ）とＲ信号（ｂ）はわずかながら振幅と位相に差を有している。Ｌ信号（ａ）とＲ信号（ｂ）の差をとるとＬ－Ｒ（ｃ）となり、和ととるとＬ＋Ｒ（ｄ）となる。

【００２７】

Ｌ－Ｒ（ｃ）は、Ｌ信号とＲ信号との位相のずれが大きければ大きいほどゼロクロス点が移動する。このＬ－Ｒ信号はヌル差動電圧とも称する。Ｌ－Ｒ信号にはコリオリ力が重なって出力されており、差動＋コリオリとして出力される。コリオリ力は差動電圧と分離したくとも分離することができない性質を持っている。その理由は、コリオリ力は図２（ｅ）に示すように、実際の信号として出力されるものではないからである。以下の説明では、Ｌ－Ｒ信号は差動＋コリオリ力を意味しているものとする。コリオリ力（ｅ）はＬ＋Ｒ（ｄ）と同相になり、Ｌ＋Ｒの極大点と極小点近傍でコリオリ力も極大，極小となる。振動子１を左右に回転させると、コリオリ力（ｅ）の振幅が変化し、Ｌ信号（ａ），Ｒ信号（ｂ）はＬ＋Ｒ（ｄ）に対して位相が変化する。

【００２８】

このように、振動子１の左電極１Ｌと右電極１Ｒから出力される図２で示したＬ信号（ａ

）とＲ信号（ｂ）は加算回路２で加算され、図２に示すＬ＋Ｒ信号（ｄ）が基準信号としてＡＧＣ回路４に与えられてレベルが一定にされる。さらに、基準信号は移相回路５で位相が調整された後、振動子１の全面電極１Ｃに与えることによって発振回路が発振動作を持続する。加算回路２から出力されたＬ＋Ｒ信号は矩形波形成回路６によって矩形波に形成されてタイミング抽出信号としてマイクロプロセッサ７に与えられる。

【００２９】

ここで、図２に示すように、基準信号としてのＬ＋Ｒ信号（ｄ）の極大点および極小点近傍でコリオリ力（ｅ）が最大，最小となる。この位相は発振回路の位相や検出抵抗による位相ずれに依存する。基準信号は移相回路５で任意に調整が可能である。なお、基準信号としては要するに位相や周波数が安定なものであれば、図２に示すＬ信号（ａ）やＲ信号（ｂ）をそれぞれ単独で使用してもよい。しかし、Ｌ信号やＲ信号にはコリオリ力が重畳されているため、矩形波にしたとき、差動との位相ずれが生じたり、デューティが変動したりするので好ましくはない。

【００３０】

一方、差動増幅回路３はＬ信号とＲ信号との差のＬ－Ｒ信号を出力する。Ｌ－Ｒ信号はＶ－Ｔ変換回路８に与えられてサンプルホールド回路８１によりサンプルホールドされる。ここで、マイクロプロセッサ７は図２（ｆ）に示すように、矩形波に形成された基準信号の前縁である立上がりと後縁である立下がりを検出し、マイクロプロセッサ７内で発生される図２（ｇ）に示すような基準クロック信号またはそれに類するクロック信号によって基準信号の１周期の計数値を演算する。図２（ｈ）は基準信号のたとえば１／４の周期のタイミングでサンプルホールドするためのタイミング信号を出力するタイミングを示している。

【００３１】

図３（ａ）は基準信号を示し、図３（ｂ）はサンプルホールドのタイミング信号を示し、サンプルホールド回路８１はこのタイミング信号に基づいて、Ｌ－Ｒ信号を図３（ｃ）に示すようにサンプルホールドする。最も好ましいのはコリオリ力のピーク点でサンプルホールドすることが最も効率的であるが、必ずしもピーク点でサンプルホールドする必要はなく、ピーク点の近傍でサンプルホールドしてもよい。このサンプルホールド電圧は、角速度に依存し、積分回路８２によって積分され、積分回路８２のリーク電流によって図３（ｄ）に示すように信号波形が時間の経過に伴って右下がりでリニアに傾斜し、次のタイミング信号に基づいて、Ｌ－Ｒ信号が再びサンプルホールドされる。

【００３２】

積分回路８２の出力の積分信号はコンパレータ８３に与えられ、所定のレベルと比較されて図３（ｅ）に示すコリオリ力に応じたデューティ比を有するデジタル信号に変換され、角速度検出信号としてマイクロプロセッサ７に出力される。マイクロプロセッサ７は、このデジタル信号を基準クロックで計数し、角速度を演算する。

【００３３】

Ｖ－Ｔ変換回路８は、図４に示すように、積分回路８３のリーク電流を小さくすることによって時定数を大きくしてホールド時間を長くすれば、同じ角速度電圧の変化ΔＥに対して、時間領域ΔＴ１がΔＴ２のように大きくなり、分解能もしくは感度が上昇する。したがって、サンプルホールドのあるタイミングから次のサンプルホールドのタイミングまでの時間を任意に設定すれば時間領域を任意に拡張できる。

【００３４】

この場合、ホールド時間は基準信号の１周期を超えることがあり得る。このことは、従来の同期検波－積分－直流増幅が電圧レベルの増幅であるのに対して、この実施形態では、時間軸レベルでの拡張にあることを意味する。従来例では、ＤＣ増幅器に電源電圧による絶対的な増幅度の上限があるのに対して、本発明では基本的には無限大の増幅度が得られることを意味している。

【００３５】

このように時間領域を拡大することによって、その間のＬ－Ｒ信号を捨て去ることができ

る。バイモルフ振動子の駆動周波数は、数ｋＨｚから１００ｋＨｚであり、カメラの手振れ補正やカーナビゲーションシステムにおいては、角速度信号の上限はせいぜい５０Ｈｚ以下の信号があればよいためにＬ－Ｒ信号を部分的に捨て去っても構わないので、この実施形態では１０００倍以上の拡張が可能であることを意味している。

【００３６】

図５は、この発明の他の実施形態のブロック図である。前述の図１に示した例では、基準信号を矩形波に変換してマイクロプロセッサ７のソフト処理によってサンプルホールドのタイミング信号を生成したが、この図５に示した例は、加算回路２の出力の基準信号をタイミング信号発生回路９に与え、ハード構成によりサンプルホールドのためのタイミング信号を生成してサンプルホールド回路８１に与えるようにしたものである。すなわち、タイミング信号発生回路９は、図１に示したマイクロプロセッサ７のソフト処理をハード構成で実現するものであり、基準信号の前縁と後縁を検出する検出回路と、前縁から後縁までの期間基準クロックパルスで計数するカウンタと、カウンタの計数値に基づいて、タイミング信号を出力する論理回路などによって構成される。その結果、タイミング信号発生回路９は単独でタイミング信号発生手段を構成していることになる。

【００３７】

なお、コンパレータ８３から出力されるデジタル出力は、図１と同様のマイクロプロセッサ７に入力してソフト処理してもよく、あるいはハード回路でデジタル信号を基準クロックで計数し、角速度信号を出力するようにしてもよい。

【００３８】

図６はこの発明のさらに他の実施形態に用いられるサンプルホールド回路を示す回路図である。図１および図５に示した実施形態では、Ｖ－Ｔ変換回路８はサンプルホールド回路８１でサンプルホールドし、そのサンプル電圧を積分回路８２で積分するようにしたが、この実施形態では、サンプルホールド回路のドループ特性を利用して積分回路を不要にする。

【００３９】

このため、図６に示したサンプルホールド回路８１は、従来から知られたものであり、入力バッファＢＡ１と、出力バッファＢＡ２と、トランジスタＴＲ１，ＴＲ２と、ＦＥＴと、抵抗Ｒ１とコンデンサＣとによって構成されており、マイクロプロセッサ７からトランジスタＴＲ１のエミッタにタイミング信号が与えられると、トランジスタＴＲ１，ＴＲ２およびＦＥＴが順次導通し、入力バッファＢＡ１を介して入力された信号がコンデンサＣに貯えられる。そして、ＦＥＴが遮断すると、ＦＥＴのソースとゲートとの間に接続されている抵抗Ｒ１を介してコンデンサＣの充電電圧がリークする。

【００４０】

図７および図８は図６に示したサンプルホールド回路によるサンプルホールド信号とドループ特性を示す図である。図６に示した抵抗Ｒ１がなければ極めて一般的なサンプルホールド回路であり、次式のリーク電流ｉによって決まる傾斜で信号のレベルを変換する。

【００４１】

ΔＶ／ΔＴ＝ｉ（ｌｅａｋ）／Ｃ

しかし、図６に示す抵抗Ｒ１を設けて感度増幅度を調整すれば、図７（ｃ）に示すようなドループ特性により、積分回路で積分したのと同様なリニアなスロープの特性を持たせることができる。抵抗Ｒ１を大きくすればするほどスロープの傾斜が緩やかになる。その場合、サンプルホールドのタイミングパルスの間隔を広くする必要がある。

【００４２】

図７（ｃ）に示すサンプルホールド出力を図１に示したコンパレータ８３で所定のレベルと比較することにより、図７（ｄ）に示すようにコンパレータ８３の出力であるデジタル信号を出力できる。

【００４３】

図８は振動子１が振られてコリオリ力が動いているときの波形図であり、コリオリ力のピークが動くことによって、サンプルホールド出力も図８（ｃ）に示すように、それに追従

して動き、図８（ｄ）に示すコンパレータ８３のデジタル出力のデューティ比が変化する。このデューティ比が角速度信号となる。

【００４４】

図９および図１０はこの発明のさらに他の実施形態の振動ジャイロを示すブロック図である。この図９および図１０に示した実施形態は、コリオリ力の１波長目と２波長目のサンプルホールドさせる点をそれぞれ異ならせ、それぞれのサンプルホールド値を比較してヌルの差動電圧を類推し、類推したヌルの差動電圧の大きさをマイクロプロセッサ７内でＤ／Ａ変換し、図９に示すようにオフセット調整回路１０によってヌル電圧を取り除くか、または図１０に示すようにコンパレータ８３のレベルを制御するものである。

【００４５】

図１１はサンプルホールド点を示す波形図である。図１１に示すように、サンプルホールド信号の立上がり位置を基準信号の９０度位相（Ｆ１）の後、同じ９０度位相（Ｆ１’）ではなく、それからさらに９０度ずれたポイント（Ｆ２）で検出する。温度などにより差動の形が変化することが十分考えられるが、その値を求めれば、以下の式より常時ヌル電圧を監視して制御をかけることができる。

【００４６】

図１１のＦ１，Ｆ２は次式で表わすことができる。

$F1 = A\{(\sin\omega t + \alpha) + (B\sin\omega t)\}$

$F2 = A(\cos\omega t + \alpha)$

ＡはＬ－Ｒ信号の振幅であり、コリオリ力Ｂが０のときは次式で示される。

【００４７】

$F1^2 + F2^2 = A^2$

上記式を演算することによって、差動の振幅の大きさを知ることができ、Ａの値からヌル電圧を知ることができる。

【００４８】

以下、図１１を参照して図１０の動作について説明する。

図１１において、Ｆ１点はコリオリ力極大点であり、Ｆ２点はコリオリ力ゼロ点である。Ｆ２点でのサンプリングに対応するコンパレータ出力時間であるＴ２はコリオリ力の存在に関わらず一定である。

【００４９】

まず、振動ジャイロの起動直後はコリオリ力はゼロなので、起動直後のＴ１およびＴ２であるＴ１（０）およびＴ２（０）から差動入力のＡおよびαの初期値であるＡ（０）およびα（０）を計算する（ステップ１）。

【００５０】

次に、Ｔ２（０）の大きさを基に、マイクロプロセッサ７はＤ／Ａコンバータ（マイクロプロセッサ７に含まれている）を介してＴ２（０）のデューティ比が１：１になるようにコンパレータ８３のレベルを調整して、再度Ｔ２（ｔ１）を測定する（ステップ２）。

【００５１】

この状態でＴ１（ｔ２）を測定する。Ｔ１（ｔ２）はコリオリ力とともに変動する。この変動がなくなるように、再びＤ／Ａコンバータがコンパレータ８３のレベルを調整する。つまり、コリオリ力を０にするように調整する。すると、Ｔ２（ｔ３）はコンパレータ８３のレベルの変動に応じてデューティ比１：１を中心に変動し、ヌル電圧がキャンセルされてコリオリ力のみを反映した出力が得られる。このときのＴ１（ｔ２）とＴ２（ｔ１）から再びＡ（ｔ２）およびα（ｔ２）を計算する（ステップ３）。

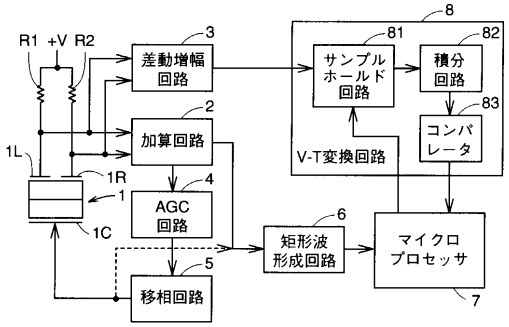
【００５２】

上記の（ステップ２）、（ステップ３）を間欠的に行い、Ｔ２の大きさをある一定の間隔でモニターする。温度変化などによりヌル電圧が変動すると、その都度（ステップ２）のアクションでコンパレータオフセットレベルを調整する。この際、Ａ、αを求めることは必ずしも必要ではないが、外部からの衝撃などの異常入力でＴ２が大きく変動し、Ａ、αが特異な値を取ったときは、過去のＡ、αの値からのずれの大きさを判断することにより

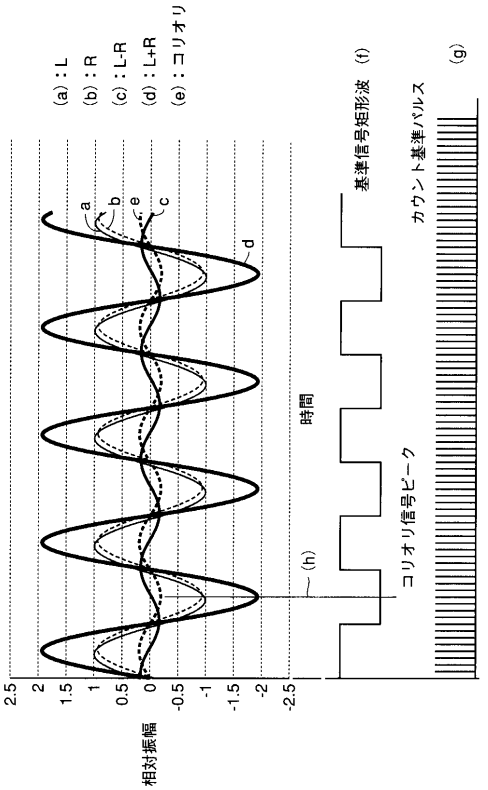
、オフセットレベル調整をスキップすることができる。
【００５３】
なお、図９の場合でも、図１０との違いはＤ／Ａコンバータがコンパレータ８３の代わりにオフセット調整回路１０を制御するという点だけで、コンパレータ８３を制御する場合とほぼ同様に機能する。
【００５４】
従来例では、ヌル電圧は同期検波の積分信号として出力されるため、それらのヌル電圧を補正する手段は設けられていなかった。このため、一定の角速度の回転では、角速度出力とヌル電圧との区別がつかないということが起こり得る。
【００５５】
これに対して、この実施形態では、連続して検出する２つの信号のコリオリ力の差が微小であることが条件となるものの、それらの中点電位によりヌル電圧を常に０となるように制御することができ、ヌル電圧の温度変化の影響をキャンセルすることができる。
【００５６】
なお、この図９および図１０の実施形態は、図５に示した実施形態に適用してもよい。
【００５７】
また、上述の実施形態は、この発明をバイモルフ振動子に適用した場合について説明したが、これに限ることはなく、金属の四角柱や三角柱に圧電素子を貼付けた振動子や、円柱状の圧電素子を使用した音片型の振動子または音叉構造の振動子などのようにＬ／Ｒ信号が出力され、基準信号と励振電圧や和電圧がとれる圧電振動ジャイロにはすべてこの発明を適用できる。
【００５８】
今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。
【００５９】
【発明の効果】
以上のように、この発明によれば、振動子から出力される第１および第２の信号に基づいて基準信号を発生して振動子を励振させ、振動子から抽出したコリオリ力を含む差動信号をタイミング信号によりサンプルホールドし、サンプルホールド値の微小な電圧変化を時間軸に拡大し、その出力を所定のレベルと比較することにより角速度検出信号を出力できる。したがって、従来のように同期検波などのデジタル化するうえで重複する回路を不要にでき、コストを下げることができる。
【００６０】
さらに、より好ましくは、Ｖ－Ｔ変換手段としてサンプルホールド手段のスルーレートを可変にして増幅機能を持たせることにより、Ｖ－Ｔ変換手段の回路構成を簡単にできる。
【００６１】
さらに、より好ましくは、コリオリ力の１波長目の特定位相点とそれとは異なる位相点でサンプルホールド値を比較してヌルの差動電圧を類推し、類推したヌルの差動電圧に基づいて差動信号にオフセットをかけたり、比較手段のレベルを制御することにより、ヌル電位が常に０となるような制御を行なうことができ、ヌル電圧の温度変化の影響をキャンセルすることができる。
【図面の簡単な説明】
【図１】この発明の一実施形態の角度検出回路を示すブロック図である。
【図２】図１に示した角速度検出回路の各部の波形図である。
【図３】図１に示した角速度検出回路の各部の波形図である。
【図４】図１に示したＶ－Ｔ変換回路の積分回路の時定数と分解能もしくは感度との関係を示す図である。
【図５】この発明の他の実施形態の角速度検出回路を示すブロック図である。

【図６】この発明のさらに他の実施形態で用いられるサンプルホールド回路の回路図である。
【図７】図６に示したサンプルホールド回路の動作を説明するための波形図である。
【図８】図６に示したサンプルホールド回路の動作を説明するための波形図である。
【図９】この発明のさらに他の実施形態の角速度検出回路を示すブロック図であり、ヌル電圧を取り除く例を示す。
【図１０】この発明のさらに他の実施形態の角速度検出回路を示すブロック図であり、コンパレータのレベルを制御する例を示す。
【図１１】図９および図１０に示した実施形態の動作を説明するための波形図である。
【図１２】この発明の背景となりかつこの発明が適用されるバイモルフ振動子の外観斜視図である。
【図１３】従来の角速度検出回路のブロック図である。
【符号の説明】
１　振動子、２　加算回路、３　差動増幅回路、４　ＡＧＣ回路、５　移相回路、６　矩形波形成回路、７　マイクロプロセッサ、８　Ｖ－Ｔ変換回路、９　タイミング信号発生回路、１０　ヌル電圧調整回路、８１　サンプルホールド回路、８２　積分回路、８３　コンパレータ。

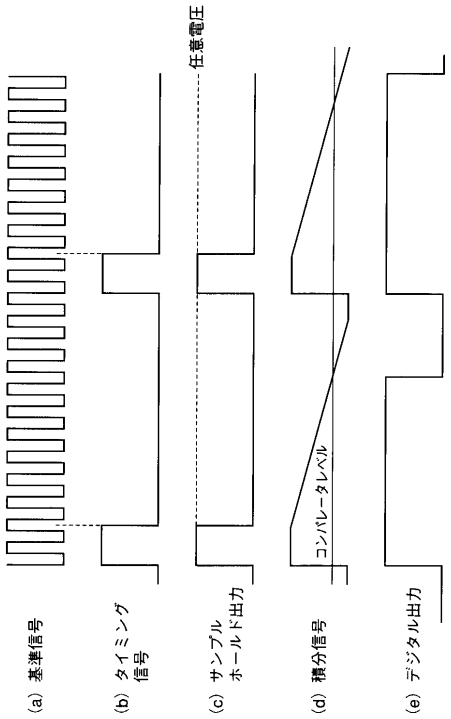
【図１】



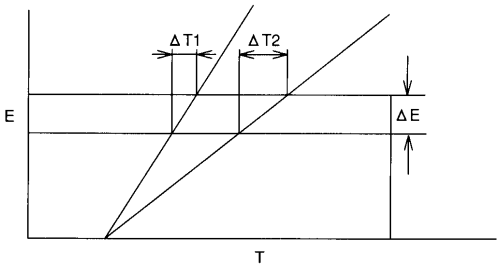
【図２】



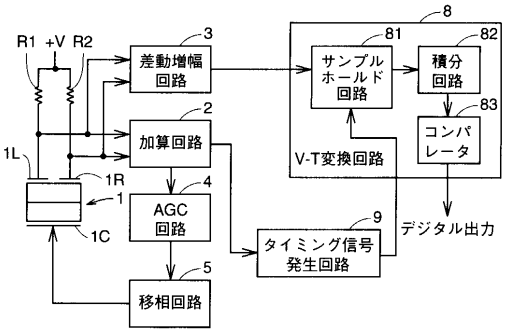
【図３】


任意電圧
コンパレータレベル
(a) 基準信号
(b) タイミング信号
(c) サンプルホールド出力
(d) 積分信号
(e) デジタル出力

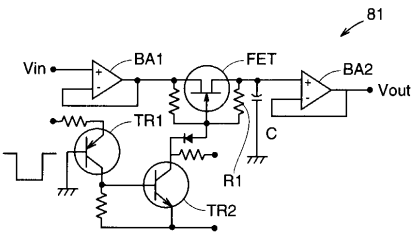
【図４】


ΔT1
ΔT2
E
ΔE
T

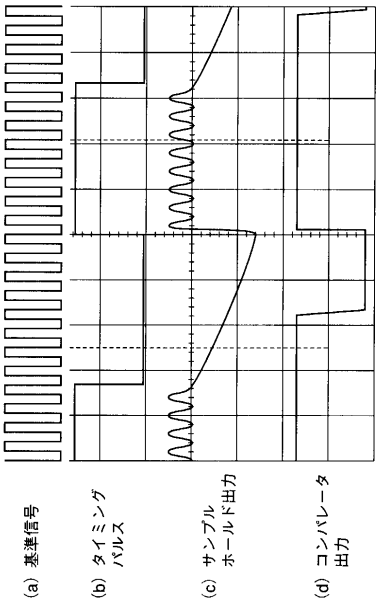
【図５】


R1
+V
R2
3
差動増幅回路
2
加算回路
1L
1R
1
1C
4
AGC回路
5
移相回路
8
81
サンプルホールド回路
82
積分回路
83
コンパレータ
V-T変換回路
9
タイミング信号発生回路
デジタル出力

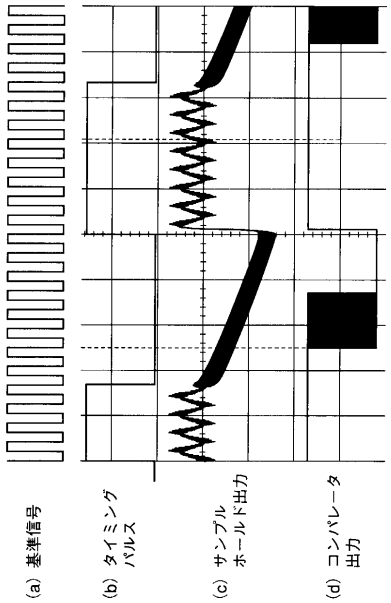
【図６】


81
Vin
BA1
FET
BA2
Vout
TR1
C
R1
TR2

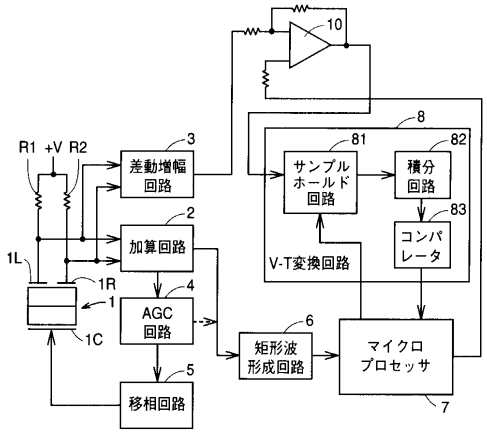
【図７】


(a) 基準信号
(b) タイミングパルス
(c) サンプルホールド出力
(d) コンパレータ出力

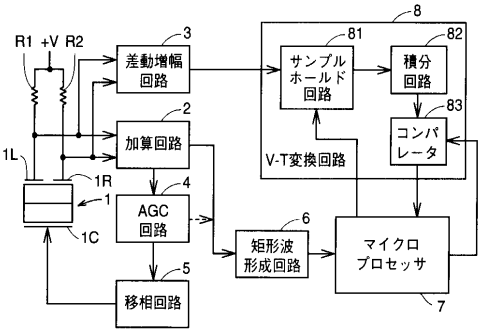
【図８】



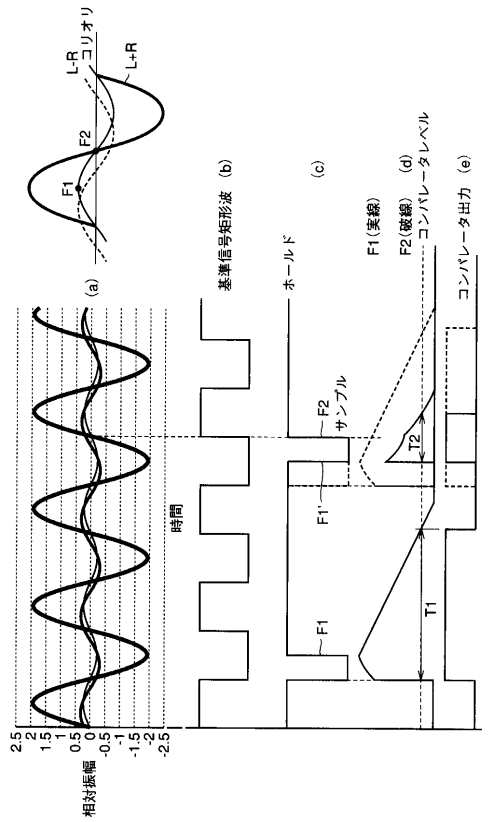
【図９】



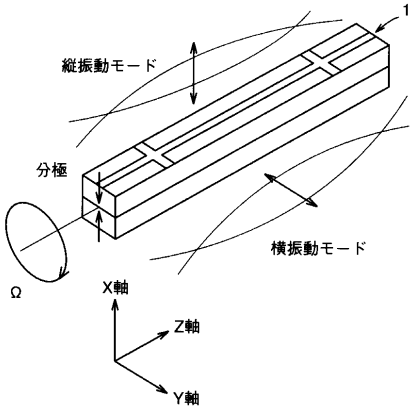
【図１０】



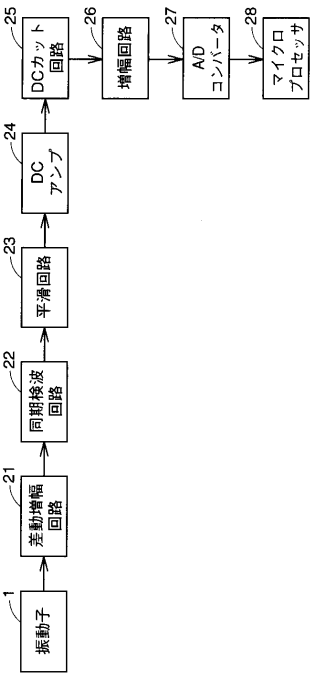
【図１１】



【図１２】



【図１３】


1
振動子
21
差動増幅回路
22
同期検波回路
23
平滑回路
24
DCアンプ
25
DCカット回路
26
増幅回路
27
A/Dコンバータ
28
マイクロプロセッサ

フロントページの続き

(58)調査した分野(Int.Cl.[7], ＤＢ名)
G01C 19/56
G01P 9/04