



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0044845
(43) 공개일자 2022년04월11일

- | | |
|--|---|
| <p>(51) 국제특허분류(Int. Cl.)
H01L 21/311 (2006.01) H01J 37/32 (2006.01)
H01L 21/67 (2006.01)</p> <p>(52) CPC특허분류
H01L 21/31116 (2013.01)
H01J 37/32146 (2013.01)</p> <p>(21) 출원번호 10-2022-7009367</p> <p>(22) 출원일자(국제) 2020년08월21일
심사청구일자 없음</p> <p>(85) 번역문제출일자 2022년03월21일</p> <p>(86) 국제출원번호 PCT/US2020/047370</p> <p>(87) 국제공개번호 WO 2021/035132
국제공개일자 2021년02월25일</p> <p>(30) 우선권주장
62/890,285 2019년08월22일 미국(US)
62/909,781 2019년10월03일 미국(US)</p> | <p>(71) 출원인
램 리써치 코포레이션
미국 94538 캘리포니아주 프레몬트 쿠싱 파크웨이 4650</p> <p>(72) 발명자
들, 닉힐
미국, 94538 캘리포니아, 프레몬트, 쿠싱 파크웨이 4650</p> <p>스와미나탄, 비크람, 빌라수르
미국, 94538 캘리포니아, 프레몬트, 쿠싱 파크웨이 4650
(뒷면에 계속)</p> <p>(74) 대리인
특허법인인벤싱크</p> |
|--|---|

전체 청구항 수 : 총 24 항

(54) 발명의 명칭 **마스크 형상을 제어하고 선택도 대 프로세스 마진 트레이드 오프를 파괴하기 위한 멀티-상태 RF 펄싱**

(57) 요약

플라즈마 프로세싱 시스템에서 기판 상에서 에칭 프로세스를 수행하기 위한 방법은, 전극에 소스 RF 전력 및 바이어스 RF 전력을 인가하는 단계를 포함하고, 소스 RF 전력 및 바이어스 RF 전력은 함께 복수의 멀티-상태 펄싱된 RF 사이클들을 규정하는 펄싱된 신호들이고, 사이클 각각은 제 1 상태, 제 2 상태, 및 제 3 상태를 갖고, 제 1 상태는 제 1 소스 RF 전력 레벨을 갖는 소스 RF 전력 및 제 1 바이어스 RF 전력 레벨을 갖는 바이어스 RF 전력에 의해 규정되고, 제 2 상태는 실질적으로 제로 전력 레벨들을 갖는 소스 RF 전력 및 바이어스 RF 전력에 의해 규정되고, 제 3 상태는 제 1 소스 RF 전력 레벨보다 작은 제 2 소스 RF 전력 레벨을 갖는 소스 RF 전력, 및 실질적으로 제로 전력 레벨을 갖는 바이어스 RF 전력에 의해 규정된다.

대표도 - 도4a



(52) CPC특허분류

H01J 37/32165 (2013.01)

H01L 21/31144 (2013.01)

H01L 21/67069 (2013.01)

H01L 27/10852 (2013.01)

H01L 27/11556 (2013.01)

H01L 27/11582 (2013.01)

(72) 발명자

지양, 베이베이

미국, 94538 캘리포니아, 프레몬트, 쿠싱 파크웨이
4650

왕, 데르트

미국, 94538 캘리포니아, 프레몬트, 쿠싱 파크웨이
4650

명세서

청구범위

청구항 1

플라즈마 프로세싱 시스템에서 기판 상에서 에칭 프로세스를 수행하기 위한 방법에 있어서,

플라즈마 프로세싱 시스템의 전극에 소스 RF 전력을 인가하는 단계; 및

상기 전극에 바이어스 RF 전력을 인가하는 단계를 포함하고,

상기 소스 RF 전력 및 상기 바이어스 RF 전력은 함께 복수의 멀티-상태 펄싱된 RF 사이클들을 규정하는 펄싱된 신호들이고, 사이클 각각은 제 1 상태, 제 2 상태, 및 제 3 상태를 갖고,

상기 제 1 상태는 제 1 소스 RF 전력 레벨을 갖는 상기 소스 RF 전력 및 제 1 바이어스 RF 전력 레벨을 갖는 상기 바이어스 RF 전력에 의해 규정되고,

상기 제 2 상태는 실질적으로 제로 (zero) 전력 레벨을 갖는 상기 소스 RF 전력 및 실질적으로 제로 전력 레벨을 갖는 상기 바이어스 RF 전력에 의해 규정되고, 그리고

상기 제 3 상태는 상기 제 1 소스 RF 전력 레벨보다 작은 제 2 소스 RF 전력 레벨을 갖는 상기 소스 RF 전력, 및 실질적으로 제로 전력 레벨을 갖는 상기 바이어스 RF 전력에 의해 규정되는, 에칭 프로세스 수행 방법.

청구항 2

제 1 항에 있어서,

상기 제 1 상태는 상기 기판의 표면 상의 피처의 에칭에 영향을 미치도록 구성되는, 에칭 프로세스 수행 방법.

청구항 3

제 2 항에 있어서,

상기 제 2 상태는 상기 기판의 상기 표면 상의 상기 피처의 패시베이션에 영향을 미치도록 구성되는, 에칭 프로세스 수행 방법.

청구항 4

제 2 항에 있어서,

상기 제 3 상태는 상기 피처에서 벽을 형성하는 재료의 제거에 영향을 미치도록 구성되는, 에칭 프로세스 수행 방법.

청구항 5

제 1 항에 있어서,

상기 바이어스 RF 전력은 약 10 MHz 미만의 주파수를 갖는, 에칭 프로세스 수행 방법.

청구항 6

제 1 항에 있어서,

상기 소스 RF 전력은 약 20 MHz보다 큰 주파수를 갖는, 에칭 프로세스 수행 방법.

청구항 7

제 1 항에 있어서,

상기 제 3 상태는 상기 제 1 상태의 지속 기간의 대략 1 내지 5 배인 지속 기간을 갖는, 에칭 프로세스 수행 방법.

청구항 8

제 1 항에 있어서,
 상기 제 2 상태는 상기 제 1 상태의 지속 기간과 거의 동일한 지속 기간을 갖는, 에칭 프로세스 수행 방법.

청구항 9

제 1 항에 있어서,
 상기 제 1 소스 RF 전력 레벨은 대략 1 내지 6 kW의 범위이고, 그리고
 상기 제 1 바이어스 RF 전력 레벨은 대략 5 내지 20 kW의 범위인, 에칭 프로세스 수행 방법.

청구항 10

제 1 항에 있어서,
 상기 제 2 소스 RF 전력 레벨은 대략 100 W 내지 6 kW의 범위인, 에칭 프로세스 수행 방법.

청구항 11

제 1 항에 있어서,
 상기 사이클 각각에서, 상기 제 3 상태는 상기 제 2 상태에 바로 이어지는, 에칭 프로세스 수행 방법.

청구항 12

제 1 항에 있어서,
 상기 사이클 각각에서, 상기 제 2 상태는 상기 제 3 상태에 바로 이어지는, 에칭 프로세스 수행 방법.

청구항 13

플라즈마 프로세싱 시스템으로 하여금 상기 플라즈마 프로세싱 시스템에서 기판 상에서 에칭 프로세스를 수행하게 하도록 구성된 제어기 디바이스에 있어서, 상기 방법은,
 상기 플라즈마 프로세싱 시스템의 전극에 소스 RF 전력을 인가하는 동작; 및
 상기 전극에 바이어스 RF 전력을 인가하는 동작을 포함하고,
 상기 소스 RF 전력 및 상기 바이어스 RF 전력은 함께 복수의 멀티-상태 펄싱된 RF 사이클들을 규정하는 펄싱된 신호들이고, 사이클 각각은 제 1 상태, 제 2 상태, 및 제 3 상태를 갖고,
 상기 제 1 상태는 제 1 소스 RF 전력 레벨을 갖는 상기 소스 RF 전력 및 제 1 바이어스 RF 전력 레벨을 갖는 상기 바이어스 RF 전력에 의해 규정되고,
 상기 제 2 상태는 실질적으로 제로 전력 레벨을 갖는 상기 소스 RF 전력 및 실질적으로 제로 전력 레벨을 갖는 상기 바이어스 RF 전력에 의해 규정되고, 그리고
 상기 제 3 상태는 상기 제 1 소스 RF 전력 레벨보다 작은 제 2 소스 RF 전력 레벨을 갖는 상기 소스 RF 전력, 및 실질적으로 제로 전력 레벨을 갖는 상기 바이어스 RF 전력에 의해 규정되는, 제어기 디바이스.

청구항 14

제 13 항에 있어서,
 상기 제 1 상태는 상기 기판의 표면 상의 피처의 에칭에 영향을 미치도록 구성되는, 방법.

청구항 15

제 14 항에 있어서,
 상기 제 2 상태는 상기 기판의 상기 표면 상의 상기 피처의 패시베이션에 영향을 미치도록 구성되는, 방법.

청구항 16

제 14 항에 있어서,

상기 제 3 상태는 상기 피처에서 넥을 형성하는 재료의 제거에 영향을 미치도록 구성되는, 방법.

청구항 17

제 13 항에 있어서,

상기 바이어스 RF 전력은 약 10 Mhz 미만의 주파수를 갖는, 방법.

청구항 18

제 13 항에 있어서,

상기 소스 RF 전력은 약 20 Mhz보다 큰 주파수를 갖는, 방법.

청구항 19

제 13 항에 있어서,

상기 제 3 상태는 상기 제 1 상태의 지속 기간의 대략 1 내지 5 배인 지속 기간을 갖는, 방법.

청구항 20

제 13 항에 있어서,

상기 제 2 상태는 상기 제 1 상태의 지속 기간과 거의 동일한 지속 기간을 갖는, 방법.

청구항 21

제 13 항에 있어서,

상기 제 1 소스 RF 전력 레벨은 대략 1 내지 6 kW의 범위이고, 그리고
상기 제 1 바이어스 RF 전력 레벨은 대략 5 내지 20 kW의 범위인, 방법.

청구항 22

제 13 항에 있어서,

상기 제 2 소스 RF 전력 레벨은 대략 100 W 내지 6 kW의 범위인, 방법.

청구항 23

제 13 항에 있어서,

상기 사이클 각각에서, 상기 제 3 상태는 상기 제 2 상태에 바로 이어지는, 방법.

청구항 24

제 13 항에 있어서,

상기 사이클 각각에서, 상기 제 2 상태는 상기 제 3 상태에 바로 이어지는, 방법.

발명의 설명

기술 분야

[0001] 본 개시의 구현 예들은 마스크 형상을 제어하고 선택도 대 프로세스 마진 트레이드 오프를 파괴하기 위한 멀티-상태 RF 펄싱 레짐 (regime) 에 관한 것이다.

배경 기술

[0002] RF 펄싱 기술은 지난 10 년 동안 CW (Continuous Wave) 모드에서 동작하는 것으로부터 펄싱 모드 (온-오프, 레

벨-투-레벨 (level-to-level)) 레짐들로 발전해 왔다. 2-상태 RF 펄싱의 발전들은 프로세스 마진 대 에칭 선택도, 프로파일 보우 (bow), CD (Critical Dimension) 및 에칭 레이트 균일성을 개선함으로써 고 종횡비 에칭을 가능하게 했다 (enable). 현재의 2-상태 RF 펄싱 명명법에서, "State1" (또는 "S1") 은 좁은 IADF를 얻기 위해 30 mTorr 미만의 압력에서 동작하고, 3 keV보다 큰 이온 에너지를 갖는, 예를 들어, 1 kW보다 큰 고 바이어스 및 소스 전력 상태를 나타낸다. "State0" (또는 "S0") 으로 지칭되는 펄스의 다른 상태는 저 바이어스 및 소스 전력, 예를 들어, 1 kW 미만을 갖고, 100 eV 미만의 이온 에너지를 갖는 증착 단계를 나타낸다. State0은 주로 직접 이온 증착 및 이온 활성화된 증착 증착과 같은 상이한 메커니즘들로 인한 패시베이션을 제공한다. 이 2-상태 RF 펄싱 레짐을 동작시키기 위한 통상적인 펄스 반복 레이트는 약 100 Hz 내지 2 kHz이다.

[0003] 디바이스 사이즈가 계속해서 더 축소되고 피치 (pitch) 사이즈가 더 감소됨에 따라 (예를 들어, 현재 100 nm에서 약 60 nm 미만으로), 전류 펄싱 기술 하에서 에칭 선택도 대 프로세스 마진 트레이드 오프를 파괴하는 것은 어렵다. 현재 기술 레짐들은 충분한 프로세스 마진 (예를 들어, 언더-에칭 (under-etch), 미개방 (not open), 캡핑 (capping)) 을 유지하는 동안 고 종횡비 에칭의 건전성을 밸런싱하기 위해 분투한다.

[0004] 이 맥락에서 본 개시의 구현 예들이 발생한다.

발명의 내용

[0005] 본 개시의 구현 예들은 마스크 형상을 제어하고 선택도 대 프로세스 마진 트레이드 오프를 파괴하기 위한 멀티-상태 RF 펄싱 레짐 (regime) 에 대한 방법들 및 시스템들을 포함한다.

[0006] 고 종횡비 (High Aspect Ratio; HAR) 콘택트 에칭의 주요 과제들 중 하나는 마스크 (예를 들어, Poly) 와 비교하여 스택을 선택적으로 에칭하려고 하는 동안 적절한 프로세스 마진을 유지하는 것이다. 일반적으로, 프로세스 마진은 HAR 프로세스 동안 제한 종횡비를 확립하기 때문에 네킹 (necking) 의 형상 및 크기와 관련이 있다. 그러나, 본 개시의 구현 예들은 마스크 (백) 형상을 제어하고 선택도 대 프로세스 마진 트레이드 오프를 개선하는 방법을 제공한다.

[0007] 본 개시의 구현 예들에 따라, 소스 전력 온리 (only) 레짐에 기초하여 중간 상태를 갖는 멀티-상태 RF 펄싱은 바람직하지 않은 마스크 패시팅 (faceting) 을 유발하지 않고 마스크 형상을 제어하는 것 (백을 트리밍함 (trim)) 을 돕는다. 이 소스 전력 온리 펄싱 레짐을 종래의 2-상태 온-오프 펄싱과 결합하는 것은 HAR 프로세스 개선 노브들의 이점들을 활용하기 위해 마진 대 선택도 트레이드 오프를 상당히 개선한다.

[0008] 일부 구현 예들에서, 플라즈마 프로세싱 시스템에서 기관 상에서 에칭 프로세스를 수행하기 위한 방법이 제공되고, 방법은 플라즈마 프로세싱 시스템의 전극에 소스 RF 전력을 인가하는 단계; 및 전극에 바이어스 RF 전력을 인가하는 단계를 포함하고, 소스 RF 전력 및 바이어스 RF 전력은 함께 복수의 멀티-상태 펄싱된 RF 사이클들을 규정하는 펄싱된 신호들이고, 사이클 각각은 제 1 상태, 제 2 상태, 및 제 3 상태를 갖고, 제 1 상태는 제 1 소스 RF 전력 레벨을 갖는 소스 RF 전력 및 제 1 바이어스 RF 전력 레벨을 갖는 바이어스 RF 전력에 의해 규정되고, 제 2 상태는 실질적으로 제로 (zero) 전력 레벨을 갖는 소스 RF 전력 및 실질적으로 제로 전력 레벨을 갖는 바이어스 RF 전력에 의해 규정되고, 제 3 상태는 제 1 소스 RF 전력 레벨보다 작은 제 2 소스 RF 전력 레벨을 갖는 소스 RF 전력, 및 실질적으로 제로 전력 레벨을 갖는 바이어스 RF 전력에 의해 규정된다.

[0009] 일부 구현 예들에서, 제 1 상태는 기관의 표면 상의 피치의 에칭에 영향을 미치도록 구성된다.

[0010] 일부 구현 예들에서, 제 2 상태는 기관의 표면 상의 피치의 패시베이션에 영향을 미치도록 구성된다.

[0011] 일부 구현 예들에서, 제 3 상태는 피치에서 백을 형성하는 재료의 제거에 영향을 미치도록 구성된다.

[0012] 일부 구현 예들에서, 바이어스 RF 전력은 약 10 Mhz 미만의 주파수를 갖는다.

[0013] 일부 구현 예들에서, 소스 RF 전력은 약 20 Mhz보다 큰 주파수를 갖는다.

[0014] 일부 구현 예들에서, 제 3 상태는 제 1 상태의 지속 기간의 대략 1 내지 5 배인 지속 기간을 갖는다.

[0015] 일부 구현 예들에서, 제 2 상태는 제 1 상태의 지속 기간과 거의 동일한 지속 기간을 갖는다.

[0016] 일부 구현 예들에서, 제 1 소스 RF 전력 레벨은 대략 1 내지 6 kW의 범위이고, 제 1 바이어스 RF 전력 레벨은 대략 5 내지 20 kW의 범위이다.

[0017] 일부 구현 예들에서, 제 2 소스 RF 전력 레벨은 대략 100 W 내지 6 kW의 범위이다.

[0018] 일부 구현 예들에서, 사이클 각각에서, 제 3 상태는 제 2 상태에 바로 이어진다.

[0019] 일부 구현 예들에서, 사이클 각각에서, 제 2 상태는 제 3 상태에 바로 이어진다.

[0020] 일부 구현 예들에서, 제어기 디바이스가 제공되고, 플라즈마 프로세싱 시스템으로 하여금 플라즈마 프로세싱 시스템에서 기판 상에서 에칭 프로세스를 수행하게 하도록 구성되고, 방법은: 플라즈마 프로세싱 시스템의 전극에 소스 RF 전력을 인가하는 동작; 및 전극에 바이어스 RF 전력을 인가하는 동작을 포함하고, 소스 RF 전력 및 바이어스 RF 전력은 함께 복수의 멀티-상태 펄싱된 RF 사이클들을 규정하는 펄싱된 신호들이고, 사이클 각각은 제 1 상태, 제 2 상태, 및 제 3 상태를 갖고, 제 1 상태는 제 1 소스 RF 전력 레벨을 갖는 소스 RF 전력 및 제 1 바이어스 RF 전력 레벨을 갖는 바이어스 RF 전력에 의해 규정되고, 제 2 상태는 실질적으로 제로 전력 레벨을 갖는 소스 RF 전력 및 실질적으로 제로 전력 레벨을 갖는 바이어스 RF 전력에 의해 규정되고, 그리고 제 3 상태는 제 1 소스 RF 전력 레벨보다 작은 제 2 소스 RF 전력 레벨을 갖는 소스 RF 전력, 및 실질적으로 제로 전력 레벨을 갖는 바이어스 RF 전력에 의해 규정된다.

[0021] 전술한 것은 본 개시의 특정한 비제한적인 구현 예들의 요약을 나타낸다는 것이 인식될 것이다. 부가적인 구현 예들은 본 개시의 범위에 따라 당업자에게 자명할 것이다.

도면의 간단한 설명

[0022] 도 1a는 본 개시의 구현 예들에 따른, 통상적인 DRAM 디바이스 (100) 의 절단 사시도를 개념적으로 예시한다.

도 1b는 본 개시의 구현 예들에 따른, 고 종횡비 에칭된 피처들의 절단 사시도를 개념적으로 예시한다.

도 2a는 본 개시의 구현 예들에 따른, 에칭 프로세스에 대한 단일 펄싱된 RF 사이클에 대한 RF 전력 대 시간의 그래프이다.

도 2b 및 도 2c는 상기 기술된 레벨-투-레벨 (level-to-level) 펄싱 프로세스의 S1 상태 및 S0 상태 각각에 따른 에칭된 피처의 단면도들을 개념적으로 예시한다.

도 3은 현재 RF 펄싱 기술의 트레이드 오프들을 개념적으로 예시한다.

도 4a, 도 4b, 및 도 4c는 본 개시의 구현 예들에 따른, 멀티-상태 펄싱된 RF 사이클에 대한 RF 전력 대 시간을 개념적으로 예시한다.

도 4d, 도 4e, 및 도 4f는 본 명세서에 기술된 멀티-상태 펄싱된 RF 사이클의 상태 각각의 효과들을 도시하는, 에칭된 피처의 단면도들을 개념적으로 예시한다.

도 5는 본 개시의 구현 예들에 따라, 피처의 에칭 동안 시간에 따라 상태 S2의 길이를 가변시키는 것을 개념적으로 예시한다.

도 6a, 도 6b, 및 도 6c는 본 개시의 구현 예들에 따른, 멀티-상태 RF 펄싱 사이클에 대한 RF 전력 대 시간을 도시하는 그래프들을 예시한다.

도 6d, 도 6e, 및 도 6f는 도 6a, 도 6b, 및 도 6c의 구현 예들에 따른 상태 S1, 상태 S2, 및 상태 S0의 효과를 입증하는, 에칭된 피처의 단면도들을 개념적으로 예시한다.

도 7은 본 명세서에 기술된 멀티-상태 RF 펄싱 레짐을 사용함으로써 프로세스 윈도우의 확장을 개념적으로 예시한다.

도 8은 본 개시의 구현 예들에 따른, 예시적인 ICP 증착 시스템을 예시한다.

도 9는 본 개시의 구현 예들에 따른, 상기 기술된 시스템들을 제어하기 위한 제어 모듈을 도시한다.

발명을 실시하기 위한 구체적인 내용

[0023] 전술한 기술 (description) 에서, 제시된 구현 예들의 완전한 이해를 제공하기 위해 수많은 구체적 상세들이 제시되었다. 개시된 구현 예들은 이들 구체적 상세들의 일부 또는 전부 없이 실시될 수도 있다. 다른 예들에서, 공지된 프로세스 동작들은 개시된 구현 예들을 불필요하게 모호하게 하지 않기 위해 상세히 기술되지 않았다. 개시된 구현 예들이 구체적 구현 예들과 함께 기술되었지만, 이는 개시된 구현 예들을 제한하도록 의도되지 않았다는 것이 이해될 것이다.

- [0024] 현재, 현재의 최신 유전체 에칭 프로세스들은 고 수직 에칭 레이트 및 적절한 측벽 패시베이션의 이점들을 결합하기 위해 온/오프 또는 레벨-투-레벨 (level-to-level) RF 펄싱에 의해 지원되는 1 또는 2 개의 RF 레짐들 (regimes) 의 구현 예들에 의존한다. 그러나, 본 개시의 구현 예들에 따라, 프로세스에서 보다 큰 마진을 독립적으로 복구하거나 추가할 수 있는 부가적인 레짐들이 식별된다. 구현 예들은 기존 에칭 기술들 (technologies) 에서 근본적인 프로세스 개발 한계들 및 배리어들을 극복하는 멀티-상태 RF 펄싱 스킴을 구현하는 것에 기초하여 적합한 중간 상태를 통합하는, 이러한 레짐에 기초하여 제공된다. 중간 상태는 보다 공격적인 고 에너지 상태 (On/High 상태) 및 보다 많은 폴리머화 (polymerizing) 패시베이션 상태 (Off/Low 상태) 를 용이하게 하기 위해, 저 이온 에너지 상태의 마스크 넥 폴리머의 우선적인 트리밍에 기초한다. 소스 전력을 사용하여 이러한 저 이온 에너지 상태를 도입하는 것은 넥/마스크 형상을 제어하는 것만을 돕는다. 이 접근법을 레벨-투-레벨 펄싱 대신 온-오프 펄싱과 결합하는 것은 마스크의 상단부에 보다 많은 폴리머 증착을 구동하고, 마스크의 상단부를 패시베이션하고 마스크 에칭 레이트를 제어한다. 이 접근법은 근본적으로 마스크 넥/프로세스 마진 대 선택도 사이의 트레이드 오프 파괴를 가능하게 한다 (enable).
- [0025] 도 1a는 본 개시의 구현 예들에 따른, 통상적인 DRAM 디바이스 (100) 의 절단 사시도를 개념적으로 예시한다. 통상적인 DRAM 디바이스는 1 내지 1.5 μm 높이의 스택으로 구성될 수도 있고, 이러한 DRAM 디바이스들의 제작은 커패시터 에칭 프로세스를 수반하는 커패시터들 (102) 의 제조를 포함한다. 커패시터 에칭은 예를 들어 노드에 따라 대략 60 내지 100 대 1인, 매우 높은 종횡비 피쳐들 (개념적으로 참조 번호 104에 도시됨) 의 적합한 에칭을 필요로 하는 유전체 에칭 프로세스의 일 예이다. 게다가, 피치 (pitch) 사이즈들은 또한 점점 보다 작게 스케일링되고, 종횡비가 점점 높아지면서, 에칭 프로세스에서 결함들에 대해 보다 작은 허용 오차가 있다. 커패시터 에칭에 대해, 제한 없이 예로서, 피치 사이즈는 50 nm보다 작을 수 있다. 본 개시의 구현 예들이 커패시터 에칭을 참조하여 기술되지만, 본 개시의 원리들은 임의의 적용 가능한 디바이스 맥락에서 임의의 고 종횡비 유전체 에칭 (예를 들어, 3D NAND, 예를 들어 메모리 홀 에칭) 에 적용될 수 있다는 것이 인식될 것이다.
- [0026] 도 1b는 본 개시의 구현 예들에 따른, 고 종횡비 에칭된 피쳐들의 절단 사시도를 개념적으로 예시한다. 상기 기술된 바와 같은 DRAM 커패시터들의 제조 맥락에서와 같이, 고 종횡비 에칭에서 발생할 수 있는 몇몇 문제들이 개념적으로 더 예시된다. 문제들은: 에칭 프로파일의 일부가 요각 (reentrant) 이 되는 피쳐의 보잉 (bowing); 에칭 방향이 곧은 수직 방향으로부터 측방향들로 이탈하는 피쳐의 트위스팅 (twisting); 피쳐가 하단부보다 상단부에서 보다 넓은 것과 같은, 상단부에서 하단부로의 임계 치수 변동; 피쳐가 목표된 엔드포인트에 도달하도록 완전히 에칭되는 것을 실패하는 불완전 에칭; 하드 마스크가 에칭되어 하드 마스크가 패싯되게 (facet) 하고 보잉의 문제를 악화시킬 수 있는, 하드 마스크에 대한 부적절한 선택도를 포함할 수 있다.
- [0027] 따라서, 고 종횡비 에칭에서, 최소 트위스팅 및 최소 종횡비 종속 에칭 (Aspect Ratio Dependent Etch; ARDE) 으로, 보우-프리 (bow-free), 곧은 프로파일의 에칭을 가능하게 하도록 프로파일 제어를 달성하는 것이 바람직하다. 불완전한 에칭 (언더-에칭 (under-etch)) 의 방지와 같은, 하드 마스크에 대한 선택도가 목표된다. 더욱이, 웨이퍼에 걸친 균일성, 뿐만 아니라 하단 층의 무결성의 유지가 추구된다.
- [0028] 도 2a는 본 개시의 구현 예들에 따른, 에칭 프로세스에 대한 단일 펄싱된 RF 사이클에 대한 RF 전력 대 시간의 그래프이다. 단일 펄싱된 RF 사이클 동안 시간에 따른 바이어스 RF 전력 및 소스 RF 전력이 도시된다. 현재 RF 펄싱 기술 하에서, 레벨-투-레벨 또는 온-오프 펄싱을 사용하는, 2-상태 펄싱 레짐이 채용된다. 이러한 2-상태 펄싱 레짐에서, State1 (S1) 은 소스 RF 및 바이어스 RF가 고전력 상태들인 고 이온 에너지 생성 상태인 반면, State0 (S0) 은 소스 RF 및 바이어스 RF가 저전력 또는 완전히 오프 상태들인 저 이온 에너지 생성 상태이다. S1이 표면을 활성화시키고 막을 에칭하도록 지향된 고 에너지 이온들을 생성하기 때문에, S1의 기능은 유전체 재료를 에칭하는 것이다. S0의 주요 역할은 패시베이션이지만, S0은 주로 중성으로 구동되기 때문에, 에칭된 피쳐에서 패시베이션을 구동하지만, 여전히 에칭을 유지하기 위해 약간의 저 에너지가 있을 수 있다.
- [0029] 도 2b 및 도 2c는 상기 기술된 레벨-투-레벨 (level-to-level) 펄싱 프로세스의 S1 상태 및 S0 상태 각각에 따른 에칭된 피쳐의 단면도들을 개념적으로 예시한다. 도시된 바와 같이, S1은 주로 고 종횡비 피쳐의 에칭을 가능하게 하지만, 또한 마스크의 스퍼터링 (sputtering) 및 "넥" 프로파일의 형성을 유발할 수도 있다. S0은 주로 패시베이션, 직접 이온 증착을 통한 마스크 보호, 및 이온-보조된 중성 증착을 가능하게 한다.
- [0030] 따라서, 레벨-투-레벨 (L2L) 펄싱된 RF를 사용하면, S1은 고 종횡비 에칭을 제공하지만, 또한 스퍼터링하고 넥을 형성한다; S0는 이온-보조된 중성 증착을 제공한다. 그러나 둘 모두는 어느 정도의 네킹을 유발하고, 보다 높은 AR 및 보다 작은 피치로 이동함에 따라, 넥을 개방하는 것이 어려워진다. L2L을 사용하면, 넥에서 가장 타이트한 임계 치수가 발생하고, 이는 매우 작은 피치 사이즈 또는 피치 사이즈로 갈 때 에칭을 스스로를 하는

(throttle) 경향이 있다. 예를 들어, 벡 AR은 피쳐 AR의 거의 두 배일 수 있다. 이는 또한 적용할 수 있는 화학 물질의 종류 및 에칭할 구조체 내로 인가될 수 있는 에너지 (energization) 의 양을 제한하고, 따라서 이는 고 종횡비 에칭에서 제한기 (limiter) 로서 작용한다.

- [0031] 도 3은 현재 RF 펄싱 기술의 트레이드 오프들을 개념적으로 예시한다. 예를 들어, 유전체 고 종횡비 콘택트 에칭에서 (예를 들어, DRAM 및 3DNAND에서), 현재 레벨-투-레벨 RF 펄싱 레짐을 활용할 때 몇몇 제한들 및 제약들이 있다. State1에 대해, 현재 레벨-투-레벨 펄싱 하에서, 고 전력 바이어스 (예를 들어, 400 kHz 주파수) 가 바람직하지만, 고 400 kHz : 60 MHz 비에서 홀 막힘 (clogging) 으로 인해 실제로 사용 가능하지 않다. 그리고 이를 보상하기 위한 화학 물질 튜닝은 과도한 보우를 초래한다. State0에 대해, 마스크 선택도 및 보우를 유지하기 위해 저전력이 사용된다. 보다 높은 전력은 막힘을 개선할 수 있지만 마스크 선택도를 손상시킨다. 이러한 제약들이 주어지면, 2-상태 펄싱의 트레이드 오프들을 파괴하는 것은 어렵다.
- [0032] 따라서, 현재 기술은 스케일링 측면에서 한계에 직면한다. 스택이 점점 보다 길어짐에 따라, 종횡비는 성장하고, 에칭 레이트는 종횡비 종속 에칭 (ARDE) 의 함수로서 피쳐들에서 보다 가파르게 감소한다. 따라서 보다 깊은 종횡비에서 프로파일을 유지하기 위해, 통상적인 트레이드 오프는 ARDE로 인한 스택 에칭 레이트이다. 점점 보다 타이트한 피치에 대해 보잉으로부터 보호하기 위해, 마스크를 패싱하는 고 이온 에너지들이 사용된다. 즉, S1은 고 이온 에너지 상태를 생성하도록 동작되고, 마스크 패시팅을 유발한다. 한편, 보다 낮은 피치 사이즈에서 비용을 감소시키기 위해, 제작자들은 마스크 재료의 양을 감소시키고자 한다. 산업계가 점점 보다 낮은 피치들로 이동함에 따라 마스크 및 아래 스택이 주어지면, 보다 적은 마스크 재료를 가짐으로써 비용 감소가 추구된다. 따라서, 마스크에 대한 선택도가 중요하다. 그러나 고 종횡비들에서 선택도를 개선하기 위해, 트레이드 오프는 막힘이다. 홀들이 서로 막히고, 이는 디바이스 고장을 유발한다.
- [0033] 따라서 현재 RF 펄싱 레짐 하에서, 이들 트레이드 오프들이 보이고, 임의의 일 방향으로 프로파일을 개선하도록 트레이드 오프들을 파괴하는 것은 어렵다.
- [0034] 그러나, 본 개시의 구현 예들에 따라, 멀티-상태 RF 펄싱 레짐이 소스 전력 온리 레짐에 기초하여 중간 상태로 도입된다. 이러한 멀티-상태 RF 펄싱 레짐은 적합한 프로파일 및 마스크 선택도를 갖는 고 종횡비 피쳐들의 개선된 에칭을 가능하게 하도록 마진 대 선택도 트레이드 오프를 상당히 개선한다.
- [0035] 도 4a, 도 4b, 및 도 4c는 본 개시의 구현 예들에 따른, 멀티-상태 펄싱된 RF 사이클에 대한 RF 전력 대 시간을 개념적으로 예시한다. 도 4a는 바이어스 RF 전력 및 소스 RF 전력 모두를 도시한다. 부가적인 명확성을 위해, 도 4b는 시간에 따른 바이어스 RF 전력만을 예시하고, 도 4c는 시간에 따른 소스 RF 전력만을 예시한다. 도 4d, 도 4e, 및 도 4f는 본 명세서에 기술된 멀티-상태 펄싱된 RF 사이클의 상태 각각의 효과들을 도시하는, 에칭된 피쳐의 단면들을 개념적으로 예시한다. 펄싱된 RF 사이클은 3 개의 별개의 RF 상태들을 채용하는, 3-레벨 (tri-level) 펄싱된 RF로서 특성화될 수 있다. 예시된 구현 예에 도시된 바와 같이, S1은 고 소스 전력 및 고 바이어스 전력을 제공하도록 구성된다. 도 4d에 도시된 바와 같이, 이는 고 종횡비 (HAR) 에칭을 생성하지만, 또한 벡을 형성하도록 마스크를 스퍼터링한다. S0은 소스 또는 바이어스 전력이 인가되지 않은 오프 상태로 구성된다. 도 4e에 도시된 바와 같이, S0은 상단에서 보다 많은 중성 증착을 구동하여, 마스크를 보호한다. 일부 구현 예들에서, S0는 직접 이온 증착 및 이온-보조된 중성 증착을 제공하도록 구성된다.
- [0036] 중간 상태 S2 (State2) 는 저 소스 전력 및 제로 (zero) 바이어스 전력을 사용하여, 소스 전력 온리 상태 (예를 들어, 60 MHz, 고 주파수) 로 구성된다. 도 4f에 도시된 바와 같이, S2는 해리를 유도하고, 형성되는 모든 벡을 에칭함으로써 벡을 개방하는 것을 돕는다. 따라서 상태 S2는 벡을 개방하도록 구성된다.
- [0037] 따라서, 본 개시의 구현 예들에 따라, 벡을 형성하는 S1은 고 에너지 이온들을 사용하지만, S2는 벡을 개방하는 한편, S0은 많은 패시베이션을 제공한다. 발생하는 피쳐는 개방된 벡을 갖고, 또한 보다 많은 패시베이션으로 인해 보다 많은 마스크를 갖는다. 이는 벡 대 선택도의 트레이드 오프 문제를 해결한다.
- [0038] 대조적으로 S1 및 S0만이 실행되는 레벨-투-레벨 RF 펄싱 레짐에서, 많은 패시베이션이 있지만, 막히는 벡도 있을 것이다. 그러나 S1, S0, 및 S2를 채용하는 3-레벨 RF 펄싱 레짐을 사용하면, 이는 선택도 대 캡 마진의 트레이드 오프를 파괴하는 개방 벡 및 패시베이션을 제공한다. 일반적으로 말하면, 상태 S0은 선택도를 제공하는 한편, 상태 S2는 캡 마진을 개선한다.
- [0039] 일반적으로 말하면, 일부 구현 예들에서, 바이어스 전력은 약 10 MHz 미만의 주파수에 있다. 일부 구현 예들에서, 바이어스 전력은 약 400 kHz의 주파수에 있다.
- [0040] 일부 구현 예들에서, 소스 전력은 약 10 MHz 이상의 주파수에 있다. 일부 구현 예들에서, 소스 전력은 약 20 MHz

보다 큰 주파수에 있다. 일부 구현 예들에서, 소스 전력은 약 60 mW의 주파수에 있다.

- [0041] 일부 구현 예들에서, 바이어스 주파수 및 소스 주파수는 상이한 생성기들을 사용하여 척에 인가된다.
- [0042] 다양한 구현 예들에서, 바이어스 전력 및 소스 전력의 특정한 파라미터들은 상태들 각각에서 가변할 수도 있다는 것이 인식될 것이다.
- [0043] 일부 구현 예들에서, S1 바이어스 전력은 약 5 내지 20 kW의 범위이다. 일부 구현 예들에서, S1 소스 전력은 약 1 내지 6 kW의 범위이다. 일부 구현 예들에서, S1 바이어스 전력 및 S1 소스 전력 중 하나 또는 모두는 예를 들어 피처 내 에칭의 경과 시간, 피처의 현재 깊이, 또는 피처의 현재 중형비에 따라 시간에 따라 가변할 수도 있다. 일부 구현 예들에서, S1 바이어스 전력 및/또는 S1 소스 전력은 경과된 에칭 시간, 깊이, 또는 중형비가 상승함에 따라 상승하도록 구성된다.
- [0044] 일반적으로 말하면, S0 상태는 바이어스 전력 및 소스 전력 모두가 실질적으로 제로 레벨 또는 거의 제로 레벨인, 오프 상태인 것으로 고려된다.
- [0045] 일부 구현 예들에서, S2 바이어스 전력은 실질적으로 제로 또는 거의 제로이다. 일부 구현 예들에서, S2 소스 전력은 약 100 W 내지 6 kW의 범위이다. 일부 구현 예들에서, S2 소스 전력은, 예를 들어 피처 내 에칭의 경과 시간, 피처의 현재 깊이, 또는 피처의 현재 중형비에 따라 시간에 따라 가변할 수도 있다. 일부 구현 예들에서, S2 소스 전력은 경과된 에칭 시간, 깊이, 또는 중형비가 증가함에 따라 상승하도록 구성된다.
- [0046] S1, S0, 및 S2의 상대적인 지속 기간들은 또한 본 개시의 구현 예들에 따라 적합한 에칭 프로파일 및 에칭 레이트들을 제공하도록 구성될 수도 있다는 것이 인식될 것이다. 일부 구현 예들에서, S2 대 S1의 지속 기간들의 비는 약 1 대 1 (1:1) 내지 5 대 1 (5:1) 범위이다.
- [0047] 일부 구현 예들에서, S0 대 S1의 지속 기간들의 비는 대략 1 대 1 (1 : 1) 이다. 일부 구현 예들에서, 이 비는 가변할 수 있다.
- [0048] 다양한 상태들의 상대적인 시간 지속 기간들은 피치, 에칭 깊이, 및 제어될 파라미터에 종속될 수 있다는 것이 인식될 것이다. 예를 들어, 상대적으로 얇은 AR 에칭에 대해, 에칭의 시작 시 AR이 중요한 역할을 하지 않기 때문에, S2는 넥을 개방하기 위해 아주 길 필요는 없다. 그러나, 에칭이 깊어지고 보다 높은 AR 에칭이 요구됨에 따라, S2는 보다 높은 중형비 에칭을 가능하게 하도록 넥을 개방하는 중요한 역할을 한다.
- [0049] 도 5는 본 개시의 구현 예들에 따라, 피처의 에칭 동안 시간에 따라 상태 S2의 길이를 가변시키는 것을 개념적으로 예시한다. 예시된 그래프 (500) 에서, S2 지속 기간 대 에칭 깊이/시간/중형비가 도시된다. 나타낸 바와 같이, S2의 지속 기간은 피처 내의 현재 에칭 깊이, 또는 피처의 에칭 시간, 또는 피처의 현재 중형비가 증가함에 따라 증가한다. 제한 없이 예로서, 피처가 상대적으로 얇은 깊이와 결과적으로 보다 낮은 중형비를 가지면 (참조 번호 502에 개념적으로 도시됨), 피처의 에칭 초기의 경우일 수도 있기 때문에, 소스 RF 전력 프로파일은 S2의 상대적으로 짧은 기간으로 그래프 (504) 에 의해 도시된 것처럼 보일 수도 있다. 대조적으로, 피처가 상대적으로 깊은 깊이와 결과적으로 보다 높은 중형비를 가지면 (참조 번호 506에 개념적으로 도시됨), 피처의 에칭 후기의 경우일 수도 있기 때문에, 소스 RF 전력 프로파일은 S2의 상대적으로 긴 기간으로 그래프 (504) 에 의해 도시된 것처럼 보일 수도 있다.
- [0050] 따라서, 넥 개방 단계가 에칭 프로파일을 유지하기 위해 보다 중요해짐에 따라, 중형비가 보다 높을수록, S2 지속 기간이 보다 길어진다. S1, S0, 및 S1의 지속 기간들은 모두 스케일링 가능하고, 또한 S1 및 S0에 대한 S2의 종속성이 있을 수 있다. 소스 RF 전력은 넥의 제거에 이어서 패시베이션하도록 구성된다.
- [0051] 상기 기술된 구현 예들에서, 다양한 상태들은 순서 S1-S0-S2로 실행되었다 (그리고 반복되었다). 일반적으로 말하면, 이는 에칭 (S1에 의해 제공됨), 이어서 패시베이션 (S0에 의해 제공됨), 이어서 넥 개방 (S2에 의해 제공됨) 을 제공한다.
- [0052] 그러나, 다른 구현 예들에서, S2는 상태들의 순서가 S1-S2-S0이도록 (그리고 반복됨) S1과 S0 사이에서 발생할 수 있다. 이는 에칭 (S1에 의해 제공됨), 이어서 넥 개방 (S2에 의해 제공됨), 이어서 패시베이션 (S0에 의해 제공됨) 을 제공한다.
- [0053] 도 6a, 도 6b, 및 도 6c는 본 개시의 구현 예들에 따른, 멀티-상태 RF 펄싱 사이클에 대한 RF 전력 대 시간을 도시하는 그래프들을 예시한다. 도 6a는 시간에 따른 바이어스 RF 전력 및 소스 RF 전력 모두를 예시한다. 추가 명확성을 위해, 도 6b는 시간 단독에 따른 바이어스 RF 전력을 예시하고, 도 6c는 시간 단독에 따른 소스 RF

전력을 예시한다. 예시된 구현 예에서, 상태들은 순서 S1-S2-S0으로 실행된다. 이전에 기술된 구현 예들에서와 같이, S1은 고 바이어스 전력 및 고 소스 전력을 채용하는 고 이온 에너지 상태이다. S2는 실질적으로 제로 바이어스 전력 및 저 소스 전력을 채용하는, 소스 전력 오픈 상태이다. S0은 실질적으로 제로 바이어스 전력 및 실질적으로 제로 소스 전력을 채용하는, 오프 상태이다.

[0054] 도 6d, 도 6e, 및 도 6f는 도 6a, 도 6b, 및 도 6c의 구현 예들에 따른 상태 S1, 상태 S2, 및 상태 S0의 효과를 입증하는, 예칭된 피치의 단면들을 개념적으로 예시한다. 도 6d에 도시된 바와 같이, 상태 S1은 고 종횡비 피치의 예칭을 가능하게 하도록 고 이온 에너지를 생성하지만, 또한 마스크의 스퍼터링을 생성하고 피치 내에 넥이 형성되게 한다. 도 6e에 도시된 바와 같이, 상태 S2는 넥을 개방하는 중간 이온 에너지들에서 저 이온 에너지들을 생성한다. 도 6f에 도시된 바와 같이, 상태 S0은 직접 이온 증착 및 이온-보조된 증착 증착을 가능하게 함으로써 마스크를 보호한다.

[0055] 본 개시의 구현 예들은 유전체 예칭에 적용 가능하다. 일부 구현 예들에서, 불소-기반 화학 물질, 예를 들어, 플루오로카본, 하이드로플루오로카본, 등이 채용된다.

[0056] RF 펄싱 레짐이 시작될 때, 온-오프 펄싱으로 동작되었다 (S1S0). 그러나, 이는 많은 패시베이션을 발생시키고, 따라서 산업계는 일부 전력이 S0에 있는 레벨-투-레벨 펄싱으로 이동했다. 그러나 이는 보다 많은 전력을 공급하면 패시베이션을 스퍼터링하는 이온들을 도입하기 때문에, 보다 큰 선택도를 갖는 이점의 손실을 유발한다. 그러나, 본 명세서에 제공된 3-레벨 멀티-상태 RF 펄싱을 사용하여, 패시베이션이 여전히 사용되는 동안 넥을 개방하는 새로운 소스 오픈 상태가 사용된다. 이는 선택도 대 넥의 종래의 프로세스 트레이드 오프를 파괴한다.

[0057] 도 7은 본 명세서에 기술된 멀티-상태 RF 펄싱 레짐을 사용함으로써 프로세스 윈도우의 확장을 개념적으로 예시한다. 특히, 미개방 (not-open) 마진과 브리징 (bridging) 사이에는 트레이드 오프가 있다. 피치 개구부에서 넥의 구축으로 인해 HAR 예칭이 실패하는, 미개방 상태가 참조 번호 700으로 도시된다. 그러나, 미개방 상태에 대한 트레이드 오프는 피치의 보잉이고, 가능하게 디바이스 고장을 유발하는 개방 콘택트들을 생성하는 피치들을 서로 브리징한다. 따라서, 미개방 상태와 브리징 상태 사이에 프로세스 윈도우가 존재하지만, CD/피치 사이즈가 각각의 새로운/발전된 기술 노드와 함께 감소됨에 따라 보다 좁아진다. 따라서, 주요 프로세스 목표는 고 종횡비 콘택트 예칭 능력을 확장하기 위해, 미개방 마진을 희생하지 않고 보우 감소를 달성하는 것이다. 보다 작은 넥/큰 캡핑 (capping) 마진으로 인한 미개방 마진의 개선이 추구된다; 그리고 보우 감소를 위한 브리지 마진의 개선이 또한 추구된다.

[0058] 그래프 (704) 는 연속파 (참조번호 706), 레벨-투-레벨 (참조번호 708) 및 현재 기술된 3-레벨 (참조번호 710) RF 펄싱 레짐들 하의 프로세스 윈도우를 도시하는, 결합 대 예칭 후 검사의 플롯을 도시한다.

[0059] 이전의 연속파 (Continuous Wave; CW) 레짐들로부터, 피치 사이즈가 감소함에 따라, 기술은 레벨-투-레벨 펄싱으로 이동하고, 펄싱은 예칭 상태와 패시베이션 상태 사이에서 진행되고, 이는 고 종횡비 예칭을 위한 프로세스 윈도우를 개선한다. 그러나 이제 기술은 피치 사이즈가 고 종횡비 피치들을 얼마나 잘 예칭할 수 있는지를 좌우하는 지점까지 발전했다. 도시된 바와 같이, 본 명세서에서 도입된 3-레벨 RF 펄싱 레짐은 프로세스 동작을 위한 윈도우를 더 넓혀서, 디바이스 고장 없이 예칭을 가능하게 한다. 알 수 있는 바와 같이, 프로세스 윈도우는 이제 보다 넓고, 이 윈도우 내에서 결합들을 제어하는 것이 가능해진다.

[0060] 기술된 바와 같이, 막힘은 넥 상에 너무 많은 폴리머가 있고 피치 개구부가 막힐 때 발생할 수 있고, 또는 브리징은 홀들이 하나로 브리징되는 (개방된 콘택트를 발생시키는) 매우 큰 보잉에 의해 발생할 수 있다. 연속파 모드 하에서, 참조 번호 712에 도시된 바와 같은 프로파일이 보일 수도 있고, 이는 주로 넥을 막는다. 레벨-투-레벨 모드 하에서, 참조 번호 714에 도시된 바와 같은 프로파일이 제공되고, 보다 큰 넥 및 보다 작은 보우가 있어서, 막힘이 제어되지만 프로세스 윈도우는 매우 짧다. 그러나 본 개시의 구현 예들에 따른 3-레벨 펄싱을 사용하여, 참조 번호 716에 도시된 바와 같은 프로파일은 훨씬 보다 넓은 개방 넥, 그리고 훨씬 우수한 프로세스 윈도우를 제공한다. 넥 ARDE가 완화됨에 따라, 보다 빠른 예칭 레이트들 및 보다 우수한 선택도가 가능하다.

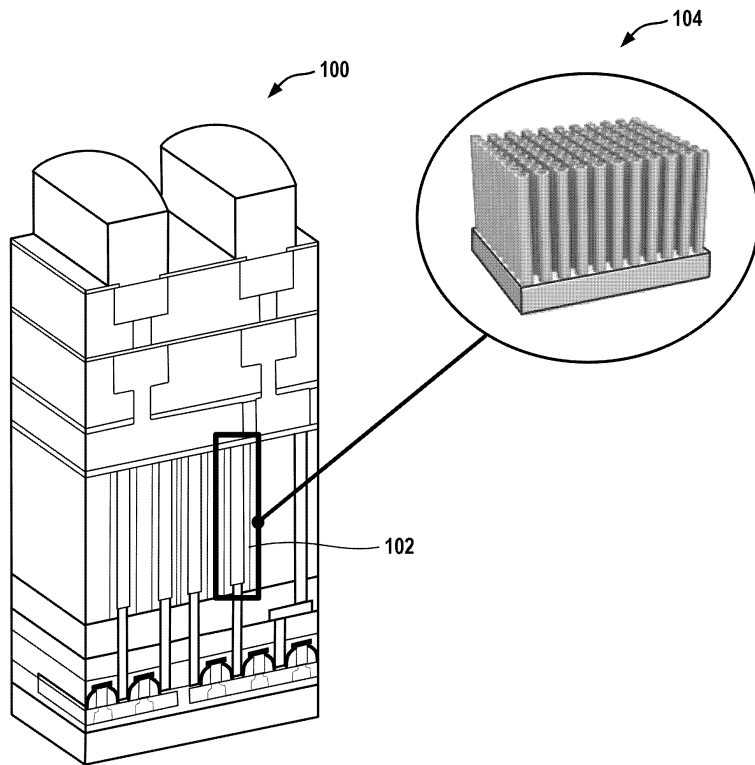
[0061] 또 다른 이점은 3-레벨 RF 펄싱 레짐이 보다 넓은 화학 물질 선택을 가능하게 한다는 것이다. 피치 사이즈들이 점점 작아짐에 따라 새로운 화학 물질들을 도입하는 것이 보통 어렵지만, 보다 넓은 프로세스 윈도우를 제공하는 것은 RF 레짐을 개방할 뿐만 아니라, 화학 물질 레짐을 개방하여, 측벽을 패시베이팅하도록 보다 많은 패시베이팅 화학 물질들의 적용을 가능하게 한다.

- [0062] 본 명세서에 기술된 다양한 구현 예들은 플라즈마 프로세싱 시스템에서 수행될 수도 있다. 도 8을 참조하면, 예시적인 플라즈마 처리 시스템 또는 장치는 가스들 (805, 807, 809) (예를 들어, 반응 물질 가스 및 퍼지 가스) 또는 다른 화학 물질을 챔버 (801) 로 분배하기 위한 가스 인젝터/샤워헤드/노즐 (803), 챔버 벽들 (811), 웨이퍼를 척킹 (chucking) 및 디척킹하기 (dechucking) 위한 정전기 전극들을 포함할 수도 있는 프로세싱될 기관 또는 웨이퍼 (815) 를 홀딩하기 위한 척 (813) 을 갖는, 챔버 (801) 를 포함할 수도 있다. 척 (813) 은 열적 제어를 위해 가열되고, 기관 (815) 을 목표된 온도로 가열할 수 있게 한다. 일부 구현 예들에서, 척 (813) 은 본 개시의 구현 예들에 따라 바이어스 전압을 제공하도록 RF 전력 공급부 (817) 를 사용하여 전기적으로 대전될 수도 있다.
- [0063] 소스 RF 전력 공급부 (819) 가 기관 (815) 위의 프로세스 공간에 플라즈마 (825) 를 생성하기 위해 척 (813) 내의 전극에 소스 RF 전력을 공급하도록 구성된다. 일부 구현 예들에서, 챔버 벽들은 열 관리 및 효율성을 지지하도록 가열된다. 진공 소스 (827) 가 챔버 (801) 로부터 가스들을 배기하도록 진공을 제공한다. 시스템 또는 장치는 챔버 압력, 불활성 가스 플로우, 플라즈마 소스 전력, 플라즈마 소스 주파수, 반응성 가스 플로우; 바이어스 전력, 바이어스 주파수, 온도, 진공 설정들; 및 다른 프로세스 조건을 조절하는 것과 같은 챔버 또는 장치의 동작들 중 일부 또는 전부를 제어하기 위한 시스템 제어기 (829) 를 포함할 수도 있다.
- [0064] 일부 구현 예들에서, 시스템/장치는 기관들을 프로세싱하기 위한 하나 이상의 챔버를 포함할 수도 있다.
- [0065] 도 9는 본 개시의 구현 예들에 따른, 상기 기술된 시스템들을 제어하기 위한 제어 모듈 (900) 을 도시한다. 예를 들어, 제어 모듈 (900) 은 프로세서, 메모리 및 하나 이상의 인터페이스들을 포함할 수도 있다. 제어 모듈 (900) 은 부분적으로 센싱된 값들에 기초하여 시스템의 디바이스들을 제어하도록 채용될 수도 있다. 예를 들어, 제어 모듈 (900) 은 센싱된 값들 및 다른 제어 파라미터들에 기초하여 밸브들 (902), 필터 히터들 (904), 펌프들 (906), 및 기타 디바이스들 (908) 중 하나 이상을 제어할 수도 있다. 제어 모듈 (900) 은 단지 예를 들면, 압력 마노미터들 (910), 플로우 미터들 (912), 온도 센서들 (914), 및/또는 기타 센서들 (916) 로부터 센싱된 값들을 수신한다. 제어 모듈 (900) 은 또한 반응 물질 전달 및 플라즈마 프로세싱 동안 프로세스 조건들을 제어하도록 채용될 수도 있다. 제어 모듈 (900) 은 통상적으로 하나 이상의 메모리 디바이스들 및 하나 이상의 프로세서들을 포함할 것이다.
- [0066] 제어 모듈 (900) 은 반응 물질 전달 시스템 및 플라즈마 프로세싱 장치의 액티비티들을 제어할 수도 있다. 제어 모듈 (900) 은 프로세스 타이밍, 전달 시스템 온도, 필터들에 걸친 압력 차들, 밸브 위치들, 가스들의 혼합물, 챔버 압력, 챔버 온도, 웨이퍼 온도, RF 전력 레벨들, 웨이퍼 ESC 또는 페데스탈 위치, 및 특정한 프로세스의 다른 파라미터들을 제어하기 위한 인스트럭션들의 세트들을 포함하는 컴퓨터 프로그램들을 실행한다. 제어 모듈 (900) 은 또한 압력 차를 모니터링할 수도 있고, 하나 이상의 경로들로부터 하나 이상의 다른 경로들로 증기 반응 물질 전달을 자동으로 스위칭할 수도 있다. 제어 모듈 (900) 과 연관된 메모리 디바이스들 상에 저장된 다른 컴퓨터 프로그램들이 일부 구현 예들에서 채용될 수도 있다.
- [0067] 통상적으로 제어 모듈 (900) 과 연관된 사용자 인터페이스가 있을 것이다. 사용자 인터페이스는 디스플레이 (918) (예를 들어, 장치 및/또는 프로세스 조건들의 디스플레이 스크린 및/또는 그래픽 소프트웨어 디스플레이들), 및 포인팅 디바이스들, 키보드들, 터치 스크린들, 마이크로폰들, 등과 같은 사용자 입력 디바이스들 (920) 을 포함할 수도 있다.
- [0068] 프로세스 시퀀스에서 반응물질의 전달, 플라즈마 프로세싱 및 다른 프로세스들을 제어하기 위한 컴퓨터 프로그램들은 임의의 종래의 컴퓨터 관독 가능 프로그래밍 언어: 예를 들어, 어셈블리 언어, C, C++, Pascal, Fortran 또는 다른 것들로 작성될 수 있다. 컴파일링된 객체 코드 또는 스크립트가 프로그램에서 식별된 태스크들을 수행하도록 프로세서에 의해 실행된다.
- [0069] 제어 모듈 파라미터들은 예를 들어, 필터 압력 차들, 프로세스 가스 조성 및 플로우 레이트들, 온도, 압력, RF 전력 레벨들 및 RF 주파수와 같은 플라즈마 조건들, 냉각 가스 압력, 및 챔버 벽 온도와 같은 프로세스 조건들에 관련된다.
- [0070] 시스템 소프트웨어는 많은 상이한 방식들로 설계되거나 구성될 수도 있다. 예를 들어, 다양한 챔버 컴포넌트 서브루틴들 또는 제어 객체들이 본 발명의 증착 프로세스들을 수행하기 위해 필요한 챔버 컴포넌트들의 동작을 제어하도록 작성될 수도 있다. 이 목적을 위한 프로그램들 또는 프로그램들의 섹션들의 예들은 기관 포지셔닝 코드, 프로세스 가스 제어 코드, 압력 제어 코드, 히터 제어 코드, 및 플라즈마 제어 코드를 포함한다.
- [0071] 전술한 구현 예들이 이해의 명확성의 목적들을 위해 다소 상세히 기술되었지만, 특정한 변화들 및 수정들이 개

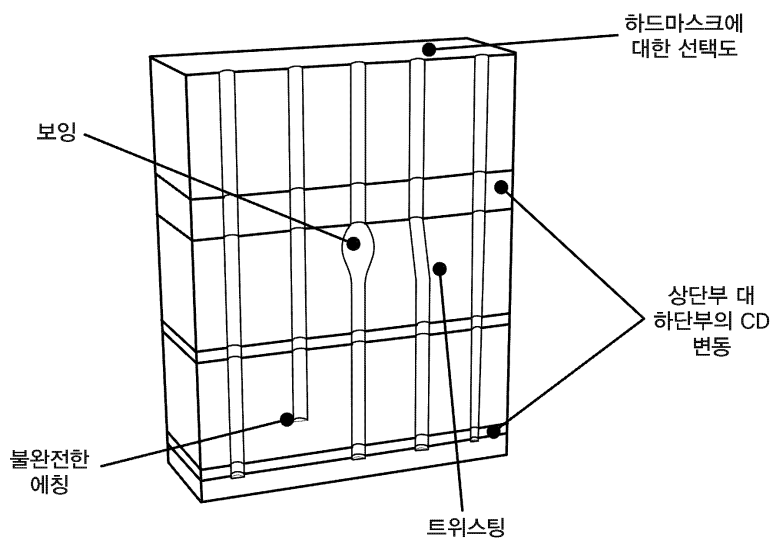
시된 구현 예들의 범위 내에서 실시될 수도 있다는 것이 자명할 것이다. 본 구현 예들의 프로세스들, 시스템들, 및 장치를 구현하는 많은 대안적인 방식들이 있다는 것을 주의해야 한다. 따라서, 본 구현 예들은 예시적이고, 제한적이지 않은 것으로 간주될 것이며, 구현 예들은 본 명세서에 주어진 세부사항들로 한정되지 않을 것이다.

도면

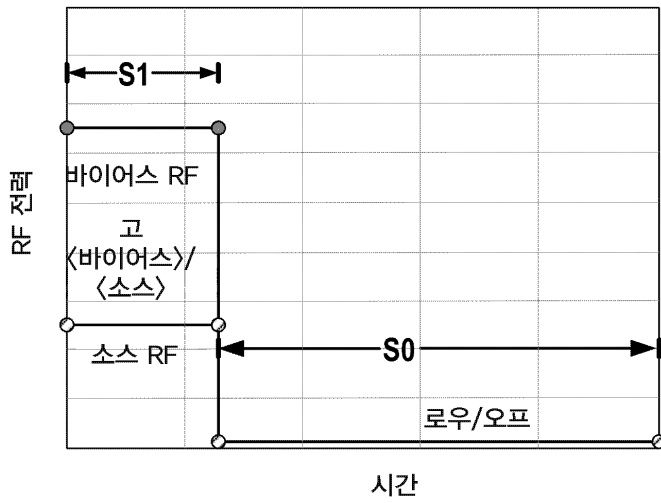
도면1a



도면1b



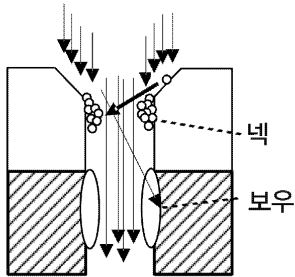
도면2a



도면2b

레벨-투-레벨 필싱

고 IE/좁은 IADF: S1

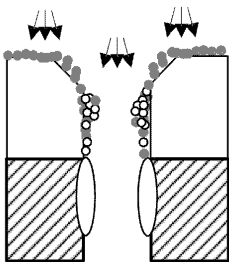


고 중형비 에칭 및
마스크 스퍼터링으로
넥 형성

도면2c

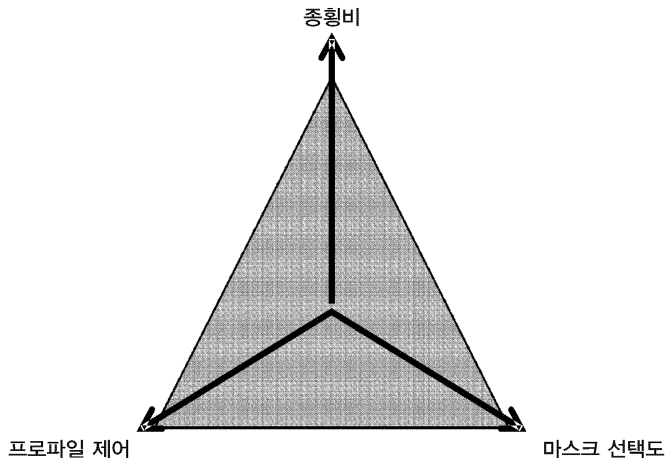
레벨-투-레벨 필싱

매우 낮은 IE: S0

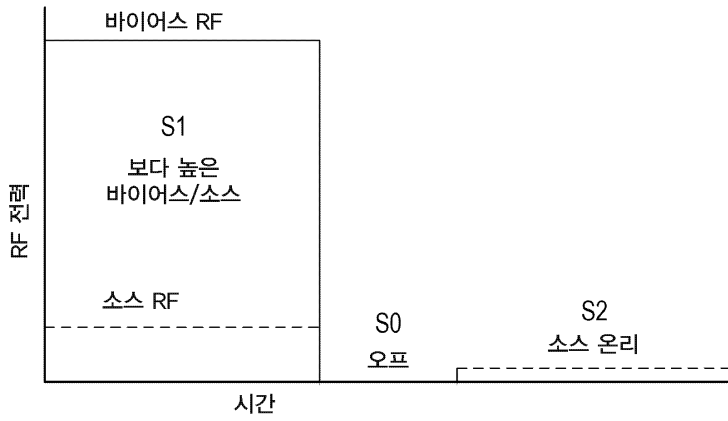


마스크 보호 (직접 이온
증착 및 이온-보조된
중성 증착)

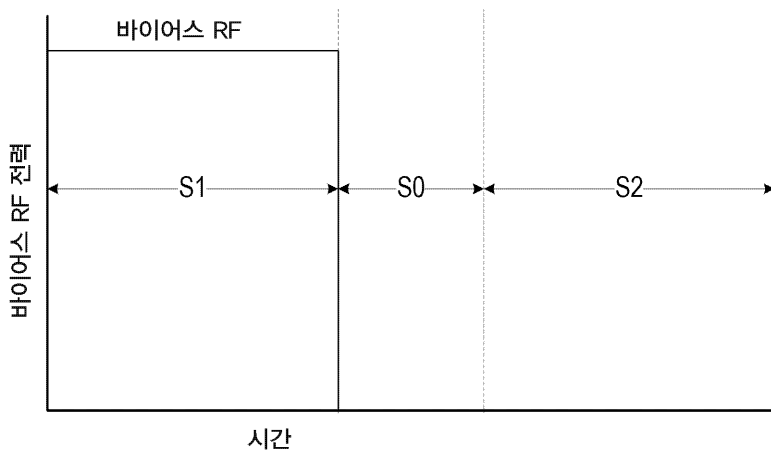
도면3



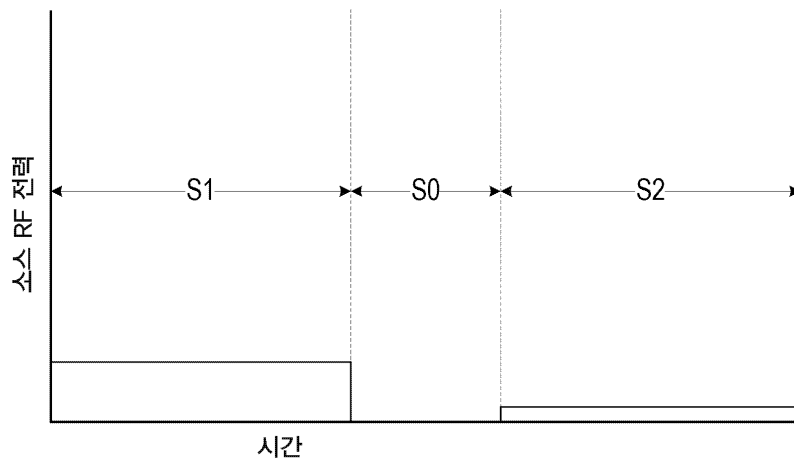
도면4a



도면4b



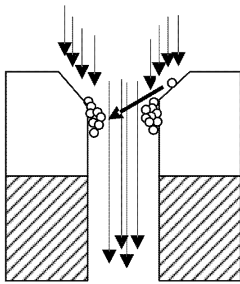
도면4c



도면4d

3-레벨 펄싱

고 IE/좁은 IADF: S1

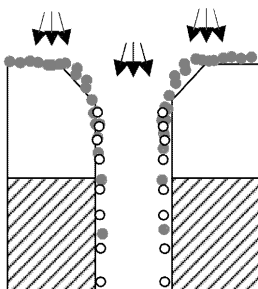


고 종횡비 에칭 및
마스크 스퍼터링으로
넥 형성

도면4e

3-레벨 펄싱

IE 없음: S0

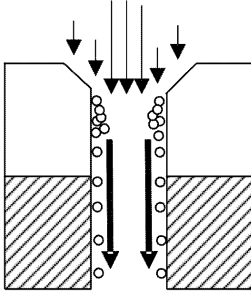


마스크 보호 (직접 이온
증착, 이온-보조된
중성 증착)

도면4f

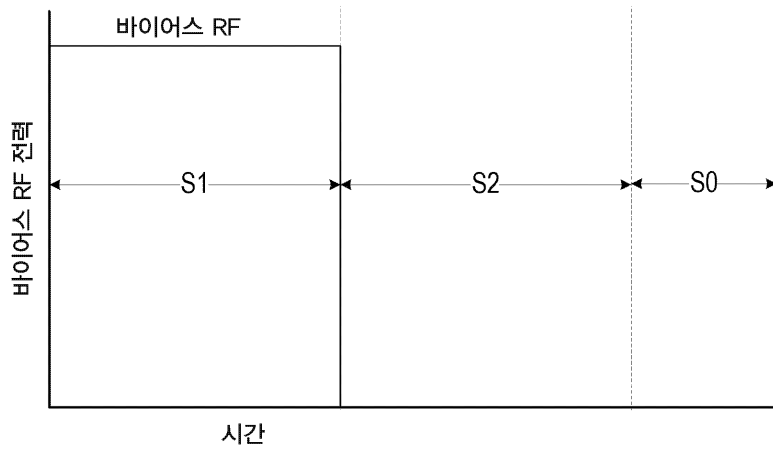
3-레벨 펄싱

중간-저 IE: S0

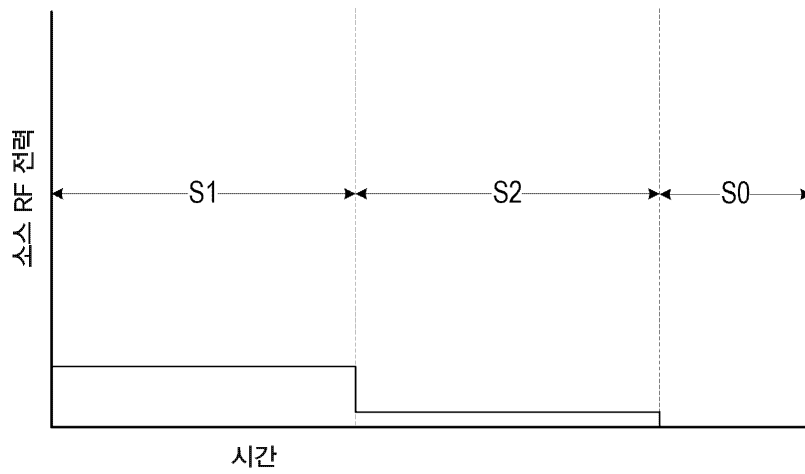


넥 개방 (보우로 보다
중성인 패시베이션)

도면6b

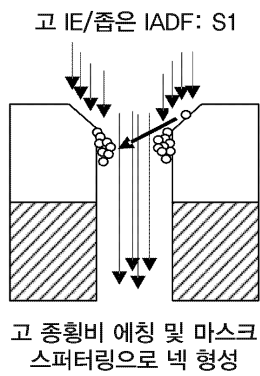


도면6c



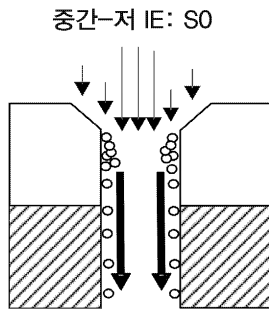
도면6d

3-레벨 펄싱



도면6e

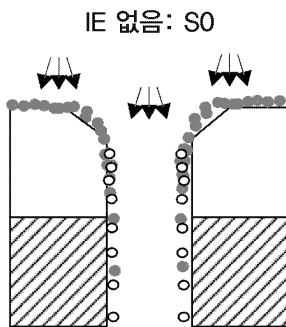
3-레벨 펄싱



넉 개방 (보우로 보다
중성인 패시베이션)

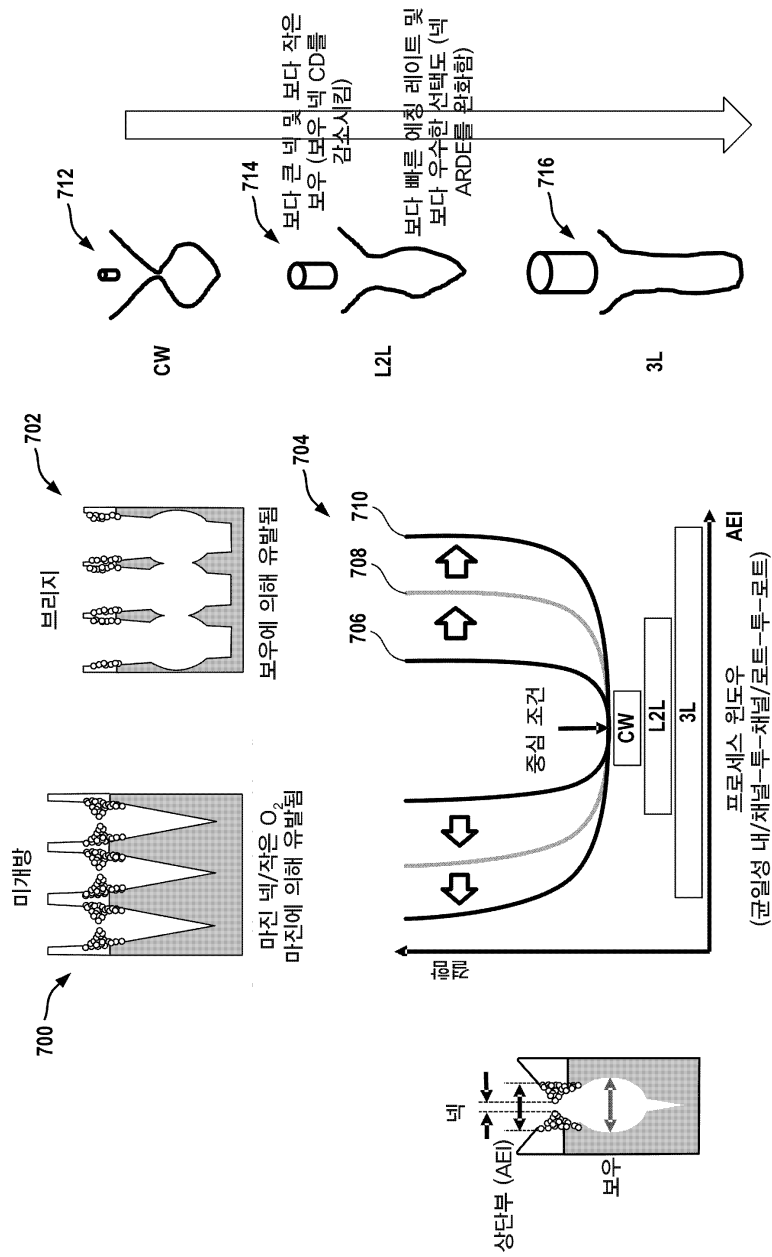
도면6f

3-레벨 펄싱

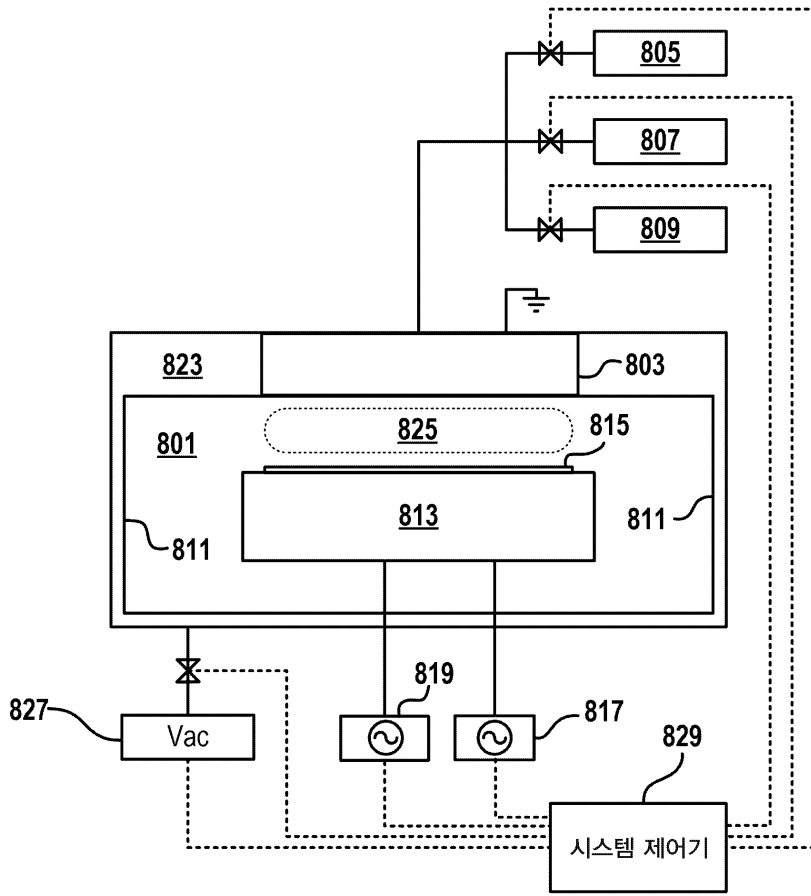


마스크 보호 (직접 이온
증착, 이온-보조된 중성)

도면7



도면8



도면9

