(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년01월12일
(11) 등록번호 10-1481737
(24) 등록일자 2015년01월06일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) *G09G 3/20* (2006.01)
(21) 출원번호 10-2008-0045008
(22) 출원일자 2008년05월15일
심사청구일자 2013년05월14일
(65) 공개번호 10-2008-0101732
(43) 공개일자 2008년11월21일
(30) 우선권주장
JP-P-2007-00132803 2007년05월18일 일본(JP)
(56) 선행기술조사문헌
JP2000150905 A*
JP2003172950 A*
JP2005004183 A*
KR1020070042458 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398
(72) 발명자
야마자키 순페이
일본국 243-0036 가나가와켄 아쓰기시 하세 398 가부시키가이샤한도오따이 에네루기 켄큐쇼 내
(74) 대리인
황의만

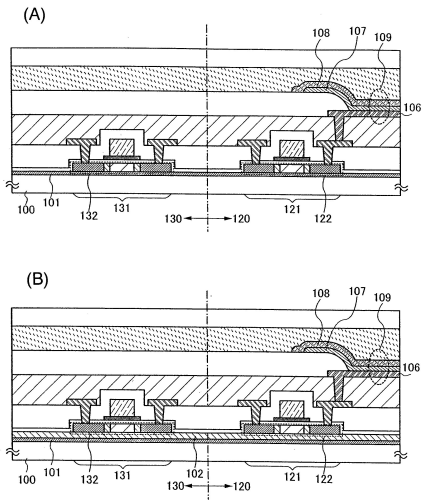
전체 청구항 수 : 총 21 항 심사관 : 김민수

(54) 발명의 명칭 **발광장치**

(57) 요 약

표시 얼룩을 억제하는 발광장치를 제공하는 것을 과제로 한다. 또는, 상이한 화소들간의 트랜지스터 특성의 편차를 저감한 발광장치를 제공하는 것을 과제로 한다. 또는, 발광소자의 열화 등에 따르는 휘도의 저하를 억제하는 발광장치를 제공하는 것을 과제로 한다. 기판 위에 제공된 트랜지스터와 발광소자를 구비하는 화소를 가지고, 트랜지스터는 채널 형성 영역을 형성하는 단결정 반도체층을 가지고, 기판과 단결정 반도체층과의 사이에 산화규소층이 형성되어 있고, 트랜지스터의 소스 또는 드레인과 발광소자의 전극이 전기적으로 접속되고, 발광소자의 발광시에 트랜지스터가 포화 영역에서 동작한다. 또한, 발광소자의 계조 표시를 트랜지스터의 게이트에 인가하는 전위를 변화시킴으로써 행한다.

대 표 도 - 도1



특허청구의 범위

청구항 1

기판;

상기 기판 위의 산화 실리콘층;

상기 산화 실리콘층 위의 질소 함유층;

상기 질소 함유층 위에 있고, 할로겐 원소를 포함하는 산화막;

채널 형성 영역을 가지는 반도체층을 포함하는 트랜지스터와, 상기 반도체층에 전기적으로 접속된, 발광소자의 화소 전극을 포함하는 화소; 및

상기 발광소자의 발광시에 상기 트랜지스터를 포화 영역에서 동작시키는 구동회로를 포함하고,

상기 반도체층은 상기 산화 실리콘층, 상기 질소 함유층, 및 상기 산화막을 사이에 두고 상기 기판 위에 제공된 단결정 반도체층인 발광장치.

청구항 2

제 1 항에 있어서, 상기 구동회로는 또한, 계조 신호에 따라 상기 트랜지스터의 게이트 전극에 인가되는 전위를 변화시키는 발광장치.

청구항 3

제 1 항에 있어서, 상기 단결정 반도체층은 단결정 반도체 기판으로부터 박리하여 제공되는 발광장치.

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

제 1 항에 있어서, 상기 반도체층은 할로겐 원소를 포함하는 발광장치.

청구항 8

기판;

상기 기판 위의 산화 실리콘층;

상기 산화 실리콘층 위의 질소 함유층;

상기 질소 함유층 위에 있고, 할로겐 원소를 포함하는 산화막;

상기 기판 위에 제공된 주사선;

상기 기판 위에 제공된 신호선;

상기 기판 위에 제공된 전원 공급선;

상기 신호선에 전기적으로 접속된, 제1 채널 형성 영역을 포함하는 제1 반도체층과, 상기 주사선에 전기적으로 접속된 제1 게이트 전극을 포함하는 제1 트랜지스터와,

상기 전원 공급선에 전기적으로 접속된, 제2 채널 형성 영역을 포함하는 제2 반도체층과, 상기 제1 반도체층에

전기적으로 접속된 제2 게이트 전극을 포함하는 제2 트랜지스터와,

상기 제2 반도체층에 전기적으로 접속된, 발광소자의 화소 전극을 포함하는 화소; 및

상기 발광소자의 발광시에 상기 제2 트랜지스터를 포화 영역에서 동작시키는 구동회로를 포함하고,

상기 제1 반도체층과 상기 제2 반도체층 모두는 상기 산화 실리콘층, 상기 질소 함유층, 및 상기 산화막을 사이에 두고 상기 기판 위에 제공된 단결정 반도체층인 발광장치.

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

기판;

상기 기판 위의 산화 실리콘층;

상기 산화 실리콘층 위의 질소 함유층;

상기 질소 함유층 위에 있고, 할로겐 원소를 포함하는 산화막;

상기 기판 위에 제공된 제1 주사선;

상기 기판 위에 제공된 제2 주사선;

상기 기판 위에 제공된 신호선;

상기 기판 위에 제공된 전원 공급선;

상기 신호선에 전기적으로 접속된, 제1 채널 형성 영역을 포함하는 제1 반도체층과, 상기 제1 주사선에 전기적으로 접속된 제1 게이트 전극을 포함하는 제1 트랜지스터와,

상기 전원 공급선에 전기적으로 접속된, 제2 채널 형성 영역을 포함하는 제2 반도체층과, 상기 제1 반도체층에 전기적으로 접속된 제2 게이트 전극을 포함하는 제2 트랜지스터와,

상기 전원 공급선과 상기 제2 게이트 전극 사이에 전기적으로 접속된, 제3 채널 형성 영역을 포함하는 제3 반도체층과, 상기 제2 주사선에 전기적으로 접속된 제3 게이트 전극을 포함하는 제3 트랜지스터와,

상기 제2 반도체층에 전기적으로 접속된, 발광소자의 화소 전극을 포함하는 화소; 및

상기 발광소자의 발광시에 상기 제2 트랜지스터를 포화 영역에서 동작시키는 구동회로를 포함하고,

상기 제1 반도체층과 상기 제2 반도체층 및 상기 제3 반도체층 모두는 상기 산화 실리콘층, 상기 질소 함유층, 및 상기 산화막을 사이에 두고 상기 기판 위에 제공된 단결정 반도체층인 발광장치.

청구항 17

제 8 항 또는 제 16 항에 있어서, 상기 화소는 상기 제2 게이트 전극과 상기 전원 공급선과의 사이에 전기적으로 접속된 용량 소자를 더 포함하는 발광장치.

청구항 18

제 8 항 또는 제 16 항에 있어서, 상기 구동회로는 계조 신호에 따라 상기 제2 게이트 전극에 인가되는 전위를 변화시키는 발광장치.

청구항 19

제 8 항 또는 제 16 항에 있어서, 상기 단결정 반도체층들은 단결정 반도체 기판으로부터 박리하여 제공되는 발광장치.

청구항 20

삭제

청구항 21

제 1 항, 제 8 항 및 제 16 항 중 어느 한 항에 있어서, 상기 산화 실리콘층은 소스 가스로서 유기 실란을 사용한 화학 기상 성장법에 의해 제공되는 발광장치.

청구항 22

제 1 항, 제 8 항 및 제 16 항 중 어느 한 항에 있어서, 상기 기판은 유리 기판인 발광장치.

청구항 23

제 8 항 또는 제 16 항에 있어서, 상기 제1 반도체층은 할로겐 원소를 포함하는 발광장치.

청구항 24

발광장치를 제조하는 방법으로서,

할로겐 원소를 포함하는 산화막을 단결정 실리콘 기판 위에 형성하는 공정;

이온을 조사함으로써 상기 단결정 실리콘 기판에 분리층을 형성하는 공정;

상기 산화막 위에 질소 함유층을 형성하는 공정;

상기 질소 함유층 위에 산화 실리콘층을 형성하는 공정;

상기 분리층을 형성하는 공정 후에 상기 산화 실리콘층을 절연 표면을 가진 기판에 접합하는 공정;

상기 분리층으로부터 단결정 실리콘층을 박리함으로써 상기 단결정 실리콘층을 형성하는 공정;

상기 단결정 실리콘층으로부터 형성된 활성층을 가지는 박막트랜지스터를 형성하는 공정;

상기 활성층에 전기적으로 접속된, 발광소자의 화소 전극을 형성하는 공정; 및

상기 발광소자의 발광시에 상기 박막트랜지스터를 포화 영역에서 동작시키는 구동회로를 형성하는 공정을 포함하는 발광장치 제조방법.

청구항 25

발광장치로서,

제 1 기판;

상기 제 1 기판 위의 산화 실리콘층;

상기 산화 실리콘층 위의 질소 함유층;

상기 질소 함유층 위에 있고, 할로겐 원소를 포함하는 산화막;

상기 제 1 기판 위에서, 단결정 반도체층과, 상기 단결정 반도체층과 중첩하는 게이트 전극을 포함하는 트랜지스터;

상기 제 1 기판 위에서, 상기 단결정 반도체층에 전기적으로 접속되는 발광소자; 및

상기 발광소자 위의 컬러 필터를 포함하고,

상기 발광소자는 백색광을 발광하는, 발광장치.

청구항 26

제 25 항에 있어서,

상기 발광소자에서 흐르는 전류의 양이 상기 트랜지스터의 상기 게이트 전극에 인가된 전위에 따라 변경되도록, 상기 트랜지스터의 상기 게이트 전극으로 아날로그 영상 신호를 출력하는 구동회로를 더 포함하는, 발광장치.

청구항 27

삭제

청구항 28

제 25 항에 있어서,

상기 제 1 기판은 유리 기판인, 발광장치.

청구항 29

제 25 항에 있어서,

상기 컬러 필터가 제 2 기판과 상기 발광소자 사이에 배치된, 상기 제 2 기판을 더 포함하고,

상기 백색광은 상기 제 2 기판 쪽 방향으로 발광하는, 발광장치.

청구항 30

발광장치로서,

제 1 기판;

상기 제 1 기판 위의 산화 실리콘층;

상기 산화 실리콘층 위의 질소 함유층;

상기 질소 함유층 위에 있고, 할로겐 원소를 포함하는 산화막;

상기 제 1 기판 위에서, 단결정 반도체층과, 상기 단결정 반도체층과 중첩하는 게이트 전극을 포함하는 제 1 트랜지스터;

상기 제 1 기판 위에서, 상기 단결정 반도체층에 전기적으로 접속되는 발광소자;

상기 발광소자 위의 컬러 필터;

제 2 트랜지스터; 및

용량 소자를 포함하고,

상기 제 1 트랜지스터의 소스와 드레인 중의 한쪽이 상기 발광소자에 전기적으로 접속되고,

상기 제 2 트랜지스터의 소스와 드레인 중의 한쪽이 상기 제 1 트랜지스터의 상기 게이트 전극에 전기적으로 접속되고,

상기 용량 소자의 한쪽 전극이 상기 제 1 트랜지스터의 상기 게이트 전극에 전기적으로 접속되고,

상기 발광소자는 백색광을 발광하는, 발광장치.

청구항 31

제 30 항에 있어서,

상기 발광소자에서 흐르는 전류의 양이 상기 제 1 트랜지스터의 상기 게이트 전극에 인가된 전위에 따라 변경되도록, 상기 제 1 트랜지스터의 상기 게이트 전극으로 아날로그 영상 신호를 출력하는 구동회로를 더 포함하는, 발광장치.

청구항 32

삭제

청구항 33

제 30 항에 있어서,

상기 제 1 기판은 유리 기판인, 발광장치.

청구항 34

제 30 항에 있어서,

상기 컬러 필터가 제 2 기판과 상기 발광소자 사이에 배치된, 상기 제 2 기판을 더 포함하고,

상기 백색광은 상기 제 2 기판 쪽 방향으로 발광하는, 발광장치.

명 세 서

발명의 상세한 설명

기 술 분 야

[0001] 본 발명은 발광장치에 관한 것으로, 특히 화소를 구성하는 트랜지스터가 단결정 반도체층을 채널 형성 영역으로서 이용하는 발광장치에 관한 것이다.

배 경 기 술

[0002] 근년, 기판 위에 TFT(박막트랜지스터)를 형성하는 기술이 대폭 진보하고, 액티브 매트릭스형 표시장치에의 응용 개발이 진행되고 있다. 특히, 폴리실리콘막을 사용한 TFT는 종래의 아모르퍼스(amorphous) 실리콘막을 사용한 TFT보다 전계효과 이동도(모빌리티라고도 한다)가 높으므로, 고속 동작이 가능하다. 따라서, 폴리실리콘막을 사용한 TFT로 이루어지는 구동회로를 화소와 동일 기판 위에 형성하여, 각 화소의 제어를 행하기 위한 개발이 활발히 행해지고 있다. 동일 기판 위에 화소와 구동회로를 형성한 액티브 매트릭스형 표시장치는 제조 비용의 저감, 표시장치의 소형화, 제품 수율의 상승, 스루풋의 향상 등 다양한 이점(利點)을 얻을 수 있다고 예상된다.

[0003] 한편, 폴리실리콘으로 형성된 TFT는 결정립계에서의 결함에 기인하여, 그의 전기적 특성에 편차가 생기기 쉽다는 등의 문제점을 가지고 있다. 따라서, 화소를 구성하는 TFT의 이동도나 스레시홀드값 등의 특성이 화소마다 불균일하면, 같은 영상 신호를 입력한 경우에도, 그에 따라 TFT의 드레인 전류의 크기가 달라지기 때문에, 발광소자의 휘도가 불균일하여 발광장치에 표시 얼룩이 생긴다.

[0004] 이와 같은 문제를 해결하기 위하여, TFT의 특성에 좌우되지 않고 EL 소자에 흐르는 전류의 크기를 제어할 수 있는 구동방법이 제안되어 있다. 예를 들어, 문헌 1에서는, 표시 내용에 따라 정전류 구동과 정전압 구동을 전환하는 구동방법이 제안되어 있다.

[0005] 그러나, 상술한 바와 같이 폴리실리콘으로 형성된 TFT를 사용하여 정전류 구동을 행하는 경우에는 TFT의 특성의 편차가 발광장치의 표시에 영향을 미치는 문제가 있다. 또한, 정전압 구동에서는, 온도 변화나 발광소자의 열화(劣化)에 따른 발광소자의 전기 저항의 변화에 의해, 발광소자에 흐르는 전류가 변화하게 된다. 발광소자의 휘도는 전류에 비례하기 때문에, 전류의 변화와 함께 휘도도 변화하는 문제가 있다.

[0006] [문헌 1] 일본국 공개특허공고 2003-280587호 공보

발명의 내용

해결 하고자하는 과제

[0007] 본 발명은 표시 얼룩을 억제하는 발광장치를 제공하는 것을 과제로 한다. 또는, 상이한 화소들간의 트랜지스터 특성의 편차를 저감한 발광장치를 제공하는 것을 과제로 한다. 또는, 발광소자의 열화 등에 따른 휘도의 저하를 억제하는 발광장치를 제공하는 것을 과제로 한다.

과제 해결수단

[0008] 본 발명의 발광장치의 일 양태는, 기판 위에 제공된 트랜지스터와 발광소자를 구비하는 화소를 가지고, 트랜지스터는 채널 형성 영역을 형성하는 단결정 반도체층을 가지고, 기판과 단결정 반도체층과의 사이에 산화규소층이 형성되어 있고, 트랜지스터의 소스 또는 드레인과 발광소자의 전극이 전기적으로 접속되고, 발광소자의 발광시에 트랜지스터가 포화 영역에서 동작하는 것을 특징으로 한다. 또한, 발광소자의 계조 표시를 트랜지스터의 게이트에 인가하는 전위를 변화시킴으로써 행한다.

[0009] 또한, 본 발명의 발광장치의 다른 양태는, 주사선과, 신호선과, 전원 공급선과, 화소를 가지고, 화소는 기판 위에 제공된 제1 트랜지스터 및 제2 트랜지스터와, 발광소자를 가지고, 제1 트랜지스터는 게이트 전극이 주사선에 전기적으로 접속되고, 소스와 드레인 중의 한쪽이 신호선에 전기적으로 접속되고, 소스와 드레인 중의 다른 한쪽이 제2 트랜지스터의 게이트에 전기적으로 접속되어 있고, 제2 트랜지스터는 게이트 전극이 제1 트랜지스터의 소스와 드레인 중의 다른 한쪽에 전기적으로 접속되고, 소스와 드레인 중의 한쪽이 전원 공급선에 전기적으로 접속되고, 소스와 드레인 중의 다른 한쪽이 발광소자의 전극에 접속되어 있고, 제1 트랜지스터 및 제2 트랜지스터는 채널 형성 영역을 형성하는 단결정 반도체층을 가지고, 기판과 단결정 반도체층과의 사이에 산화규소층이 형성되어 있고, 발광소자의 발광시에 제2 트랜지스터가 포화 영역에서 동작하는 것을 특징으로 한다. 또한, 발광소자의 계조 표시를 제2 트랜지스터의 게이트에 인가하는 전위를 변화시키는 것에 의해 행하는 것을 특징으로 하는 발광장치이다.

[0010] 또한, 본 발명의 발광장치의 다른 양태는, 상기 구성에 있어서 산화규소층과 단결정 반도체층과의 사이에 질소 함유층이 형성되어 있는 것을 특징으로 한다.

[0011] 또한, 본 발명의 발광장치의 다른 양태는, 상기 구성에 있어서 산화규소층은 유기 실란을 원료 가스로 하여 화학 기상 성장법에 의해 성막된 것임을 특징으로 한다.

효 과

[0012] 화소에 형성되는 트랜지스터의 채널 형성 영역을 단결정 반도체층으로 형성함으로써, 상이한 화소들간의 트랜지스터 특성의 편차를 저감하여, 표시 얼룩을 억제한 발광장치를 제공할 수 있다. 화소에서 발광소자와 접속된 트랜지스터의 채널 형성 영역을 단결정 반도체층으로 형성하고, 발광소자의 발광시에 이 트랜지스터를 포화 영역에서 동작시키는 것에 의해, 발광소자의 열화 등에 따른 휘도의 변화를 억제할 수 있다.

발명의 실시를 위한 구체적인 내용

[0013] 이하, 본 발명의 실시형태에 대하여 도면을 참조하여 설명한다. 그러나, 본 발명은 많은 다른 양태로 실시할 수 있고, 본 발명의 취지 및 그 범위로부터 벗어남이 없이 그의 형태 및 상세한 사항을 다양하게 변경할 수 있다는 것은 당업자라면 용이하게 이해할 수 있을 것이다. 따라서, 본 발명이 본 실시형태의 기재 내용에 한정하여 해석되는 것은 아니다. 또한, 본 명세서 중의 도면에서, 동일 부분 또는 동일한 기능을 가지는 부분에는 동일한 부호를 붙이고, 그의 설명은 생략하는 경우가 있다.

[0014] [실시형태 1]

[0015] 본 실시형태에서는, 발광장치의 구성 및 제조방법의 일례에 관하여 도면을 참조하여 설명한다. 본 실시형태에서 나타내는 발광장치는 SOI(Silicon on Insulator) 기판을 사용한다. SOI 기판은 접합 SOI 기술에 의해 형성할 수 있다. 이하에, 유리 등의 절연 표면을 가지는 기판에 단결정 반도체층을 접합시킨 SOI 기판을 사용하여

제조된 발광장치에 관하여 도면을 참조하여 설명한다.

[0016] 먼저, 본 실시형태에서 나타내는 발광장치의 구성에 관하여 도 1을 참조하여 설명한다. 또한, 도 1에서는, 발광장치의 화소부와, 이 화소부의 동작을 제어하는 구동회로부에 관하여 나타내고 있다.

[0017] 도 1(A)에 나타내는 발광장치는, 기판(100) 위에 화소부(120)를 구성하는 트랜지스터(121)와, 구동회로부(130)를 구성하는 트랜지스터(131)를 구비하고 있다. 또한, 화소부(120)에는, 화소 전극(106), 유기 화합물을 포함하는 층(107)(유기 박막, 유기 EL 층이라고도 한다) 및 대향 전극(108)으로 구성되는 발광소자(109)가 제공되어 있다. 화소 전극(106)은 트랜지스터(121)의 소스 또는 드레인과 전기적으로 접속하도록 형성되어 있고, 화소 전극(106)과 대향 전극(108) 사이에 유기 화합물을 포함하는 층(107)이 제공되어 있다.

[0018] 또한, 도 1(A)에 나타내는 발광장치에서, 화소부(120)에 제공된 트랜지스터(121)는 채널 형성 영역을 형성하는 단결정 반도체층(122)을 가지고 있고, 구동회로부(130)에 제공된 트랜지스터(131)는 채널 형성 영역을 형성하는 단결정 반도체층(132)을 가지고 있다. 즉, 본 실시형태에서 나타내는 발광장치는 단결정 반도체층을 채널 형성 영역으로서 이용하는 트랜지스터에 의해 구동이 행해진다.

[0019] 기판(100)과 단결정 반도체층(122) 사이에는, 기판(100)과 단결정 반도체층(122)을 접합하기 위해 적어도 절연층(이하, 「접합층(101)」이라 기재한다)이 형성되어 있다. 또한, 기판(100)과 단결정 반도체층(132) 사이에도, 기판(100)과 단결정 반도체층(132)을 접합하기 위해 적어도 접합층(101)이 형성되어 있다.

[0020] 기판(100)에는, 절연 표면을 가지는 기판을 사용한다. 구체적으로는, 알루미노 실리케이트 유리, 알루미노 붕규산 유리, 바륨 붕규산 유리와 같은 전자 공업용으로 사용되는 각종 유리 기판, 석영 기판, 세라믹 기판, 사파이어 기판을 기판(100)으로서 사용할 수 있다. 기판(100)으로서 유리 기판을 사용하는 것이 바람직하고, 예를 들어, 제6 세대(1500 ㎜×1850 ㎜), 제7 세대(1870 ㎜×2200 ㎜), 제8 세대(2200 ㎜×2400 ㎜)로 일컬어지는 대면적의 마더(mother) 유리 기판을 사용함으로써 양산성을 향상시킬 수 있다.

[0021] 접합층(101)은 단층 구조로 하여도 좋고 적층 구조로 하여도 좋지만, 기판(100)과 접합하는 면(이하, 「접합면」이라고도 기재한다)이 평활면을 가지는 친수성 표면이 되는 절연층을 사용하는 것이 바람직하다. 평활면을 가지는 친수성 표면을 형성할 수 있는 절연층으로서는 산화규소층이 적합하다. 특히, 유기 실란을 사용하여 화학 기상 성장법에 의해 형성되는 산화규소층이 바람직하다. 유기 실란을 사용하여 형성된 산화규소층을 사용함으로써, 기판(100) 위에 단결정 반도체층(122) 및 단결정 반도체층(132)과의 접합을 강고하게 할 수 있기 때문에, 기판(100)과 단결정 반도체층(122)과의 박리 및 기판(100)과 단결정 반도체층(132)과의 박리를 억제할 수 있기 때문이다.

[0022] 유기 실란으로서는, 테트라에톡시실란(약칭: TEOS, 화학식 $Si(OC_2H_5)_4$), 테트라메틸실란(TMS, 화학식 $Si(CH_3)_4$), 트리메틸실란($(CH_3)_3SiH$), 테트라메틸시클로테트라실록산(TMCTS), 옥타메틸시클로테트라실록산(OMCTS), 헥사메틸디실라잔(HMDS), 트리에톡시실란(화학식 $SiH(OC_2H_5)_3$), 트리스디메틸아미노실란(화학식 $SiH(N(CH_3)_2)_3$) 등의 실리콘 함유 화합물을 사용할 수 있다.

[0023] 단결정 반도체층(122) 및 단결정 반도체층(132)은 대표적으로는 단결정 실리콘을 적용할 수 있다. 그 외에, 게르마늄이나, 갈륨 비소, 인듐 인 등의 화합물 반도체인 결정성 반도체층을 적용할 수도 있다.

[0024] 또한, 본 실시형태에서 나타내는 발광장치는, 도 1(B)에 나타내는 바와 같이, 접합층(101)과 단결정 반도체층(122) 사이 및 접합층(101)과 단결정 반도체층(132)과의 사이에 질소를 함유하는 절연층(이하, 「질소 함유층(102)」이라고 기재한다)을 형성한 구성으로 하는 것이 바람직하다. 질소 함유층(102)은 기판(100)에 포함되는 가동(可動) 이온이나 수분 등의 불순물이 트랜지스터(121) 및 트랜지스터(131)를 구성하는 단결정 반도체층으로 확산하는 것을 방지하기 위한 배리어층으로서 기능한다. 예를 들어, 기판(100)으로서 유리 기판을 사용한 경우에는, 유리에 포함되는 나트륨 등의 알칼리 금속이나 알칼리토류 금속이 단결정 반도체층(122) 및 단결정 반도체층(132)에 혼입함으로써 트랜지스터(121) 및 트랜지스터(131)의 특성에 악영향을 미칠 우려가 있지만, 질소 함유층(102)을 형성함으로써 그것을 방지할 수 있다.

[0025] 도 1(B)에 나타내는 구성은, 단결정 반도체 기판의 표면에 미리 질소 함유층(102)과 접합층(101)을 적층시켜 형성하고, 접합층(101)과 기판(100)을 접합시킨 후에, 단결정 반도체 기판으로부터 단결정 반도체층을 분리함으로써 얻어질 수 있다.

[0026] 질소 함유층(102)은, 질화규소층, 질화산화규소층 또는 산화질화규소층을 사용하여 단층 구조 또는 적층 구조로

형성한다. 예를 들어, 접합층(101)측으로부터 질화산화규소층, 산화질화규소층을 적층시켜 질소 함유층(102)으로 할 수 있다. 접합층(101)은 기판(100)과 단결정 반도체층(122)과의 접합, 및 기판(100)과 단결정 반도체층(132)과의 접합을 형성하기 위하여 형성되는 것에 대하여, 질소 함유층(102)은 기판(100)에 포함되는 가동 이온이나 수분 등의 불순물이 단결정 반도체층(122) 및 단결정 반도체층(132)으로 확산하는 것을 방지하기 위하여 형성된다.

[0027] 또한, 산화질화규소층이란, 그의 조성으로서, 질소보다 산소의 함유량이 많은 것으로, 러더포드 후방 산란법(RBS: Rutherford Backscattering Spectrometry) 및 수소 전방 산란법(HFS: Hydrogen Forward Scattering)을 이용하여 측정한 경우에, 농도 범위로서 산소가 50~70 원자%, 질소가 0.5~15 원자%, Si가 25~35 원자%, 수소가 0.1~10 원자%의 범위로 포함되는 것을 말한다. 또한, 질화산화규소층이란, 그의 조성으로서, 산소보다 질소의 함유량이 많은 것으로서, RBS 및 HFS를 이용하여 측정한 경우에, 농도 범위로서 산소가 5~30 원자%, 질소가 20~55 원자%, Si가 25~35 원자%, 수소가 10~30 원자%의 범위로 포함되는 것을 말한다. 단, 산화질화규소 또는 질화산화규소를 구성하는 원자의 합계를 100 원자%로 했을 때, 질소, 산소, Si 및 수소의 함유 비율이 상기 범위 내에 포함되는 것으로 한다.

[0028] 도 2에 나타내는 발광장치는, 기판(100)과 단결정 반도체층(122) 사이, 및 기판(100)과 단결정 반도체층(132) 사이에 질소 함유층(151), 접합층(152) 및 접합층(101)의 적층 구조를 제공한 구성을 나타내고 있다. 이 경우, 단결정 반도체 기판의 표면에 미리 접합층(101)을 형성하고, 기판(100)의 표면에 미리 질소 함유층(151)과 접합층(152)을 형성하고, 접합층(101)과 접합층(152)을 접합한 후에, 단결정 반도체 기판으로부터 단결정 반도체층을 분리한 후, 기판(100) 위에 형성된 단결정 반도체층을 사용하여 발광장치를 제조한다.

[0029] 이 경우, 단결정 반도체 기판의 표면에 형성하는 접합층(101)으로서, 열산화법에 의해 형성된 산화규소층을 사용하여도 좋다. 그 밖에도, 접합층(101)으로서, 케미컬 옥사이드를 적용하여 형성된 산화규소층을 사용하여도 좋다. 케미컬 옥사이드는, 예를 들어, 오존 함유수로 단결정 반도체 기판의 표면을 처리하면 좋다. 케미컬 옥사이드를 적용하여 얻어지는 산화규소층은 단결정 반도체 기판의 평탄성을 반영하여 형성되기 때문에, 표면이 평탄한 단결정 반도체 기판을 사용함으로써 평탄한 산화규소층을 형성할 수 있다.

[0030] 이와 같이, 기판(100)과 단결정 반도체층을 접합하여 제공할 때에 접합층끼리 접합함으로써, 기판(100)과 단결정 반도체층의 결합을 보다 강고한 것으로 할 수 있다.

[0031] 질소 함유층(151)은 질소를 함유하는 절연층을 사용하여 형성하면 좋고, 예를 들어, 질화규소층, 질화산화규소층 또는 산화질화규소층을 사용하여 단층 구조 또는 적층 구조로 형성한다.

[0032] 접합층(152)은 산화규소층으로 형성할 수 있다. 특히, 유기 실란을 사용하여 화학 기상 성장법에 의해 형성되는 산화규소층으로 형성하는 것이 바람직하다.

[0033] 또한, 도 1 및 도 2에 나타낸 발광장치에서, 트랜지스터(121) 및 트랜지스터(131)의 구성은 다양한 형태를 취할 수 있고, 특정 구성에 한정되지 않는다. 예를 들어, 게이트 전극이 2개 이상인 멀티게이트 구조를 사용하여도 좋다. 멀티게이트 구조로 하면, 채널 형성 영역이 직렬로 접속되기 때문에, 다수의 트랜지스터가 직렬로 접속된 구성이 된다. 멀티게이트 구조에 의해, 오프 전류의 저감 및 트랜지스터의 내압 향상에 의한 신뢰성의 향상을 도모할 수 있다. 또는, 멀티게이트 구조에 의해, 포화 영역에서 동작할 때에, 드레인-소스간 전압이 변화하여도, 드레인-소스간 전류가 그다지 변화하지 않고, 전압·전류 특성의 기울기가 플랫(flat)한 특성으로 할 수 있다. 전압·전류 특성의 기울기가 플랫한 특성을 이용하면, 이상적인 전류원 회로나, 매우 높은 저항값을 가지는 능동 부하를 실현할 수 있다. 그 결과, 특성이 좋은 차동 회로나 커런트 미러(current mirror) 회로를 실현할 수 있다. 또한, 채널의 상하에 게이트 전극이 배치되어 있는 구조이어도 좋다. 채널의 상하에 게이트 전극이 배치되어 있는 구조로 함으로써, 채널 영역이 증가하기 때문에, 전류값의 증가, 또는, 공핍층이 생기기 쉬워지는 것에 의한 S값의 저감을 도모할 수 있다. 채널의 상하에 게이트 전극이 배치되면, 다수의 트랜지스터가 병렬로 접속된 것과 같은 구성이 된다.

[0034] 또한, 채널 형성 영역(또는 그의 일부)에 소스 전극이나 드레인 전극이 중첩되어 있어도 좋다. 채널 형성 영역(또는 그의 일부)에 소스 전극이나 드레인 전극이 중첩되는 구조로 함으로써, 채널 형성 영역의 일부에 전하가 모여, 동작이 불안정하게 되는 것을 방지할 수 있다. 또한, LDD 영역을 형성하여도 좋다. LDD 영역을 형성함으로써, 오프 전류의 저감, 또는 트랜지스터의 내압 향상에 의한 신뢰성의 향상을 도모할 수 있다. 또는, LDD 영역을 형성함으로써, 포화 영역에서 동작할 때에, 드레인-소스간 전압이 변화하여도, 드레인-소스간 전류가 그다지 변화하지 않아, 전압·전류 특성의 기울기가 플랫한 특성으로 할 수 있다.

[0035] 본 실시형태에서 나타내는 발광장치는, 트랜지스터의 채널 형성 영역이 되는 반도체층으로서 단결정 반도체층을 사용한다. 따라서, 다결정 실리콘(폴리실리콘(p-Si))을 사용하여 트랜지스터를 형성한 경우와 비교하여, 화소를 구성하는 트랜지스터의 이동도나 스레시홀드값 등의 특성이 화소마다 불균일하게 되는 것을 방지할 수 있다. 그 결과, 후술하는 바와 같이, 정전류 구동으로 발광장치를 구동시킨 경우에도, 트랜지스터의 특성에 따른 발광장치의 표시 얼룩을 억제하는 것이 가능하게 된다.

[0036] 다음에, 상술한 발광장치의 제조방법에 관하여 도면을 참조하여 설명한다. 여기서는, 상기 도 1(B)에서 나타낸 구성에 관하여 도 3~도 7을 참조하여 설명한다.

[0037] 먼저, 발광장치에 사용하는 SOI 기판의 제조방법에 대하여 설명한다.

[0038] 반도체 기판(161)을 준비하고, 반도체 기판(161)의 표면에 질소 함유층(102)을 형성한다(도 3(A) 참조).

[0039] 반도체 기판(161)은 시판의 반도체 기판을 사용할 수 있고, 예를 들어, 단결정 실리콘 기판이나 게르마늄 기판, 갈륨 비소나 인듐 인 등의 화합물 반도체 기판을 들 수 있다. 시판의 실리콘 기판으로서는, 직경 5 인치(125 ㎜), 직경 6 인치(150 ㎜), 직경 8 인치(200 ㎜), 직경 12 인치(300 ㎜) 사이즈의 것이 대표적이고, 그의 형상은 원형인 것이 대부분이다. 또한, 막 두께는 1.5 ㎜ 정도까지 적절히 선택할 수 있다.

[0040] 질소 함유층(102)은, CVD법이나 스퍼터링법 등을 이용하여 질화규소층, 질화산화규소층 또는 산화질화규소층을 단층 구조 또는 적층 구조로 형성한다. 질소 함유층(102)은 50 nm~200 nm의 범위로 형성하는 것이 바람직하다. 예를 들어, 단결정 반도체 기판(161)측으로부터 산화질화규소층, 질화산화규소층을 적층시켜 질소 함유층(102)으로 할 수 있다.

[0041] 다음에, 반도체 기판(161)의 표면으로부터 전계에서 가속된 이온(162)을 반도체 기판(161)에 조사하여, 분리층(163)을 형성한다(도 3(B) 참조). 이온(162)의 조사는, 후에 반도체 기판(161)으로부터 분리되어 다른 기판으로 전치(轉置)되는 단결정 반도체층의 막 두께를 고려하여 행한다. 바람직하게는, 단결정 반도체층의 막 두께가 5 nm~500 nm, 보다 바람직하게는, 10 nm~200 nm가 되도록 한다. 이온을 조사할 때의 가속 전압 및 이온의 도즈량은 전치하는 단결정 반도체층의 막 두께를 고려하여 적절히 선택한다.

[0042] 이온(162)은 수소, 헬륨 또는 불소 등의 할로겐의 이온을 사용할 수 있고, 수소, 헬륨 또는 할로겐 원소로부터 선택된 소스 가스를 플라즈마 여기하여 생성된 하나의 원자 또는 다수의 동일한 원자로 이루어지는 이온종(種)을 반도체 기판(161)에 조사하는 것이 바람직하다. 수소 이온을 조사하는 경우에는, 소스 가스를 플라즈마화하여 생성된 다수의 이온종을 질량 분리하지 않고 조사하는 이온 도핑 방식을 사용하는 것이 바람직하다. 이 경우, H^+, H_2^+, H_3^+ 이온을 포함하게 함과 동시에, H_3^+ 이온의 비율을 높여 두면, 이온의 조사 효율을 높일 수 있고, 조사 시간을 단축할 수 있다. 또한, 이와 같은 구성으로 함으로써, 반도체 기판(161)으로부터 단결정 반도체층의 박리를 용이하게 행할 수 있다.

[0043] 이하에, 수소 이온의 조사 방법과 그의 작용·효과에 대하여 도면을 참조하여 설명한다.

[0044] 본 실시형태에서는, 수소(H)에 유래하는 이온(이하, 「수소 이온종」이라고 부른다)을 단결정 반도체 기판에 대하여 조사하고 있다. 보다 구체적으로는, 수소 가스 또는 수소를 조성에 포함하는 가스를 원재료로서 사용하여, 수소 플라즈마를 발생시키고, 이 수소 플라즈마 중의 수소 이온종을 단결정 반도체 기판에 조사하고 있다.

[0045] (수소 플라즈마 중의 이온)

[0046] 상기와 같은 수소 플라즈마 중에는, H^+, H_2^+, H_3^+와 같은 수소 이온종이 존재한다. 여기서, 각 수소 이온종의 반응 과정(생성 과정, 소멸 과정)에 대하여 이하에 반응식을 열거한다.

[0047] $e + H \rightarrow e + H^+ + e$ ····· (1)

[0048] $e + H_2 \rightarrow e + H_2^+ + e$ ····· (2)

[0049] $e + H_2 \rightarrow e + (H_2)^* + \rightarrow e + H + H$ ····· (3)

[0050] $e + H_2^+ \rightarrow e + (H_2^+)^* + \rightarrow e + H^+ + H$ ····· (4)

[0051] $H_2^+ + H_2 \rightarrow H_3^+ + H$ ····· (5)

[0052] $H_2^+ + H_2 \rightarrow H^+ + H + H_2$ ····· (6)

[0053] $e + H_3^+ \rightarrow e + H^+ + H + H$ ····· (7)

[0054] $e + H_3^+ \rightarrow H_2 + H$ ····· (8)

[0055] $e + H_3^+ \rightarrow H + H + H$ ····· (9)

[0056] 도 33은, 상기 반응의 일부를 모식적으로 나타낸 에너지 다이어그램을 나타낸다. 또한, 도 33에 나타내는 에너지 다이어그램은 모식도에 지나지 않고, 반응에 관한 에너지의 관계를 엄밀하게 규정하는 것이 아니라는 점을 유의하기 바란다.

[0057] (H_3^+의 생성 과정)

[0058] 상기와 같이, H_3^+는 주로 반응식 (5)에 의해 나타내어지는 반응 과정에 의해 생성된다. 한편, 반응식 (5)와 경합하는 반응으로서, 반응식 (6)에 의해 나타내어지는 반응 과정이 존재한다. H_3^+가 증가하기 위해서는, 적어도, 반응식 (5)의 반응이 반응식 (6)의 반응보다 많이 일어날 필요가 있다(또한, H_3^+가 감소하는 반응으로서는 그 밖에도 (7), (8), (9)가 존재하기 때문에, (5)의 반응이 (6)의 반응보다 많다고 하여, 반드시 H_3^+가 증가한다고는 할 수 없다). 반대로, 반응식 (5)의 반응이 반응식 (6)의 반응보다 적은 경우에는, 플라즈마 중에서의 H_3^+의 비율은 감소한다.

[0059] 상기 반응식에서의 우변(최우변)의 생성물의 증가량은, 반응식의 좌변(최좌변)에 나타내는 원료의 밀도나, 그 반응에 관한 속도 계수 등에 의존하고 있다. 여기서, H_2^+의 운동 에너지가 약 11 eV보다 작은 경우에는 (5)의 반응이 주요가 되고(즉, 반응식 (5)에 관한 속도 계수가 반응식 (6)에 관한 속도 계수와 비교하여 충분히 커지고), H_2^+의 운동 에너지가 약 11 eV보다 큰 경우에는 (6)의 반응이 주요가 되는 것이 실험적으로 확인되었다.

[0060] 하전 입자는 전장(電場)으로부터 힘을 받아 운동 에너지를 얻는다. 이 운동 에너지는 전장에 의한 포텐셜 에너지의 감소량에 대응하고 있다. 예를 들어, 어느 하전 입자가 다른 입자와 충돌하기까지의 동안에 얻는 운동 에너지는 그 사이에 통과한 전위차 분의 포텐셜 에너지와 같다. 즉, 전장 중에서, 다른 입자와 충돌하지 않고 긴 거리를 이동할 수 있는 상황에서는, 그렇지 않은 상황과 비교하여, 하전 입자의 운동 에너지(의 평균)는 커지는 경향이 있다. 이와 같은 하전 입자에 관한 운동 에너지의 증대 경향은 입자의 평균 자유 행정(行程)이 큰 상황, 즉, 압력이 낮은 상황에서 생길 수 있다.

[0061] 또한, 평균 자유 행정이 작아도, 그 사이에 큰 운동 에너지를 얻을 수 있는 상황이면, 하전 입자의 운동 에너지는 커진다. 즉, 평균 자유 행정이 작아도 전위차가 큰 상황이면, 하전 입자가 가지는 운동 에너지는 커진다고 할 수 있다.

[0062] 이것을 H_2^+에 적용해 본다. 플라즈마의 생성에 관한 채임버 내와 같이 전장의 존재를 전제로 하면, 이 채임버 내의 압력이 낮은 상황에서는 H_2^+의 운동 에너지는 커지고, 이 채임버 내의 압력이 높은 상황에서는 H_2^+의 운동 에너지는 작아진다. 즉, 채임버 내의 압력이 낮은 상황에서는 (6)의 반응이 주요가 되기 때문에, H_3^+은 감소하는 경향이 되고, 채임버 내의 압력이 높은 상황에서는 (5)의 반응이 주요가 되기 때문에, H_3^+는 증가하는 경향이 된다. 또한, 플라즈마 생성 영역에서의 전장(또는, 전계)이 강한 상황, 즉, 어느 2점간의 전위차가 큰 상황에서는 H_2^+의 운동 에너지는 커지고, 반대의 상황에서는 H_2^+의 운동 에너지는 작아진다. 즉, 전장이 강한 상황

에서는 (6)의 반응이 주요가 되기 때문에 H_3^+는 감소하는 경향이 되고, 전장이 약한 상황에서는 (5)의 반응이 주요가 되기 때문에, H_3^+는 증가하는 경향이 된다.

[0063] (이온원(源)에 의한 차이)

[0064] 여기서, 이온종의 비율(특히 H_3^+의 비율)이 다른 예를 나타낸다. 도 34는, 100% 수소 가스(이온원의 압력: 4.7×10^{-2} Pa)로부터 생성되는 이온의 질량 분석 결과를 나타내는 그래프이다. 또한, 상기 질량 분석은 이온원으로부터 인출된 이온을 측정함으로써 행하였다. 횡축은 이온의 질량이다. 스펙트럼 중, 질량 1, 2, 3의 피크는 각각 H^+, H_2^+, H_3^+에 대응한다. 종축은 스펙트럼의 강도이고, 이온의 수에 대응한다. 도 34에서는, 질량이 다른 이온의 수량을, 질량 3의 이온을 100으로 한 경우의 상대비로 나타내고 있다. 도 34로부터, 상기 이온원에 의해 생성되는 이온의 비율은 H^+ : H_2^+ : H_3^+ = 1 : 1 : 8 정도가 되는 것을 알 수 있다. 또한, 이와 같은 비율의 이온은 플라즈마를 생성하는 플라즈마 소스부(이온원)와, 이 플라즈마로부터 이온 빔을 인출하기 위한 인출 전극 등으로 구성되는 이온 도핑 장치에 의해서도 얻을 수 있다.

[0065] 도 35는 도 34와는 다른 이온원을 사용한 경우이고, 이온원의 압력이 대략 3×10^{-3} Pa일 때, PH_3로부터 생성한 이온의 질량 분석 결과를 나타내는 그래프이다. 상기 질량 분석 결과는 수소 이온종에 주목한 것이다. 또한, 질량 분석은 이온원으로부터 인출된 이온을 측정함으로써 행하였다. 도 34와 마찬가지로, 횡축은 이온의 질량을 나타내고, 질량 1, 2, 3의 피크는 각각 H^+, H_2^+, H_3^+에 대응한다. 종축은 이온의 수량에 대응하는 스펙트럼의 강도이다. 도 35로부터, 플라즈마 중의 이온의 비율은 H^+ : H_2^+ : H_3^+ = 37 : 56 : 7 정도인 것을 알 수 있다. 또한, 도 35는 소스 가스가 PH_3인 경우의 데이터이지만, 소스 가스로서 100% 수소 가스를 사용했을 때에도, 수소 이온종의 비율은 같은 정도가 된다.

[0066] 도 35의 데이터를 얻은 이온원의 경우에는, H^+, H_2^+ 및 H_3^+ 중, H_3^+가 7% 정도 밖에 생성되어 있지 않다. 한편, 도 34의 데이터를 얻은 이온원의 경우에는, H_3^+의 비율을 50% 이상(상기의 조건에서는 80% 정도)으로 하는 것이 가능하다. 이것은 상기 고찰에서 명확하게 된 채임버 내의 압력 및 전장에 기인하는 것이라고 생각된다.

[0067] (H_3^+의 조사 메카니즘)

[0068] 도 34와 같은 다수의 이온종을 포함하는 플라즈마를 생성하고, 생성된 이온종을 질량 분리하지 않고 단결정 반도체 기판에 조사하는 경우, 단결정 반도체 기판의 표면에는 H^+, H_2^+, H_3^+의 각 이온이 조사된다. 이온의 조사로부터 이온 도입 영역 형성에 걸친 메카니즘을 재현하기 위하여, 이하의 5 종류의 모델을 고려한다.

[0069] 1. 조사되는 이온종이 H^+이고, 조사 후에도 H^+(H)인 경우

[0070] 2. 조사되는 이온종이 H_2^+이고, 조사 후에도 H_2^+(H_2)인 채인 경우

[0071] 3. 조사되는 이온종이 H_2^+이고, 조사 후에 2개의 H(H^+)로 분열하는 경우

[0072] 4. 조사되는 이온종이 H_3^+이고, 조사 후에도 H_3^+(H_3)인 채인 경우

[0073] 5. 조사되는 이온종이 H_3^+이고, 조사 후에 3개의 H(H^+)로 분열하는 경우.

[0074] (시뮬레이션 결과와 실측값과의 비교)

[0075] 상기 모델들을 기초로 하여, 수소 이온종을 Si 기판에 조사하는 경우의 시뮬레이션을 행하였다. 시뮬레이션용 소프트웨어로서는, SRIM(the Stopping and Range of Ions in Matter: 몬테카를로법(Monte Carlo method))에 의

한 이온 도입 과정의 시뮬레이션 소프트웨어, TRIM(the Transport of Ions in Matter)의 개량판)을 사용하고 있다. 또한, 계산 관계상, 모델 2에서는 H_2^+를 질량 2배의 H^+로 치환하여 계산하였다. 또한, 모델 4에서는 H_3^+를 질량 3배의 H^+로 치환하여 계산하였다. 또한, 모델 3에서는 H_2^+를 운동 에너지 1/2의 H^+로 치환하고, 모델 5에서는 H_3^+를 운동 에너지 1/3의 H^+로 치환하여 계산을 행하였다.

[0076] 또한, SRIM는 비정질 구조를 대상으로 하는 소프트웨어이지만, 고에너지, 고도즈의 조건에서 수소 이온종을 조사하는 경우에는 SRIM을 적용할 수 있다. 수소 이온종과 Si 원자의 충돌에 의해, Si 기판의 결정 구조가 비단결정 구조로 변화하기 때문이다.

[0077] 도 36은, 모델 1 내지 모델 5를 사용하여 수소 이온종을 조사한 경우(H 환산으로 10만개 조사시)의 계산 결과를 나타낸다. 또한, 도 34의 수소 이온종을 조사한 Si 기판 중의 수소 농도(SIMS(Secondary Ion Mass Spectroscopy)의 데이터)도 함께 나타낸다. 모델 1 내지 모델 5를 사용하여 행한 계산의 결과에 대해서는, 종축을 수소 원자의 수로 나타내고 있고(우축), SIMS 데이터에 대해서는 종축을 수소 원자의 밀도로 나타내고 있다(좌축). 횡축은 Si 기판 표면으로부터의 깊이이다. 실측값인 SIMS 데이터와 계산 결과를 비교한 경우, 모델 2 및 모델 4는 확실하게 SIMS 데이터의 피크로부터 벗어나 있고, 또한, SIMS 데이터 중에는 모델 3에 대응하는 피크도 볼 수 없다. 이것으로부터, 모델 2 내지 모델 4의 기여는 상대적으로 작다는 것을 알 수 있다. 이온의 운동 에너지가 keV 정도인 것에 대하여, H-H의 결합 에너지는 수 eV 정도에 지나지 않는다는 것을 고려하면, 모델 2 및 모델 4의 기여가 작은 것은 Si 원소와의 충돌에 의해 대부분의 H_2^+나 H_3^+가 H^+나 H로 분리하여 있기 때문이라고 생각된다.

[0078] 이상으로부터, 모델 2 내지 모델 4에 대해서는, 이하에서는 고려하지 않는다. 도 37~도 39는, 모델 1 및 모델 5를 사용하여 수소 이온종을 조사한 경우(H 환산으로 10만개 조사시)의 계산 결과를 나타낸다. 또한, 도 34의 수소 이온종을 조사한 Si 기판 중의 수소 농도(SIMS 데이터) 및, 상기 시뮬레이션 결과를 SIMS 데이터에 피팅(fitting)시킨 것(이하, 「피팅 함수」라고 부른다)도 함께 나타낸다. 여기서, 도 37은 가속 전압을 80 kV로 한 경우를 나타내고, 도 38은 가속 전압을 60 kV로 한 경우를 나타내고, 도 39는 가속 전압을 40 kV로 한 경우를 나타내고 있다. 또한, 모델 1 및 모델 5를 사용하여 행한 계산의 결과에 대해서는 종축을 수소 원자의 수로 나타내고 있고(우축), SIMS 데이터 및 피팅 함수에 대해서는 종축을 수소 원자의 밀도로 나타내고 있다(좌축). 횡축은 Si 기판 표면으로부터의 깊이이다.

[0079] 피팅 함수는 모델 1 및 모델 5를 고려하여 이하의 계산식에 의해 구하는 것으로 하였다. 또한, 계산식 중, X, Y는 피팅에 관한 파라미터이고, V는 체적이다.

[0080] [피팅 함수] = X/V×[모델 1의 데이터]+Y/V×[모델 5의 데이터]

[0081] 실제 조사되는 이온종의 비율(H^+ : H_2^+ : H_3^+ = 1 : 1 : 8 정도)을 고려하면, H_2^+의 기여(즉, 모델 3)에 대해서도 고려해야 하지만, 이하에 나타내는 이유에 의해, 여기서는 제외하고 생각하였다.

[0082] - 모델 3으로 나타내어지는 조사 과정에 의해 도입되는 수소는 모델 5의 조사 과정과 비교하여 적기 때문에, 제외하고 생각해도 큰 영향은 없다(SIMS 데이터에서도 피크가 나타나지 않았다).

[0083] - 모델 5와 피크 위치가 가까운 모델 3은 모델 5에서 생기는 채널링(결정의 격자 구조에 기인하는 원소의 이동)에 의해 가리어질 가능성이 높다. 즉, 모델 3의 피팅 파라미터를 추측하는 것은 곤란하다. 이것은, 본 시뮬레이션이 비정질 Si를 전제로 하고 있고, 결정성에 기인하는 영향을 고려하고 있지 않은 것에 의한 것이다.

[0084] 도 40에, 상기 피팅 파라미터들을 정리한다. 어느 가속 전압에서도, 도입되는 H의 수의 비는 [모델 1] : [모델 5] = 1 : 42 내지 1 : 45 정도(모델 1에서의 H의 수를 1로 한 경우, 모델 5에서의 H의 수는 42 이상 45 이하 정도)이고, 조사되는 이온종의 수의 비는 [H^+(모델 1)] : [H_3^+(모델 5)] = 1 : 14 내지 1 : 15 정도(모델 1에서의 H^+의 수를 1로 한 경우, 모델 5에서의 H_3^+의 수는 14 이상 15 이하 정도)이다. 모델 3을 고려하고 있지 않은 것이나 비정질 Si로 가정하여 계산하고 있는 것 등을 생각하면, 실제의 조사에 관한 이온종의 비(H^+ : H_2^+ : H_3^+ = 1 : 1 : 8 정도)에 가까운 값이 얻어진다고 할 수 있다.

[0085] (H_3^+를 사용하는 효과)

[0086] 도 34에 나타내는 바와 같은 H_3^+의 비율을 높인 수소 이온종을 기판에 조사함으로써, H_3^+에 기인하는 다수의 메리트를 누릴 수 있다. 예를 들어, H_3^+는 H^+나 H 등으로 분리하여 기판 내에 도입되기 때문에, 주로 H^+나 H_2^+를 조사하는 경우와 비교하여, 이온의 도입 효율을 향상시킬 수 있다. 이것에 의해, 반도체 기판의 생산성 향상을 도모할 수 있다. 또한, 마찬가지로, H_3^+가 분리한 후의 H^+나 H의 운동 에너지는 작아지는 경향에 있기 때문에, 얇은 반도체층의 제조에 적합하다.

[0087] 또한, 본 명세서에서는, H_3^+을 효율적으로 조사하기 위하여, 도 34에 나타내는 바와 같은 수소 이온종을 조사할 수 있는 이온 도핑 장치를 사용하는 방법에 대하여 설명하고 있다. 이온 도핑 장치는 저렴하고, 대면적 처리에 우수하기 때문에, 이와 같은 이온 도핑 장치를 사용하여 H_3^+을 조사함으로써, 반도체 특성의 향상, 대면적화, 저비용화, 생산성 향상 등의 현저한 효과를 얻을 수 있다. 한편, H_3^+의 조사를 제일로 생각한다면, 이온 도핑 장치를 사용하는 것에 한정하여 해석할 필요는 없다.

[0088] 다음에, 반도체 기판(161) 위에, 질소 함유층(102)을 사이에 두고 접합층(101)을 형성한다(도 3(C) 참조).

[0089] 접합층(101)은 반도체 기판(161)이 기판과 접합을 형성하는 면에 형성한다. 여기서 형성하는 접합층(101)으로서는, 유기 실란을 원료 가스로 사용한 화학 기상 성장법에 의해 성막되는 산화규소층이 바람직하다. 그 외에, 실란을 원료 가스로 사용한 화학 기상 성장법에 의해 성막되는 산화규소층을 적용할 수도 있다. 화학 기상 성장법에 의한 성막에서는, 반도체 기판(161)에 형성한 분리층(163)으로부터 탈가스가 일어나지 않는 정도의 온도를 적용한다. 예를 들어, 성막 온도를 350℃ 이하로 하는 것이 바람직하다. 또한, 반도체 기판으로부터 단결정 반도체층을 박리하는 가열 처리에는, 화학 기상 성장법에 의한 성막 온도보다 높은 가열 처리 온도가 적용된다.

[0090] 다음에, 반도체 기판(161)과 베이스가 되는 기판(100)과을 접합한다(도 3(D) 참조). 반도체 기판(161) 위에 형성된 접합층(101)의 표면과 기판(100)의 표면을 밀착시킴으로써 접합이 형성된다. 이 접합에는 반 데르 발스력(van der Waals force)이 작용하고, 기판(100)과 반도체 기판(161)을 압접함으로써 수소 결합에 의한 강고한 접합을 형성하는 것이 가능하게 된다.

[0091] 기판(100)에는, 절연 표면을 가지는 기판을 사용한다. 구체적으로는, 알루미노 실리케이트 유리, 알루미노 붕규산 유리, 바륨 붕규산 유리와 같은 전자 공업용으로 사용되는 각종 유리 기판, 석영 기판, 세라믹 기판, 사파이어 기판을 들 수 있다. 바람직하게는, 기판(100)으로서 유리 기판을 사용하는 것이 좋고, 예를 들어, 제6 세대(1500 mm×1850 mm), 제7 세대(1870 mm×2200 mm), 제8 세대(2200 mm×2400 mm)라고 불리는 대면적의 마더 유리 기판을 사용한다. 대면적의 마더 유리 기판을 베이스 기판(100)으로서 사용하여 SOI 기판을 제조함으로써, SOI 기판의 대면적화를 실현할 수 있다. 그 결과, 1장의 기판으로부터 제조할 수 있는 표시 패널의 수(면취수)를 증대시키는 것이 가능하게 되어, 발광장치의 생산성을 향상시킬 수 있다.

[0092] 또한, 기판(100)과 접합층(101)과의 접합을 양호하게 행하기 위하여, 접합면을 활성화해 두어도 좋다. 예를 들어, 접합을 형성하는 면의 한쪽 또는 양쪽에 원자 빔 또는 이온 빔을 조사한다. 원자 빔 또는 이온 빔을 이용하는 경우에는, 아르곤 등의 불활성 가스 중성 원자 빔 또는 불활성 가스 이온 빔을 사용할 수 있다. 그 외에, 플라즈마 조사 또는 라디칼 처리를 행함으로써 접합면을 활성화할 수도 있다. 이와 같은 표면 처리에 의해, 400℃ 이하의 온도에서도 이종(異種) 재료간의 접합을 형성하는 것이 용이하게 된다.

[0093] 또한, 접합층(101)을 통하여 기판(100)과 반도체 기판(161)을 접합한 후(도 4(A) 참조)에는, 가열 처리와 가압 처리 중의 한쪽 또는 양쪽 모두를 행하는 것이 바람직하다. 가열 처리나 가압 처리를 행함으로써 기판(100)과 반도체 기판(161)의 접합 강도를 향상시키는 것이 가능하게 된다. 가열 처리의 온도는 기판(100)의 내열 온도 이하에서 행한다. 가압 처리는 접합면에 수직인 방향으로 압력이 가해지도록 행하고, 기판(100) 및 반도체 기판의 내압성을 고려하여 행한다.

[0094] 다음에, 가열 처리를 행하여 분리층(163)을 벽개면(劈開面)으로 하여 반도체 기판(161)의 일부를 기판(100)으로부터 박리한다(도 4(B) 참조). 가열 처리의 온도는 접합층(101)의 성막 온도 이상, 기판(100)의 내열 온도 이

하로 행하는 것이 바람직하다. 예를 들어, 400℃~600℃의 가열 처리를 행함으로써, 분리층(163)에 형성된 미소한 공동(空洞)의 퇴적 변화가 일어나, 이 분리층(163)을 따라 벽개한다. 접합층(101)은 기판(100)과 접합하여 있으므로, 기판(100) 위에는 반도체 기판(161)과 같은 결정성의 단결정 반도체층(164)이 잔존하게 된다.

[0095] 이상의 공정에 의해, 기판(100) 위에 접합층(101)을 사이에 두고 단결정 반도체층(164)이 제공된 SOI 기판(165)이 얻어진다.

[0096] 또한, 박리에 의해 얻어진 단결정 반도체층(164)은 그의 표면을 평탄화하기 위해 화학적 기계적 연마(Chemical Mechanical Polishing: CMP)를 행하는 것이 바람직하다. 또한, CMP 등의 물리적 연마 수단을 사용하지 않고, 단결정 반도체층(164)의 표면에 레이저 빔을 조사하여 평탄화를 행하여도 좋다. 또한, 레이저 빔을 조사할 때는 산소 농도가 10 ppm 이하인 질소 분위기하에서 행하는 것이 바람직하다. 이것은 산소 분위기하에서 레이저 빔의 조사를 행하면 단결정 반도체층(164)의 표면이 거칠어질 우려가 있기 때문이다. 또한, 얻어진 단결정 반도체층(164)의 박막화를 목적으로 하여, CMP 등을 행하여도 좋다.

[0097] 또한, 대형의 기판(100)에 다수의 반도체 기판(161)을 배열시켜, 기판(100) 위에 단결정 반도체층(164)을 형성하는 것도 가능하다. 이 경우, 반도체 기판(161)의 크기에 의존하지 않고 대형의 발광장치를 제조하는 것이 가능하게 된다.

[0098] 또한, 기판(100) 위에 패널 사이즈의 단결정 반도체층(164)을 다수 배열시켜 형성하여도 좋다. 기판(100) 위에 패널 사이즈의 단결정 반도체층(164)을 다수 형성함으로써, 기판(100)으로부터 다수의 패널을 제조하는 것이 가능하게 된다. 또한, 하나의 단결정 반도체층에서 하나의 표시 패널을 형성할 수 있기 때문에, 표시 패널을 구성하는 소자의 편차를 억제하는 것이 가능하다.

[0099] 상기 도 3 및 도 4에서 설명한 SOI 기판의 제조방법은 내열 온도가 600℃ 이하인 유리 기판 등을 기판(100)으로서 사용한 경우에도, 기판(100)과 단결정 반도체층(164)의 접합부의 접착이 강고한 SOI 기판(165)을 얻을 수 있다. 따라서, 기판(100)으로서, 알루미노 실리케이트 유리, 알루미노 붕규산 유리, 바륨 붕규산 유리와 같은 무알칼리 유리로 불리는 전자 공업용으로 사용되는 각종 유리 기판을 적용하는 것이 가능하게 된다. 물론, 세라믹 기판, 사파이어 기판, 석영 기판 등을 적용하는 것도 가능하다. 즉, 한 변이 1 미터를 넘는 기판 위에 단결정 반도체층을 형성할 수 있다. 이러한 대면적 기판을 사용하여 EL 표시장치 등의 발광장치를 제조할 수 있다.

[0100] 다음에, SOI 기판(165) 위에 트랜지스터나 발광소자를 제조하는 방법에 관하여 도면을 참조하여 설명한다.

[0101] 먼저, 단결정 반도체층(164)을 선택적으로 에칭하여, 섬 형상의 단결정 반도체층(122)과 단결정 반도체층(132)을 형성한다(도 5(A) 참조).

[0102] 다음에, 단결정 반도체층(122)과 단결정 반도체층(132)을 덮도록 게이트 절연막(171)을 형성한다(도 5(B) 참조).

[0103] 게이트 절연막(171)은 CVD법, 스퍼터링법 또는 열산화법 등에 의해 산화규소, 산화질화규소, 질화규소 등의 절연막을 사용하여 단층 또는 적층 구조로 형성할 수 있다.

[0104] 또한, 게이트 절연막(171)은, 단결정 반도체층(122)과 단결정 반도체층(132)에 대하여 플라즈마 처리를 행하여 표면을 산화 또는 질화함으로써 형성하여도 좋다. 예를 들어, He, Ar, Kr, Xe 등의 희가스와, 산소, 산화질소(NO_2), 암모니아, 질소, 수소 등의 혼합 가스를 도입한 플라즈마 처리로 형성한다. 이 경우의 플라즈마의 여기는, 마이크로파의 도입에 의해 행하면, 낮은 전자 온도로 고밀도의 플라즈마를 생성할 수 있다. 이 고밀도 플라즈마로 생성된 산소 라디칼(OH 라디칼을 포함하는 경우도 있다)이나 질소 라디칼(NH 라디칼을 포함하는 경우도 있다)에 의해 단결정 반도체층의 표면을 산화 또는 질화할 수 있다.

[0105] 이와 같은 고밀도 플라즈마를 사용한 처리에 의해, 1 nm 이상 20 nm 이하, 대표적으로는 5 nm 이상 10 nm 이하의 절연막이 단결정 반도체층에 형성된다. 이 경우의 반응은 고상 반응이기 때문에, 이 절연막과 단결정 반도체층과의 계면 준위 밀도를 극히 낮게 할 수 있다. 이와 같은 고밀도 플라즈마 처리는 단결정 반도체층을 직접 산화(또는 질화)하기 때문에, 형성되는 절연막의 두께의 편차를 극히 작게 할 수 있다. 이와 같은 고밀도 플라즈마 처리에 의해 단결정 반도체층의 표면을 고상 산화함으로써, 균일성이 좋고 계면 준위 밀도가 낮은 절연막을 형성할 수 있다.

[0106] 또한, 게이트 절연막(171)은 고밀도 플라즈마 처리에 의해 형성되는 절연막만을 사용하여도 좋고, 그것에 CVD법이나 스퍼터링법 등에 의해 산화규소, 산화질화규소 또는 질화규소의 절연막 중 어느 하나 또는 다수를 퇴적하

여 적층시켜도 좋다. 어쨌든, 고밀도 플라즈마로 형성한 절연막을 게이트 절연막의 일부 또는 전부에 포함하여 형성되는 트랜지스터는 특성의 편차를 작게 할 수 있다.

[0107] 다음에, 게이트 절연막(171) 위에, 제1 도전층(172)과 제2 도전층(173)을 순차로 적층하여 형성한다(도 5(C) 참조). 제1 도전층(172)과 제2 도전층(173)은 탄탈(Ta), 질화탄탈, 텅스텐(W), 티탄(Ti), 몰리브덴(Mo), 알루미늄(Al), 구리(Cu), 크롬(Cr), 니오브(Nb) 등으로부터 선택된 원소, 또는 이들 원소를 주성분으로 하는 합금 재료 또는 화합물 재료로 형성한다. 또는, 인 등의 불순물 원소를 도핑한 다결정 규소로 대표되는 반도체 재료에 의해 형성한다. 또한, 제1 도전층(172) 및 제2 도전층(173)은 동일한 도전 재료를 사용하여도 좋고, 상이한 도전 재료를 사용하여도 좋다.

[0108] 제1 도전층(172)과 제2 도전층(173)의 조합의 예를 들면, 질화탄탈막과 텅스텐막, 질화텅스텐막과 텅스텐막, 질화몰리브덴막과 몰리브덴막 등을 들 수 있다. 여기서는, 제1 도전층은 CVD법이나 스퍼터링법 등에 의해 20 nm 이상 100 nm 이하의 두께로 형성한다. 제2 도전층은 100 nm 이상 400 nm 이하의 두께로 형성한다. 또한, 본 실시형태에서는 2층의 도전층의 적층 구조로 하였지만, 1층이어도 좋고, 또는 3층 이상의 적층 구조이어도 좋다. 3층 구조의 경우는, 몰리브덴막과 알루미늄막과 몰리브덴막의 적층 구조를 채용하면 좋다.

[0109] 다음에, 제2 도전층(173) 위에 레지스트 마스크(174)를 선택적으로 형성하고, 이 레지스트 마스크(174)를 사용하여, 제1 에칭 처리 및 제2 에칭 처리를 행한다.

[0110] 제1 에칭 처리를 행함으로써, 게이트 절연막(171) 위에 형성된 제1 도전층(172) 및 제2 도전층(173)을 선택적으로 제거하여, 단결정 반도체층(122)의 상방에 게이트 전극으로서 기능할 수 있는 제1 도전층(123) 및 제2 도전층(124)의 적층 구조를 잔존시키고, 단결정 반도체층(132)의 상방에 게이트 전극으로서 기능할 수 있는 제1 도전층(133) 및 제2 도전층(134)의 적층 구조를 잔존시킨다(도 5(D) 참조).

[0111] 그 후, 제2 에칭 처리를 행함으로써, 제2 도전층(124, 134)의 단부를 선택적으로 에칭한다(도 5(E) 참조). 그 결과, 제2 도전층(124, 134)의 폭이 제1 도전층(123, 133)의 폭보다 작은 구조를 얻을 수 있다.

[0112] 제1 에칭 처리 및 제2 에칭 처리에 사용하는 에칭법은 적절히 선택하면 좋지만, 에칭 속도를 향상하기 위해서는 ECR(Electron Cyclotron Resonance)이나 ICP(Inductively Coupled Plasma: 유도 결합형 플라즈마) 등의 고밀도 플라즈마원을 사용한 건식 에칭 장치를 사용하면 좋다. 제1 에칭 처리 및 제2 에칭 처리의 에칭 조건을 적절히 조절함으로써, 제1 도전층(123, 133) 및 제2 도전층(124, 134)의 단부를 소망의 테이퍼 형상이 되도록 형성할 수 있다.

[0113] 다음에, 제1 도전층(123, 133) 및 제2 도전층(124, 134)을 마스크로 하여, 단결정 반도체층(122) 및 단결정 반도체층(132)에 불순물 원소를 도입하여, 단결정 반도체층(122)에 저농도 불순물 영역(125)을 형성하고, 단결정 반도체층(132)에 저농도 불순물 영역(135)을 형성한다(도 6(A) 참조).

[0114] 불순물 원소의 도입은 n형 또는 p형의 불순물 원소를 사용하여 이온 도핑법, 이온 주입법 등에 의해 행할 수 있다. n형을 나타내는 불순물 원소로서는, 인(p)이나 비소(As) 등을 사용할 수 있다. p형을 나타내는 불순물 원소로서는, 붕소(B)나 알루미늄(Al)이나 갈륨(Ga) 등을 사용할 수 있다.

[0115] 여기서는, 단결정 반도체층(122)에서, 불순물 영역(125)은 제1 도전층(123)과 겹치지 않는 영역에 형성되어 있는 예를 나타내고 있지만, 불순물 원소를 도입하는 조건에 따라서는 제1 도전층(123)과 겹치는 영역에도 불순물 영역(125)이 형성될 수 있다. 또한, 단결정 반도체층(132)에서, 불순물 영역(135)은 제1 도전층(133)과 겹치지 않는 영역에 형성되어 있는 예를 나타내고 있지만, 불순물 원소를 도입하는 조건에 따라서는 제1 도전층(133)과 겹치는 영역에도 불순물 영역(135)이 형성될 수 있다.

[0116] 다음에, 제1 도전층(123), 제2 도전층(124), 단결정 반도체층(122)의 상방에 레지스트 마스크(175)를 선택적으로 형성하고, 이 레지스트 마스크(175), 제1 도전층(133) 및 제2 도전층(134)을 마스크로 하여, 단결정 반도체층(122) 및 단결정 반도체층(132)에 불순물 원소를 도입한다. 그 결과, 단결정 반도체층(122)에 불순물 영역(126, 127)이 형성되고, 단결정 반도체층(132)에 불순물 영역(136, 137)이 형성된다(도 6(B) 참조). 또한, 불순물 원소는 제1 도전층(133)을 관통하여 단결정 반도체층(132)에 도입된다.

[0117] 불순물 원소의 도입은 n형 또는 p형의 불순물 원소를 사용하여 이온 도핑법, 이온 주입법 등에 의해 행할 수 있다. n형을 나타내는 불순물 원소로서는 인(P)이나 비소(As) 등을 사용할 수 있다. p형을 나타내는 불순물 원소로서는 붕소(B)나 알루미늄(Al)이나 갈륨(Ga) 등을 사용할 수 있다.

[0118] 단결정 반도체층(122)에서, 레지스트 마스크(175)로 덮이지 않은 영역에 형성된 고농도 불순물 영역(127)은 트

랜지스터의 소스 영역 또는 드레인 영역으로서 기능하고, 레지스트 마스크(175)로 덮이고 제1 도전층(123)과 겹치지 않은 영역에 형성된 저농도 불순물 영역(126)은 트랜지스터의 LDD 영역으로서 기능한다. 또한, 단결정 반도체층(132)에서, 제1 도전층(133)과 겹치지 않은 영역에 형성된 고농도 불순물 영역(137)은 트랜지스터의 소스 영역 또는 드레인 영역으로서 기능하고, 제1 도전층(133)과 겹치고 제2 도전층(134)과 겹치지 않은 영역에 형성된 저농도 불순물 영역(136)은 트랜지스터의 LDD 영역으로서 기능한다.

[0119] LDD 영역이란, 채널 형성 영역과, 고농도로 불순물 원소를 첨가하여 형성하는 소스 영역 또는 드레인 영역과의 사이에 저농도로 불순물 원소를 첨가한 영역을 말하는 것으로, LDD 영역을 형성하면, 드레인 영역 근방의 전계를 완화하여 핫 캐리어 주입에 의한 열화를 방지한다고 하는 효과가 있다. 또한, 핫 캐리어에 의한 트랜지스터의 열화를 방지하기 위해, 게이트 절연막을 사이에 두고 LDD 영역을 게이트 전극과 겹쳐 배치시킨 구조(「GOLD(Gate-drain Overlapped LDD) 구조」라고도 부른다)로 하여도 좋다. 본 실시형태에서는, 화소부(120)를 구성하는 트랜지스터에 LDD 영역을 형성하고, 구동회로부(130)를 구성하는 트랜지스터에 GOLD 구조로 한 예를 나타내고 있지만, 이것에 한정되는 것은 아니다. 화소부(120)를 구성하는 트랜지스터에 GOLD 구조를 형성하여도 좋다.

[0120] 또한, 화소부(120)를 구성하는 트랜지스터는 n형만, p형만, n형 및 p형으로 형성하여도 좋고, 구동회로부(130)를 구성하는 트랜지스터는 n형만, p형만, n형 및 p형으로 형성하여도 좋다.

[0121] 다음에, 층간절연층을 형성한다. 여기서는, 층간절연층으로서, 절연층(176)과 절연층(177)을 적층하여 형성한다. 이어서, 게이트 절연막(171), 절연층(176), 절연층(177)에 선택적으로 개구부를 형성하고, 소스 전극 또는 드레인 전극으로서 기능하는 도전층(128, 138)을 형성한다(도 6(C) 참조).

[0122] 절연층(176, 177)은 CVD법이나 스퍼터링법 등으로 형성한, 산화규소, 산화질화규소, 질화규소 등의 절연층을 사용할 수 있다. 또한, 폴리이미드, 폴리아미드, 폴리비닐페놀, 벤조시클로부텐, 아크릴, 에폭시 등의 유기 재료, 또는 실록산 수지 등의 실록산 재료, 옥사졸 수지 등으로 이루어지는 단층 또는 적층 구조로 형성할 수 있다. 또한, 실록산 재료란, Si-O-Si 결합을 포함하는 재료에 상당한다. 실록산은 실리콘(Si)과 산소(O)와의 결합으로 골격 구조가 구성된다. 치환기로서, 적어도 수소를 함유하는 유기기(예를 들어, 알킬기, 방향족 탄화수소)가 사용된다. 치환기로서, 플루오로기를 사용할 수도 있다. 또는, 치환기로서, 적어도 수소를 함유하는 유기기와, 플루오로기를 사용하여도 좋다. 옥사졸 수지는, 예를 들어, 감광성 폴리벤조옥사졸 등이다. 감광성 폴리벤조옥사졸은 유전율이 낮고(상온 1 MHz에서 유전율 2.9), 내열성이 높고(시차열 천칭(TG/DTA: Thermogravimetry-Differential Thermal Analysis)으로 승온 5℃/min에서 열분해 온도 550℃), 흡수율이 낮은(상온 24시간에서 0.3%) 재료이다. 옥사졸 수지는 폴리이미드 등의 비유전율(3.2~3.4 정도)과 비교하면, 비유전율이 낮기 때문에(2.9 정도), 기생 용량의 발생을 억제하여, 고속 동작을 행할 수 있다. 여기서는, 절연층(176)에 대해서는, CVD법에 의해 산화규소, 산화질화규소 또는 질화규소를 사용하여 형성하고, 절연층(177)에 대해서는, 폴리이미드, 폴리아미드, 폴리비닐페놀, 벤조시클로부텐, 아크릴, 에폭시 등의 유기 재료, 실록산 수지 등의 실록산 재료, 또는 옥사졸 수지를 사용하여 형성한다.

[0123] 도전층(128, 138)은 알루미늄, 텅스텐, 티탄, 탄탈, 몰리브덴, 니켈, 네오디뮴(Nd)으로부터 선택된 1종의 원소 또는 이 원소를 다수 함유하는 합금으로 이루어지는 단층 구조 또는 적층 구조를 사용할 수 있다. 예를 들어, 이 원소를 다수 함유하는 합금으로 이루어지는 도전층으로서, 티탄을 함유한 알루미늄 합금, 네오디뮴을 함유한 알루미늄 합금 등으로 형성할 수 있다. 또한, 적층 구조로 형성하는 경우, 예를 들어, 알루미늄층 또는 상술한 바와 같은 알루미늄 합금층을 티탄층들 사이에 끼워 적층시킨 구조로 하여도 좋다. 또한, 도전층(128, 138)은 트랜지스터의 소스 전극 또는 드레인 전극으로서 기능한다.

[0124] 다음에, 도전층(128)과 전기적으로 접속하도록 화소 전극(106)을 형성한다(도 6(D) 참조). 여기서는, 도전층(128) 위에 형성된 절연층(178) 위에 화소 전극(106)이 형성되어 있는 예를 나타내고 있지만, 이것에 한정되지 않는다. 예를 들어, 절연층(177) 위에 화소 전극(106)을 형성한 구성으로 하여도 좋다. 화소 전극(106)은 발광장치에서 양극 또는 음극으로서 기능한다.

[0125] 절연층(178)은 CVD법이나 스퍼터링법 등으로 형성한, 산화규소, 산화질화규소, 질화규소 등의 절연층을 사용할 수 있다. 또한, 폴리이미드, 폴리아미드, 폴리비닐페놀, 벤조시클로부텐, 아크릴, 에폭시 등의 유기 재료, 또는, 실록산 수지 등의 실록산 재료, 옥사졸 수지 등으로 이루어지는 단층 또는 적층 구조로 형성할 수 있다.

[0126] 화소 전극(106)은 투광성을 가지는 도전성 재료로 이루어지는 투명 도전층을 사용하면 좋고, 산화텅스텐을 함유하는 인듐 산화물, 산화텅스텐을 함유하는 인듐 아연 산화물, 산화티탄을 함유하는 인듐 산화물, 산화티탄을 함

유하는 인듐 주석 산화물 등을 사용할 수 있다. 물론, 인듐 주석 산화물(ITO), 인듐 아연 산화물(IZO), 산화규소를 첨가한 인듐 주석 산화물(ITSO) 등도 사용할 수 있다. 또한, 일 함수가 큰 재료, 예를 들어, 니켈(Ni), 텅스텐(W), 크롬(Cr), 백금(Pt), 아연(Zn), 주석(Sn), 인듐(In) 또는, 몰리브덴(Mo)으로부터 선택된 원소, 또는 상기 원소를 주성분으로 하는 합금 재료, 예를 들어, 질화티탄, 질화규소티탄, 규화텅스텐, 질화텅스텐, 질화규화텅스텐, 질화니오브를 사용하여 단층막 또는 그들의 적층막으로 형성하여도 좋다.

[0127] 다음에, 도포법에 의해 절연막(예를 들어, 유기 수지막)을 형성하고, 얻어진 절연막을 패터닝하여, 화소 전극(106)의 단부를 덮는 절연층(179)을 형성한다. 이어서, 유기 화합물을 포함하는 층(107)을 증착법 또는 도포법에 의해 형성한 후, 대향 전극(108)(발광장치의 음극 또는 양극)을 형성한다(도 7(A) 참조).

[0128] 유기 화합물을 포함하는 층(107)은 적층 구조이고, 유기 화합물을 포함하는 층(107)의 한 층으로서 버퍼층을 사용하여도 좋다. 버퍼층은 유기 화합물과 무기 화합물을 포함하는 복합재료층이고, 상기 무기 화합물은 상기 유기 화합물에 대하여 전자 수용성을 나타낸다. 버퍼층은 유기 화합물과 무기 화합물을 포함하는 복합재료이고, 상기 무기 화합물은 산화티탄, 산화지르코늄, 산화하프늄, 산화바나듐, 산화니오브, 산화탄탈, 산화크롬, 산화몰리브덴, 산화텅스텐, 산화망간, 및 산화레늄으로 이루어지는 군에서 선택되는 어느 하나 또는 다수이다. 버퍼층은 정공 수송성을 가지는 유기 화합물과, 무기 화합물을 포함하는 복합재료층이다.

[0129] 예를 들어, 화소 전극(106)과 대향 전극(108) 사이에는 유기 화합물을 포함하는 적층(버퍼층과 유기 화합물층의 적층)을 제공하는 것이 바람직하다. 버퍼층은 금속 산화물(산화몰리브덴, 산화텅스텐, 산화레늄 등)과 유기 화합물(정공 수송성을 가지는 재료(예를 들어, 4,4'-비스[N-(3-메틸페닐)-N-페닐아미노]비페닐(약칭: TPD), 4,4'-비스[N-(1-나프틸)-N-페닐아미노]비페닐(약칭: α-NPD), 4,4'-비스{N-[4-(N,N-디-m-톨릴아미노)페닐]-N-페닐아미노}비페닐(약칭: DNTPD) 등))을 포함하는 복합층이다. 또한, 유기 화합물을 포함하는 층(107)은, 예를 들어, 트리스(8-퀴놀리놀라토)알루미늄(약칭: Alq_3), 트리스(4-메틸-8-퀴놀리놀라토)알루미늄(약칭: $Almq_3$), α-NPD 등을 사용할 수 있다. 또한, 유기 화합물을 포함하는 층(107)은 도펀트 재료를 포함하게 하여도 좋고, 예를 들어, N,N'-디메틸퀴나크리돈(약칭: DMQd)이나, 쿠마린 6이나, 루브렌 등을 사용할 수 있다. 화소 전극(106)과 대향 전극(108) 사이에 제공되는 유기 화합물을 포함하는 층(107)은 저항 가열법 등의 증착법에 의해 형성하면 좋다.

[0130] 대향 전극(108)이 음극인 경우에는, 일 함수가 작은 금속, 합금, 전기 전도성 화합물, 및 이들의 혼합물 등을 사용한다. 구체적으로는, Li이나 Cs 등의 알칼리 금속, 및 Mg, Ca, Sr 등의 알칼리토류 금속, 이것들을 함유하는 합금(Mg:Ag, Al:Li, Mg:In 등), 및 이들의 화합물(CaF_2, CaN) 외에, Yb, Er 등의 희토류 금속을 사용할 수 있다. 또한, 유기 화합물을 포함하는 층(107)에 전자 주입층을 형성하는 경우, Al 등의 다른 도전층을 사용하는 것도 가능하다. 또한, 음극측으로부터 광을 취출하는 경우에는, 산화인듐주석(ITO), 산화아연(ZnO), 산화인듐아연(IZO), 갈륨을 첨가한 산화아연(GZO) 등, 그의의 투광성 산화물 도전재료를 사용하는 것이 가능하다.

[0131] 다음에, 기판(100)과 대향시키도록 대향 기판(181)을 설치한다(도 7(B) 참조). 대향 기판(181)과 대향 전극(103) 사이에는 충전제(180)를 제공하여도 좋고, 불활성 가스를 충전시킨 구성으로 하여도 좋다. 또한, 대향 전극(108)을 덮도록 보호막을 형성하여도 좋다.

[0132] 이상의 공정에 의해, 본 실시형태에서 나타내는 발광장치가 완성된다. 본 실시형태에서 나타내는 발광장치의 구동회로부와 화소부를 구성하는 트랜지스터는 채널 형성 영역을 단결정 반도체층으로 형성한다. 따라서, 다결정 반도체층(폴리실리콘)을 화소부의 트랜지스터의 채널 형성 영역으로서 이용하는 발광장치와 비교하여, 화소마다의 트랜지스터 특성의 불균형을 저감할 수 있기 때문에, 발광장치에서의 표시 얼룩을 억제할 수 있다.

[0133] 또한, 구동회로부를 구성하는 트랜지스터의 채널 형성 영역을 단결정 반도체층으로 형성함으로써, 다결정 반도체층을 구동회로부의 트랜지스터의 채널 형성 영역으로서 이용하는 발광장치와 비교하여, 트랜지스터의 채널 길이(L)를 작게 할 수 있다. 그 결과, 저소비전력화 및 고속구동화가 가능하게 된다. 또한, 구동회로부를 구성하는 트랜지스터 등의 소자의 미세화가 가능하게 되기 때문에, 화소부와 구동회로부를 동일 기판 위에 형성한 경우에 화소부의 점유 면적을 확대하는 것이 가능하게 된다. 또한, 채널 길이란, 채널 형성 영역에서의 캐리어가 흐르는 방향으로의 길이를 말한다.

[0134] 또한, 본 실시형태는 본 명세서의 다른 실시형태에서 나타낸 발광장치의 구성과 적절히 조합될 수 있다.

[0135] [실시형태 2]

[0136] 본 실시형태에서는, 상기 실시형태와 다른 SOI 기판의 제조방법에 관하여 도면을 참조하여 설명한다.

[0137] 먼저, 반도체 기판(161)을 황산과수(SPM), 암모니아과수(APM), 염산과수(HPM), 희불산(DHF) 등을 적절히 사용하여 세정한 후, 반도체 기판(161)의 열산화를 행함으로써 산화막(190)을 형성한다(도 31(A) 참조). 열산화는 건식 산화로 행하여도 좋지만, 산화 분위기 중에 할로겐을 첨가한 산화를 행하는 것이 바람직하다. 할로겐을 포함하는 것으로서는 HCl이 대표예이고, 그 외에도 HF, NF_3, HBr, Cl_2, ClF_3, BCl_3, F_2, Br_2 등으로부터 선택된 1종 또는 다수종을 적용할 수 있다. 이와 같은 열산화의 예로서는, 산소에 대하여 HCl을 0.5~10 체적%(바람직하게는, 3 체적%)의 비율로 포함하는 분위기 중에서 900℃~1150℃의 온도(대표적으로는 1000℃)에서 열산화를 행하면 좋다. 처리 시간은 0.1~6 시간, 바람직하게는, 0.5~1 시간으로 하면 좋다. 형성되는 산화막의 막 두께로서는, 10 nm~1000 nm(바람직하게는, 50 nm~200 nm), 예를 들어, 100 nm의 두께로 한다.

[0138] 이와 같은 온도 범위에서 가열 처리를 행함으로써, 반도체 기판(161)에 대하여 할로겐 원소에 의한 게터링 효과를 얻을 수 있다. 게터링 효과로서는, 특히 금속 불순물을 제거하는 효과를 얻을 수 있다. 즉, 염소의 작용에 의해 금속 등의 불순물이 휘발성의 염화물이 되어 기상(氣相) 중으로 이탈하여 제거된다. 반도체 기판(161)의 표면을 화학적 기계 연마(CMP) 처리한 것에 대해서는 유효하다. 또한, 수소는 반도체 기판(161)과 산화막(190)의 계면의 결함을 보상하여 계면의 국재 준위 밀도를 저감하는 작용을 나타낸다.

[0139] 산화막(190)은 할로겐이 포함됨으로써, 외인성 불순물인 중금속을 포집하여 단결정 반도체층이 오염되는 것을 방지하는 효과를 나타낸다. 대표적인 중금속으로서는 Fe, Cr, Ni이 있고, Mo이 더 포함되는 경우가 있고, 이것들은 단결정 반도체층에 대하여, 질량 분리되지 않는 이온을 도핑하여 분리층을 형성하는 과정에서 도입된다. 즉, 산화막(190)은 HCl 산화 등에 의해 막 중에 할로겐을 포함시킴으로써, 중금속 등 단결정 반도체층에 악영향을 주는 불순물을 게터링하는 작용이 있다. 산화막(190)을 형성한 후에 행해지는 가열 처리에 의해, 단결정 반도체층에 포함되는 불순물로서의 금속은 산화막(190)으로 석출하여, 할로겐(예를 들어, 염소)과 반응하여 포획되게 된다. 그것에 의해 산화막(190) 중에 포집된 이 불순물을 고정하여 반도체 기판(161)의 오염을 방지할 수 있다. 즉, 산화막(190)은 반도체의 라이프 타임 킬러(life time killer)가 되는 금속 원소를 포획하여 재확산시키지 않음으로써, 트랜지스터의 고성능화를 도모할 수 있다.

[0140] 열산화에 의해 형성되는 산화막(190) 중에는 할로겐이 포함된다. 할로겐은 1×10^{17} /cm^3~5×10^{20} /cm^3의 농도로 포함되는 것에 의해, 금속 등의 불순물을 포획하여 반도체 기판(161)의 오염을 방지하는 보호막으로서의 기능을 발현시킬 수 있다.

[0141] 다음에, 수소 또는 할로겐 등의 이온(162)을 조사하여 분리층(163)을 형성한다(도 31(B) 참조). 분리층(163)은 반도체 기판(161)의 표면으로부터 전계에서 가속된 이온을 소정의 깊이에 첨가함으로써 형성된다. 반도체 기판(161)에 형성되는 분리층(163)의 깊이는 이온의 가속 에너지와 이온의 입사각에 의해 제어할 수 있다.

[0142] 도 32는 반도체 기판(161)에 첨가한 할로겐 이온의 분포를 곡선 H로서 모식적으로 나타낸다. 반도체 기판(161)에 첨가된 할로겐 원소는 가우스 분포하게 된다. 반도체 기판(161)의 표면으로부터 이온의 평균 진입 깊이에 가까운 깊이 영역 에 분리층(163)이 형성된다. 물론, 이온을 전계에서 가속하여 반도체에 조사하는 경우에는, 이온은 어느 깊이를 피크로 하여 거의 가우스 분포하게 되고, 여기서 분리층(163)의 깊이로서 나타내어지는 것은 그 피크 위치를 기준으로 하고 있다.

[0143] 이온의 조사는 이온 도핑 장치를 사용하여 행하는 것이 바람직하다. 즉, 소스 가스를 플라즈마화하여 생성된 다수의 이온종을 질량 분리하지 않고 조사하는 도핑 방식을 사용한다. 본 실시형태의 경우, 하나 또는 다수의 동일한 원자로 이루어지는 질량이 다른 이온을 조사하는 것이 바람직하다. 이온 도핑은 가속 전압 10 kV~100 kV, 바람직하게는, 30 kV~80 kV, 도즈량은 1×10^{16} /cm^2~4×10^{16} /cm^2, 빔 전류 밀도가 2 ㎂/cm^2 이상, 바람직하게는, 5 ㎂/cm^2 이상, 보다 바람직하게는, 10 ㎂/cm^2 이상이면 좋고, 조사에 의해 반도체 기판(161)에 생성되는 결함을 저감할 수 있다.

[0144] 조사하는 할로겐으로서는 불소, 염소, 브롬이 선택된다. 할로겐 이온을 얻기 위하여 도핑 장치에 공급하는 가스로서, HF, NF_3, HBr, Cl_2, ClF_3, BCl_3, F_2, Br_2 등이 적용된다. 할로겐 이온으로서, 특히 불소는 질량수가 작으므로, 반도체 기판(161)에 조사하여도 결정에 주는 데미지가 적게 된다. 할로겐 이온을 조사함으로써 반도체 기판(161)에 형성되는 분리층(163)에 할로겐이 1×10^{20} /cm^3(바람직하게는, 5×10^{20} /cm^3) 이상의 농도로 포함되도록 한다. 반도체 기판(161)에서, 국소적으로 고농도의 할로겐 첨가 영역을 형성하면, 결정 구조가 흩어져 미소한 공동이 형성되어, 분리층(163)을 다공질 구조로 할 수 있다. 이 경우, 비교적 저온의 가열 처리에 의해 분리층(163)에 형성된 미소한 공동의 체적 변화가 일어나, 분리층을 따라 벽개함으로써 얇은 단결정 반도체층을

형성할 수 있다.

[0145] 또한, 본 공정에서는, 반도체 기판(161)에 대한 할로겐 이온을 조사함과 동시에, 또는, 그 전후에 수소 이온을 조사하여도 좋다. 수소 이온을 조사하는 경우에는, H^+, H_2^+, 및 H_3^+ 이온을 포함시킴과 동시에, H_3^+ 이온의 비율을 높여 두는 것이 바람직하다. 수소 이온을 조사하는 경우에는, H^+, H_2^+, 및 H_3^+ 이온을 포함시킴과 동시에, H_3^+ 이온의 비율을 높여 두면, 조사 효율을 높일 수 있고, 조사 시간을 단축할 수 있다.

[0146] 이온 도핑 장치는 질량 분리를 하지 않고 이온을 조사하기 때문에, 할로겐 이온 또는 수소 이온 외에 금속 이온도 동시에 반도체 기판(161)에 조사된다. 금속 이온은 질량수가 크기 때문에, 이온이 조사되는 측의 극표면에 많이 분포한다. 본 실시형태에서는 반도체 기판(161)의 표면에 산화막(190)이 형성되어 있다. 이 산화막(190)의 막 두께를 금속 이온이 첨가되는 깊이보다 두껍게 형성함으로써, 이 금속의 분포를 산화막(190) 중에 멈추어 둘 수 있다. 산화막(190)은 HCl 산화 등에 의해 막 중에 할로겐을 포함시킴으로써, 중금속 등 반도체 기판(161)에 악영향을 주는 불순물을 게터링하는 작용이 있다. 그것에 의해 산화막(190) 중에 포집된 이 불순물을 고정하여 반도체 기판(161)의 오염을 방지할 수 있다.

[0147] 이온을 질량 분리하여 반도체 기판(161)에 조사하여도 마찬가지로 분리층(163)을 형성할 수 있다. 이 경우에도, 질량이 큰 이온(예를 들어, H_3^+ 이온)을 선택적으로 조사하는 것은 상기와 같은 효과를 얻게 되어 바람직하다.

[0148] 이온을 생성하는 이온종을 생성하는 가스로서는 수소 외에 중수소, 헬륨과 같은 불활성 가스를 선택하는 것도 가능하다. 원료 가스에 헬륨을 사용하고, 질량 분리 기능을 갖지 않는 이온 도핑 장치를 사용함으로써, He^+ 이온의 비율이 높은 이온 빔을 얻을 수 있다. 이와 같은 이온을 반도체 기판(161)에 조사함으로써, 미소한 공동을 형성하는 것이 가능하고, 상기와 마찬가지의 분리층(163)을 반도체 기판(161) 중에 형성할 수 있다.

[0149] 다음에, 산화막(190) 위에 질소 함유층(102)을 형성하고, 이 질소 함유층(102) 위에 접합층(101)을 형성한다(도 31(C) 참조). 질소 함유층(102)과 접합층(101)은 상기 실시형태 1에서 나타낸 제조방법이나 재료를 사용하여 형성하면 좋다.

[0150] 그 후, 도 3(D) 이후의 공정을 거침으로써, 기판(100) 위에 접합층(101), 질소 함유층(102), 산화막(190)을 사이에 두고 단결정 반도체층(164)이 제공된 SOI 기판(165)이 얻어진다(도 31(D) 참조).

[0151] 또한, 본 실시형태에서 나타낸 SOI 기판은 본 명세서의 다른 실시형태에서 나타낸 발광장치의 구성과 적절히 조합될 수 있다.

[0152] [실시형태 3]

[0153] 본 실시형태에서는 발광장치의 일례에 관하여 도면을 참조하여 설명한다.

[0154] 도 8은 액티브 매트릭스형 EL 표시장치의 블록도를 나타낸다. EL 표시장치는 주사선 구동회로(251), 신호선 구동회로(252) 등으로 구성되는 구동회로부와, 화소(253)가 다수 배치된 화소부(120)를 가지고 있다.

[0155] 신호선 구동회로(252)로부터 출력되는 신호는 신호선(S1~Sx)에 입력되고 각 화소(253)에 전달된다. 또한, 주사선 구동회로(251)로부터 출력되는 신호는 주사선(G1~Gy)에 입력되고 각 화소(253)에 전달된다. 또한, 신호선에 병행하여 전원 공급선(V1~Vx)이 배치되고, 각 화소(253)에 전류를 공급한다.

[0156] 또한, 본 실시형태에서 나타내는 EL 표시장치는, 주사선 구동회로(251), 신호선 구동회로(252) 등의 구동회로부와 화소부(120)를 하나의 기판 위에 형성한 구성으로 할 수 있다. 또한, 주사선 구동회로(251), 신호선 구동회로(252), 화소(253)는 상기 실시형태에서 나타낸 바와 같이 단결정 반도체층을 채널 형성 영역으로서 이용하는 트랜지스터로 구성된다. 따라서, 다결정 반도체층을 사용하여 구동회로부나 화소의 트랜지스터를 구성하는 EL 표시장치와 비교하여, 트랜지스터 등의 소자의 사이즈의 미세화나 고속 동작이 가능하게 된다.

[0157] 다음에, 본 실시형태에서 나타내는 EL 표시장치의 화소(253)의 일례를 도 9에 나타낸다.

[0158] 화소(253)는 제1 트랜지스터(261), 제2 트랜지스터(262), 용량 소자(263) 및 발광소자(264)를 가지고 있다. 또한, 여기서는, 제1 트랜지스터(261)를 n채널형 트랜지스터로 형성하고, 제2 트랜지스터(262)를 p채널형의 트랜지스터로 형성하고 있는 예를 나타내고 있지만, 이것에 한정되는 것은 아니다. 제1 트랜지스터(261)와 제2 트

랜지스터(262) 모두를 n채널형의 트랜지스터 또는 p채널형의 트랜지스터로 하여도 좋고, 제1 트랜지스터(261)를 p채널형 트랜지스터로 형성하고, 제2 트랜지스터(262)를 n채널형 트랜지스터로 형성하여도 좋다.

[0159] 제1 트랜지스터(261)는, 게이트가 주사선(G1~Gy) 중 어느 하나의 주사선(여기서는, 「주사선(G)」라고 한다)에 전기적으로 접속되고, 소스와 드레인 중의 한쪽이 신호선(S1~Sx) 중 어느 하나의 신호선(여기서는 「신호선(S)」이라고 한다)에 전기적으로 접속되고, 소스와 드레인 중의 다른 한쪽이 용량 소자(263)의 한쪽 전극 및 제2 트랜지스터(262)의 게이트에 전기적으로 접속되어 있다. 또한, 제1 트랜지스터(261)는 스위칭 트랜지스터 또는 스위치용 트랜지스터라고 불리기도 한다.

[0160] 제2 트랜지스터(262)는, 게이트가 제1 트랜지스터(261)의 소스와 드레인 중의 다른 한쪽 및 용량 소자(263)의 한쪽 전극에 전기적으로 접속되고, 소스와 드레인 중의 한쪽이 전원 공급선(V1~Vx) 중 어느 하나의 전원 공급선(여기서는 「전원 공급선(V)」이라고 한다)에 전기적으로 접속되고, 소스와 드레인 중의 다른 한쪽이 발광소자(264)의 한쪽 전극에 전기적으로 접속되어 있다. 발광소자(264)의 다른 한쪽 전극은 저전원 전위로 설정되어 있어도 좋다. 또한, 제2 트랜지스터(262)는 구동 트랜지스터라고 불리기도 한다.

[0161] 저전원 전위란, 전원 공급선(V)에 설정되는 고전원 전위를 기준으로 하여 저전원 전위<고전원 전위를 만족시키는 전위이고, 저전원 전위로서는, 예를 들어, GND, 0 V 등을 설정할 수 있다.

[0162] 용량 소자(263)의 다른 한쪽 전극은 전원 공급선(V1~Vx) 중 어느 하나의 전원 공급선(여기서는 「전원 공급선(V)」이라고 한다)에 전기적으로 접속되어 있다. 또한, 용량 소자(263)는 제2 트랜지스터(262)의 게이트 용량을 대용하여 생략한 구성으로 하는 것도 가능하다. 제2 트랜지스터(262)의 게이트 용량은 소스 영역, 드레인 영역 또는 LDD 영역 등과 게이트 전극이 중첩하여 오버랩하고 있는 영역에서 용량이 형성되어 있어도 좋고, 채널 형성 영역과 게이트 전극과의 사이에서 용량이 형성되어 있어도 좋다.

[0163] 다음에, EL 표시장치의 동작에 대하여 설명한다. 또한, 본 실시형태에서 나타내는 EL 표시장치는 정전류 구동으로 동작시키는 경우에 대하여 설명한다. 또한 정(定)전류 구동이란, 1 프레임 기간 등 영상을 보유하는 기간에서, 일정한 전류로 구동시키는 것이고, 상시 같은 전류로 구동시킨다는 의미가 아니다.

[0164] 주사선(G)이 선택된 화소에서, 신호선(S)의 전위는 온(ON) 상태(도통 상태)가 된 제1 트랜지스터(261)를 통하여 용량 소자(263)의 한쪽 전극에 입력된다. 그리고, 비디오 신호에 상당하는 전압분의 전하가 용량 소자(263)에 축적되고, 용량 소자(263)는 그 전압을 보유한다. 이 전압은 제2 트랜지스터(262)의 게이트와 소스간 전압(Vgs)에 상당한다.

[0165] 그리고, 용량 소자(263)의 전극간 전압이 제2 트랜지스터(262)의 게이트에 인가되고, 이 인가 전압에 따라 제2 트랜지스터(262)를 통하여 전원 공급선(V)으로부터 발광소자(264)에 전류가 흘러, 발광소자(264)가 발광한다.

[0166] 발광소자(264)의 발광 휘도는 발광소자(264)를 흐르는 전류에 거의 비례한다. 따라서, 발광소자(264)에 흐르는 전류를 변화시킴으로써 화소의 계조를 표현하는 것이 가능하게 된다.

[0167] 본 실시형태에서 나타내는 EL 표시장치에서는, 발광소자(264)에 흐르는 전류는 제2 트랜지스터(262)의 게이트에 인가되는 전압에 따라 전원 공급선(V)으로부터 입력된다. 여기서 일반적으로 트랜지스터의 드레인-소스간 전압(Vds)과, 그의 드레인 전류(Id)는 도 10에 나타내는 바와 같은 관계를 가지고 있다.

[0168] 도 10은 상이한 게이트 전압(Vgs)에 대응하는 드레인 전류(Id)에 대하여 다수의 그래프를 나타내고 있다. 게이트 전압(Vgs)과 제2 트랜지스터(262)의 스레시홀드 전압(Vth)과의 차의 절대값|Vgs-Vth|이 커질수록, 바꾸어 말하면, 게이트 전압(Vgs)의 절대값|Vgs|이 커질수록, 드레인 전류(Id)는 커진다.

[0169] 게이트 전압(Vgs)과 제2 트랜지스터(262)의 스레시홀드 전압(Vth)과의 차의 절대값|Vgs-Vth|이 드레인-소스간 전압(Vds)의 절대값|Vds|보다 큰 경우에는, 트랜지스터는 선형 영역에서 동작하고, 드레인-소스간 전압(Vds)의 절대값|Vds| 이하의 경우에는 트랜지스터는 포화 영역에서 동작한다. 포화 영역에서 동작하는 경우에는 드레인-소스간 전압(Vds)이 변화하여도 전류값은 거의 변화하지 않고, 단지 Vgs의 크기에 따라서만 전류값이 정해진다.

[0170] 본 실시형태에서 나타내는 EL 표시장치에서는, 발광소자(264)의 발광시에, 제2 트랜지스터(262)를, 드레인-소스간 전압(Vds)의 절대값|Vds|이 게이트 전압(Vgs)과 제2 트랜지스터(262)의 스레시홀드 전압(Vth)과의 차의 절대값|Vgs-Vth| 이상인 포화 영역에서 동작시킨다. 또한, 발광소자(264)를 비발광으로 하는 경우에는 제2 트랜지스터(262)를 오프시키면 된다.

[0171] 또한, EL 표시장치의 화소의 계조의 표현은, 제2 트랜지스터(262)의 게이트에 인가되는 전압을 변화시켜(신호선(S)에 입력하는 전위를 변화시켜), 발광소자(264)에 흐르는 전류를 변화시키는 것(정전류 아날로그 계조 방식)에 의해 행한다. 즉, 정전류 아날로그 계조 방식에서는, 신호선(S)에 입력되는 아날로그 영상 신호를 변화시키는 것(신호선(S)의 전위를 변화시키는 것)에 의해 계조 표시가 행해진다.

[0172] 일반적으로, 발광소자(264)의 발광시에 제2 트랜지스터(262)를 포화 영역에서 동작시키는 경우, 화소간에 트랜지스터의 이동도나 스레시홀드값이 불균일하면 그것이 그대로 드레인 전류의 불균일로 되어, EL 표시장치의 표시 얼룩으로서 나타나는 문제가 있다. 특히, 다결정 반도체층을 사용하여 트랜지스터를 형성하는 경우에는, 화소마다의 트랜지스터의 이동도나 스레시홀드값의 편차가 커, EL 표시장치를 정전류 구동으로 동작시키는 것은 곤란했다. 이것은 반도체층의 결정화(레이저 결정화 등)에 있어서, 화소부를 구성하는 전영역에서 균일한 결정립계를 가지는 다결정 반도체층을 얻는 것이 어렵기 때문이다.

[0173] 한편, 본 실시형태에서 나타내는 EL 표시장치에서는, SOI 기판을 사용하는 것에 의해 화소를 구성하는 트랜지스터 등을 단결정 반도체층으로 형성하기 때문에, 화소마다 트랜지스터의 이동도나 스레시홀드값이 불균일하게 되는 것을 저감할 수 있다. 그 결과, 제2 트랜지스터(262)를 포화 영역에서 동작시킨 경우에도, 트랜지스터의 특성의 변화가 작기 때문에, 정전류 아날로그 계조 방식으로 동작시키는 경우에도, EL 표시장치의 표시 얼룩을 방지하는 것이 가능하게 된다.

[0174] 또한, 본 실시형태에서 나타내는 EL 표시장치는 정전류 구동으로 동작시키고 발광소자(264)의 발광을 전류로 제어하기 때문에, 발광소자(264)의 발광을 전압으로 제어하는 정전압 구동으로 동작시키는 경우와 비교하여, 온도 변화나 발광소자의 열화에 의해 발광소자의 V-I 특성이 변동한 경우에도 일정한 휘도를 보유하는 것이 가능하게 된다.

[0175] 다음에, 상기 도 9에서 나타낸 EL 표시장치의 화소의 구조에 관하여 도면을 참조하여 설명한다.

[0176] 도 11(A)는 하나의 화소에 2개의 트랜지스터(제1 트랜지스터와 제2 트랜지스터)를 가지는 화소의 일례의 상면도(레이아웃도)이고, 도 11(B)는 도 11(A)에 나타내는 X-X'선의 부분의 단면도이다.

[0177] 도 11(A) 및 도 11(B)는 제1 트랜지스터(261), 제1 배선(271), 제2 배선(272), 제2 트랜지스터(262), 제3 배선(273), 대향 전극(268), 용량 소자(263), 화소 전극(265), 격벽(269), 유기 박막(267) 및 기판(100)을 나타내고 있다. 또한, 제1 트랜지스터(261)는 스위칭용 트랜지스터로서, 제1 배선(271)은 주사선(G)으로서, 제2 배선(272)은 신호선(S)으로서, 제2 트랜지스터(262)는 구동용 트랜지스터로서, 제3 배선(273)은 전원 공급선(V)으로서 각각 사용된다.

[0178] 또한, 본 실시형태에서 나타내는 EL 표시장치는 상기 실시형태에서 나타낸 SOI 기판을 사용하여 제조할 수 있다. 따라서, 유리 등의 기판(100) 위에 제공된 제1 트랜지스터(261) 및 제2 트랜지스터(262)의 채널 형성 영역을 단결정 반도체층으로 제조할 수 있다. 여기서는, 제1 트랜지스터(261) 및 제2 트랜지스터(262)를 구성하는 단결정 반도체층과 기판(100)과의 사이에, 기판(100)측으로부터 접합층(101)과 질소 함유층(102)이 적층하여 형성된 구성을 나타내고 있다.

[0179] 질소 함유층(102)을 형성하는 것에 의해, 기판(100)으로서 유리 기판을 사용한 경우에는 유리에 포함되는 나트륨 등의 알칼리 금속이나 알칼리토류 금속이 제1 트랜지스터(261) 및 제2 트랜지스터(262)를 구성하는 단결정 반도체층에 혼입하는 것을 방지할 수 있다.

[0180] 또한, 본 실시형태에서 나타낸 EL 표시장치의 구성은 이것에 한정되지 않는다. 예를 들어, 상기 도 1(A)에 나타낸 바와 같이, 제1 트랜지스터(261) 및 제2 트랜지스터(262)를 구성하는 단결정 반도체층과 기판(100)과의 사이에 질소 함유층을 형성하지 않는 구성으로 하여도 좋다. 또한, 상기 도 2에 나타낸 바와 같이, 제1 트랜지스터(261) 및 제2 트랜지스터(262)를 구성하는 단결정 반도체층과 기판(100)과의 사이에, 기판(100)측으로부터 질소 함유층(151), 접합층(152) 및 접합층(101)이 적층한 구조를 형성하여도 좋다.

[0181] 제1 트랜지스터(261)의 게이트 전극은 제1 배선(271)과 전기적으로 접속되고, 제1 트랜지스터(261)의 소스 전극 및 드레인 전극 중의 한쪽은 제2 배선(272)과 전기적으로 접속되고, 제1 트랜지스터(261)의 소스 전극 및 드레인 전극 중의 다른 한쪽은 제2 트랜지스터(262)의 게이트 전극 및 용량 소자(263)의 한쪽 전극과 전기적으로 접속되어 있다. 또한, 제1 트랜지스터(261)의 게이트 전극은 다수의 게이트 전극에 의해 구성되어 있다. 이렇게 함으로써, 제1 트랜지스터(261)의 오프 상태에서의 리크 전류를 저감할 수 있다.

[0182] 제2 트랜지스터(262)의 소스 전극 및 드레인 전극 중의 한쪽은 제3 배선(273)과 전기적으로 접속되고, 제2 트랜

지스터(262)의 소스 전극 및 드레인 전극 중의 다른 한쪽은 화소 전극(265)과 전기적으로 접속되어 있다. 이렇게 함으로써, 화소 전극(265)에 흐르는 전류를 제2 트랜지스터(262)에 의해 제어할 수 있다.

[0183] 화소 전극(265) 위에는 유기 박막(267)(유기 화합물층)이 형성되어 있다. 유기 박막(267)(유기 화합물층) 위에는 대향 전극(268)이 제공되어 있다. 또한, 대향 전극(268)은 모든 화소에서 공통으로 접속되도록 형성되어 있어도 좋고, 새도 마스크 등을 사용하여 패턴 형성되어 있어도 좋다.

[0184] 유기 박막(267)(유기 화합물층)으로부터 발광한 광은 화소 전극(265)과 대향 전극(268) 중 어느 하나를 투과하여 방사된다.

[0185] 도 11(B)에서, 화소 전극측, 즉, 트랜지스터 등이 형성되어 있는 측으로 광이 방사되는 경우를 하면 방사, 대향 전극 측으로 광이 방사되는 경우를 상면 방사라고 부른다.

[0186] 하면 방사의 경우, 화소 전극(265)은 투명 도전층에 의해 형성되는 것이 좋다. 반대로, 상면 방사의 경우, 대향 전극(268)은 투명 도전층에 의해 형성되는 것이 좋다.

[0187] 컬러 표시의 발광장치에서는, R, G, B 각각의 발광색을 가지는 EL 소자를 나누어 칠하여도 좋고, 단색의 EL 소자를 칠하고, 컬러 필터에 의해 R, G, B의 발광을 얻도록 하여도 좋다.

[0188] 또한, 도 11에 나타낸 구성은 어디까지나 일례이고, 화소 레이아웃, 단면 구성, EL 소자의 전극의 적층순 등에 관하여, 도 11에 나타낸 구성 이외에도 다양한 구성을 취할 수 있다. 또한, 발광소자는 도시한 유기 박막으로 구성되는 소자 외에, LED와 같은 결정성 소자, 무기 박막으로 구성되는 소자 등, 다양한 소자를 사용할 수 있다.

[0189] 또한, 본 실시형태는 본 명세서의 다른 실시형태에서 나타낸 발광장치의 구성과 적절히 조합될 수 있다.

[0190] [실시형태 4]

[0191] 본 실시형태에서는 상기 실시형태와 다른 발광장치에 관하여 도면을 참조하여 설명한다. 구체적으로는, EL 표시장치의 동작을 정전류 디지털 계조 방식으로 행하는 경우에 관하여 도면을 참조하여 설명한다.

[0192] 본 실시형태의 EL 표시장치는, 상기 도 9에서 발광소자(264)의 발광시에 제2 트랜지스터(262)를 포화 영역에서 동작시키는 점에서는 상기 실시형태 2와 같다. 그러나, 발광소자(264)의 계조 표시를 이 발광소자(264)의 발광 또는 비발광을 조합시킴으로써 행한다. 따라서, 제2 트랜지스터(262)의 게이트에는 2 종류의 전위를 인가하여 발광소자(264)의 발광 또는 비발광을 제어한다.

[0193] 발광소자(264)를 비발광 상태로 하는 경우에는, 제2 트랜지스터(262)가 오프가 되는 전위를 신호선(S)으로부터 제1 트랜지스터(261)를 통하여 제2 트랜지스터(262)의 게이트 전극에 공급한다. 또한, 발광소자(264)를 발광 상태로 하는 경우에는, 제2 트랜지스터(262)가 온이 되는 일정 전위를 제2 트랜지스터(262)의 게이트 전극에 공급한다.

[0194] 즉, 이상적으로는 발광소자(264)에 흐르는 전류를 일정하게 하여, 발광소자(264)로부터 얻어지는 휘도를 일정하게 한다. 그리고, 1 프레임 기간 내에 다수의 서브프레임 기간을 제공하고, 서브프레임 기간마다 화소에의 비디오 신호의 기입을 행하고, 서브프레임 기간마다 화소의 점등 또는 비점등을 제어하고, 그 점등하고 있는 서브프레임 기간의 합계에 의해 계조를 표현한다.

[0195] 이하에, 본 실시형태의 EL 표시장치의 동작에 관하여 설명한다.

[0196] 도 12(A) 및 도 12(B)는 디지털 시간 계조 구동의 일례를 나타내는 타이밍 차트이다. 도 12(A)의 타이밍 차트는 화소에의 신호 기입 기간(어드레스 기간)과 발광 기간(서스테인 기간)이 분리되어 있는 경우의 구동방법을 나타낸다.

[0197] 또한, 1 표시 영역분의 화상을 완전히 표시하기 위한 기간을 1 프레임 기간이라고 한다. 1 프레임 기간은 다수의 서브프레임 기간을 가지고, 1 서브프레임 기간은 어드레스 기간과 서스테인 기간을 가진다. 어드레스 기간(Ta1~Ta4)은 전(全)행분의 화소에의 신호 기입에 걸리는 시간을 나타내고, 기간(Tb1~Tb4)은 1행분의 화소(또는, 1화소분)에의 신호 기입에 걸리는 시간을 나타내고 있다. 서스테인 기간(Ts1~Ts4)은 화소에 기입된 비디오 신호에 따라 점등 또는 비점등 상태를 유지하는 시간을 나타내고, 그의 길이의 비를 Ts1 : Ts2 : Ts3 : Ts4 = 2^3 : 2^2 : 2^1 : 2^0 = 8 : 4 : 2 : 1로 하고 있다. 어느 서스테인 기간에서 발광하는지에 따라 계조를 표현하고 있다.

[0198] 먼저, 어드레스 기간(Ta1)에서, 첫번째 행부터 순차로 주사선에 화소 선택 신호가 입력되어 화소가 선택된다. 그리고, 화소가 선택되어 있을 때, 신호선으로부터 화소에 비디오 신호가 입력된다. 그리고, 화소에 비디오 신호가 기입되면, 화소는 다시 신호가 입력될 때까지 그 신호를 보유한다. 이 기입된 비디오 신호에 의해 서스테인 기간(Ts1)에서의 각 화소의 점등, 비점등이 제어된다. 마찬가지로 어드레스 기간(Ta2, Ta3, Ta4)에서 화소에 신호가 입력되고, 그 비디오 신호에 의해 서스테인 기간(Ts2, Ts3, Ts4)에서의 각 화소의 점등, 비점등이 제어된다. 그리고, 각각의 서브프레임 기간에서, 어드레스 기간 중은 점등하지 않고, 어드레스 기간이 종료한 후, 서스테인 기간이 시작되고, 점등시키기 위한 신호가 기입되어 있는 화소가 점등한다.

[0199] 여기서, 도 12(B)를 참조하여, i번째 행의 화소에 주목하여 설명한다. 먼저, 어드레스 기간(Ta1)에서, 첫번째 행부터 순차로 주사선에 화소 선택 신호가 입력되고, 어드레스 기간(Ta1) 중 기간(Tb1)(i)에서 i번째 행의 화소가 선택된다. 그리고, i번째 행의 화소가 선택되어 있을 때, 신호선으로부터 i번째 행의 화소에 비디오 신호가 입력된다. 그리고, i번째 행의 화소에 비디오 신호가 기입되면, i번째 행의 화소는 다시 신호가 입력될 때까지 그 신호를 보유한다. 이 기입된 비디오 신호에 의해 서스테인 기간(Ts1)에서의 i번째 행의 화소의 점등, 비점등이 제어된다. 마찬가지로, 어드레스 기간(Ta2, Ta3, Ta4)에서 i번째 행의 화소에 비디오 신호가 입력되고, 그 비디오 신호에 의해 서스테인 기간(Ts2, Ts3, Ts4)에서의 i번째 행의 화소의 점등, 비점등이 제어된다. 그리고, 각각의 서브프레임 기간에서, 어드레스 기간 중은 점등하지 않고, 어드레스 기간이 종료한 후, 서스테인 기간이 시작되고, 점등시키기 위한 신호가 기입되어 있는 화소가 점등한다.

[0200] 또한, 여기서는 4 비트 계조를 표현하는 경우에 대하여 설명하였지만, 비트수 및 계조수는 이것에 한정되지 않는다. 또한, 점등의 순서는 Ts1, Ts2, Ts3, Ts4일 필요는 없고, 랜덤(random)하여도 좋고, 다수로 분할하여 발광을 시켜도 좋다. 또한, Ts1, Ts2, Ts3, Ts4의 점등 시간은 2의 거듭제곱으로 할 필요는 없고, 같은 길이의 점등 시간으로 하여도 좋고, 2의 거듭제곱에서 약간 벗어나게 하여도 좋다.

[0201] 이어서, 화소에의 신호 기입 기간(어드레스 기간)과 발광 기간(서스테인 기간)이 분리되어 있지 않은 경우의 구동방법에 대하여 설명한다. 즉, 비디오 신호의 기입 동작이 완료된 행의 화소는 다음에 화소에 신호의 기입(또는 소거)이 행해질 때까지 신호를 보유한다. 기입 동작으로부터 다음에 이 화소에 신호의 기입을 할 때까지의 기간을 데이터 보유 시간이라고 한다. 그리고, 이 데이터 보유 시간 중은 화소에 기입된 비디오 신호에 따라 화소가 점등 또는 비점등으로 된다. 같은 동작이 최종 행까지 행해지고, 어드레스 기간이 종료한다. 그리고, 데이터 보유 시간이 종료한 행부터 순차로 다음의 서브 프레임 기간의 신호 기입 동작으로 이동한다.

[0202] 이와 같이, 신호 기입 동작이 완료되어 데이터 보유 시간이 되면, 바로 화소에 기입된 비디오 신호에 따라 화소가 점등 또는 비점등으로 되는 구동방법의 경우에는, 데이터 보유 시간을 어드레스 기간보다 짧게 하려고 하여도, 동시에 2행에 신호를 입력할 수 없기 때문에, 어드레스 기간을 겹치지 않도록 해야 하므로, 데이터 보유 시간을 짧게 할 수가 없다. 따라서, 그 결과, 고계조 표시를 행하는 것이 곤란하게 된다.

[0203] 따라서, 소거 기간을 제공함으로써, 어드레스 기간보다 짧은 데이터 보유 시간을 설정한다. 소거 기간을 제공하여 어드레스 기간보다 짧은 데이터 보유 시간을 설정하는 경우의 구동방법에 대하여 도 13(A)를 사용하여 설명한다.

[0204] 먼저, 어드레스 기간(Ta1)에서, 첫번째 행부터 순차로 주사선에 화소 주사 신호가 입력되어 화소가 선택된다. 그리고, 화소가 선택되어 있을 때, 신호선으로부터 화소에 비디오 신호가 입력된다. 그리고, 화소에 비디오 신호가 기입되면, 화소는 다시 신호가 입력될 때까지 그 신호를 보유한다. 이 기입된 비디오 신호에 의해 서스테인 기간(Ts1)에서의 각 화소의 점등, 비점등이 제어된다. 비디오 신호의 기입 동작이 완료된 행에서는, 즉시 기입된 비디오 신호에 따라, 화소가 점등 또는 비점등 상태로 된다. 같은 동작이 최종행까지 행해지고, 어드레스 기간(Ta1)이 종료된다. 그리고, 데이터 보유 시간이 종료된 행부터 순차로 다음의 서브프레임 기간의 신호 기입 동작으로 이동한다. 마찬가지로, 어드레스 기간(Ta2, Ta3, Ta4)에서 화소에 비디오 신호가 입력되고, 그 비디오 신호에 의해 서스테인 기간(Ts2, Ts3, Ts4)에서의 각 화소의 점등, 비점등이 제어된다. 그리고, 서스테인 기간(Ts4)의 끝은 소거 동작의 개시에 의해 설정된다. 왜냐하면, 각 행의 소거 시간(Te)에 화소에 기입된 신호의 소거가 행해지면, 다음 화소에의 신호의 기입이 행해질 때까지는 어드레스 기간에 화소에 기입된 비디오 신호에 상관없이, 강제적으로 비점등이 되기 때문이다. 즉, 소거 시간(Te)이 시작된 행의 화소로부터 데이터 보유 시간이 종료된다.

[0205] 여기서, 도 13(B)를 참조하여, i번째 행의 화소에 주목하여 설명한다. i번째 행의 화소에서, 어드레스 기간(Ta1)에서, 첫번째 행부터 순차로 주사선에 화소 주사 신호가 입력되어 화소가 선택된다. 그리고, 기간(Tb1(i))에서 i번째 행의 화소가 선택되어 있을 때, i번째 행의 화소에 비디오 신호가 입력된다. 그리고, i번

째 행의 화소에 비디오 신호가 기입되면, i번째 행의 화소는 다시 신호가 입력될 때까지 그 신호를 보유한다. 이 기입된 비디오 신호에 의해, 서스테인 기간(Ts1(i))에서의 i번째 행의 화소의 점등, 비점등이 제어된다. 즉, i번째 행에 비디오 신호의 기입 동작이 완료된 후, 즉시 기입된 비디오 신호에 따라, i번째 행의 화소가 점등 또는 비점등 상태로 된다. 마찬가지로, 어드레스 기간(Ta2, Ta3, Ta4)에서 i번째 행의 화소에 비디오 신호가 입력되고, 그 비디오 신호에 의해 서스테인 기간(Ts2, Ts3, Ts4)에서의 i번째 행의 화소의 점등, 비점등이 제어된다. 그리고, 서스테인 기간(Ts4(i))의 끝은 소거 동작의 개시에 의해 설정된다. 왜냐하면, i번째 행의 소거 시간(Ts(i))에 i번째 행의 화소에 기입된 비디오 신호에 상관없이, 강제적으로 비점등이 되기 때문이다. 즉, 소거 시간(Te(i))이 시작되면 i번째 행의 화소의 데이터 보유 시간이 종료된다.

[0206] 따라서, 어드레스 기간과 서스테인 기간을 분리하지 않고, 어드레스 기간보다 짧은 화소의 점등 기간을 제공할 수 있기 때문에, 고계조이고 듀티비(1 프레임 기간 중의 점등 기간의 비율)가 높은 표시장치를 제공할 수 있다. 순간 휘도를 낮게 하는 것이 가능하기 때문에 표시 소자의 신뢰성의 향상을 도모할 수 있다.

[0207] 또한, 여기서는 4 비트 계조를 표현하는 경우에 대하여 설명하였지만, 비트수 및 계조수는 이것에 한정되지 않는다. 또한, 점등의 순서는 Ts1, Ts2, Ts3, Ts4일 필요는 없고, 랜덤하여도 좋고, 다수로 분할하여 발광을 하여도 좋다. 또한, Ts1, Ts2, Ts3, Ts4의 점등 시간은 2의 거듭제곱으로 할 필요는 없고, 같은 길이의 점등 시간으로 하여도 좋고, 2의 거듭제곱에서 약간 벗어나도 좋다.

[0208] 다음에, 도 13에서 설명한 디지털 시간 계조 구동을 적용할 수 있는 화소의 구성 및 화소의 동작에 대하여 도 14 및 도 15를 참조하여 설명한다.

[0209] 도 14는 디지털 시간 계조 구동을 적용할 수 있는 화소 구성의 일례를 나타내는 도면이다.

[0210] 화소(253)는 스위칭용의 제1 트랜지스터(261), 구동용의 제2 트랜지스터(262), 용량 소자(263), 발광소자(264) 및 정류 소자(275)를 가지고 있다. 제1 트랜지스터(261)는, 게이트가 제1 주사선(G1)에 접속되고, 제1 전극(소스 전극 및 드레인 전극 중의 한쪽)이 신호선(S)에 접속되고, 제2 전극(소스 전극 및 드레인 전극 중의 다른 한쪽)이 제2 트랜지스터(262)의 게이트에 접속되어 있다. 제2 트랜지스터(262)는, 게이트가 용량 소자(263)를 통하여 전원 공급선(V)에 접속되고, 게이트가 정류 소자(275)를 통하여 제2 주사선(G2)에 접속되고, 제1 전극이 전원 공급선(V)에 접속되고, 제2 전극이 발광소자(264)의 제1 전극(화소 전극)에 접속되어 있다. 발광소자(264)의 제2 전극은 공통 전극에 상당한다.

[0211] 또한, 발광소자(264)의 제2 전극(공통 전극)에는 저전원 전위가 설정되어 있다. 저전원 전위란, 전원 공급선(V)에 설정되는 고전원 전위를 기준으로 하여 저전원 전위＜고전원 전위를 만족하는 전위이고, 저전원 전위로서는, 예를 들어, GND, 0 V 등을 설정할 수 있다.

[0212] 또한, 용량 소자(263)는 제2 트랜지스터(262)의 게이트 용량을 대용하여 생략하는 것도 가능하다. 제2 트랜지스터(262)의 게이트 용량에 대해서는, 소스 영역, 드레인 영역 또는 LDD 영역 등과 게이트 전극이 겹쳐 오버랩하고 있는 영역으로 용량이 형성되어 있어도 좋고, 채널 영역과 게이트 전극과의 사이에 용량이 형성되어 있어도 좋다.

[0213] 또한, 정류 소자(275)로서, 다이오드 접속한 트랜지스터를 사용하는 것이 가능하다. 다이오드 접속한 트랜지스터 외에도, PN 접합의 다이오드, PIN 접합의 다이오드, 쇼트키(Schottky)형의 다이오드 또는 카본 나노튜브로 형성된 다이오드 등을 사용하여도 좋다. 다이오드 접속된 트랜지스터의 극성은 N채널형이어도 좋고, P채널형이어도 좋다.

[0214] 화소(253)는 상기 도 9에 나타낸 화소에 정류 소자(275)와 제2 주사선(G2)을 추가한 것이다.

[0215] 소거 동작에 대하여 설명한다. 소거 동작시에는 제2 주사선(G2)에 하이(high) 레벨의 신호를 입력한다. 그러면, 정류 소자(275)에 전류가 흐르고, 용량 소자(263)에 의해 보유되어 있던 제2 트랜지스터(262)의 게이트 전위를 어느 전위로 설정할 수 있다. 즉, 제2 트랜지스터(262)의 게이트의 전위를 어느 전위로 설정하고, 화소에 기입된 비디오 신호에 상관없이, 제2 트랜지스터(262)를 강제적으로 오프할 수 있다.

[0216] 또한, 제2 주사선(G2)에 입력하는 로(low) 레벨의 신호는 화소에 비점등이 되는 비디오 신호가 기입되어 있을 때 정류 소자(275)에 전류가 흐르지 않는 전위로 한다. 제2 주사선(G2)에 입력하는 하이 레벨의 신호는 화소에 기입된 비디오 신호에 상관없이, 제2 트랜지스터(262)가 오프하는 전위를 게이트에 설정할 수 있는 전위로 한다.

[0217] 또한, 정류 소자(275)로서, 다이오드 접속한 트랜지스터를 사용하는 것이 가능하다. 또한, 다이오드 접속한 트

랜지스터 외에도, PN 접합의 다이오드, PIN 접합의 다이오드, 쇼트키형의 다이오드 또는, 카본 나노튜브로 형성된 다이오드 등을 사용하여도 좋다. 다이오드 접속된 트랜지스터의 극성은 N채널형이어도 좋고, P채널형이어도 좋다.

[0218] 도 15는 디지털 시간 계조 구동을 적용할 수 있는 화소 구성의 일례를 나타내는 도면이다.

[0219] 화소(253)는, 스위치용의 제1 트랜지스터(261), 구동용의 제2 트랜지스터(262), 용량 소자(263), 발광소자(264) 및 소거용 트랜지스터(276)를 가지고 있다. 제1 트랜지스터(261)는, 게이트가 제1 주사선(G1)에 접속되고, 제1 전극(소스 전극 및 드레인 전극 중의 한쪽)이 신호선(S)에 접속되고, 제2 전극(소스 전극 및 드레인 전극 중의 다른 한쪽)이 제2 트랜지스터(262)의 게이트에 접속되어 있다. 제2 트랜지스터(262)는, 게이트가 용량 소자(263)를 통하여 전원 공급선(V)에 접속되고, 게이트가 소거용 트랜지스터(276)의 제1 전극에 접속되고, 제1 전극이 전원 공급선(V)에 접속되고, 제2 전극이 발광소자(264)의 제1 전극(화소 전극)에 접속되어 있다. 소거용 트랜지스터(276)는, 게이트가 제2 주사선(G2)에 접속되고, 제2 전극이 전원 공급선(V)에 접속되어 있다. 발광소자(264)의 제2 전극은 공통 전극에 상당한다.

[0220] 또한, 발광소자(264)의 제2 전극(공통 전극)에는 저전원 전위가 설정되어 있다.

[0221] 또한, 용량 소자(263)는 제2 트랜지스터(262)의 게이트 용량을 대용하여 생략하는 것도 가능하다. 제2 트랜지스터(262)의 게이트 용량에 대해서는, 소스 영역, 드레인 영역 또는 LDD 영역 등과 게이트 전극이 겹쳐 오버랩하고 있는 영역으로 용량이 형성되어 있어도 좋고, 채널 영역과 게이트 전극과의 사이에 용량이 형성되어 있어도 좋다.

[0222] 화소는 도 9에 나타낸 화소에 소거용 트랜지스터(276)와 제2 주사선(G2)을 추가한 것이다.

[0223] 소거 동작에 대하여 설명한다. 소거 동작시에는 제2 주사선(G2)에 하이 레벨의 신호를 입력한다. 그러면, 소거용 트랜지스터(276)가 온으로 되어, 제2 트랜지스터(262)의 게이트와 제1 전극을 같은 전위로 할 수 있다. 즉, 제2 트랜지스터(262)의 Vgs를 0 V로 할 수 있다. 이렇게 하여, 제2 트랜지스터(262)를 강제적으로 오프로 할 수 있다.

[0224] 또한, 본 실시형태는 본 명세서의 다른 실시형태에서 나타낸 발광장치의 구성과 적절히 조합될 수 있다.

[0225] [실시형태 5]

[0226] 본 실시형태에서는 발광장치의 구동방법의 일례에 대하여 설명한다.

[0227] 도 16은 상기 도 8에서 나타낸 EL 표시장치의 동작을 설명하기 위한 타이밍 차트의 일례를 나타낸다.

[0228] 도 16의 타이밍 차트는 1화면분의 화상을 표시하는 기간에 상당하는 1 프레임 기간을 나타낸다. 1 프레임 기간은 특별히 한정되는 것은 아니지만, 화상을 보는 사람이 깜빡임(flicker)을 느끼지 않도록 적어도 1/60초 이하로 하는 것이 바람직하다.

[0229] 도 16의 타이밍 차트는 첫번째 행의 주사선(G1), i번째 행의 주사선(Gi)(주사선(G1 내지 Gy) 중 어느 하나), i+1번째 행의 주사선(Gi+1), 및 y번째 행의 주사선(Gy)이 각각 선택되는 타이밍을 나타내고 있다.

[0230] 또한, 주사선이 선택됨과 동시에, 이 주사선에 접속되어 있는 화소(253)도 선택된다. 예를 들어, i번째 행의 주사선(Gi)이 선택되어 있으면, i번째 행의 주사선(Gi)에 접속되어 있는 화소(253)도 선택된다.

[0231] 주사선(G1) 내지 주사선(Gy)의 각각은, 첫번째 행의 주사선(G1)으로부터 y번째 행의 주사선(Gy)까지 순차로 선택된다(이하, 「주사한다」라고도 한다). 예를 들어, i번째 행의 주사선(Gi)이 선택되어 있는 기간은, i번째 행의 주사선(Gi) 이외의 주사선(G1 내지 Gi-1, Gi+1 내지 Gy)은 선택되지 않는다. 그리고, 다음의 기간에, i+1번째 행의 주사선(Gi+1)이 선택된다. 또한, 1개의 주사선이 선택되어 있는 기간을 1 게이트 선택 기간이라고 부른다.

[0232] 따라서, 어느 행의 주사선이 선택되면, 이 주사선에 접속된 다수의 화소(253)에 신호선(S1) 내지 신호선(Sx) 각각으로부터 비디오 신호가 입력된다. 예를 들어, i번째 행의 주사선(Gi)이 선택되어 있는 동안, i번째 행의 주사선(Gi)에 접속되어 있는 다수의 화소(253)는 각각의 신호선(S1 내지 Sx)으로부터 임의의 비디오 신호를 각각 입력한다. 이렇게 하여, 다수의 화소(253) 각각을 주사 신호 및 비디오 신호에 의해 독립하여 제어할 수 있다.

[0233] 다음에, 1 게이트 선택 기간을 다수의 서브게이트(subgate) 선택 기간으로 분할한 경우에 대하여 설명한다.

[0234] 도 17은 1 게이트 선택 기간을 2개의 서브게이트 선택 기간(제1 서브게이트 선택 기간 및 제2 서브게이트 선택

기간)으로 분할한 경우의 타이밍 차트를 나타낸다.

[0235] 또한, 1 게이트 선택 기간을 3개 이상의 서브게이트 선택 기간으로 분할할 수도 있다.

[0236] 도 17의 타이밍 차트는, 1화면분의 화상을 표시하는 기간에 상당하는 1 프레임 기간을 나타낸다. 1 프레임 기간은 특별히 한정은 하지 않지만, 화상을 보는 사람이 깜빡임(flicker)을 느끼지 않도록 적어도 1/60초 이하로 하는 것이 바람직하다.

[0237] 또한, 1 프레임은 2개의 서브프레임(제1 서브프레임 및 제2 서브프레임)으로 분할되어 있다.

[0238] 도 17의 타이밍 차트는 i번째 행의 주사선(Gi), i+1번째 행의 주사선(Gi+1), j번째 행의 주사선(Gj)(주사선(Gi+1 내지 Gy) 중 어느 하나), 및 j+1번째 행의 주사선(Gj+1)이 각각 선택되는 타이밍을 나타내고 있다.

[0239] 또한, 주사선이 선택됨과 동시에, 이 주사선에 접속되어 있는 화소(253)도 선택된다. 예를 들어, i번째 행의 주사선(Gi)이 선택되어 있으면, i번째 행의 주사선(Gi)에 접속되어 있는 화소(253)도 선택된다.

[0240] 또한, 주사선(G1) 내지 주사선(Gy)의 각각은 각 서브게이트 선택 기간 내에 순차로 주사된다. 예를 들어, 어느 1 게이트 선택 기간에 있어서, 제1 서브게이트 선택 기간에서는 i번째 행의 주사선(Gi)이 선택되고, 제2 서브게이트 선택 기간에서는 j번째 행의 주사선(Gj)이 선택된다. 그러면, 1 게이트 선택 기간에 있어서, 마치 동시에 2행분의 주사 신호를 선택한 것과 같이 동작시키는 것이 가능하게 된다. 이때, 제1 서브게이트 선택 기간과 제2 서브게이트 선택 기간에서, 서로 다른 비디오 신호가 신호선(S1) 내지 신호선(Sx)에 입력된다. 따라서, i번째 행에 접속되어 있는 다수의 화소(253)와 j번째 행에 접속되어 있는 다수의 화소(253)에는 다른 비디오 신호를 입력할 수 있다.

[0241] 다음에, 표시를 고화질로 하기 위한 구동방법에 대하여 설명한다.

[0242] 도 18(A) 및 도 18(B)는 고주파 구동을 설명하는 도면을 나타내고 있다.

[0243] 도 18(A)는 1 프레임 기간(400)에 1개의 화상 및 1개의 중간 화상을 표시할 때의 도면이다. 부호 401은 해당 프레임의 화상, 402는 해당 프레임의 중간 화상, 403은 다음 프레임의 화상, 404는 다음 프레임의 중간 화상이다.

[0244] 또한, 해당 프레임의 중간 화상(402)은 해당 프레임 및 다음 프레임의 영상 신호를 바탕으로 작성된 화상이어도 좋다. 또한, 해당 프레임의 중간 화상(402)은 해당 프레임의 화상(401)으로 작성된 화상이어도 좋다. 또한, 해당 프레임의 중간 화상(402)은 검은 화상이어도 좋다. 이렇게 함으로써, 홀드(hold)형 표시장치의 동화상의 화질을 향상시킬 수 있다. 또한, 1 프레임 기간(400)에 1개의 화상 및 1개의 중간 화상을 표시하는 경우에는, 영상 신호의 프레임 레이트(frame rate)와의 정합성을 쉽게 얻을 수 있고, 화상 처리 회로가 복잡하게 되지 않는다는 이점이 있다.

[0245] 도 18(B)는 1 프레임 기간(400)이 2개 연속하는 기간(2 프레임 기간)에 1개의 화상 및 2개의 중간 화상을 표시할 때의 도면이다. 부호 411은 해당 프레임의 화상, 412는 해당 프레임의 중간 화상, 413은 다음 프레임의 중간 화상, 414는 다음 다음 프레임의 화상이다.

[0246] 또한, 해당 프레임의 중간 화상(412) 및 다음 프레임의 중간 화상(413)은 해당 프레임, 다음 프레임, 다음 다음 프레임의 영상 신호를 바탕으로 작성된 화상이어도 좋다. 또한, 해당 프레임의 중간 화상(412) 및 다음 프레임의 중간 화상(413)은 검은 화상이어도 좋다. 2 프레임 기간에 1개의 화상 및 2개의 중간 화상을 표시하는 경우에는, 주변 구동회로의 동작 주파수를 그다지 고속화하는 일 없이 효과적으로 동화상의 화질을 향상할 수 있다는 이점이 있다.

[0247] 본 실시형태에서 나타낸 EL 표시장치의 구동에 있어서, 프레임 주파수는 다양한 주파수를 적용할 수 있다. 예를 들어, 60 Hz, 90 Hz, 120 Hz, 150 Hz, 240 Hz 등의 프레임 주파수나 그 이상의 프레임 주파수를 적용하여도 좋다. 또한, 본 실시형태의 EL 표시장치는, 상기 실시형태에서 나타낸 바와 같이, 주사선 구동회로부, 신호선 구동회로부 등의 구동회로부나 화소부를 구성하는 트랜지스터를 단결정 반도체층을 사용하여 형성할 수 있기 때문에, 고속으로 동작시키는 것이 가능하다. 또한, 고속으로 동작시킨 경우에도, 다결정 반도체층을 사용하여 형성된 트랜지스터에 비해 저소비전력화를 도모할 수 있다.

[0248] 또한, 본 실시형태는 본 명세서의 다른 실시형태에서 나타낸 발광장치의 구성과 적절히 조합될 수 있다.

[0249] [실시형태 6]

[0250] 본 실시형태에서는 발광장치의 구동방법의 일례에 대하여 설명한다. 구체적으로는, 오버드라이브 구동에 대하여 도면을 참조하여 설명한다.

[0251] 먼저, 오버드라이브 구동에 대하여 도 19를 참조하여 설명한다. 도 19(A)는 상술한 EL 표시장치에 있어서 신호선(S)으로부터 스위치용의 제1 트랜지스터를 통하여 구동용의 제2 트랜지스터의 게이트에 입력하는 전압을 나타내고 있다. 통상, 목적하는 출력 휘도를 얻기 위한 입력 전압(30121)은 Vi이지만, 입력하는 전압으로서 Vi를 그대로 입력한 경우에는, 목적하는 출력 휘도에 이를 때까지 일정 시간을 요하는 경우가 있다.

[0252] 오버드라이브 구동을 사용함으로써, 보다 빨리 목적 출력 휘도로 발광소자로부터 발광시킬 수 있다. 구체적으로는, 먼저, 전압 Vi보다 큰 전압인 Vo를 제2 트랜지스터의 게이트에 일정 시간 부여함으로써 응답 속도를 높인 후에, 제2 트랜지스터에의 입력 전압을 Vi로 복귀시킨다는 방법이다. 이때의 입력 전압은 도 19에서의 입력 전압(30122)으로 나타낸 바와 같이 된다. 일반적으로, 발광소자는 액정소자와 비교하여 응답 속도가 빠르지만, 배선 저항 등의 배선 재료에 기인하는 지연 등이 있는 경우에 오버드라이브 구동을 적용하는 것이 유효하게 된다.

[0253] 또한, 도 19(A)에서는 입력 전압에 대하여 출력 휘도가 정(正)의 변화를 하는 경우에 대하여 설명하였지만, 본 실시형태는 입력 전압에 대하여 출력 휘도가 부(負)의 변화를 하는 경우도 포함하고 있다.

[0254] 이와 같은 구동을 실현하기 위한 회로에 대하여 도 19(B) 및 도 19(C)를 참조하여 설명한다. 먼저, 도 19(B)를 참조하여, 입력 영상 신호(30131)가 아날로그값(이산(離散)값이어도 좋다)을 취하는 신호이고, 출력 영상 신호(30132)도 아날로그값을 취하는 신호인 경우에 대하여 설명한다. 도 19(B)에 나타내는 오버드라이브 회로는 부호화 회로(30101), 프레임 메모리(30102), 보정 회로(30103), DA 변환 회로(30104)를 구비한다.

[0255] 입력 영상 신호(30131)는, 먼저, 부호화 회로(30101)에 입력되어 부호화된다. 즉, 아날로그 신호로부터 적절한 비트수의 디지털 신호로 변환된다. 그 후, 변환된 디지털 신호는 프레임 메모리(30102)와 보정 회로(30103)에 각각 입력된다. 보정 회로(30103)에는 프레임 메모리(30102)에 보유되어 있던 전(前)프레임의 영상 신호도 동시에 입력된다. 그리고, 보정 회로(30103)에서, 해당 프레임의 영상 신호와 전프레임의 영상 신호로부터, 미리 준비된 수치 테이블에 따라 보정된 영상 신호를 출력한다. 이때, 보정 회로(30103)에 출력 전환 신호(30133)를 입력하여, 보정된 영상 신호와, 해당 프레임의 영상 신호를 전환하여 출력할 수 있도록 하여도 좋다. 다음에, 보정된 영상 신호 또는 해당 프레임의 영상 신호는 DA 변환 회로(30104)에 입력된다. 그리고, 보정된 영상 신호 또는 해당 프레임의 영상 신호에 따른 값의 아날로그 신호인 출력 영상 신호(30132)가 출력된다. 이와 같이 하여, 오버드라이브 구동을 실현할 수 있다.

[0256] 다음에, 도 19(C)를 참조하여, 입력 영상 신호(30131)가 디지털값을 취하는 신호이고, 출력 영상 신호(30132)도 디지털값을 취하는 신호인 경우에 대하여 설명한다. 도 19(C)에 나타내는 오버드라이브 회로는 프레임 메모리(30112)와, 보정 회로(30113)를 구비한다.

[0257] 입력 영상 신호(30131)는 디지털 신호이고, 먼저, 프레임 메모리(30112)와 보정 회로(30113)에 각각 입력된다. 보정 회로(30113)에는 프레임 메모리(30112)에 보유되어 있던 전프레임의 영상 신호도 동시에 입력된다. 그리고, 보정 회로(30113)에서, 해당 프레임의 영상 신호와 전프레임의 영상 신호로부터, 미리 준비된 수치 테이블에 따라 보정된 영상 신호를 출력한다. 이때, 보정 회로(30113)에 출력 전환 신호(30133)를 입력하여, 보정된 영상 신호와 해당 프레임의 영상 신호를 변환하여 출력할 수 있도록 하여도 좋다. 이와 같이 하여, 오버드라이브 구동을 실현할 수 있다.

[0258] 또한, 본 실시형태에서의 오버드라이브 회로는 입력 영상 신호(30131)가 아날로그 신호이고, 출력 영상 신호(30132)가 디지털 신호인 경우도 포함한다. 이때에는, 도 19(B)에 나타낸 회로로부터 DA 변환 회로(30104)를 생략하면 된다. 또한, 본 실시형태에서의 오버드라이브 회로는 입력 영상 신호(30131)가 디지털 신호이고, 출력 영상 신호(30132)가 아날로그 신호인 경우도 포함한다. 이때에는, 도 19(B)에 나타낸 회로로부터 부호화 회로(30101)를 생략하면 된다.

[0259] 또한, 본 실시형태는 본 명세서의 다른 실시형태에서 나타낸 발광장치의 구성과 적절히 조합될 수 있다.

[0260] [실시형태 7]

[0261] 본 실시형태에서는, 상기 실시형태 1에서 나타낸 SOI 기판을 사용하여 제조한 표시 패널에 대하여 도 20 등을 사용하여 설명한다. 또한, 도 20(A)는 표시 패널을 나타내는 상면도이고, 도 20(B)는 도 20(A)의 A-A'선을 따라 절단한 단면도이다. 점선으로 나타낸 신호선 구동회로(4401), 화소부(4402), 제1 주사선 구동회로(4403),

제2 주사선 구동회로(4406)를 가진다. 또한, 봉지(封止) 기판(4404), 시일(seal)재(4405)를 가지고, 시일재(4405)로 둘러싸인 내측은 공간(4407)으로 되어 있다.

[0262] 또한, 배선(4408)은 제1 주사선 구동회로(4403), 제2 주사선 구동회로(4406) 및 신호선 구동회로(4401)에 입력되는 신호를 전송하기 위한 배선이고, 외부 입력 단자가 되는 FPC(4409)로부터 비디오 신호, 클록 신호, 스타트 신호 등을 받는다. FPC(4409)와 표시 패널과의 접합부 위에는 IC 칩(메모리 회로나, 버퍼 회로 등이 형성된 반도체 칩)(4422, 4423)이 COG(Chip On Glass) 등으로 실장되어 있다. 또한, 여기서는 FPC밖에 도시하지 않았지만, 이 FPC에는 프린트 배선 기반(PWB)이 부착되어 있어도 좋다. 또한, 메모리 회로, 버퍼 회로 등을 반도체 칩으로 마련하지 않고, 기판 위에 단결정 반도체층을 사용한 트랜지스터로 형성하여도 좋다.

[0263] 다음에, 단면 구조에 대하여 도 20(B)를 사용하여 설명한다. 기판(100) 위에는 화소부(4402)와 그의 주변 구동회로(제1 주사선 구동회로(4403), 제2 주사선 구동회로(4406) 및 신호선 구동회로(4401))가 형성되어 있지만, 여기서는 신호선 구동회로(4401)와 화소부(4402)가 도시되어 있다.

[0264] 또한, 신호선 구동회로(4401)는 트랜지스터(4420)나 트랜지스터(4421) 등 다수의 트랜지스터로 구성되어 있다. 또한, 트랜지스터(4420)와 트랜지스터(4421)는 채널 형성 영역이 되는 반도체층으로서 단결정 반도체층을 적용한 구성으로 할 수 있다. 또한, 여기서는 기판(100)측으로부터 접합층(101)과 질소 함유층(102)이 적층하여 형성된 구성을 나타내고 있다.

[0265] 질소 함유층(102)을 형성함으로써, 기판(100)으로서 유리 기판을 사용한 경우에는 유리에 포함되는 나트륨 등의 알칼리 금속이나 알칼리토류 금속이 제1 트랜지스터(261) 및 제2 트랜지스터(262)를 구성하는 단결정 반도체층에 혼입하는 것을 방지할 수 있다.

[0266] 또한, 본 실시형태에서 나타낸 표시 패널의 구성은 이것에 한정되지 않는다. 예를 들어, 상기 도 1(A)에 나타낸 바와 같이, 트랜지스터를 구성하는 단결정 반도체층과 기판(100)과의 사이에 질소 함유층을 형성하지 않는 구성으로 하여도 좋다. 또한, 상기 도 2에 나타낸 바와 같이, 트랜지스터를 구성하는 단결정 반도체층과 기판(100)과의 사이에, 기판(100)측으로부터 질소 함유층(151), 접합층(152) 및 접합층(101)이 적층한 구조를 형성하여도 좋다.

[0267] 또한, 화소부(4402)는 스위칭용 트랜지스터(4411)(제1 트랜지스터)와, 구동용 트랜지스터(4412)(제2 트랜지스터)를 포함하는 화소를 구성하는 다수의 회로를 가지고 있다. 또한, 구동용 트랜지스터(4412)의 소스 전극은 제1 전극(4413)과 접속되어 있다. 또한, 제1 전극(4413)의 단부를 덮도록 절연물(4414)이 형성되어 있다. 여기서는 절연물(4414)을 포지티브형의 감광성 아크릴 수지막을 사용하여 형성한다. 또한, 트랜지스터(4411)와 트랜지스터(4412)는 채널 형성 영역이 되는 반도체층으로서 단결정 반도체층을 적용한 구성으로 할 수 있다.

[0268] 또한, 커버리지를 양호한 것으로 하기 위해, 절연물(4414)의 상단부 또는 하단부에 곡률을 가지는 곡면이 형성되도록 한다. 예를 들어, 절연물(4414)의 재료로서 포지티브형 감광성 아크릴을 사용한 경우, 절연물(4414)의 상단부에만 곡률 반경(0.2 ㎛~3 ㎛)을 가지는 곡률을 가지게 하는 것이 바람직하다. 또한, 절연물(4414)로서, 감광성의 광에 의해 에천트에 불용해성이 되는 네거티브형과, 광에 의해 에천트에 용해성이 되는 포지티브형 중의 어느 것이라도 사용할 수 있다.

[0269] 제1 전극(4413) 위에는, 유기 화합물을 함유하는 층(4416), 및 제2 전극(4417)이 각각 형성되어 있다. 여기서, 양극으로서 기능하는 제1 전극(4413)에 사용하는 재료로서는, 일 함수가 큰 재료를 사용하는 것이 바람직하다. 예를 들어, ITO(인듐 주석 산화물)막, 인듐 아연 산화물(IZO)막, 질화티탄막, 크롬막, 텅스텐막, Zn막, Pt막 등의 단층막 외에, 질화티탄과 알루미늄을 주성분으로 하는 막과의 적층, 질화티탄막과 알루미늄을 주성분으로 하는 막과 질화티탄막과의 3층 구조 등을 사용할 수 있다. 또한, 적층 구조로 하면, 배선으로서의 저항도 낮고, 양호한 오믹 콘택트(ohmic contact)를 취할 수 있고, 또한 양극으로서 기능시킬 수 있다.

[0270] 또한, 유기 화합물을 함유하는 층(4416)은 증착 마스크를 사용한 증착법, 또는 잉크젯법에 의해 형성된다. 유기 화합물을 함유하는 층(4416)에는, 주기율표의 4족 금속 착체를 그 일부에 사용하는 것으로 하고, 그 외에, 조합시켜 사용할 수 있는 재료로서는, 저분자계 재료이어도 좋고 고분자계 재료이어도 좋다. 또한, 유기 화합물을 함유하는 층에 사용하는 재료로서는, 통상, 유기 화합물을 단층 또는 적층으로 사용하는 경우가 많지만, 본 실시형태에서는 유기 화합물로 이루어지는 막의 일부에 무기 화합물을 사용하는 구성도 포함하는 것으로 한다. 또한, 삼중항 재료를 사용하는 것도 가능하다.

[0271] 또한, 유기 화합물을 함유하는 층(4416) 위에 형성되는 음극인 제2 전극(4417)에 사용하는 재료로서는, 일 함수

가 작은 재료(Al, Ag, Li, Ca, 또는 이들의 합금 MgAg, MgIn, AlLi, CaF_2, 또는 질화칼슘)를 사용하면 좋다. 또한, 유기 화합물을 함유하는 층(4416)에서 생긴 광이 제2 전극(4417)을 투과하는 경우에는 제2 전극(4417)으로서, 막 두께를 얇게 한 금속 박막과, 투명 도전층(ITO(인듐 주석 산화물)), 산화인듐 산화아연 합금(In_2O_3-ZnO), 산화아연 등)과의 적층을 사용하는 것이 좋다.

[0272] 또한, 시일재(4405)로 봉지 기판(4404)을 기판(100)에 접합함으로써, 기판(100), 봉지 기판(4404), 및 시일재(4405)로 둘러싸인 공간(4407)에 발광소자(4418)가 구비된 구조로 되어 있다. 또한, 공간(4407)에는 불활성 기체(질소나 아르곤 등)가 충전되는 경우 외에, 시일재(4405)로 충전되는 구성도 포함하는 것으로 한다.

[0273] 또한, 시일재(4405)에는 에폭시계 수지를 사용하는 것이 바람직하다. 또한, 이들 재료는 수분이나 산소를 가능한 한 투과하지 않는 재료인 것이 바람직하다. 또한, 봉지 기판(4404)에 사용하는 재료로서 유리 기판이나 석영 기판 외에, FRP(Fiberglass-Reinforced Plastics), PVF(폴리비닐 플루오라이드), 폴리에스터 또는 아크릴 등으로 된 플라스틱 기판을 사용할 수 있다.

[0274] 이상과 같이 하여, 상기 실시형태 1에서 나타낸 SOI 기판을 사용한 표시 패널을 얻을 수 있다.

[0275] 도 20에 나타내는 바와 같이, 신호선 구동회로(4401), 화소부(4402), 제1 주사선 구동회로(4403) 및 제2 주사선 구동회로(4406)를 동일 기판(100) 위에 형성함으로써, 표시장치의 저비용화를 도모할 수 있다. 또한, 신호선 구동회로(4401), 화소부(4402), 제1 주사선 구동회로(4403) 및 제2 주사선 구동회로(4406)에 사용되는 트랜지스터를 단극성으로 함으로써 제조 공정의 간략화를 도모할 수 있기 때문에, 더욱 저비용화를 도모할 수 있다. 또한, 신호선 구동회로(4401), 화소부(4402), 제1 주사선 구동회로(4403) 및 제2 주사선 구동회로(4406)에 사용되는 트랜지스터의 반도체층에 단결정 반도체층을 적용함으로써 표시장치의 소형화, 고속 동작을 도모할 수 있다.

[0276] 또한, 주사선 구동회로 및 신호선 구동회로는 화소의 행 방향 및 열 방향에 제공하는 것에 한정되지 않는다.

[0277] 다음에, 발광소자(4418)에 적용할 수 있는 발광소자의 예를 도 21에 나타낸다.

[0278] 기판(4501) 위에 양극(4502), 정공 주입 재료로 된 정공 주입층(4503), 그 위에 정공 수송 재료로 된 정공 수송층(4504), 발광층(4505), 전자 수송 재료로 된 전자 수송층(4506), 전자 주입 재료로 된 전자 주입층(4507), 그리고 음극(4508)을 적층시킨 소자 구조이다. 여기서, 발광층(4505)은 1 종류의 발광재료만으로 형성되기도 하지만, 2 종류 이상의 재료로 형성되어도 좋다. 또한, 본 발명의 소자의 구조는 이 구조에 한정되지 않는다.

[0279] 또한, 도 21에서 나타낸 각 기능층을 적층한 적층 구조 외에, 고분자 화합물을 사용한 소자, 발광층에 삼중항 여기 상태로부터 발광하는 삼중항 발광재료를 사용한 고효율 소자 등, 변화는 다방면에 걸친다. 정공 블록층에 의해 캐리어의 재결합 영역을 제어하고, 발광 영역을 2개의 영역으로 나누는 것에 의해 얻어지는 백색 발광소자 등에도 응용 가능하다.

[0280] 다음에, 도 21에 나타내는 소자의 제조방법에 대하여 설명한다. 먼저, 양극(4502)(ITO(인듐 주석 산화물))을 가지는 기판(4501)에 정공 주입 재료, 정공 수송 재료, 발광재료를 순차로 증착한다. 다음에, 전자 수송 재료, 전자 주입 재료를 증착하고, 마지막에 음극(4508)을 증착으로 형성한다.

[0281] 다음에, 정공 주입 재료, 정공 수송 재료, 전자 수송 재료, 전자 주입 재료, 발광재료의 재료에 적합한 재료를 이하에 열거한다.

[0282] 정공 주입 재료로서는, 유기 화합물이라면, 포르피린계 화합물이나, 프탈로시아닌(이하, 「H_2Pc」라고 기재한다), 구리 프탈로시아닌(이하, 「CuPc」라고 기재한다) 등이 유효하다. 또한, 사용하는 정공 수송 재료보다 이온화 포텐셜의 값이 작고, 또한, 정공 수송 기능을 가지는 재료라면, 이것도 정공 주입 재료로서 사용할 수 있다. 도전성 고분자 화합물에 화학 도핑을 실시한 재료도 있고, 폴리스티렌 술폰산(이하, 「PSS」라고 기재한다)을 도핑한 폴리에틸렌 디옥시티오펜(이하, 「PEDOT」라고 기재한다)이나, 폴리아닐린 등을 들 수 있다. 또한, 절연체의 고분자 화합물도 양극의 평탄화의 점에서 유효하고, 폴리이미드(이하, 「PI」라고 기재한다)가 자주 사용된다. 또한, 무기 화합물도 사용되고, 금이나 백금 등의 금속 박막 외에, 산화알루미늄(이하, 「알루미나」라고 기재한다)의 초박막 등이 있다.

[0283] 정공 수송 재료로서 가장 널리 사용되고 있는 것은, 방향족 아민계(즉, 벤젠고리-질소의 결합을 가지는 것)의 화합물이다. 널리 사용되고 있는 재료로서, 4,4'-비스(디페닐아미노)-비페닐(이하, 「TAD」라고 기재한다)이나, 그의 유도체인 4,4'-비스[N-(3-메틸페닐)-N-페닐-아미노]-비페닐(이하, 「TPD」라고 기재한다), 4,4'-비스[N-(1-나프틸)-N-페닐-아미노]-비페닐(이하, 「α-NPD」라고 기재한다)이 있다. 4,4',4''-트리스

(N,N-디페닐-아미노)-트리페닐아민(이하, 「TDATA」라고 기재한다), 4,4',4''-트리스[N-(3-메틸페닐)-N-페닐-아미노]-트리페닐아민(이하, 「MTDATA」라고 기재한다) 등의 스타버스트형 방향족 아민 화합물을 들 수 있다.

[0284] 전자 수송 재료로서는, 금속 착체가 자주 사용되고, 트리스(8-퀴놀리놀라토)알루미늄(이하, 「Alq_3」라고 기재한다), BAlq, 트리스(4-메틸-8-퀴놀리놀라토)알루미늄(이하, 「Almq」라고 기재한다), 비스(10-하이드록시벤조[h]-퀴놀리나토)베릴륨(이하, 「Bebq」라고 기재한다) 등의 퀴놀린 골격 또는 벤조퀴놀린 골격을 가지는 금속 착체 등이 있다. 또한, 비스[2-(2-하이드록시페닐)-벤조옥사졸라토]아연(이하, 「$Zn(BOX)_2$」라고 기재한다), 비스[2-(2-하이드록시페닐)-벤조티아졸라토]아연(이하, 「$Zn(BTZ)_2$」라고 기재한다) 등의 옥사졸계 또는 티아졸계 배위자를 가지는 금속 착체도 있다. 또한, 금속 착체 외에도, 2-(4-비페닐릴)-5-(4-tert-부틸페닐)-1,3,4-옥사디아졸(이하, 「PBD」라고 기재한다), OXD-7 등의 옥사디아졸 유도체, TAZ, 3-(4-tert-부틸페닐)-4-(4-에틸페닐)-5-(4-비페닐릴)-1,2,4-트리아졸(이하, 「p-EtTAZ」라고 기재한다) 등의 트리아졸 유도체, 바소페난트롤린(이하, 「BPhen」이라고 기재한다), BCP 등의 페난트롤린 유도체가 전자 수송성을 가진다.

[0285] 전자 주입 재료로서는, 위에서 언급한 전자 수송 재료를 사용할 수 있다. 그 외에, 불화칼슘, 불화리튬, 불화세슘 등의 금속 할로겐화물이나, 산화리튬 등의 알칼리 금속 산화물과 같은 절연체의 초박막이 자주 사용된다. 또한, 리튬 아세틸 아세토네이트(이하, 「Li(acac)」라고 기재한다)나, 8-퀴놀리놀라토-리튬(이하, 「Liq」라고 기재한다) 등의 알칼리 금속 착체도 유효하다.

[0286] 발광재료로서는, 앞에서 언급한 Alq_3, Almq, BeBq, BAlq, $Zn(BOX)_2$, $Zn(BTZ)_2$ 등의 금속 착체 외에, 각종 형광 색소가 유효하다. 형광 색소로서는, 청색인 4,4'-비스(2,2-디페닐-비닐)-비페닐이나, 적등색인 4-(디시아노메틸렌)-2-메틸-6-(p-디메틸아미노스티릴)-4H-피란 등이 있다. 또한, 삼중항 발광재료도 가능하고, 백금 내지는 이리듐을 중심 금속으로 하는 착체가 주체이다. 삼중항 발광재료로서, 트리스(2-페닐피리딘)이리듐, 비스(2-(4'-톨릴)피리디나토-$N,C^{2'}$)아세틸아세토나토 이리듐(이하, 「$acacIr(tpy)_2$」라고 기재한다), 2,3,7,8,12,13,17,18-옥타에틸-21H, 23H포르피린-백금 등이 알려져 있다.

[0287] 이상에서 설명한 바와 같은 각 기능을 가지는 재료를 각각 조합하여, 고신뢰성의 발광소자를 제조할 수 있다.

[0288] 또한, 도 21과는 반대의 순서로 층을 형성한 발광소자를 사용할 수도 있다. 즉, 기판(4501) 위에 음극(4508), 전자 주입 재료로 된 전자 주입층(4507), 그 위에 전자 수송 재료로 된 전자 수송층(4506), 발광층(4505), 정공 수송 재료로 된 정공 수송층(4504), 정공 주입 재료로 된 정공 주입층(4503), 그리고 양극(4502)을 적층시킨 소자 구조이다.

[0289] 또한, 발광소자는 발광을 취출하기 위해 양극과 음극 중의 적어도 한쪽이 투명하면 좋다. 그리고, 기판 위에 트랜지스터 및 발광소자를 형성하고, 기판과는 반대측의 면으로부터 발광을 취출하는 상면 사출이나, 기판측의 면으로부터 발광을 취출하는 하면 사출이나, 기판측 및 기판과는 반대측의 면으로부터 발광을 취출하는 양면 사출 구조의 발광소자가 있고, 화소 구성은 어느 사출 구조의 발광소자에도 적용할 수 있다.

[0290] 먼저, 상면 사출 구조의 발광소자에 대하여 도 22(A)를 사용하여 설명한다.

[0291] 기판(100) 위에 구동용 트랜지스터(4601)가 형성되고, 구동용 트랜지스터(4601)의 소스 전극에 접하여 제1 전극(4602)이 형성되고, 그 위에 유기 화합물을 함유하는 층(4603)과 제2 전극(4604)이 형성되어 있다.

[0292] 또한, 제1 전극(4602)은 발광소자의 양극이다. 그리고, 제2 전극(4604)은 발광소자의 음극이다. 즉, 제1 전극(4602)과 제2 전극(4604) 사이에 유기 화합물을 함유하는 층(4603)이 끼워져 있는 것이 발광소자가 된다.

[0293] 또한, 여기서, 양극으로서 기능하는 제1 전극(4602)에 사용하는 재료로서는, 일 함수가 큰 재료를 사용하는 것이 바람직하다. 예를 들어, 질화티탄막, 크롬막, 텅스텐막, Zn막, Pt막 등의 단층막 외에, 질화티탄과 알루미늄을 주성분으로 하는 막과의 적층, 질화티탄막과 알루미늄을 주성분으로 하는 막과 질화티탄막과의 3층 구조 등을 사용할 수 있다. 또한, 적층 구조로 하면, 배선으로서의 저항도 낮고, 양호한 오믹 콘택트를 취할 수 있고, 또한 양극으로서 기능시킬 수 있다. 광을 반사하는 금속막을 사용함으로써, 광을 투과시키지 않는 양극을 형성할 수 있다.

[0294] 또한, 음극으로서 기능하는 제2 전극(4604)에 사용하는 재료로서는, 일 함수가 작은 재료(Al, Ag, Li, Ca, 또는 이들의 합금 MgAg, Mgin, AlLi, CaF_2, 또는, 질화칼슘)으로 이루어지는 금속 박막과 투명 도전층(ITO(인듐 주석 산화물), 인듐 아연 산화물(IZO), 산화아연(ZnO) 등)과의 적층을 사용하는 것이 좋다. 이렇게 하여 얇은 금속

박막과 투명성을 가지는 투명 도전층을 사용함으로써, 광을 투과시키는 것이 가능한 음극을 형성할 수 있다.

[0295] 이렇게 하여, 도 22(A)의 화살표에 나타내는 바와 같이 발광소자로부터의 광을 상면으로 취출하는 것이 가능하게 된다. 즉, 도 20의 표시 패널에 적용한 경우에는 봉지 기판(4404)측으로 광이 사출하게 된다. 따라서, 상면 사출 구조의 발광소자를 표시장치에 사용하는 경우에는 봉지 기판(4404)은 광투과성을 가지는 기판을 사용한다.

[0296] 또한, 광학 필름을 제공하는 경우에는 봉지 기판(4404)에 광학 필름을 설치하면 좋다.

[0297] 또한, 제1 전극(4602)을, 음극으로서 기능하는 MgAg, MgIn, AlLi 등의 일 함수가 작은 재료로 된 금속막을 사용하여 형성할 수도 있다. 이 경우에는, 제2 전극(4604)에는 ITO(인듐 주석 산화물)막, 인듐 아연 산화물(IZO) 등의 투명 도전층을 사용할 수 있다. 따라서, 이 구성에 의하면, 상면 사출의 투과율을 높게 할 수 있다.

[0298] 다음에, 하면 사출 구조의 발광소자에 대하여 도 22(B)를 사용하여 설명한다. 사출 구조 이외는 도 22(A)와 같은 구조의 발광소자이기 때문에 같은 부호를 사용하여 설명한다.

[0299] 여기서, 양극으로서 기능하는 제1 전극(4602)에 사용하는 재료로서는, 일 함수가 큰 재료를 사용하는 것이 바람직하다. 예를 들어, ITO(인듐 주석 산화물)막, 인듐 아연 산화물(IZO)막 등의 투명 도전층을 사용할 수 있다. 투명성을 가지는 투명 도전층을 사용함으로써 광을 투과시키는 것이 가능한 양극을 형성할 수 있다.

[0300] 또한, 음극으로서 기능하는 제2 전극(4604)에 사용하는 재료로서는, 일 함수가 작은 재료(Al, Ag, Li, Ca, 또는 이들의 합금 MgAg, MgIn, AlLi, CaF_2, 또는, 질화칼슘)로 된 금속막을 사용할 수 있다. 이렇게 하여, 광을 반사하는 금속막을 사용함으로써, 광이 투과하지 않는 음극을 형성할 수 있다.

[0301] 이렇게 하여, 도 22(B)의 화살표로 나타내는 바와 같이 발광소자로부터의 광을 하면으로 취출하는 것이 가능하게 된다. 즉, 도 20의 표시 패널에 적용한 경우에는 기판(100)측으로 광이 사출하게 된다. 따라서, 하면 사출 구조의 발광소자를 표시장치에 사용하는 경우에는, 기판(100)은 광투과성을 가지는 기판을 사용한다.

[0302] 또한, 광학 필름을 제공하는 경우에는 기판(100)에 광학 필름을 설치하면 좋다.

[0303] 다음에, 양면 사출 구조의 발광소자에 대하여 도 22(C)를 사용하여 설명한다. 사출 구조 이외에는 도 22(A)와 같은 구조의 발광소자이기 때문에 같은 부호를 사용하여 설명한다.

[0304] 여기서, 양극으로서 기능하는 제1 전극(4602)에 사용하는 재료로서는, 일 함수가 큰 재료를 사용하는 것이 바람직하다. 예를 들어, ITO(인듐 주석 산화물)막, 인듐 아연 산화물(IZO)막 등의 투명 도전층을 사용할 수 있다. 투명성을 가지는 투명 도전층을 사용함으로써, 광을 투과시키는 것이 가능한 양극을 형성할 수 있다.

[0305] 또한, 음극으로서 기능하는 제2 전극(4604)에 사용하는 재료로서는, 일 함수가 작은 재료(Al, Ag, Li, Ca, 또는 이들의 합금 MgAg, MgIn, AlLi, CaF_2 또는 질화칼슘)로 된 금속 박막과, 투명 도전층(ITO(인듐 주석 산화물), 산화인듐 산화아연 합금(In_2O_3-ZnO), 산화아연(ZnO) 등)과의 적층을 사용하는 것이 좋다. 이렇게 하여 얇은 금속 박막과, 투명성을 가지는 투명 도전층을 사용함으로써 광을 투과시키는 것이 가능한 음극을 형성할 수 있다.

[0306] 이렇게 하여, 도 22(C)의 화살표로 나타내는 바와 같이 발광소자로부터의 광을 양면으로 취출하는 것이 가능하게 된다. 즉, 도 20의 표시 패널에 적용한 경우에는 기판(100)측과 봉지 기판(4404)측으로 광이 사출하게 된다. 따라서, 양면 사출 구조의 발광소자를 표시장치에 사용하는 경우에는, 기판(100)과 봉지 기판(4404) 모두는 광투과성을 가지는 기판을 사용한다.

[0307] 또한, 광학 필름을 제공하는 경우에는, 기판(100)과 봉지 기판(4404) 모두에 광학 필름을 설치하면 좋다.

[0308] 또한, 백색의 발광소자와 컬러 필터를 사용하여 풀 컬러 표시를 실현하는 표시장치에도 본 발명을 적용하는 것이 가능하다.

[0309] 도 23에 나타내는 바와 같이, 기판(100) 위에 접합층(101) 및 질소 함유층(102)을 사이에 두고 구동용 트랜지스터(4701)가 형성되고, 구동용 트랜지스터(4701)의 소스 전극에 접하여 제1 전극(4703)이 형성되고, 그 위에 유기 화합물을 함유하는 층(4704)과 제2 전극(4705)이 형성되어 있다.

[0310] 또한, 제1 전극(4703)은 발광소자의 양극이다. 그리고, 제2 전극(4705)은 발광소자의 음극이다. 즉, 제1 전극(4703)과 제2 전극(4705) 사이에 유기 화합물을 함유하는 층(4704)이 끼워져 있는 곳이 발광소자가 된다. 도 23의 구성에서는 백색광을 발광한다. 그리고, 발광소자의 상부에 적색의 컬러 필터(4706R), 녹색의 컬러 필터

(4706G), 청색의 컬러 필터(4706B)가 제공되어 있고, 풀 컬러 표시를 행할 수 있다. 또한, 이들 컬러 필터를 격리하는 블랙 매트릭스(BM라고도 한다)(4707)가 제공되어 있다.

[0311] 또한, 본 실시형태는 본 명세서의 다른 실시형태에서 나타낸 발광장치의 구성과 적절히 조합될 수 있다.

[0312] [실시형태 8]

[0313] 본 실시형태에서는, 본 발명의 발광장치의 일례에 관하여 도면을 참조하여 설명한다. 구체적으로는, 상기 실시형태에서 나타낸 발광장치에 있어서의 발광소자의 구성에 대하여 도면을 참조하여 설명한다.

[0314] 본 실시형태에서 나타내는 발광장치는 발광색이 다른 다수의 발광소자를 가진다. 각 발광소자는 한 쌍의 전극 사이에 유기 화합물층을 함유하는 다수의 층을 가진다. 이하의 설명에서, 한 쌍의 전극 사이에 제공된 다수의 층을 합하여 EL 층이라고 한다.

[0315] 도 25에서, 기판(800)은 발광소자의 지지체로서 사용된다. 기판(800)으로서는, 예를 들어, 유리 또는 플라스틱 등을 사용할 수 있다. 또한, 발광소자의 지지체로서 기능하는 것이라면, 이것들 이외의 것이어도 좋다.

[0316] 또한, 본 실시형태에서, 발광소자는 제1 전극, 제2 전극, 제1 전극과 제2 전극 사이에 제공된 EL 층으로 구성되어 있다. 또한, 본 실시형태에서는 제1 전극은 양극으로서 기능하고, 제2 전극은 음극으로서 기능하는 것으로 하여 이하에 설명한다. 즉, 제1 전극의 전위가 제2 전극의 전위보다 높게 되도록 제1 전극과 제2 전극에 전압을 인가했을 때 발광이 얻어지는 것으로 하여 이하에 설명한다.

[0317] 이하에서는 각 색의 발광소자의 구성에 대하여 설명한다.

[0318] <청색 발광소자>

[0319] 양극(801B)으로서는, 일 함수가 큰(구체적으로는, 4.0 eV 이상) 금속, 합금, 도전성 화합물, 및 이들의 혼합물 등을 사용하는 것이 바람직하다. 구체적으로는, 예를 들어, 산화인듐-산화주석(ITO: Indium Tin Oxide), 규소 또는 산화규소를 함유한 산화인듐-산화주석, 산화인듐-산화아연(IZO: Indium Zinc Oxide), 산화텅스텐 및 산화아연을 함유한 산화인듐(IWZO) 등을 들 수 있다. 이들 도전성 금속 산화물막은, 통상 스퍼터링에 의해 성막되지만, 졸겔(sol-gel)법 등을 응용하여 제조하여도 상관없다. 예를 들어, 산화인듐-산화아연(IZO)은 산화인듐에 대하여 1~20 wt%의 산화아연을 더한 타겟을 사용하여 스퍼터링법에 의해 형성할 수 있다. 또한, 산화텅스텐 및 산화아연을 함유한 산화인듐(IWZO)은 산화인듐에 대하여 산화텅스텐을 0.5~5 wt%, 산화아연을 0.1~1 wt% 함유한 타겟을 사용하여 스퍼터링법에 의해 형성할 수 있다. 그 외에, 금(Au), 백금(Pt), 니켈(Ni), 텅스텐(W), 크롬(Cr), 몰리브덴(Mo), 철(Fe), 코발트(Co), 구리(Cu), 팔라듐(Pd), 또는, 금속재료의 질화물(예를 들어, 질화티탄) 등을 들 수 있다.

[0320] 또한, 양극(801B)과 접하는 층으로서, 후술하는 복합재료를 포함하는 층을 사용한 경우에는, 양극(801B)으로서, 일 함수의 대소에 상관없이, 다양한 금속, 합금, 전기 전도성 화합물, 및 이들의 혼합물 등을 사용할 수 있다. 예를 들어, 알루미늄(Al), 은(Ag), 알루미늄을 함유하는 합금(AlSi) 등을 사용할 수 있다. 또한, 일 함수가 작은 재료인 원소 주기율표의 1족 또는 2족에 속하는 원소, 즉, 리튬(Li)이나 세슘(Cs) 등의 알칼리 금속, 및 마그네슘(Mg), 칼슘(Ca), 스트론튬(Sr) 등의 알칼리토류 금속, 및 이들을 함유하는 합금(MgAg, AlLi), 유로퓸(Eu), 이테르븀(Yb) 등의 희토류 금속 및 이들을 함유하는 합금 등을 사용할 수도 있다. 알칼리 금속, 알칼리토류 금속, 이들을 함유하는 합금막은 진공 증착법을 이용하여 형성할 수 있다. 또한, 알칼리 금속 또는 알칼리토류 금속을 함유하는 합금은 스퍼터링법에 의해 형성하는 것도 가능하다. 또한, 은 페이스트 등을 잉크젯법 등에 의해 성막하는 것도 가능하다.

[0321] EL 층(803B)은 층의 적층 구조에 대해서는 특별히 한정되지 않고, 전자 수송성이 높은 물질 또는 정공 수송성이 높은 물질, 전자 주입성이 높은 물질, 정공 주입성이 높은 물질, 바이폴라성(전자 및 정공의 수송성이 높은 물질)의 물질 등을 포함하는 층과, 본 실시형태에서 나타내는 발광층을 적절히 조합하여 구성하면 좋다. 예를 들어, 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층 등을 적절히 조합하여 구성할 수 있다. 각 층을 구성하는 재료에 대하여 이하에 구체적으로 나타낸다.

[0322] 정공 주입층(811B)은 정공 주입성이 높은 물질을 포함하는 층이다. 정공 주입성이 높은 물질로서는, 몰리브덴 산화물이나 바나듐 산화물, 루테늄 산화물, 텅스텐 산화물, 망간 산화물 등을 사용할 수 있다. 이 외에, 프탈로시아닌(약칭: H_2Pc)이나 구리 프탈로시아닌(약칭: CuPc) 등의 프탈로시아닌계 화합물, 또는 폴리(3,4-에틸렌디옥시티오펜)/폴리(스티렌술폰산)(PEDOT/PSS) 등의 고분자 등에 의해서도 정공 주입층을 형성할 수 있다.

[0323] 또한, 정공 주입층으로서, 정공 수송성이 높은 물질에 억셉터성 물질을 함유 시킨 복합재료를 사용할 수 있다. 또한, 정공 수송성이 높은 물질에 억셉터성 물질을 함유시킨 것을 사용함으로써, 전극의 일 함수에 상관없이 전극을 형성하는 재료를 선택할 수 있다. 즉, 양극(801)으로서, 일 함수가 큰 재료뿐 아니라, 일 함수가 작은 재료를 사용할 수 있다. 억셉터성 물질로서는, 7,7,8,8-테트라시아노-2,3,5,6-테트라플루오로퀴노디메탄(약칭: F_4-TCNQ), 클로라닐 등을 들 수 있다. 또한, 천이금속 산화물을 들 수 있다. 또한, 원소 주기율표의 4족 내지 8족에 속하는 금속의 산화물을 들 수 있다. 구체적으로는, 산화바나듐, 산화니오브, 산화탄탈, 산화크롬, 산화몰리브덴, 산화텅스텐, 산화망간, 산화레늄은 전자 수용성이 높기 때문에 바람직하다. 그 중에서도 특히, 산화몰리브덴은 대기 중에서도 안정하고, 흡습성이 낮고, 취급하기 쉽기 때문에 바람직하다.

[0324] 복합재료에 사용하는 정공 수송성이 높은 물질로서는, 방향족 아민 화합물, 카르바졸 유도체, 방향족 탄화수소, 고분자 화합물(올리고머, 덴드리머, 폴리머 등) 등, 다양한 화합물을 사용할 수 있다. 또한, 복합재료에 사용하는 정공 수송성이 높은 물질로서는, 10^{-6} cm^2/Vs 이상의 정공 이동도를 가지는 물질인 것이 바람직하다. 그러나, 전자 수송성보다 정공 수송성이 높은 물질이라면, 이것들 이외의 것을 사용하여도 좋다. 이하에서는 복합재료에 사용할 수 있는 유기 화합물을 구체적으로 열거한다.

[0325] 예를 들어, 복합재료에 사용할 수 있는 방향족 아민 화합물로서는, N,N'-비스(4-메틸페닐)(p-톨릴)-N,N'-디페닐-p-페닐렌디아민(약칭: DTDPPA), 4,4'-비스[N-(4-디페닐아미노페닐)-N-페닐아미노]비페닐(약칭: DPAB), 4,4'-비스(N-{4-[N'-(3-메틸페닐)-N'-페닐아미노]페닐}-N-페닐아미노)비페닐(약칭: DNTPD), 1,3,5-트리스[N-(4-디페닐아미노페닐)-N-페닐아미노]벤젠(약칭: DPA3B) 등을 들 수 있다.

[0326] 복합재료에 사용할 수 있는 카르바졸 유도체로서는, 구체적으로는, 3-[N-(9-페닐카르바졸-3-일)-N-페닐아미노]-9-페닐카르바졸(약칭: PCzPCA1), 3,6-비스[N-(9-페닐카르바졸-3-일)-N-페닐아미노]-9-페닐카르바졸(약칭: PCzPCA2), 3-[N-(1-나프틸)-N-(9-페닐카르바졸-3-일)아미노]-9-페닐카르바졸(약칭: PCzPCN1) 등을 들 수 있다.

[0327] 또한, 복합재료에 사용할 수 있는 카르바졸 유도체로서는, 4,4'-디(N-카르바졸릴)비페닐(약칭: CBP), 1,3,5-트리스[4-(N-카르바졸릴)페닐]벤젠(약칭: TCPB), 9-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸(약칭: CzPA), 1,4-비스[4-(N-카르바졸릴)페닐]-2,3,5,6-테트라페닐벤젠 등을 사용할 수 있다.

[0328] 또한, 복합재료에 사용할 수 있는 방향족 탄화수소로서는, 예를 들어, 2-tert-부틸-9,10-디(2-나프틸)안트라센(약칭: t-BuDNA), 2-tert-부틸-9,10-디(1-나프틸)안트라센, 9,10-비스(3,5-디페닐페닐)안트라센(약칭: DPPA), 2-tert-부틸-9,10-비스(4-페닐페닐)안트라센(약칭: t-BuDBA), 9,10-디(2-나프틸)안트라센(약칭: DNA), 9,10-디페닐안트라센(약칭: DPAnth), 2-tert-부틸안트라센(약칭: t-BuAnth), 9,10-비스(4-메틸-1-나프틸)안트라센(약칭: DMNA), 9,10-비스[2-(1-나프틸)페닐]-2-tert-부틸-안트라센, 9,10-비스[2-(1-나프틸)페닐]안트라센, 2,3,6,7-테트라메틸-9,10-디(1-나프틸)안트라센, 2,3,6,7-테트라메틸-9,10-디(2-나프틸)안트라센, 9,9'-비안트릴, 10,10'-디페닐-9,9'-비안트릴, 10,10'-비스(2-페닐페닐)-9,9'-비안트릴, 10,10'-비스[(2,3,4,5,6-펜타페닐)페닐]-9,9'-비안트릴, 안트라센, 테트라센, 루브렌, 페릴렌, 2,5,8,11-테트라(tert-부틸)페릴렌 등을 들 수 있다. 또한, 이 외에, 펜타센, 코로넨 등도 사용할 수 있다. 이와 같이, 1×10^{-6} cm^2/Vs 이상의 정공 이동도를 가지고, 탄소수 14~42인 방향족 탄화수소를 사용하는 것이 보다 바람직하다.

[0329] 또한, 복합재료에 사용할 수 있는 방향족 탄화수소는 비닐 골격을 가지고 있어도 좋다. 비닐기를 가지고 있는 방향족 탄화수소로서는, 예를 들어, 4,4'-비스(2,2-디페닐비닐)비페닐(약칭: DPVBi), 9,10-비스[4-(2,2-디페닐비닐)페닐]안트라센(약칭: DPVPA) 등을 들 수 있다.

[0330] 또한, 정공 주입층(811B)으로서는, 고분자 화합물(올리고머, 덴드리머, 폴리머 등)을 사용할 수 있다. 예를 들어, 폴리(N-비닐카르바졸)(약칭: PVK), 폴리(4-비닐트리페닐아민)(약칭: PVTPA), 폴리[N-(4-{N'-[4-(4-디페닐아미노)페닐]페닐-N'-페닐아미노}페닐)메타크릴아미드](약칭: PTPDMA), 폴리[N,N'-비스(4-부틸페닐)-N,N'-비스(페닐)벤지딘](약칭: Poly-TPD) 등의 고분자 화합물을 들 수 있다. 또한, 폴리(3,4-에틸렌디옥시티오펜)/폴리(스티렌술폰산)(PEDOT/PSS), 폴리아닐린/폴리(스티렌술폰산)(PAni/PSS) 등의 산을 첨가한 고분자 화합물을 사용할 수 있다.

[0331] 또한, 상술한 PVK, PVTPA, PTPDMA, Poly-TPD 등의 고분자 화합물과, 상술한 억셉터성 물질을 사용하여 복합재료를 형성하여, 정공 주입층(811B)으로서 사용하여도 좋다.

[0332] 정공 수송층(812B)은 정공 수송성이 높은 물질을 포함하는 층이다. 정공 수송성이 높은 물질로서는, 예를 들어, 4,4'-비스[N-(1-나프틸)-N-페닐아미노]비페닐(약칭: NPB 또는 α-NPD), N,N'-비스(3-메틸페닐)-N,N'-디

페닐-[1,1'-비페닐]-4,4'-디아민(약칭: TPD), 4,4',4''-트리스(N,N-디페닐아미노)트리페닐아민(약칭: TDATA), 4,4',4''-트리스[N-(3-메틸페닐)-N-페닐아미노]트리페닐아민(약칭: MTDATA), 4,4'-비스[N-(스피로-9,9'-비플루오렌-2-일)-N-페닐아미노]비페닐(약칭: BSPB) 등의 방향족 아민 화합물 등을 사용할 수 있다. 여기에 언급한 물질은, 주로 10^{-6} cm^2/Vs 이상의 정공 이동도를 가지는 물질이다. 그러나, 전자 수송성보다 정공 수송성이 높은 물질이라면, 이것들 이외의 것을 사용하여도 좋다. 또한, 정공 수송성이 높은 물질을 포함하는 층은 단층의 것뿐만 아니라, 상기 물질로 이루어지는 층을 2층 이상 적층한 것으로 하여도 좋다.

[0333] 또한, 정공 수송층(812B)으로서, PVK, PVTPA, PTPDMA, Poly-TPD 등의 고분자 화합물을 사용할 수도 있다.

[0334] 발광층(813B)은 발광성이 높은 물질을 포함하는 층이다. 본 실시형태에서 나타내는 발광소자에서, 발광층은 제1 발광층(821)과 제2 발광층(822)을 가진다. 제1 발광층(821)은 발광성이 높은 물질인 제1 유기 화합물과 정공 수송성의 유기 화합물을 가지고, 제2 발광층(822)은 발광성이 높은 물질인 제1 유기 화합물과 전자 수송성의 유기 화합물을 가진다. 제1 발광층은 제2 발광층의 양극 쪽, 즉, 양극 측에 접하여 제공되어 있다.

[0335] 제1 유기 화합물은 발광성이 높은 물질이고, 다양한 재료를 사용할 수 있다. 구체적으로는, 4-(9H-카르바졸-9-일)-4'-(10-페닐-9-안트릴)트리페닐아민(약칭: YGAPA), 4,4'-(2-tert-부틸안트라센-9,10-디일)비스{N-[4-(9H-카르바졸-9-일)페닐]-N-페닐아닐린}(약칭: YGABPA), N,9-디페닐-N-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸-3-아민(약칭: PCAPA), N,N''-(2-tert-부틸안트라센-9,10-디일디-4,1-페닐렌)비스[N,N',N''-트리페닐-1,4-페닐렌디아민](약칭: DPABPA), N,N'-비스[4-(9H-카르바졸-9-일)페닐]-N,N'-디페닐스틸벤-4,4'-디아민(약칭: YGA2S), N-[4-(9H-카르바졸-9-일)페닐]-N-페닐스틸벤-4-아민(약칭: YGAS), N,N'-디페닐-N,N'-비스(9-페닐카르바졸-3-일)스틸벤-4,4'-디아민(약칭: PCA2S), 4,4'-비스(2,2-디페닐비닐)비페닐(약칭: DPVBi), 2,5,8,11-테트라(tert-부틸)페릴렌(약칭: TBP), 페릴렌, 루브렌, 1,3,6,8-테트라페닐피렌 등을 사용할 수 있다.

[0336] 제1 발광층(821)에 포함되는 정공 수송성의 유기 화합물은 전자 수송성보다 정공 수송성이 높은 물질이다. 제2 발광층(822)에 포함되는 전자 수송성의 유기 화합물은 정공 수송성보다 전자 수송성이 높은 물질이다.

[0337] 여기서, 도 26에, 도 25에서 나타낸 청색 발광소자의 밴드도의 일례를 나타낸다. 도 26에서, 양극(801B)으로부터 주입된 정공은 정공 주입층(811B) 및 정공 수송층(812B)을 통해 수송되어, 제1 발광층(821)에 주입된다. 제1 발광층(821)에 주입된 정공은 제1 발광층(821)을 통해 수송되지만, 또한, 제2 발광층(822)에도 주입된다. 여기서, 제2 발광층(822)에 포함되는 전자 수송성의 유기 화합물은 정공 수송성보다 전자 수송성이 높은 물질이기 때문에, 제2 발광층(822)에 주입된 정공은 이동하기 어려워진다. 그 결과, 정공은 제1 발광층(821)과 제2 발광층(822)과의 계면 부근에 많이 존재하게 된다. 또한, 정공이 전자와 재결합하는 일 없이 전자 수송층(814B)에까지 도달하게 되는 현상이 억제된다.

[0338] 한편, 음극(802B)으로부터 주입된 전자는 전자 주입층(815B) 및 전자 수송층(814B)을 통해 수송되어, 제2 발광층(822)에 주입된다. 제2 발광층(822)에 주입된 전자는 제2 발광층(822)을 통해 수송되지만, 또한, 제1 발광층(821)에도 주입된다. 여기서, 제1 발광층(821)에 포함되는 정공 수송성의 유기 화합물은 전자 수송성보다 정공 수송성이 높은 물질이기 때문에, 제1 발광층(821)에 주입된 전자는 이동하기 어려워진다. 그 결과, 전자는 제1 발광층(821)과 제2 발광층(822)과의 계면 부근에 많이 존재하게 된다. 또한, 전자가 정공과 재결합하는 일 없이 정공 수송층(812B)에까지 도달하게 되는 현상이 억제된다.

[0339] 이상으로부터, 제1 발광층(821)과 제2 발광층(822)의 계면 부근의 영역에 정공과 전자가 많이 존재하게 되고, 그 계면 부근의 영역에서의 재결합 확률이 높아진다. 즉, 발광층(813B)의 중앙 부근에 발광 영역(831B)이 형성된다. 또한, 그 결과, 정공이 재결합하는 일 없이 전자 수송층(814B)에 도달하게 되는 것이나, 또는 전자가 재결합하는 일 없이 정공 수송층(812B)에 도달하게 되는 것이 억제되기 때문에, 재결합 확률의 저하를 방지할 수 있다. 이것에 의해, 경시(經時)적인 캐리어 밸런스의 저하를 방지할 수 있기 때문에, 신뢰성의 향상으로 이어진다.

[0340] 제1 발광층(821)에 정공 및 전자가 주입되도록 하기 위해서는 정공 수송성의 유기 화합물은 산화 반응 및 환원 반응이 가능한 유기 화합물일 필요가 있다. 따라서, 정공 수송성의 유기 화합물의 최고 피점 궤도 준위(HOMO 준위)는 -6.0 eV 이상 -5.0 eV 이하인 것이 바람직하다. 또한, 정공 수송성의 유기 화합물의 최저 공궤도 준위(LUMO 준위)는 -3.0 eV 이상 -2.0 eV 이하인 것이 바람직하다.

[0341] 마찬가지로, 제2 발광층(822)에 정공 및 전자가 주입되도록 하기 위해서는, 전자 수송성의 유기 화합물은 산화 반응 및 환원 반응이 가능한 유기 화합물일 필요가 있다. 따라서, 전자 수송성의 유기 화합물의 최고 피점 궤도 준위(HOMO 준위)는 -6.0 eV 이상 -5.0 eV 이하인 것이 바람직하다. 또한, 전자 수송성의 유기 화합물의 최

저 공궤도 준위(LUMO 준위)는 -3.0 eV 이상 -2.0 eV 이하인 것이 바람직하다.

[0342] 최고 피점 궤도 준위(HOMO 준위) 및 최저 공궤도 준위(LUMO 준위)의 측정 방법으로서는, 사이클릭 볼타메트리(CV) 측정으로부터 산출하는 방법이 있다. 또한, 박막 상태에서의 이온화 포텐셜을 광전자 분광 장치에 의해 측정하여, HOMO 준위를 산출할 수 있다. 또한, 그 결과와, 박막 상태에서의 흡수 스펙트럼으로부터 구할 수 있는 에너지 갭으로부터 LUMO 준위를 산출할 수 있다.

[0343] 이와 같이 산화 반응 및 환원 반응이 가능한 유기 화합물로서는, 3환 이상 6환 이하의 축합 방향족 화합물을 들 수 있다. 구체적으로는, 안트라센 유도체, 페난트렌 유도체, 피렌 유도체, 크리센 유도체, 디벤조[g,p]크리센 유도체 등을 들 수 있다. 예를 들어, 제1 층에 사용할 수 있는 정공 수송성의 화합물로서는, 9,10-디페닐안트라센(약칭: DPAnth), N,N-디페닐-9-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸-3-아민(약칭: CzA1PA), 4-(10-페닐-9-안트릴)트리페닐아민(약칭: DPhPA), N,9-디페닐-N-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸-3-아민(약칭: PCAPA), N,9-디페닐-N-{4-[4-(10-페닐-9-안트릴)페닐]페닐}-9H-카르바졸-3-아민(약칭: PCAPBA), 6,12-디메톡시-5,11-디페닐크리센, N,N,N',N',N'',N'',N''',N'''-옥타페닐디벤조[g,p]크리센-2,7,10,15-테트라아민 등을 들 수 있다. 또한, 제2 층에 사용할 수 있는 전자 수송성의 화합물로서는, 9-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸(약칭: CzPA), 3,6-디페닐-9-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸(약칭: DPCzPA), 9,10-비스(3,5-디페닐페닐)안트라센(약칭: DPPA), 9,10-디(2-나프틸)안트라센(약칭: DNA), 2-tert-부틸-9,10-디(2-나프틸)안트라센(약칭: t-BuDNA), 9,9'-비안트릴(약칭: BANT), 9,9'-(스틸벤-3,3'-디일)디페난트렌(약칭: DPNS), 9,9'-(스틸벤-4,4'-디일)디페난트렌(약칭: DPNS2), 3,3',3''-(벤젠-1,3,5-트리일)트리피렌(약칭: TPB3) 등을 들 수 있다.

[0344] 또한, 도 26을 사용하여 앞에서 설명한 바와 같이, 본 실시형태에서 나타내는 발광소자에서는, 제1 발광층(821)으로부터 제2 발광층(822)으로 정공이 주입되도록 소자를 구성하므로, 정공 수송성의 유기 화합물의 최고 피점 궤도 준위(HOMO 준위)와 전자 수송성의 유기 화합물의 최고 피점 궤도 준위(HOMO 준위)와의 차는 작은 것이 바람직하다. 또한, 제2 발광층(822)으로부터 제1 발광층(821)으로 전자가 주입되도록 소자를 구성하므로, 정공 수송성의 유기 화합물의 최저 공궤도 준위(LUMO 준위)와 전자 수송성의 유기 화합물의 최저 공궤도 준위(LUMO 준위)와의 차는 작은 것이 바람직하다. 정공 수송성의 유기 화합물의 HOMO 준위와 전자 수송성의 유기 화합물의 HOMO 준위와의 차가 크면, 발광 영역이 제1 발광층과 제2 발광층 중의 어딘가에 치우치게 된다. 마찬가지로. 정공 수송성의 유기 화합물의 LUMO 준위와 전자 수송성의 유기 화합물의 LUMO 준위와의 차가 큰 경우에도, 발광 영역이 제1 발광층과 제2 발광층 중의 어딘가에 치우치게 된다. 따라서, 정공 수송성의 유기 화합물의 최고 피점 궤도 준위(HOMO 준위)와 전자 수송성의 유기 화합물의 최고 피점 궤도 준위(HOMO 준위)와의 차는 0.3 eV 이하인 것이 바람직하다. 보다 바람직하게는, 0.1 eV인 것이 바람직하다. 또한, 정공 수송성의 유기 화합물의 최저 공궤도 준위(LUMO 준위)와 전자 수송성의 유기 화합물의 최저 공궤도 준위(LUMO 준위)와의 차는 0.3 eV 이하인 것이 바람직하다. 보다 바람직하게는, 0.1 eV 이하인 것이 바람직하다.

[0345] 또한, 발광소자는 전자와 정공이 재결합함으로써 발광이 얻어지기 때문에, 발광층(813B)에 사용되는 유기 화합물은 산화 반응 및 환원 반응을 반복하여도 안정한 것이 바람직하다. 즉, 산화 반응 및 환원 반응에 대하여 가역적인 것이 바람직하다. 특히, 정공 수송성의 유기 화합물 및 전자 수송성의 유기 화합물은 산화 반응 및 환원 반응을 반복하여도 안정한 것이 바람직하다. 산화 반응 및 환원 반응을 반복하여도 안정한지 어떤지는 사이클릭 볼타메트리(CV) 측정에 의해 확인할 수 있다.

[0346] 구체적으로는, CV 측정에 의한 산화 반응 및 환원 반응을 반복했을 때, 유기 화합물의 산화 반응의 산화 피크 전위(E_{pa})의 값이나 환원 반응의 환원 피크 전위(E_{pc})의 값의 변화, 피크 형상의 변화 등을 관측함으로써, 산화 반응 및 환원 반응을 반복하여도 안정한지 아닌지를 확인할 수 있다. 산화 반응 및 환원 반응의 반복수는 많은 것이 바람직하지만, 50회~200회의 반복으로 대체로 안정성을 추측할 수 있다. 이와 같은 측정에 있어서, 발광층(813B)에 사용하는 정공 수송성의 유기 화합물 및 전자 수송성의 유기 화합물은 산화 피크 전위의 강도 및 환원 피크 전위의 강도의 변화가 50%보다 작은 것이 바람직하다. 보다 바람직하게는, 30%보다 작은 것이 바람직하다. 즉, 예를 들어, 산화 피크가 감소하여도 50% 이상의 피크 강도를 유지하고 있는 것이 바람직하다. 보다 바람직하게는, 70% 이상의 피크 강도를 유지하고 있는 것이 바람직하다. 또한, 산화 피크 전위 및 환원 피크 전위의 값의 변화는 0.05 V 이하인 것이 바람직하다. 보다 바람직하게는, 0.02 V 이하인 것이 바람직하다.

[0347] 산화 반응 및 환원 반응을 반복하여도 안정한, 즉, 산화 반응 및 환원 반응에 대해서 가역적인 유기 화합물로서는, 상술한 3환 이상 6환 이하의 축합 방향족 화합물 중 특히, 안트라센 유도체가 적합하다. 제1 발광층(821)에 포함되는 정공 수송성의 유기 화합물로서는, 구체적으로는, 9,10-디페닐안트라센(약칭: DPAnth), N,N-디페닐-9-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸-3-아민(약칭: CzA1PA), 4-(10-페닐-9-안트릴)트리페닐아민(약칭:

DPhPA), N,9-디페닐-N-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸-3-아민(약칭: PCAPA), N,9-디페닐-N-{4-[4-(10-페닐-9-안트릴)페닐]페닐}-9H-카르바졸-3-아민(약칭: PCAPBA) 등을 들 수 있다. 제2 발광층(822)에 포함되는 전자 수송성의 유기 화합물로서는, 구체적으로는, 9-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸(약칭: CzPA), 3,6-디페닐-9-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸(약칭: DPCzPA), 9,10-비스(3,5-디페닐페닐)안트라센(약칭: DPPA), 9,10-디(2-나프틸)안트라센(약칭: DNA), 2-tert-부틸-9,10-디(2-나프틸)안트라센(약칭: t-BuDNA), 9,9'-비안트릴(약칭: BANT) 등을 들 수 있다. 이들 안트라센 유도체는 산화 반응 및 환원 반응을 반복하여도 안정하여 바람직하다.

[0348] 제1 발광층에 포함되는 발광성이 높은 물질과 제2 발광층에 포함되는 발광성이 높은 물질을 같은 물질로 함으로써, 발광층의 중앙 부근에서 발광시키는 것이 가능하게 된다. 한편, 제1 발광층과 제2 발광층에서 상이한 발광성이 높은 물질을 포함하는 구성으로 하면, 어느 한쪽의 층에서만 발광하게 될 가능성이 있다. 어느 한쪽의 층에서만 발광하게 되면, 발광층의 중앙 부근에서 발광시키는 것이 곤란하게 된다. 또한, 제1 발광층과 제2 발광층에서 상이한 발광성이 높은 물질을 포함하는 구성으로 하면, 양쪽의 발광성이 높은 물질이 발광하게 되어, 색순도가 좋은 발광을 얻을 수 없게 된다. 또한, 발광색이 변화하게 될 가능성이 있다. 따라서, 제1 발광층에 포함되는 발광성이 높은 물질과 제2 발광층에 포함되는 발광성이 높은 물질을 같은 물질로 하는 것이 바람직하다.

[0349] 발광층인 제1 발광층 및 제2 발광층의 재료는 상술한 관점으로부터 적절히 선택하여 조합하는 것이 가능하다.

[0350] 전자 수송층(814B)은 전자 수송성이 높은 물질을 포함하는 층이다. 예를 들어, 트리스(8-퀴놀리놀라토)알루미늄(약칭: Alq), 트리스(4-메틸-8-퀴놀리놀라토)알루미늄(약칭: $Almq_3$), 비스(10-하이드록시벤조[h]-퀴놀리나토)베릴륨(약칭: $BeBq_2$), 비스(2-메틸-8-퀴놀리놀라토)(4-페닐페놀라토)알루미늄(약칭: BAlq) 등, 퀴놀린 골격 또는 벤조퀴놀린 골격을 가지는 금속 착체 등으로 이루어지는 층이 사용될 수 있다. 또한, 이 외에, 비스[2-(2-하이드록시페닐)벤조옥사졸라토]아연(약칭: $Zn(BOX)_2$), 비스[2-(2-하이드록시페닐)벤조티아졸라토]아연(약칭: $Zn(BTZ)_2$) 등의, 옥사졸계 또는 티아졸계 배위자를 가지는 금속 착체 등도 사용할 수 있다. 또한, 금속 착체 외에도, 2-(4-비페닐릴)-5-(4-tert-부틸페닐)-1,3,4-옥사디아졸(약칭: PBD), 1,3-비스[5-(p-tert-부틸페닐)-1,3,4-옥사디아졸-2-일]벤젠(약칭: OXD-7), 3-(4-비페닐릴)-4-페닐-5-(4-tert-부틸페닐)-1,2,4-트리아졸(약칭: TAZ), 바소페난트롤린(약칭: BPhen), 바소큐프로인(약칭: BCP) 등도 사용할 수 있다. 여기에 언급한 물질은 주로 10^{-6} cm^2/Vs 이상의 전자 이동도를 가지는 물질이다. 또한, 정공 수송성보다 전자 수송성이 높은 물질이라면, 상기 이외의 물질을 전자 수송층으로서 사용하여도 상관없다. 또한, 전자 수송층은 단층의 것뿐만 아니라, 상기 물질로 이루어지는 층을 2층 이상 적층한 것으로 하여도 좋다.

[0351] 또한, 전자 수송층(814B)으로서, 고분자 화합물을 사용할 수 있다. 예를 들어, 폴리[(9,9-디헥실플루오렌-2,7-디일)-co-(피리딘-3,5-디일)](약칭: PF-Py), 폴리[(9,9-디옥틸플루오렌-2,7-디일)-co-(2,2'-피리딘-6,6'-디일)](약칭: PF-BPy) 등을 사용할 수 있다.

[0352] 또한, 전자 주입층(815B)을 형성하여도 좋다. 전자 주입층(815B)으로서는, 불화리튬(LiF), 불화세슘(CsF), 불화칼슘(CaF_2) 등과 같은 알칼리 금속 화합물, 또는 알칼리토류 금속 화합물을 사용할 수 있다. 또한, 전자 수송성을 가지는 물질과 알칼리 금속 또는 알칼리토류 금속이 조합된 층도 사용할 수 있다. 예를 들어, Alq 중에 마그네슘(Mg)을 함유시킨 것을 사용할 수 있다. 또한, 전자 주입층으로서, 전자 수송성을 가지는 물질과 알칼리 금속 또는 알칼리토류 금속을 조합한 층을 사용하는 것은 음극(802B)으로부터의 전자 주입이 효율 좋게 일어나기 때문에 보다 바람직하다.

[0353] 음극(802B)을 형성하는 물질로서는, 일 함수가 작은(구체적으로는, 3.8 eV 이하) 금속, 합금, 전기 전도성 화합물, 및 이들의 혼합물 등을 사용할 수 있다. 이와 같은 음극 재료의 구체예로서는, 원소 주기율표의 1족 또는 2족에 속하는 원소, 즉, 리튬(Li)이나 세슘(Cs) 등의 알칼리 금속, 및 마그네슘(Mg), 칼슘(Ca), 스트론튬(Sr) 등의 알칼리토류 금속, 및 이것들을 함유하는 합금(MgAg, AlLi), 유로퓸(Eu), 이테르븀(Yb) 등의 희토류 금속 및 이것들을 함유하는 합금 등을 들 수 있다. 알칼리 금속, 알칼리토류 금속, 이것들을 함유하는 합금막은 진공 증착법을 이용하여 형성할 수 있다. 또한, 알칼리 금속 또는 알칼리토류 금속을 함유하는 합금은 스퍼터링법에 의해 형성하는 것도 가능하다. 또한, 은 페이스트 등을 잉크젯법 등에 의해 성막하는 것도 가능하다.

[0354] 또한, 음극(802B)과 전자 수송층(814B)과의 사이에 전자 주입층(815B)을 형성함으로써, 일 함수의 대소에 상관

없이, Al, Ag, ITO, 규소 또는 산화규소를 함유한 산화인듐-산화주석 등 다양한 도전성 재료를 음극(802B)으로서 사용할 수 있다. 이들 도전성 재료는 스퍼터링법이나 잉크젯법, 스핀 코팅법 등을 이용하여 성막하는 것이 가능하다.

[0355] 이상에서 설명한 바와 같은 발광소자는 발광층과 정공 수송층과의 계면 또는 발광층과 전자 수송층과의 계면에 발광 영역이 형성되어 있는 것이 아니라, 발광층의 중앙 부근에 발광 영역이 형성되어 있다. 따라서, 정공 수송층이나 전자 수송층에 발광 영역이 근접하는 것에 의한 열화의 영향을 받는 일이 없다. 따라서, 열화가 적고 수명이 긴 발광소자를 얻을 수 있다. 또한, 이상에서 설명한 발광소자의 발광층은 산화 반응 및 환원 반응을 반복하여도 안정한 화합물로 형성되어 있기 때문에, 전자와 정공의 재결합에 의한 발광을 반복하여도 열화하기 어렵다. 따라서, 보다 장수명의 발광소자를 얻을 수 있다.

[0356] <녹색 발광소자>

[0357] 양극(801G)으로서는, 양극(801B)과 같은 구성을 사용할 수 있다. 양극(801B)과 같은 재료를 사용하여 양극(801G)을 형성하여도 좋고, 다른 재료를 사용하여 양극(801G)을 형성하여도 좋다. 양극(801B)과 같은 재료를 사용하여 양극(801G)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0358] EL 층(803G)은, 층의 적층 구조에 대해서는 특별히 한정되지 않고, 전자 수송성이 높은 물질 또는 정공 수송성이 높은 물질, 전자 주입성이 높은 물질, 정공 주입성이 높은 물질, 바이폴라성(전자 및 정공의 수송성이 높은 물질)의 물질 등을 포함하는 층과, 본 실시형태에서 나타내는 캐리어 이동을 제어하는 층 및 발광층을 적절히 조합하여 구성하면 좋다. 예를 들어, 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층 등을 적절히 조합하여 구성할 수 있다. 각 층을 구성하는 재료에 대하여 이하에 구체적으로 나타낸다.

[0359] 정공 주입층(811G)으로서는, 정공 주입층(811B)과 마찬가지의 구성을 사용할 수 있다. 정공 주입층(811B)과 같은 재료를 사용하여 정공 주입층(811G)을 형성하여도 좋고, 다른 재료를 사용하여 정공 주입층(811G)을 형성하여도 좋다. 정공 주입층(811B)과 같은 재료를 사용하여 정공 주입층(811G)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0360] 정공수송층(812G)으로서는, 정공 수송층(812B)과 같은 구성을 사용할 수 있다. 정공 수송층(812B)과 같은 재료를 사용하여 정공 수송층(812G)을 형성하여도 좋고, 다른 재료를 사용하여 정공 수송층(812G)을 형성하여도 좋다. 정공 수송층(812B)과 같은 재료를 사용하여 정공 수송층(812G)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0361] 발광층(813G)은 발광성이 높은 물질을 포함하는 층이고, 다양한 재료를 사용할 수 있다. 구체적으로는, 녹색계의 발광재료로서, N-(9,10-디페닐-2-안트릴)-N,9-디페닐-9H-카르바졸-3-아민(약칭: 2PCAPA), N-[9,10-비스(1,1'-비페닐-2-일)-2-안트릴]-N,9-디페닐-9H-카르바졸-3-아민(약칭: 2PCABPhA), N-(9,10-디페닐-2-안트릴)-N,N',N'-트리페닐-1,4-페닐렌디아민(약칭: 2DPAPA), N-[9,10-비스(1,1'-비페닐-2-일)-2-안트릴]-N,N',N'-트리페닐-1,4-페닐렌디아민(약칭: 2DPABPhA), 9,10-비스(1,1'-비페닐-2-일)-N-[4-(9H-카르바졸-9-일)페닐]-N-페닐안트라센-2-아민(약칭: 2YGABPhA), N,N,9-트리페닐안트라센-9-아민(약칭: DPhAPhA) 등을 들 수 있다.

[0362] 또한, 본 실시형태에서는, 캐리어 이동을 제어하는 층(816G)을, 발광층(813G)과 음극으로서 기능하는 음극(802G)과의 사이에 형성하기 때문에, 발광층(813G)은 전자 수송성인 것이 바람직하다. 발광층이 전자 수송성인 경우, 종래에는 발광층 내로부터의 전자의 관통을 방지하기 위해, 전자 블록층을 발광층의 양극측에 형성하고 있었다. 그러나, 그 전자 블록 기능이 경시적으로 열화하면, 재결합 영역이 전자 블록층 내(또는 정공 수송층 내)에까지 미치게 되어, 전류 효율의 저하(즉, 휘도 열화)가 현저하게 된다. 한편, 본 실시형태의 경우에는, 반대로, 발광층의 앞(음극측)에서 전자의 이동을 제어하고 있기 때문에, 다소 전자측의 밸런스가 무너졌다고 하여도, 발광층 내에서의 재결합의 비율은 변화하기 어렵고, 휘도가 저하되기 어렵다는 메리트가 있다.

[0363] 또한, 발광층(813G)으로서는, 상술한 발광성이 높은 물질을 다른 물질에 분산시킨 구성으로 하여도 좋다. 발광성의 물질을 분산시키기 위한 재료로서는, 각종의 것을 사용할 수 있고, 발광성의 물질보다 최저 공궤도 준위(LUMO 준위)가 높고, 최고 피점유 궤도 준위(HOMO 준위)가 낮은 물질을 사용하는 것이 바람직하다.

[0364] 또한, 본 실시형태에서는, 캐리어 이동을 제어하는 층(816G)을, 발광층(813G)과 음극으로서 기능하는 음극(802G)과의 사이에 형성하기 때문에, 발광층(813G)은 전자 수송성인 것이 바람직하다. 즉, 정공 수송성보다 전자 수송성이 높은 것이 바람직하다. 따라서, 상술한 발광성이 높은 물질을 분산시키기 위한 재료로서는, 전자 수송성의 유기 화합물인 것이 바람직하다. 구체적으로는, 트리스(8-퀴놀리놀라토)알루미늄(III)(약칭: Alq),

트리스(4-메틸-8-퀴놀리놀라토)알루미늄(III)(약칭: $Almq_3$), 비스(10-하이드록시벤조[h]-퀴놀리나토)베릴륨(II)(약칭: $BeBq_2$), 비스(2-메틸-8-퀴놀리놀라토)(4-페닐페놀라토)알루미늄(III)(약칭: BAlq), 비스(8-퀴놀리놀라토)아연(II)(약칭: Znq), 비스[2-(2-벤조옥사졸릴)페놀라토]아연(II)(약칭: ZnPBO), 비스[2-(2-벤조티아졸릴)페놀라토]아연(II)(약칭: $Zn(BTZ)_2$) 등의 금속 착체, 또한, 2-(4-비페닐릴)-5-(4-tert-부틸페닐)-1,3,4-옥사디아졸(약칭: PBD), 1,3-비스[5-(p-tert-부틸페닐)-1,3,4-옥사디아졸-2-일]벤젠(약칭: OXD-7), 3-(4-피페닐릴)-4-페닐-5-(4-tert-부틸페닐)-1,2,4-트리아졸(약칭: TAZ), 2,2',2''-(1,3,5-벤젠트리일)트리스(1-페닐-1H-벤조이미다졸)(약칭: TPBI), 바소페난트롤린(약칭: BPhen), 바소큐프로인(약칭: BCP) 등의 복소환 화합물이나, 또는, 9-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸(약칭: CzPA), 3,6-디페닐-9-[4-(10-페닐-9-안트릴)페닐]-9H-카르바졸(약칭: DPCzPA), 9,10-비스(3,5-디페닐페닐)안트라센(약칭: DPPA), 9,10-디(2-나프틸)안트라센(약칭: DNA), 2-tert-부틸-9,10-디(2-나프틸)안트라센(약칭: t-BuDNA), 9,9'-비안트릴(약칭: BANT), 9,9'-(스틸벤-3,3'-디일)디페난트렌(약칭: DPNS), 9,9'-(스틸벤-4,4'-디일)디페난트렌(약칭: DPNS2), 3,3',3''-(벤젠-1,3,5-트리일)트리피렌(약칭: TPB3) 등의 축합 방향족 화합물을 사용할 수 있다.

[0365] 또한, 발광성의 물질을 분산시키기 위한 재료는 다수종 사용할 수 있다. 예를 들어, 결정화를 억제하기 위해 루브렌 등의 결정화를 억제하는 물질을 더 첨가하여도 좋다. 또한, 발광성의 물질에의 에너지 이동을 보다 효율 좋게 행하기 위해 NPB 또는 Alq 등을 더 첨가하여도 좋다.

[0366] 발광성이 높은 물질을 다른 물질에 분산시킨 구성으로 함으로써, 발광층(813G)의 결정화를 억제할 수 있다. 또한, 발광성이 높은 물질의 농도가 높은 것에 의한 농도 소광을 억제할 수 있다.

[0367] 또한, 발광층(813G)으로서 고분자 화합물을 사용할 수 있다. 구체적으로는, 녹색계의 발광재료로서, 폴리(p-페닐렌비닐렌)(약칭: PPV), 폴리[(9,9-디헥실플루오렌-2,7-디일)-alt-co-(벤조[2,1,3]티아디아졸-4,7-디일)](약칭: PFBT), 폴리[(9,9-디옥틸플루오렌-2,7-디비닐렌플루오레닐렌)-alt-co-(2-메톡시-5-(2-에틸헥실록시)-1,4-페닐렌)] 등을 들 수 있다.

[0368] 캐리어 이동을 제어하는 층(816G)은 2 종류 이상의 물질을 포함한다. 본 실시형태에서는, 제3 유기 화합물과 제4 유기 화합물을 포함하는 것으로 하여 설명한다. 캐리어 이동을 제어하는 층(816G)에서, 제3 유기 화합물은 제4 유기 화합물보다 많이 포함되어 있다.

[0369] 캐리어 이동을 제어하는 층(816G)을 발광층(813G)보다 음극으로서 기능하는 음극(802G)쪽에 형성하는 경우, 제3 유기 화합물은 전자 수송성을 가지는 유기 화합물인 것이 바람직하다. 즉, 제3 유기 화합물은 정공 수송성보다 전자 수송성이 높은 물질인 것이 바람직하다. 구체적으로는, Alq, $Almq_3$, $BeBq_2$, BAlq, Znq, BAlq, ZnPBO, ZnBTZ 등의 금속 착체, PBD, OXD-7, TAZ, TPBI, BPhen, BCP 등의 복소환 화합물, CzPA, DPCzPA, DPPA, DNA, t-BuDNA, BANT, DPNS, DPNS2, TPB3 등의 축합 방향족 화합물을 사용할 수 있다. 또한, 폴리[(9,9-디헥실플루오렌-2,7-디일)-co-(피리딘-3,5-디일)](약칭: PF-Py), 폴리[(9,9-디옥틸플루오렌-2,7-디일) -co-(2,2'-비피리딘-6,6'-디일)](약칭: PF-BPy) 등의 고분자 화합물을 사용할 수 있다. 그 중에서도, 전자에 대하여 안정한 금속 착체인 것이 바람직하다. 또한, 제4 유기 화합물의 LUMO 준위는 제3 유기 화합물의 LUMO 준위보다 0.3 eV 이상 낮은 것이 바람직하다. 따라서, 사용하는 제4 유기 화합물의 종류에 따라, 그와 같은 조건을 만족하도록 적절히 제3 유기 화합물을 선택하면 좋다. 예를 들어, 제4 유기 화합물로서 DPQd나 쿠마린 6을 사용하는 경우, 제3 유기 화합물로서 Alq를 사용함으로써, 상술한 조건을 만족하게 된다.

[0370] 또한, 제4 유기 화합물은 전자를 트랩하는 기능을 가지는 유기 화합물인 것이 바람직하다. 즉, 제4 유기 화합물은 제3 유기 화합물의 최저 공궤도 준위(LUMO 준위)보다 0.3 eV 이상 낮은 최저 공궤도 준위(LUMO 준위)를 가지는 유기 화합물인 것이 바람직하다. 제4 유기 화합물이 포함되는 것에 의해, 층 전체적으로는, 제3 유기 화합물만으로 된 층보다 전자 수송 속도가 작게 된다. 즉, 제4 유기 화합물을 첨가함으로써, 캐리어 이동을 제어하는 것이 가능하게 된다. 또한, 제4 유기 화합물의 농도를 제어함으로써, 캐리어의 이동 속도를 제어하는 것이 가능하게 된다.

[0371] 또한, 발광소자의 색순도를 유지하기 위해, 발광층(813G)의 발광색과 제4 유기 화합물의 발광색이 동계(同系)색의 발광색인 것이 바람직하다. 즉, 발광성이 높은 물질의 발광 스펙트럼의 피크값과 제4 유기 화합물의 발광 스펙트럼의 피크값과의 차이는 30 nm 이내인 것이 바람직하다. 30 nm 이내인 것에 의해, 발광성이 높은 물질의 발광색과 제4 유기 화합물의 발광색은 동계색의 발광색이 된다. 따라서, 전압 등의 변화에 의해, 제4 유기 화합물이 발광한 경우에도, 발광색의 변화를 억제할 수 있다. 그러나, 반드시 제4 유기 화합물이 발광할 필요는 없다. 예를 들어, 발광성이 높은 물질이 발광 효율이 높은 경우에는, 실질적으로 발광성이 높은 물질의 발광만

이 얻어지도록, 캐리어 이동을 제어하는 층(816G)에서의 제4 유기 화합물의 농도를 조절하는(제4 유기 화합물의 발광이 억제되도록, 그의 농도를 약간 낮게 하는) 것이 바람직하다. 이 경우, 발광성이 높은 물질의 발광색과 제4 유기 화합물의 발광색은 동계통의 발광색이기(즉, 동일한 정도의 에너지 갭을 가지기) 때문에, 발광성이 높은 물질로부터 제4 유기 화합물에의 에너지 이동은 생기기 어려워, 높은 발광 효율이 얻어진다.

[0372] 예를 들어, 발광층(813G)에 포함되는 유기 화합물이 2PCAPA, 2PCABPhA, 2DPAPA, 2DPABPhA, 2YGABPhA, DPhAPhA와 같은 녹색계의 발광색을 나타내는 유기 화합물인 경우, 제4 유기 화합물은 N,N'-디메틸퀴나크리돈(약칭: DMQd), N,N'-디페닐 퀴나크리돈(약칭: DPQd), 9,18-디하이드로벤조[h]벤조[7,8]퀴노[2,3-b]아크리딘-7,16-디온(약칭: DMNQd-1), 9,18-디메틸-9,18-디하이드로벤조[h]벤조[7,8]퀴노[2,3-b]아크리딘-7,16-디온(약칭: DMNQd-2), 쿠마린 30, 쿠마린 6, 쿠마린 545T, 쿠마린 153 등의, 청록색~황록색의 발광을 나타내는 물질인 것이 바람직하다. 또한, 상술한 화합물은 발광소자에 사용되는 화합물 중에서도 LUMO 준위가 낮은 화합물이고, 후술하는 제3 유기 화합물에 첨가함으로써 양호한 전자 트랩성을 나타낸다.

[0373] 또한, 제4 유기 화합물로서는, 상기에 열거한 물질 중에서도, DMQd, DPQd, DMNQd-1, DMNQd-2와 같은 퀴나크리돈 유도체가 화학적으로 안정하기 때문에 바람직하다. 즉, 퀴나크리돈 유도체를 적용함으로써, 특히, 발광소자를 장수명화할 수 있다. 또한, 퀴나크리돈 유도체는 녹색계의 발광을 나타내기 때문에, 상술한 발광소자의 소자 구조는 녹색계의 발광소자에 대해서 특히 유효하다. 녹색은 풀 컬러 디스플레이를 제조하는데 있어서는 가장 휘도가 필요한 색이기 때문에, 열화가 다른 색에 비교하여 커지는 경우가 있지만, 본 실시형태를 적용함으로써 그것을 개선할 수 있다.

[0374] 또한, 제4 유기 화합물로서는, 쿠마린 102, 쿠마린 6H, 쿠마린 480D, 쿠마린 30, 쿠마린 6, 쿠마린 545T, 쿠마린 153 등의 쿠마린 유도체인 것이 바람직하다. 쿠마린 유도체는 전자 트랩성이 약하기 때문에, 제3 유기 화합물에 첨가하는 농도가 비교적 높아도 좋다. 즉, 농도를 조절하기 쉽기 때문에, 소망의 성질을 가지는 캐리어 이동을 제어하는 층을 얻을 수 있다. 또한, 쿠마린 유도체는 발광 효율이 높기 때문에, 제4 유기 화합물이 발광한 경우, 발광소자 전체의 효율의 저하를 억제할 수 있다.

[0375] 또한, 발광소자의 색순도를 유지하기 위해, 캐리어 이동을 제어하는 층(816G)에 포함되는 제4 유기 화합물의 에너지 갭이 발광층(813G)에 포함되는 발광성이 높은 물질의 에너지 갭보다 큰 구성으로 하는 것도 가능하다. 제4 유기 화합물의 에너지 갭이 발광층(813G)에 포함되는 발광성이 높은 물질의 에너지 갭보다 큰 것에 의해, 제4 유기 화합물의 발광색이 혼색되지 않고, 발광성이 높은 물질로부터의 발광이 얻어질 수 있기 때문에, 색순도가 좋은 발광소자가 얻어진다.

[0376] 이 경우, 제4 유기 화합물의 에너지 갭으로서는, 가시광보다 큰 에너지 갭인 것이 바람직하다. 따라서, 제4 유기 화합물의 에너지 갭은 3.0 eV 이상인 것이 바람직하다. 특히, 녹색보다 큰 에너지 갭인 것이 바람직하다. 또한, 제4 유기 화합물의 발광이 자외~자색의 영역이라면, 제4 유기 화합물이 여기된 경우에도 발광층(813G)에 포함되는 발광성이 높은 물질로 에너지 이동할 수 있기 때문에, 색순도가 좋은 발광소자가 얻어질 수 있다. 따라서, 제4 유기 화합물의 발광 피크 파장이 350 nm 이상 450 nm 이하인 것이 바람직하다.

[0377] 이와 같은 에너지 갭의 조건을 가지는 제4 유기 화합물로서는, 특히, 퀴녹살린 유도체가 바람직하다. 퀴녹살린 유도체로서는, 화학적 안정성을 고려하면, 2,3-디페닐퀴녹살린 유도체가 바람직하고, 예를 들어, 2,3-디페닐퀴녹살린(약칭: DPQ), 2,3-비스(4-플루오로페닐)퀴녹살린(약칭: FDPQ), 2,3-비스(4-트리플루오로메틸페닐)퀴녹살린(약칭: CF_3-DPQ) 등을 들 수 있다.

[0378] 또한, 2,3-디페닐퀴녹살린 유도체 중에서도, 분자량이 비교적 높고 내열성이 높은 2,3,2'3'-테트라페닐-6,6'-비퀴녹살린 유도체가 특히 바람직하다.

[0379] 또한, 앞에서 설명한 바와 같이, 제4 유기 화합물의 LUMO 준위는 제5 유기 화합물의 LUMO 준위보다 0.3 eV 이상 낮은 것이 바람직하다. 따라서, 사용하는 제4 유기 화합물의 종류에 따라, 그와 같은 조건을 만족시키도록 제5 유기 화합물을 적절히 선택하면 좋다.

[0380] 도 27은 도 25에서 나타낸 녹색 발광소자의 밴드도의 일례이다. 도 27에서, 양극(801G)으로부터 주입된 정공은 정공 주입층(811G)과 정공 수송층(812G)을 통하여 발광층(813G)에 주입된다. 한편, 음극(802G)으로부터 주입된 전자는 전자 주입층(815G)과 전자 수송층(814G)을 통하여, 캐리어 이동을 제어하는 층(816G)에 주입된다. 캐리어 이동을 제어하는 층(816G)에 주입된 전자는 전자 트랩성을 가지는 제4 유기 화합물에 의해 전자의 이동이 늦어진다. 늦어진 전자는 발광층(813G)에 주입되어 정공과 재결합하여 발광한다.

[0381] 예를 들어, 발광층(813G)이 전자 수송성을 가지는 경우, 정공 수송층(812G)으로부터 발광층(813G)에 주입된 정공은 이동이 늦어진다. 또한, 캐리어 이동을 제어하는 층(816G)으로부터 발광층(813G)에 주입된 전자는 캐리어 이동을 제어하는 층(816G)에서 이동이 늦어져 있기 때문에, 발광층(813G)에서도 이동이 늦다. 따라서, 이동이 늦은 정공과 이동이 늦은 전자가 발광층(813G)에서 재결합하기 때문에, 재결합 확률이 높아져 발광 효율이 향상한다.

[0382] 만약, 캐리어 이동을 제어하는 층(816G)을 형성하지 않는 종래의 발광소자라면, 전자의 이동은 늦어지지 않은 채 발광층(813G)에 주입되어, 정공 수송층(812G)의 계면 부근까지 도달한다. 따라서, 발광 영역은 정공 수송층(812G)과 발광층(813G)과의 계면 근방에 형성된다. 그 경우, 전자가 정공 수송층(812G)에까지 도달하게 되어, 정공 수송층(812G)을 열화시킬 우려가 있다. 또한, 정공 수송층(812G)에까지 도달하게 되는 전자의 양이 경시적으로 증가해 가면, 발광층 내에서의 재결합 확률이 경시적으로 저하해 가게 되기 때문에, 소자 수명의 저하(휘도의 경시 열화)로 이어진다.

[0383] 본 실시형태에서 나타내는 녹색 발광소자에서, 음극(802G)으로부터 주입된 전자는 전자 주입층(815G)과 전자 수송층(814G)을 통하여, 캐리어 이동을 제어하는 층(816G)에 주입된다. 여기서, 캐리어 이동을 제어하는 층(816G)은 전자 수송성을 가지는 제3 유기 화합물에, 전자를 트랩하는 기능을 가지는 제4 유기 화합물을 첨가한 구성으로 되어 있다. 따라서, 캐리어 이동을 제어하는 층(816G)에 주입된 전자는 그의 이동이 늦어져, 발광층(813G)에의 전자 주입이 제어된다. 그 결과, 종래에는 정공 수송성이 높은 물질이 포함되는 정공 수송층(812G)과 발광층(813G)과의 계면 부근에서 형성되었을 발광 영역이, 본 실시형태에서 나타내는 발광소자에서는 발광층(813)으로부터, 발광층(813)과 캐리어 이동을 제어하는 층(816G)과의 계면 부근에 걸쳐 발광 영역(831G)이 형성되게 된다. 따라서, 전자가 정공 수송층(812G)에까지 도달하게 되어, 정공 수송성이 높은 물질이 포함되는 정공 수송층(812G)을 열화시킬 가능성이 낮아진다. 또한, 정공에 관해서도, 캐리어 이동을 제어하는 층(816G)이 전자 수송성을 가지는 제3 유기 화합물을 가지고 있기 때문에, 정공이 전자 수송층(814G)에까지 도달하여, 전자 수송성이 높은 물질이 포함되는 전자 수송층(814G)을 열화시킬 가능성은 낮다.

[0384] 또한, 캐리어 이동을 제어하는 층(816G)에서, 단지 전자 이동도가 늦은 물질을 적용하는 것이 아니라, 전자 수송성을 가지는 유기 화합물에 전자를 트랩하는 기능을 가지는 유기 화합물을 첨가하고 있는 점이 중요하다. 즉, 단일 물질에 의해 캐리어 밸런스를 제어하는 경우에 비하여, 캐리어 밸런스의 변화가 일어나기 어렵다. 예를 들어, 단일 물질에 의해 형성된 층에서 전자의 이동을 제어하는 경우에는, 부분적으로 모르폴로지(morphology)가 변화하는 것이나, 부분적으로 결정화하는 것에 의해, 층 전체의 밸런스가 변화하게 된다. 따라서, 경시 변화에 약하다. 그러나, 본 실시형태에서 나타내는 바와 같이, 캐리어 이동을 제어하는 층(816G)에 포함되어 있는 성분 중 적은 성분에서 전자의 이동을 제어함으로써, 모르폴로지의 변화나 결정화, 응집 등의 영향이 작아져, 경시 변화가 일어나기 어렵다. 따라서, 경시적 발광 효율의 저하가 일어나기 어려운 장수명의 발광소자를 얻을 수 있다.

[0385] 본 실시형태에서 나타내는 녹색 발광소자는, 발광층과 정공 수송층과의 계면 또는 발광층과 전자 수송층과의 계면에 발광 영역이 형성되어 있지 않기 때문에, 정공 수송층이나 전자 수송층에 발광 영역이 근접하는 것에 의한 열화의 영향을 받는 일이 없다. 또한, 캐리어 밸런스의 경시적인 변화(특히 전자 주입량의 경시적 변화)를 억제할 수 있다. 따라서, 열화가 적고 수명이 긴 발광소자를 얻을 수 있다.

[0386] 또한, 캐리어 이동을 제어하는 층(816G)의 막 두께는 5 nm 이상 20 nm 이하인 것이 바람직하다. 너무 두꺼운 막 두께라면, 캐리어의 이동 속도를 너무 저하시켜, 구동전압이 높아지게 된다. 또한, 너무 얇은 막 두께라면, 캐리어의 이동을 제어하는 기능을 실현하지 않게 되어 버린다. 따라서, 5 nm 이상 20 nm 이하의 막 두께인 것이 바람직하다.

[0387] 전자 수송층(814G)으로서는, 전자 수송층(814B)과 같은 구성을 사용할 수 있다. 전자 수송층(814B)과 같은 재료를 사용하여 전자 수송층(814G)을 형성하여도 좋고, 다른 재료를 사용하여 전자 수송층(814G)을 형성하여도 좋다. 전자 수송층(814B)과 같은 재료를 사용하여 전자 수송층(814G)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0388] 전자 주입층(815G)으로서는, 전자 주입층(815B)과 같은 구성을 사용할 수 있다. 전자 주입층(815B)과 같은 재료를 사용하여 전자 주입층(815G)을 형성하여도 좋고, 다른 재료를 사용하여 전자 주입층(815G)을 형성하여도 좋다. 전자 주입층(815B)과 같은 재료를 사용하여 전자 주입층(815G)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0389] 음극(802G)으로서는, 음극(802B)과 같은 구성을 사용할 수 있다. 음극(802B)과 같은 재료를 사용하여 음극(802G)을 형성하여도 좋고, 다른 재료를 사용하여 음극(802G)을 형성하여도 좋다. 음극(802B)과 같은 재료를 사용하여 음극(802G)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0390] 이상에서 설명한 바와 같은 발광소자는 캐리어 이동을 제어하는 층을 가지고 있다. 캐리어 이동을 제어하는 층은 2 종류 이상의 물질을 포함하기 때문에, 물질의 조합이나 혼합비, 막 두께 등을 제어함으로써, 캐리어 밸런스를 정밀하게 제어하는 것이 가능하다.

[0391] 또한, 물질의 조합이나 혼합비, 막 두께 등의 제어로 캐리어 밸런스를 제어하는 것이 가능하므로, 종래보다 용이하게 캐리어 밸런스의 제어가 가능하게 된다. 즉, 사용하는 재료 그 자체의 물성을 변화시키지 않아도, 혼합비나 막 두께 등에 의해 캐리어 이동을 제어할 수 있다.

[0392] 이것에 의해, 과잉의 전자가 주입되는 것이나, 발광층을 관통하여 정공 수송층이나 정공 주입층에 전자가 도달하는 것을 억제하여, 경시적인 발광 효율의 저하를 억제할 수 있다. 즉, 장수명의 발광소자를 얻을 수 있다.

[0393] 또한, 캐리어 이동을 제어하는 층에 포함되는 2 종류 이상의 물질 중, 제3 유기 화합물보다 적게 포함되어 있는 제4 유기 화합물을 사용하여 전자의 이동을 제어하고 있다. 따라서, 캐리어 이동을 제어하는 층에 포함되어 있는 성분 중 적은 성분으로 전자의 이동을 제어하는 것이 가능하므로, 경시 변화에 강하고, 발광소자의 장수명화를 실현할 수 있다. 즉, 단일 물질에 의해 캐리어 밸런스를 제어하는 경우에 비하여, 캐리어 밸런스의 변화가 일어나기 어렵다. 예를 들어, 단일 물질에 의해 형성된 층에서 전자의 이동을 제어하는 경우에는, 부분적으로 모르폴로지가 변화하는 것이나, 부분적으로 결정화하는 것에 의해, 층 전체의 밸런스가 변화하게 된다. 따라서, 경시 변화에 약하다. 그러나, 본 실시형태에서 나타내는 바와 같이, 캐리어 이동을 제어하는 층에 포함되어 있는 성분 중 적은 성분으로 전자의 이동을 제어함으로써, 모르폴로지의 변화나 결정화, 응집 등의 영향이 작아져, 경시 변화가 일어나기 어렵다. 따라서, 경시적인 발광 효율의 저하가 일어나기 어려운 장수명의 발광소자를 얻을 수 있다.

[0394] <적색 발광소자>

[0395] 양극(801R)으로서는 양극(801B)과 같은 구성을 사용할 수 있다. 양극(801B)과 같은 재료를 사용하여 양극(801R)을 형성하여도 좋고, 다른 재료를 사용하여 양극(801R)을 형성하여도 좋다. 양극(801B)과 같은 재료를 사용하여 양극(801R)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0396] EL 층(803R)은, 층의 적층 구조에 대해서는 특별히 한정되지 않고, 전자 수송성이 높은 물질 또는 정공 수송성이 높은 물질, 전자 주입성이 높은 물질, 정공 주입성이 높은 물질, 바이폴라성(전자 및 정공의 수송성이 높은 물질)의 물질 등을 포함하는 층과, 본 실시형태에서 나타내는 발광층을 적절히 조합하여 구성하면 좋다. 예를 들어, 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층 등을 적절히 조합하여 구성할 수 있다. 각 층을 구성하는 재료에 대하여 이하에 구체적으로 나타낸다.

[0397] 발광층(813R)은 발광성이 높은 물질과 제5 유기 화합물과 제6 유기 화합물을 포함한다.

[0398] 발광층(813R)에서, 제5 유기 화합물은 정공 수송성을 가지는 화합물이다. 구체적으로는, 4,4'-비스[N-(1-나프틸)-N-페닐아미노]비페닐(약칭: NPB), 4,4'-비스[N-(9-페난트릴)-N-페닐아미노]비페닐(약칭: PPB), 4,4'-비스[N-(3-메틸페닐)-N-페닐아미노]비페닐(약칭: TPD), 4,4'-비스[N-(9,9-디메틸플루오렌-2-일)-N-페닐아미노]비페닐(약칭: DFLDPBi), 4,4',4''-트리스(N,N-디페닐아미노)트리페닐아민(약칭: TDATA), 4,4',4''-트리스[N-(3-메틸페닐)-N-페닐아미노]트리페닐아민(약칭: m-MTDATA), 4,4',4''-트리(N-카르바졸릴)트리페닐아민(약칭: TCTA), 1,1-비스[4-(디페닐아미노)페닐]시클로헥산(약칭: TPAC), 9,9-비스[4-(디페닐아미노)페닐]플루오렌(약칭: TPAF), 4-(9-카르바졸릴)-4'-(5-페닐-1,3,4-옥사디아졸-2-일)트리페닐아민(약칭: YGAO11), N-[4-(9-카르바졸릴)페닐]-N-페닐-9,9-디메틸플루오렌-2-아민(약칭: YGAF) 등의 방향족 아민 화합물이나, 4,4'-디(N-카르바졸릴)비페닐(약칭: CBP), 1,3-비스(N-카르바졸릴)벤젠(약칭: mCP), 1,3,5-트리스(N-카르바졸릴)벤젠(약칭: TCzB) 등의 카르바졸 유도체를 사용할 수 있다. 또한, 방향족 아민 화합물로서는, 폴리(4-비닐트리페닐아민)(약칭: PVTPA) 등의 고분자 화합물을 사용할 수도 있다. 또한, 카르바졸 유도체로서는, 폴리(N-비닐카르바졸)(약칭: PVK) 등의 고분자 화합물을 사용할 수도 있다. 또한, 상술한 제5 유기 화합물의 삼중항 여기 에너지는 피라진계 유기 금속착체의 삼중항 여기 에너지보다 큰 것이 바람직하다.

[0399] 한편, 제6 유기 화합물은 전자 수송성을 가지는 화합물이다. 구체적으로는, 9-[4-(5-페닐-1,3,4-옥사디아졸-2-일)페닐]카르바졸(약칭: CO11), 1,3-비스[5-(p-tert-부틸페닐)-1,3,4-옥사디아졸-2-일]벤젠(약칭: OXD-7), 2-

(4-비페닐릴)-5-(4-tert-부틸페닐)-1,3,4-옥사디아졸(약칭: PBD), 2,2',2''-(1,3,5-벤젠트리일)트리스(1-페닐-1H-벤조이미다졸)(약칭: TPBI), 3-(4-tert-부틸페닐)-4-페닐-5-(4-비페닐릴)-1,2,4-트리아졸(약칭: TAZ), 3-(4-tert-부틸페닐)-4-(4-에틸페닐)-5-(4-비페닐릴)-1,2,4-트리아졸(약칭: p-EtTAZ), 9,9',9''-[1,3,5-트리아진-2,4,6-트리일]트리카르바졸(약칭: TCzTRZ), 2,2',2''-(1,3,5-벤젠트리일)트리스(6,7-디메틸-3-페닐퀴녹살린)(약칭: TriMeQn), 9,9'-(퀴녹살린-2,3-디일디-4,1-페닐렌)디(9H-카르바졸)(약칭: CzQn), 3,3',6,6'-테트라페닐-9,9'-(퀴녹살린-2,3-디일디-4,1-페닐렌)디(9H-카르바졸)(약칭: DCzPQ), 바소페난트롤린(약칭: BPhen), 바소큐프로인(약칭: BCP) 등의 복소 방향족 화합물이나, 비스(2-메틸-8-퀴놀리놀라토)(4-페닐페놀라토) 알루미늄(III)(약칭: BAlq), 트리스[2-(2-하이드록시페닐)-5-페닐-1,3,4-옥사디아졸라토]알루미늄(III)(약칭: $Al(OXD)_3$), 트리스(2-하이드록시페닐-1-페닐-1H-벤즈이미다졸라토)알루미늄(III)(약칭: $Al(BIZ)_3$), 비스[2-(2-하이드록시페닐)벤조티아졸라토]아연(II)(약칭: $Zn(BTZ)_2$), 비스[2-(2-하이드록시페닐)벤조옥사졸라토]아연(II)(약칭: $Zn(PBO)_2$) 등의 금속 착체를 사용할 수 있다. 복소 방향족 화합물로서는, 폴리(2,5-피리딘-디일)(약칭: PPy)과 같은 고분자 화합물을 사용할 수도 있다. 또한, 상술한 제6 유기 화합물의 삼중항 여기 에너지는 피라진계 유기 금속착체의 삼중항 여기 에너지보다 큰 것이 바람직하다.

[0400] 발광층(813R)에 포함되는 발광성이 높은 물질로서는, 인광을 발광하는 물질을 사용할 수 있다. 예를 들어, 비스[2-(2'-벤조[4,5-α]티에닐)피리디나토-N,$C^{3'}$]이리듐(아세틸아세토네이트)(약칭: $Ir(btp)_2(acac)$), 트리스(1-페닐이소퀴놀리나토-N,$C^{2'}$)이리듐(III)아세틸아세토네이트(약칭: $Ir(piq)_2(acac)$), 트리스(1-페닐이소퀴놀리나토-N,$C^{2'}$)이리듐(III)(약칭: $Ir(piq)_3$) 등을 들 수 있다. 특히, 배위자가 피라진 골격을 가지고, 중심 금속이 주기율표의 9족 또는 10족인 유기 금속착체(이하, 「피라진계 유기 금속착체」라고 기재한다)가, 지금까지 보고되어 온 인광성의 유기 금속착체에 비해서도, 매우 고효율로 인광을 발광하는 점에서 바람직하다.

[0401] 도 28은 도 25에서 나타낸 적색 발광소자의 밴드도의 일례이다. 도 28에서의 발광층(813R)은, 정공 수송성의 제5 유기 화합물과, 전자 수송성의 제6 유기 화합물과, 피라진계 유기 금속착체를 포함하고 있다. 이 피라진계 유기 금속착체의 LUMO 준위(872)는 제5 유기 화합물의 LUMO 준위(852) 및 제6 유기 화합물의 LUMO 준위(862)보다 낮기 때문에, 전자는 피라진계 유기 금속착체의 LUMO 준위(872)에 트랩된다. 단, 제6 유기 화합물은 전자 수송성이기 때문에, 전자는 피라진계 유기 금속착체의 LUMO 준위(872)에 트랩되면서도, 조금씩 정공 수송층(812R)측으로 이동할 수 있다. 한편, 제5 유기 화합물이 정공 수송성이고, 또한 정공을 받기 쉬운 성질도 있기 때문에, 정공은 먼저 제5 유기 화합물의 HOMO 준위(851)에 주입된다. 제6 유기 화합물의 HOMO 준위(861)에는 주입되기 어렵다. 이때, 제5 유기 화합물의 양을 조절함으로써, 주입된 정공의 이동 속도를 조절할 수 있기 때문에, 그 이동 속도를 전자 수송층(814R)측으로부터 오는 전자의 이동 속도와 맞출 수 있다. 즉, 발광층(813R) 내에서, 정공과 전자의 밸런스를 잘 취할 수 있는 것이다. 그리고, 정공은 피라진계 유기 금속착체의 HOMO 준위(871)에 주입되고, 트랩된 전자와 재결합하여, 발광이 얻어진다. 이와 같은 구성의 발광소자에서, 발광층(813R)에 포함되는 제5 유기 화합물, 제6 유기 화합물, 피라진계 유기 금속착체의 양을 조정함으로써, 발광 영역(831R)의 위치를 조정하는 것이 가능하다.

[0402] 이상에서 설명한 바와 같은 제5 유기 화합물, 제6 유기 화합물, 및 피라진계 유기 금속착체를 적절히 조합함으로써, 발광층은 구성된다.

[0403] 여기서, 이 발광층에서, 적어도 제5 유기 화합물과 제6 유기 화합물 중 어느 한쪽이 호스트 재료가 되고, 피라진계 유기 금속착체가 게스트 재료가 되는 구성이 바람직하다. 이것은 피라진계 유기 금속착체의 농도 소광을 방지하기 위해서이다. 또한, 발광층에서의 캐리어 밸런스를 제5 유기 화합물과 제6 유기 화합물로 조절하기 위해서이다.

[0404] 따라서, 본 실시형태의 발광소자에서는, 제5 유기 화합물 및/또는 제6 유기 화합물의 양은 피라진계 유기 금속착체보다 많은 것이 바람직하다. 구체적으로는, 체적분율 또는 질량분율이 많은 것이 바람직하다. 또한, 농도 소광 방지의 관점에서는, 피라진계 유기 금속착체의 발광층에서의 비율이 1 질량% 이상 10 질량% 이하인 것이 바람직하다.

[0405] 또한, 발광층에서, 제5 유기 화합물과 제6 유기 화합물과의 질량비는 제5 유기 화합물 : 제6 유기 화합물 = 1 : 20 내지 20 : 1의 범위가 바람직하다. 즉, 제5 유기 화합물에 대한 제6 유기 화합물의 질량비가 1/20 이상 20 이하로 되어 있는 것이 바람직하다. 이 범위 외의 경우, 제5 유기 화합물과 피라진계 유기 금속착체만이 포함되어 있는 상태, 또는 제6 유기 화합물과 피라진계 유기 금속착체만이 포함되어 있는 상태와 실질적으로 동일하

게 될 가능성이 있기 때문이다.

[0406] 또한, 제5 유기 화합물에 대한 제6 유기 화합물의 질량비가 1 이상 20 이하인 것이 더욱 바람직하다. 특히, 수명에 대한 효과가 현저한 것은 5 이상 20 이하이다.

[0407] 또한, 본 실시형태에서 사용하는 피라진계 유기 금속착체의 전자 트랩성에 대하여, 구체적으로는, 제5 유기 화합물의 LUMO 준위 및 제6 유기 화합물의 LUMO 준위에 비해 0.2 eV 이상 깊은 경우가 많다. 그리고, 그러한 경우에 수명 개선 효과 및 효율 개선 효과가 현저하기 때문에, 제5 유기 화합물의 LUMO 준위 및 제6 유기 화합물의 LUMO 준위에 비하여 피라진계 유기 금속착체의 LUMO 준위가 0.2 eV 이상 깊은 것도 특징이다.

[0408] 다음에, 발광층(813R) 이외의 층에 대하여 설명한다. 정공 수송층(812R) 및 정공 주입층(811R)은 반드시 필요하지 않고, 적절히 형성하면 좋다. 이들 층을 구성하는 구체적인 재료로서는, 정공 수송성 화합물이 바람직하고, 상술한 NPB, PPB, TPD, DFLDPBi, TDATA, m-MTDATA, TCTA, TPAC, TPAF, YGAO11, YGAF, CBP, mCP, TCzB, PVTPA, PVK 등을 사용할 수 있다. 또한, 9,10-비스[4-(디페닐아미노)페닐]안트라센(약칭: TPA2A), 2-tert-부틸-9,10-디(2-나프틸)안트라센(약칭: t-BuDNA)과 같은, 삼중항 여기 에너지가 낮은 안트라센 유도체도 사용할 수도 있다.

[0409] 이 특징은 이하와 같이 설명할 수 있다. 발광층(813R)은 상술한 바와 같이 캐리어 밸런스가 좋기 때문에, 발광 영역이 발광층(813R)과 정공 수송층(812R)과의 계면으로 치우치는 일이 없다. 따라서, 정공 수송층(812R)에 피라진계 유기 금속착체(223)보다 삼중항 여기 에너지가 낮은 물질을 적용했다고 하여도, 그것이 피라진계 유기 금속착체(223)에 대한 퀀처(quencher)(소광제)가 되기 어렵기 때문이다.

[0410] 즉, 삼중항 여기 에너지를 고려할 필요가 없기 때문에, 사용하는 재료의 선택지가 넓어진다. 따라서, 정공 수송층(812R)으로서는, 정공 수송층(812B)과 같은 구성을 사용할 수 있다. 정공 수송층(812B)과 같은 재료를 사용하여 정공 수송층(812R)을 형성하여도 좋고, 다른 재료를 사용하여 정공 수송층(812R)을 형성하여도 좋은데, 정공 수송층(812B)과 같은 재료를 사용하여 정공 수송층(812R)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0411] 마찬가지로, 정공 주입층(811R)으로서는, 정공 주입층(811B)과 같은 구성을 사용할 수 있다. 정공 주입층(811B)과 같은 재료를 사용하여 정공 주입층(811R)을 형성하여도 좋고, 다른 재료를 사용하여 정공 주입층(811R)을 형성하여도 좋은데, 정공 주입층(811B)과 같은 재료를 사용하여 정공 주입층(811R)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0412] 전자 수송층(814R) 및 전자 주입층(815R)은 반드시 필요하지 않고, 적절히 형성하면 좋다. 이들 층을 구성하는 구체적인 재료로서는, 전자 수송성 화합물이 바람직하고, 상술한 CO11, OXD-7, PBD, TPBI, TAZ, p-EtTAZ, TCzTRZ, TriMeQn, CzQn, DCzPQ, BPhen, BCP, BAlq, Al(OXD)$_3$, Al(BIZ)$_3$, Zn(BTZ)$_2$, Zn(PBO)$_2$, PPy 등을 사용할 수 있다. 또한, 트리스(8-퀴놀리놀라토)알루미늄(III)(약칭: Alq), 트리스(4-메틸-8-퀴놀리놀라토)알루미늄(III)(약칭: Almq$_3$), 비스(10-하이드록시벤조[h]퀴놀리나토)베릴륨(II)(약칭: BeBq$_2$)와 같은, 삼중항 여기 에너지가 낮은 물질도 사용할 수 있다(예를 들어, Alq의 인광 스펙트럼은 심(深)적색의 650~700 nm 정도인 것이 보고되어 있다).

[0413] 이 특징은 이하와 같이 설명할 수 있다. 발광층(813R)은 상술한 바와 같이 캐리어 밸런스가 좋기 때문에, 발광 영역이 발광층(813R)과 전자 수송층(814R)과의 계면으로 치우치는 일이 없다. 따라서, 전자 수송층(814R)에, 피라진계 유기 금속착체(223)보다 삼중항 여기 에너지가 낮은 물질을 적용했다고 하여도, 그것이 피라진계 유기 금속착체(223)에 대한 퀀처(소광제)가 되기 어렵기 때문이다.

[0414] 즉, 삼중항 여기 에너지를 고려할 필요가 없기 때문에, 사용하는 재료의 선택지가 넓어진다. 따라서, 전자 수송층(814R)으로서는, 전자 수송층(814B)과 같은 구성을 사용할 수 있다. 전자 수송층(814B)과 같은 재료를 사용하여 전자 수송층(814R)을 형성하여도 좋고, 다른 재료를 사용하여 전자 수송층(814R)을 형성하여도 좋은데, 전자 수송층(814B)과 같은 재료를 사용하여 전자 수송층(814R)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0415] 마찬가지로, 전자 주입층(815R)으로서는, 전자 주입층(815B)과 같은 구성을 사용할 수 있다. 전자 주입층(815B)과 같은 재료를 사용하여 전자 주입층(815R)을 형성하여도 좋고, 다른 재료를 사용하여 전자 주입층(815R)을 형성하여도 좋은데, 전자 주입층(815B)과 같은 재료를 사용하여 전자 주입층(815R)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0416] 음극(802R)으로서는 음극(802B)과 같은 구성을 사용할 수 있다. 음극(802B)과 같은 재료를 사용하여 음극(802R)을 형성하여도 좋고, 다른 재료를 사용하여 음극(802R)을 형성하여도 좋다. 음극(802B)과 같은 재료를 사용하여 음극(802R)을 형성한 경우, 공정수를 늘리지 않고 발광장치를 제조할 수 있기 때문에 바람직하다.

[0417] 이와 같이, 청색 발광소자, 녹색 발광소자, 적색 발광소자를 각각 최적의 구성으로 함으로써, 특성이 뛰어난 발광장치를 얻을 수 있다.

[0418] 또한, 본 실시형태에서 나타내는 발광장치에서, 각 발광소자의 발광층 이외의 층들을 공통으로 제조하는 것이 가능하다. 즉, 발광층 이외의 층들의 구성을 동일 구성으로 하는 것이 가능하다. 도 29에는 발광층 이외의 층들을 공통으로 제조한 발광장치의 일례를 나타낸다. 먼저, 각 발광소자에 공통하여, 기판(1100) 위에, 양극(1101), 정공 주입층(1111), 정공 수송층(1112)을 형성한다. 그 후, 발광색마다, 발광층(1113B), 발광층(1113G) 및 캐리어 이동을 제어하는 층(1116G), 발광층(1113R)을 형성한다. 그리고, 다시, 각 발광소자에 공통하여, 전자 수송층(1114), 전자 주입층(1115), 음극(1802)을 형성한다. 도 29에 나타내는 바와 같이, 발광층 이외의 층들의 구성을 동일 구성으로 함으로써, 발광장치의 제조공정의 간략화가 가능하게 된다.

[0419] 또한, 본 실시형태에서 나타내는 발광장치에서, 발광층에서의 발광 영역이 각 발광소자에 따라 상이하다. 구체적으로는, 청색 발광소자, 녹색 발광소자, 적색 발광소자의 순으로, 양극으로서 기능하는 전극에 가까워지도록 하는 것이 가능하다. 상술한 바와 같이, 청색 발광소자에서는, 제1 발광층(1121B)과 제2 발광층(1122B)의 계면 부근이 발광 영역(1131B)이 된다. 또한, 녹색 발광소자에서는, 발광층(1113G)으로부터, 발광층(1113G)과 캐리어 이동을 제어하는 층(1116G)과의 계면 부근에 걸쳐 발광 영역(1131G)이 형성되게 된다. 또한, 적색 발광소자에서는, 발광층(1113R)에 포함되는 제5 유기 화합물, 제6 유기 화합물, 피라진계 유기 금속착체의 양을 조정함으로써, 발광 영역(1131R)의 위치를 조정하는 것이 가능하다. 따라서, 음극을 반사 전극으로 한 경우, 발광 파장이 짧은 청색 발광소자의 발광 영역이 음극측이 되고, 발광 파장이 길어짐에 따라, 녹색 발광소자, 적색 발광소자의 순으로 음극으로부터 멀어지도록 설계할 수 있다. 즉, 발광소자의 광학 설계에 적합한 구성으로 되어 있다. 따라서, 반사 전극까지의 거리를 발광 파장에 최적인 광학 거리로 하는 것이 가능하게 되어, 광 취출 효율을 향상시킬 수 있다.

[0420] 또한, EL 층의 형성 방법으로서는, 건식법, 습식법을 불문하고, 다양한 방법을 이용할 수 있다. 예를 들어, 진공 증착법, 잉크젯법 또는 스핀 코팅법 등을 이용하여도 상관없다. 또한, 각 전극 또는 각 층마다 다른 성막방법을 이용하여 형성하여도 상관없다.

[0421] 예를 들어, 상술한 재료 중 고분자 화합물을 사용하여 습식법으로 EL 층을 형성하여도 좋다. 또는, 저분자 유기 화합물을 사용하여 습식법으로 형성할 수도 있다. 또한, 저분자 유기 화합물을 사용하여 진공 증착법 등의 건식법에 의해 EL 층을 형성하여도 좋다.

[0422] 또한, 전극에 대해서도, 졸-겔법을 이용하여 습식법으로 형성하여도 좋고, 금속재료의 페이스트를 사용하여 습식법으로 형성하여도 좋다. 또한, 스퍼터링법이나 진공 증착법 등의 건식법을 이용하여 형성하여도 좋다.

[0423] 본 실시형태에서 나타낸 발광소자를 표시장치에 적용하고, 발광층을 나누어 칠하는 경우에는, 발광층은 습식법에 의해 형성하는 것이 바람직하다. 발광층을 잉크젯법을 이용하여 형성함으로써, 대형 기판이어도 발광층을 나누어 칠하는 것이 용이하게 된다.

[0424] 이상과 같은 구성을 가지는 본 실시형태에서 나타낸 발광소자는 양극(801)과 음극(802)과의 사이에 전압을 가함으로써 전류가 흐른다. 그리고, 발광성이 높은 물질을 포함하는 층인 발광층(813)에서 정공과 전자가 재결합하여 발광하는 것이다. 즉, 발광층(813)에 발광 영역이 형성되는 것과 같은 구성으로 되어 있다.

[0425] 발광은 양극(801)과 음극(802) 중의 어느 한쪽 또는 양쪽 모두를 통하여 외부로 취출된다. 따라서, 양극(801)과 음극(802) 중의 어느 한쪽 또는 양쪽 모두는 투광성을 가지는 물질로 이루어진다. 양극(801)만이 투광성을 가지는 전극인 경우, 광은 양극(801)을 통하여 기판측으로부터 취출된다. 또한, 음극(802)만이 투광성을 가지는 전극인 경우, 광은 음극(802)을 통하여 기판과 반대측으로부터 취출된다. 양극(801)과 음극(802) 모두가 투광성을 가지는 전극인 경우, 광은 양극(801)과 음극(802)을 통하여 기판측 및 기판측과 반대측의 양쪽 모두로부터 취출된다.

[0426] 또한, 도 25에서는 양극(801)을 기판(800)측에 형성한 구성에 대하여 나타내었지만, 음극(802)을 기판(800)측에 형성하여도 좋다. 도 30에서는, 기판(800) 위에, 음극(802), EL 층(803), 양극(801)이 순차로 적층된 구성으로 되어 있다. EL 층(803)은 도 25에 나타내는 구성과는 반대의 순서로 적층되어 있다.

[0427] 또한, 본 실시형태는 본 명세서의 다른 실시형태에서 나타낸 발광장치의 구성과 적절히 조합될 수 있다.

[0428] [실시형태 9]

[0429] 본 실시형태에서는,, 본 발명을 적용하여 제조된 발광장치를 사용하여 완성시킨 다양한 전기 기구에 대하여 도 24를 사용하여 설명한다.

[0430] 본 발명을 적용하여 제조된 발광장치를 가지는 전기 기구로서, 텔레비전, 비디오 카메라, 디지털 카메라 등의 카메라, 고글형 디스플레이(헤드 장착형 디스플레이), 내비게이션 시스템, 음향 재생 장치(카 오디오, 오디오 컴포넌트 등), 노트북형 퍼스널 컴퓨터, 게임기기, 휴대형 정보 단말기(모바일 컴퓨터, 휴대 전화기, 휴대형 게임기 또는 전자 서적 등), 기록 매체를 구비한 화상 재생 장치(구체적으로는, 디지털 비디오 디스크(DVD) 등의 기록 매체를 재생하고, 그의 화상을 표시할 수 있는 표시장치를 구비한 장치), 조명기구 등을 들 수 있다. 이들 전기 기구의 구체예를 도 24에 나타낸다.

[0431] 도 24(A)는 케이스(901), 지지대(902), 표시부(903), 스피커부(904), 비디오 입력 단자(905) 등을 포함하는 표시장치를 나타낸다. 본 발명을 사용하여 형성되는 발광장치를 표시부(903) 등에 사용함으로써 제조된다. 또한, 표시장치는 퍼스널 컴퓨터용, TV 방송 수신용, 광고 표시용 등의 모든 정보 표시용 장치를 포함한다. 상기 실시형태 1에서 나타낸 SOI 기판을 사용하여 표시부(903) 등을 제조함으로써 표시 얼룩을 억제한 표시장치를 제공할 수 있다.

[0432] 도 24(B)는 본체(911), 케이스(912), 표시부(913), 키보드(914), 외부 접속 포트(915), 포인팅 디바이스(916) 등을 포함하는 노트북형 퍼스널 컴퓨터를 나타낸다. 본 발명을 사용하여 형성되는 발광장치를 그 표시부(913)에 사용함으로써 제조된다. 상기 실시형태 1에서 나타낸 SOI 기판을 사용하여 제조함으로써 표시부(913)의 표시 얼룩을 억제한 노트북형 퍼스널 컴퓨터를 제공할 수 있다.

[0433] 도 24(C)는 본체(921), 표시부(922), 케이스(923), 외부 접속 포트(924), 리모콘 수신부(925), 수상부(926), 배터리(927), 음성 입력부(928), 조작 키(929), 접안부(920) 등을 포함하는 비디오 카메라를 나타낸다. 본 발명을 사용하여 형성되는 발광장치를 그 표시부(922)에 사용함으로써 제조된다. 상기 실시형태 1에서 나타낸 SOI 기판을 사용하여 제조함으로써 표시부(922)의 표시 얼룩을 억제한 비디오 카메라를 제공할 수 있다.

[0434] 도 24(D)는 조명부(931), 전등갓(932), 가변 암(arm)(933), 지주(934), 받침대(935), 전원(936)을 포함하는 탁상 조명기구를 나타낸다. 본 발명을 사용하여 형성되는 발광장치를 조명부(931)에 사용함으로써 제조된다. 또한, 조명기구에는 천장 고정형 조명기구 또는 벽걸이형 조명기구 등도 포함된다.

[0435] 도 24(E)는 본체(941), 케이스(942), 표시부(943), 음성 입력부(944), 음성 출력부(945), 조작 키(946), 외부 접속 포트(947), 안테나(948) 등을 포함하는 휴대 전화기를 나타낸다. 본 발명을 사용하여 형성되는 발광장치를 그 표시부(943)에 사용함으로써 제조된다. 상기 실시형태 1에서 나타낸 SOI 기판을 사용하여 제조함으로써 표시부(943)의 표시 얼룩을 억제한 휴대 전화기를 제공할 수 있다.

[0436] 이상과 같이 하여, 본 발명을 사용하여 형성된 발광장치를 사용한 전기 기구(전자기기 또는 조명기구 등)를 얻을 수 있다. 본 발명을 사용하여 형성된 발광장치의 적용 범위는 극히 넓고, 이 발광장치를 여기에 나타낸 것 이외의 모든 분야의 전기 기구에 적용하는 것이 가능하다.

도면의 간단한 설명

[0437] 도 1은 본 발명의 발광장치의 구성의 일례를 나타내는 도면.

[0438] 도 2는 본 발명의 발광장치의 구성의 일례를 나타내는 도면.

[0439] 도 3은 본 발명의 발광장치 제조방법의 일례를 나타내는 도면.

[0440] 도 4는 본 발명의 발광장치 제조방법의 일례를 나타내는 도면.

[0441] 도 5는 본 발명의 발광장치 제조방법의 일례를 나타내는 도면.

[0442] 도 6은 본 발명의 발광장치 제조방법의 일례를 나타내는 도면.

[0443] 도 7은 본 발명의 발광장치 제조방법의 일례를 나타내는 도면.

[0444] 도 8은 본 발명의 발광장치의 화소의 구성의 일례를 나타내는 도면.

[0445] 도 9는 본 발명의 발광장치의 구성의 일례를 나타내는 도면.

[0446] 도 10은 본 발명의 발광장치의 동작을 설명하는 도면.

[0447] 도 11은 본 발명의 발광장치의 구성의 일례를 나타내는 도면.

[0448] 도 12는 본 발명의 발광장치의 동작을 설명하는 도면.

[0449] 도 13은 본 발명의 발광장치의 동작을 설명하는 도면.

[0450] 도 14는 본 발명의 발광장치의 화소의 구성의 일례를 나타내는 도면.

[0451] 도 15는 본 발명의 발광장치의 화소의 구성의 일례를 나타내는 도면.

[0452] 도 16은 본 발명의 발광장치의 동작을 설명하는 도면.

[0453] 도 17은 본 발명의 발광장치의 동작을 설명하는 도면.

[0454] 도 18은 본 발명의 발광장치의 동작을 설명하는 도면.

[0455] 도 19는 본 발명의 발광장치의 동작을 설명하는 도면.

[0456] 도 20은 본 발명의 발광장치의 구성의 일례를 나타내는 도면.

[0457] 도 21은 본 발명의 발광장치의 발광소자의 구성의 일례를 나타내는 도면.

[0458] 도 22는 본 발명의 발광장치의 구성의 일례를 나타내는 도면.

[0459] 도 23은 본 발명의 발광장치의 구성의 일례를 나타내는 도면.

[0460] 도 24는 본 발명의 발광장치의 사용 형태의 일례를 나타내는 도면.

[0461] 도 25는 본 발명의 발광장치의 발광소자의 구성의 일례를 나타내는 도면.

[0462] 도 26은 본 발명의 발광장치의 발광소자의 구성의 일례를 나타내는 도면.

[0463] 도 27은 본 발명의 발광장치의 발광소자의 구성의 일례를 나타내는 도면.

[0464] 도 28은 본 발명의 발광장치의 발광소자의 구성의 일례를 나타내는 도면.

[0465] 도 29는 본 발명의 발광장치의 발광소자의 구성의 일례를 나타내는 도면.

[0466] 도 30은 본 발명의 발광장치의 발광소자의 구성의 일례를 나타내는 도면.

[0467] 도 31은 본 발명의 발광장치 제조방법의 일례를 나타내는 도면.

[0468] 도 32는 본 발명의 발광장치 제조방법의 일례를 나타내는 도면.

[0469] 도 33은 수소 이온종(種)의 에너지 다이어그램을 나타내는 도면.

[0470] 도 34는 이온의 질량 분석 결과를 나타내는 도면.

[0471] 도 35는 이온의 질량 분석 결과를 나타내는 도면.

[0472] 도 36은 가속 전압을 80 kV로 한 경우의 수소 원소의 깊이 방향의 프로파일(실측값 및 계산값)을 나타내는 도면.

[0473] 도 37은 가속 전압을 80 kV로 한 경우의 수소 원소의 깊이 방향의 프로파일(실측값, 계산값, 및 피팅(fitting) 함수)을 나타내는 도면.

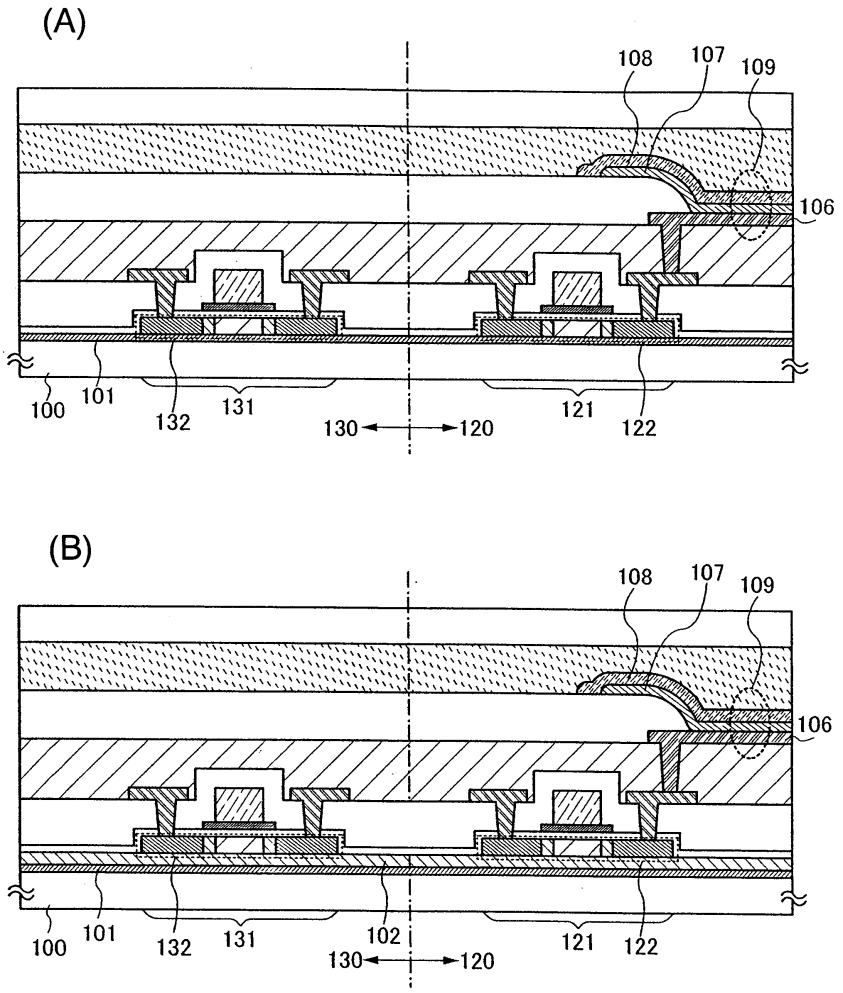
[0474] 도 38은 가속 전압을 60 kV로 한 경우의 수소 원소의 깊이 방향의 프로파일(실측값, 계산값, 및 피팅 함수)을 나타내는 도면.

[0475] 도 39는 가속 전압을 40 kV로 한 경우의 수소 원소의 깊이 방향의 프로파일(실측값, 계산값, 및 피팅 함수)을 나타내는 도면.

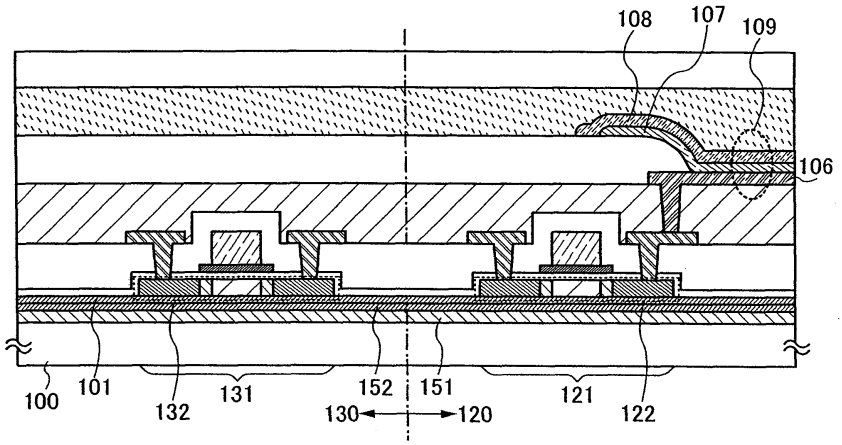
[0476] 도 40은 피팅 파라미터의 비(比)(수소 원소 비 및 수소 이온종 비)의 리스트를 나타내는 도면.

도면

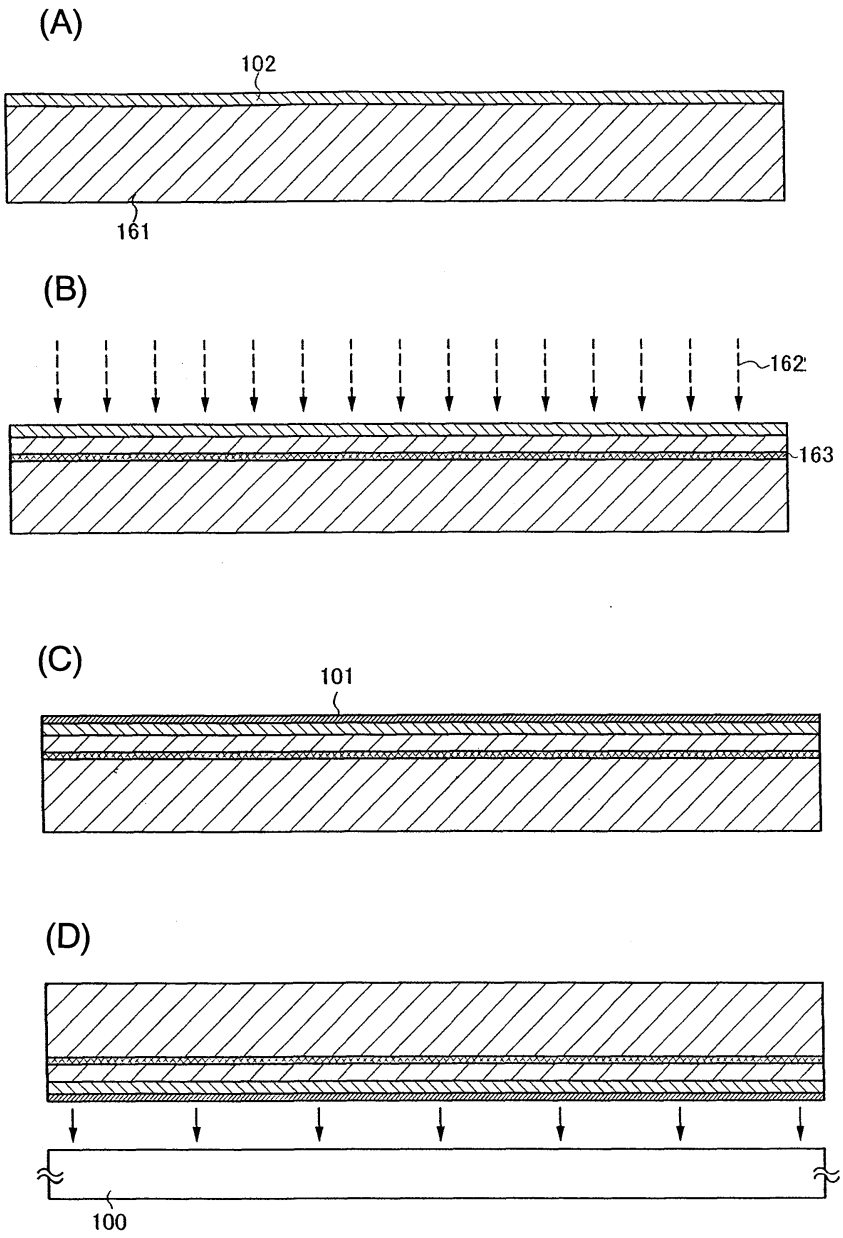
도면1


(A)
108
107
109
106
100
101
132
131
130
120
121
122
(B)
108
107
109
106
100
101
132
131
102
130
120
121
122

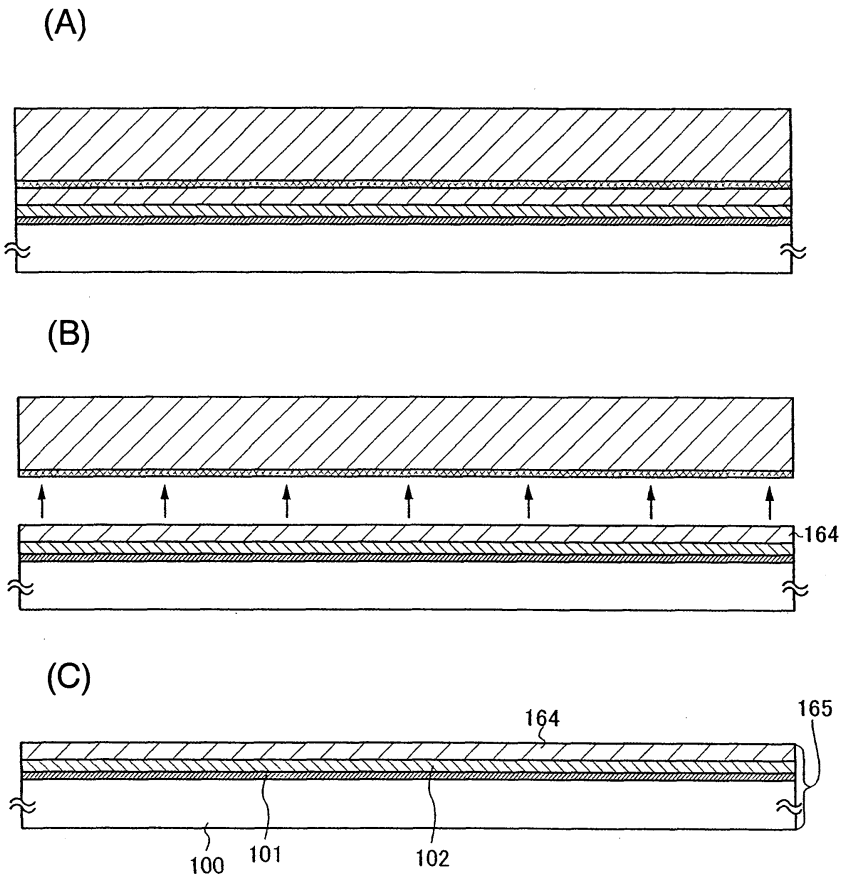
도면2



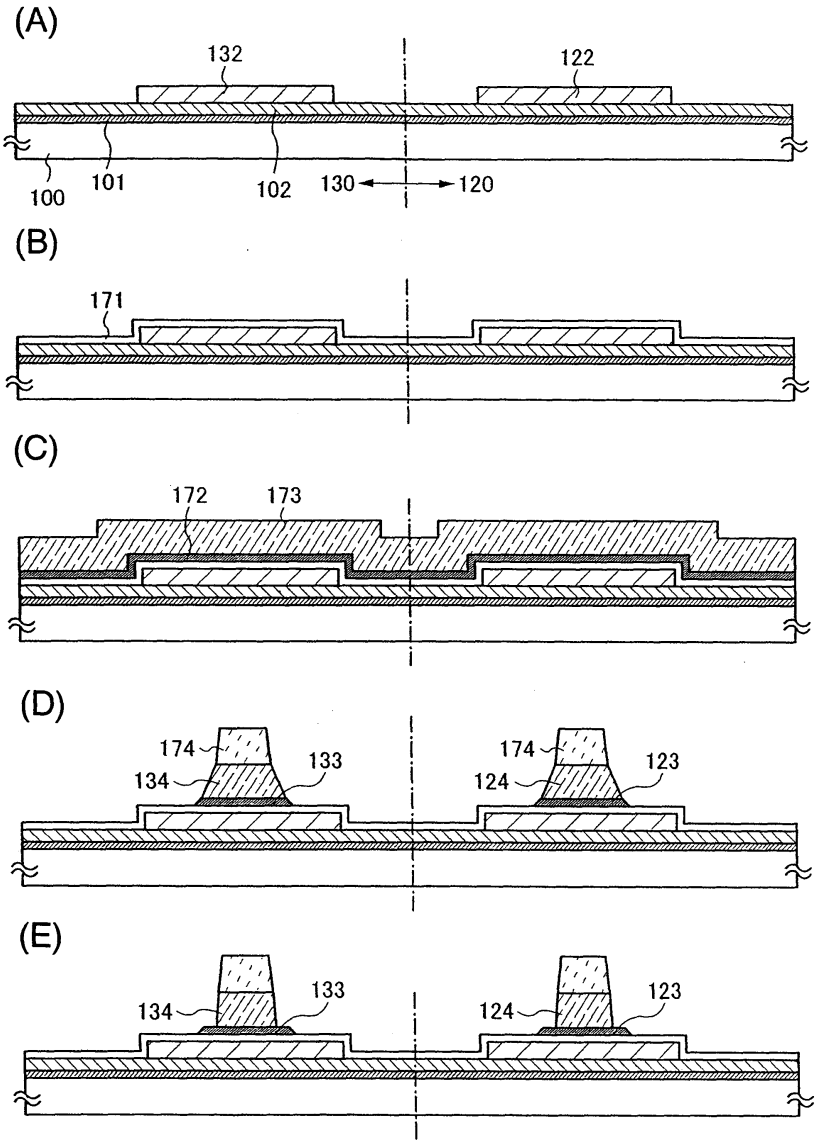
도면3



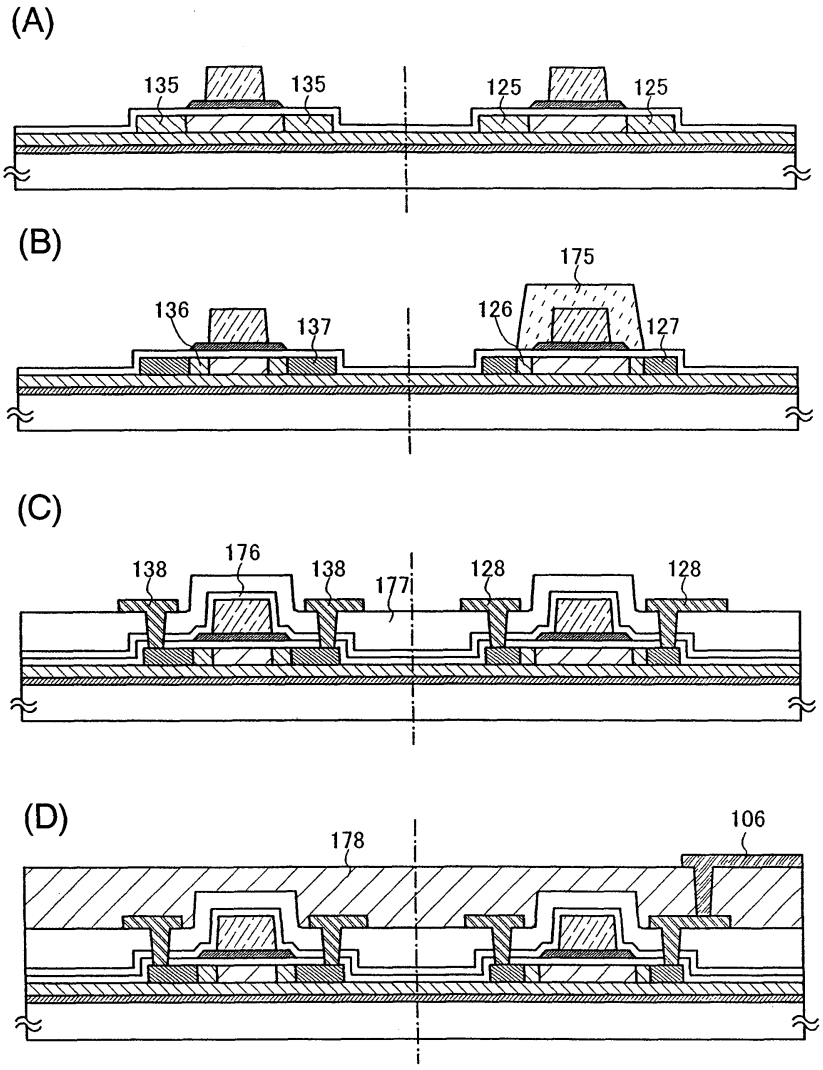
도면4



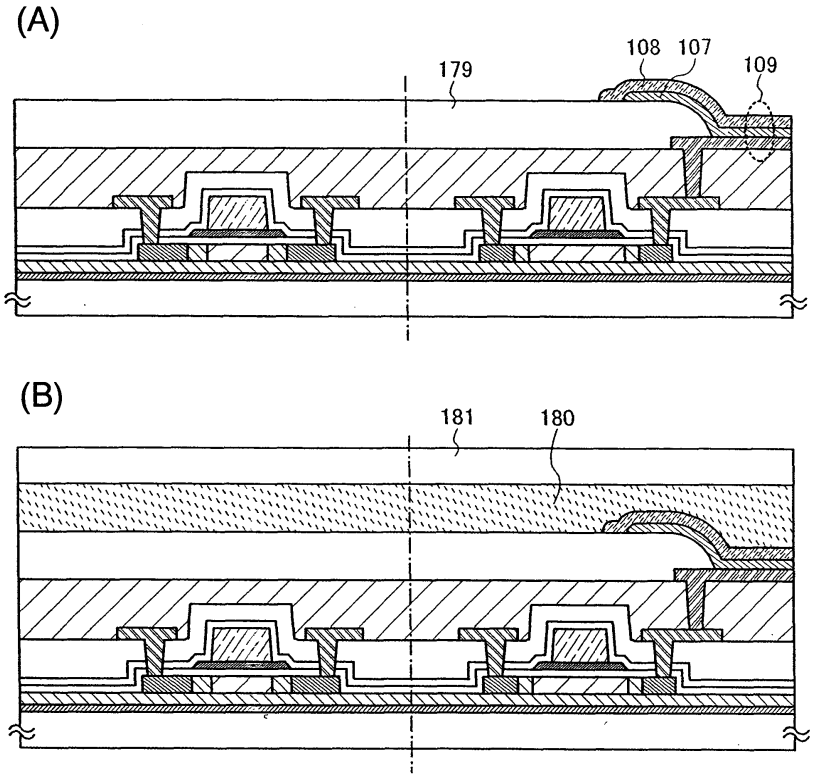
도면5


(A)
132
122
100
101
102
130
120
(B)
171
(C)
172
173
(D)
174
133
134
174
123
124
(E)
133
134
123
124

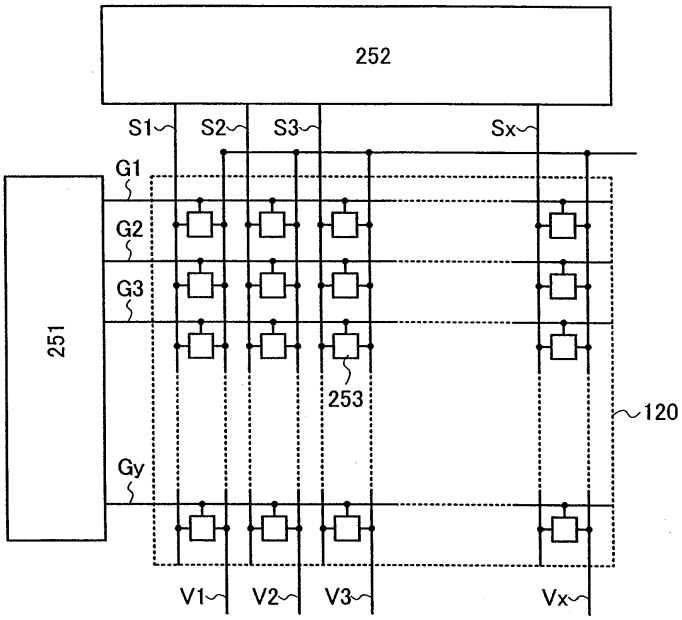
도면6


(A)
135
135
125
125
(B)
175
136
137
126
127
(C)
176
138
138
177
128
128
(D)
178
106

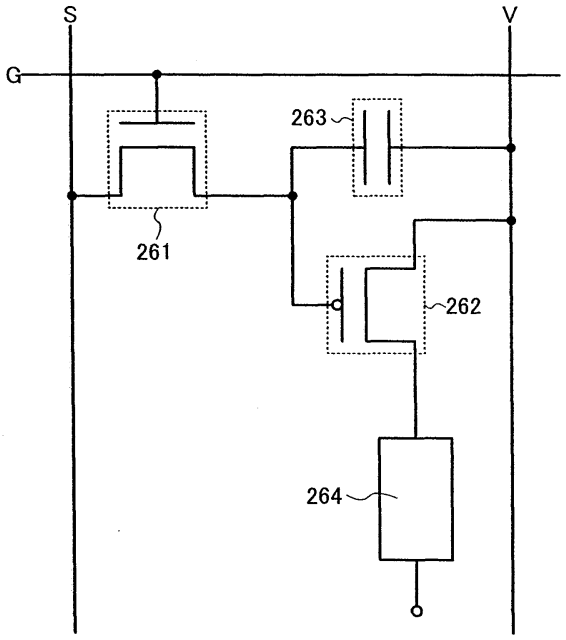
도면7



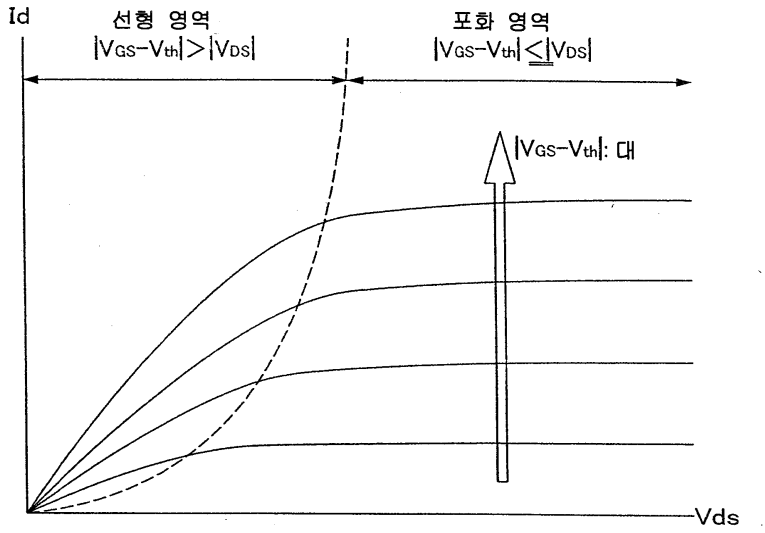
도면8


252
S1
S2
S3
Sx
G1
G2
G3
Gy
251
253
120
V1
V2
V3
Vx

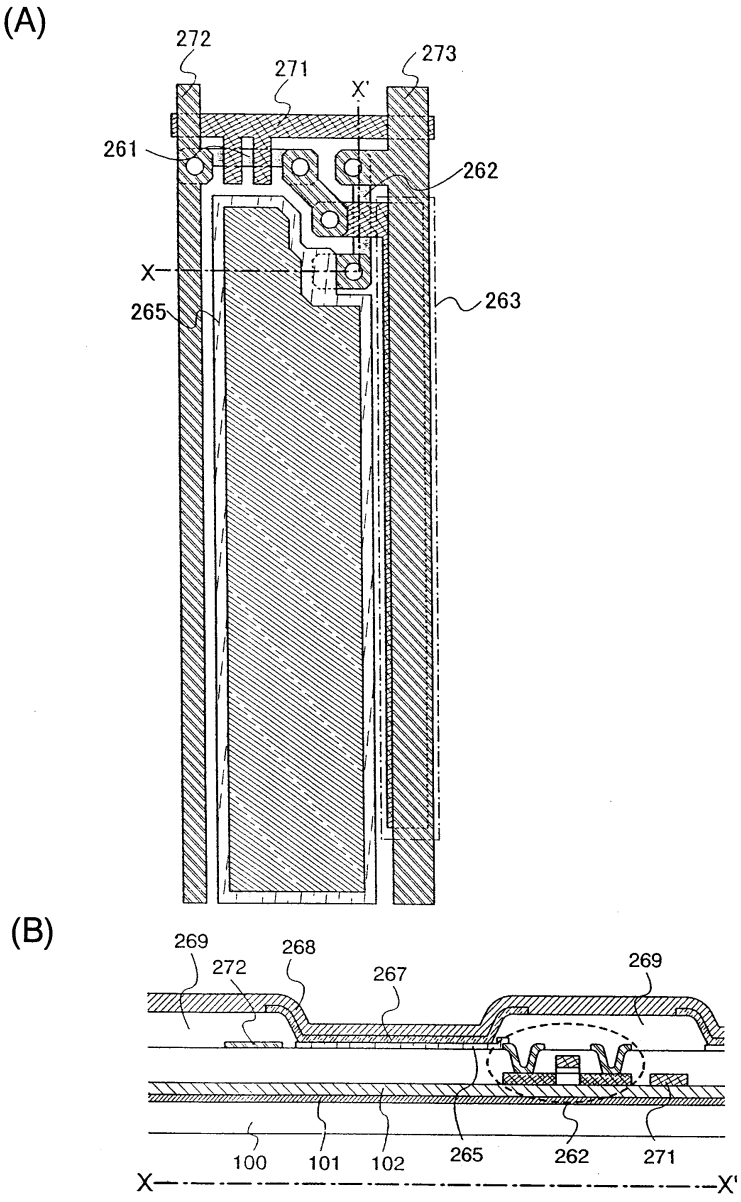
도면9


S
V
G
263
261
262
264

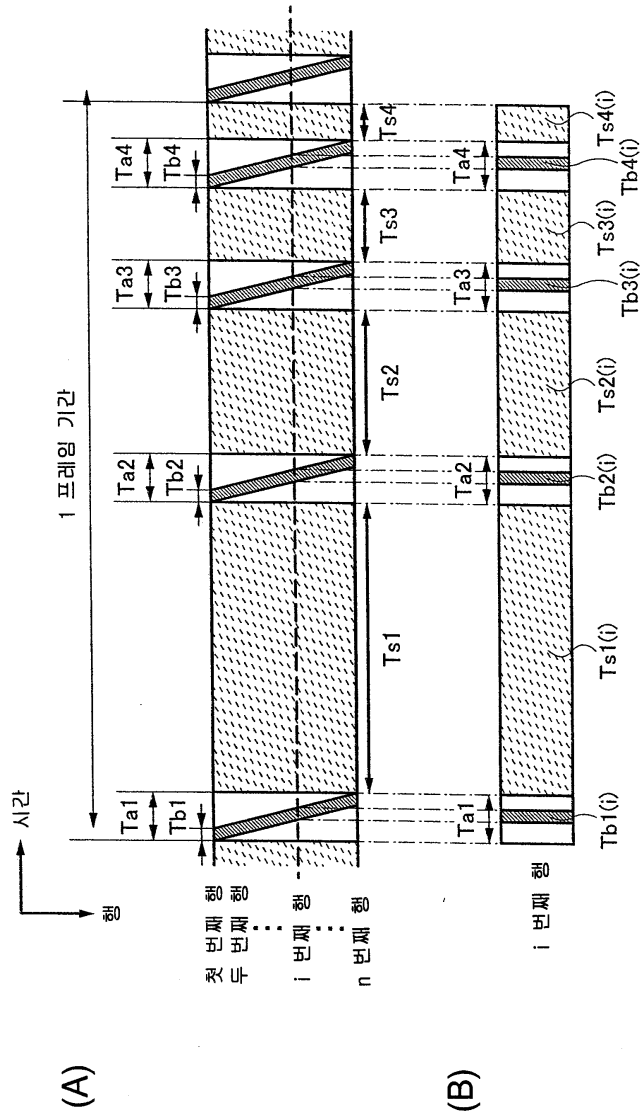
도면10



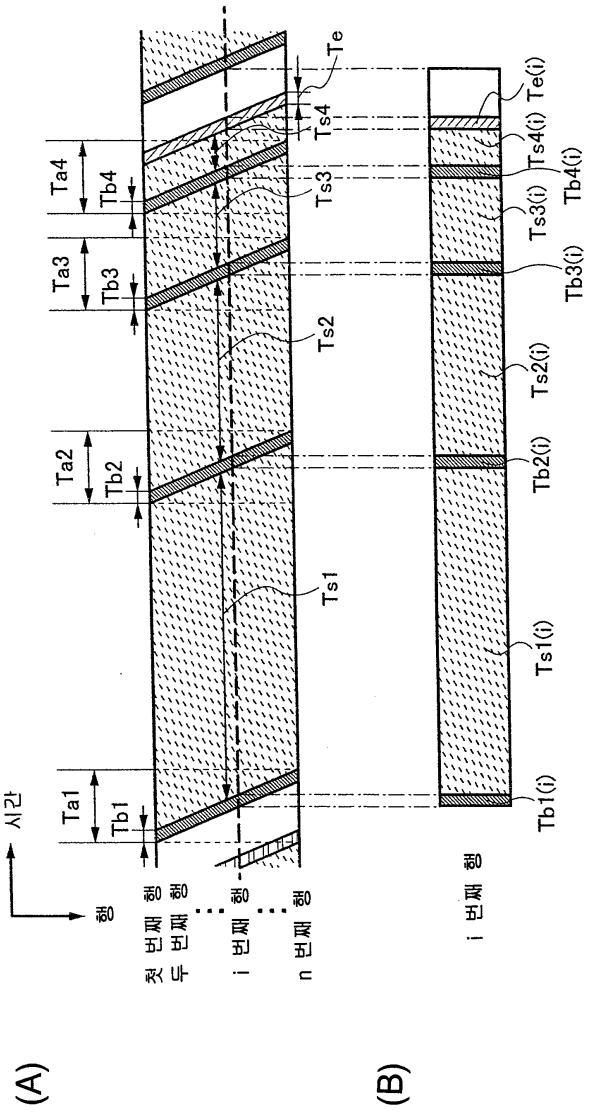
도면11


(A)
272
271
273
X'
261
262
X
263
265
(B)
269
272
268
267
269
100
101
102
265
262
271
X
X'

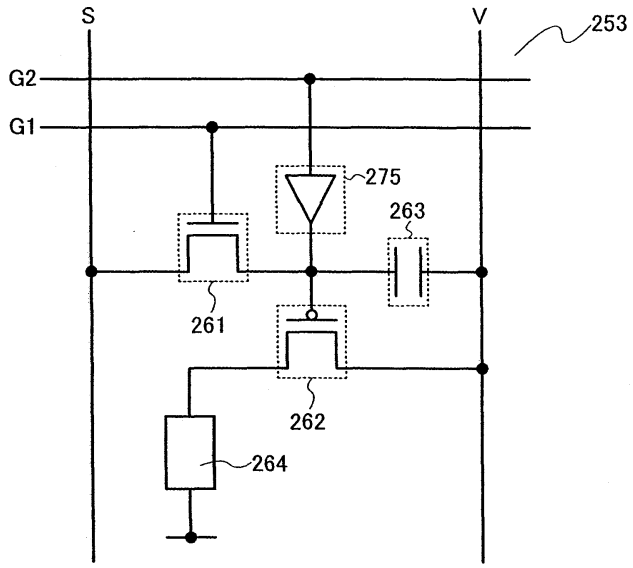
도면12


1 프레임 기간
시간
행
첫 번째 행
두 번째 행
i 번째 행
n 번째 행
Ta1
Tb1
Ta2
Tb2
Ta3
Tb3
Ta4
Tb4
Ts1
Ts2
Ts3
Ts4
Ts1(i)
Ts2(i)
Ts3(i)
Ts4(i)
Tb1(i)
Tb2(i)
Tb3(i)
Tb4(i)
(A)
(B)

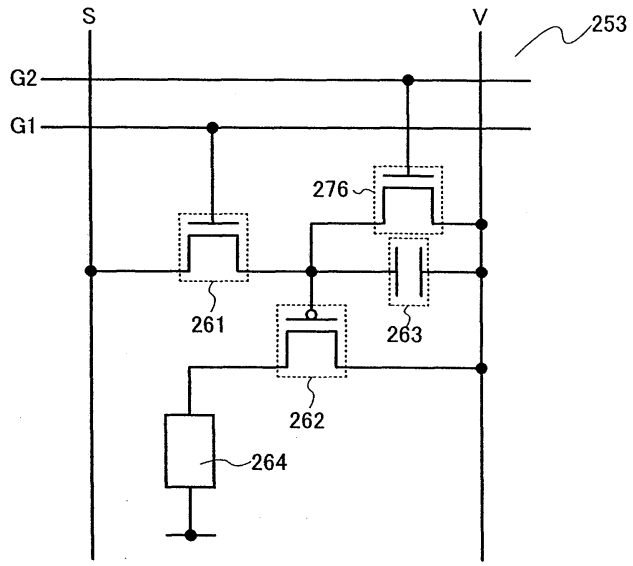
도면13


Te
Ts4
Ts3
Ts2
Ts1
Ta4
Tb4
Ta3
Tb3
Ta2
Tb2
Ta1
Tb1
시간
행
첫 번째 행
두 번째 행
i 번째 행
n 번째 행
Te(i)
Ts4(i)
Ts3(i)
Tb4(i)
Tb3(i)
Ts2(i)
Tb2(i)
Ts1(i)
Tb1(i)
i 번째 행
(A)
(B)

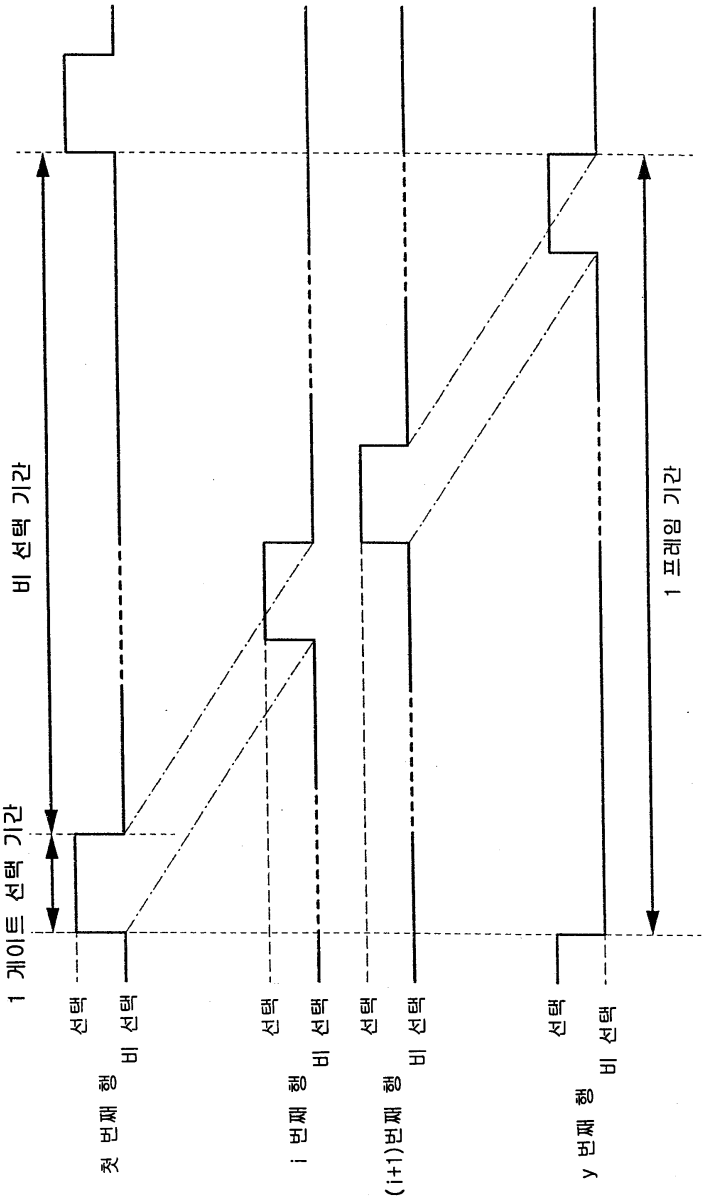
도면14



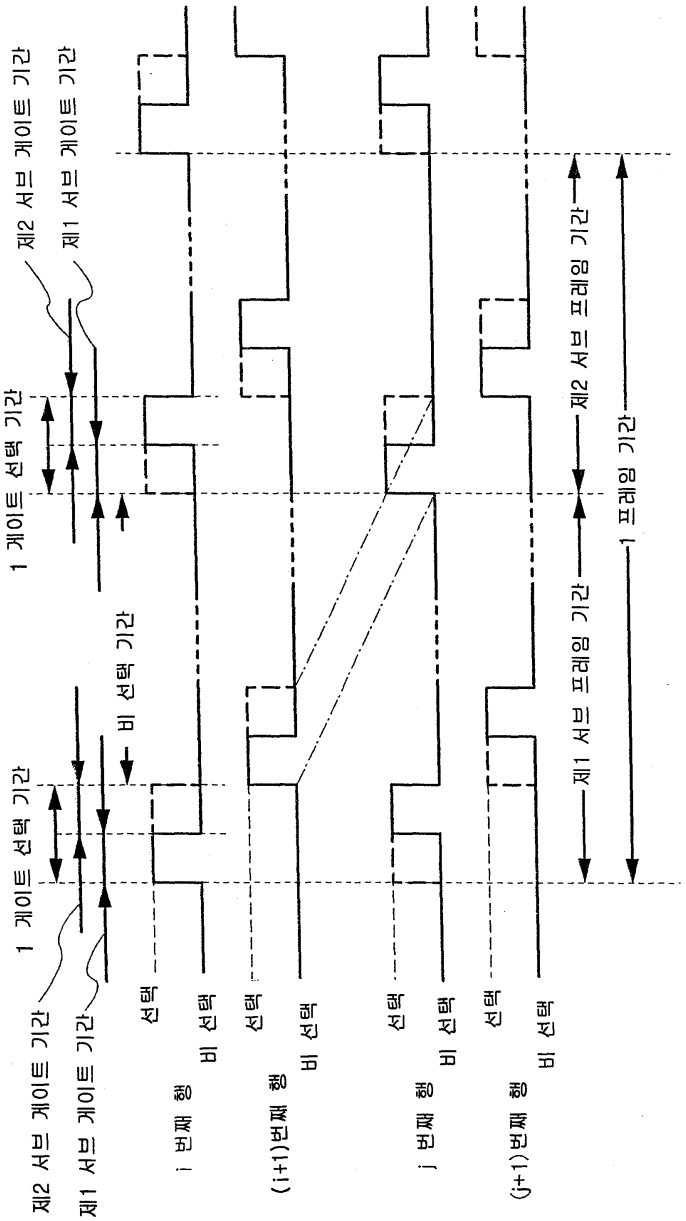
도면15



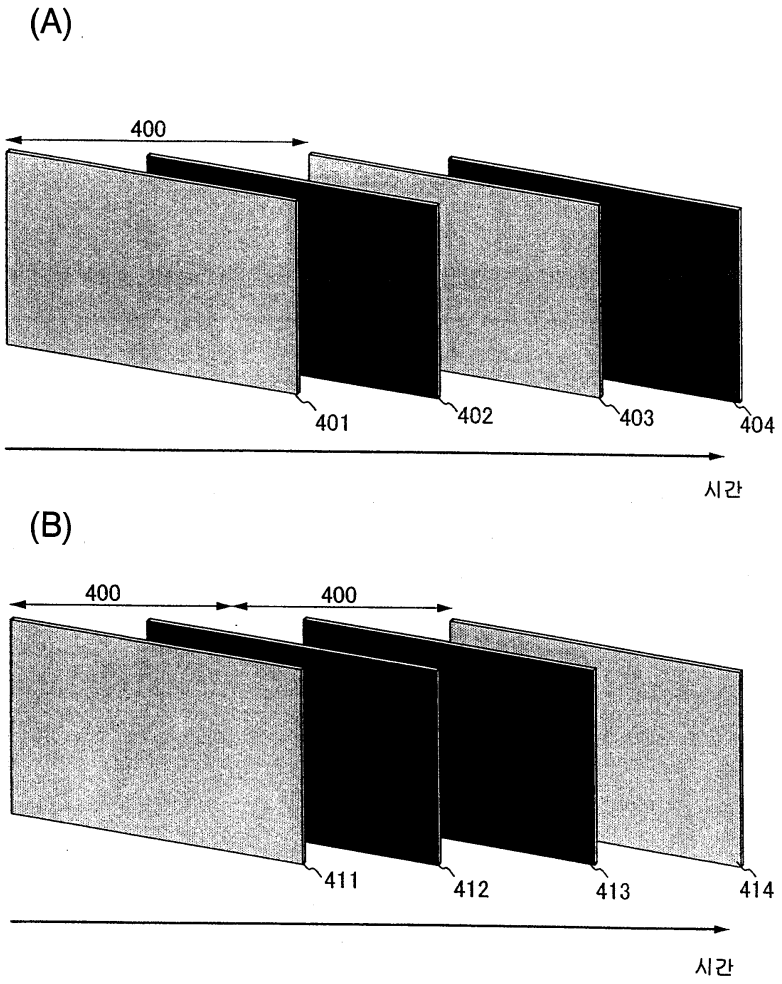
도면16


1 프레임 기간
비 선택 기간
1 게이트 선택 기간
첫 번째 행
선택
비 선택
i 번째 행
선택
비 선택
(i+1)번째 행
선택
비 선택
y 번째 행
선택
비 선택

도면17

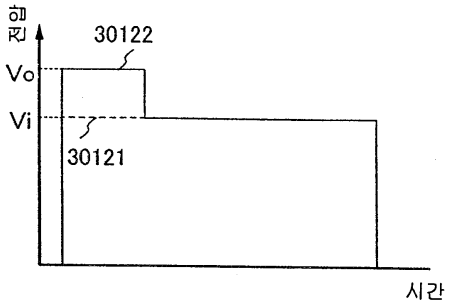

제2 서브 게이트 기간
제1 서브 게이트 기간
1 게이트 선택 기간
비 선택 기간
1 게이트 선택 기간
제2 서브 게이트 기간
제1 서브 게이트 기간
선택
비 선택
i 번째 행
선택
비 선택
(i+1)번째 행
선택
비 선택
j 번째 행
선택
비 선택
(j+1)번째 행
제1 서브 프레임 기간
제2 서브 프레임 기간
1 프레임 기간

도면18

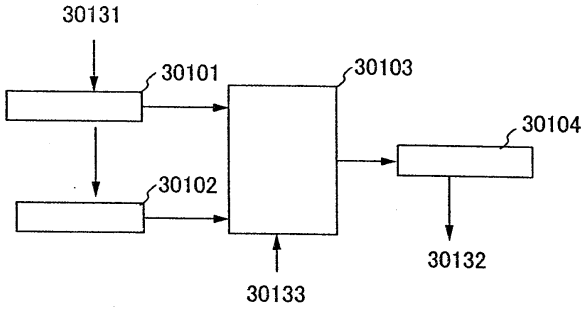


도면19

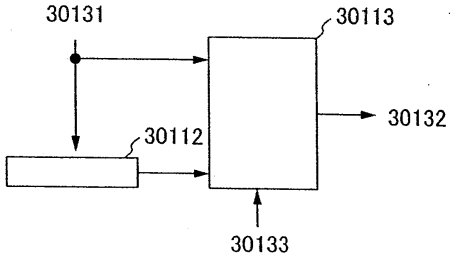
(A)


전압
30122
Vo
Vi
30121
시간

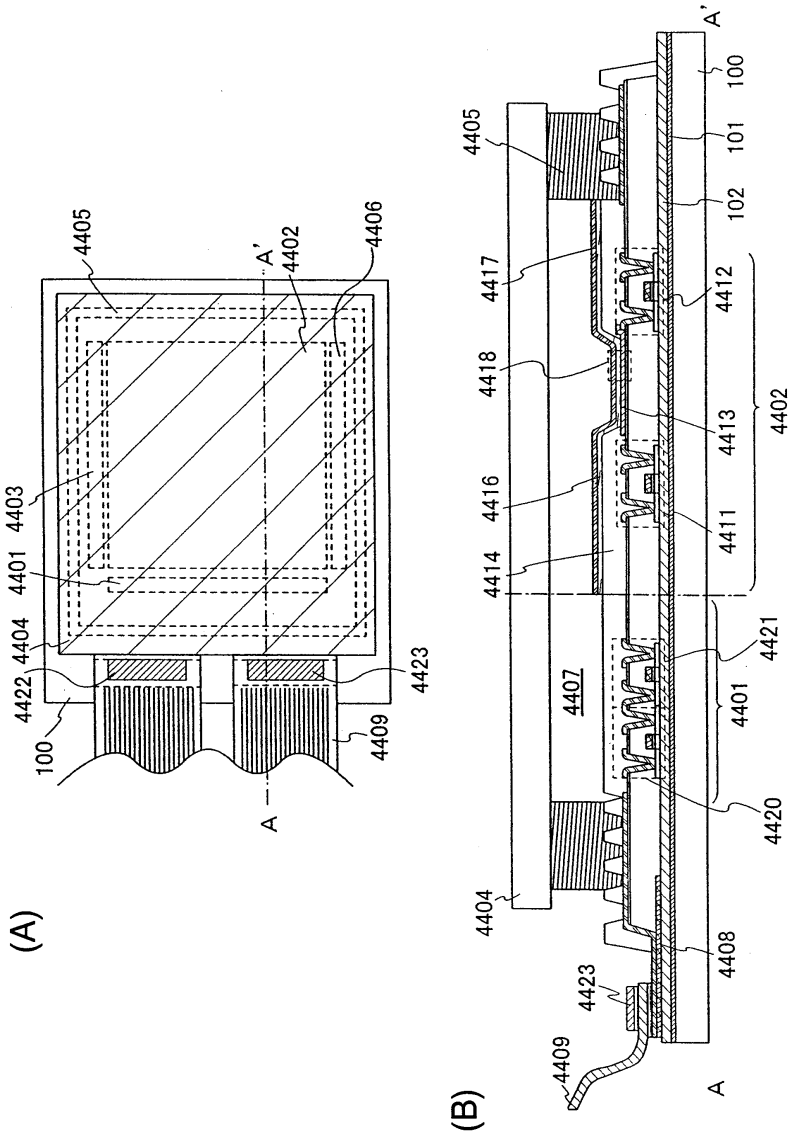
(B)


30131
30101
30103
30104
30102
30132
30133

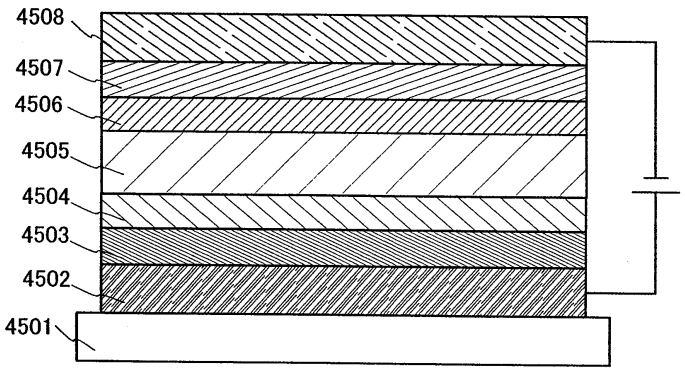
(C)


30131
30113
30132
30112
30133

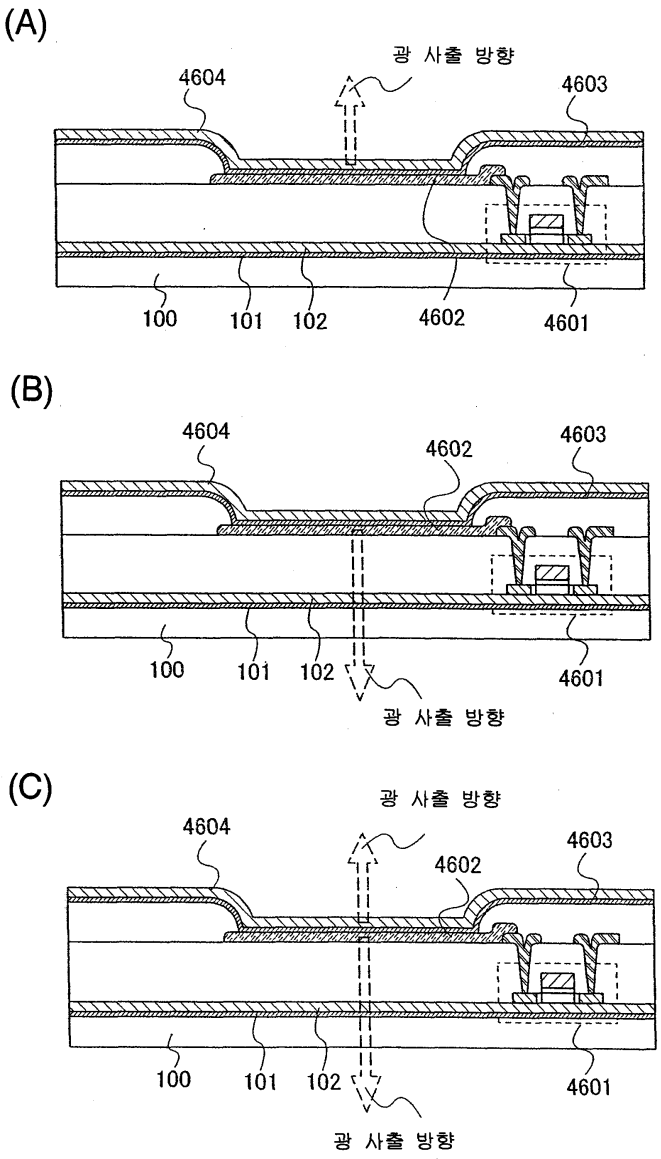
도면20


(A)
4405
A'
4402
4406
4403
4401
4404
4422
4423
100
4409
A
(B)
A'
100
101
102
4405
4417
4412
4418
4413
4402
4416
4411
4414
4421
4407
4401
4420
4404
4408
4423
4409
A

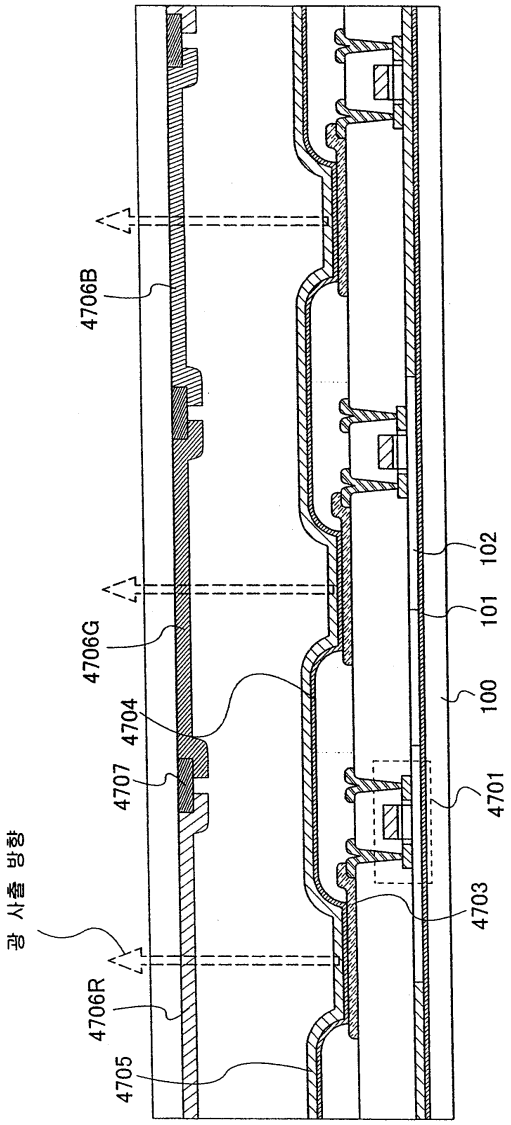
도면21



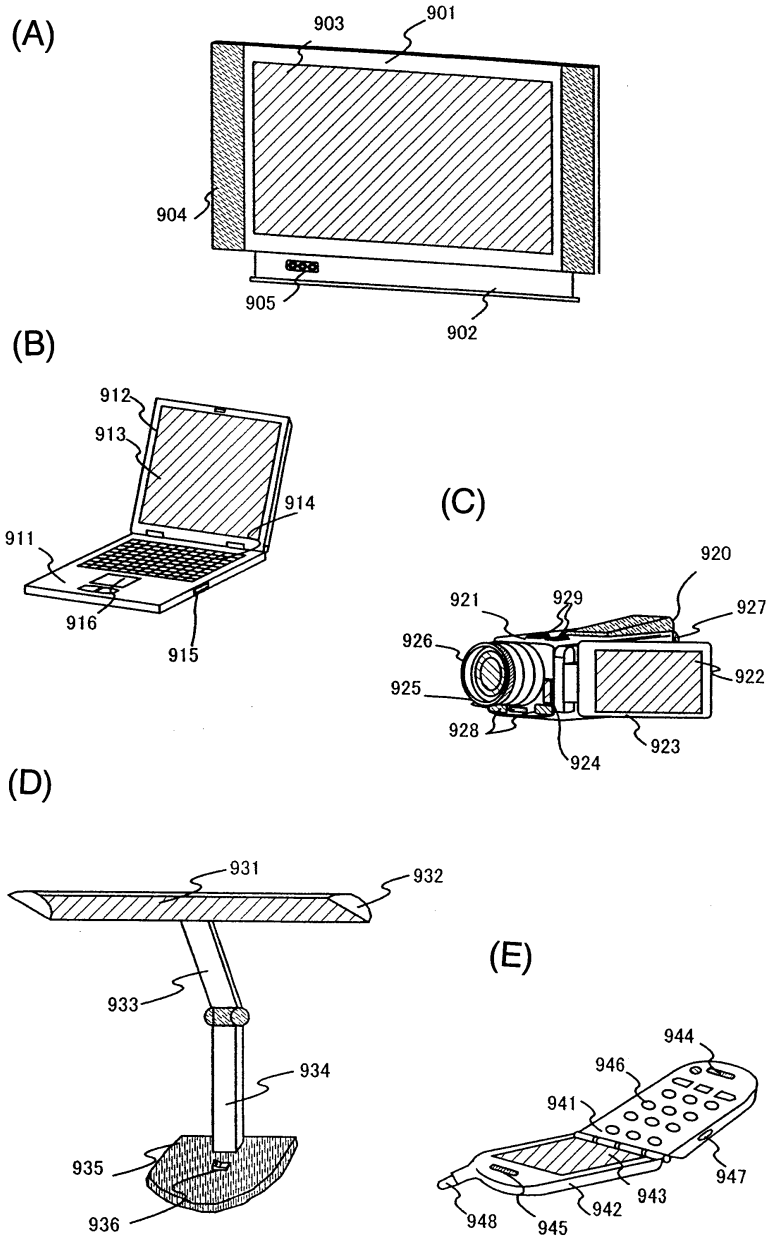
도면22


(A)
광 사출 방향
4604
4603
100
101
102
4602
4601
(B)
4604
4602
4603
100
101
102
4601
광 사출 방향
(C)
광 사출 방향
4604
4602
4603
100
101
102
4601
광 사출 방향

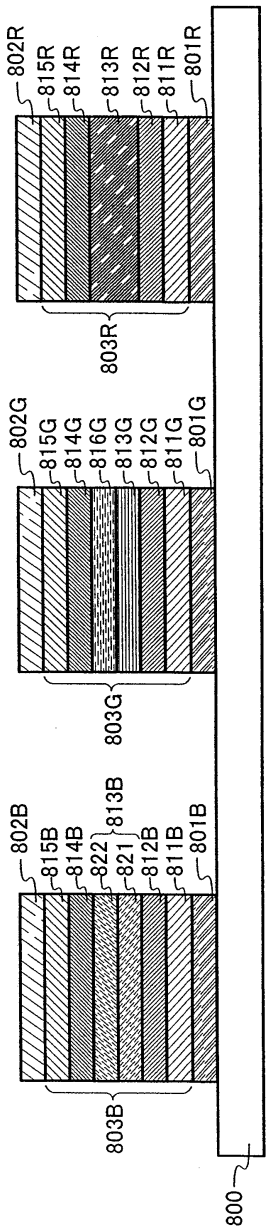
도면23



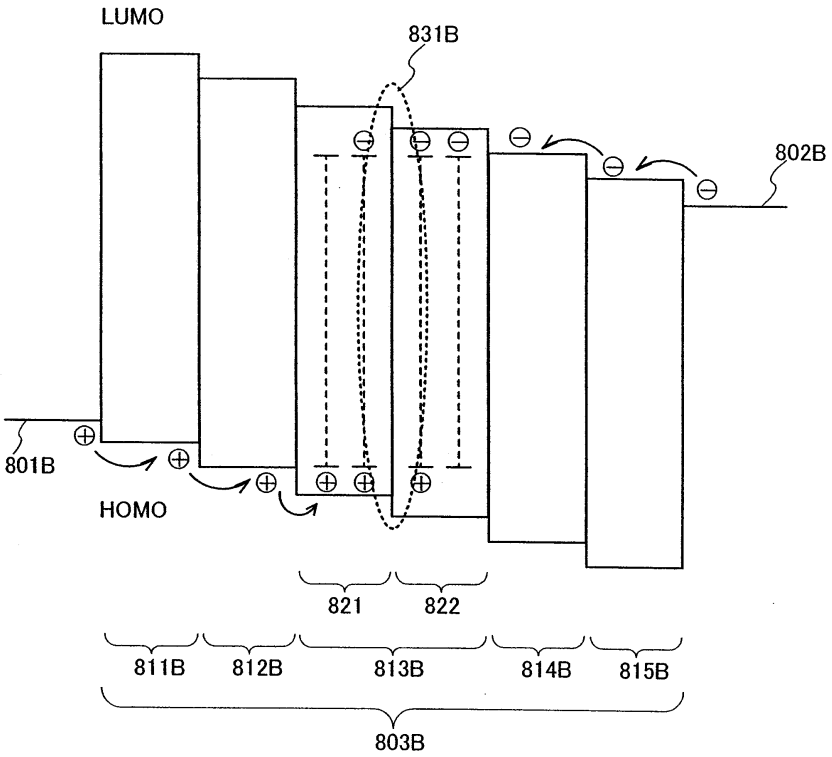
도면24


(A)
903
901
904
905
902
(B)
912
913
914
911
916
915
(C)
920
921
929
927
926
922
925
928
923
924
(D)
931
932
933
934
935
936
(E)
944
946
941
947
943
942
948
945

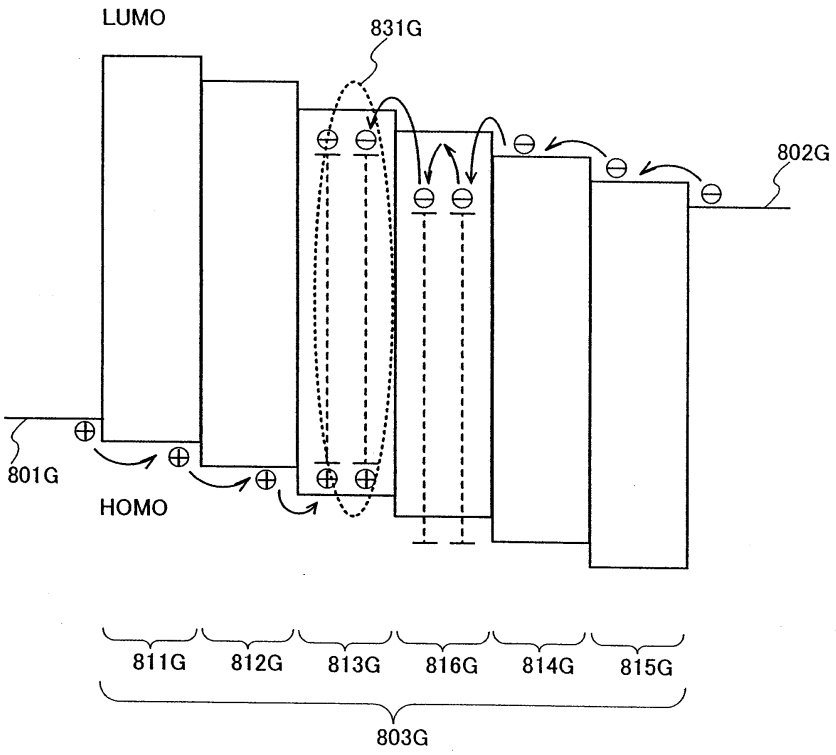
도면25


802R
815R
814R
813R
812R
811R
801R
803R
802G
815G
814G
816G
813G
812G
811G
801G
803G
802B
815B
814B
822
821
813B
812B
811B
801B
803B
800

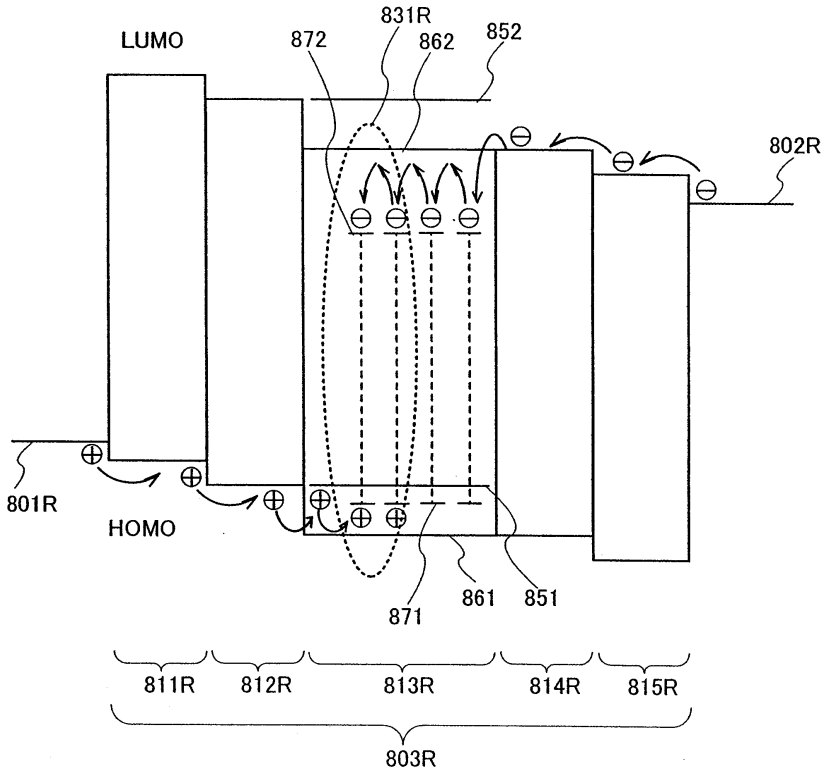
도면26


LUMO
831B
802B
801B
HOMO
821
822
811B
812B
813B
814B
815B
803B

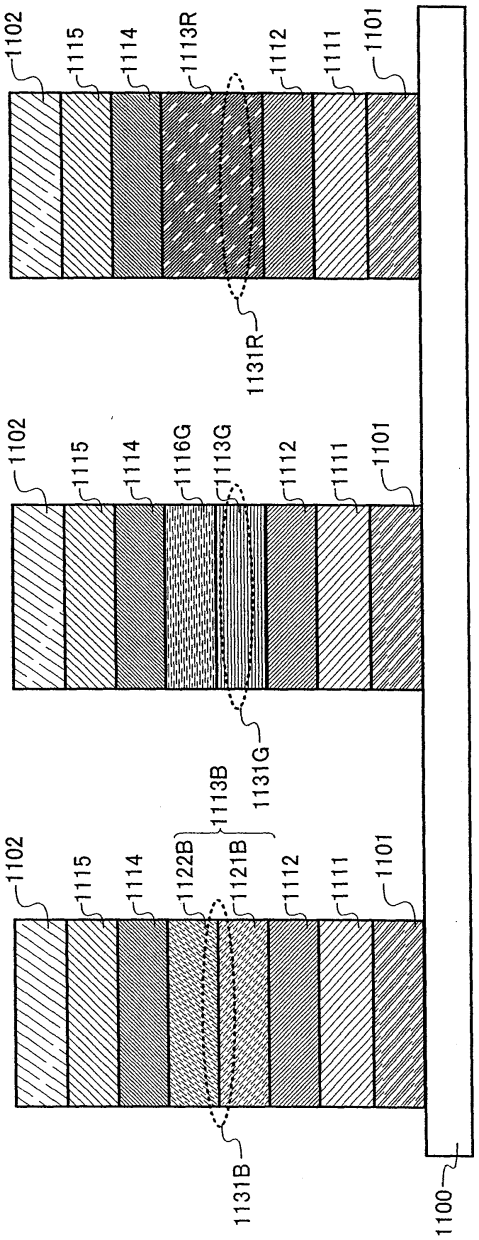
도면27



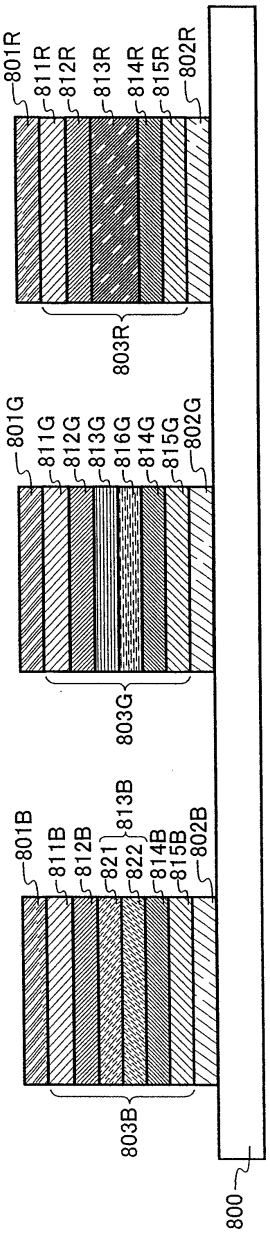
도면28


LUMO
872
831R
862
852
802R
801R
HOMO
871
861
851
811R
812R
813R
814R
815R
803R

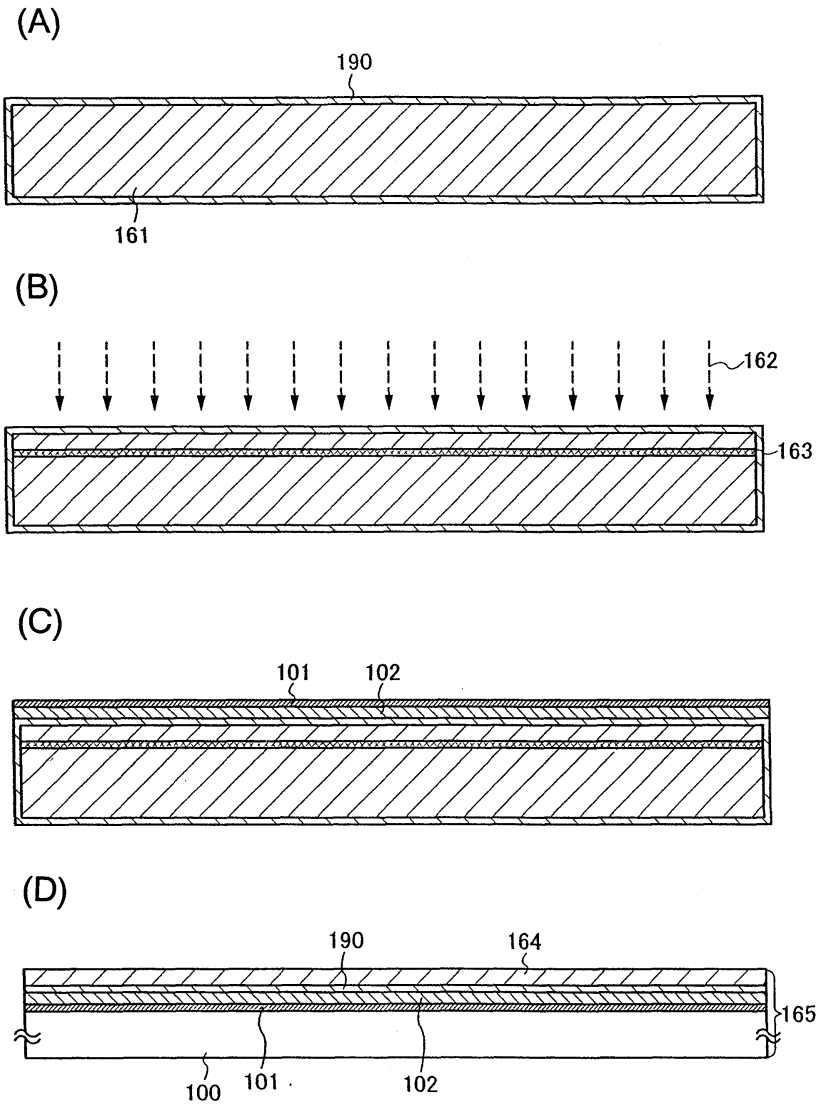
도면29


1102
1115
1114
1113R
1112
1111
1101
1131R
1102
1115
1114
1116G
1113G
1112
1111
1101
1131G
1113B
1102
1115
1114
1122B
1121B
1112
1111
1101
1131B
1100

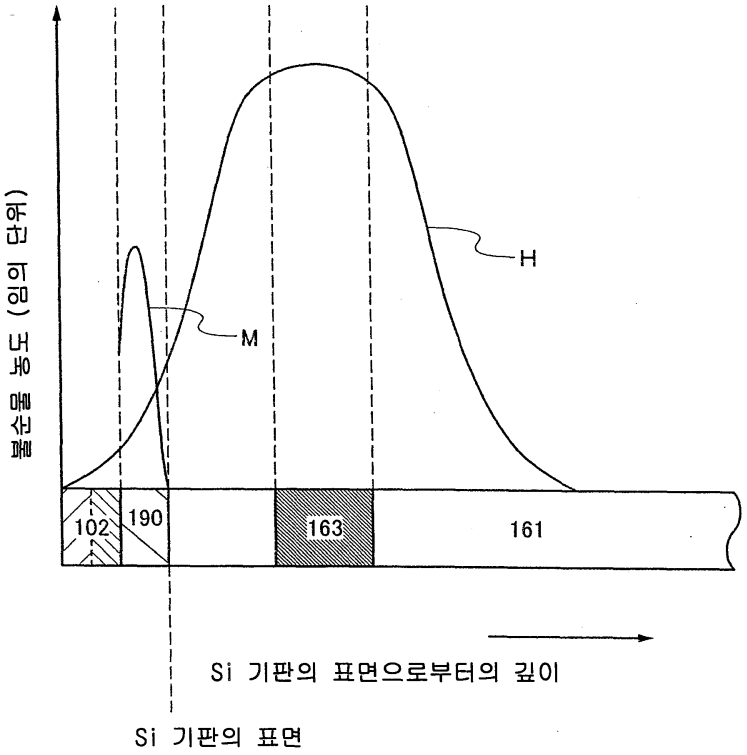
도면30


801R
811R
812R
813R
814R
815R
802R
803R
801G
811G
812G
813G
816G
814G
815G
802G
803G
801B
811B
812B
813B
821
822
814B
815B
802B
803B
800

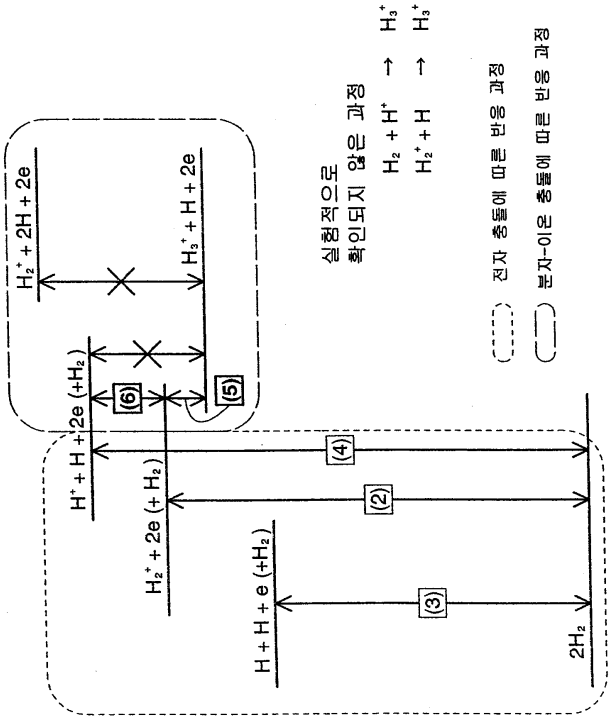
도면31



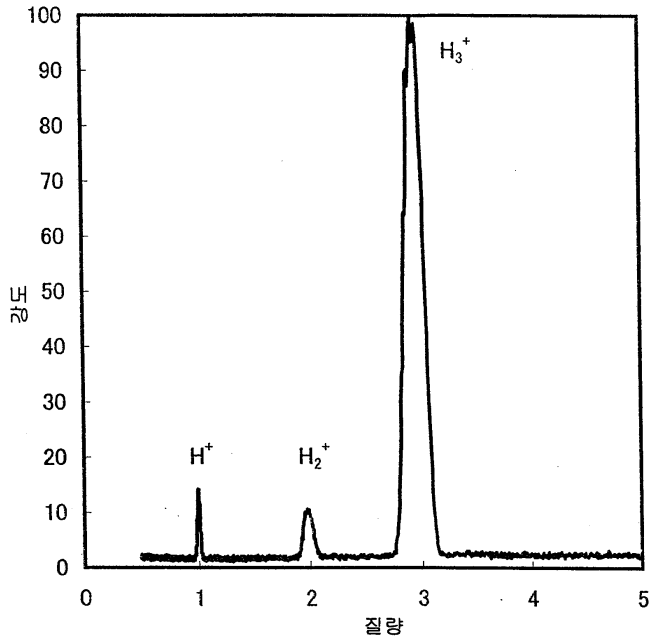
도면32



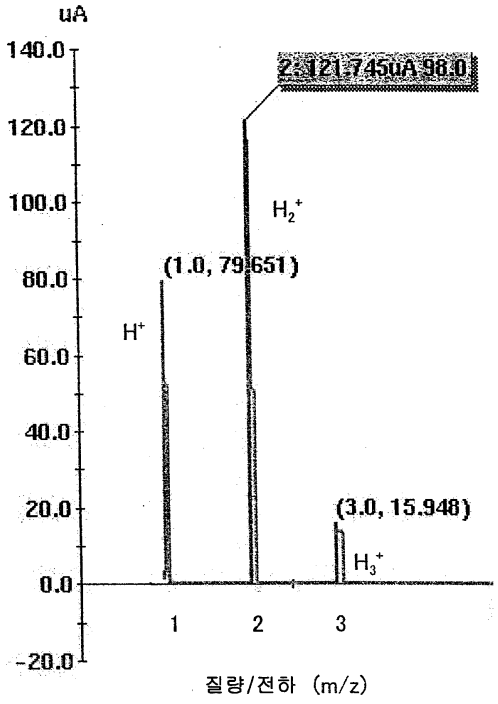
도면33


$H_2^+ + 2H + 2e$
$H_3^+ + H + 2e$
$H^+ + H + 2e\ (+H_2)$
$H_2^+ + 2e\ (+H_2)$
$H + H + e\ (+H_2)$
$2H_2$
(1)
(2)
(3)
(4)
(5)
(6)
실험적으로
확인되지 않은 과정
$H_2 + H^+ \rightarrow H_3^+$
$H_2^+ + H \rightarrow H_3^+$
전자 충돌에 따른 반응 과정
분자-이온 충돌에 따른 반응 과정

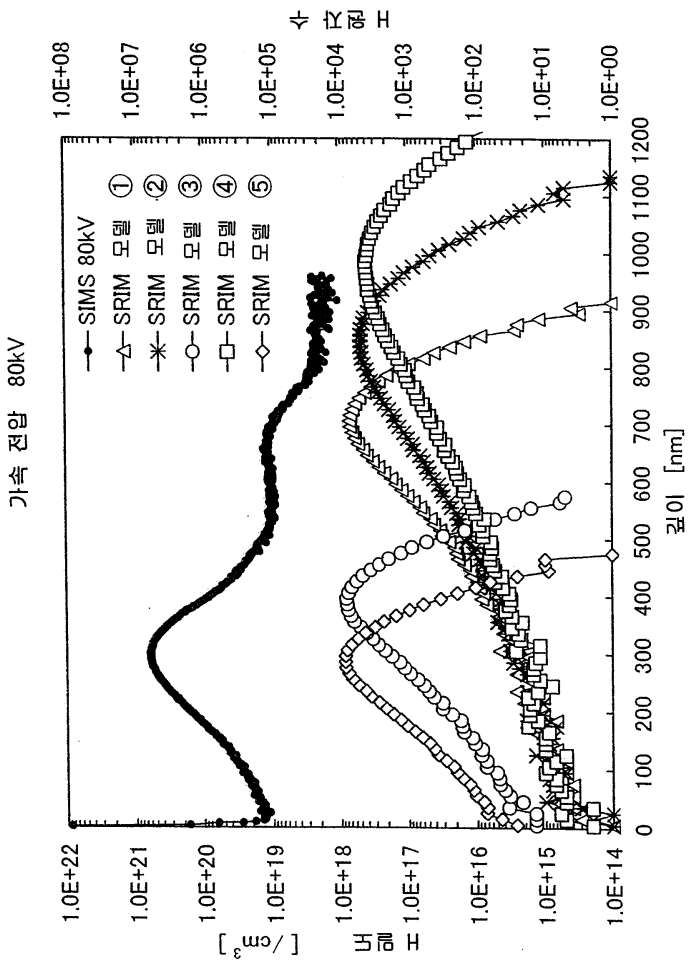
도면34



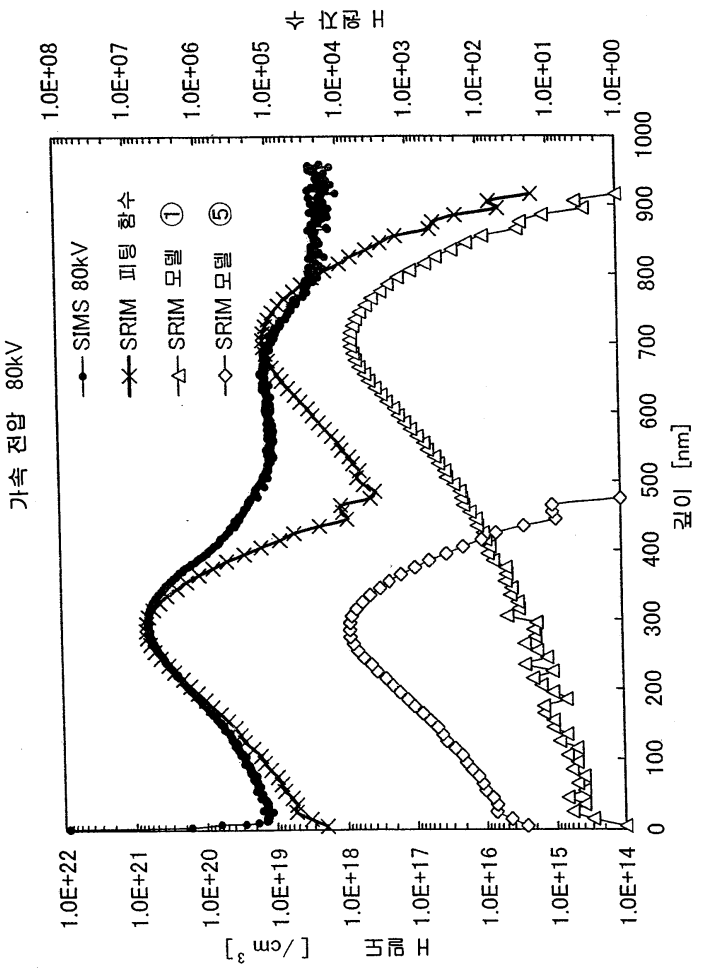
도면35


uA
140.0
120.0
100.0
80.0
60.0
40.0
20.0
0.0
-20.0
2: 121.745uA 98.0
H_2^+
(1.0, 79.651)
H^+
(3.0, 15.948)
H_3^+
1
2
3
질량/전하 (m/z)

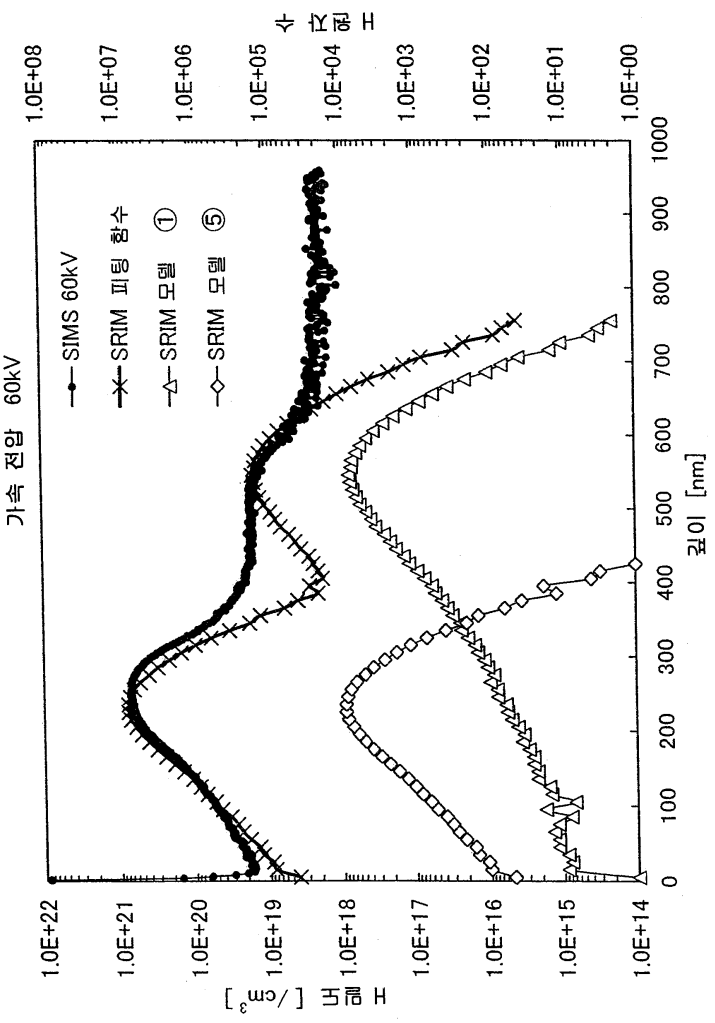
도면36


가속 전압 80kV
SIMS 80kV
SRIM 모델 ①
SRIM 모델 ②
SRIM 모델 ③
SRIM 모델 ④
SRIM 모델 ⑤
붕소 농도 [/cm³]
붕소 카운트 수
깊이 [nm]
1.0E+22
1.0E+21
1.0E+20
1.0E+19
1.0E+18
1.0E+17
1.0E+16
1.0E+15
1.0E+14
1.0E+08
1.0E+07
1.0E+06
1.0E+05
1.0E+04
1.0E+03
1.0E+02
1.0E+01
1.0E+00
0
100
200
300
400
500
600
700
800
900
1000
1100
1200

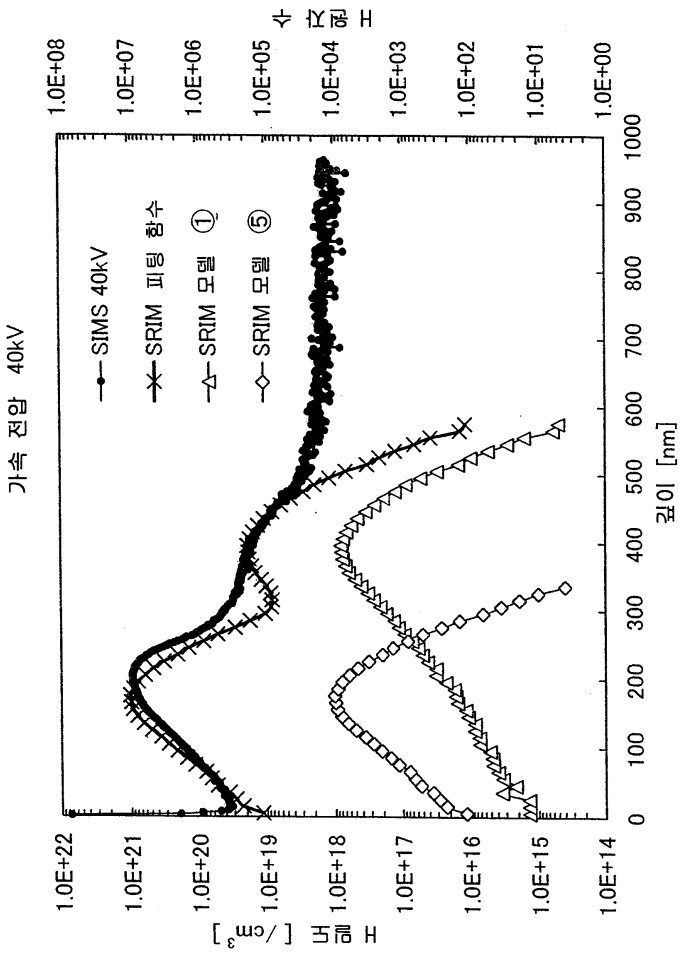
도면37


가속 전압 80kV
SIMS 80kV
SRIM 피팅 함수
SRIM 모델 ①
SRIM 모델 ⑤
붕소 농도 [/cm³]
붕소 농도
깊이 [nm]
1.0E+22
1.0E+21
1.0E+20
1.0E+19
1.0E+18
1.0E+17
1.0E+16
1.0E+15
1.0E+14
1.0E+08
1.0E+07
1.0E+06
1.0E+05
1.0E+04
1.0E+03
1.0E+02
1.0E+01
1.0E+00
0
100
200
300
400
500
600
700
800
900
1000

도면38


가속 전압 60kV
SIMS 60kV
SRIM 피팅 함수
SRIM 모델 ①
SRIM 모델 ⑤
H 밀도 [/cm³]
H 농도 수
깊이 [nm]
1.0E+22
1.0E+21
1.0E+20
1.0E+19
1.0E+18
1.0E+17
1.0E+16
1.0E+15
1.0E+14
1.0E+08
1.0E+07
1.0E+06
1.0E+05
1.0E+04
1.0E+03
1.0E+02
1.0E+01
1.0E+00
0
100
200
300
400
500
600
700
800
900
1000

도면39



도면40

가속 전압	수소 원소 (H) 비 (X : Y)	수소 이온 종 비 (X : Y／3)
80 k V	1:44.1	1:14.7
60 k V	1:42.5	1:14.2
40 k V	1:43.5	1:14.5