

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 21/324 (2006.01)



[12] 发明专利说明书

专利号 ZL 97125255.6

[45] 授权公告日 2007 年 2 月 7 日

[11] 授权公告号 CN 1299340C

[22] 申请日 1997.10.31 [21] 申请号 97125255.6

[30] 优先权

[32] 1996.10.31 [33] JP [31] 307445/96

[73] 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 山崎舜平 大谷久

[56] 参考文献

CN 1110004A 1995.10.11

CN 1090426A 1994.8.3

CN 1111399A 1995.11.8

审查员 曲宝壮

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 王忠忠 叶恺东

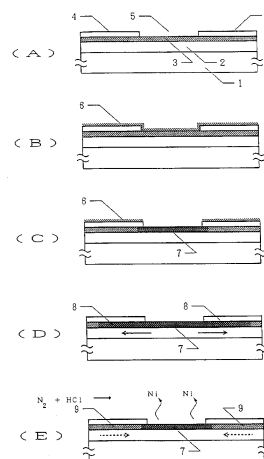
权利要求书 2 页 说明书 7 页 附图 4 页

[54] 发明名称

结晶半导体以及半导体装置的制造方法

[57] 摘要

为覆盖非晶膜，设置构成掩模的氧化硅膜，在其上形成具有镍等促进结晶化的催化元素的覆膜，在此状态下如果进行热退火，催化元素从孔向非结晶硅膜中扩散，从而获得结晶硅膜。此硅膜具有结晶方向一致的特征。接着在照样附着有掩模的状态下，送入含有氯的气体。这时虽然在孔部分的硅膜上可使催化元素透过，但调整气氛与温度，形成不蚀刻硅膜厚度的氧化膜。在此工序中用卤素通过孔将硅膜中的催化元素去除，而硅的结晶性不变化。因此得到了良好的结晶性硅膜。



1、一种结晶半导体的制造方法，具有：在包含非晶硅的膜上形成具有催化元素导入孔的掩模膜的第一工序；在所述催化元素导入孔上形成具有催化元素的覆膜的第二工序；通过热处理，使所述包含非晶硅的膜横向生长的第三工序；以及导入具有卤化物和氧的气体，并在 450~700℃下，对所述横向生长的硅膜进行热处理的第四工序。

2、根据权利要求 1 所述结晶半导体的制造方法，其特征是，在所述第四工序之后，具有用激光或与其相同的强光对已结晶的硅膜进行照射的工序。

3、根据权利要求 1 所述结晶半导体的制造方法，其特征是，在第一工序中，在所述催化元素导入孔部分，在该非晶硅膜上形成 100Å 以下的氧化膜。

4、根据权利要求 1 所述结晶半导体的制造方法，其特征是，第三和第四的工序是在相同的装置中连续进行的。

5、根据权利要求 1 所述结晶半导体的制造方法，其特征是，作为催化元素使用从 Ni、Pd、Pt、Cu、Ag、Au、In、Sn、P、As、Sb 中选出的的一种或多种元素。

6、根据权利要求 1 所述结晶半导体的制造方法，其特征是，作为所述催化元素，使用 VIII 族，IIIb 族，IVb 族，Vb 族元素中选出的的一种或多种元素。

7、根据权利要求 1 所述结晶半导体的制造方法，其特征是，所述第四工序中所导入的气体是氮和稀有气体的分压为 20~95%，氧的分压为 5~40%。

8、根据权利要求 1 所述结晶半导体的制造方法，其特征是，所述第四工序中所导入的气体含有 0.5%以上的氯化氢。

9、根据权利要求 1 所述结晶半导体的制造方法，其特征是，在第二工序中，用溅射法形成含有所述催化元素的物质的覆膜。

10、根据权利要求 1 所述结晶半导体的制造方法，其特征是，在第二工序中，用气相生长法形成含有所述催化元素的物质的覆膜。

11、根据权利要求 1 所述结晶半导体的制造方法，其特征是，在第二工序中，用旋涂法形成含有所述催化元素的物质的覆膜。

12、一种半导体器件的制造方法，包括：在基板上面，设置包含硅的半导体层的工序；在所述半导体层上设置具有开口部分的掩模的工序；通过所述掩模开

口部分设置为促进在所述半导体层上结晶化的催化材料的工序；同所述催化材料一起加热所述半导体层使之结晶化的工序；以及在所述结晶化工序之后，通过所述掩膜开口部分去除所述催化材料的工序。

13、根据权利要求 12 所述的半导体器件的制造方法，其特征是，在所述结晶化工序之后，在包含卤化物和氧的气氛中加热，将所述催化材料从所述结晶化的半导体层除去。

14、一种半导体器件的制造方法，包括：在基板上面设置含硅的半导体层的工序；设置用于促进所述半导体层结晶化的催化材料的工序；将所述催化材料和所述半导体层加热到 450 度以上，使之结晶化的工序；以及在所述结晶化工序之后，将所述半导体层的温度保持在 450 度以上而直接将所述半导体层暴露在包含卤素的气氛中。

15、根据权利要求 12 所述半导体器件的制造方法，其特征是，所述掩模含有氧化硅。

16、根据权利要求 14 所述的半导体器件的制造方法，其特征是，所述气氛包含氧。

17、根据权利要求 12 所述半导体器件的制造方法，其特征是，将所述催化材料除去的温度 450~700℃。

18、根据权利要求 14 所述的半导体器件的制造方法，其特征是，
将所述半导体层加热并结晶化的温度是 700 度以下；
将所述半导体层暴露在包含卤素的气氛中的温度是 700 度以下。

19. 一种结晶半导体的制造方法，具有：在包含非晶硅的膜上形成具有催化元素导入孔的掩模膜的第一工序；在所述催化元素导入孔上形成具有催化元素的覆膜的第二工序；通过热处理，使所述包含非晶硅的膜横向生长的第三工序；以及导入具有卤化物和氧的气体，对所述横向生长的硅膜进行热处理的第四工序，其特征在于：

从所述第三工序转移到所述第四工序时的温度为 450℃以上。

结晶半导体以及半导体装置的制造方法

技术领域

本发明涉及具有结晶性的硅半导体覆膜，比如，多晶硅膜、单晶硅膜、微晶硅膜的制造方法。采用本发明所制造的结晶性硅膜用于各种半导体器件。

背景技术

用薄膜半导体的晶体管（以下称 TFT）已众所周知。这就是在基板上形成薄膜半导体，尤其是硅半导体薄膜，进而用该薄膜半导体构成晶体管。TFT 虽然已应用于多种集成电路中，但尤其令人注目的是，作为在有源矩阵型液晶显示装置的多个像素中所设置的开关器件，在外围电路中所形成的驱动元件。

作为用于 TFT 的硅膜是非晶硅膜虽然比较简单方便，但是存在电气性能跟用于半导体集成电路的单晶半导体相比较相当低这样的问题。因此，它仅仅局限于被用作为有源矩阵电路的开关器件。为了提高 TFT 的特性，最好利用具有结晶性的硅薄膜。除单晶硅以外，还有具有结晶性的硅薄膜称为多晶硅、多晶硅、微晶硅等。为了获得具有这样的结晶性的硅薄膜、首先应该先形成非晶硅薄膜，然后通过加热（热退火）使其结晶。因为这种方法是在一边保持固体状态一边使非晶状态变成为结晶状态，故又被称为固相生长法。

在固相生长的工序中，如果添加适当的金属元素、把它作为催化剂，就确实能促进结晶。也就是说，已经判明，可在向非晶硅薄膜表面上微量地淀积从镍、钨或铂、铜、银、金、钨、锡、磷、砷、锑（更一般地讲，VIII族、IIIb族、IVb族、Vb族元素）中选择出来一种或多种元素，然后，通过加热，在 55℃、约 4 小时的处理时间下进行结晶。（特开平 6-244103）

大家都知道，在非晶硅膜的整个面上均匀地形成上述催化元素覆膜之时，所得到的硅薄膜的晶体方向虽然都是随机的，比如，特开平 7-45519 号和特开平 7-66425 号中所公开揭示出地那样，通过有选择地添加，可以控制结晶的方向。在这样的结晶方向上获得的结晶硅膜在制造器件方面可利用的价值很大。把进行这样的晶体生长方法称作为横向生长或侧向生长。

因此，不能忽视导入到硅膜中的催化元素对于电特性、可靠性带来恶劣影

响。大家都知道，一般来讲，催化元素中镍、钯、铂、铜、银、金在包含有卤化物（尤其氯化物）的气氛中用高温加热将成为卤化物进而被蒸发。但是，在含有硅的场合下，由于与此同时硅也成为卤化物（如二氯硅烷等）进而被蒸发，因此，仅仅有选择地除去上述催化元素是困难的。

为了防止硅的蒸发，应在氧化气氛中进行热退火处理，在硅膜表面上形成氧化硅层、由此，使催化元素凝聚，采用通过去除氧化硅层，从硅膜中去除催化元素的方法。（特开平 7-183538 号）

当然，为了得到这样的氧化硅、需要在 700°C 以上的高温进行处理，因而抵销了由催化元素而产生的低温结晶化效果，所以希望在更低的温度下去除催化元素。

下面用图 2 对上述热硅被利用的方法给予简单地说明。在基板 11 上，形成氧化硅等的基底绝缘膜 12 以及非晶硅膜 13。在非晶硅膜上，用氧化硅或者氮化硅等材料形成掩模 14。在掩模 14 上设置用于引入催化元素的孔 15。（图 2 (A)）。

其次，淀积催化元素或含有催化元素的覆膜（例如，硅化镍，醋酸镍等）16。作为一种淀积方法可以使用溅射法（特开平 7-45519 或特开平 7-66425）、气相生长法（特开平 7-33548）、旋涂法（特开平 7-130652）等。（图 2 (B)）

其次，若在适当的温度下，进行热退火，则催化元素，首先使孔 15 正下面部位 17 的非结晶硅膜结晶化（图 2 (C)）。

随后，催化元素在结晶化的同时往横方向上进行扩散，使离开孔 15 的部分 18 也进行结晶（把它称作为横向或侧向生长）。（图 2 (D)）。

接着再去除掩模 14（图 2 (E)）。

在氧化硅膜的温度、气氛下，使硅膜氧化得到催化元素变为低浓度的硅膜 20 和催化元素浓度高的氧化硅膜（热氧化膜）19。当在上述气氛中添加含有卤族元素气体（比如氯化硅）。则包含于热氧化膜 19 中的催化元素就成为氯化物而被去除。（图 2 (F)）。

上述工艺有两个缺点（1）需要进行高温（700°C 以上）热处理。（2）为了刻制成掩模，必须丙次对外部进行取出。

发明内容

本发明的目的是改进上述缺点的全部或一部分。

根据本发明的一个方面，一种结晶半导体的制造方法，具有：在包含非晶硅的膜上形成具有催化元素导入孔的掩模膜的第一工序；在所述催化元素导入孔上形成具有催化元素的覆膜的第二工序；通过热处理，使所述包含非晶硅的膜横向生长的第三工序；以及导入具有卤化物和氧的气体，并在450~700℃下，对所述横向生长的硅膜进行热处理的第四工序。

根据本发明的另一个方面，一种半导体器件的制造方法，包括：在基板上面，设置包含硅的半导体层的工序；在所述半导体层上设置具有开口部分的掩模的工序；通过所述掩模开口部分设置为促进在所述半导体层上结晶化的催化材料的工序；同所述催化材料一起加热所述半导体层使之结晶化的工序；以及在所述结晶化工序之后，通过所述掩模开口部分去除所述催化材料的工序。

根据本发明的再一个方面，一种结晶半导体的制造方法，具有：在包含非晶硅的膜上形成具有催化元素导入孔的掩模膜的第一工序；在所述催化元素导入孔上形成具有催化元素的覆膜的第二工序；通过热处理，使所述包含非晶硅的膜横向生长的第三工序；以及导入具有卤化物和氧的气体，对所述横向生长的硅膜进行热处理的第四工序，其特征在于：

从所述第三工序转移到所述第四工序时的温度为450℃以上。

为了达到上述目的，本发明在非晶硅膜上形成选择地具有催化元素导入孔的掩模之后，用溅射法、气相生长法、旋涂法等的方法形成含有催化元素的覆膜，采用在适当温度下将其退火处理的办法，进行非晶硅膜的横向生长。其特征在于连续地，在具有卤化物（比如，氯化物）气氛中，通过在450℃~700℃下进行加热，将硅膜中的催化元素从催化元素导入孔中排除出去。

此去除催化元素工序中的气氛，在热处理温度下，虽然催化元素透过催化元素排出孔表面，不过必须形成满足不刻蚀硅膜程度的厚度（最好为20~150Å）的氧化膜条件。更可取的是把氯化氢，氧、氮和稀有气体作为主要成份作成含有氮和稀有气体20~95%，最好为50~70%、并且含有氧5~40%。

关于卤化物的浓度，虽然随物质不同而异，但是在一般容易使用的氯化氢的场合下，如果含有0.5%以上的话，就是有很好的效果。

本发明对于现有的横向生长工序来讲，具有附加催化元素处理工序的特征。而且，催化元素处理工序又具有可从横向生长连续进行转移的特征。这一点上可以与图2所示的现在方法进行比较，产量高、而且，处理温度也低，在该催化元

素处理工序中可以只改变固相生长工序中使用的炉温及其气氛。因为该工序又兼作炉内清洗，所以不需要特别添置新的设备。

按以上方法得到的晶体硅膜，随后通过照射激光或者与其同等的强度的光，便可以进一步提高其结晶性。

并且，从提高与具有催化元素的膜之间的附着性的目的出发，可以在催化元素进入孔部分上的该非结晶硅膜上形成厚度为 100\AA 以下的氧化膜。

在上述工序中，从横向生长工序转向催化元素去除工序之际的温度以取 450°C 以上为好。其理由在于，基板温度越低，硅中的镍溶解度越低，镍将以硅化镍形式被析出来。这样的析出物，即使在此后的工序中镍被去除，也作为结晶缺陷残留下来，因而对电气性能将带来坏的影响，特别是当温度降低到 450°C 以下时，可观察到这样的析出物。

在本发明中，镍作为催化元素被使用的场合下，可以获得最显著的效果，作为其它可应用的催化元素的种类，更可取的是利用 Pd、Pt、Cu、Ag、Au、In、Sn、P、As 和 Sb。也可以使用从 VIII 族元素、IIIb、IVb、Vb 元素中选择的一种或多种元素。

附图说明

图 1 是表示本发明基本构成图。

图 2 是表示现有的去除催化元素的工序图。

图 3 是表示实施例的 TFT 制造工序图。

图 4 是表示催化元素引入与去除的示意图（剖面图）。

图 5 是表示催化元素引入与去除的示意图（剖面图）。

具体实施方式

在本实施例中，示出了形成具有在玻璃基板上的结晶硅膜，再利用这一硅膜制作薄膜晶体管（TFT）的例子。在本实施列举中，7059 号麻粒玻璃作为基板。其大小为 $100\text{mm}\times 100\text{mm}$ 。首先在涂敷了厚为 2000\AA 的氧化硅膜的基板 31 上，通过等离子 CVD 法或 LP CVD 法形成厚为 $100\text{\AA}\sim 1500\text{\AA}$ 的非晶硅膜。在此，用等离子 CVD 法进行成膜，非晶硅膜厚度为 500\AA 。

进一步，运用溅射方法进行成膜，氧化硅膜—掩模 33 厚度为 1000\AA 以上，这里为 1200\AA 。关于此氧化硅膜 33 的厚度、根据发明人实验证实，即便是 500\AA 也没有问题，但由于存在针孔，为了防止把镍导入到不打算要的地方，因此进而

保持裕量。并用通常的光刻工序把氧化硅膜 33 刻制成所需要的图形，从而形成用于 Ni 导入的 34a 与 34b。（图 3（A））。

经过这样加工处理的基板，再用旋涂法形成醋酸镍超薄膜 35。以下将对此工序作一简单说明。首先用稀氟酸稍作处理，从而去除掉存在于镍导入孔 34a 和 34b 上的污染物或自然氧化膜。如果上述蚀刻工序与本工序之间的间隔时间短的话将本工序省略掉也可以。接着，在氧化气氛中，用紫外线进行照射，则在孔 34a 与 34b 上形成极薄的（ $10\text{\AA}\sim 50\text{\AA}$ ）氧化硅膜。

氧化硅的厚度由紫外线照射时间来决定。不用紫外线照射而使热氧化法也可以，使用过氧化氢等氧化剂也行。这样作所形成的氧化硅膜对于改善醋酸镍溶液等硅膜之间的附着性上是必要的。如果不实施这样的氧化处理，由于硅不粘水溶液，所以在孔 34a 及孔 34b 内就不会形成醋酸镍膜。

接着，向基板上滴入 2ml 的醋酸镍水溶液（镍浓度为 100ppm）将此状态保持 5 分钟之后，再用旋转器甩干（2000rpm、60 秒），由此，获得极薄的醋酸镍膜 35。（图 3（B））

接着，采用进行 550°C （氮气气氛中）、8 小时的热处理的办法，进行了非晶硅膜 32 的结晶化。这时，首先醋酸镍膜迅速热分解，变成镍膜，它在跟非晶硅膜附着的地方开始结晶，随后，如图中箭头所示，结晶化向其周围推进，即便是在用掩模覆盖了的领域也都进行了结晶化。因而，得到了已结晶的硅膜 36a 以及 36b。从孔 34a 推进的结晶和从孔 34b 推进的结晶基体上在中央部位相碰，从而在这些地方形成了晶界 37。这个部分是镍浓度特别高的部分。（图 3（C））

接着，照样将温度保持在 550°C ，向气氛中导入氯化氢，进行对镍的去除。在本实施例中，氮的分压为 88%，氧的分压为 10%、氯化氢的分压为 2%。在此状态下，经过放置 10~60 分钟，进行了对 Ni 的去除。

此期间，照旧保持基板温度不变的状态下转换工序是十分重要的。如果基板温度降低了，则硅中镍的溶解度随之降低，镍将以硅化镍的形式被析出来。这样的析出物，在后面的工序中即使去除了镍，也作为结晶缺陷残留下来，对电气特性带来恶劣影响。尤其若降低到 450°C 以下，都可观察到这样的析出物。

因此，如本实施例这样地不改变基板温度连续地转换工序，因为在镍不析出的状态下，可以被去除，所以上述问题将不会发生。而且，在本发明中，就连续地转换工序来说，采用改变气体的导入的办法便可以容易地完成。

其结果,使硅膜 36a 以及 36b 中的镍浓度降了下来。再有,存在于晶界 37 中的镍浓度也显著地降低,其它部分 38 只确认了不明确的晶界存在。(图 3 (D))。

因此,已进行固相生长的横向生长。对它用 KrF 激光(波长 248nm)进行照射,进一步可以使其结晶化提高。这期间,激光能量密度更可取的是 $300\sim 350\text{mJ}/\text{cm}^2$ 。这样以来,除固相生长法形成的结晶之外,又照射激光进一步提高了结晶性,在镍膜同非晶硅附着的孔 34a 及孔 34b 中结晶方向不一致是由于结晶性不良的缘故。尤其在结晶晶界上能观察到许多非晶残余物。因此,借助于进行激光照射,是期望这样的结晶晶界的非晶成分也能够完全地被结晶起来。

接着,去除掩模 33,又把已结晶的硅膜刻制成图形,形成岛状区域 39。这个岛状区域 39 就作为 TFT 的有源层(图 3 (E))。

接着,用等离子 CVD 法淀积厚度为 $200\sim 1500\text{\AA}$,在这里为 1000\AA 的氧化硅膜 40。此氧化硅膜起栅绝缘膜的作用。故必须重视对这一氧化硅膜 40 的制作。在这儿,用 TEOS 作为原材料,在氧气与基板的温度为 $150\sim 600^\circ\text{C}$,更可取地为 $300\sim 450^\circ\text{C}$ 下,用等离子 CVD 法进行分解和淀积。TEOS 与氧的压力比为 $1:1\sim 1:3$ 。压力为 $0.05\sim 0.5\text{torr}$,RF 功率为 $100\sim 250\text{W}$ 。

或者用 TEOS 作为原材料与臭氧一起,用减压 CVD 法或者常压 CVD 法,将基板温度设定为 $350\sim 600^\circ\text{C}$,更可取地为 $400\sim 550^\circ\text{C}$ 形成氧化硅膜。在成膜以后,最好在氧或者臭氧气氛中,在 $400\sim 600^\circ\text{C}$ 下进行 $30\sim 60$ 分钟的退火处理。

接着,用减压 CVD 法形成厚度为 $2000\text{\AA}\sim 1\mu\text{m}$ 磷掺杂的多晶硅膜,将其进行蚀刻,便形成了栅电极 41。(图 3 (F))。

此后,运用离子掺杂法(也叫等离子掺杂法)。在 TFT 的岛状硅膜中,把栅极作为掩模。自对准地进行注入杂质(磷)。用磷烷(PH_3)作为掺杂气体,剂量为 $1\times 10^{14}\sim 4\times 10^{15}$ 原子/ cm^2 。结果,形成 N 型杂质(磷)区域(源区和漏区) 42a 与 42b。

然后,作为整体的层间绝缘物,用 TEOS 作为原材料,用它和氧的等离子 CVD 法,或者和臭氧的减压 CVD 法,或常压 CVD 法,形成厚度为 $3000\sim 8000\text{\AA}$ 的氧化硅膜。基板温度定为 $250\sim 450^\circ\text{C}$,例如定为 350°C 。在成膜之后,为了获得平坦的表面,理想的是采用机械上研磨此氧化硅膜,或者用腐蚀的方法进行平坦化。

并且，将层间绝缘物 43 进行蚀刻，在 TFT 的源区与漏区上形成接触孔后，形成铬或氮化钛与铝的布线和电极 44a、44b。

最后，在氢气中，300~400℃温度下，经过 1~2 小时的退火完成了硅的氢化。这样以来，也就完成了 TFT。同时也可以制作出多个 TFT，并使之按矩阵状进行排列成为有源矩阵型液晶显示装置的集成电路。

在本发明中，将存在晶界的部分 38 用于沟道形成领域。对此有以下特征。在晶界 37 中，镍如同图 3 (A) 或图 4 (A) 所示，成为粒状。多数情况下，它将成为硅化物，显示出了高的导电性。另外一方面，硅在沿着结晶化的方向上变成为长的晶体 46，晶界 45 在连接源区和漏区的方向上（载流子进行方向）是基本平行的。图 3 (A)（剖面示意图）和图 4 (A)（表面示意图）。

当然，导电性材料的硅化物存在于中央状态的 TFT，在可靠性与特性上存在问题。

因此，通过本发明的镍去除处理，将镍从有源层中去除，虽然高浓度地含有存在于晶界中的镍的粒状部分 37 基本上被消除，变成了新的晶界 38，但是这些晶界 38 跟晶界 37 相比较，由于组成上没有明显的差别，但并没有使半导体特性发生恶化。

与其说，此晶界与载流子进行方向相垂直而存在，不如说在这一部分处于沟道形成领域的 TFT 中，具有用于抑制耗尽层扩展的约束效果。因此，即使把没有催化元素去除工序的 TFT，跟用同样催化元素，使用有方向性的晶体所得到的 TFT（例如特开平 7-66425）进行比较，也能得到更高的可靠性及电特性。（图 3 (B) 以及图 4 (B)）。

使用能够促使非晶硅膜结晶化的催化元素，在进行了横向生长的晶体硅膜中，通过调整气氛与温度，可以连续地去除催化元素。因此，可以大量地提供使用了结晶硅膜的高可靠性的电子器件。

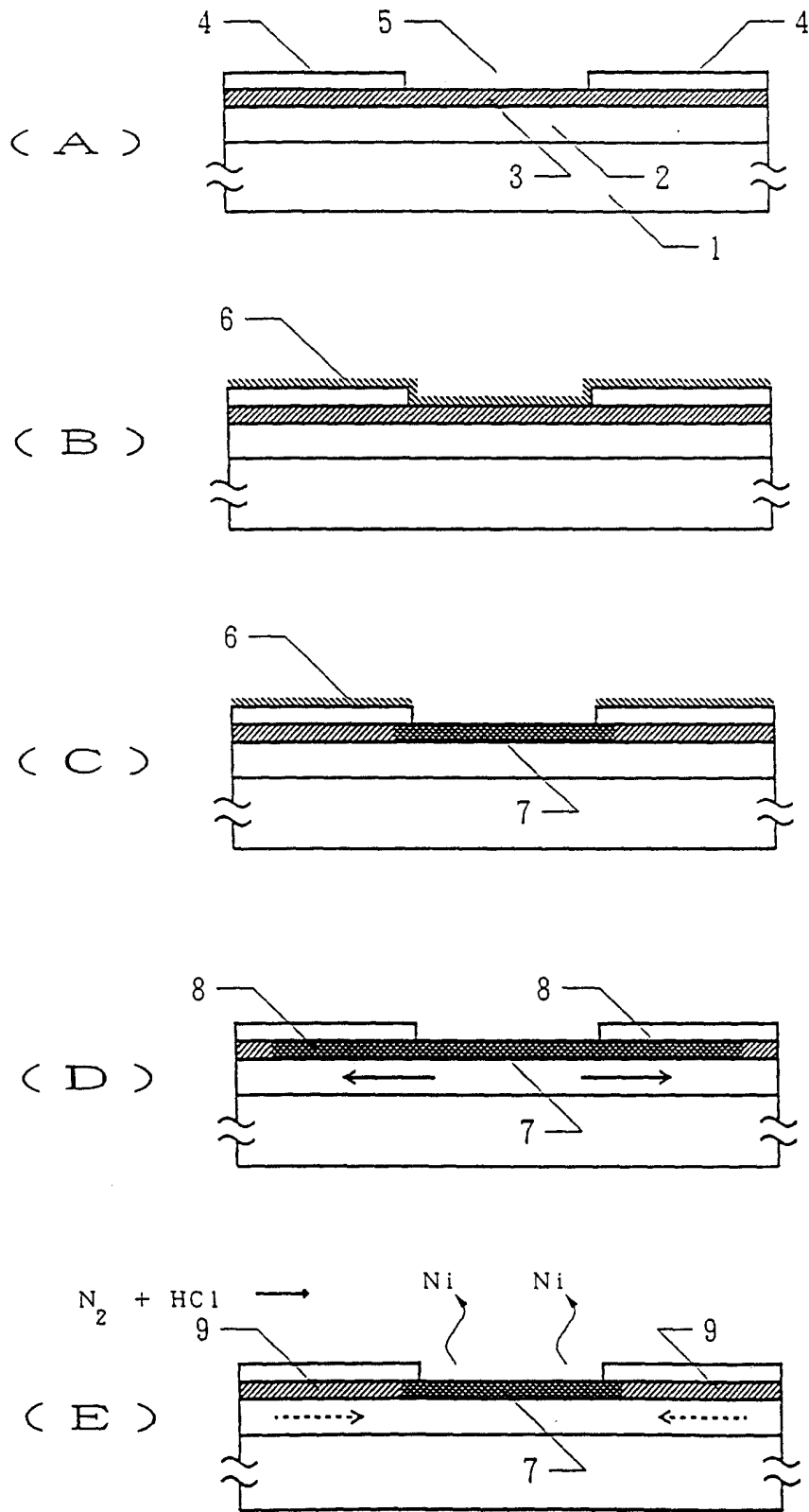


图 1

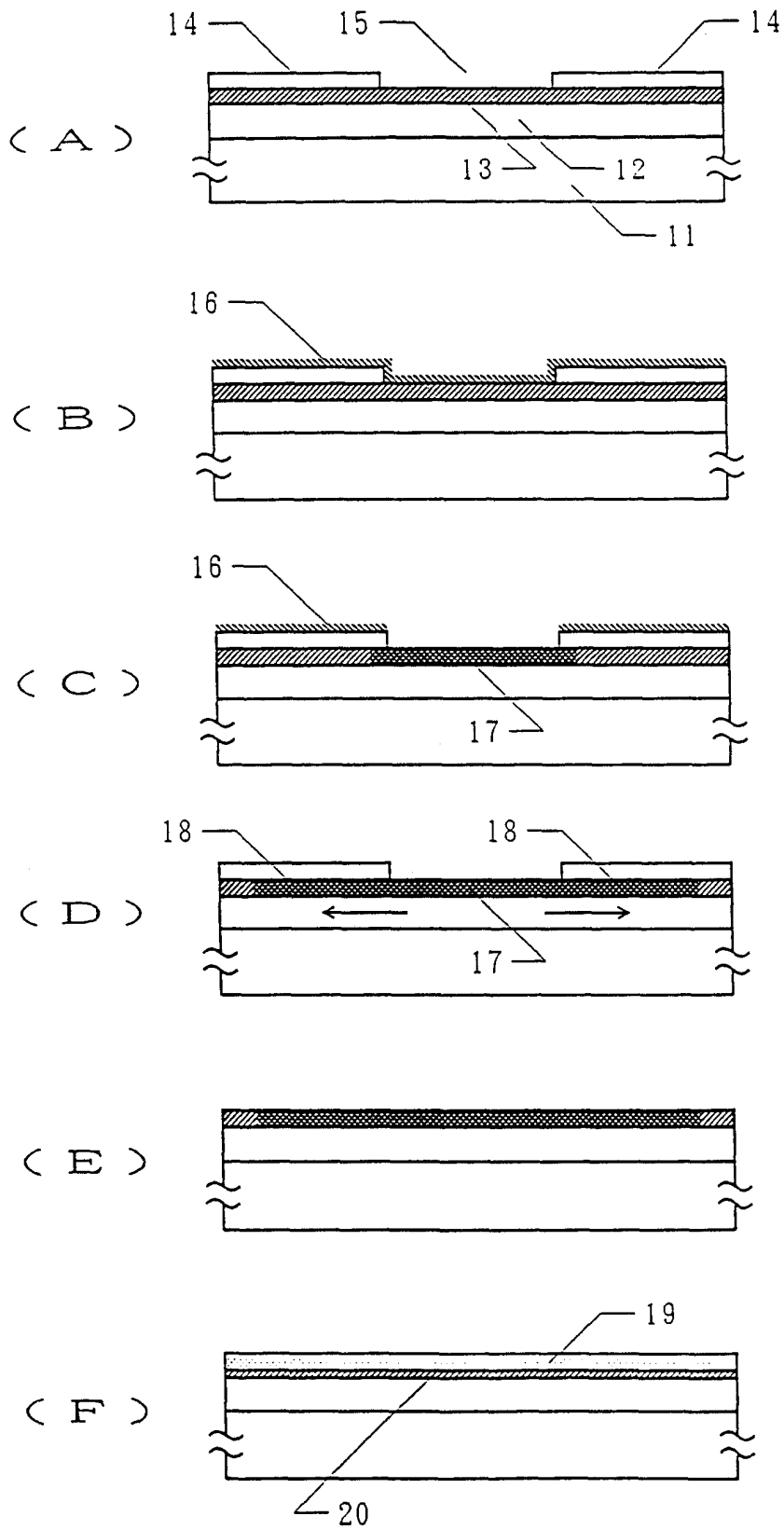


图 2

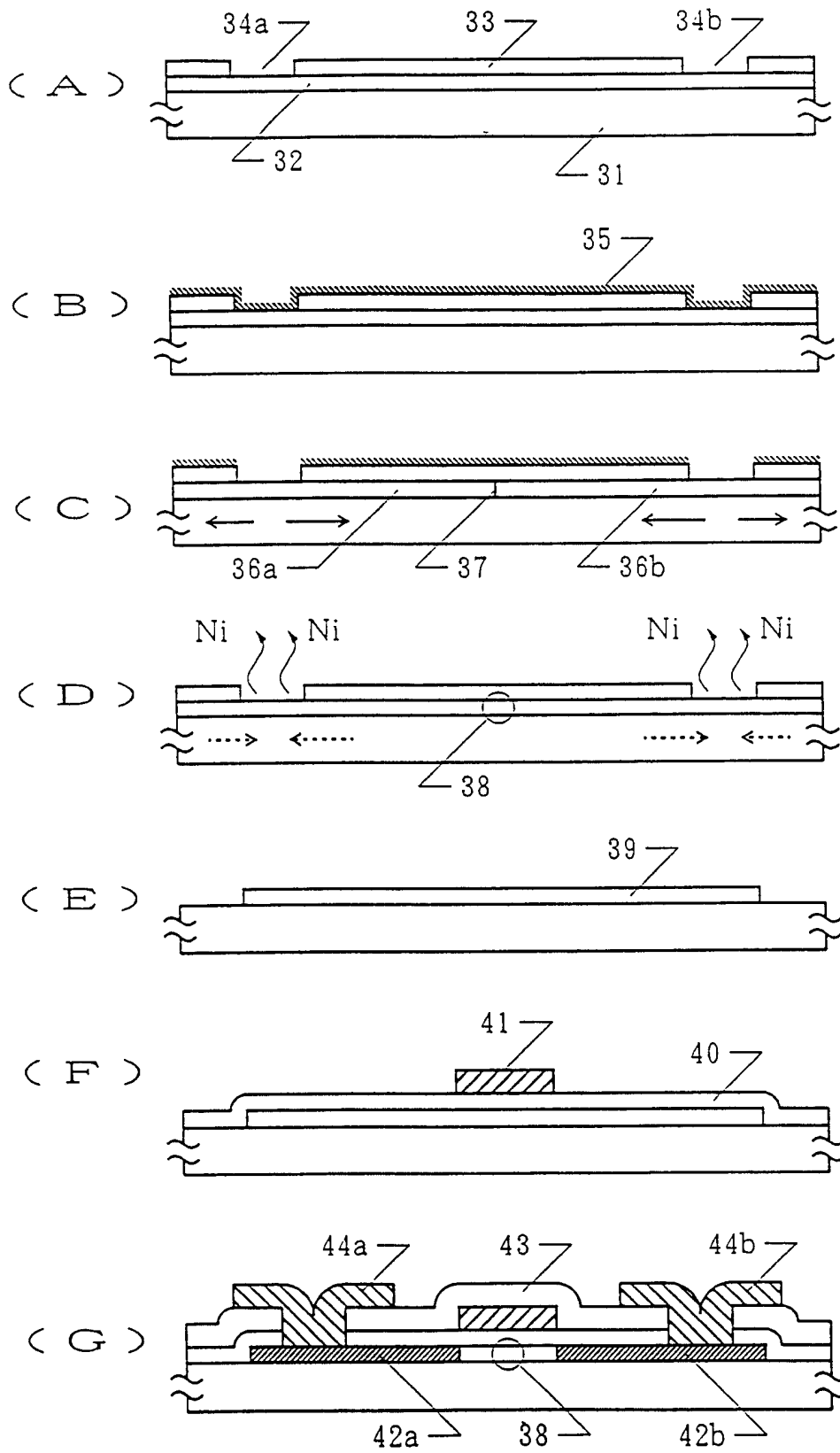
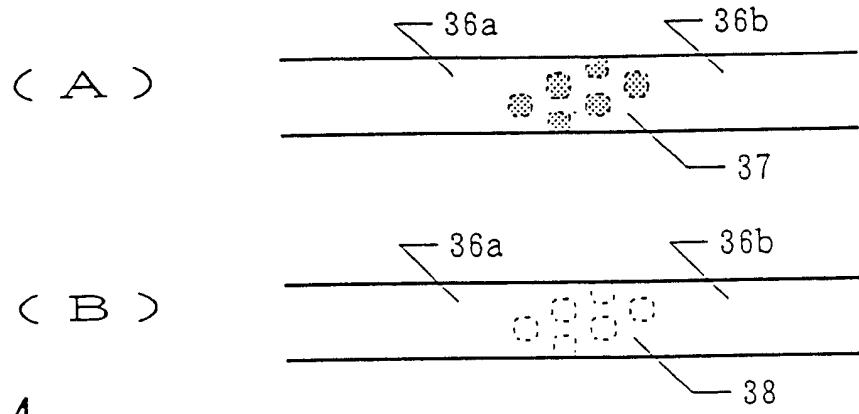
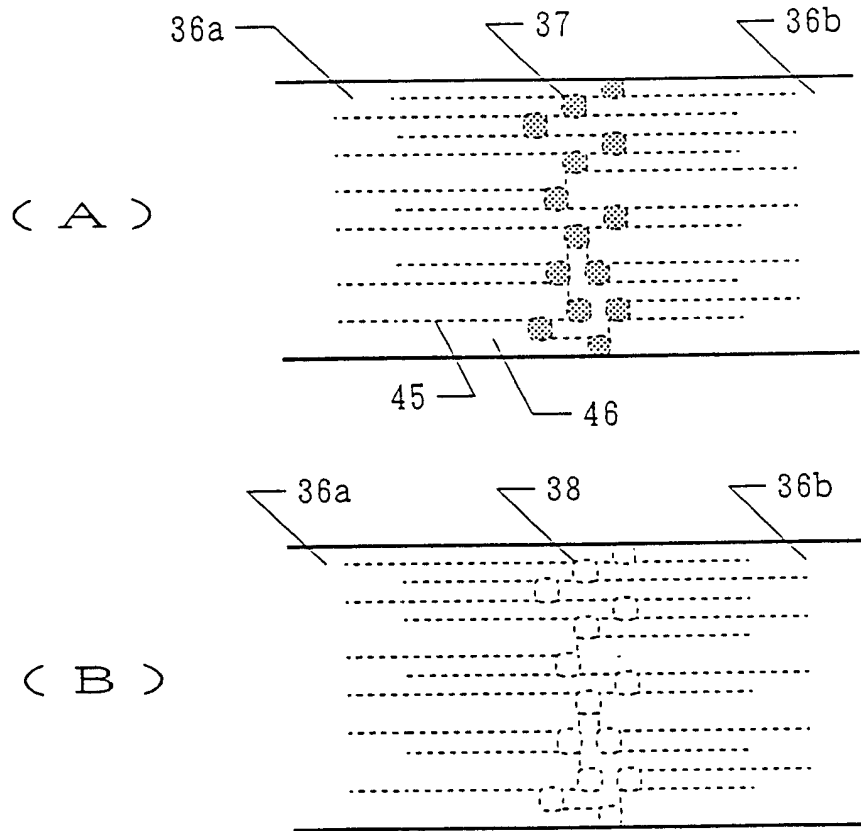


图 3



图

4



图

5