

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/28 (2006.01)		(45) 공고일자	2006년07월07일
		(11) 등록번호	10-0598397
		(24) 등록일자	2006년07월01일
(21) 출원번호	10-2004-0081062	(65) 공개번호	10-2006-0032051
(22) 출원일자	2004년10월11일	(43) 공개일자	2006년04월14일

(73) 특허권자	삼성전자주식회사 경기도 수원시 영통구 매탄동 416
(72) 발명자	정운 서울 노원구 중계동 137-16 구성진 경기 수원시 영통구 망포동 동수원엘지빌리지686번지 114동 404호 김종현 경기 수원시 영통구 망포동 동수원엘지빌리지 686번지 114동 404호
(74) 대리인	허성원 윤창일 이동욱 서동헌

심사관 : 이만금

(54) 디스플레이 패널의 구동회로

요약

본 발명은 상호 대응한 주사전극열과 유지전극열로 각각 이루어지는 다수의 표시라인을 포함하는 디스플레이 패널의 구동회로에 관한 것이다. 본 발명의 디스플레이 패널의 구동회로는, 상기 표시라인들의 부하 변동률이 감소되도록 상기 각 표시라인 전체의 캐패시턴스를 증가시키기 위한 용량성 부하를 포함하는 것을 특징으로 한다. 이에 의하여, 표시 셀의 방전에 의한 부하변동률을 감소시켜, 각 표시라인의 휘도단차를 효과적으로 개선 할 수 있는 디스플레이 패널의 구동회로가 제공된다.

대표도

도 3

명세서

도면의 간단한 설명

도1은 종래의 플라즈마 디스플레이 패널의 구동회로도,

도2는 일반적인 플라즈마 디스플레이 패널의 제어 블록도,

도3은 본 발명에 따른 디스플레이 패널의 구동회로도이다.

<도면의 주요부분에 대한 부호의 설명>

5: 영상처리부 10: 데이터필스발생부

20: 어드레스구동부 30: 주사전극구동부

37: 용량성부하 40: 유지전극구동부 50: 표시라인구동부 100: 플라즈마디스플레이패널

1,2,3...N: 표시라인

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이 패널의 구동회로에 관한 것으로, 보다 상세하게는 표시셀의 방전에 의한 부하변동률을 감소시켜, 각 표시라인의 휘도단차를 효과적으로 개선 할 수 있는 디스플레이 패널의 구동회로에 관한 것이다.

플라즈마 디스플레이 패널(Plasma Display Panel, 이하 "PDP"라 한다.)은 수개의 표시 셀이 매트릭스의 형태로 배열된 구조로서, 구조적으로 PDP의 각 표시셀은 전면유리, 후면유리 및 격벽으로 둘러싸여 있으며, 3개의 전극-주사전극열, 유지전극열 및 어드레스 전극열-을 가지고, 상호 대응한 주사전극열과 유지전극열로 각각 이루어지는 다수의 표시라인을 포함하고, 표시라인의 표시 셀들의 기체를 방전/유지시켜 문자 또는 그래픽을 나타내는 평판 표시 장치이다.

이러한 종래의 디스플레이 패널의 구동회로를 상징적으로 도시한 도1을 참조하여 설명하면 다음과 같다. 상호 대응한 주사전극열과 유지전극열로 각각 이루어지는 다수의 표시라인(1,2,3...N)은 각 표시라인에 각 저항($R_1, R_2, R_3 \dots R_N$)과 각 캐패시터($C_1, C_2, C_3 \dots C_N$)를 포함하며, 다수의 표시라인(1,2,3...N)은 주사신호와 유지신호의 인가에 의한 동일한 유지전압(V_S)으로 인해 표시 셀이 발광된다.

여기서 저항($R_1, R_2, R_3 \dots R_N$)은 디스플레이 패널 구동회로의 FET 턴온저항(미도시), FPC의 라인저항(미도시) 및 PCB패턴저항(미도시) 등 표시 셀의 방전 이외에 전압강하를 일으키는 전체저항이다. 또한, 캐패시터($C_1, C_2, C_3 \dots C_N$)는 각 표시라인(1,2,3...N)에 포함되는 다수의 표시셀(미도시)들의 병렬 캐패시턴스를 합친 전체 캐패시턴스를 표현한 것이다.

이러한 종래의 디스플레이 패널의 구동회로에서 각 표시라인(1,2,3...N)의 부하는 표시 셀의 비방전시 일반적으로 동일하나, 각 표시라인(1,2,3...N)에서 방전되는 표시 셀의 수가 상이해지면 이에 따라 각 표시라인(1,2,3...N)간 부하가 달라지게 된다. 이에, 각 표시라인(1,2,3...N)의 각 전류($i_1, i_2, i_3 \dots i_N$)의 양이 달라져, 저항($R_1, R_2, R_3 \dots R_N$)에 의한 전압강하의 크기가 달라짐으로 실제 표시 셀인 캐패시터($C_1, C_2, C_3 \dots C_N$)에 인가되는 전압이 각 표시라인(1,2,3...N)마다 상이해진다.

이에 따라, 종래의 디스플레이 패널의 구동회로는 방전되는 표시 셀이 많아 부하가 감소하는 표시라인은 전압강하가 커서 휘도가 낮아지고, 방전되는 표시 셀이 적어 부하가 큰 표시라인은 전압강하가 작아서 휘도가 높아짐으로, 각 표시라인(1,2,3...N)의 방전되는 표시 셀 수에 따라 각 표시라인(1,2,3...N)에 휘도단차가 발생하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 표시 셀의 방전에 의한 부하변동률을 감소시켜, 각 표시라인의 휘도단차를 효과적으로 개선 할 수 있는 디스플레이 패널의 구동회로를 제공 하는 것이다.

발명의 구성 및 작용

상기의 목적은, 상호 대응한 주사전극열과 유지전극열로 각각 이루어지는 다수의 표시라인을 포함하는 디스플레이 패널의 구동회로에 있어서, 상기 표시라인들의 부하 변동률이 감소되도록 상기 각 표시라인 전체의 캐패시턴스를 증가시키기 위한 용량성 부하를 포함하는 것을 특징으로 하는 디스플레이 패널 구동회로에 의해서 달성된다.

여기서, 상기 용량성부하는, 상기 각 표시라인 별로, 각 표시라인에 포함되는 다수의 표시 셀들의 전체 캐패시턴스에 대하여 병렬로 연결되는 캐패시터를 포함하는 것이 바람직하다.

여기서, 상기 캐패시터는, 상기 각 표시라인 별 전체 캐패시턴스에 비해 충분히 큰 캐패시턴스를 갖는 것이 바람직하다.

또한, 상기 다수의 표시라인의 각 주사전극에 주사신호를 인가하는 주사전극구동부를 더 포함하고; 상기 캐패시터는, 상기 주사전극구동부로부터 상기 다수의 각 주사전극에 주사신호를 출력하는 각 출력단에 마련되는 것이 바람직하다.

본 발명에 따른 디스플레이 패널의 구동회로를 설명하기에 앞서, 도2의 제어 블록도를 참조하여 일반적인 플라즈마 디스플레이 패널의 구동을 설명한다.

일반적인 플라즈마 디스플레이 패널의 구동장치는 다수의 어드레스 전극열(미도시)과, 상호 대응한 주사전극열과 유지전극열로 각각 이루어지는 다수의 표시라인(도3의 1,2,3...N)을 포함하는 플라즈마 디스플레이패널(100)과, 외부에서 입력되는 영상신호를 디지털신호로 변환하여 내부 영상신호를 발생하는 영상신호처리부(5)와, 영상신호처리부(5)로부터의 내부 영상신호에 따라 구동제어신호들(V_z , V_y , V_x)을 출력하는 데이터펄스 발생부(10)와, 데이터펄스 발생부(6)로부터 출력되는 어드레스신호(V_z)를 처리하여 표시 데이터신호를 어드레스전극열(미도시)에 인가하는 어드레스전극 구동부(20)와, 데이터펄스 발생부(10)로부터 출력되는 주사신호(V_y)를 처리하여 주사전극열(미도시)에 인가하는 주사전극 구동부(30)와, 데이터펄스 발생부(10)로부터 출력되는 유지신호(V_x)를 처리하여 유지전극열(미도시)에 인가하는 유지전극 구동부(40)를 포함한다. 영상처리부(5)는, 외부에서 입력되는 영상신호를 디지털신호로 변환하여 내부 영상신호 예를 들어, 각각 8비트의 적색(R)과 녹색(G) 및 청색(B)영상데이터, 클럭신호, 수직 및 수평동기신호들을 발생하여 데이터펄스발생부(10)로 출력한다.

데이터펄스 발생부(10)는, 영상처리부(5)로부터 입력되는 내부 영상신호에 따라 어드레스전극 구동부(20)와, 주사전극구동부(30) 및 유지전극 구동부(40)를 제어하기 위한 구동제어신호들(V_z , V_y , V_x)을 출력한다.

여기서, 주사전극구동부(30)의 주사신호(V_y) 및 유지전극 구동부(40)의 유지신호(V_x)에 의해 플라즈마 디스플레이패널(100)의 표시라인으로 유지전압(V_s)이 인가되므로, 주사전극구동부(30)와 유지전극 구동부(40)를 편의상 표시라인구동부(50)라 부르겠다.

이제, 도3을 일 실시예로 참조하여 본 발명에 따른 디스플레이 패널의 구동회로를 상세하게 설명한다.

본 발명의 디스플레이 패널의 구동회로를 상징적으로 도시한 도3에 도시된 바와 같이, 상호 대응한 주사전극열과 유지전극열로 각각 이루어지는 다수의 각 표시라인(1,2,3...N)은 각 저항($R_1, R_2, R_3 \dots R_N$)과 각 캐패시터($C_1, C_2, C_3 \dots C_N$)를 포함하며, 각 표시라인(1,2,3...N)의 부하 변동률이 감소되도록 상기 각 표시라인(1,2,3...N)의 전체 캐패시턴스를 증가시키기 위한 용량성 부하로서 캐패시터그룹(37)을 포함한다.

캐패시터그룹(37)은 각 표시라인(1,2,3...N)에서 실제 전체 표시 셀의 캐패시턴스 합인 각 캐패시터($C_1, C_2, C_3 \dots C_N$)에 대하여 병렬로 연결되는 캐패시터들($C_{01}, C_{02}, C_{03} \dots C_{0N}$)을 포함한다. 여기서, 캐패시터들($C_{01}, C_{02}, C_{03} \dots C_{0N}$)은 각 표시라인(1,2,3...N)에서 대응되는 각 캐패시터($C_1, C_2, C_3 \dots C_N$)의 캐패시턴스에 비해 충분히 큰 캐패시턴스를 갖는 것이 바람직하다. ($C_{01} \gg C_1, C_{02} \gg C_2, C_{03} \gg C_3 \dots C_{0N} \gg C_N$)

여기서 저항($R_1, R_2, R_3 \dots R_N$)은 종래와 같이 디스플레이 패널 구동회로의 FET 턴온저항(미도시), FPC의 라인저항(미도시) 및 PCB패턴저항(미도시) 등 표시 셀의 방전 이외에 전압강하를 일으키는 전체저항이다. 또한, 캐패시터($C_1, C_2, C_3 \dots C_N$)는 각 표시라인(1,2,3...N)에 포함되는 다수의 표시 셀(미도시)들의 병렬 캐패시턴스를 합친 전체 캐패시턴스를 표현한 것이다.

다수의 각 표시라인(1,2,3...N)은 표시라인구동부(50)로부터 인가되는 유지전압(V_S)으로 각 표시라인(1,2,3...N)의 표시 셀들을 발광한다.

여기서, 캐패시터그룹(37)은 주사전극구동부(30)로부터 각 표시라인(1,2,3...N)의 각 주사전극에 주사신호를 출력하는 각 출력단(35)에 마련되는 것이 바람직하다.

이에, 각 표시라인(1,2,3...N)에서 방전되는 표시 셀 수에 의해 각 표시라인(1,2,3...N)의 부하는 변동부하(ΔC)만큼 변한다고 하고, 이러한 각 표시라인(1,2,3...N)중 표시라인(1)의 부하변동률을 예로써 종래와 비교하여 설명하면, 다음과 같다.

$$\textcircled{1} = \frac{(C_1 + C_{01} + \Delta C)}{(C_1 + C_{01})} \ll \frac{(C_1 + \Delta C)}{C_1} = \textcircled{2}$$

즉, 본 발명에 따른 디스플레이 패널의 구동회로에서는 각 표시라인(1,2,3...N)에 충분히 큰 캐패시턴스를 갖는 캐패시터들($C_{01}, C_{02}, C_{03} \dots C_{0N}$)을 병렬로 연결하여, 각 표시라인(1,2,3...N)에서 방전되는 표시 셀 수에 의한 부하 변동률-①이 종래의 구동회로에서의 부하 변동률-②보다 충분히 감소된다.

이와 같이, 본 발명의 디스플레이 패널의 구동회로는, 방전되는 표시 셀의 수에 따른 변동부하(ΔC)에 의해 전체부하가 큰 영향을 받지 않게 된다. 이에, 본 발명의 디스플레이 패널의 구동회로는 각 표시라인의 휘도단차를 효과적으로 개선하여 고화질의 영상을 디스플레이 할 수 있다.

비록 본 발명의 몇몇 실시예들이 도시되고 설명되었지만, 본 발명의 속하는 기술분야의 통상의 지식을 가진 당업자라면 본 발명의 원칙이나 정신에서 벗어나지 않으면서 본 실시예를 변형할 수 있음을 알 수 있을 것이다.

발명의 효과

본 발명에 의해 표시 셀의 방전에 의한 부하변동률을 감소시켜, 각 표시라인의 휘도단차를 효과적으로 개선 할 수 있는 디스플레이 패널의 구동회로를 제공할 수 있다.

(57) 청구의 범위

청구항 1.

상호 대응한 주사전극열과 유지전극열로 각각 이루어지는 다수의 표시라인을 포함하는 디스플레이 패널의 구동회로에 있어서,

상기 표시라인들의 부하 변동률이 감소되도록 상기 각 표시라인 전체의 캐패시턴스를 증가시키기 위한 용량성 부하를 포함하는 것을 특징으로 하는 디스플레이 패널 구동회로.

청구항 2.

제1항에 있어서,

상기 용량성부하는,

상기 각 표시라인 별로, 각 표시라인에 포함되는 다수의 표시셀들의 전체 캐패시턴스에 대하여 병렬로 연결되는 캐패시터를 포함하는 것을 특징으로 디스플레이 패널의 구동회로.

청구항 3.

제2항에 있어서,

상기 캐패시터는,

상기 각 표시라인 별 전체 캐패시턴스에 비해 충분히 큰 캐패시턴스를 갖는 것을 특징으로 하는 디스플레이 패널의 구동회로.

청구항 4.

제1항 또는 제3항에 있어서,

상기 다수의 표시라인의 각 주사전극에 주사신호를 인가하는 주사전극구동부를 더 포함하고;

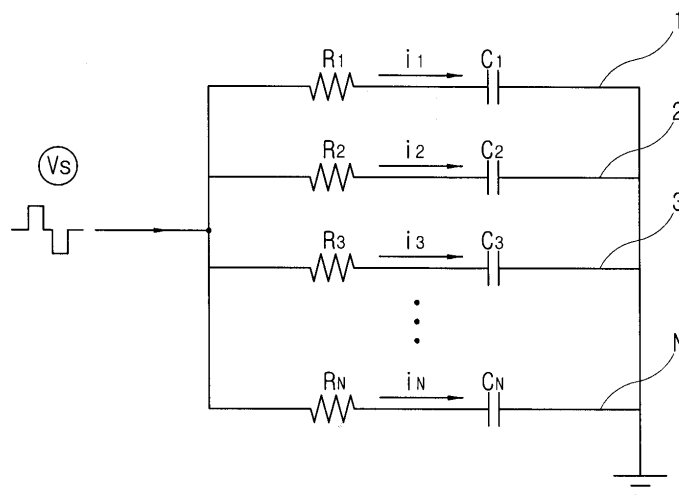
상기 용량성 부하는, 상기 주사전극구동부로부터 상기 다수의 각 주사전극에 주사신호를 출력하는 각 출력단에 마련되는 것을 특징으로 하는 디스플레이 패널의 구동회로.

청구항 5.

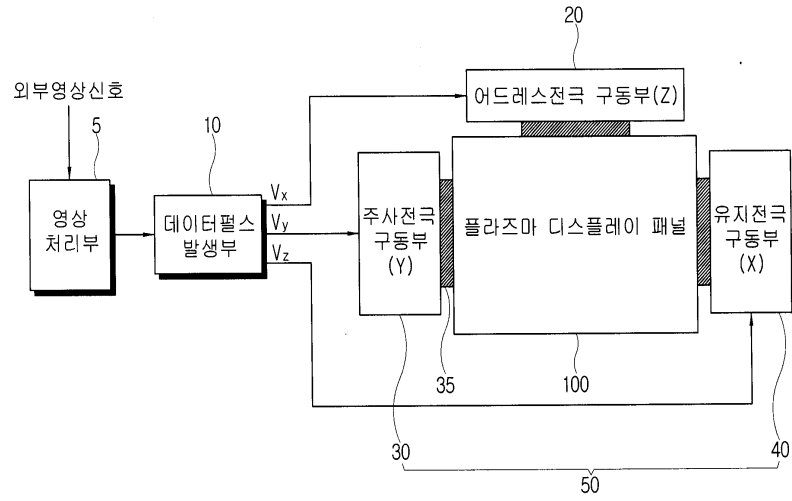
삭제

도면

도면1



도면2



도면3

