

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4089340号
(P4089340)

(45) 発行日 平成20年5月28日(2008.5.28)

(24) 登録日 平成20年3月7日(2008.3.7)

(51) Int. Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 611A
HO1L 29/786 (2006.01)	G09G 3/20 623F
	G09G 3/20 624B
	G09G 3/20 641D
請求項の数 15 (全 26 頁) 最終頁に続く	

(21) 出願番号	特願2002-223166 (P2002-223166)	(73) 特許権者	000002369
(22) 出願日	平成14年7月31日(2002.7.31)		セイコーエプソン株式会社
(65) 公開番号	特開2003-131618 (P2003-131618A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成15年5月9日(2003.5.9)	(74) 代理人	100095728
審査請求日	平成17年7月28日(2005.7.28)		弁理士 上柳 雅誉
(31) 優先権主張番号	特願2001-235385 (P2001-235385)	(74) 代理人	100107261
(32) 優先日	平成13年8月2日(2001.8.2)		弁理士 須澤 修
(33) 優先権主張国	日本国(JP)	(72) 発明者	河西 利幸
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	濱本 禎広
最終頁に続く			

(54) 【発明の名称】 電子装置、電気光学装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

複数の第1単位回路と複数の第2単位回路を含む複数の単位回路を備えた電気光学装置において、

前記複数の第1単位回路のそれぞれは、第1有機エレクトロルミネッセンス素子と、該第1有機エレクトロルミネッセンス素子に接続される第1駆動トランジスタを有し、

前記複数の第2単位回路のそれぞれは、前記第1有機エレクトロルミネッセンス素子とは異なる色で発光する第2有機エレクトロルミネッセンス素子と、該第2有機エレクトロルミネッセンス素子に接続される第2駆動トランジスタを有し、

前記複数の第1単位回路に接続された第1データ線と、

前記第1データ線に接続され、前記第1有機エレクトロルミネッセンス素子の駆動レンジに応じた利得係数を有し、前記第1駆動トランジスタとカレントミラーを構成する第1変換トランジスタと、

前記複数の第2単位回路に接続された第2データ線と、

前記第2データ線に接続され、前記第2有機エレクトロルミネッセンス素子の駆動レンジに応じた利得係数を有し、前記第2駆動トランジスタとカレントミラーを構成する第2変換トランジスタと、

を備え、

前記第1変換トランジスタは、前記複数の第1単位回路に対して共通に設けられており

10

20

前記第 2 変換トランジスタは、前記複数の第 2 単位回路に対して共通に設けられていることを特徴とする電気光学装置。

【請求項 2】

前記第 1 有機エレクトロルミネッセンス素子は、赤、緑及び青色を発光する有機材料から選ばれた 1 つの有機材料で形成された発光層を有し、

前記第 2 有機エレクトロルミネッセンス素子は、赤、緑及び青色を発光する有機材料から選ばれ、かつ、前記第 1 有機エレクトロルミネッセンス素子を構成する有機材料とは異なる、1 つの有機材料で形成された発光層を有することを特徴とする請求項 1 に記載の電気光学装置。

【請求項 3】

走査線をさらに備え、

前記複数の単位回路のそれぞれは、ゲート電極が前記走査線に接続されていたスイッチングトランジスタを有し、

前記スイッチングトランジスタのソース端又はドレイン端は、前記第 1 又は第 2 駆動トランジスタのゲート電極に接続されていることを特徴とする請求項 1 又は 2 に記載の電気光学装置。

【請求項 4】

前記第 1 データ線又は前記第 2 データ線に供給されるデータ信号は、デジタル - アナログ変換回路で生成されたアナログ量を有する電流であることを特徴とする請求項 1 乃至 3 の何れかに記載の電気光学装置。

【請求項 5】

前記第 1 変換トランジスタは、前記デジタル - アナログ変換回路と前記第 1 データ線との間に配置され、

前記第 2 変換トランジスタは、前記デジタル - アナログ変換回路と前記第 2 データ線との間に配置されていることを特徴とする請求項 4 に記載の電気光学装置。

【請求項 6】

前記デジタル - アナログ変換回路と前記第 1 変換トランジスタとの間に前記第 1 データ線が配置され、前記デジタル - アナログ変換回路と前記第 2 変換トランジスタとの間に前記第 2 データ線が配置されていることを特徴とする請求項 4 に記載の電気光学装置。

【請求項 7】

前記第 1 変換トランジスタ、前記第 2 変換トランジスタ、前記デジタル - アナログ変換回路、前記第 1 及び第 2 データ線は同一基体上に形成されていることを特徴とする請求項 4 乃至 6 の何れかに記載の電気光学装置。

【請求項 8】

前記第 1 及び第 2 データ線と前記デジタル - アナログ変換回路とは同一基体上に形成されていることを特徴とする請求項 4 乃至 6 の何れかに記載の電気光学装置。

【請求項 9】

前記第 1 変換トランジスタ、前記第 2 変換トランジスタ、及び前記第 1 及び第 2 データ線は同一基体上に形成されていることを特徴とする請求項 4 乃至 6 の何れかに記載の電気光学装置。

【請求項 10】

前記第 1 変換トランジスタ、前記第 2 変換トランジスタ、及び前記デジタル - アナログ変換回路とは同一基体上に形成されていることを特徴とする請求項 4 乃至 6 の何れかに記載の電気光学装置。

【請求項 11】

前記第 1 変換トランジスタ、前記第 2 変換トランジスタ、前記第 1 駆動トランジスタ、及び前記第 2 駆動トランジスタとは、薄膜トランジスタで構成されていることを特徴とする請求項 1 乃至 10 の何れかに記載の電気光学装置。

【請求項 12】

前記第 1 変換トランジスタ及び前記第 2 変換トランジスタは、シリコンベースの MOS

10

20

30

40

50

トランジスタで構成されていることを特徴とする請求項 1 乃至 10 の何れかに記載の電気光学装置。

【請求項 13】

前記第 1 データ線を駆動する第 1 ドライバと、
前記第 2 データ線を駆動する第 2 ドライバと、
をさらに備え、

前記第 1 及び第 2 ドライバは、同じ特性の回路で構成されることを特徴とする請求項 1 乃至 12 の何れかに記載の電気光学装置。

【請求項 14】

前記第 1 駆動トランジスタを流れる電流と前記第 1 データ線に流れる電流とが非線形関係となるように設定され、

前記第 2 駆動トランジスタを流れる電流と前記第 2 データ線に流れる電流とが非線形関係となるように設定されてなることを特徴とする請求項 1 乃至 13 の何れかに記載の電気光学装置。

【請求項 15】

請求項 1 乃至 14 の何れかに記載の電気光学装置を、表示部として利用したことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電流により駆動される電流駆動素子を備えた電子装置、電子光学装置及び電子機器に関する。

【0002】

【従来の技術】

近年、液晶を用いた表示装置（以下、ディスプレイという）は薄型表示装置として普及しつつある。このタイプのディスプレイは、CRTのディスプレイに比べて低消費電力で省スペースである。したがって、このようなディスプレイの利点を活かし、より低消費電力で、より省スペースのディスプレイを製造することが重要となる。

【0003】

また、このようなタイプの表示装置に、液晶ではなく電流駆動型発光素子を用いて表示を行うものがある。この電流駆動型発光素子は、液晶とは異なり、電流が供給されることにより発光する自発光素子であるため、バックライトが不要であり、低電力化という市場の要求に対応することができる。さらに高い視野角、高いコントラスト比等の面で優れた表示性能を有している。このような電流駆動型発光素子の中でもエレクトロルミネセンス素子（Electroluminescent devices）は、大面積化、高精細化、フルカラー化を図ることができるので、ディスプレイには特に適している。

【0004】

このエレクトロルミネセンス素子の中でも、有機エレクトロルミネセンス素子（Organic Electroluminescent devices）は、高い量子効率のため注目されている。

【0005】

このような、有機エレクトロルミネセンス素子を用いて表示を行う表示装置としては、例えば図 21 に示すような表示装置が提案されている。すなわち、この表示装置は、データ線 X と走査線 Y との交点に対応して画素回路が配置され、データドライバ 51 によってデータ線を駆動し、走査ドライバ 52 によって走査線 Y を駆動するようになっている。

【0006】

前記画素回路 55 は、図 22 に示すように、例えば、2つのトランジスタ 61、62 と、データ保持用の容量素子 63 と、有機エレクトロルミネセンス素子 64 とから構成されている。そして、走査線 Y によってトランジスタ 61 のスイッチング動作を行ってデータ線 X から供給されたデータ信号を電荷として容量素子 63 に保持し、この容量素子 63 で保持された電荷によりトランジスタ 62 が導通状態となり、データ信号に対応する電流

10

20

30

40

50

量が有機エレクトロルミネッセンス素子64に供給され、有機エレクトロルミネッセンス素子64が発光する。

【0007】

【発明が解決しようとする課題】

ところで、例えば、有機エレクトロルミネッセンス素子などのように電流駆動型素子は電圧よりも電流で制御するほうがより容易である。これは、有機エレクトロルミネッセンス素子は電流量に対して輝度が決定されるので、データ信号として電流を用いたほうがより制御が正確であるためである。

【0008】

そこで、本発明の重要な目的の一つは、データ信号に対する電流量をデータ線あるいは導通線に出力することにより、電流駆動素子を通る電流量が決定される電子装置、電気光学装置及び電子機器を提供することである。

【0009】

【課題を解決するための手段】

上記目標を達成するために、本発明の第1の電子装置は、通電線と、当該通電線に接続された複数の単位回路と、前記通電線に接続され且つ当該通電線に流れる電流の電流量に基づいてゲート電圧が設定されるトランジスタと、を備えることを特徴としている。係る電子装置の例として、例えば、MRAM (Magnetoresistive RAM) セル、有機エレクトロルミネッセンス素子、またはレーザーダイオードを備えた電子装置を挙げることができる。

【0010】

また、第2の電子装置は、上記の電子装置において、前記トランジスタのゲート電極は、当該トランジスタのソース端又はドレイン端と接続されていることを特徴としている。本明細書を通して、「前記トランジスタのゲート電極とソース端又はドレイン端が接続されている」とは、ソース端又はドレイン端とゲート電極との間にトランジスタ、ダイオードなどの抵抗素子などが接続されている場合をも含んでいる。

【0011】

本発明の第1及び第2の電子装置では、通電線に接続されたトランジスタのゲート電圧は、この通電線に流れる電流量に基づいて設定されることとなる。

また、本発明の第3の電子装置は、通電線と、当該通電線に接続された複数の単位回路と、前記通電線に接続され且つ当該通電線に流れる電流の電流量に基づいてゲート電圧が設定される第1のトランジスタと、を備えた電子装置であって、前記単位回路は、前記第1のトランジスタとカレントミラーを構成する第2のトランジスタを有することを特徴としている。

【0012】

また、本発明の第4の電子装置は、上記の電子装置において、前記第1のトランジスタのゲート電極は、当該第1のトランジスタのソース端又はドレイン端と接続されていることを特徴としている。

【0013】

本発明の第3及び第4の電子装置では、通電線に接続された第1のトランジスタのゲート電圧は、この通電線に流れる電流量に基づいて設定され、第1のトランジスタのゲート電圧に基づいて第2のトランジスタに流れる電流量が設定される。

【0014】

本発明の第5の電子装置は、通電線と、当該通電線に接続された複数の単位回路と、前記通電線に接続され、且つ、当該通電線に流れる電流の電流量に基づいてゲート電圧が設定される第1のトランジスタと、を備えた電子装置であって、前記単位回路は、その導電型がp型であって、前記第1のトランジスタとカレントミラーを構成する第2のトランジスタを有することを特徴としている。これによれば、第2のトランジスタに電子素子を接続した電子デバイスを形成するとき、その電子デバイスの特性に基づいて、係る電子装置を容易に形成することができる。

10

20

30

40

50

【0015】

また、本発明の第6の電子装置は、上記の電子装置において、前記第1のトランジスタのゲート電極は当該第1のトランジスタのソース端又はドレイン端と接続されていることを特徴としている。

【0016】

本発明の第7の電子装置は、通電線と、当該通電線に接続された複数の単位回路と、前記通電線に接続され、且つ、当該通電線に流れる電流の電流量に基づいてゲート電圧が設定される第1のトランジスタと、を備えた電子装置であって、前記単位回路は、前記第1のトランジスタとカレントミラーを構成する第2のトランジスタを有し、前記第2のトランジスタは、その利得係数を前記通電線に流れる電流の電流量より大きな電流量を生成するように設定したことを特徴としている。これによれば、第2のトランジスタにて生成される電流の電流量を通電線に流れる電流の電流量より大きくすることができる。

10

【0017】

また、本発明の第8の電子装置は、通電線と、当該通電線に接続された複数の単位回路と、前記通電線に接続され、且つ、当該通電線に流れる電流の電流量に基づいてゲート電圧が設定される第1のトランジスタと、を備えた電子装置であって、前記単位回路は、前記第1のトランジスタとカレントミラーを構成する第2のトランジスタを有し、前記第2のトランジスタは、その利得係数を前記通電線に流れる電流の電流量より小さな電流量を生成するように設定したことを特徴としている。これによれば、第2のトランジスタにて生成される電流の電流量を通電線に流れる電流の電流量より小さくすることができる。

20

【0018】

また、本発明の第9の電子装置は、上記の電子装置において、前記第1のトランジスタのゲート電極は当該第1のトランジスタのソース端又はドレイン端と接続されていることを特徴としている。

【0019】

また、本発明の第1の電気光学装置は、データ線と、電気光学素子を有し且つ前記データ線に接続される複数の単位回路と、前記データ線に接続され、当該データ線に流れる電流の電流量によりゲート電圧が設定されるトランジスタと、を備えることを特徴としている。

【0020】

また、本発明の第2の電気光学装置は、上記の電気光学装置において、走査線をさらに備え、前記複数の単位回路のそれぞれは、前記電気光学素子に電氣的に接続された駆動トランジスタと、ゲート電極が前記走査線に接続されたスイッチングトランジスタと、と有し、前記データ線を介してデータ信号が前記複数の単位回路に供給されることを特徴としている。

30

【0021】

また、本発明の第3の電気光学装置は、上記の電気光学装置において、前記スイッチングトランジスタのソース端又はドレイン端は、前記駆動トランジスタのゲート電極に接続されていることを特徴としている。

【0022】

また、本発明の第4の電気光学装置は、上記の電気光学装置において、前記データ信号は、デジタル-アナログ変換回路で生成されたアナログ量を有する電流であることを特徴としている。

40

【0023】

また、本発明の第5の電気光学装置は、上記の電気光学装置において、前記トランジスタと前記駆動トランジスタとは、カレントミラーを構成することを特徴としている。

【0024】

また、本発明の第6の電気光学装置は、上記の電気光学装置において、前記データ線に接続される第1の電源の電圧値と、前記電気光学素子と前記駆動トランジスタを介して接続される第2の電源の電圧値とは、所定の比率となるように設定されることを特徴として

50

いる。

【0025】

また、本発明の第7の電気光学装置は、上記の電気光学装置において、前記トランジスタは、前記デジタル-アナログ変換回路と前記データ線との間に配置されていることを特徴としている。

【0026】

また、本発明の第8の電気光学装置は、上記の電気光学装置において、前記デジタル-アナログ変換回路と前記トランジスタとの間に前記データ線が配置されていることを特徴としている。

【0027】

また、本発明の第9の電気光学装置は、上記の電気光学装置において、前記トランジスタと前記デジタル-アナログ変換回路と前記データ線とは同一基体上に形成されていることを特徴としている。

【0028】

また、本発明の第10の電気光学装置は、上記の電気光学装置において、前記データ線と前記デジタル-アナログ変換回路とは同一基体上に形成されていることを特徴としている。

【0029】

また、本発明の第11の電気光学装置は、上記の電気光学装置において、前記データ線と前記トランジスタとは同一基体上に形成されていることを特徴としている。

【0030】

また、本発明の第12の電気光学装置は、上記の電気光学装置において、前記デジタル-アナログ変換回路と前記トランジスタとは同一基体上に形成されていることを特徴としている。

【0031】

上記の電気光学装置において「基体」の例としては、ガラス基板、石英基板、またはシリコン基板などを挙げることができる。

また、本発明の第13の電気光学装置は、上記の電気光学装置において、前記トランジスタと前記単位回路に含まれるトランジスタと、は薄膜トランジスタで構成されていることを特徴としている。

【0032】

上記の本発明の第13の電気光学装置においては前記単位回路に含まれるトランジスタが薄膜トランジスタである場合は、ガラス基板など基体上に、前記トランジスタと、前記単位回路に含まれるトランジスタが薄膜トランジスタと、を一体形成することができる。

【0033】

また、本発明の第14の電気光学装置は、上記の電気光学装置において、前記トランジスタは、シリコンベースのMOSトランジスタで構成されていることを特徴としている。薄膜トランジスタに比べて、シリコンベースのMOSトランジスタは、そのトランジスタ特性の制御が容易であり、トランジスタ特性のバラツキを低減することができる。前記トランジスタがシリコンベースのMOSトランジスタであり、前記単位回路が薄膜トランジスタにより構成されている場合は、外付のデータ線ICドライバ内に配置することが可能であるが、前記トランジスタをウェハ上で作製し、前記トランジスタを前記単位回路を載置する基体上に再配置することも可能である。

【0034】

なお、駆動トランジスタは電気光学素子に電氣的に接続されていればよく、例えばこれらの間に他のトランジスタが接続されていてもよい。

また、本発明の第15の電気光学装置は、上記の電気光学装置において、前記電気光学素子に供給される電流量を設定するための、前記データ線を流れる電流量は、前記電気光学素子に供給される電流量以上であることを特徴とする。電気光学素子に供給するための電流量が低い場合、それに対応する電流をデータ線に出力して前記トランジスタのゲート

10

20

30

40

50

電圧を設定するのに時間を要するが、電気光学素子に供給する電流量以上の電流量をデータ線に流すことにより、前記トランジスタのゲート電圧を設定する時間を速くすることができる。

【0035】

また、本発明の第16の電気光学装置は、上記の電気光学装置において、前記電気光学素子に供給される電流量を設定するための、前記データ線を流れる電流量は、前記電気光学素子に供給される電流量以下であることを特徴とする。

【0036】

前記電気光学素子に供給される電流量を設定するために、前記データ線に出力する電流量を、前記電気光学素子に供給される電流量以下にすることにより消費電力を低減することができる。

10

【0037】

本発明の第17の電気光学装置は、データ線と、前記データ線と接続され、当該データ線に流れるデータ信号の電流量によりゲート電圧が設定される変換トランジスタと、電気光学素子と、当該電気光学素子と電氣的に接続され且つその導電型がp型である駆動トランジスタと、を有する単位回路とを備えたことを特徴としている。

【0038】

本発明の第17の電気光学装置では、新たな電源追加を伴わずに変換トランジスタ及び駆動トランジスタを十分にオンすることが可能となる。

また、本発明の第18の電気光学装置は、走査線をさらに備え、前記各単位回路のそれぞれは、ゲート電極が前記走査線に接続されたスイッチングトランジスタを有し、前記データ線を介してデータ信号が前記複数の単位回路に供給されることを特徴としている。

20

【0039】

また、本発明の第19の電気光学装置は、上記の電気光学装置において、前記スイッチングトランジスタのソース端又はドレイン端は、前記駆動トランジスタのゲート電極に接続されていることを特徴としている。

【0040】

また、本発明の第20の電気光学装置は、上記の電気光学装置において、前記データ信号は、デジタル-アナログ変換回路で生成されたアナログ量を有する電流であることを特徴としている。

30

【0041】

また、本発明の第21の電気光学装置は、上記の電気光学装置において、前記変換トランジスタと前記駆動トランジスタとは、カレントミラーを構成することを特徴としている。

【0042】

また、本発明の第22の電気光学装置は、上記の電気光学装置において、前記変換トランジスタは、前記デジタル-アナログ変換回路と前記データ線との間に配置されていることを特徴としている。

【0043】

また、本発明の第23の電気光学装置は、上記の電気光学装置において、前記デジタル-アナログ変換回路と前記変換トランジスタとの間に前記データ線が配置されていることを特徴としている。

40

【0044】

また、本発明の第24の電気光学装置は、上記の電気光学装置において、前記変換トランジスタと前記デジタル-アナログ変換回路と前記データ線とは同一基体上に形成されていることを特徴としている。

【0045】

また、本発明の第25の電気光学装置は、上記の電気光学装置において、前記データ線と前記デジタル-アナログ変換回路とは同一基体上に形成されていることを特徴としている。

50

【 0 0 4 6 】

また、本発明の第 2 6 の電気光学装置は、上記の電気光学装置において、前記データ線と前記変換トランジスタとは同一基体上に形成されていることを特徴としている。

【 0 0 4 7 】

また、本発明の第 2 7 の電気光学装置は、上記の電気光学装置において、前記デジタル-アナログ変換回路と前記変換トランジスタとは同一基体上に形成されていることを特徴としている。

【 0 0 4 8 】

上記の電気光学装置において、「基体」の例としては、ガラス基板、石英基板、またはシリコン基板などを挙げることができる。

10

また、本発明の第 2 8 の電気光学装置は、上記の電気光学装置において、前記変換トランジスタと、前記単位回路に含まれる前記スイッチングトランジスタ及び前記駆動トランジスタとは、薄膜トランジスタで構成されていることを特徴としている。

【 0 0 4 9 】

また、本発明の第 2 9 の電気光学装置は、上記の電気光学装置において、前記変換トランジスタは、シリコンベースの MOS トランジスタで構成されていることを特徴としている。薄膜トランジスタに比べて、シリコンベースの MOS トランジスタは、そのトランジスタ特性の制御が容易であり、トランジスタ特性のバラツキを低減することができる。前記変換トランジスタがシリコンベースの MOS トランジスタであり、前記単位回路が薄膜トランジスタにより構成されている場合は、外付のデータ線 IC ドライバ内に配置することが可能であるが、前記変換トランジスタをウェハ上で作製し、前記変換トランジスタを前記単位回路を載置する基体上に再配置することも可能である。

20

【 0 0 5 0 】

なお、駆動トランジスタは電気光学素子に電氣的に接続されていればよく、例えばこれらの間に他のトランジスタが接続されていてもよい。

本発明の第 3 0 の電気光学装置は、データ線と、前記データ線と接続され、当該データ線に流れるデータ信号の電流量によりゲート電圧が設定される変換トランジスタと、前記変換トランジスタとカレントミラー回路を構成し、前記データ線に流れるデータ信号の電流量により大きな電流量を生成するようにその利得係数が設定された駆動トランジスタと、前記駆動トランジスタと電氣的に接続された電気光学素子と、を有する単位回路とを備えたことを特徴としている。

30

【 0 0 5 1 】

本発明の第 3 0 の電気光学装置では、電気光学素子に供給するための電流量が低い場合、それに対応する電流をデータ線に出力して前記変換トランジスタのゲート電圧を設定するのに時間を要するが、電気光学素子に供給する電流量以上の電流量をデータ線に流すことにより、前記変換トランジスタのゲート電圧を設定する時間を速くすることができる。

【 0 0 5 2 】

本発明の第 3 1 の電気光学装置は、データ線と、前記データ線と接続され、当該データ線に流れるデータ信号の電流量によりゲート電圧が設定される変換トランジスタと、前記変換トランジスタとカレントミラー回路を構成し、前記データ線に流れるデータ信号の電流量により小さな電流量を生成するようにその利得係数が設定された駆動トランジスタと、前記駆動トランジスタと電氣的に接続された電気光学素子と、を有する単位回路とを備えたことを特徴としている。

40

【 0 0 5 3 】

本発明の第 3 1 の電気光学装置では、前記電気光学素子に供給される電流量を設定するために、前記データ線に出力する電流量を、前記電気光学素子に供給される電流量以下にすることにより消費電力を低減することができる。

【 0 0 5 4 】

本発明の第 3 2 の電気光学装置は、上記の電気光学装置において、走査線をさらに備え、前記複数の単位回路のそれぞれは、ゲート電極が前記走査線に接続されたスイッチング

50

トランジスタを有し、前記データ線を介してデータ信号が前記複数の単位回路に供給されることを特徴としている。

【0055】

本発明の第33の電気光学装置は、上記の電気光学装置において、前記スイッチングトランジスタのソース端又はドレイン端は、前記駆動トランジスタのゲート電極に接続されていることを特徴としている。

【0056】

また、本発明の第34の電気光学装置は、上記の電気光学装置において、前記データ信号は、デジタル-アナログ変換回路で生成されたアナログ量を有する電流であることを特徴としている。

10

【0057】

また、本発明の第35の電気光学装置は、上記の電気光学装置において、前記変換トランジスタと前記駆動トランジスタとは、カレントミラーを構成することを特徴としている。

【0058】

また、本発明の第36の電気光学装置は、上記の電気光学装置において、前記変換トランジスタは、前記デジタル-アナログ変換回路と前記データ線との間に配置されていることを特徴としている。

【0059】

また、本発明の第37の電気光学装置は、上記の電気光学装置において、前記デジタル-アナログ変換回路と前記変換トランジスタとの間に前記データ線が配置されていることを特徴としている。

20

【0060】

また、本発明の第38の電気光学装置は、上記の電気光学装置において、前記変換トランジスタと前記デジタル-アナログ変換回路と前記データ線とは同一基体上に形成されている。

【0061】

また、本発明の第39の電気光学装置は、上記の電気光学装置において、前記データ線と前記デジタル-アナログ変換回路とは同一基体上に形成されていることを特徴としている。

30

【0062】

また、本発明の第40の電気光学装置は、上記の電気光学装置において、前記データ線と前記変換トランジスタとは同一基体上に形成されていることを特徴としている。

【0063】

また、本発明の第41の電気光学装置は、上記の電気光学装置において、前記デジタル-アナログ変換回路と前記変換トランジスタとは同一基体上に形成されていることを特徴としている。

【0064】

また、本発明の第42の電気光学装置は、上記の電気光学装置において、前記変換トランジスタと、前記単位回路に含まれる前記スイッチングトランジスタ及び前記駆動トランジスタとは、薄膜トランジスタで構成されていることを特徴としている。

40

【0065】

また、本発明の第43の電気光学装置は、上記の電気光学装置において、前記変換トランジスタは、シリコンベースのMOSトランジスタで構成されていることを特徴としている。

【0066】

本発明の第44の電気光学装置は、複数の第1単位回路と複数の第2単位回路を含む複数の単位回路を備えた電気光学装置において、前記複数の第1単位回路のそれぞれは、第1有機エレクトロルミネッセンス素子と、該第1有機エレクトロルミネッセンス素子に接続される第1駆動トランジスタを有し、前記複数の第2単位回路のそれぞれは、前記第1

50

有機エレクトロルミネッセンス素子とは異なる色で発光する第2有機エレクトロルミネッセンス素子と、該第2有機エレクトロルミネッセンス素子に接続される第2駆動トランジスタを有し、前記複数の第1単位回路に接続された第1データ線と、前記第1データ線に接続され、前記第1有機エレクトロルミネッセンス素子の駆動レンジに応じた利得係数を有し、前記第1駆動トランジスタとカレントミラーを構成する第1変換トランジスタと、前記複数の第2単位回路に接続された第2データ線と、前記第2データ線に接続され、前記第2有機エレクトロルミネッセンス素子の駆動レンジに応じた利得係数を有し、前記第2駆動トランジスタとカレントミラーを構成する第2変換トランジスタと、を備え、前記第1変換トランジスタは、前記複数の第1単位回路に対して共通に設けられており、前記第2変換トランジスタは、前記複数の第2単位回路に対して共通に設けられていることを特徴とする。電気光学装置の回路構成を、駆動レンジが異なる電気光学素子の特性に合わせて形成をする必要はなく、全て同じ特性の回路で構成することができる。

10

【0067】

また、本発明の第45の電気光学装置は、上記の電気光学装置において、前記第1有機エレクトロルミネッセンス素子は、赤、緑及び青色を発光する有機材料から選ばれた1つの有機材料で形成された発光層を有し、前記第2有機エレクトロルミネッセンス素子は、赤、緑及び青色を発光する有機材料から選ばれ、かつ、前記第1有機エレクトロルミネッセンス素子を構成する有機材料とは異なる、1つの有機材料で形成された発光層を有することを特徴としている。

20

【0068】

また、本発明の第46の電気光学装置は、上記の電気光学装置において、走査線をさらに備え、前記複数の単位回路のそれぞれは、ゲート電極が前記走査線に接続されていたスイッチングトランジスタを有し、前記スイッチングトランジスタのソース端又はドレイン端は、前記第1又は第2駆動トランジスタのゲート電極に接続されていることを特徴としている。

【0069】

また、本発明の第47の電気光学装置は、上記の電気光学装置において、前記第1データ線又は前記第2データ線に供給されるデータ信号は、デジタル-アナログ変換回路で生成されたアナログ量を有する電流であることを特徴としている。

【0070】

本発明の第48の電気光学装置は、上記の電気光学装置において、前記第1変換トランジスタは、前記デジタル-アナログ変換回路と前記第1データ線との間に配置され、前記第2変換トランジスタは、前記デジタル-アナログ変換回路と前記第2データ線との間に配置されていることを特徴としている。

30

【0071】

本発明の第49の電気光学装置は、上記の電気光学装置において、前記デジタル-アナログ変換回路と前記第1変換トランジスタとの間に前記第1データ線が配置され、前記デジタル-アナログ変換回路と前記第2変換トランジスタとの間に前記第2データ線が配置されていることを特徴としている。

【0072】

本発明の第50の電気光学装置は、上記の電気光学装置において、前記第1変換トランジスタ、前記第2変換トランジスタ、前記デジタル-アナログ変換回路、前記第1及び第2データ線は同一基体上に形成されていることを特徴としている。

40

【0073】

本発明の第51の電気光学装置は、上記の電気光学装置において、前記第1及び第2データ線と前記デジタル-アナログ変換回路とは同一基体上に形成されていることを特徴とする。

【0074】

本発明の第52の電気光学装置は、上記の電気光学装置において、前記第1変換トランジスタ、前記第2変換トランジスタ、及び前記第1及び第2データ線は同一基体上に形成

50

されていることを特徴とする。

【0075】

本発明の第53の電気光学装置は、上記の電気光学装置において、前記第1変換トランジスタ、前記第2変換トランジスタ、及び前記デジタル-アナログ変換回路とは同一基体上に形成されていることを特徴としている。

【0076】

本発明の第54の電気光学装置は、上記の電気光学装置において、前記第1変換トランジスタ、前記第2変換トランジスタ、前記第1駆動トランジスタ、及び前記第2駆動トランジスタとは、薄膜トランジスタで構成されていることを特徴としている。

【0077】

本発明の第55の電気光学装置は、上記の電気光学装置において、前記第1変換トランジスタ及び前記第2変換トランジスタは、シリコンベースのMOSトランジスタで構成されていることを特徴としている。

本発明の電気光学装置は、上記の電気光学装置であって、前記第1データ線を駆動する第1ドライバと、前記第2データ線を駆動する第2ドライバと、をさらに備え、前記第1及び第2ドライバは、同じ特性の回路で構成されることを特徴としている。

本発明の電気光学装置は、上記の電気光学装置であって、前記第1駆動トランジスタを流れる電流と前記第1データ線に流れる電流とが非線形関係となるように設定され、前記第2駆動トランジスタを流れる電流と前記第2データ線に流れる電流とが非線形関係となるように設定されてなることを特徴としている。

【0078】

また、本発明の第56の電気光学装置は、上記の電気光学装置において、前記電気光学素子は有機エレクトロルミネッセンス素子であることを特徴としている。

【0079】

さらに、本発明の電子機器は、上記の電気光学装置を、表示部として利用したことを特徴としている。

【0080】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて説明する。

まず、第1の実施の形態を説明する。

【0081】

図1は、第1の実施の形態における電気光学装置を適用した表示装置の概略構成を示すブロック図である。この表示装置は、ディスプレイに表示するデータや、表示に関するデータを生成するコントローラ1を有し、このコントローラ1は、表示パネル2に含まれるトランジスタのゲート電極に接続された走査線を駆動する走査ドライバ3と、表示パネル2に含まれるトランジスタのソースまたはドレインに接続されたデータ線を駆動するデータドライバ4と、を制御する。

【0082】

コントローラ1は、また、走査線とデータ線との駆動タイミングのタイミング制御を行う。

表示パネル2は、図2に示すように、走査ドライバ3によって駆動される複数の走査線 Y_n と、データドライバ4によって駆動される複数のデータ線 X_m が直交して配線され、これらの交点に対応して、画素回路10が設けられている。

【0083】

図2に示すように、各データ線 X_m を駆動するドライバ4aとは逆側の端部に電源 V_x が配置され、電源 V_x とデータ線 X_m との間に変換トランジスタ12が接続されている。変換トランジスタ12はダイオード接続されたp型トランジスタである。変換トランジスタ12のゲート電圧はドライバ4aを介してデータ信号に応じてデータ線 X_m に出力された電流量に基づいて設定される。

【0084】

10

20

30

40

50

そして、前記画素回路10は、図3に示すように、電気光学素子としての有機エレクトロルミネッセンス素子14と、有機エレクトロルミネッセンス素子14を駆動するための駆動用トランジスタTr1と、前記駆動用トランジスタTr1を駆動するための制御用トランジスタTr2と、データ線Xmのデータを保持するための容量素子Cとから構成されている。

【0085】

本実施形態では、前記各トランジスタTr1及びTr2、及び変換トランジスタ12は、TFT(薄膜トランジスタ:Thin Film Transistor)であり、これら各画素回路10、データ線Xm、走査線Yn及び変換トランジスタ12は、絶縁基板上に一体に形成されている。

10

【0086】

また、駆動用トランジスタTr1は、例えばpチャネル型トランジスタであり、駆動用トランジスタTr1の一端は電源Vddが接続され、他端は有機エレクトロルミネッセンス素子14が接続され、有機エレクトロルミネッセンス素子14の他端は接地電位Vssに接続されている。さらに、この駆動用トランジスタTr1は、変換トランジスタ12と駆動用トランジスタTr1とはカレントミラーを構成している。

【0087】

一方、制御用トランジスタTr2は、例えばnチャネル型トランジスタで構成され、その一端はデータ線Xmに接続され、他端は駆動用トランジスタTr1のゲート電極及び容量素子Cに接続されている。また、制御用トランジスタTr2のゲート電極は、走査線Ynと接続されている。

20

【0088】

容量素子Cの一端は電源Vcに接続されている。この電源Vcは、例えば、駆動電源Vddの電位、或いは接地電位Vss或いは任意の電位に設定される。

このような構成にすることによって、走査線駆動信号によって制御用トランジスタTr2が導通状態となったとき、データ線Xmの電位に応じた電荷が容量素子Cに蓄えられ、この電荷によって駆動用トランジスタTr1が導通状態となり、容量素子Cに蓄えられた電荷量に応じた電流量が有機エレクトロルミネッセンス素子14に供給される。

【0089】

本実施形態のデータ線Xm、画素回路10、変換トランジスタ12、駆動用トランジスタTr1、制御用トランジスタTr2、電源Vx、及び電源Vddは、それぞれ特許請求の範囲における通電線及びデータ線、単位回路、トランジスタまたは第1のトランジスタ、第2のトランジスタまたは駆動トランジスタ、スイッチングトランジスタ、第1の電源、及び第2の電源に対応している。なお、特許請求の範囲におけるデジタル-アナログ変換回路はデータドライバ4に含まれている。

30

【0090】

変換トランジスタ12と駆動用トランジスタTr1との特性比または電源Vddの電位などを任意に設定することによって、データ線Xmに出力される電流量を制御することができる。すなわち、Vdd=Vxとした場合、変換トランジスタ12の利得係数を駆動用トランジスタTr1の利得係数より高く設定すれば、データ線Xmに出力する電流量を高くすることができるため、容量素子Cに高速で電荷を蓄積することができる。一方、変換トランジスタ12の利得係数を駆動用トランジスタTr1の利得係数より低く設定すれば、データ線Xmに出力する電流量を低くすることができるため、消費電力を低減することができる。

40

【0091】

例えば、駆動用トランジスタTr1の変換トランジスタ12に対する特性比が画素領域2で均一であれば、データ線Xmに出力される電流量に対して所定の電流量が有機エレクトロルミネッセンス素子14に供給されることになる。その結果、面内輝度を均一に制御することができ、表示品位を向上させることができる。

【0092】

50

また、変換トランジスタ12は同一データ線に接続される各画素回路10に対して共通であり、各画素回路10の駆動用トランジスタTr1と共通の変換トランジスタ12とがカレントミラー回路をなしているため、各画素回路10毎に変換トランジスタ12を設ける必要がなく、画素回路10を構成する素子数を削減することができる。

【0093】

なお、上記第1の実施の形態においては、画素回路10において制御用トランジスタTr2を、その導電型がn型であるnチャネル型トランジスタで構成した場合について説明したが、これに限らず、その導電型がp型であるpチャネル型トランジスタで構成してもよいことはいふまでもない。

【0094】

また、上記第1の実施の形態において、変換トランジスタ12及び駆動用トランジスタTr1をそれぞれ、pチャネル型トランジスタで構成した。ここで、変換トランジスタ12及び駆動用トランジスタTr1のソースはそれぞれ電源Vx、電源Vddに接続されている。変換トランジスタ12及び駆動用トランジスタTr1のしきい値電圧が等しくVthであるとき、電源Vx、電源Vddの電圧値がVth以上であれば変換トランジスタ12及び駆動用トランジスタTr1を十分にオンさせるためには、両トランジスタのドレインがとりうる電圧値以下にゲート電圧を設定すれば良いことになる。両トランジスタのドレインがとりうる電圧値とはすなわち接地電位Vssであるので、両トランジスタのゲート電圧にVss相当の電圧値を印可すれば、十分なオン状態が得られることになる。仮に変換トランジスタ12及び駆動用トランジスタTr1をnチャネル型トランジスタで構成した場合には、両トランジスタを十分にオンするためにはゲート電圧としてVx + Vth及びVdd + Vthを印可する必要がある。このことは新たな電源の追加を意味し、表示装置のコスト増をまねく。

【0095】

また、上記第1の実施の形態において、走査ドライバ3及びデータドライバ4は、薄膜トランジスタ或いはシリコンベースもMOSトランジスタの何れで構成されていても良い。走査ドライバ3及びデータドライバ4が、薄膜トランジスタである場合、これらのドライバをガラス基板などの絶縁基板上に一体に形成することができる。走査ドライバ3及びデータドライバ4が、シリコンベースMOSトランジスタで構成されている場合は、通常、これらのトランジスタは外付のICドライバとなるが、絶縁基板上にこれらのドライバを再配置することも可能である。

【0096】

次に、本発明の第2の実施の形態を説明する。

この第2の実施の形態は、上記第1の実施の形態において、画素領域2の構成が異なる以外は、上記第1の実施の形態と同様であるので、同一部には同一符号を付与しその詳細な説明は省略する。

【0097】

図4に示すように、変換トランジスタ12が各データ線Xmのデータドライバ4側に配置されている。

そして、変換トランジスタ12は上記第1の実施の形態と同様にダイオード接続され、そのゲート電極とドレイン電極とがデータ線Xmに接続され、ソース電極は電源VDに接続されている。

【0098】

データドライバ4により各データ線Xmに出力された電流量に基づいて変換トランジスタ12のゲート電圧が設定される。このゲート電圧に基づいて有機エレクトロルミネセンス素子14に供給される電流量が決定される。第2の実施の形態の場合も上記第1の実施の形態と同様の作用効果を得ることができる。

【0099】

なお、データドライバ4は薄膜トランジスタで構成しても良いが、シリコンベースのMOSトランジスタで構成しても良い。変換トランジスタ12は薄膜トランジスタであって

10

20

30

40

50

も良いし、シリコンベースのMOSトランジスタであっても良い。変換トランジスタ12がシリコンベースのMOSトランジスタである場合は、変換トランジスタ12とデータドライバ4とをICドライバとして一体化することも可能である。変換トランジスタ12がシリコンベースのMOSトランジスタである場合は、変換トランジスタ12毎のトランジスタ特性を均一化することもできるので、有機エレクトロルミネッセンス素子14に供給する電流量をより精密に制御することが可能である。

【0100】

次に第3の実施の形態を説明する。

この第3の実施の形態は、上記第1の実施の形態において、画素領域2の構成が異なる以外は上記第1の実施の形態と同様であるので、同一部には同一符号を付与しその詳細な説明は省略する。

10

【0101】

この第3の実施の形態における画素領域2Bは、図5に示すように、電源Vx側にデータドライバ4が設けられ、データ線Xmのデータドライバ4と逆側の端部に、変換トランジスタ12が配置されている。この変換トランジスタ12は、nチャネル型トランジスタである。

【0102】

そして、第3の実施の形態における画素回路10Aは、図6に示すように構成されている。すなわち、第3の実施の形態における駆動用トランジスタTr1Aは、nチャネル型トランジスタで構成され、電源Vddと駆動用トランジスタTr1Aとの間に、有機エ

20

【0103】

なお、この場合も、電源Vcは、電源Vddの電位、或いは接地電位Vss或いは任意の電位に設定されている。

そして、データドライバ4を介して各データ線Xmに出力された、データ信号に応じた電流量に基づいて、変換トランジスタ12のゲート電圧が設定される。そして、このゲート電圧に対応した電荷量が容量素子Cに蓄積される。この電荷量に基づいて駆動用トランジスタTr1Aが導通状態となり、有機エレクトロルミネッセンス素子14に電流が供給される。

30

【0104】

したがって、この場合も上記第1の実施の形態と同様な作用効果を得ることができる。

なお、この場合も、上記第1の実施の形態と同様に、走査ドライバ3及びデータドライバ4は、薄膜トランジスタで構成されていても良いし、シリコンベースのMOSトランジスタで構成されていても良い。

【0105】

また、画素回路10Aを構成する制御用トランジスタTr2は、nチャネル型及びpチャネル型の何れのトランジスタを用いてもよい。

次に、第4の実施の形態を説明する。

【0106】

この第4の実施の形態は、上記第3の実施の形態において、画素領域2の構成が異なる以外は、上記第3の実施の形態と同様であるので、同一部には同一符号を付与し、その詳細な説明は省略する。

40

【0107】

すなわち、この第4の実施の形態における画素領域2Cは、図7に示すように、データ線Xm及び走査線Ynの交点に対応して画素回路10Aが設けられ、変換トランジスタ12は、各データ線Xmのデータドライバ4側に設けられ、データドライバ4と隣接して配置されている。

【0108】

そして、変換トランジスタ12は上記第3の実施の形態と同様にダイオード接続されて

50

いる。

走査ドライバ3において走査線Y1を駆動し、データドライバ4によりデータ線Xmに出力された、データ信号に対応した電流量に基づいて変換トランジスタ12のゲート電圧が設定され、このゲート電圧に対応した電荷量が容量素子に蓄積される。この蓄積された電荷量に基づいて、駆動用トランジスタTr1Aが導通状態となり、有機エレクトロルミネッセンス素子14に電流が供給される。

【0109】

なお、この場合も、データドライバ4は薄膜トランジスタにより構成されていても良いし、また、シリコンベースのMOSトランジスタにより構成されても良いが、シリコンベースのMOSトランジスタの方がより高い精度で電流量を制御するには適している場合がある。

10

【0110】

次に第5の実施の形態を説明する。

この第5の実施の形態は、上記第2の実施の形態において、データ線Xmに出力される電流量と、画素回路10の有機エレクトロルミネッセンス素子14に供給する電流量の比を変化させるようにしたものである。

【0111】

画素領域2Aとデータドライバ4との間に電流電圧変換回路5が介挿されている。この電流電圧変換回路5は、図8に示すように、データ線Xmにドレイン端、ソース端に駆動電源VDが接続された変換トランジスタ12と、データ線Xmとドレイン端との接続点と、ドライバ4aとの間に介挿された抵抗13と、から構成され、抵抗13とドライバ4aとの間の電位が変換トランジスタ12のゲート電極に接続されている。

20

【0112】

ここで、例えば、駆動電源VD = 駆動電源Vddであるとすると、各画素回路10及び電流電圧変換回路5は、図9のように表すことができる。

前記変換トランジスタ12のしきい値電圧と駆動用トランジスタTr1のしきい値電圧とが等しく、各トランジスタがそれぞれ飽和領域で動作しているとき、これらの間には次式(1)~(3)が成り立つ。

【0113】

なお、式中の、Idataはドライバ4aの出力電流量、βはトランジスタの電流供給能力を示す係数(利得係数)、VG1は抵抗13とドライバ4aとの間の電位、VTHは変換トランジスタ12及び駆動用トランジスタTr1のしきい値電圧、IOELは有機エレクトロルミネッセンス素子14に供給される電流値、kはIdataとIOELとの電流比を表す定数、VG2は変換トランジスタ12と抵抗13との間の電位、Rは抵抗13の抵抗値である。

30

【0114】

$$I_{data} = (1/2) \cdot \beta \cdot (V_{dd} - V_{G1} - V_{TH})^2 \dots (1)$$

$$I_{OEL} = (1/2) \cdot k \cdot (V_{dd} - V_{G2} - V_{TH})^2 \dots (2)$$

$$V_{G2} - V_{G1} = R \cdot I_{data} \dots (3)$$

これら(1)~(3)式から、次式(4)を得ることができる。

40

【0115】

【数1】

$$IOEL = 0.5k \cdot \beta \cdot R^2 \cdot I_{data} \left(\sqrt{I_{data}} - \frac{1}{R} \sqrt{\frac{2}{\beta}} \right)^2 \dots (4)$$

したがって、(4)式から、IdataとIOELとの関係を、図10の特性図のように設定することができるので、図10において、例えば、1/(2R^2 \cdot \beta) I_{data} < IOEL < 2/(R^2 \cdot \beta) の範囲を用いるようにすれば、Idataの変化とIOELの変化とを逆向きに設定することができる。

50

【0116】

なお、この場合も、走査ドライバ3、データドライバ4及び電流電圧変換回路5を薄膜トランジスタまたはシリコンベースのMOSトランジスタの何れで構成されていてもよく、また、データドライバ4と電流電圧変換回路5とを一体に形成するようにしてもよい。

【0117】

次に、本発明の第6の実施の形態を説明する。

この第6の実施の形態は、図11に示すように、電源Vxと画素領域2Cとの間に、データドライバ4及び電流電圧変換回路5Aが介挿されている。

【0118】

前記画素領域2Cは、データ線Xm及び走査線Ynの交点に対応して画素回路10Aが配置されて構成されている。

10

前記電流電圧変換回路5Aは、図11に示すように、nチャネル型の変換トランジスタ12と抵抗13とから構成され、変換トランジスタ12のソース端は電源Vsに接続され、ドレイン端はデータ線Xmに接続されている。そして、データ線Xmとドレイン端との接続点と、ドライバ4aとの間に変換トランジスタ12のゲート電極が接続されている。さらに、データ線Xmのゲート電極の接続点とドレイン電極の接続点との間に抵抗13が介挿されている。

【0119】

したがって、この場合も、上記第5の実施の形態と同様の動作となり、第5の実施の同様の作用効果を得ることができる。

20

次に、本発明の第7の実施の形態を説明する。

【0120】

この第7の実施の形態は、図12に示すように、画素領域2Aとデータドライバ4との間に電流電圧変換回路5Bが介挿されている。

前記画素領域2Aは、データ線Xm及び走査線Ynの交点に対応して配置された画素回路10により構成されている。

【0121】

電流電圧変換回路5Bは、図12に示すように、pチャネル型の変換トランジスタ12と、抵抗13とから構成され、変換トランジスタ12のソース端とデータ線Xmとが接続され、そのドレイン電極と駆動電源VDとの間に抵抗13が介挿されている。そして、データ線Xmのソース端の接続点と、ドライバ4aとの間に変換トランジスタ12のゲート電極が接続されている。

30

【0122】

ここで、例えば、電源VD = 電源Vddであるとすると、各画素回路10及び電流電圧変換回路5は、図13のように表すことができる。

そして、前記変換トランジスタ12のしきい値電圧と駆動用トランジスタTr1のしきい値電圧とが等しく、各トランジスタがそれぞれ飽和領域で動作しているとき、これら間には次式(5)~(7)が成り立つ。

【0123】

なお、式中の、Idataはドライバ4aの出力電流量、 β はトランジスタの電流供給能力を示す係数(利得係数)、VS1は抵抗13とドライバ4aとの間の電位、VTHは変換トランジスタ12及び駆動用トランジスタTr1のしきい値電圧、IOELは有機エレクトロルミネッセンス素子14に供給される電流値、kはIdataとIOELとの電流比を表す定数、Rは抵抗13の抵抗値である。

40

【0124】

$$I_{data} = (1/2) \cdot \beta \cdot (V_{S1} - V_G - V_{TH})^2 \cdots (5)$$

$$I_{OEL} = (1/2) \cdot k \cdot (V_{dd} - V_G - V_{TH})^2 \cdots (6)$$

$$V_{dd} - V_{S1} = R \cdot I_{data} \cdots (7)$$

これら(5)~(7)式から、次式(8)を得ることができる。

【0125】

50

【数2】

$$IOEL = 0.5k \cdot \beta \cdot \left(R \cdot I_{data} + \sqrt{\frac{2 \cdot I_{data}}{\beta}} \right)^2 \dots (8)$$

したがって(8)式から、 I_{data} と $IOEL$ との関係は、図14の特性図のように表すことができる。よって、 I_{data} と $IOEL$ との間に、非線形関係をもたせることができ、出力電流量 I_{data} の変化に対して $IOEL$ をより大きく変化させることができる。

10

【0126】

次に、本発明の第8の実施の形態を説明する。

この第8の実施の形態は、図15に示すように、データドライバ4と画素領域2Cとの間に、電流電圧変換回路5Cが介挿されている。

【0127】

前記画素領域2Cは、データ線 X_m と走査線 Y_n との交点に対応して配置された画素回路10Aにより構成されている。

電流電圧変換回路5Cは、図15に示すように、 n チャンネル型の変換トランジスタ12と抵抗13とから構成され、変換トランジスタ12のドレイン端は、データ線 X_m に接続され、そのソースと電源 V_s との間に抵抗13が介挿されている。また、データ線 X_m の変換トランジスタ12のドレイン端との接続点と、ドライバ4aとの間に変換トランジスタ12のゲート電極が接続されている。

20

【0128】

したがって、この場合も、上記第7の実施の形態と同様であって、ドライバ4aの出力電流量に対し、画素回路10Aの駆動用トランジスタ Tr_1A を流れる電流量は大きくなるから、第7の実施の形態と同様な作用効果を得ることができる。

【0129】

なお、前記第5乃至第8の実施の形態において、電流電圧変換回路5は、薄膜トランジスタにより構成されても良く、また、シリコンベースのMOSトランジスタにより構成されていても良い。また、データドライバ4と電流電圧変換回路5とを一体に形成するようにしても良い。

30

【0130】

次に、本発明の第9の実施の形態を説明する。

この第9の実施の形態は、本発明に係る電気光学装置をフルカラーのディスプレイに適用した場合である。尚、この第9の実施の形態では、上記第1の実施の形態において、画素領域2の構成が異なる以外は上記第1の実施の形態と同様であるので、同一部または同一符号を付し、その詳細な説明は省略する。

【0131】

図16は、第9の実施の形態における表示装置の要部の概略構成を示すブロック図である。図16に示すように、画素領域2Dは、走査線 Y_n に沿って、赤色、緑色及び青色の光を発光する有機材料で構成された発光層を有する各色用有機エレクトロルミネッセンス素子14R, 14G, 14Bを有する赤、緑色及び青色用画素回路10R, 10G, 10Bが、順次繰り返されて設けられている。また、前記画素領域2Dは、各データ線 X_m に沿って同色の画素回路10R, 10G, 10Bがそれぞれ設けられている。つまり、赤色用画素回路10Rは、データ線 X_1, X_4, X_7, \dots と接続されている。緑色用画素回路10Gは、データ線 X_2, X_5, X_8, \dots と接続されている。青色用画素回路10Bは、青色用データ線 X_3, X_6, X_9, \dots と接続されている。

40

【0132】

そして、赤色用画素回路10Rと接続された前記データ線 X_1, X_4, X_7, \dots は、赤色用変換トランジスタ12Rと接続されている。赤色用変換トランジスタ12Rは、

50

前記赤色用の有機エレクトロルミネッセンス素子 1 4 R が発光する駆動レンジとしての電流レンジを生成するようにその利得係数が設定されている。赤色用変換トランジスタ 1 2 R は、同赤色用変換トランジスタ 1 2 R を駆動させるための電圧を供給する赤色用電源 $V \times R$ に接続されている。また、各赤色用画素回路 1 0 R と接続された前記データ線 $X 1$, $X 4$, $X 7$, \dots は、前記赤色用電源 $V \times R$ とは逆側の端部に配置された、同データ線 $X 1$, $X 4$, $X 7$, \dots を駆動する赤色用ドライバ 4 a R にそれぞれ接続されている。すなわち、赤色用ドライバ 4 a R と赤色用変換トランジスタ 1 2 R との間に前記データ線 $X 1$, $X 4$, $X 7$, \dots が配置されている。

【 0 1 3 3 】

緑色用画素回路 1 0 G と接続された前記データ線 $X 2$, $X 5$, $X 8$, \dots は、緑色用変換トランジスタ 1 2 G と接続されている。緑色用変換トランジスタ 1 2 G は、前記緑色用の有機エレクトロルミネッセンス素子 1 4 G が発光する駆動レンジとしての電流レンジを生成するようにその利得係数が設定されている。緑色用変換トランジスタ 1 2 G は、同緑色用変換トランジスタ 1 2 G を駆動させるための電圧を供給する緑色用電源 $V \times G$ に接続されている。また、各緑色用画素回路 1 0 G と接続された前記データ線 $X 2$, $X 5$, $X 8$, \dots は、前記緑色用電源 $V \times G$ とは逆側の端部に配置された、同前記データ線 $X 2$, $X 5$, $X 8$, \dots を駆動する緑色用ドライバ 4 a G にそれぞれ接続されている。すなわち、緑色用ドライバ 4 a G と緑色用変換トランジスタ 1 2 G との間に前記データ線 $X 2$, $X 5$, $X 8$, \dots が配置されている。

【 0 1 3 4 】

青色用画素回路 1 0 B と接続された前記データ線 $X 3$, $X 6$, $X 9$, \dots は、青色用変換トランジスタ 1 2 B と接続されている。青色用変換トランジスタ 1 2 B は、前記青色用の有機エレクトロルミネッセンス素子 1 4 B が発光する駆動レンジとしての電流レンジを生成するようにその利得係数が設定されている。青色用変換トランジスタ 1 2 B は、同青色用変換トランジスタ 1 2 B を駆動させるための電圧を供給する青色用電源 $V \times B$ に接続されている。また、各青色用画素回路 1 0 B と接続された前記データ線 $X 3$, $X 6$, $X 9$, \dots は、前記青色用電源 $V \times B$ とは逆側の端部に配置された、同前記データ線 $X 3$, $X 6$, $X 9$, \dots を駆動する青色用ドライバ 4 a B にそれぞれ接続されている。すなわち、青色用ドライバ 4 a B と青色用変換トランジスタ 1 2 B との間に前記データ線 $X 3$, $X 6$, $X 9$, \dots が配置されている。

【 0 1 3 5 】

尚、前記赤、緑及び青色用変換トランジスタ 1 2 R , 1 2 G , 1 2 B は、それぞれ、pチャネル型トランジスタである。

そして、このように構成された画素領域 2 D を有する電気光学装置においては、前記したように、各色用変換トランジスタ 1 2 R , 1 2 G , 1 2 B のそれぞれの利得係数を調整することによって、各色用の有機エレクトロルミネッセンス素子 1 4 R , 1 4 G , 1 4 B を発光させる電流レンジを調整することができる。

【 0 1 3 6 】

従って、各色用ドライバ 4 a R , 4 a G , 4 a B は、各色用の有機エレクトロルミネッセンス素子 1 4 R , 1 4 G , 1 4 B の特性に合わせてそれぞれの特性の異なる回路形成をする必要はなく、全て同じ特性の回路で構成することができる。ここで、図 1 5 における変換トランジスタ 1 2 R , 1 2 G , 1 2 B の配置場所については、本実施形態で示した場所に限定されるものではなく、例えば、第 2 ~ 第 8 の実施の形態で示した配置を適用することも可能である。

【 0 1 3 7 】

なお、上記各実施の形態においては、走査ドライバ 3 及びデータドライバ 4 を薄膜トランジスタにより構成されていても良く、またシリコンベースの MOS トランジスタにより構成されていても良い。

【 0 1 3 8 】

また、上記各実施の形態において、画素回路 1 0 又は 1 0 A をマトリクス状に配置した

10

20

30

40

50

表示装置に適用した場合について説明したが、どのような形状に配置した場合であっても適用することができる。

【0139】

また、上記各実施の形態においては、有機エレクトロルミネッセンス素子を用いた場合について説明したが、これに限るものではなく、例えば発光ダイオード(LED)、レーザダイオード(LD)、FE(Field emission)素子等の電流駆動により発光する素子を備えた電子装置に対しても、本発明に係る回路構成は適用することができる。これ以外に磁気抵抗RAM(Magnetoresistive RAM)などの非発光型の電流駆動素子を備えた電子装置に対しても本発明に係る回路構成にも適用することができる。

【0140】

磁気抵抗RAMは、例えば、図17に示すように、強磁性金属層からなる2つの電極21及び22間に、絶縁体からなる障壁層23が介挿されて構成されている。そして、前記電極21及び22巻に、前記障壁層23を介してトンネル電流を流したときに、このトンネル電流の大きさが上下の強磁性金属の磁化の向きによって変化することを利用して、記憶を行うようにしたものである。つまり、一方の電極22を基準層としてその磁化の向きを固定し、他方の電極21をデータ記録層とする。そして、書き込み電極24に電流を流し、これによって発生する磁界により、データ記録層としての電極21の磁化の向きを変えることによって情報の記録を行う。そして、記録情報の読み出しを行う場合には、書き込み電極24に逆方向の電流を流し、このときのトンネル抵抗の変化を電氣的に読み出すことによって行っている。

【0141】

また、前記有機エレクトロルミネッセンス装置としては、例えば、モバイル型のパーソナルコンピュータ、携帯電話、デジタルスチルカメラ等に適用することができる。

【0142】

図18は、モバイル型のパーソナルコンピュータの構成を示す斜視図である。

図18において、パーソナルコンピュータ100は、キーボード102を備えた本体部104と、前述の電気光学装置が適用された有機エレクトロルミネッセンス装置からなる表示ユニット106とから構成されている。

【0143】

図19は、携帯電話の斜視図である。図19において、携帯電話200は、複数の操作ボタン202の他、受話口204、送話口206と共に、前述の電気光学装置が適用された有機エレクトロルミネッセンス装置からなる表示パネル208を備えている。

【0144】

図20は、デジタルスチルカメラ300の構成を示す斜視図である。なお、外部機器との接続についても簡易的に示している。

通常のカメラは、被写体の光像によってフィルムを感光するのに対してデジタルスチルカメラ300は被写体の光像をCCD(Charge coupled device)等の撮像素子により光電変換して撮像信号を生成するものである。ここで、デジタルスチルカメラ300におけるケース302の背面には、上述した電気光学装置が適用された有機エレクトロルミネッセンス装置からなる表示パネル304が設けられ、CCDによる撮像信号に基づいて、表示を行う構成となっている。このため、表示パネル304は、被写体を表示するファインダとして機能する。また、ケース302の観察側(図においては裏面側)には、光学レンズやCCD等を含んだ受光ユニット306が設けられている。

【0145】

ここで、撮像者が表示パネル304に表示された被写体像を確認して、シャッターボタン308を押下すると、その時点におけるCCDの撮像信号が、回路基板310のメモリに転送・格納される。また、このデジタルスチルカメラ300にあっては、ケース302の側面にビデオ信号出力端子312と、データ通信用の入出力端子314とが設けられている。そして、図に示されるように、前者のビデオ信号出力端子312には、テレビモニタ430が、また、後者のデータ通信用の入出力端子314にはパーソナルコンピュータ

10

20

30

40

50

440が、それぞれ必要に応じて接続される。さらに、所定の操作によって、回路基板310のメモリに格納された撮像信号が、テレビモニタ430や、パーソナルコンピュータ440に出力される構成となっている。

【0146】

なお、電子機器としては、図18のパーソナルコンピュータや、図19の携帯電話、図20のデジタルスチルカメラの他にも、テレビ、ビューファインダ型及びモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた機器等を挙げることができる。そして、これらの各種電子機器に表示部として、上述した電気光学装置からなる表示装置が適用可能なのはいうまでもない。

10

【0147】

【発明の効果】

本発明によれば、電流駆動による電気光学素子の駆動制御をより高精度に行い且つ構成素子数の低減を図ることができる。

【図面の簡単な説明】

【図1】 本発明を適用した表示装置の概略構成を示すブロック図である。

【図2】 本発明の第1の実施の形態における表示装置の要部の概略構成を示すブロック図である。

【図3】 第1の実施の形態における画素回路の一例を示す回路図である。

【図4】 第2の実施の形態における表示装置の要部の概略構成を示すブロック図である。

20

【図5】 第3の実施の形態における表示装置の要部の概略構成を示すブロック図である。

【図6】 第3の実施の形態における画素回路の一例を示す回路図である。

【図7】 第4の実施の形態における表示装置の要部の概略構成を示すブロック図である。

【図8】 第5の実施の形態における表示装置の要部の概略構成を示すブロック図である。

【図9】 第5の実施の形態の動作説明に供する回路図である。

【図10】 第5の実施の形態の動作説明に供する説明図である。

30

【図11】 第6の実施の形態における表示装置の要部の概略構成を示すブロック図である。

【図12】 第7の実施の形態における表示装置の要部の概略構成を示すブロック図である。

【図13】 第7の実施の形態の動作説明に供する回路図である。

【図14】 第7の実施の形態の動作説明に供する説明図である。

【図15】 第8の実施の形態における表示装置の要部の概略構成を示すブロック図である。

【図16】 第9の実施の形態における表示装置の要部の概略構成を示すブロック図である。

40

【図17】 本発明に係る電気光学装置を適用した磁気抵抗RAMの概略構成を示す構成図である。

【図18】 本発明に係る電気光学装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。

【図19】 本発明に係る電気光学装置を適用した電子機器の一例たる携帯電話の構成を示す斜視図である。

【図20】 本発明に係る電気光学装置を適用した電子機器の一例たるデジタルスチルカメラの背面側の構成を示す斜視図である。

【図21】 従来の表示装置の一例を示すブロック図である。

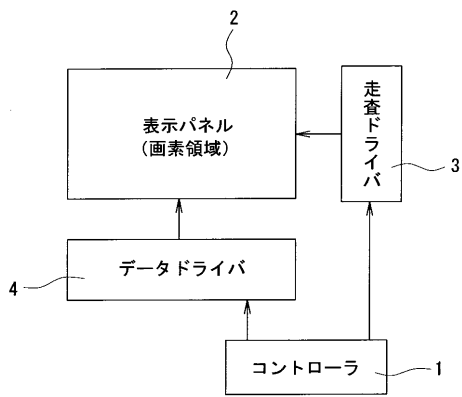
【図22】 従来の画素回路の一例を示す回路図である。

50

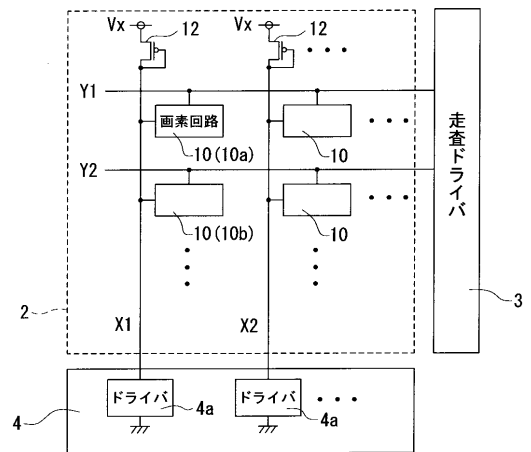
【符号の説明】

- 1 コントローラ
- 2、2 A、2 B、2 C、2 D 画素領域
- 3 走査ドライバ
- 4 データドライバ
- 4 a ドライバ
- 5、5 A、5 B、5 C 電流電圧変換回路
- 10、10 A 画素回路
- 12 変換トランジスタ
- 13 抵抗
- 14 有機エレクトロルミネッセンス素子

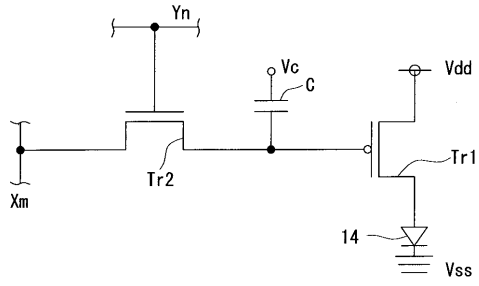
【図1】



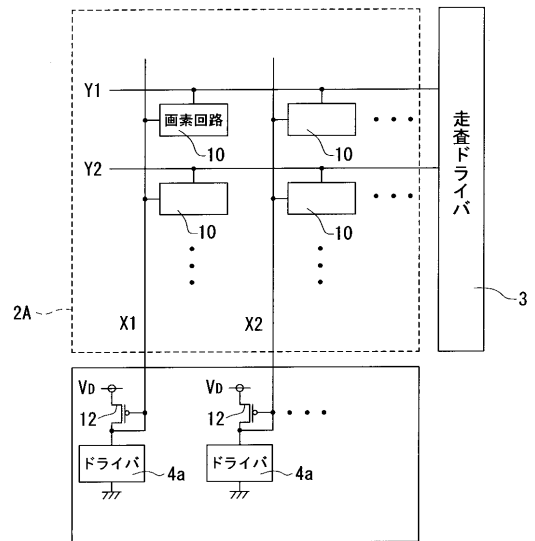
【図2】



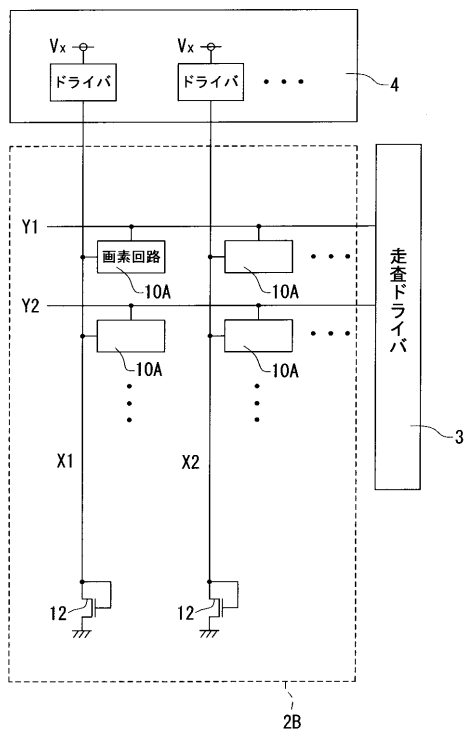
【図3】



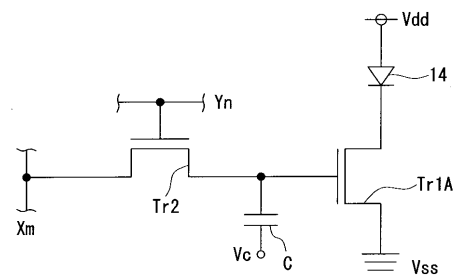
【図4】



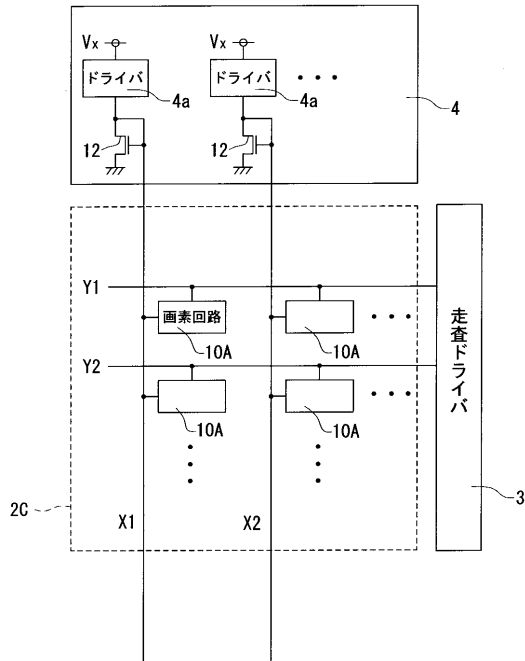
【図5】



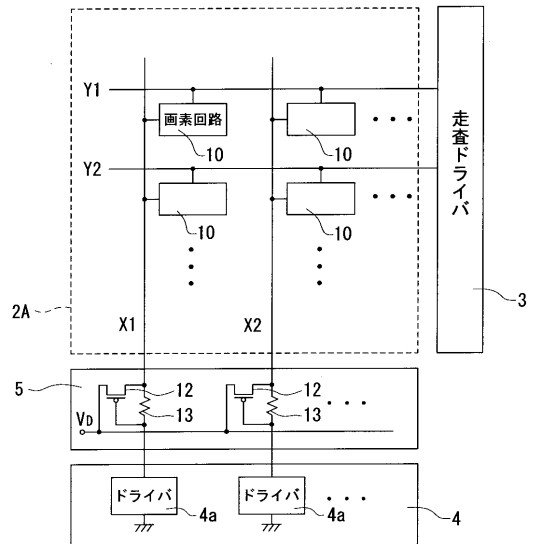
【図6】



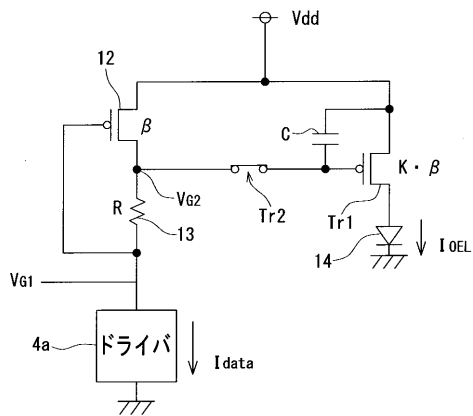
【図7】



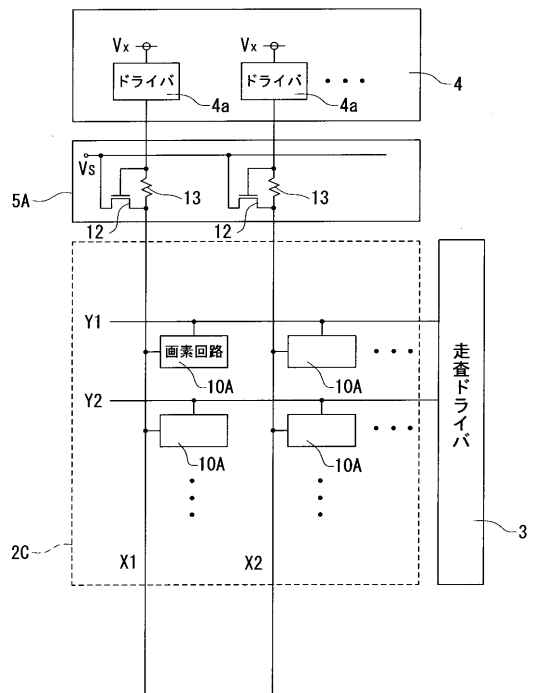
【図8】



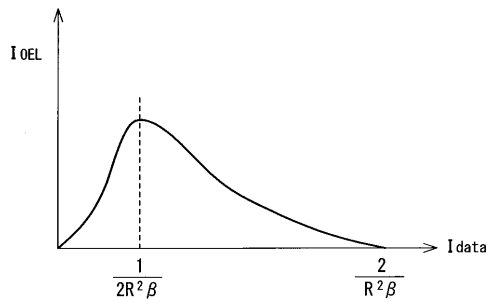
【図9】



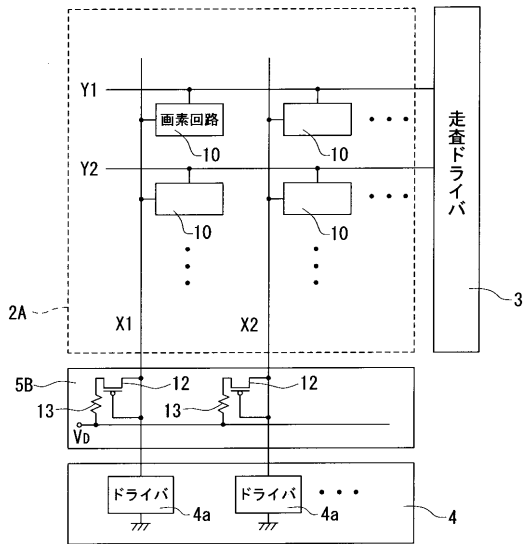
【図11】



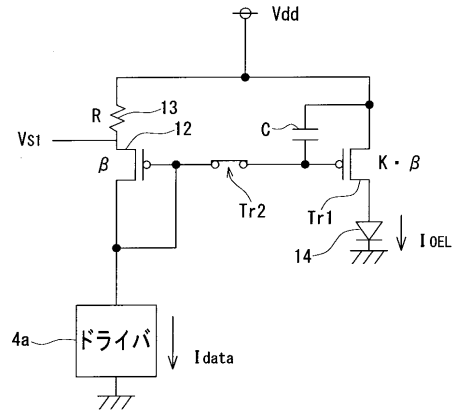
【図10】



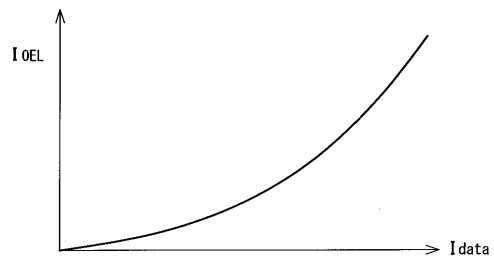
【図12】



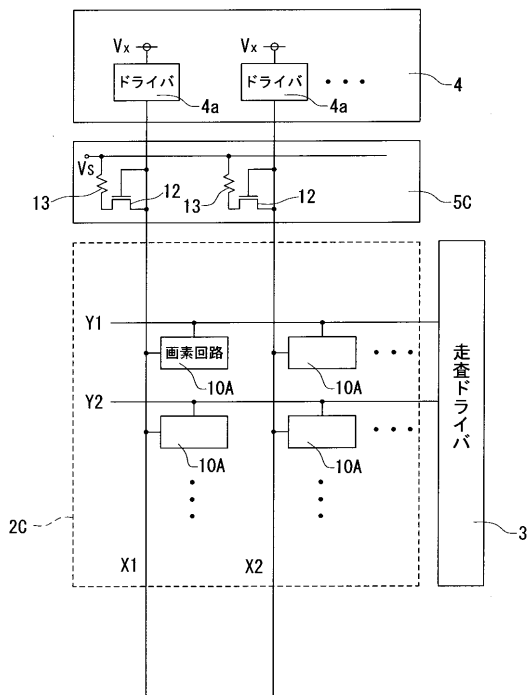
【図13】



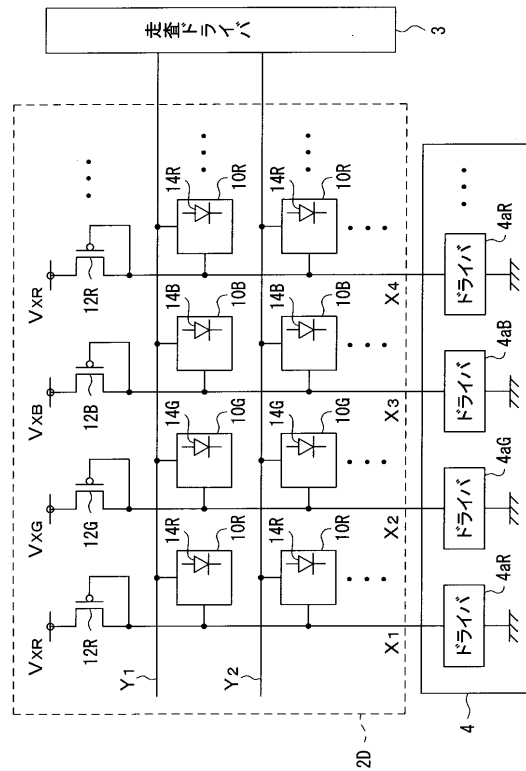
【図14】



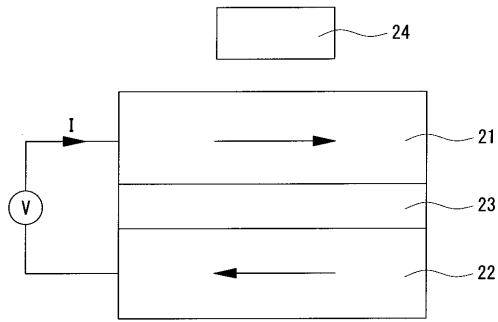
【図15】



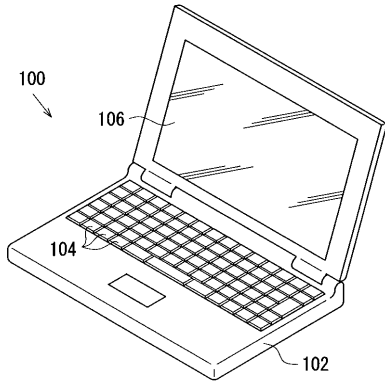
【図16】



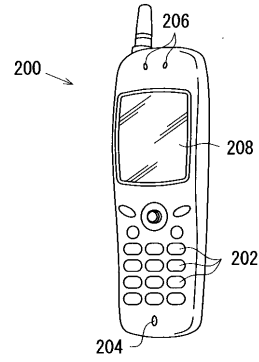
【図17】



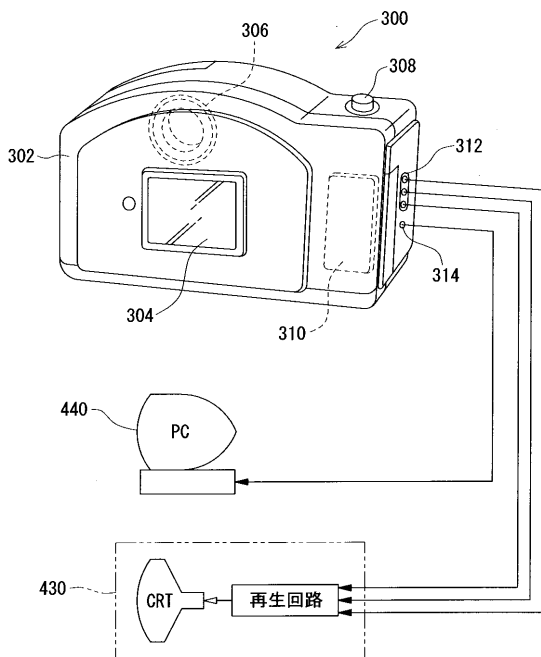
【図18】



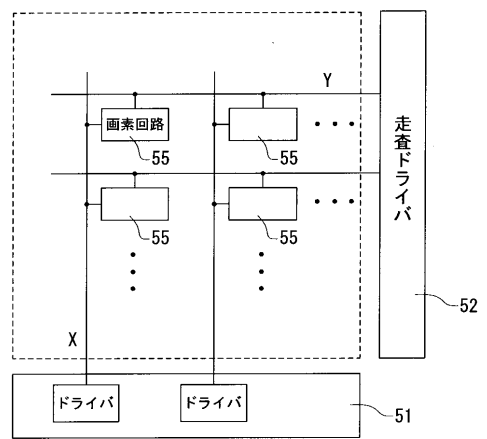
【図19】



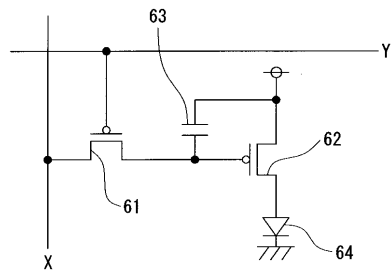
【図20】



【図21】



【図22】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 4 2 L
H 0 1 L 29/78 6 1 4

(56)参考文献 特開2002-287664(JP,A)
国際公開第99/065012(WO,A1)
特表2002-518691(JP,A)
特開平11-282419(JP,A)
国際公開第01/006484(WO,A1)
特開2002-072947(JP,A)
特開2002-215093(JP,A)
特開2000-056847(JP,A)

(58)調査した分野(Int.Cl., DB名)
G09G 3/30,3/20