

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 11 月 29 日(29.11.2012)



(10) 国際公開番号
WO 2012/161187 A1

- (51) 国際特許分類:
H04N 7/173 (2011.01)
- (21) 国際出願番号: PCT/JP2012/063040
- (22) 国際出願日: 2012 年 5 月 22 日(22.05.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-117387 2011 年 5 月 25 日(25.05.2011) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 熊倉 威
(KUMAKURA, Takeshi).
- (74) 代理人: 特許業務法人原謙三国際特許事務所
(HARAKENZO WORLD PATENT & TRADEMARK);

〒5300041 大阪府大阪市北区天神橋 2 丁目北 2
番 6 号 大和南森町ビル Osaka (JP).

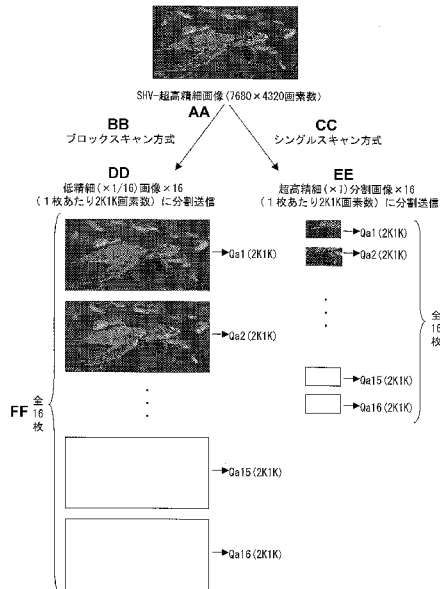
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: DATA STRUCTURE, VIDEO TRANSMISSION DEVICE, VIDEO RECEPTION DEVICE, DISPLAY DEVICE, VIDEO TRANSMISSION METHOD, AND RECORDING MEDIUM

(54) 発明の名称: データ構造、映像送信装置、映像受信装置、表示装置、映像送信方法、記録媒体

[図2]



AA SHV ultra-high-definition image (7680 X 4320 pixels)
BB Block-scan method
CC Single-scan method
DD Divided into and transmitted as 16 x low definition (x1/16) images (2K1K pixels each).
EE Divided into and transmitted as 16 x ultra-high-definition (x1) images (2K1K pixels each).
FF 16 in total

(57) Abstract: This data structure includes: content data indicating the content of an original image; and identification data indicating whether a transmission method is a first or a second method; using as the first method a method that divides the original image into an n-number of regions (n being an integer of at least 2) and transmits same on 1st to nth paths and using as the second method a method that divides the original image into an n-number of images (n being an integer of at least 2) having a lower definition than the original image and transmits same on the 1st to nth paths. As a result, a video reception device compatible with both single-scan and block-scan methods is readily achievable.

(57) 要約: 本データ構造は、原画像を n 個 (n は 2 以上の整数) の領域に分割して第 1 ~ 第 n 系統で送信する方式を第 1 方式、原画像を原画像よりも低精細の n 枚 (n は 2 以上の整数) の画像に分割して第 1 ~ 第 n 系統で送信する方式を第 2 方式として、原画像の内容を示すコンテンツデータと、送信方式が第 1 または第 2 方式であることを示す識別データとを含む。こうすれば、シングルスキャン方式およびブロックスキャン方式に対応する映像受信装置の実現が容易になる。

WO 2012/161187 A1

WO 2012/161187 A1



(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG). 添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：

データ構造、映像送信装置、映像受信装置、表示装置、映像送信方法、記録媒体

技術分野

[0001] 本発明は映像技術に関する。

背景技術

[0002] 現行の高精細度テレビジョン放送（High Definition television：いわゆるフルHD（FHD）の画素数は、横1920×縦1080（いわゆる2K1K）であるが、フルHDの4倍の画素数（いわゆる4K2K）あるいは16倍の画素数（いわゆる超高精細や8K4K）の映像規格（スーパーハイビジョンSHVもこの1つ）が提唱されている。

[0003] 例えば超高精細映像の送信方式としては、超高精細の原画像（フレーム）を高精細の n 領域（ n は複数）の画像に分割して n 系統で送信する方式（シングルスキャン・マルチディスプレイ伝送方式、以下単にシングルスキャン方式）や、超高精細の原画像を、該原画像よりも低精細の n 枚（ n は複数）の画像（互いに補間するように画素が間引きされた、いわゆる間引き画像）に分割し、 n 系統で送信する方式（ブロックスキャン・シングルディスプレイ伝送方式、以下単にブロックスキャン方式）が提唱されている（例えば、特許文献1参照）。

先行技術文献

特許文献

[0004] 特許文献1：特開2009-130639号公報

発明の概要

発明が解決しようとする課題

[0005] このように、ブロックスキャン方式とシングルスキャン方式とでは、画像

の分割（伝送）方法が異なるため、ブロックスキャン方式に対応する映像受信装置ではシングルスキャン方式で送信された映像に対応できず、シングルスキャン方式に対応する映像受信装置ではブロックスキャン方式で送信された映像に対応できないといった問題があり、両方式に対応しうる映像受信装置の実現が望まれている。

[0006] 本発明の目的の1つは、両方式に対応しうる映像受信装置の実現を容易にすることである。

課題を解決するための手段

[0007] 本データ構造は、原画像を n 個（ n は2以上の整数）の領域に分割して第1～第 n 系統（チャンネル）で送信する方式を第1方式、原画像を原画像よりも低精細の n 枚（ n は2以上の整数）の画像に分割して第1～第 n 系統（チャンネル）で送信する方式を第2方式として、原画像の内容を示すコンテンツデータと、送信方式が第1または第2方式であることを示す識別データとを含むものである。

[0008] このように、コンテンツデータと送信方式を示す識別データとを含むデータ構造にすることで、両方式に対応しうる映像受信装置の実現を容易にすることができる。

発明の効果

[0009] シングルスキャン方式およびブロックスキャン方式に対応しうる映像受信装置の実現を容易にすることができる。

図面の簡単な説明

[0010] [図1]実施例1の映像送信装置および映像受信装置の構成例を示す模式図である。

[図2]シングルスキャン方式とブロックスキャン方式とを説明する模式図である。

[図3]実施例1におけるブロックスキャン方式のピクセルマッピングを示す模式図である。

[図4]実施例1におけるシングルスキャン方式のピクセルマッピングを示す模

式図である。

[図5]HDMI 伝送の映像データにおける補助データの位置を示す模式図である。

[図6]映像送信装置および映像受信装置間の伝送にHDMIを用いる場合の構成例を示す模式図である。

[図7]実施例1における補助データ（識別データ含む）の具体例を示す表である。

[図8]実施例2の映像送信装置および映像受信装置の構成例を示す模式図である。

[図9]実施例2におけるブロックスキャン方式のピクセルマッピングを示す模式図である。

[図10]実施例2における補助データ（識別データ含む）の具体例を示す表である。

[図11]実施例3にかかる液晶表示装置の構成を示す模式図である。

発明を実施するための形態

[0011] 〔実施例1〕

まず、スーパーハイビジョンの映像データの入力（送信）方式として、原画像（フレーム）を、精細度を変えずに16領域の画像に分割して16系統で送信するシングルスキャン方式（図2参照）と、原画像を、該原画像よりも1/16の精細度に落とした16枚の画像（互いに補間するように画素が間引きされた、いわゆる間引き画像）に分割し、n系統で送信するブロックスキャン方式（図2参照）とがある。なお、ブロックスキャン方式では、1系統（1チャンネル）でも1/16の精細度（ピクセルが間引かれた状態）の全体画像を見ることができる。

[0012] 実施例1の映像送信装置ITAは、図1に示すように、原画像を16枚に分割し、第1～第16系統の映像データ（コンテンツデータ含む）を生成する映像データ生成回路IGCと、第1～第16系統の映像データの少なくとも1系統に、（分割）送信方式を示す識別データを挿入する識別データ挿入

回路 I A C と、第 1 ～第 1 6 系統の映像データそれぞれを差動伝送路（例えば、T M D S）によって送信する出力処理回路 O P C とを含む。なお、識別データ挿入回路 I A C が、第 1 ～第 1 6 系統すべての映像データに同一の識別データを挿入するような構成でもよい。

[0013] また、実施例 1 の表示装置 D S A は、入力処理回路 I P C、識別データ読み取り回路 I R C およびピクセルマッピング回路 P M C を含む映像受信装置 I R A と、4 つの分割表示領域 D D A 1 ～D D A 4 を含む表示パネル D P と、4 つの分割表示領域 D D A 1 ～D D A 4 それぞれを駆動するパネル駆動回路 P D 1 ～P D 4 とを含む。なお、表示パネル D P は、例えば、8 K 4 K パネル（7 6 8 0 × 4 3 2 0 画素）であり、4 分割の仕方は、上側を左右 2 つ、下側を左右 2 つに分割する方式（図 1 参照）と、上下に分けずに、左右方向に 4 つに分割する方式とがある。8 K 4 K パネルについては、後述のように、上側を左右方向に 4 つ、下側を左右方向に 4 つに分割する方式（8 分割方式）もある。

[0014] 入力処理回路 I P C には、出力処理回路 O P C から出力された第 1 ～第 1 6 系統の映像データ Q a 1 ～Q a 1 6 が並列（同時）入力される。入力処理回路 I P C は、第 1 ～第 1 6 系統の映像データに、各ピクセルデータの同期処理、入力映像規格に適したパネル表示を行うための γ カーブ補正、色温度補正および色域変換等を行い、映像データ（Q b 1 ～Q b 1 6）を識別データ読み取り回路 I R C に出力する。

[0015] 識別データ読み取り回路 I R C は、第 1 ～第 1 6 系統の映像データから識別データを読み取り、これら映像データの送信方式がシングルスキャン方式かブロックスキャン方式かを認識し、映像データ Q b 1 ～Q b 1 6 と送信方式信号 T F S とをピクセルマッピング回路 P M C に出力する。

[0016] ピクセルマッピング回路 P M C は、第 1 ～第 1 6 系統の映像データを、送信方式信号 T F S およびパネル駆動方式（4 分割駆動、図 1 参照）に応じて並び替え（ピクセルマッピング）、表示制御基板 D C 1 ～D C 4 に出力する。表示制御基板 D C 1 ～D C 4 は、パネル駆動回路 P D 1 ～P D 4 それぞれ

を制御する。具体的には、ブロックスキャン方式であれば、例えば図3のようにピクセルマッピングを行い、シングルスキャン方式であれば、例えば図4のようにピクセルマッピングを行う。

[0017] 図5は、第1～第16系統の各系統の入力にHDMI（高精細マルチメディアインターフェース）を用いた場合の映像データの入力状況（1系統分）を示す模式図である。図5に示すように、映像表示期間IDP以外のブランキング期間（垂直ブランキング期間VBPおよび水平ブランキング期間HBP）には、補助データ期間ADPが設けられており、この補助データ期間ADPには、オーディオデータ、フレーム解像度、および色数等の補助データが伝送される。補助データ期間ADPには空き領域（特定の補助データが割り当てられていない領域、リザーブ領域）が設けられているため、例えば、この空き領域に識別データ（フラグ）を挿入すればよい（特開2006-352599および特開2005-184441参照のこと）。

[0018] 映像送信装置ITAと映像受信装置IRAとの間のHDMI伝送路（1系統分）は、図6に示すように、データチャネル3本（Da-CH0, Da-CH1, Da-CH2）と、クロックチャネル（CK-CH）1本とを含んでおり、補助データはパケット化されてデータチャネル3本を介して送信され、その内容はパケットヘッダーのType値（アドレス）に指定されている。

[0019] 図7は、実施例1の映像データに含まれる補助データの一例である。アドレスは補助データ内のバイトアドレスを示している。まず、補助データの1つとして、送信方式（シングルスキャン方式またはブロックスキャン方式）を示す識別データが含まれ、ブロックスキャン方式の場合（アドレス0の補助データの値が1の場合）は、さらに、1ブロックの水平サイズ（例えば、8画素）を示す補助データと、1ブロックの垂直サイズ（例えば、4ライン）を示す補助データと、入力系統（0～15）を示す補助データとが含まれる。

[0020] シングルスキャン方式では、1ブロックの水平サイズおよび垂直サイズは

無関係なので0とする。入力系統の補助データはオプションであり、各系統で伝送するピクセルデータの位置を示す。この入力系統の補助データを付加することで、入力系統が正しくなくても（すなわち、16本のケーブルを差し間違えても）、ピクセルマッピング回路PMCは、正しい位置にピクセルをもっていくことができる。もっとも、ケーブルごとに対応するピクセル位置が決まっているときは不要である（特開2005-18441を参照）。

[0021] このように、本実施例によれば、超高精細映像を伝送するための複数の入力方式に対応しうるディスプレイの実現を容易にすることができる。すなわち、ディスプレイの入力部の回路を両方の入力方式で共通化することができ、回路規模とコストを削減することができる。

[0022] また、映像レコーダ側は、片方の入力方式で保存しておけばよく、HDD（ハードディスク）などの記録容量を節約できる。また、ユーザーは入力方式を気にしながら、システムセッティングをしなくて済むというメリットもある。

[0023] [実施例2]

実施例1では、原画像を16枚に分割し、第1～第16系統で伝送しているが、これに限定されない。例えば、図8に示すように、映像送信装置ITAが原画像を4枚に分割し、第1～第4系統（映像データQA1～QA4）で伝送してもよい。この場合、原画像が8K4Kサイズであれば、1系統あたり4K2K画素数が伝送され、送信方式信号TFSがブロックスキャン方式を示している場合、ピクセルマッピング回路PMCは、例えば、図9のようにピクセルマッピングを行う。

[0024] 図10は、実施例2の映像データに含まれる補助データの一例である。図10に示すように、入力系統（0～3）を示す補助データのみならず、入力数（4）を示す補助データを付加してもよい。

[0025] [実施例3]

実施例3にかかる液晶表示装置LCDは、フルHD画素数（横1920画素×縦1080画素）の16倍の画素数（8K4K）を有する映像規格（例

例えば、横7680画素×縦4320画素のスーパーハイビジョン）に対応するものであり、図11に示すように、入力処理回路IPC、識別データ読み取り回路IRC、ピクセルマッピング回路PMC、4つの表示制御基板（タイミングコントローラ基板）DC1～DC4、液晶パネルLCP、4つのゲートドライバGD1～GD4、2つのソースドライバSD1～SD2、4つのCSドライバCD1～CD4、それぞれが異なる商用電源に接続される3つの電源装置（図示せず）、電源コントローラ（図示せず）、バックライトBL、バックライトドライバBLD、およびバックライトコントローラBLCを備える。

[0026] 入力される映像信号Qa1～Qa16には、ブロックスキャンフォーマットであるか、シングルスキャンフォーマットであるかを識別できるような識別データ（補助データ）が付加されており、入力処理回路IPCでは、映像信号Qa1～Qa16に上記の処理を行い、映像信号Qb1～Qb16を識別データ読み取り回路IRCに出力する。

[0027] 識別データ読み取り回路IRCは、第1～第16系統の映像データから識別データを読み取り、これら映像データの送信方式がシングルスキャン方式かブロックスキャン方式かを認識し、送信方式信号TFSをピクセルマッピング回路PMCに出力する。ピクセルマッピング回路PMCは、送信方式信号TFSに応じてピクセルマッピングを行う。

[0028] ここで、表示制御基板DC1は、2つの映像処理回路EP1・EP2および2つのタイミングコントローラTC1・TC2を備え、表示制御基板DC2は、2つの映像処理回路EP3・EP4および2つのタイミングコントローラTC3・TC4を備え、表示制御基板DC3は、2つの映像処理回路EP5・EP6および2つのタイミングコントローラTC5・TC6を備え、表示制御基板DC4は、2つの映像処理回路EP7・EP8および2つのタイミングコントローラTC7・TC8を備える。

[0029] ピクセルマッピング回路PMCは、ローカルエリア1（液晶パネルLCPを上下左右に4分割したときの左上領域）の左半分AR1に対応する映像信

号（2 K 2 K画素数）を、2本（フルHD画素数の映像信号Q c 1・Q c 2）に分割して表示制御基板DC 1の映像処理回路EP 1に出力し、上記ローカルエリア1の右半分AR 2に対応する映像信号（2 K 2 K画素数）を、2本（フルHD画素数の映像信号Q c 3・Q c 4）に分割して表示制御基板DC 1の映像処理回路EP 2に出力し、ローカルエリア2（液晶パネルLCPを上下左右に4分割したときの右上領域）の左半分AR 3に対応する映像信号（2 K 2 K画素数）を、2本（フルHD画素数の映像信号Q c 5・Q c 6）に分割して表示制御基板DC 2の映像処理回路EP 3に出力し、上記ローカルエリア2の右半分AR 4に対応する映像信号（2 K 2 K画素数）を、2本（フルHD画素数の映像信号Q c 7・Q c 8）に分割して表示制御基板DC 2の映像処理回路EP 4に出力し、ローカルエリア3（液晶パネルLCPを上下左右に4分割したときの左下領域）の左半分AR 5に対応する映像信号（2 K 2 K画素数）を、2本（フルHD画素数の映像信号Q c 9・Q c 10）に分割して表示制御基板DC 3の映像処理回路EP 5に出力し、ローカルエリア3の右半分AR 6に対応する映像信号（2 K 2 K画素数）を、2本（フルHD画素数の映像信号Q c 11・Q c 12）に分割して表示制御基板DC 3の映像処理回路EP 6に出力し、ローカルエリア4（液晶パネルLCPを上下左右に4分割したときの右下領域）の左半分AR 7に対応する映像信号（2 K 2 K画素数）を、2本（フルHD画素数の映像信号Q c 13・Q c 14）に分割して表示制御基板DC 4の映像処理回路EP 7に出力し、上記ローカルエリア4の右半分AR 8に対応する映像信号（2 K 2 K画素数）を、2本（フルHD画素数の映像信号Q c 15・Q c 16）に分割して表示制御基板DC 4の映像処理回路EP 8に出力する。

[0030] さらに、ピクセルマッピング回路PMCは、表示制御基板DC 1のタイミングコントローラTC 1に同期信号SYS（垂直同期信号、水平同期信号、クロック信号、データイネーブル信号等）を出力し、これを受けたタイミングコントローラTC 1は、この同期信号SYSを、表示制御基板DC 1～DC 4に接続された基板間共有線SSLに送信する。

- [0031] タイミングコントローラTC1は、ピクセルマッピング回路PMCから受けた同期信号SYSを受けて映像処理回路EP1と協働し、映像信号Qc1・Qc2に階調変換処理等の映像処理を行った後に、AR1に対応するソースドライバ基板（図示せず）にソース制御信号SC1を出力し、ゲートドライバGD1のゲートドライバ基板（図示せず）にゲート制御信号GC1を出力し、CSドライバCD1にCS制御信号CC1を出力する。
- [0032] タイミングコントローラTC2は、タイミングコントローラTC1から基板間共有線SSLを介して送信された同期信号SYSを受けて映像処理回路EP2と協働し、映像信号Qc3・Qc4に上記映像処理を行った後に、ARR2に対応するソースドライバ基板（図示せず）にソース制御信号SC2を出力する。
- [0033] タイミングコントローラTC3は、タイミングコントローラTC1から基板間共有線SSLを介して送信された同期信号SYSを受けて映像処理回路EP3と協働し、映像信号Qc5・Qc6に上記映像処理を行った後に、ARR3に対応するソースドライバ基板（図示せず）にソース制御信号SC3を出力する。
- [0034] タイミングコントローラTC4は、タイミングコントローラTC1から基板間共有線SSLを介して送信された同期信号SYSを受けて映像処理回路EP4と協働し、映像信号Qc7・Qc8に上記映像処理を行った後に、ARR4に対応するソースドライバ基板（図示せず）にソース制御信号SC4を出力し、ゲートドライバGD2のゲートドライバ基板（図示せず）にゲート制御信号GC2を出力し、CSドライバCD2にCS制御信号CC2を出力する。
- [0035] タイミングコントローラTC5は、タイミングコントローラTC1から基板間共有線SSLを介して送信された同期信号SYSを受けて映像処理回路EP5と協働し、映像信号Qc9・Qc10に上記映像処理を行った後に、ARR5に対応するソースドライバ基板（図示せず）にソース制御信号SC5を出力し、ゲートドライバGD3のゲートドライバ基板（図示せず）にゲート

ト制御信号GC3を出力し、CSドライバCD3にCS制御信号CC3を出力する。

[0036] タイミングコントローラTC6は、タイミングコントローラTC1から基板間共有線SSLを介して送信された同期信号SYSを受けて映像処理回路EP6と協働し、映像信号Qc11・Qc12に上記映像処理を行った後に、AR6に対応するソースドライバ基板（図示せず）にソース制御信号SC6を出力する。

[0037] タイミングコントローラTC7は、タイミングコントローラTC1から基板間共有線SSLを介して送信された同期信号SYSを受けて映像処理回路EP7と協働し、映像信号Qc13・Qc14に上記映像処理を行った後に、AR7に対応するソースドライバ基板（図示せず）にソース制御信号SC7を出力する。

[0038] タイミングコントローラTC8は、タイミングコントローラTC1から基板間共有線SSLを介して送信された同期信号SYSを受けて映像処理回路EP8と協働し、映像信号Qc15・Qc16に上記映像処理を行った後に、AR8に対応するソースドライバ基板（図示せず）にソース制御信号SC8を出力し、ゲートドライバGD4のゲートドライバ基板（図示せず）にゲート制御信号GC4を出力し、CSドライバCD4にCS制御信号CC4を出力する。

[0039] なお、ソース制御信号SC1～SC8には、データ信号、データラッチ信号、ソーススタートパルス、およびソースクロックが含まれ、ゲート制御信号GC1～GC4には、ゲートスタートパルスおよびゲートクロックが含まれる。

[0040] 表示制御基板DC1～DC4は、基板間で各種信号をやり取りあるいは共有することで、互いの動作を同期させている。具体的には、マスターである表示制御基板DC1が、RDY（準備完了）信号をスレーブの表示制御基板DC2に送り、これを受けた表示制御基板DC2は、準備が完了し次第、RDY信号をスレーブの表示制御基板DC3に送り、これを受けた表示制御基

板DC3は、準備が完了し次第、RDY信号をスレーブの表示制御基板DC4に送り、これを受けた表示制御基板DC4は、準備が完了し次第、RDY信号を表示制御基板DC1に返送する。表示制御基板DC1は、RDY信号が返送されたのを受けて、動作開始(SRST)信号を、基板間共有線SSLを介して表示制御基板DC2～DC4に一齐送信する。動作開始(SRST)信号が送信された後には、表示制御基板DC1のタイミングコントローラTC1が、ピクセルマッピング回路PMCから受けた上記同期信号SYSを、基板間共有線SSLを介して、タイミングコントローラTC2～TC8に一齐送信する。

[0041] 液晶パネルLCPは、アクティブマトリクス基板、液晶層（図示せず）および対向基板（図示せず）を備え、アクティブマトリクス基板には、複数の画素電極（図示せず）、複数のTFT（薄膜トランジスタ、図示せず）、行方向（パネルの長辺に沿う方向）に延伸する走査信号線Ga～Gd、列方向に延伸する複数のデータ信号線Sa～Sd、行方向に延伸する保持容量配線（CS配線）CSa～CSd、および列方向に延伸するCS幹配線Ma～Mhが設けられ、対向基板には、共通電極（図示せず）、カラーフィルタ、およびブラックマトリクス（図示せず）が設けられている。

[0042] また、ゲートドライバGD1は、液晶パネルLCPの上半分が有する2つの短辺の一方に沿って設けられ、列方向に並ぶ複数のゲートドライバチップIを含む。垂直ドライバGD2は、液晶パネルLCPの上半分が有する上記2つの短辺の他方に沿って設けられ、列方向に並ぶ複数のゲートドライバチップIを含む。また、ゲートドライバGD3は、液晶パネルLCPの下半分が有する2つの短辺の一方に沿って設けられ、列方向に並ぶ複数のゲートドライバチップIを含む。垂直ドライバGD4は、液晶パネルLCPの下半分が有する上記2つの短辺の他方に沿って設けられ、列方向に並ぶ複数のゲートドライバチップIを含む。そして、パネル上半分に設けられた各走査信号線はゲートドライバGD1・GD2によって駆動され、パネル下半分に設けられた各走査信号線はゲートドライバGD3・GD4によって駆動される。

すなわち、1本の走査信号線がその両側に配置された2つのゲートドライバに接続され、これら2つのゲートドライバからこの1つの走査信号線に同一位相の走査（パルス）信号が供給される。こうすれば、走査信号線のCR（時定数）に起因する信号鈍りのばらつき（行方向の位置によって信号鈍りの度合いが変わること）を抑制することができる。

[0043] ソースドライバSD1は、液晶パネルLCPの上半分が有する1つの長辺に沿って設けられ、行方向に並ぶ48個のソースドライバチップJ（1つのソースドライバチップの出力端子数は960個）と、図示しない4つのソースドライバ基板を含む（1つのソースドライバ基板には12個のソースドライバチップJが装着される）。一方、ソースドライバSD2は、液晶パネルLCPの下半分が有する1つの長辺に沿って設けられ、行方向に並ぶ48個のソースドライバチップJ（1つのソースドライバチップの出力端子数は960個）と、図示しない4つのソースドライバ基板を含む（1つのソースドライバ基板には12個のソースドライバチップJが装着される）。そして、パネル上半分に設けられた各データ信号線はソースドライバSD1によって駆動され、パネル下半分に設けられた各データ信号線はソースドライバSD2によって駆動される。例えば、データ信号線SaはソースドライバSD1によって駆動され、データ信号線ScはソースドライバSD2によって駆動される。

[0044] 液晶パネルLCPは、1つの画素列の上半分（第1領域、パネルの上流側）に対応して2本のデータ信号線が設けられるとともに、この画素列の下半分（第2領域、パネルの下流側）に対応して2本のデータ信号線が設けられた、いわゆる上下分割ダブルソース構造（1画素列あたり4本のデータ信号線が設けられ、同時に4本の走査信号線を選択することが可能な構造）を有し、4倍速駆動が可能である。さらに、液晶パネルLCPは、1つの画素に少なくとも2つの画素電極を備えたいわゆるマルチ画素方式であり、1画素内に形成された明領域と暗領域とによって視野角特性を高めることが可能となっている。

- [0045] なお、パネル上半分に設けられたデータ信号線の本数は、少なくとも7680（画素）×3（原色）×2（ダブルソース）＝46080本であり、パネル上半分に設けられた走査信号線の本数は、少なくとも2160本であり、パネル上半分に設けられた保持容量配線の本数は、少なくとも2160本であり、パネル下半分に設けられたデータ信号線の本数は、少なくとも46080本であり、パネル下半分に設けられた走査信号線の本数は、少なくとも2160本であり、パネル下半分に設けられた保持容量配線の本数は、少なくとも2160本である。
- [0046] 以上のように、本データ構造は、原画像をn個（nは2以上の整数）の領域に分割して第1～第n系統で送信する方式を第1方式、原画像を原画像よりも低精細のn枚（nは2以上の整数）の画像に分割して第1～第n系統で送信する方式を第2方式として、原画像の内容を示すコンテンツデータと、送信方式が第1または第2方式であることを示す識別データとを含むものである。
- [0047] このように、コンテンツデータと送信方式を示す識別データとを含むデータ構造にすることで、両方式に対応しうる映像受信装置の実現を容易にすることができる。
- [0048] 本データ構造では、上記識別データは補助データの1つである構成とすることもできる。
- [0049] 本データ構造では、上記第2方式は、原画像を、それぞれがnの自然数倍の画素を含む複数のブロックに分けるとともにこれらnの自然数倍の画素を第1～第n系統に配分するものであり、第2方式であることを示す識別データを含む場合には、1ブロックのサイズを示すブロックサイズデータも含まれている構成とすることもできる。
- [0050] 本データ構造では、第1～第n系統のいずれに対応するのかを示す系統データも含まれている構成とすることもできる。
- [0051] 本データ構造では、上記n枚の画像それぞれが、高精細度テレビジョン放送の映像規格と同一の画素数を含む構成とすることもできる。

- [0052] 本映像送信装置は、原画像を n 個（ n は 2 以上の整数）の領域に分割して第 1 ～第 n 系統で送信する方式を第 1 方式、原画像を原画像よりも低精細の n 枚（ n は 2 以上の整数）の画像に分割して第 1 ～第 n 系統で送信する方式を第 2 方式として、原画像の内容を示すコンテンツデータと、送信方式が第 1 または第 2 方式であることを示す識別データとを送信するものである。
- [0053] 本映像送信装置は、第 1 ～第 n 系統それぞれに差動伝送路が用いられる構成とすることもできる。
- [0054] 本映像受信装置は、上記データ構造を有する映像データを受け付けるものである。
- [0055] 本映像受信装置は、上記識別データに示された送信方式に応じてコンテンツデータを並び替える構成とすることもできる。
- [0056] 本表示装置は、上記映像受信装置を備える。
- [0057] 本映像送信方法は、原画像を n 個（ n は 2 以上の整数）の領域に分割して第 1 ～第 n 系統で送信する方式を第 1 方式、原画像を原画像よりも低精細の n 枚（ n は 2 以上の整数）の画像に分割して第 1 ～第 n 系統で送信する方式を第 2 方式として、原画像の内容を示すコンテンツデータと、送信方式が第 1 または第 2 方式であることを示す識別データとを送信するものである。
- [0058] 本記録媒体は、上記データ構造を有する映像データが記録された、コンピュータ読み取り可能なものである。
- [0059] 本発明は上記の実施の形態に限定されるものではなく、上記実施の形態を技術常識に基づいて適宜変更したものやそれらを組み合わせて得られるものも本発明の実施の形態に含まれる。

産業上の利用可能性

- [0060] 本発明は、例えば、超高精細の液晶表示装置に好適である。

符号の説明

- [0061] DSA 表示装置
DP 表示パネル
DDA1 ～ DDA4 （表示パネル内の）分割表示領域

I T A 映像送信装置
I R A 映像受信装置
I A C 識別データ挿入回路
I R C 識別データ読み取り回路
P M C ピクセルマッピング回路
T C 1 ～ T C 8 タイミングコントローラ
D C 1 ～ D C 4 表示制御基板
L C P 液晶パネル
P a ～ P d 画素
G a ～ G d 走査信号線
S a ～ S d データ信号線
A R 1 ～ A R 8 （液晶パネル内の）分割表示領域

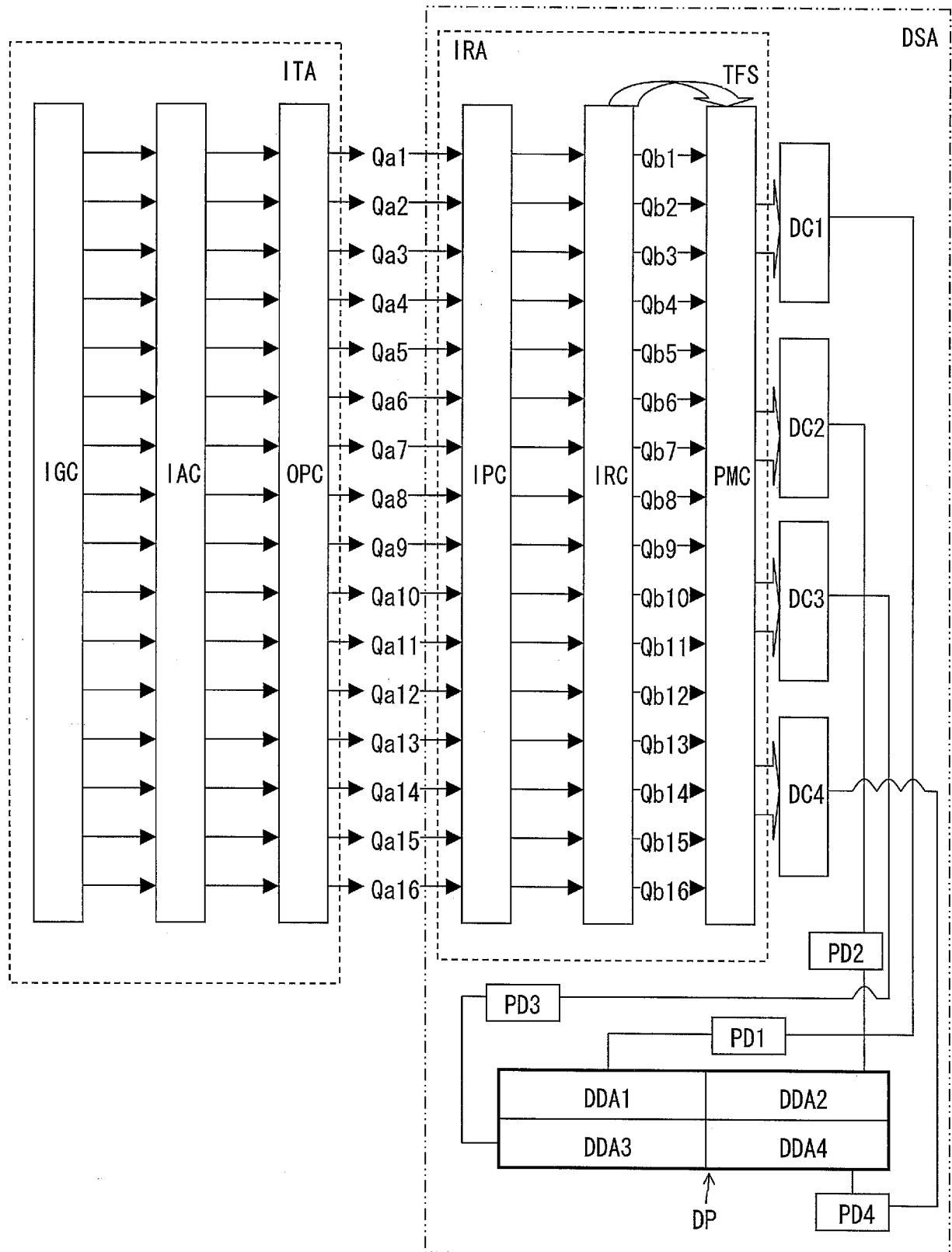
請求の範囲

- [請求項1] 原画像を n 個（ n は 2 以上の整数）の領域に分割して第 1 ～第 n 系統で送信する方式を第 1 方式、原画像を原画像よりも低精細の n 枚（ n は 2 以上の整数）の画像に分割して第 1 ～第 n 系統で送信する方式を第 2 方式として、
- 原画像の内容を示すコンテンツデータと、送信方式が第 1 または第 2 方式であることを示す識別データとを含むデータ構造。
- [請求項2] 上記識別データは補助データの 1 つである請求項 1 記載のデータ構造。
- [請求項3] 上記第 2 方式は、原画像を、それぞれが n の自然数倍の画素を含む複数のブロックに分けるとともにこれら n の自然数倍の画素を第 1 ～第 n 系統に配分するものであり、
- 第 2 方式であることを示す識別データを含む場合には、1 ブロックのサイズを示すブロックサイズデータも含まれている請求項 1 記載のデータ構造。
- [請求項4] 第 1 ～第 n 系統のいずれに対応するのかを示す系統データも含まれている請求項 1 記載のデータ構造。
- [請求項5] 上記 n 枚の画像それぞれが、高精細度テレビジョン放送の映像規格と同一の画素数である請求項 1 記載のデータ構造。
- [請求項6] 原画像を n 個（ n は 2 以上の整数）の領域に分割して第 1 ～第 n 系統で送信する方式を第 1 方式、原画像を原画像よりも低精細の n 枚（ n は 2 以上の整数）の画像に分割して第 1 ～第 n 系統で送信する方式を第 2 方式として、
- 原画像の内容を示すコンテンツデータと、送信方式が第 1 または第 2 方式であることを示す識別データとを送信する映像送信装置。
- [請求項7] 第 1 ～第 n 系統それぞれに差動伝送路が用いられる請求項 6 記載の映像送信装置。
- [請求項8] 請求項 1 記載のデータ構造を有する映像データを受け付ける映像受

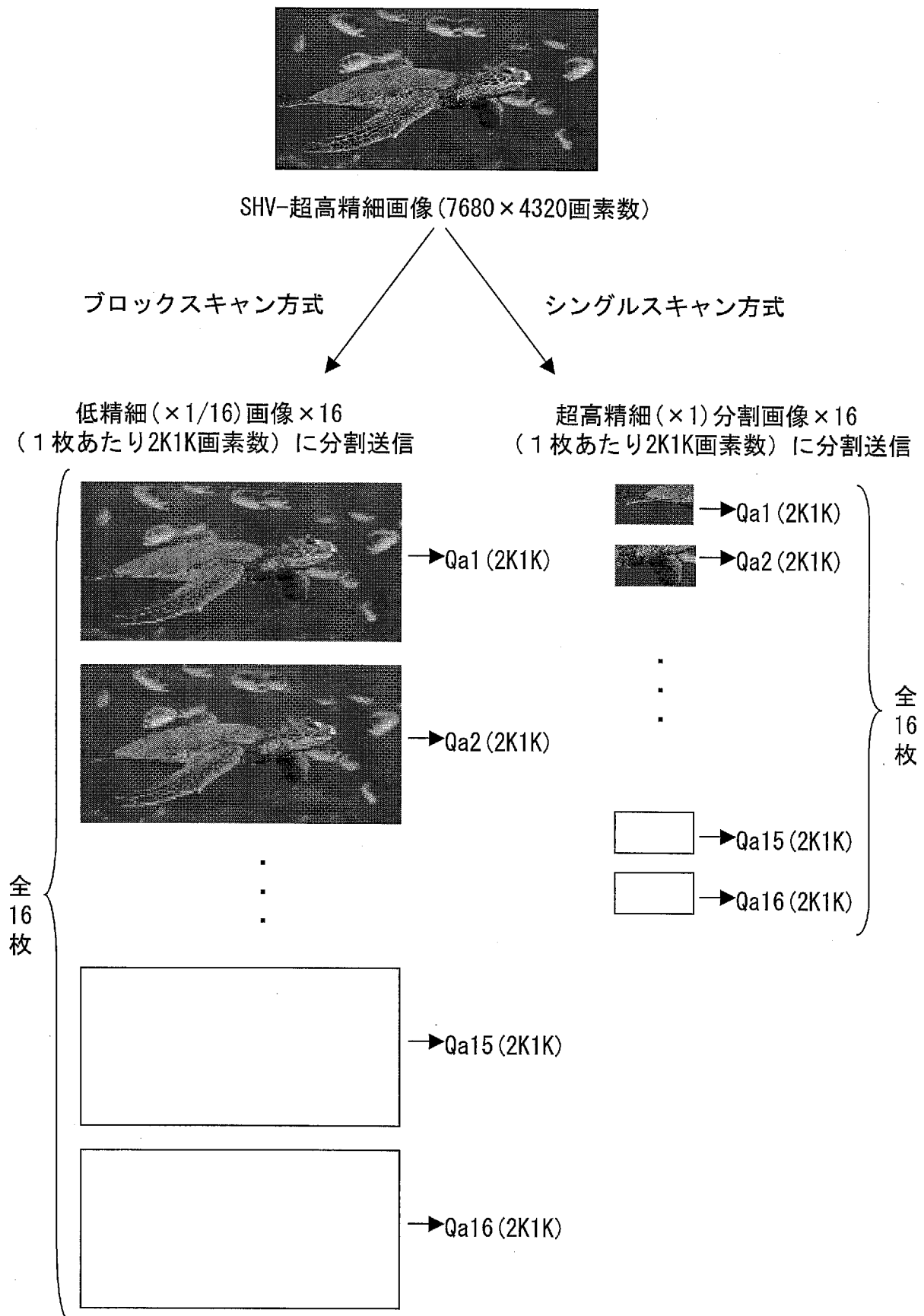
信装置。

- [請求項9] 上記識別データに示された送信方式に応じてコンテンツデータを並び替える請求項8記載の映像受信装置。
- [請求項10] 請求項8記載の映像受信装置を備えた表示装置。
- [請求項11] 原画像を n 個（ n は2以上の整数）の領域に分割して第1～第 n 系統で送信する方式を第1方式、原画像を原画像よりも低精細の n 枚（ n は2以上の整数）の画像に分割して第1～第 n 系統で送信する方式を第2方式として、
原画像の内容を示すコンテンツデータと、送信方式が第1または第2方式であることを示す識別データとを送信する映像送信方法。
- [請求項12] 請求項1記載のデータ構造を有する映像データが記録されたコンピュータ読み取り可能な記録媒体。

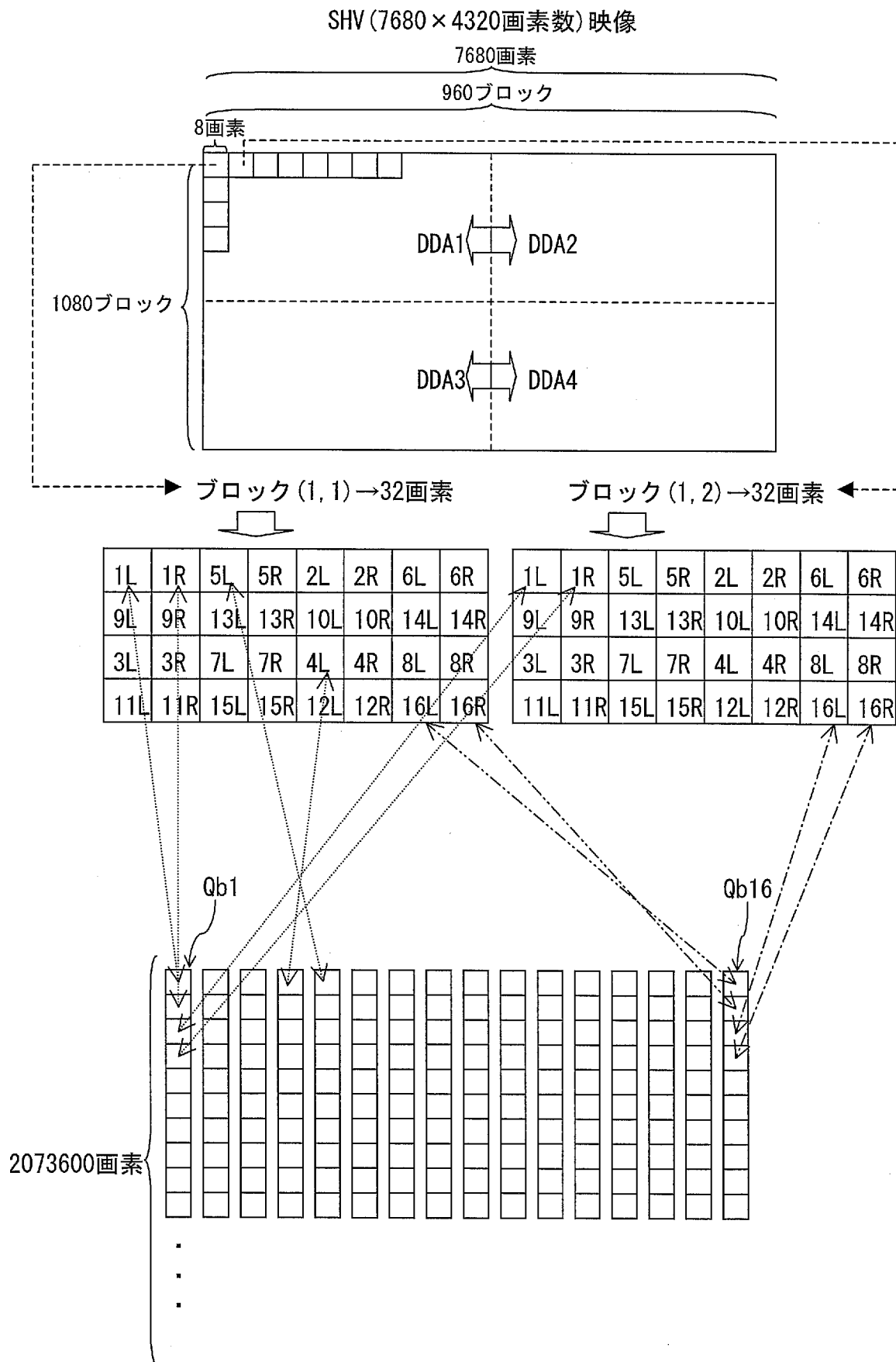
[図1]



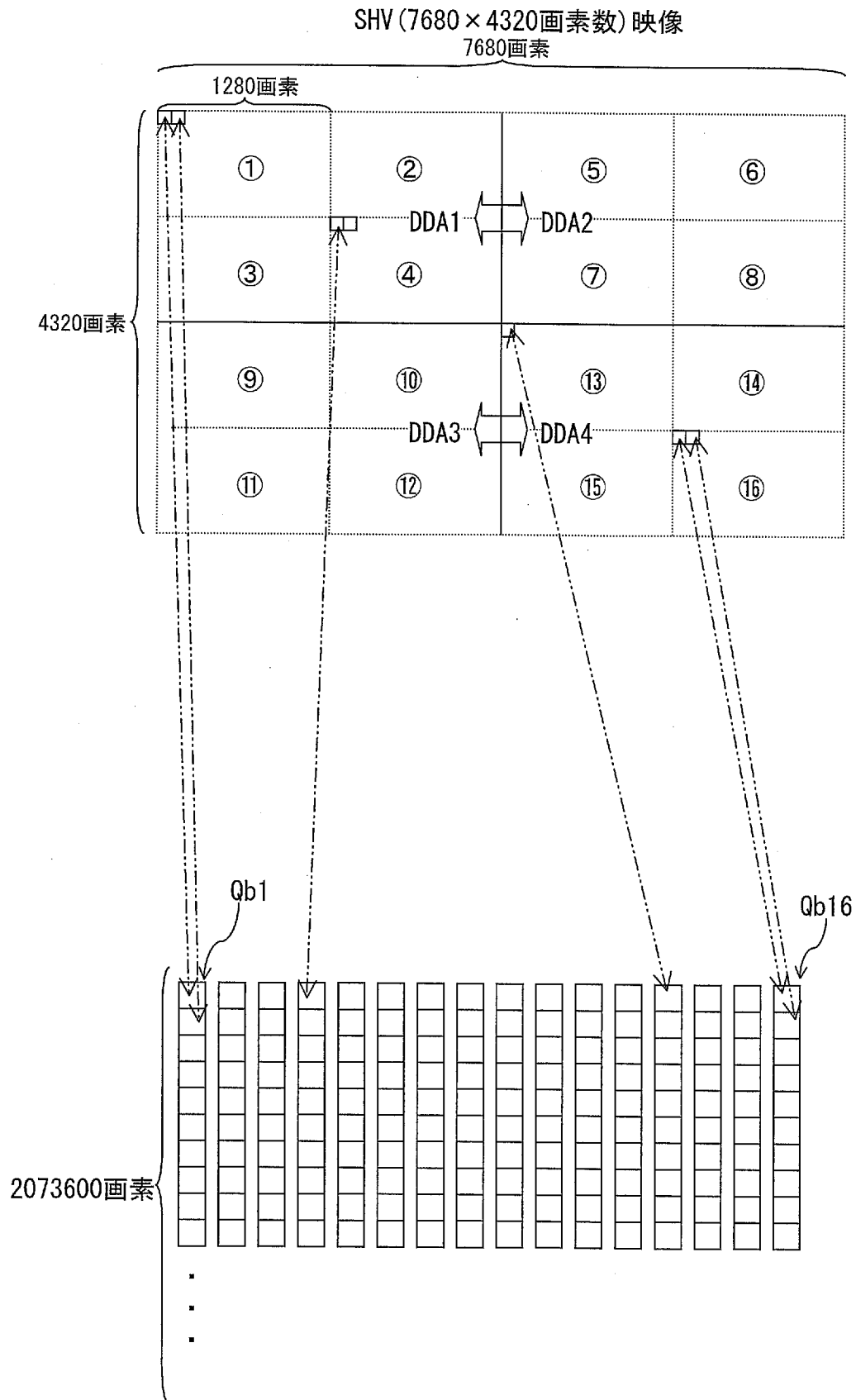
[図2]



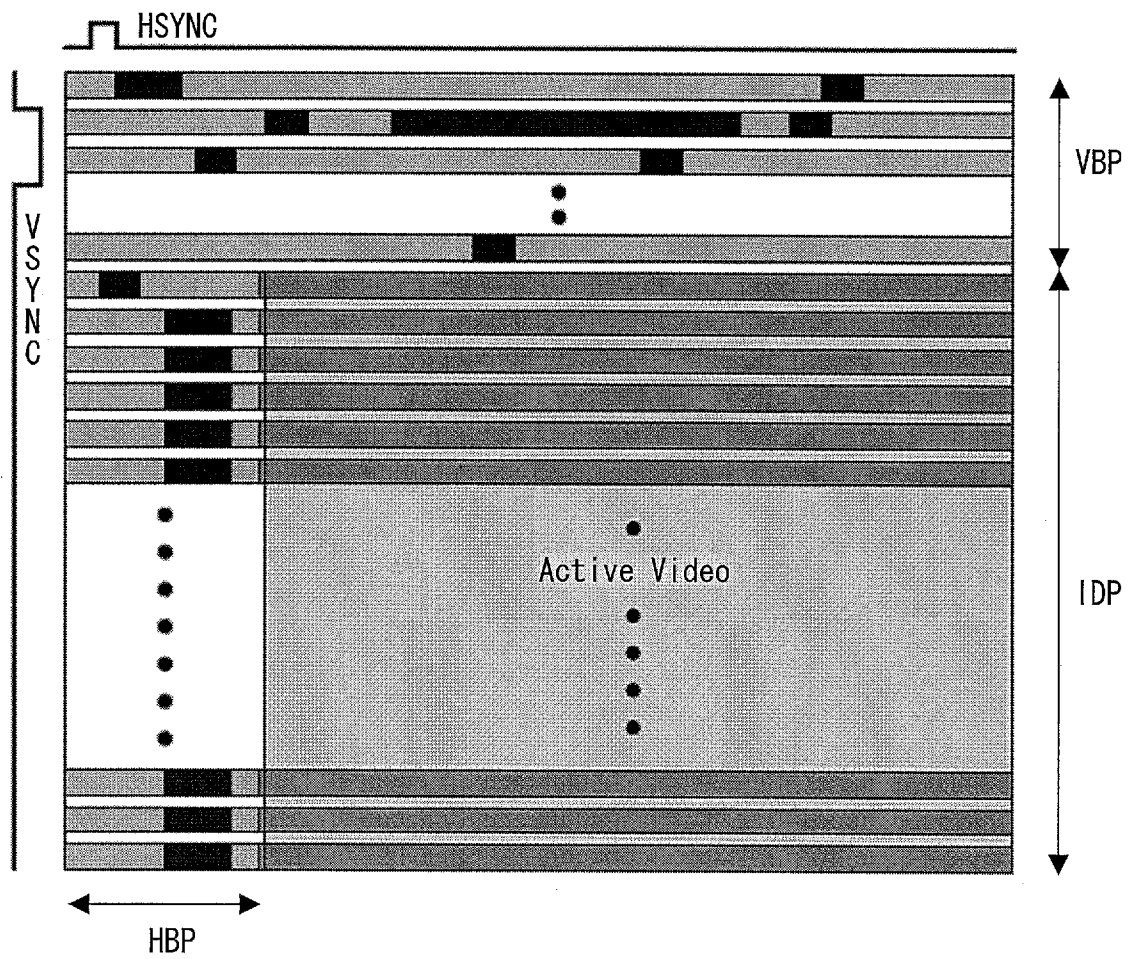
[図3]



[図4]

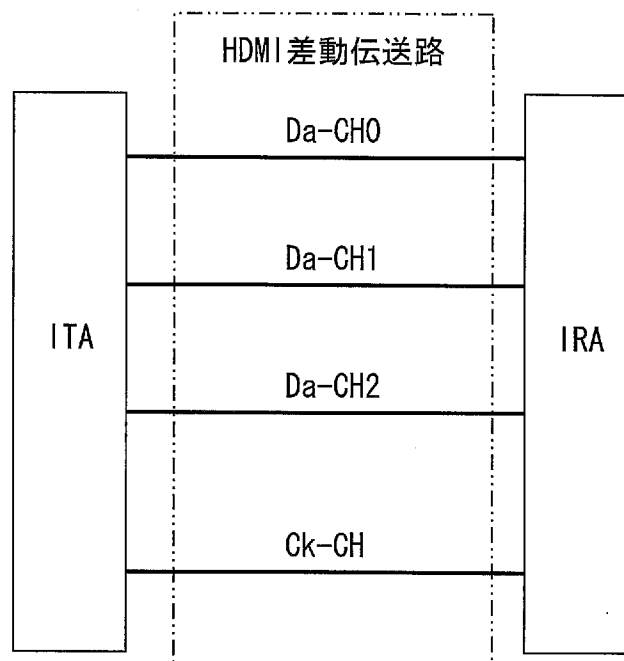


[図5]



ADP

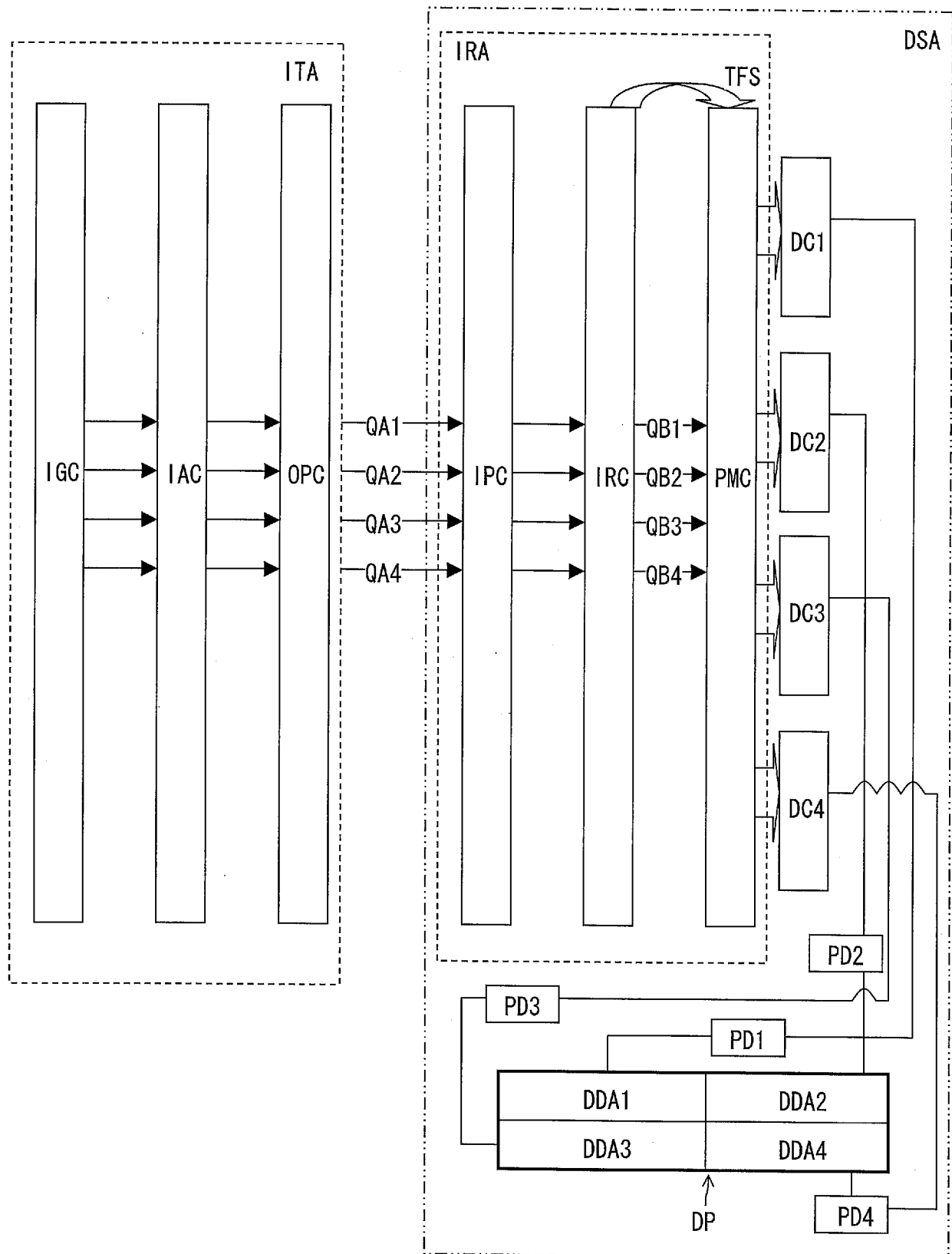
[図6]



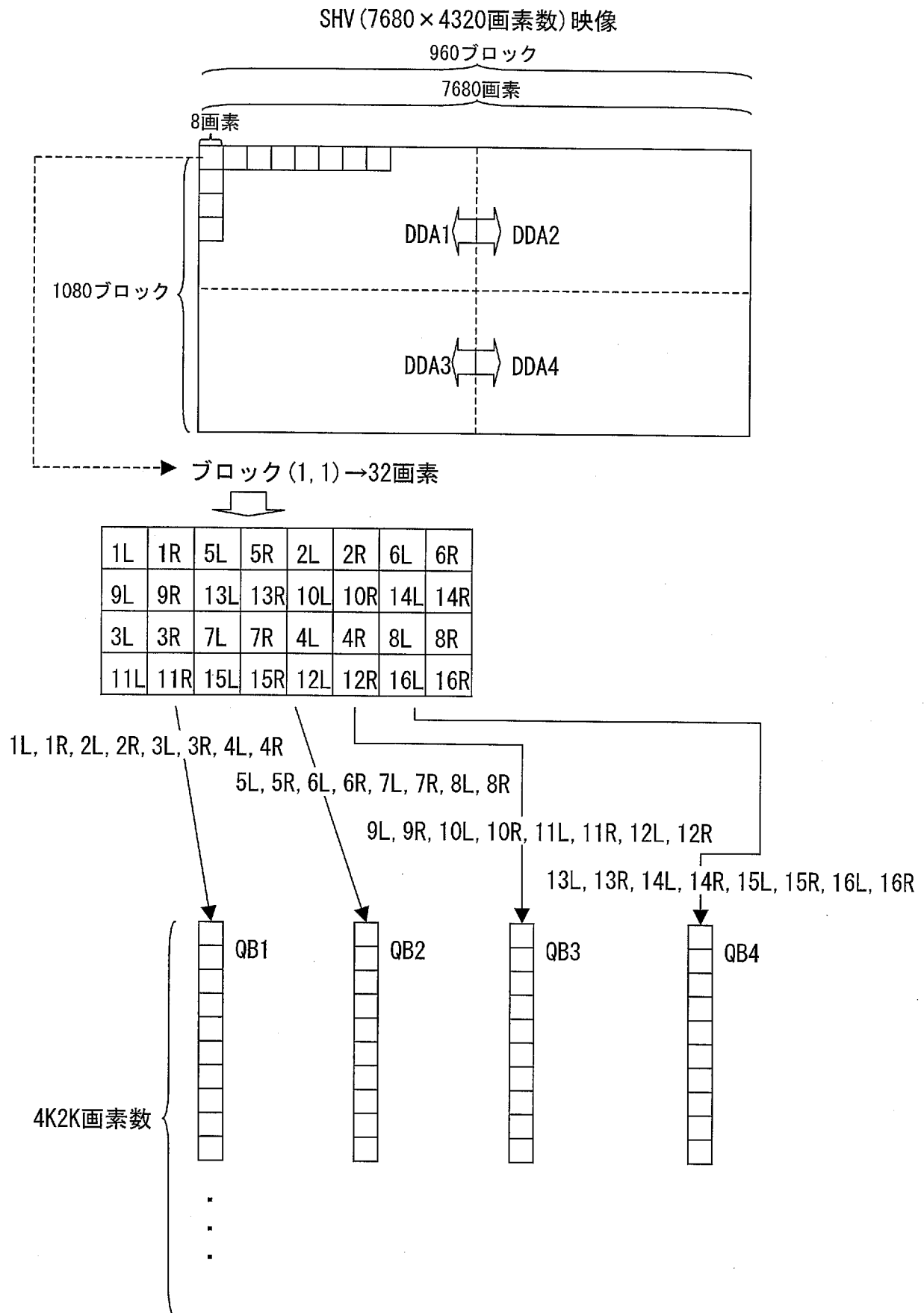
[図7]

アドレス	記載内容	値	備考
0	入力方式	0: シングルスキャン 1: ブロックスキャン	
1	ブロックの水平 サイズ	画素	シングルスキャン の場合は0
2	ブロックの垂直 サイズ	ライン	シングルスキャン の場合は0
3	入力系統	0~15	

[図8]



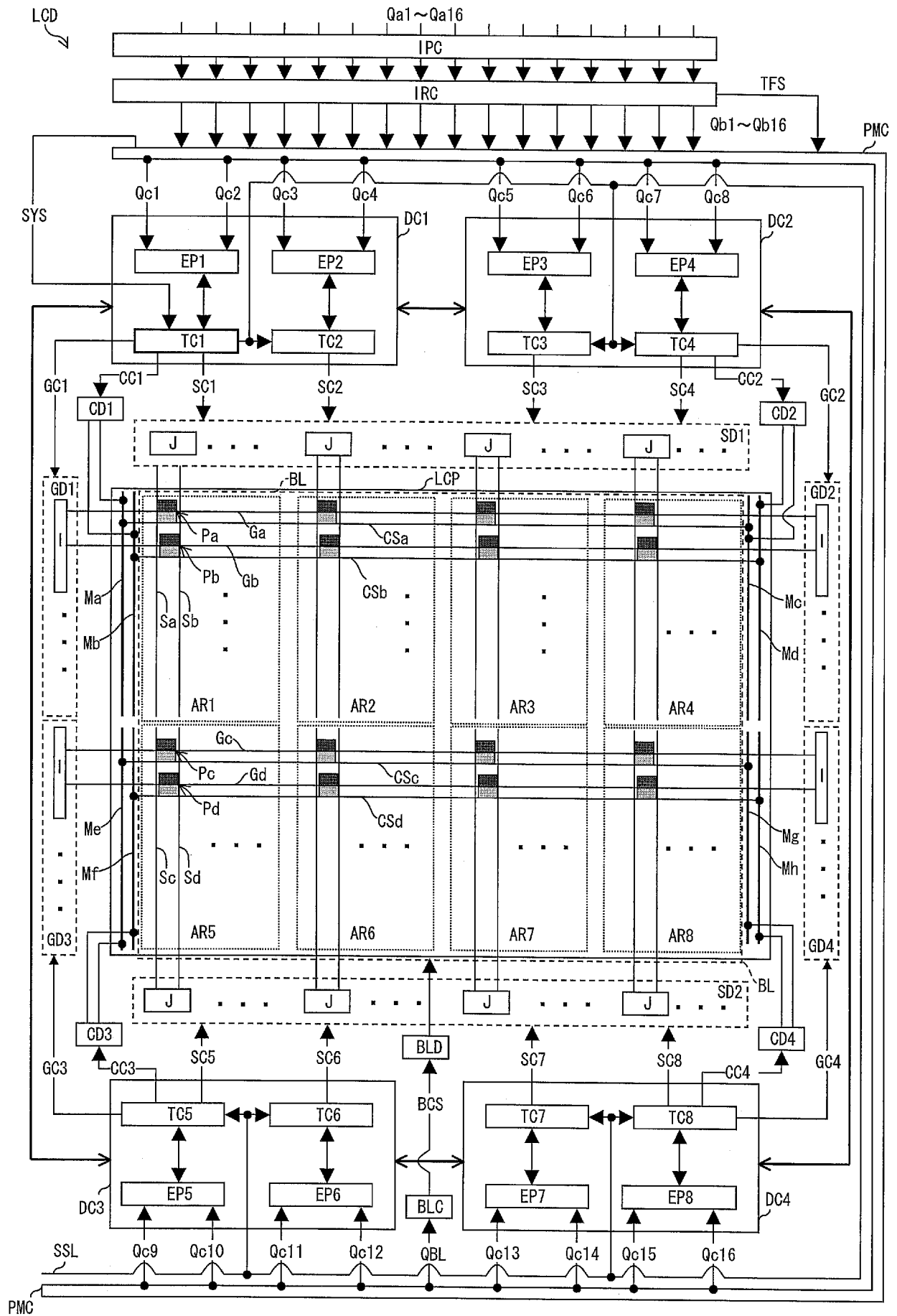
[図9]



[図10]

アドレス	記載内容	値	備考
0	入力方式	0:シングルスキャン 1:ブロックスキャン	
1	ブロックの水平 サイズ	画素	シングルスキャン の場合は0
2	ブロックの垂直 サイズ	ライン	シングルスキャン の場合は0
3	入力数	4	
4	入力系統	0~3	

LCD



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/063040

A. CLASSIFICATION OF SUBJECT MATTER

H04N7/173 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N7/173

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012

Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 7-298258 A (Nippon Telegraph and Telephone Corp.), 10 November 1995 (10.11.1995), paragraphs [0013] to [0015] (Family: none)	1-12
X	WO 2011/027440 A1 (Toshiba Corp.), 10 March 2011 (10.03.2011), paragraphs [0009], [0018] & CN 102318343 A	1-12
A	JP 2001-339722 A (Matsushita Electric Industrial Co., Ltd.), 07 December 2001 (07.12.2001), paragraph [0009] (Family: none)	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

06 June, 2012 (06.06.12)

Date of mailing of the international search report

19 June, 2012 (19.06.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04N7/173 (2011.01) i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04N7/173

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 7-298258 A（日本電信電話株式会社）1995. 11. 10, 段落【0013】－【0015】（ファミリーなし）	1－12
X	WO 2011/027440 A1（株式会社東芝）2011. 03. 10, 段落【0009】、【0018】 & CN 102318343 A	1－12
A	JP 2001-339722 A（松下電器産業株式会社）2001. 12. 07, 段落【0009】（ファミリーなし）	1－12

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 6 . 0 6 . 2 0 1 2

国際調査報告の発送日

1 9 . 0 6 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

矢野 光治

電話番号 03-3581-1101 内線 3541

5 C

3 7 8 3