

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】平成 19 年 4 月 5 日 (2007.4.5)

【公表番号】特表 2006-514770 (P2006-514770A)
 【公表日】平成 18 年 5 月 11 日 (2006.5.11)
 【年通号数】公開・登録公報 2006-018
 【出願番号】特願 2005-518870 (P2005-518870)
 【国際特許分類】

G 0 6 F 12/14 (2006.01)

G 0 6 F 12/08 (2006.01)

G 0 6 F 12/10 (2006.01)

【F I】

G 0 6 F 12/14 5 1 0 E

G 0 6 F 12/08 5 4 1 Z

G 0 6 F 12/10 5 4 1

G 0 6 F 12/10 5 0 1 Z

G 0 6 F 12/10 5 0 7 Z

【手続補正書】

【提出日】平成 19 年 2 月 14 日 (2007.2.14)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

各セグメントが機密データを有するページを表すいくつかのセグメントにメモリを分割するステップと、

連続するビット群を有するメモリアクセステーブルを前記メモリの各セグメントに割り当てるステップと、

前記メモリのセグメントを追跡するステップと、

1 以上のセグメントへのアクセスが許可されているか判断するため、前記メモリアクセステーブルのメモリ指標をチェックするステップと、

前記メモリ指標が設定されていない場合、前記メモリアクセスを許可するステップと、

前記メモリ指標が設定されている場合、前記メモリアクセスを拒絶するステップと、

前記メモリアクセスが拒絶される場合、以降の参照のためエラーをログ処理するステップと、

を有する方法。

【請求項 2】

キャッシュ、プロセッサ及び入出力装置に接続され、メモリアクセステーブルと、前記プロセッサがタスクを実行することを実現する命令とを有する記憶媒体と、

各セグメントが機密データを有するページを表すいくつかのセグメントにメモリを分割するステップと、連続するビット群を有するメモリアクセステーブルを前記メモリの各セグメントに割り当てるステップと、前記メモリのセグメントを追跡するステップと、1 以上のセグメントへのアクセスが許可されているか判断するため、前記メモリアクセステーブルのメモリ指標をチェックするステップと、前記メモリ指標が設定されていない場合、前記メモリアクセスを許可するステップと、前記メモリ指標が設定されている場合、前記メモリアクセスを拒絶するステップと、前記メモリアクセスが拒絶される場合、以降の参

照のためエラーをログ処理するステップとを実行するプロセッサと、
を有するシステム。

【手続補正２】

【補正対象書類名】明細書

【補正対象項目名】０００３

【補正方法】変更

【補正の内容】

【０００３】

プロテクトされたデータにアクセスするのに用いられる１つの手法は、DMA (Direct Memory Access) コントローラを介し周辺装置からのメモリアクセス要求を利用することである。DMA コントローラは、ネットワークカードなどの周辺装置が中央処理ユニットの最小限の利用によりシステムメモリとの読み書きを行うことを可能にする。I/O 装置からのメモリアクセス要求の利用は、オペレーティングシステムにより与えられるセキュリティ手段を回避しうる。このことは、周辺装置による利用のため指定されたシステムメモリのセグメントの外部の機密情報を含むメモリのセグメントへのメモリアクセス要求を行うことにより達成されるかもしれない。